



Opis patentowy
przedrukowano ze względu
na zauważone błędy

Patent dodatkowy
do patentu nr _____

Zgłoszono: 17.08.76 (P. 191853)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 27.02.78

Opis patentowy opublikowano: 31.01.1981

Int. Cl.⁸

H03F 1/30

CZYTELNICIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórcy wynalazku: Włodzimierz Romaniuk, Andrzej Geryszewski

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy Elektronicznej
Aparatury Pomiarowej i Systemów Pomiaro-
wych „MERATRONIK”, Warszawa (Polska)

Układ wzmacniacza nieodwracającego z kompensacją prądu bazy tranzystora wejściowego

1

Przedmiotem wynalazku jest układ wzmacniacza nieodwracającego z kompensacją prądu bazy tranzystora wejściowego stosowany zwłaszcza w elektronicznej aparaturze pomiarowej.

Znany jest z opisu patentowego USA nr 3 230 468 wzmacniacz różnicowy z kompensacją prądów baz tranzystorów typu n-p-n. Kompensację tą uzyskuje się przez wprowadzenie do układu wzmacniacza trzeciego tranzystora typu n-p-n. Emiter tego tranzystora jest dołączony do punktu połączenia emiterów tranzystorów wzmacniacza różnicowego, zaś kolektor poprzez identyczne rezystory bazowe jest połączony z własną bazą oraz z bazami tranzystorów wzmacniacza i poprzez źródło prądowe z zasilaniem dodatnim wzmacniacza różnicowego. Układ ten wymaga identyczności wszystkich parametrów wykorzystywanych tranzystorów w pełnym zakresie temperatur pracy oraz identyczności warunków polaryzacji.

Celem wynalazku jest zbudowanie układu pozwalającego na pełną kompensację wartości prądu bazy tranzystora wejściowego oraz zmniejszenie współczynnika termicznego prądu, bez doboru parametrów tranzystorów.

Cel ten został osiągnięty przez wprowadzenie do układu wzmacniacza nieodwracającego, zawierającego wzmacniacz operacyjny z pętlą ujemnego sprzężenia zwrotnego, znanego źródła prądowego i podłączenia go do wejścia rezystancyjnego dziel-

2

nika prądowego, którego wyjścia dołączone są do wejść wzmacniacza operacyjnego.

Przedmiot wynalazku pokazany jest w przykładzie wykonania na rysunku, na którym przedstawiony jest układ wzmacniacza nieodwracającego z kompensacją prądu bazy tranzystora wejściowego.

Układ wzmacniacza nieodwracającego składa się ze wzmacniacza operacyjnego **W** z pętlą ujemnego sprzężenia zwrotnego zawierającego dzielnik rezystancyjny **R5**, **R6** i źródła prądowego **J**. Źródło prądowe **J** zawiera tranzystor **T1** typu n-p-n, którego emiter jest połączony, poprzez rezystor **R1**, z zasilaniem dodatnim **+E**. Baza tranzystora **T1** poprzez dwie szeregowo połączone, spolaryzowane przepustowo diody **D1** i **D2**, jest połączona także z zasilaniem dodatnim **+E**, zaś poprzez rezystor **R2** z zasilaniem ujemnym **-E**. Kolektor tranzystora **T1**, stanowiący wyjście źródła prądowego **J**, połączony jest z wejściem rezystancyjnego dzielnika prądowego **R3** i **R4**, którego wyjścia połączone są z wejściami nieodwracającym i odwracającym wzmacniacza operacyjnego **W**. Wejście nieodwracające wzmacniacza **W** stanowi jednocześnie wejście **We** całego układu, natomiast jego wyjście — wyjście **Wy** całego układu.

Źródło prądowe **J** stanowi źródło prądu kompensującego. Dioda **D1** kompensuje napięcie baza-emiter tranzystora **T1**. Dioda **D2** określa współczynnik termiczny oraz — wraz z opornikiem **R1**

— wartość prądu emitera I_E , a więc i prądu wyjściowego I_C , będącego prądem kompensacji. Prąd wyjściowy I_C źródła prądowego J dzieli się za pomocą rezystancyjnego dzielnika prądowego R_3, R_4 na dwie części i w ten sposób uzyskuje się prąd wejściowy I_{we} równy zero. Rezystor R_2 zapewnia właściwą polaryzację złącz diod $D1$ i $D2$.

Zastrzeżenie patentowe

Wzmacniacz nieodwracający, z kompensacją prądu bazy tranzystora wejściowego, zawierający

wzmacniacz operacyjny z pętlą ujemnego sprzężenia zwrotnego oraz źródło prądowe składające się z tranzystora, którego emiter połączony jest z zasilaniem dodatnim poprzez rezystor, zaś baza poprzez dwie diody połączone szeregowo i spolaryzowane przepustowo, baza ponadto połączona jest, poprzez rezystor, z zasilaniem ujemnym, **znamienny tym**, że kolektor tranzystora ($T1$) stanowi wyjście źródła prądowego (J), dołączony jest do wejścia rezystancyjnego dzielnika prądowego (R_3, R_4), którego wyjścia połączone są z wejściami wzmacniacza operacyjnego (W).

