

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 23/48

H01L 23/52

H03F 3/195



[12] 发明专利说明书

专利号 ZL 01125838.1

[45] 授权公告日 2005 年 11 月 16 日

[11] 授权公告号 CN 1227733C

[22] 申请日 2001.8.29 [21] 申请号 01125838.1

[30] 优先权

[32] 2000.8.30 [33] JP [31] 265982/2000

[71] 专利权人 株式会社日立制作所

地址 日本东京

共同专利权人 日立超大规模集成电路系统株式会社

[72] 发明人 瀧川久美子 田中聪 香山聪

斋藤祐一 林範雄

审查员 钟 翊

[74] 专利代理机构 中国国际贸易促进委员会专利
商标事务所

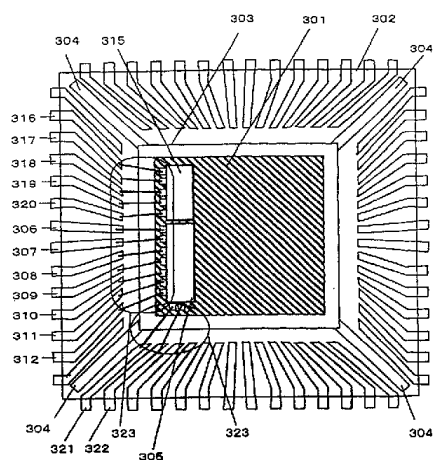
代理人 杜日新

权利要求书 3 页 说明书 10 页 附图 7 页

[54] 发明名称 半导体器件

[57] 摘要

为了减少双频带收发用半导体集成电路上内装的差动低噪音放大器中每个发射极引线焊接、封装的阻抗成分并提高增益，所以将差动放大器成对的放大器的接地脚作成彼此相邻。并且，将相同放大器的输入脚和接地脚作成彼此相邻。因此，使相邻的管脚信号成为反相，利用管脚间的变压器耦合，降低每个晶体管发射极阻抗。



ISSN 1008-4274

1、一种半导体器件，具有半导体电路芯片、与该半导体电路芯片连接的多个引线脚、及密封该半导体电路芯片的封装，上述半导体电路芯片上形成2个单元放大器，该2个单元放大器形成1个差动放大器，

该半导体器件包括：

上述多条引线脚中的至少2条连接上述2个单元放大器的第1单元放大器的接地线；以及

上述多条引线脚中的至少2条连接上述2个单元放大器的第2单元放大器的接地线，

其中，连接上述第1单元放大器的接地线的每个引线脚与连接上述第2单元放大器的接地线的每个引线脚相邻配置。

2、一种半导体器件，包括：具有差动放大器的半导体电路芯片、与该半导体电路芯片连接的多条引线脚、及密封所述半导体电路芯片的封装；

所述差动放大器具有在一起成对的2个单元放大器，每个单元放大器具有信号输入端、偏压控制端、信号输出端和电源端；

每个各单元放大器的接地线分别连接所述引线脚中的1条不同的引线脚；以及

同一个单元放大器连接接地线的引线脚与连接输入线的引线脚相邻配置。

3、根据权利要求1所述的半导体器件，其特征是所述2个单元放大器的连接接地线的引线脚和连接输入线的引线脚距所述封装的一边中央线对称地配置。

4、根据权利要求2所述的半导体器件，其特征是所述2个单元放大器的连接接地线的引线脚和连接输入线的引线脚距所述封装的一边中央线对称地配置。

5、根据权利要求1所述的半导体器件，其特征是所述2个单元

放大器配置在从连接于该 2 个单元放大器的接地线的焊盘到突出于所述封装外部的引线脚顶端的距离为最短的芯片上位置。

6、根据权利要求 2 所述的半导体器件，其特征是所述 2 个单元放大器配置在从连接于该 2 个单元放大器的接地线的焊盘到突出于所述封装外部的引线脚顶端的距离为最短的芯片上位置。

7、根据权利要求 3 所述的半导体器件，其特征是所述 2 个单元放大器配置在从连接于该 2 个单元放大器的接地线的焊盘到突出于所述封装外部的引线脚顶端的距离为最短的芯片上位置。

8、根据权利要求 4 所述的半导体器件，其特征是所述 2 个单元放大器配置在从连接于该 2 个单元放大器的接地线的焊盘到突出于所述封装外部的引线脚顶端的距离为最短的芯片上位置。

9、根据权利要求 1 所述的半导体器件，其特征是所述 2 个单元放大器每个包括：与所述接地线连接的晶体管、电源线、及负载；以及

所述负载连接于所述晶体管与所述电源线之间。

10、根据权利要求 2 所述的半导体器件，其特征是所述 2 个单元放大器每个包括：与所述接地线连接的晶体管、电源线、及负载；以及

所述负载连接于所述晶体管与所述电源线之间。

11、根据权利要求 3 所述的半导体器件，其特征是所述 2 个单元放大器每个包括：与所述接地线连接的晶体管、电源线、及负载；以及

所述负载连接于所述晶体管与所述电源线之间。

12、根据权利要求 4 所述的半导体器件，其特征是所述 2 个单元放大器每个包括：与所述接地线连接的晶体管、电源线、及负载；以及

所述负载连接于所述晶体管与所述电源线之间。

13、根据权利要求 5 所述的半导体器件，其特征是所述 2 个单元放大器每个包括：与所述接地线连接的晶体管、电源线、及负载；

以及

所述负载连接于所述晶体管与所述电源线之间。

14、根据权利要求6所述的半导体器件，其特征是所述2个单元放大器每个包括：与所述接地线连接的晶体管、电源线、及负载；以及

所述负载连接于所述晶体管与所述电源线之间。

15、根据权利要求7所述的半导体器件，其特征是所述2个单元放大器每个包括：与所述接地线连接的晶体管、电源线、及负载；以及

所述负载连接于所述晶体管与所述电源线之间。

16、一种用于无线通信收发的半导体器件，包括：

设置在将从天线来的接收信号和从本机振荡器来的信号进行混频的接收混频器与所述天线之间的差动低噪音放大器，和与该差动低噪音放大器连接的多条引线脚；

该差动低噪音放大器具有输入相位相互反相且信号频带相同的2个单元放大器，每个单元放大器具有信号输入端、偏压控制端、信号输出端和电源端；以及

所述2个单元放大器的接地线分别连接互不相同的引线脚；

连接接地线的所述引线脚相邻配置，或者

同一个单元放大器的连接所述接地线的引线脚之一与连接输入线的引线脚相邻配置。

17、根据权利要求16所述用于无线通信收发的半导体器件，其特征是所述2个单元放大器的接地线分别连接多条引线脚。

18、根据权利要求17所述用于无线通信收发的半导体器件，其特征是所述2个单元放大器中一个单元放大器的接地线连接的多条引线脚每个与另一单元放大器的接地线连接的多条引线脚每个相邻配置。

半导体器件

技术领域

本发明涉及一种主要用于无线通信的收发两用半导体器件。

发明背景

图 5 表示应用内装差动低噪音放大器的双频带无线收发用半导体集成电路（以下，称为收发信 IC）的终端设备的构成例。

收发信 IC501 是组合双频带高频部分电路和频率变换电路，并内装于一个芯片上的集成电路。该 IC 与后级的基带 IC515 连接。基带 IC 对信号进行 A/D、D/A 变换，并且进行数字信号处理。收发信 IC501 的收发信部分由低频带差动低噪音放大器 502a、低频带接收混频器 503a、和高频带差动低噪音放大器 502b、高频带接收混频器 503b、低通滤波器 504、可变增益放大器 505、调制器 507、以及调整偏差 PLL508 构成。并且，由高频合成器 509 和外带的本机振荡器 510、驱动器 511 供给频率变换需要的高频本振信号。同样，由低频合成器 512、本机振荡器 513、驱动器 514 供给低频本振信号。通过将低噪音放大器作成差动结构，就不需要使用外带构件变压器进行的单差动变换。因此，可以减少外带构件的个数。

差动低噪音放大器由具有相同结构的两个单元放大器构成，输入相位反相的 2 个高频信号并进行差动放大。

内装差动低噪音放大器的收发信 IC 的一个例子，有 Infineon 公司发表于 ISSCC2000, pp.144 ~ 145 和 451 中的“A RF Transceiver for Digital Wireless Communication in a 25GHz Si Bipolar Technology”。按照论文是对 DECT（Digital Enhanced Cordless Telecommunication）的收发信 IC。接收系统的低噪音放大器为差动结构，但是信号线和地线、管脚配置都不清楚。并且，使用的封装

为 TSSOP38 脚。

作为只使差动放大器 IC 化的代表例，有 Philip（菲利普）公司的卫星电视接收机的 IF 频带增益控制放大器、TDA8011T（参照 DATA SHEET, February, 1995）。图 7 中示出管脚配置和电路框图。电路为差动结构，由封装管脚 IFI1 和 IFI2 输入，而从 IFO1 和 IFO2 输出。接地脚为 1 脚。作为另一个例子，有 NEC（日电气）公司的 1.6GHz 频段差动型宽带放大器、 μ PC2726T。图 8 中示出管脚配置和电路图。就是从 in1 发 in2 输入，从 out1 和 out2 示出的集成电路。

但是，各个差动放大器的单元放大器中具有接地脚的差动放大器，除上述公司以外再也找不到其他 IC 厂商。

发明内容

本发明的目的在于改善低噪音放大器等差动结构的放大器增益。

根据本发明，一种半导体器件，具有半导体电路芯片、与该半导体电路芯片连接的多个引线脚、及密封该半导体电路芯片的封装，上述半导体电路芯片上形成 2 个单元放大器，该 2 个单元放大器形成 1 个差动放大器，该半导体器件包括：上述多条引线脚中的至少 2 条连接上述 2 个单元放大器的第 1 单元放大器的接地线；以及上述多条引线脚中的至少 2 条连接上述 2 个单元放大器的第 2 单元放大器的接地线，其中，连接上述第 1 单元放大器的接地线的每个引线脚与连接上述第 2 单元放大器的接地线的每个引线脚相邻配置。

根据本发明，一种半导体器件，包括：具有差动放大器的半导体电路芯片、与该半导体电路芯片连接的多条引线脚、及密封所述半导体电路芯片的封装；所述差动放大器具有在一起成对的 2 个单元放大器，每个单元放大器具有信号输入端、偏压控制端、信号输出端和电源端；每个各单元放大器的接地线分别连接所述引线脚中的 1 条不同的引线脚；以及同一个单元放大器连接接地线的引线脚

与连接输入线的引线脚相邻配置。

根据本发明，一种用于无线通信收发的半导体器件，包括：

设置在将从天线来的接收信号和从本机压控振荡器来的信号进行混频的接收混频器与所述天线之间的差动低噪音放大器，和与该差动低噪音放大器连接的多条引线脚；该差动低噪音放大器具有输入相位相互反相且信号频带相同的 2 个单元放大器，每个单元放大器具有信号输入端、偏压控制端、信号输出端和电源端；以及所述 2 个单元放大器的接地线分别连接互不相同的引线脚；连接接地线的所述引线脚相邻配置，或者同一个单元放大器的连接所述接地线的引线脚之一与连接输入线的引线脚相邻配置。

以下，叙述造成图 6 中高频放大器增益降低的因素。图 6 是表示将 IC 装入封装时的放大器互导 G_m 的等效电路。晶体管 601 是放大器本身的晶体管。高频信号从 602 的基极输入。并且，通过给予适当的偏压使集电极电流 i_c 流动。晶体管 601 的发射极上加上由焊线和管脚引起的阻抗 Z_e 。由于该阻抗，如图 6 中的式 601 所示，整个放大器的 G_m 比晶体管 601 具有的互导 g_m 要低。因为如果需要高增益的放大器，就进一步允许增加管脚，而且并联连接 Z_e 。因此，可能降低焊线和管脚的电感成分。

表 1

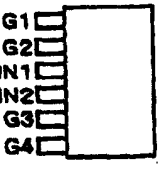
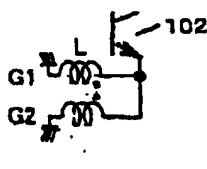
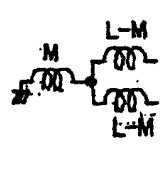
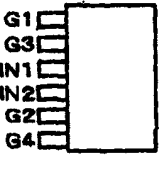
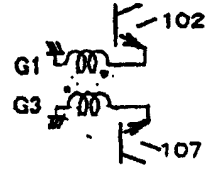
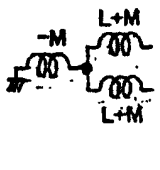
管脚配置	接地脚电感关系	等效电路	总电感
a 一个放大 器的接地 脚相邻 			$\frac{L+M}{2}$
b 成对放大器 的接地脚 相邻器 			$\frac{L-M}{2}$

表 1 表示具有 2 条与单元放大器电源线连接的引线脚（以下称为接地脚）时的封装脚配置、这时的等效电路、及电感成分。表的上部是相邻配置图 1a 中记载的第 1 单元放大器 101 的电感情况。用具体电路说明以后在实施例叙述，而放大器的输入脚 IN1 和接地脚 G1、G2 都是第 1 单元放大器 101 的管脚。IN2、G3、G4 是与单元放大器 101 成对的第 2 单元放大器 106 的管脚。L 表示由焊线和管脚引起的电感。因为 IC 管脚间距极窄，管脚之间存在变压器耦合，并将其以互感 M 表示。对于这样的管脚配置，相邻接地脚的电压是相同的。因而，由表可知，即使规定 2 脚接地，电感成分也不可能为一半。一般地说，与单脚比较约为 70%。

接着，叙述单元放大器接地为 1 脚结构的情况。图 1b 示出其电路。这就是图 1a 的单元放大器 101 和 106 的接地脚只有 G1 和 G3。在图 1b 中，第 1 单元放大器 101 的晶体管 102 基极上输入正电压时增加集电极电流，并在负载电阻 105 上降压。因此，集电极电压减少，输入信号于输出信号为反相关系。第 2 单元放大器 106 也同样，但是输入信号反相，因而 101 与 106 的电路工作变成反相。

表 2

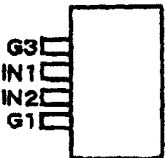
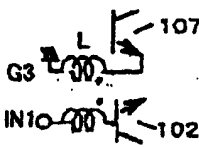
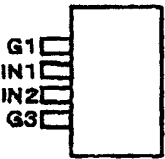
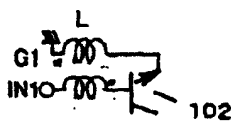
管脚配置	接地脚电感关系	晶体管发射极的阻抗
a 成对放大器的输入脚与接地脚相邻 		$\sqrt{\frac{M^2 - \omega^2(L^2 - M^2)^2 g_m^2}{(L - M)^2 g_m^2}}$
b 一个放大器的输入脚与接地脚相邻 		$\sqrt{\frac{M^2 - \omega^2(L^2 - M^2)^2 g_m^2}{(L + M)^2 g_m^2}}$

表 2 中表示单元放大器的接地脚为一条时的封装管脚配置和此时的晶体管发射极阻抗。表的上部是相邻图 1b 中记载的第 1 单元放大器 101 的接地脚 G1 和第 2 单元放大器 106 的输入脚 IN2 的情况。这时，管脚互相变成同相，因此，晶体管的发射极阻抗增大，整个放大器的 G_m 减少并使增益降低。

按照本发明的一个方面，为了提高增益，在有 2 条连接单元放大器电源线的引线脚（以下，称为接地脚）的差动放大器中，第 1 单元放大器的接地脚作成与第 2 单元放大器的接地脚分别一对一相邻的配置。表 1 的下部是本发明一个实施例的管脚配置例。这时，因差动信号使相邻管脚电压成为反相。由表中的等效电路可知，总电感变成焊线和管脚电感的一半以下。

按照本发明的另一个方面，为了提高增益，单元放大器的接地脚为 1 条管脚时，将接地脚作成与输入线连接的引线脚（以下，称为输入脚）互相相邻配置。

表 2 下部是本发明一个实施例的管脚配置例。从比较表的上下两行的阻抗可知，相同放大器的输入脚若与接地脚相邻，由于信号为反相，因而每个晶体管发射极阻抗都小。

附图说明

图 1a 和图 1b 是本发明实施例的电路图。

图 2 表示封装的管脚间的耦合状态图。

图 3 是本发明一个实施例的双频带收发信 IC 封装的组装例。

图 4 是本发明一个实施例的差动放大器 IC 封装的组装例。

图 5 是双频带无线收发信用半导体集成电路的结构。

图 6 表示放大器互导的等效电路。

图 7 是菲利普公司的 TDA8011T 管脚配置。

图 8 是 NEC 公司的 μ PC2726T 管脚配置。

实施例的说明

以下，图 1a 和图 1b 表示本发明实施例的电路图。各图的 100 是应用于图 5 的收发信 IC501 的电路。具体地说，图 1a 的 100 相当于图 5 的高频带低噪音放大器 502b，图 1b 的 100 相当于图 5 的低频带低噪音放大器 502a。

图 1a 中，第 1 单元放大器 101 由晶体管 102、偏压电阻 103、和负载电阻 105 构成。并且，具有给放大器 101 加偏压的偏压电流供给电路 104。封装管脚是高频信号输入脚 IN1 和从发射极来的 2 条接地脚 G1、G2。与放大器 101 成对的第 2 单元放大器 106 也是同样结构，由晶体管 107、偏压电阻 108 和负载电阻 110 构成。并且在与 104 相同的电路结构中也设有偏压电流供给电路 109。管脚也同样有输入脚 IN2、接地脚 G3、G4。电源和接地脚是放大器的电源 Vcc 与偏压电路的电源 BVcc、及偏置电路的接地 BGND。单元放大器的接地脚即使一条差动放大器，除管脚数减少外，电路结构都相同。

接着，以下表示放大器的工作。首先，从天线输入高频信号。带通滤波器 112 去除频带外不要信号，变换成差动信号。低噪音放大器的匹配电路 113、114 采用阻抗匹配，经由管脚 IN1、IN2 向 IC 内部的差动低噪音放大器输送差动信号。偏压电路 104、109 对温度、

电流电源变动生成稳定的偏压电流，并决定晶体管 102、107 的工作点。偏压电流量对 2 个电路也相同。偏置电阻 103、108 把上述偏压电流变换成电压。因此，向晶体管 102、107 供给适当的偏置电压，流过直流集电极电流决定晶体管的工作点。因此，各个晶体管进行差动信号的放大工作。放大后的高频信号由负载电阻 105、110 转换为电压，并送向后级的接收混合器 115。

在这样构成的差动低噪音放大器中，进行示于表 1 下部的管脚配置。就是，第 1 单元放大器 101 的接地脚作成与第 2 单元放大器 106 的接地脚分别一对一相邻的配置。因此，总电感变成焊线和管脚电感的一半以下。其结果，如式 601 所示，电路的互感 G_m 上升，增益提高。

表 3

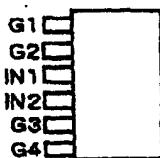
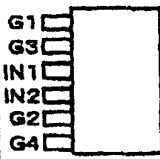
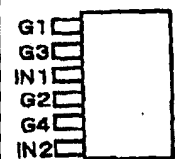
No.	管脚配置	电压增益 (Db)	NF (dB)	输入 1dB 增益压缩点 (dB)
1	 一个放大器的接地脚相邻 (表 1 的管脚配置 a)	15.7	1.63	-4.0
2	 成对放大器的接地脚相邻 (表 1 的管脚配置 b)	17.4	1.55	-6.8
3	 成对放大器的接地脚相邻	17.2	1.51	-6.8

表 3 中的 No.1 和 No.2 表示表 1 所示接地脚配置的电路特性分析

结果。表 3 的 No.3 是 No.2 的变形例。表 3 的 No.2 和 No.3 为本发明实施例的管脚配置例。

接着，说明图 1b。电路除接地脚变成一个管脚以外都与图 1a 相同，因而省略工作的说明。对这种电路，则进行表 2 下部示出的管脚配置。就是，将接地脚作成与输入脚互相相邻的配置。因此，放大器的每个晶体管发射极阻抗减少，其结果，改善了电路的互导并提高增益。

表 4

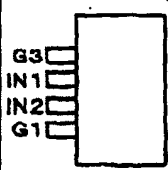
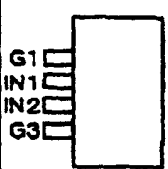
No.	管脚配置	电压增益 (Db)	NF (dB)	输入 1dB 增益压缩点 (dB)
1	 成对放大器的接 地脚相邻 (表 2 的管脚配置 a)	16.6	1.23	-4.6
2	 一个放大器的接 地脚相邻 (表 2 的管脚配置 b)	17.7	1.21	-6.3

表 4 的 No.2 是本发明一个实施例的管脚配置。

表 3、4 中示出的电路分析，使用了高频模拟 HSPICE。对分析的放大器，采用了 $0.35\mu\text{m}$ 工艺的双极晶体管。并且，在电源电压 2.8V 下向晶体管 102、107 流入 6ma 直流电流进行工作。图 2 表示封装一部分的管脚间的耦合状态。201 表示封装的一部分。202 表示封装的管脚。K 为决定互导量的耦合系数。互导规定从某一个管脚到三个最先管脚的作用，按照其距离使耦合系数变化为 0.4、0.27、0.2、0.13。耦合系数假定相当于 QFP (Quadrature Flat Package: 正方形扁平封装) 56 脚的。表 3 中，根据本实施例，表示增益提高

1.5dB ~ 1.7dB。对表 4 也同样提高增益 1.1dB。

为了降低电感成分，理想的是放大器布局在从放大器晶体管的发射极管脚最顶端到焊盘的距离为最短的位置处设置低噪音放大器的电路。图 3 表示其一例。图 3 是以图 5 中叙述过的双频带收发信 IC 为例。301 是应用本发明的收发信 IC 芯片。302 是密封收发信 IC 的 QFP56 脚。303 是封装芯片的粘合面，304 是封装的支承材料。305 是应用本发明的高频带差动低噪音放大器 502b 布局的场所。并且，315 是对低频带差动低噪音放大器 502a 进行布局的场所。

306、310 是图 1A 的晶体管 102 接地脚；307、311 是晶体管 107 的接地脚；308、309 分别是差动低噪音放大器 101 和 106 的输入脚。312 是高频带低噪音放大器 502b 的电源脚。

对低频带低噪音放大器 502a 也同样，317 是图 1B 的晶体管 102 接地脚；320 是晶体管 107 的接地脚；318、319 分别是差动低噪音放大器 101 和 106 的输入脚。316 是低频带低噪音放大器 502a 的电源脚。321 是偏压电路的电源脚；322 是偏压电路的接地脚。偏压电路的管脚为低频低噪音放大器和高频低噪音放大器共用。323 是从芯片上的各焊盘焊到上述所示的引线脚的焊线。

如图 3 所示，放大器被配置于芯片端面的中央附近并进行压焊。如此，焊盘与管脚间的焊线就会缩短。在本实施例中，由于假定双频带，所以应用本发明的放大器的管脚从中央到下端进行分配。但是，接地脚 306 和 307 分配给中央部分的管脚。因此，电感成分比起把放大器配置到芯片角落来要降低。

至此，已叙述了具有放大器的 LSI，但是本发明也能应用于仅由放大器构成的 IC。图 4 中示出这时的例子。401 是本发明一个实施例的差动放大器 IC 芯片。402 是密封差动放大器 IC 的封装 TSSOP12 脚。403 是封装芯片的粘合面；404 是封装支承材料。405、409 是晶体管 102 的接地脚；406、410 是晶体管 107 的接地脚；407、408 是差动放大器 101 和 106 的输入脚。411 是偏压电路的电源脚；412 是偏压电路的接地脚；413、414 是差动放大器的输出脚，415 是差动

放大器的电源脚。416是从芯片上各焊盘焊到上述示出的引线脚的焊线。

如图那样对封装中央配置线对称的管脚，则从放大器晶体管的发射极管脚顶端到焊盘的距离就变成最短。并且，使低噪音差动放大器成为也包括封装电学影响完全对称的电路。因而，可以预期 IC 差动特性更好。

虽然图 3、4 依照表 3 的 No.2 中示出的管脚配置，但是依照表 3No.3 中示出的管脚配置也可以。

另外，实施例把低噪音放大器作为例子进行说明，但是本发明是关系到放大器的接地脚配置。因此，也可以应用于如图 1A 所示的差动结构通用型放大器。

根据本发明的实施例，对于差动放大器，在具有 2 个单元放大器的差动放大器中，将第 1 单元放大器的接地脚作成分别与第 2 单元放大器的接地脚一对一相邻的配置。因此，使每个晶体管的发射极电感变成单个接地脚的一半以下。其结果，可使每个晶体管发射极降低阻抗，提高放大器增益。并且，当单元放大器具有一条接地脚时，可将接地脚与输入脚互相相邻配置。

并且，当应用于象收发信 IC 这样的大规模 IC 时，通过把低噪音放大器的电路设置于从放大器晶体管的发射极脚顶端到焊盘的距离变成最短位置的布局和使之组合，可以实现更低电感。

而且，对只有差动放大器的 IC，通过加上本发明以下的二点，就可以作成提高增益，也包括封装影响的对称差动放大器。第一点，把低噪音放大器的电路设置于从放大器晶体管的发射极脚顶端到焊盘的距离变成最短的位置，第二点，对于封装作成对称的管脚配置。

图1A

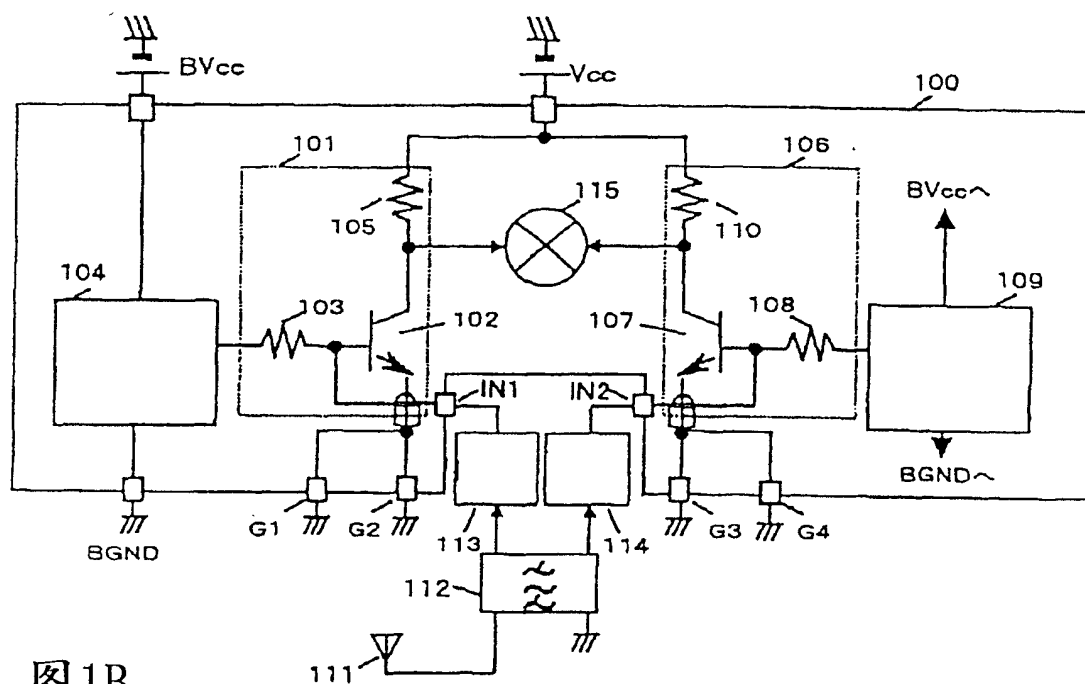


图1B

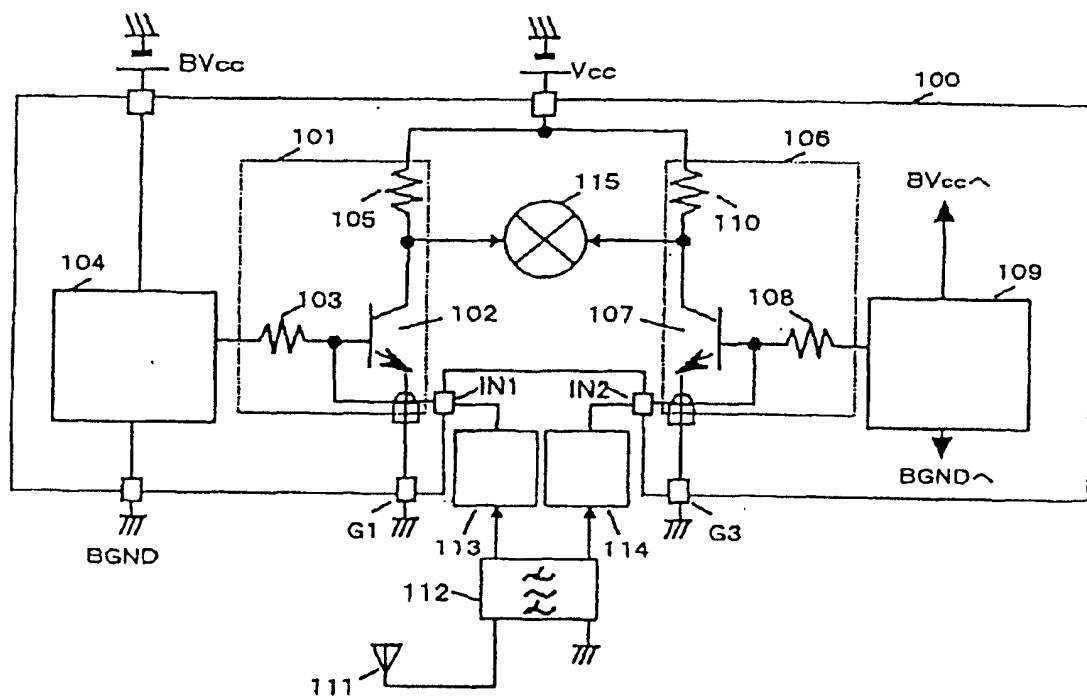


图2

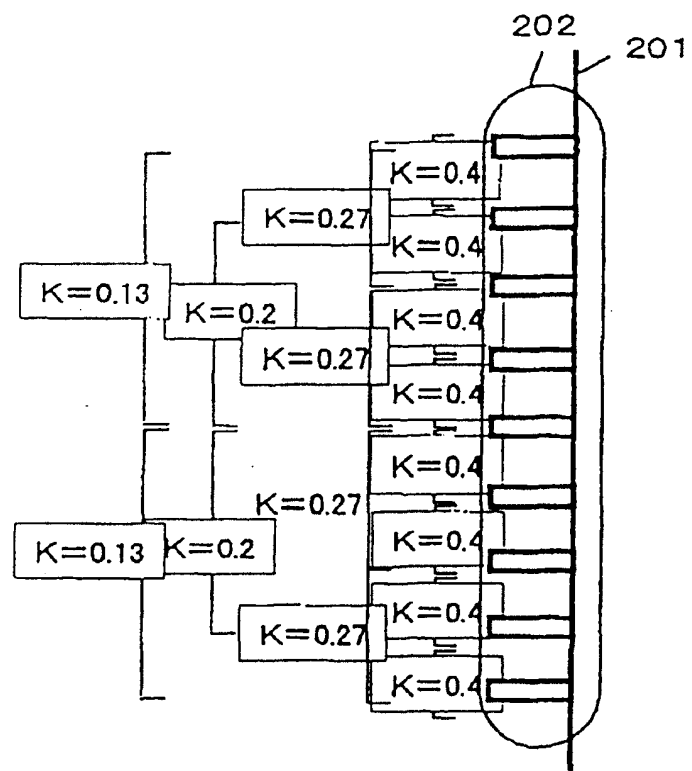


图3

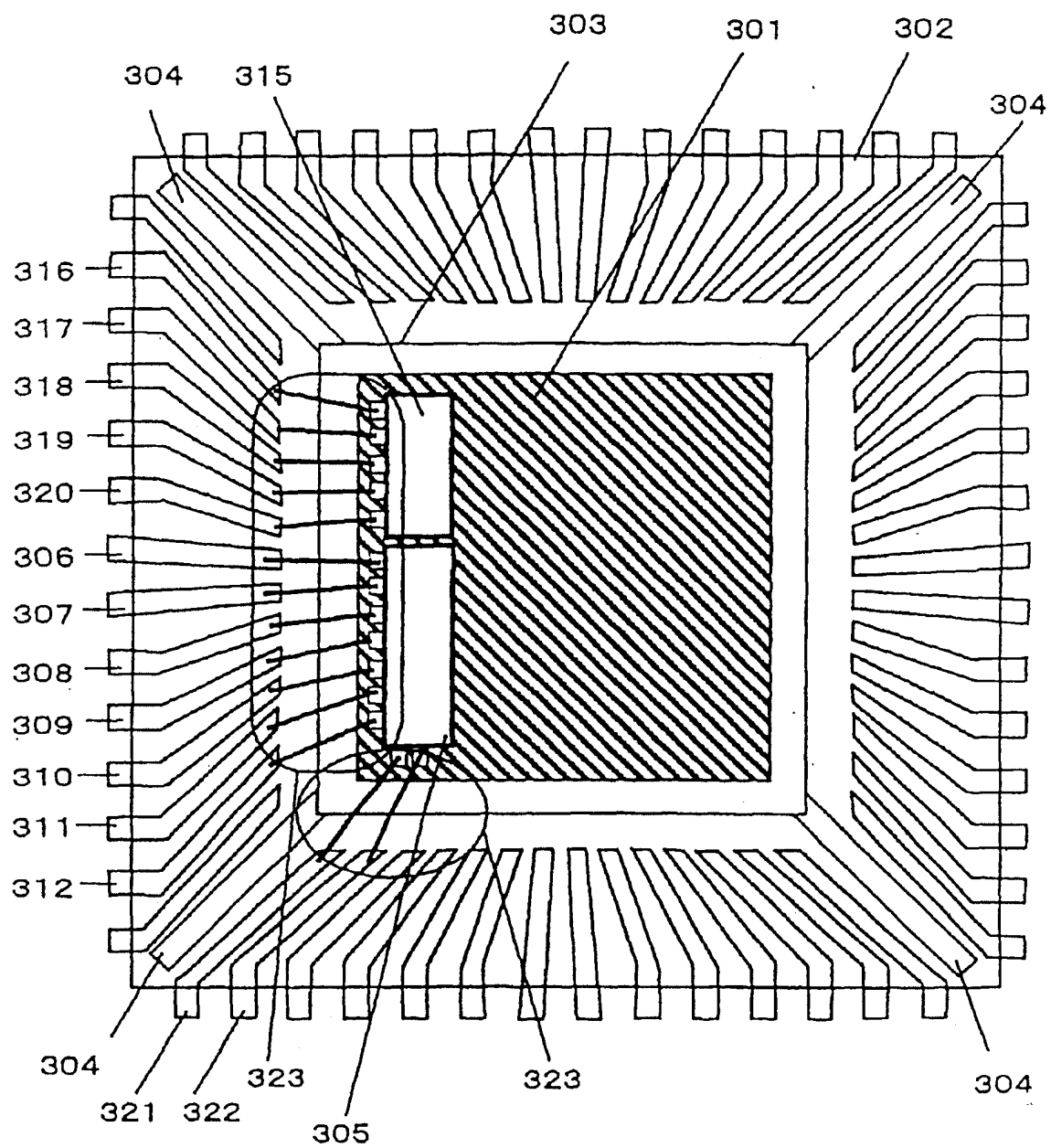


图 4

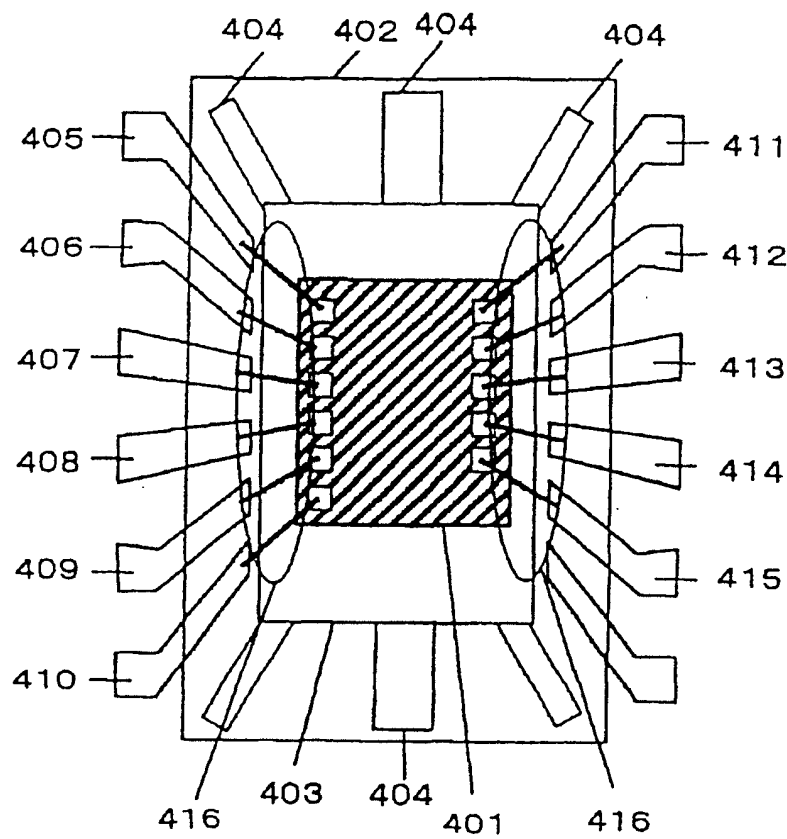


图5

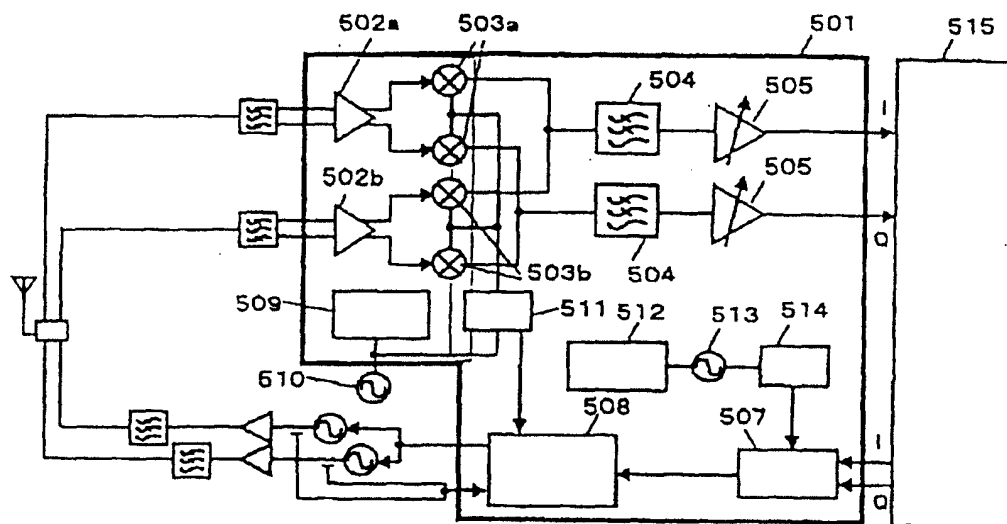
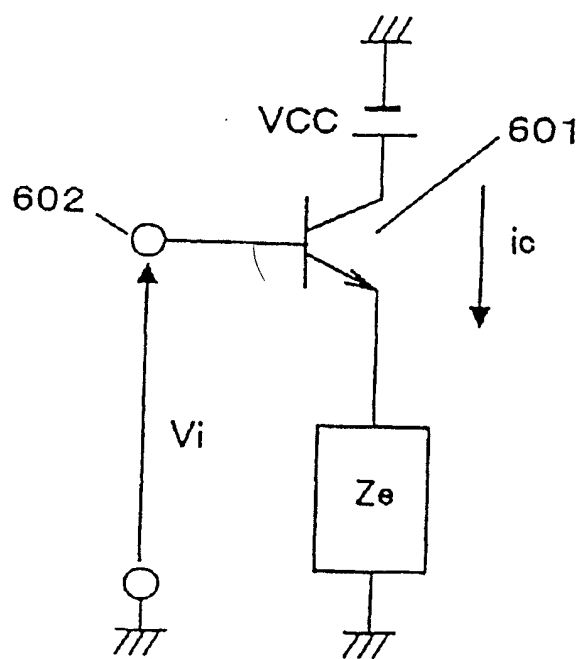


图6



$$G_m = \frac{i_c}{v_i} = \frac{g_m}{1 + g_m Z_e} \quad \text{式601}$$

($Z_e = j\omega L$)

图7

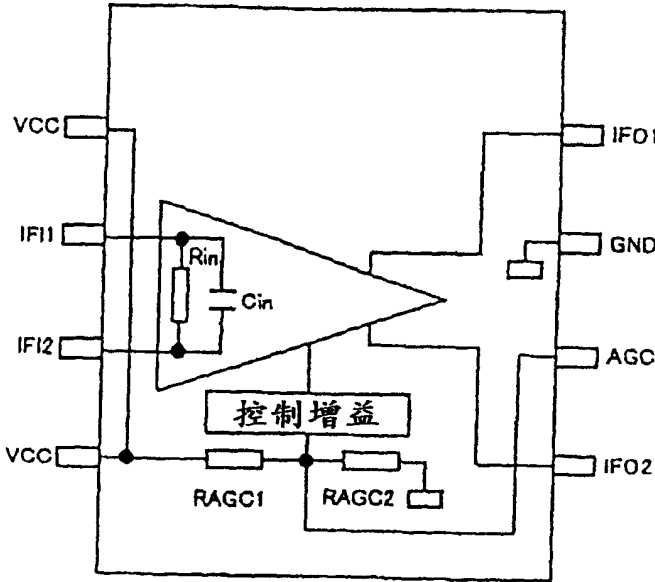


图8

