



(12) 发明专利申请

(10) 申请公布号 CN 102184970 A

(43) 申请公布日 2011.09.14

(21) 申请号 201110125164.3

(22) 申请日 2001.09.14

(30) 优先权数据

2000-280902 2000.09.14 JP

2000-280864 2000.09.14 JP

(62) 分案原申请数据

01130323.9 2001.09.14

(71) 申请人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

(72) 发明人 石川明

(74) 专利代理机构 中国专利代理(香港)有限公司

72001

代理人 俞华梁 朱海煜

(51) Int. Cl.

H01L 29/786(2006.01)

H01L 21/336(2006.01)

H01L 21/77(2006.01)

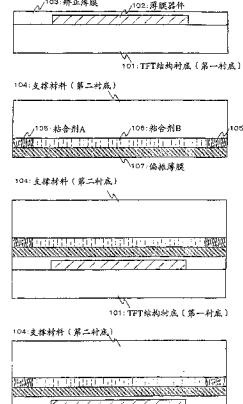
权利要求书 4 页 说明书 20 页 附图 27 页

(54) 发明名称

半导体器件及其制造方法

(57) 摘要

本发明为半导体器件及其制造方法，提供实现一种具有柔性的有源矩阵显示器件的方法。此外，提供一种用于减小形成于不同层的布线之间的寄生电容的方法。在通过粘结把第二衬底固定到形成于第一衬底上的薄膜器件以后，除去第一衬底，并且在薄膜器件中形成布线等。接着，除去第二衬底，形成具有柔性的有源矩阵显示器件。此外，可以通过在去除第一衬底以后在有源层上不形成栅电极的一侧形成布线来减小寄生电容。



1. 一种半导体器件，包括：

第一薄膜器件；和

在所述第一薄膜器件上并与其接触的第二薄膜器件，每个所述第一和第二薄膜器件包括：

第一绝缘膜；

在所述第一绝缘膜上的第一电极；

在所述第一电极上的第二绝缘膜；

在所述第二绝缘膜上的第一半导体膜和第二半导体膜，其中所述第一半导体膜穿过形成在所述第二绝缘膜中的第一接触孔连接到所述第一电极；

在所述第一半导体膜和所述第二半导体膜上的第三绝缘膜；

在所述第三绝缘膜上的第二电极，其中所述第二电极穿过形成在所述第三绝缘膜中的第二接触孔连接到所述第二半导体膜；

在所述第二电极上的钝化膜，其中所述钝化膜是氮化硅膜、氧化硅膜或者氮氧化硅膜；

在所述钝化膜上的由有机树脂构成的第四绝缘膜；

其中所述第一薄膜器件的所述第四绝缘膜与所述第二薄膜器件的所述第一绝缘膜接触，以及

其中所述第一薄膜器件的所述第二电极穿过在所述第一薄膜器件的所述第四绝缘膜中形成的第三接触孔以及在所述第二薄膜器件的所述第一绝缘膜中形成的第四接触孔而电连接到所述第二薄膜器件的所述第一电极。

2. 根据权利要求 1 所述的半导体器件，其中所述第一半导体膜和所述第二半导体膜包括具有晶粒间界的硅膜。

3. 根据权利要求 1 所述的半导体器件，其中所述第一半导体膜包括杂质区，所述杂质区包括金属元素。

4. 根据权利要求 1 所述的半导体器件，其中所述半导体器件是电子书。

5. 根据权利要求 1 所述的半导体器件，其中所述半导体器件是蜂窝电话、摄像机、移动计算机、护目镜式显示器、背投式投影仪或前投式投影仪。

6. 根据权利要求 1 所述的半导体器件，其中所述半导体器件是有源矩阵液晶显示器件或 EL 显示器件。

7. 根据权利要求 1 所述的半导体器件，还包括：

在所述第一薄膜器件的所述第一电极之下的 EL 层；以及

在所述 EL 层之下的第三电极，

其中所述半导体器件是 EL 显示器件。

8. 根据权利要求 1 所述的半导体器件，还包括：

导电胶，

其中所述第一薄膜器件的所述第二电极通过所述导电胶电连接到所述第二薄膜器件的所述第一电极。

9. 一种用于制造权利要求 1 所述的半导体器件的方法，包括：

在第一衬底上形成第一薄膜器件；

将第二衬底粘接到所述第一薄膜器件；
除去所述第一衬底；
通过在所述第一薄膜器件的外侧切割所述第二衬底来除去所述第二衬底；
在第三衬底上形成所述第二薄膜器件；
将第四衬底粘接到所述第二薄膜器件；
除去所述第三衬底；
通过在所述第二薄膜器件的外侧切割所述第四衬底来除去所述第四衬底；以及
将所述第一薄膜器件和所述第二薄膜器件附接，使得其彼此接触。

10. 一种半导体器件，包括：

第一薄膜器件；

在所述第一薄膜器件上并与其接触的第二薄膜器件；以及

在所述第二薄膜器件上并与其接触的第三薄膜器件，

所述第一、第二和第三薄膜器件中的每一个包括：

第一绝缘膜；

在所述第一绝缘膜上的第一电极；

在所述第一电极上的第二绝缘膜；

在所述第二绝缘膜上的第一半导体膜和第二半导体膜，其中所述第一半导体膜穿过在所述第二绝缘膜中形成的第一接触孔连接到所述第一电极；

在所述第一半导体膜和所述第二半导体膜上的第三绝缘膜；

在所述第三绝缘膜上的第二电极，其中所述第二电极穿过在所述第三绝缘膜中形成的第二接触孔连接到所述第二半导体膜；

在所述第二电极上的钝化膜，其中所述钝化膜是氮化硅膜、氧化硅膜或者氮氧化硅膜；

在所述钝化膜上的由有机树脂构成的第四绝缘膜，

其中所述第一薄膜器件的所述第四绝缘膜与所述第二薄膜器件的所述第一绝缘膜接触，

其中所述第二薄膜器件的所述第四绝缘膜与所述第三薄膜器件的所述第一绝缘膜接触，

其中所述第一薄膜器件的所述第二电极穿过在所述第一薄膜器件的所述第四绝缘膜中形成的第三接触孔以及在所述第二薄膜器件的所述第一绝缘膜中形成的第四接触孔而电连接到所述第二薄膜器件的所述第一电极，以及

其中所述第二薄膜器件的所述第二电极穿过在所述第二薄膜器件的所述第四绝缘膜中形成的第五接触孔以及在所述第三薄膜器件的所述第一绝缘膜中形成的第六接触孔而电连接到所述第三薄膜器件的所述第一电极。

11. 根据权利要求 10 所述的半导体器件，其中所述第一半导体膜和所述第二半导体膜包括具有晶粒间界的硅膜。

12. 根据权利要求 10 所述的半导体器件，其中所述第一半导体膜包括杂质区，所述杂质区包括金属元素。

13. 根据权利要求 10 所述的半导体器件，其中所述半导体器件是电子书。

14. 根据权利要求 10 所述的半导体器件，其中所述半导体器件是蜂窝电话、摄像机、移动计算机、护目镜式显示器、背投式投影仪或前投式投影仪。

15. 根据权利要求 10 所述的半导体器件，其中所述半导体器件是有源矩阵液晶显示器件或 EL 显示器件。

16. 根据权利要求 10 所述的半导体器件，还包括：

在所述第一薄膜器件的所述第一电极之下的 EL 层；以及

在所述 EL 层之下的第三电极，

其中所述半导体器件是 EL 显示器件。

17. 根据权利要求 10 所述的半导体器件，还包括：

第一导电胶和第二导电胶，

其中所述第一薄膜器件的所述第二电极通过所述第一导电胶电连接到所述第二薄膜器件的所述第一电极，以及

其中所述第二薄膜器件的所述第二电极通过所述第二导电胶电连接到所述第三薄膜器件的所述第一电极。

18. 一种用于制造权利要求 10 所述的半导体器件的方法，包括：

在第一衬底上形成第一薄膜器件；

将第二衬底粘接到所述第一薄膜器件；

除去所述第一衬底；

通过在所述第一薄膜器件的外侧切割所述第二衬底来除去所述第二衬底；

在第三衬底上形成所述第二薄膜器件；

将第四衬底粘接到所述第二薄膜器件；

除去所述第三衬底；

通过在所述第二薄膜器件的外侧切割所述第四衬底来除去所述第四衬底；

在第五衬底上形成第三薄膜器件；

将第六衬底粘接到所述第三薄膜器件；

除去所述第五衬底；

通过在所述第三薄膜器件的外侧切割所述第六衬底来除去所述第六衬底；

将所述第一薄膜器件和所述第二薄膜器件附接，使得其彼此接触，以及

将所述第二薄膜器件和所述第三薄膜器件附接，使得其彼此接触。

19. 一种半导体器件，包括：

第一薄膜器件；和

在所述第一薄膜器件上且与其接触的第二薄膜器件，

所述第一和第二薄膜器件中的每一个包括：

第一绝缘膜；

在所述第一绝缘膜上的第一电极；

在所述第一电极上的第二绝缘膜；

在所述第二绝缘膜上的第一半导体膜和第二半导体膜，其中所述第一半导体膜连接到所述第一电极；

在所述第一半导体膜和所述第二半导体膜上的第三绝缘膜；

在所述第三绝缘膜上的第二电极，其中所述第二电极连接到所述第二半导体膜；

在所述第二电极上的第四绝缘膜，

其中所述第一薄膜器件的所述第四绝缘膜与所述第二薄膜器件的所述第一绝缘膜接触，以及

其中所述第一薄膜器件电连接到所述第二薄膜器件。

20. 根据权利要求 19 所述的半导体器件，其中所述第一半导体膜和所述第二半导体膜包括具有晶粒间界的硅膜。

21. 根据权利要求 19 所述的半导体器件，其中所述第一半导体膜包括杂质区，所述杂质区包括金属元素。

22. 根据权利要求 19 所述的半导体器件，其中所述半导体器件是电子书。

23. 根据权利要求 19 所述的半导体器件，其中所述半导体器件是蜂窝电话、摄像机、移动计算机、护目镜式显示器、背投式投影仪或前投式投影仪。

24. 根据权利要求 19 所述的半导体器件，其中所述半导体器件是有源矩阵液晶显示器件或 EL 显示器件。

25. 根据权利要求 19 所述的半导体器件，还包括：

在所述第一薄膜器件的所述第一电极之下的 EL 层；以及

在所述 EL 层之下的第三电极，

其中所述半导体器件是 EL 显示器件。

26. 根据权利要求 19 所述的半导体器件，还包括：

导电胶，

其中所述第一薄膜器件的所述第二电极通过所述导电胶电连接到所述第二薄膜器件的所述第一电极。

27. 一种用于制造权利要求 19 所述的半导体器件的方法，包括：

在第一衬底上形成第一薄膜器件；

将第二衬底粘接到所述第一薄膜器件；

除去所述第一衬底；

通过在所述第一薄膜器件的外侧切割所述第二衬底来除去所述第二衬底；

在第三衬底上形成所述第二薄膜器件；

将第四衬底粘接到所述第二薄膜器件；

除去所述第三衬底；

通过在所述第二薄膜器件的外侧切割所述第四衬底来除去所述第四衬底；以及

将所述第一薄膜器件和所述第二薄膜器件附接，使得其彼此接触。

半导体器件及其制造方法

技术领域

[0001] 本发明涉及制造半导体器件的方法,具体地说,涉及制造薄的、柔性(具有柔性的)半导体器件的方法。此外,本发明涉及降低寄生电容的方法,所述寄生电容是通过绝缘薄膜在形成于不同层上的布线之间产生的。应当指出,在本说明书中术语半导体器件表示利用半导体性能起作用的一般器件,具体地说,本发明适用于:使用具有SOI(绝缘体基外延硅)结构的元件的集成电路,在所述元件中半导体层是在绝缘体上形成的;使用薄膜晶体管(TFT)构成的有源矩阵液晶显示器;有源矩阵场致发光(EL)显示器件等等。在本说明书中,术语薄膜器件表示包括使用半导体薄膜构成的薄膜晶体管(TFT)以及大量元件诸如布线、导电层、电阻器和电容元件中的至少一个元件的电子器件。

背景技术

[0002] 使用具有其中半导体层形成于绝缘体上的SOI结构的集成电路作为一种半导体器件存在。通过在绝缘体上形成半导体层,具有小的寄生电容和具有高的运算速度是可能的。

[0003] 一种类型的半导体器件是有源矩阵液晶显示器。一种结构普遍地用于有源矩阵液晶显示器,其中,在一个衬底(TFT形成衬底)上形成薄膜晶体管(TFT)并将其用作像素开关元件,而在一个衬底(对置衬底)上形成对置电极,把两个衬底结合在一起,并且在所述两个衬底之间的间隙中注入液晶。可以通过在诸如玻璃的透明衬底上形成的TFT对每个单一像素控制施加于液晶的电压,因此有源矩阵液晶显示器具有清晰的图像,因而广泛地用于办公自动化设备、电视机等等。

[0004] 此外,已知作为一种类型的半导体器件的有源矩阵EL(电致发光)显示器件。有源矩阵EL显示器件具有这样的结构,其中,EL材料被夹在两个电极之间并且电流流动,从而导致光发射。可以利用多个像素晶体管,对每个单一像素控制流入EL材料的电流,因此图像是清晰的。

[0005] 这些类型的半导体器件的集成度提高了,并且正在小型化。在半导体器件的布线之间产生的寄生电容导致电信号传播延时,这妨碍高速运行和准确的电信号传播。存在两种类型的寄生电容,一种是在形成于同一层上的布线之间产生的,一种是通过绝缘薄膜在形成于不同层上导的线之间产生的。

[0006] 如果集成度提高,则在同一层上形成的布线之间的距离变得较小因此增加所述寄生电容。为了降低在同一层上形成的布线之间的寄生电容,可以将布线移到不同的层。即,把同一层上布线的集成度分散到几个层中。通过绝缘薄膜降低在形成于不同层上的布线之间产生的寄生电容有助于所述半导体器件的总体集成度的改善。

[0007] 为了通过绝缘薄膜降低在形成于不同的层上的布线之间产生的寄生电容,存在几种方法,诸如使绝缘薄膜变厚、增加布线之间的距离以及使用具有低介电常数的绝缘薄膜。但是,如果使绝缘薄膜变厚,那么不仅为了在布线之间形成导电连接而在绝缘薄膜中形成孔道部分变得更困难,而且还存在几种有问题的情况,诸如通过溅射形成的导电层在孔道

部分的内部破裂或者不能保证足够的薄膜厚度,因此电阻增大。此外,具有低介电常数的绝缘薄膜具有可能产生与薄膜质量有关的问题(诸如耐热性和透气性)以及制造的问题(诸如由蚀刻引起的尺寸变化)。例如,虽然取决于蚀刻条件,在使用 $1\mu m$ 厚的丙烯酸系纤维的情况下可以将孔直径加大到接近 $1\mu m$,但是可能存在对半导体器件的总集成度的损害。

[0008] 此外,存在这样的方法,其中用于形成布线的导电层的形成次序是变化的。在由顶栅(topgate)晶体管构成具有二层用于在元件之间形成导电连接的布线的集成电路的情况下,通常使用下面的形成次序:有源层;第一绝缘薄膜(栅绝缘薄膜);第一导电层(栅电极);第二绝缘薄膜(第一层间绝缘薄膜);第二导电层(第一布线);第三绝缘薄膜(第二层间绝缘薄膜);以及第三导电层(第二布线)。

[0009] 如果所述结构变成下面的结构:第一导电层(第二布线);第一绝缘薄膜(下部绝缘薄膜);有源层;第二绝缘薄膜(栅绝缘薄膜);第二导电层(栅电极);第三绝缘薄膜(第一层间绝缘薄膜);以及第三导电层(第一布线);那么第一布线和第二布线之间的距离加大,因而可以降低在布线之间产生的寄生电容。

[0010] 在这种情况下第一布线和第二布线之间的距离加大,例如可以通过有源层防止涉及开口和导电连接的问题。但是,即使在同样的第二布线的情况下,对于后一种情况,必须使用能够承受随后形成有源层的薄膜形成温度和注入杂质的热激活温度,因而前者和后者的情况不能使用同样的材料。例如,A1常常用作具有低电阻率的布线材料,但是它的耐热性低,因而不能用于后一种情况。

[0011] 应当指出,在本说明书中,电极是布线的一部分,但为了方便起见分别使用术语布线和电极。但是,术语布线总是被包含在单词电极之内。

[0012] 如上所述的那些半导体器件近来被用于便携式设备等等之中,并且存在使便携式设备变得更薄、更轻和更柔性(柔性性能)的需求。半导体器件厚度的主要部分是它的衬底的厚度,为了使便携式设备变薄和更轻,可以使所述衬底变薄。但是,如果使所述衬底变薄,那么,由于制造过程中由所述衬底的翘曲造成的光刻处理方面的问题的缘故,制造变得困难,并且在搬运所述衬底的时候更容易出现衬底破损。假如可以在透明塑料衬底等等上制造半导体器件,就可以制造一种轻巧的、柔性显示器件,但是由于诸如塑料衬底的耐热性问题,这种情况还没有实现。

[0013] 此外,在降低寄生电容(所述寄生电容是通过绝缘薄膜在形成于不同层上的布线之间产生的)的情况下可以实现电路的高速运行和电信号的准确传播,因此能够使用具有低热阻的布线材料,诸如A1,它曾经不能使用。

发明内容

[0014] 本发明的发明人设想了一种方法,其中,在衬底上(所述衬底在制造过程中具有足够的耐热性和强度)制造薄膜器件,然后除去所述衬底。首先,在第一衬底上形成薄膜器件,然后粘结第二衬底。在这种状态下,所述薄膜器件存在于第一衬底和第二衬底之间。然后除去第一衬底,使所述薄膜器件保留在第二衬底上。形成孔道部分,用于到达保留在第二衬底上的所述薄膜器件,并且执行必要的处理,诸如形成导电层以便通过所述孔道部分接触所述薄膜器件,并且同样地除去第二衬底。

[0015] 此外,在本发明中,通过在没有形成薄膜器件的各区域中的一部分涂敷粘合剂来

粘结第一衬底和第二衬底。或者，粘合剂被涂敷在没有形成薄膜器件的区域的一部分，并且使用诸如粘性的粘合剂材料暂时箝固其他部分。这样可以通过切割所述粘结部分而容易地除去第二衬底。

[0016] 如果使用上述的制造方法，薄膜器件总是被保留在一个衬底上，但是最后两个衬底都被剥离，因此第一衬底和第二衬底可以是厚的，因而可以使用具有足够强度的衬底。此外，几乎不产生衬底翘曲和衬底破损，使得制造过程容易执行。

[0017] 在衬底搬运的时候，在諸如有源矩阵液晶显示器和有源矩阵EL显示器件的显示器件中衬底背面的裂纹是降低显示器产品质量的原因，并且这变成一个问题。如果使用上述的制造方法，除去在制造过程中用作支撑物的所述衬底，因此这个问题也可解决。

[0018] 此外，如果使用上述的制造方法，那么可以在薄膜器件的正面和背面都形成输出电极。如果这些输出电极重叠，那么它们可以应用于三维插件等等。此外，还有另一个发明，其中在按次序形成：有源层；第一绝缘薄膜（栅绝缘薄膜）；第一导电层（栅电极）；第二绝缘薄膜（第一层间绝缘薄膜）；和第二导电层（第一布线）以后，就有源层而言，在与第一布线相对的面上形成第二布线。即，实现一种结构，其中形成：第一导电层（第二布线）；第一绝缘薄膜（下部绝缘薄膜）；有源层；第二绝缘薄膜（栅绝缘薄膜）；第二导电层（栅电极）；第三绝缘薄膜（第一层间绝缘薄膜）和第三导电层（第一布线）。应当指出，应当指出，在本说明书中，术语有源层表示由包含沟道区、源区和漏极区的半导体薄膜组成的层。

[0019] 通过上述结构可以降低在第一布线和第二布线之间产生的寄生电容，并且在形成所述有源层以后形成所述布线。因此可以使用具有低耐热性的材料。

[0020] 为了实现这种结构类型在本发明中使用两个衬底。在第一衬底上形成薄膜器件，并且第二衬底粘结到形成薄膜器件的表面。使用诸如机械抛光或者化学抛光的方法除去第一衬底，而所述薄膜器件被支撑在第二衬底上。当第一衬底被除去时，所述薄膜器件的背面暴露，因此形成布线。因此可以在有源层的上面和底面形成布线。可以以类似的方式构成在第一衬底上形成晶体管的实例、形成底栅晶体管的实例以及形成顶栅晶体管的实例。应当指出，在本说明书中，术语底栅薄膜晶体管表示这样一种薄膜晶体管，其中，有源层形成在栅电极和布线之间，如图27所示。

[0021] 此外，在本发明的制造方法的条件下，通过在第一衬底上形成顶栅晶体管，然后仅仅在有源层的底面形成布线，在除去第一衬底以后，可以构成具有底栅结构的晶体管。在这种情况下，可以降低在形成于有源层底面的第一布线和栅极导线之间的寄生电容。此外，可以利用栅电极以自调整方式注入杂质，虽然在传统的底栅结构的情况下这是不可能的。

[0022] 按照本发明的一个方面，提供了一种制造半导体器件的方法，包括以下步骤：在第一衬底上形成薄膜器件；把第二衬底粘结到在所述第一衬底上形成的薄膜器件上，通过粘结层中一个或多个粘结部分来形成所述粘结；去除所述第一衬底，留下所述薄膜器件；以及切割所述第二衬底，以便去除连接到所述粘结部分的所述第二衬底的一个或多个部分，并且去除所述第二衬底。

[0023] 按照本发明的另一个方面，提供了一种制造半导体器件的方法，包括以下步骤：在第一衬底的一个表面上形成第一薄膜器件；把薄膜或者第二薄膜器件粘结到所述第二衬底；把粘结于所述第二衬底的所述薄膜或者所述第二薄膜器件粘结到所述形成于所述第一衬底上的所述第一薄膜器件；去除所述第一衬底，在所述第二衬底上留下所述第一薄膜器

件；在一个绝缘层中形成用于到达粘结在所述第二衬底上的所述第一薄膜器件的孔道部分；和切割所述第二衬底，以便去除在薄膜或者所述第二薄膜器件和所述第二衬底之间的粘结部分，并且仅仅去除所述第二衬底，留下所述薄膜或者所述第二薄膜器件。

[0024] 按照本发明的另一个方面，提供了一种制造半导体器件的方法，包括以下步骤：在第一衬底的一个表面上形成第一薄膜器件；把薄膜或者第二薄膜器件粘结到所述第二衬底；把粘结于所述第二衬底的所述薄膜或者粘结于所述第二衬底的所述第二薄膜器件粘结到所述形成于所述第一衬底上的所述第一薄膜器件；和切割所述第二衬底，以便去除在所述薄膜或者所述第二薄膜器件和所述第二衬底之间的粘结部分，并且仅仅去除所述第二衬底，留下所述薄膜或者所述第二薄膜器件。

[0025] 按照本发明的另一个方面，提供了一种制造有源矩阵液晶显示器件的方法，包括以下步骤：在第一衬底的一个表面上形成第一薄膜器件；把薄膜或者第二薄膜器件粘结到所述第二衬底上；在形成于所述第一衬底上的所述第一薄膜器件和粘结到所述第二衬底的所述薄膜或者粘结到所述第二衬底的所述第二薄膜器件之间引入液晶；和切割所述第一衬底、所述第一薄膜器件、所述第二衬底和所述薄膜或者所述第二薄膜器件，以便去除所述第一衬底、所述第一薄膜器件、所述第二衬底和所述薄膜或者所述第二薄膜器件的一部分，并且去除所述第二衬底，留下所述薄膜或者所述第二薄膜器件。

[0026] 按照本发明的另一个方面，提供了一种制造半导体器件的方法，包括以下步骤：在第一衬底的一个表面上形成第一薄膜器件；在所述薄膜器件上形成电极；把形成于所述第一衬底上的所述薄膜器件粘结到所述第二衬底上；去除所述第一衬底，在所述第二衬底上留下所述薄膜器件；在一个绝缘层中形成用于到达粘结在所述第二衬底上的所述薄膜器件的孔道部分；切割所述第二衬底，以便去除所述薄膜器件和所述第二衬底之间的粘结部分，并且去除所述第二衬底；把通过重复所有先前的步骤获得的多个薄膜器件重叠在一起；和使在薄膜器件的上面和下面形成的电极导电。

[0027] 按照本发明的另一个方面，提供了一种制造半导体器件的方法，包括以下步骤：在第一衬底的一个表面上形成第一薄膜器件；在所述第一薄膜器件上形成电极；把薄膜或者第二薄膜器件粘结到所述第二衬底上；在所述薄膜或者所述第二薄膜器件中形成孔道部分；把粘结于所述第二衬底的所述薄膜或者粘结于所述第二衬底的所述第二薄膜器件粘结到所述形成于所述第一衬底的所述第一薄膜器件上；去除所述第一衬底，在所述第二衬底上留下所述第一薄膜器件；在一个绝缘层中形成用于到达粘结在所述第二衬底上的所述第一薄膜器件的孔道部分；切割所述第二衬底，以便去除在所述薄膜或者所述第二薄膜器件与所述第二衬底之间的粘结部分；仅仅去除所述第二衬底，留下所述薄膜或者所述第二薄膜器件；和把通过重复所有先前的步骤获得的多个薄膜器件重叠在一起；和使在所述薄膜器件的上面和下面形成的电极导电。

[0028] 按照本发明的另一个方面，提供了一种半导体器件，它包括：一对偏振薄膜；像素电极；薄膜晶体管，它包括：有源层；与所述有源层接触的栅绝缘薄膜；以及与所述栅绝缘薄膜接触的栅电极；从所述栅电极侧连接到所述有源层的布线；对置电极；在形成于所述一对偏振薄膜之间的像素电极与所述对置电极之间的液晶；密封剂；以及定向薄膜。

[0029] 按照本发明的另一个方面，提供了一种利用在绝缘层上形成的半导体作为有源层的半导体器件，其中，在所述有源层的上面和下面形成至少一个导电层，所述导电层的材料

具有等于或者小于 550℃的耐热性。

[0030] 按照本发明的另一个方面,提供了一种制造半导体器件的方法,包括以下步骤:在第一衬底上形成薄膜器件;把第二衬底粘结到在所述第一衬底上形成的薄膜器件上;去除所述第一衬底,留下所述薄膜器件;形成孔道部分,用于到达粘结在所述第二衬底上的所述薄膜器件;和切割所述第二衬底,以便去除在所述薄膜器件和所述第二衬底之间的粘结部分,并且去除所述第二衬底。

[0031] 按照本发明的另一个方面,提供了一种制造半导体器件的方法,包括以下步骤:在第一衬底的一个表面上形成第一薄膜器件;把薄膜或者第二薄膜器件粘结到所述第二衬底;将粘结到所述第二衬底的所述薄膜或者第二薄膜器件粘结到在所述第一衬底上形成的所述第一薄膜器件上;去除所述第一衬底,留下所述第一薄膜器件;在粘结到所述第二衬底的所述第一薄膜器件上形成至少一导电薄膜;形成用于到达粘结在所述第二衬底上的所述第一薄膜器件的孔道部分;和切割所述第二衬底,以便去除在所述薄膜或者第二薄膜器件与所述第二衬底之间的粘结部分,并且仅仅去除所述第二衬底,留下所述薄膜或者所述第二薄膜器件。

[0032] 按照本发明的另一个方面,提供了一种制造半导体器件的方法,包括以下步骤:在第一衬底的一个表面上形成薄膜器件;将偏振薄膜或偏振板粘结到第二衬底上;将粘结到所述第二衬底上的偏振薄膜或偏振板粘结到形成于所述第一衬底上的所述薄膜器件上;去除所述第一衬底,留下所述薄膜器件;形成用于到达粘结在所述第二衬底上的所述薄膜器件的孔道部分;切割所述第二衬底,以便去除在所述偏振薄膜或偏振板和所述第二衬底之间的粘结部分;和仅仅去除所述第二衬底,留下所述偏振薄膜或所述偏振板。

[0033] 按照本发明的另一个方面,提供了一种制造半导体器件的方法,包括以下步骤:在第一衬底上形成半导体层;在所述半导体层上形成绝缘薄膜;把第二衬底粘结到所述第一衬底上,至少把所述半导体层和所述绝缘薄膜插入在它们之间,利用粘结层的至少一个粘结部分来形成所述粘结;去除第一衬底;切割所述第二衬底,以便去除所述第二衬底的连接到所述至少一个粘结部分的至少一个部分;以及去除所述第二衬底。

[0034] 按照本发明的另一个方面,提供了一种制造半导体器件的方法,所述方法包括以下步骤:在第一衬底上形成第一绝缘层;在所述第一绝缘层上形成半导体层;在所述半导体层上形成第二绝缘层;把第二衬底粘结到所述第一衬底上,至少将所述半导体层和所述第一和第二绝缘层插入在它们之间,利用粘结层的至少一个粘结部分来形成所述粘结;去除所述第一衬底;在所述第一绝缘层中形成孔道,以便暴露所述半导体层;形成通过所述孔道与所述半导体层接触的导电层;切割所述第二衬底,以便去除所述第二衬底的连接到所述至少一个粘结部分的至少一个部分;以及去除所述第二衬底。

附图说明

- [0035] 图 1A 到 1D 是示出本发明的实施方式的示意图;
- [0036] 图 2A 和 2B 是示出本发明的实施方式的示意图;
- [0037] 图 3A 到 3C 是示出本发明的实施方式的示意图;
- [0038] 图 4A 和 4B 是示出本发明的实施方式的示意图;
- [0039] 图 5A 和 5B 是示出本发明的实施方式的示意图;

- [0040] 图 6 是示出本发明的实施方式的示意图；
- [0041] 图 7A 到 7F 是示出本发明的实施例例子的示意图；
- [0042] 图 8A 到 8D 是示出本发明的实施例例子的示意图；
- [0043] 图 9A 到 9D 是示出本发明的实施例例子的示意图；
- [0044] 图 10A 到 10C 是示出本发明的实施例例子的示意图；
- [0045] 图 11A 和 11B 是示出本发明的实施例例子的示意图；
- [0046] 图 12 是示出本发明的实施例例子的示意图；
- [0047] 图 13 是示出本发明的实施例例子的示意图；
- [0048] 图 14A 到 14C 是示出本发明的实施例例子的示意图；
- [0049] 图 15A 和 15B 是示出本发明的实施例例子的示意图；
- [0050] 图 16 是示出本发明的实施例例子的示意图；
- [0051] 图 17A 到 17E 是示出本发明的实施例例子的示意图；
- [0052] 图 18A 到 18D 是示出本发明的实施例例子的示意图；
- [0053] 图 19A 到 19D 是示出本发明的实施例例子的示意图；
- [0054] 图 20A 到 20C 是示出本发明的实施例例子的示意图；
- [0055] 图 21 是示出本发明的实施例例子的示意图；
- [0056] 图 22 是示出本发明的实施例例子的示意图；
- [0057] 图 23 是示出本发明的实施例例子的示意图；
- [0058] 图 24A 到 24C 是示出利用本发明制造的有源矩阵 EL 显示器件的示意图；
- [0059] 图 25 是示出利用本发明制造的有源矩阵 EL 显示器件的示意图；
- [0060] 图 26 是示出利用本发明制造的有源矩阵 EL 显示器件的示意图；
- [0061] 图 27 是示出本发明的实施例例子的示意图；和
- [0062] 图 28A 到 28F 是示出电子器件的例子的示意图。

具体实施方式

- [0063] [实施方式 1]
- [0064] 利用在图 1A 至图 3C 解释利用本发明制造有源矩阵液晶显示器的方法。
- [0065] 首先，薄膜器件 102 在作为第一衬底的 TFT 形成衬底 101 上制造薄膜器件（这里称为薄膜器件 102）。可以附加均化薄膜 103，调整用于粘结第二衬底的表面（见图 1A）。
- [0066] 制备作为第二衬底的支撑材料 104，并且通过粘合剂粘附偏振薄膜 107。应当指出，这里示出了粘结的例子，其中分别使用两种类型的粘合剂。当把第一衬底和第二衬底结合在一起时粘合剂 A105 粘结薄膜器件 102 的外侧（如下所述），而粘合剂 B106 是一种粘性粘合剂并在一段时间内临时箝固偏振薄膜直到支撑材料 104 被去除除去（见图 1B）。
- [0067] 当然，也可以把偏振薄膜与 TFT 形成衬底 101 上的均化薄膜 103 结合起来，并且将其粘接到已粘结的支撑材料材料 104 上。
- [0068] 在图 1C 中，把粘合剂涂敷在穿过薄膜器件 102 形成在 TFT 形成衬底上的均化薄膜 103 的边缘上，并且涂敷在其上连附着偏振薄膜 107 上的支撑材料 104 的表面的边缘上，因而两个衬底被粘结在一起。通过诸如背抛光或化学机械抛光 (CMP) 的方法来除去第一衬底，从而露出薄膜器件 102 的表面（见图 1D）。实际上，也可以在薄膜器件 102 的最底层制

备一层薄膜例如氮化物薄膜作为阻挡层，并且在抛光结束时执行湿法蚀刻。

[0069] 接着，在保存在支撑材料 104 上的薄膜器件 102 中形成像素电极 108（见图 2A）。对置电极 110 被附着到偏振薄膜 112 上，并且利用密封剂 111 密封液晶 109（见图 2B）。应当指出，万一偏振薄膜弯曲，可以制备再一种支撑材料材料来支撑偏振薄膜。

[0070] 在图 3A 中，为了除去薄膜器件 102 外部的粘合剂 A105，在一些位置切割衬底。通过切割除去涂有粘合剂 A105 的区域去除，从而只留下由作为粘合剂 B106 的粘性粘合剂涂敷的区域（见图 3B），并且除去支撑材料 104 去除（见图 3C）。

[0071] 采用把半导体器件固定到衬底上并且最后去除除去衬底的制造方法，可以使半导体器件具有柔性、使其更薄、更轻。应当指出，这里示出了有关有源矩阵液晶显示器的例子，并且因此偏振薄膜被结合到去除除去衬底之后的表面。根据应用目的，可以自由地组合和使用用于表面保护的薄膜、作为支撑材料的薄膜等等。

[0072] [实施方式 2]

[0073] 下面简要描述本发明的关于利用薄膜晶体管（TFT）的半导体器件的制造方法。这里利用一个薄膜晶体管和布线的截面图来进行说明，当然，它同样能被应用到利用多个晶体管的集成电路。

[0074] 在第一衬底 1101 上形成蚀刻阻挡层 1102，在去除除去第一衬底 1101 时将利用该蚀刻阻挡层。晶体管由以下部分构成：下部绝缘薄膜 1103；包括例如硅的半导体的有源层 1104；栅绝缘薄膜 1105；以及形成在蚀刻阻挡层 1102 上的栅电极 1106。形成第一层间绝缘薄膜 1107，形成用于到达有源层 1104 的孔道部分，并且通过所述孔道部分形成第一布线 1108。形成第二层间绝缘薄膜 1109（见图 4A）。

[0075] 把第二衬底 1110 粘接到第一衬底 1101 的其上面形成有薄膜器件的一侧的表面，除去第一衬底 1101 和蚀刻阻挡层 1102 去除，并且形成用于到达有源层 1104 的孔道部分（见图 4B）。不一定需要形成蚀刻阻挡层 1102，但可以在晶体管的最底层中制备例如氮化物薄膜的薄膜，并且最后在执行湿法蚀刻期间用作阻挡层。

[0076] 形成通过所述孔道部分与有源层接触的第二布线 1111 孔道部分，并且形成的绝缘薄膜 1112（见图 5A）。在这种情况下通过有源层形成第一布线 1108 和第二布线 1111 之间的导电连接，但是为了对准精确度也可以仅仅在一个部分形成较大的孔道部分，并且可以直接连接两条布线。无论使用哪个种方法，在本发明结构的情况下形成从顶部到底部的孔道部分，因此容易形成导电连接。此外，在形成有源层之后形成布线，由此能够使用具有低热阻的布线。

[0077] 为了比较，在图 6 中同时示出用于传统结构的有源层、栅绝缘薄膜、栅电极、第一层间绝缘薄膜、第一布线、第二层间绝缘薄膜以及第二布线。应当指出，第一布线 1151 和 1154、第二布线 1155 和 1157 是本文的各图中示出的没有电连接到薄膜晶体管的布线的截面图。

[0078] 如果不使用本发明的结构，那么，第二布线 1158 处在用标号 1156 表示的位置，第二布线 1156 靠近第一布线 1154，因而它们的寄生电容变大。此外，第二布线 1157 可以在用标号 1155 表示的位置形成，或者可以在用标号 1151 表示的位置形成，作为第一布线。在这种情况下，到第一布线 1152 的间距变小了。

[0079] 换句话说，在传统结构的情况下，第一布线和第二布线之间的间距是第二层间绝

缘薄膜的厚度，而在应用本发明的制造方法的情况下，它变为下部绝缘薄膜和第一层间绝缘薄膜的厚度之和。下部绝缘薄膜和第一层间绝缘薄膜的厚度之和当然大于第二层间绝缘薄膜的厚度。

[0080] 因此，利用本发明的制造方法，可以增加各布线之间绝缘薄膜的有效厚度，因而可以降低在形成于不同层上的布线之间产生的寄生电容。应当指出，虽然按照传统的做法，通过简单地使绝缘薄膜变厚在穿过绝缘薄膜的导电连接方面有问题，但应用本发明的制造方法没有这样的问题。此外，在有源层下面的各部分中形成布线的所述结构与传统结构的情况相同，但是所述布线是在形成有源层之后形成的，因此可以使用具有低热阻的布线材料。因此可以使用由于其低热阻的缘故而不能使用的低电阻布线。

[0081] [实施例]

[0082] [实施例 1]

[0083] 这里示出把本发明的制造半导体器件的方法应用到有源矩阵液晶显示器的例子。应当指出，在各图中只示出液晶显示器的一个像素部分，这是因为要说明分别使用粘合剂的各位置、密封剂位置、用于切割衬底的位置等等。当然，本发明可以用于例如具有多个像素的液晶显示器，并且可以用于与驱动电路结合在一起形成的液晶显示器。

[0084] 玻璃衬底或石英衬底可以用作图 7A 中的第一衬底 400。另外，也可以使用其表面上形成了绝缘薄膜的衬底，例如硅衬底、金属衬底或不锈钢衬底。

[0085] 为了去除第一衬底 400，接着形成蚀刻阻挡层 401。一种相对于所述第一衬底具有足够大的选择性的材料被用作蚀刻阻挡层 401。在这个实施例中，石英衬底用作第一衬底 400，而在蚀刻阻挡层 401 上形成具有 10 至 1000nm（通常在 100nm 和 500nm 之间）厚度的氮化硅薄膜。

[0086] 在蚀刻阻挡层 401 上形成 10nm 至 1000nm 厚度（通常 300nm 到 500nm 厚度）的氧化硅薄膜的第一绝缘薄膜 402。此外，也可以使用氮氧化硅薄膜。

[0087] 接着，采用已知的薄膜形成方法在第一绝缘薄膜 402 上形成 10nm 至 100nm 厚度的非晶半导体薄膜（在这个实施例中为非晶硅薄膜 403）。应当指出，除了非晶硅薄膜外，也可以使用非晶化合物半导体薄膜，例如非晶硅锗薄膜作为非晶半导体薄膜。

[0088] 然后按照记载在日本公开特许公报 NO. 7-130652（美国专利 NO. 5, 643, 826）的技术形成包含结晶结构的半导体薄膜（在这个实施例中为结晶的硅薄膜 404）。记载在上述专利中的技术是，当使非晶硅薄膜结晶时，为了促进晶化，利用催化剂元素（从由镍、钴、锗、锡、铅、钯、铁和铜组成的组中选择的一种元素，或多种元素，典型的是镍）晶化的方法。

[0089] 具体地说，在将催化剂元素保留在非晶硅薄膜的表面的状态下进行热处理，由此将非晶硅薄膜改变为结晶硅薄膜。记载在上述专利的实施例 1 中的技术被用在本发明的实施例中，但是也可以使用记载在所述专利的实施例 2 中的技术。应当指出，术语结晶硅薄膜包括单晶硅薄膜和多晶硅薄膜，并且在这个实施例中形成的结晶硅薄膜是具有晶粒间界的硅薄膜。

[0090] 虽然依靠包含在非晶硅薄膜中的氢的数量，但是，最好通过在 400 至 500℃下几个小时的热处理来执行脱氢处理，由此把含氢量降低到 5 原子% 或更少，然后执行晶化处理。此外，也可以使用制造所述非晶硅薄膜的其他方法，例如溅射或蒸发；然而，最好充分地降低包含在薄膜内的杂质元素，例如氧和氮。

[0091] 一种已知的技术可以用于非晶硅薄膜 403 上以形成结晶硅薄膜（多晶硅薄膜）404。在这个实施例中，从激光器发射的光（以下称为激光）照射到非晶硅薄膜 403 以形成结晶硅薄膜 404（见图 7C）。脉冲发射型或连续发射型准分子激光器可以用作所述激光器，也可以使用连续发射氩激光器。或者，也可以使用掺钕钇铝石榴石（Nd:YAG）激光器或掺钕钇钒氧化物（Nd:YVO）激光器的二次谐波、三次谐波或次四谐波。另外，激光的光束形状可以是线状的（包括长的和薄的形状）或矩形的形状。

[0092] 此外，也可以照射从灯发射的光（以下称为灯光）代替激光（以下称为灯退火）。从诸如卤素灯或红外线灯的灯发射的灯光可以用作所述灯光。

[0093] 如上通过激光或灯光进行热处理（退火）的过程作称为光学退火过程。所述光学退火过程是在高的处理温度下短的时间内进行的，因此可以在使用具有低热阻的衬底例如玻璃衬底的情况下有效地以高产量进行所述热处理。当然，目的是进行退火，因此也可以使用电炉作为替代品进行电炉退火（热退火）。

[0094] 在这个实施例中利用来自脉冲发射型准分子激光器的线状光束进行激光退火。所述激光退火条件如下：使用 XeCl 气体作为励激气体；处理温度设定为室温；脉冲发射频率设定为 30Hz；以及激光能量密度是从 250 至 500mJ/cm²（通常是 350 至 400mJ/cm²）。

[0095] 除在热结晶后剩余的任何非晶区域的完全结晶之外，在上述环境下执行的激光退火在已经结晶的结晶区域中具有降低故障等的作用。因此，这个过程也可以称为通过光学退火改进半导体薄膜的结晶度的过程以及促进半导体薄膜结晶的过程。通过使灯光退火条件最优化也有可能得到这种效果。

[0096] 接着在结晶硅薄膜 404 上形成在随后的添加杂质期间使用的保护薄膜 405（见图 7D）。利用厚度从 100nm 至 200nm（最好在 130nm 和 170nm 之间）的氮氧化硅薄膜或氧化硅薄膜形成保护薄膜 405。形成所述保护薄膜以便结晶硅薄膜 404 在添加杂质期间不被直接暴露在等离子体下，以便使精确的温度控制成为可能。

[0097] 随后，穿过保护薄膜 405 添加具有 p 型导电率的杂质元素（下面称之为 p 型杂质）。通常周期表第 13 族元素，通常为硼或镓被用作 p 型杂质元素。这种方法（也称之为沟道掺杂过程）是一种用于控制 TFT 阈值电压的方法。应当指出，在这里通过离子掺杂来添加硼，其中，在没有质量分离的情况下利用乙硼烷（B₂H₆）激发等离子体。当然也可以使用进行质量分离的离子注入。

[0098] 用这种方法形成包含浓度为 1×10^{15} 至 1×10^{18} 原子 /cm³（典型地在 5×10^{16} 和 5×10^{17} 之间）的 p 型杂质元素的 p 型杂质区域（a）406（见图 7D）。

[0099] 接下来，去除在去除保护薄膜 405 之后，去除去除结晶硅薄膜的不必要区域，由此形成岛状半导体薄膜（下文称之为有源层）407（见图 7E）。

[0100] 形成覆盖有源层 407 的栅绝缘薄膜 408（见图 7F）。可以形成具有 10 至 200nm 厚度（最好从 50 至 150nm 的厚度）的栅薄膜 408。通过使用 N₂O 和 SiH₄ 作为原料的等离子体 CVD 来形成具有 80nm 厚度的氮氧化硅薄膜。

[0101] 虽然未在图中示出，但是，具有 50nm 厚度的氮化钨（WN）和具有 350nm 厚度的钽（Ta）的双层叠层薄膜被作为栅布线 409（见图 8A）。所述栅布线同样可以由单层导电薄膜形成，但当需要时最好使用两层或三层叠层薄膜。

[0102] 应当指出，从由钽（Ta）、钛（Ti）、钼（Mo）、钨（W）、铬（Gr）和硅（Si）组成的组合中

所选择的元素,或上面提到的元素的组合的合金薄膜(典型地Mo-W合金或Mo-Ta合金)可以用作栅布线。

[0103] 接着,在栅布线409作为掩模的情况下以自动对准的方式添加n型杂质元素(在这个实施例中为磷)(见图8B)。调整添加过程,以便把磷添加到n型杂质区域(a)410,因此以大于用沟道掺杂方法添加的硼的浓度5至10倍的浓度(典型地从 1×10^{16} 至 1×10^{18} 原子/ cm^3 ,更典型地在 3×10^{17} 和 3×10^{18} 原子/ cm^3 之间)形成n型杂质区域(a)410。

[0104] 形成抗蚀剂掩模411,添加n型杂质元素(在这个实施例中为磷),并且形成含有高浓度磷的n型杂质区(b)412(见图8C)。在这里进行使用磷化氢(PH_3)的离子掺杂(当然,也可以进行离子注入),并且在这个区域中的磷的浓度被设定为从 1×10^{20} 至 1×10^{21} 原子/ cm^3 ,典型地在 2×10^{20} 和 5×10^{20} 原子/ cm^3 之间)。

[0105] 此外,在先前步骤中添加的磷和硼已经被包括在其中形成n型杂质区(b)412的区域中,但是,在这些n型杂质区中磷被以相当高的浓度添加,因此不需要考虑已经由先前步骤添加的磷和硼的影响。

[0106] 在去除抗蚀剂掩模411之后,形成第三绝缘薄膜414(见图8D)。可以以600nm至 $1.5\mu\text{m}$ 的厚度形成包含硅的绝缘薄膜(具体地说氮化硅薄膜)、氧化硅薄膜、氮氧化硅薄膜或这些薄膜组合的叠层薄膜作为所述第三绝缘薄膜414。在这个实施例中使用以 SiH_4 、 N_2O 和 NH_3 作为原料气体的等离子体CVD形成 $1\mu\text{m}$ 厚度的氮氧化硅薄膜(具有从25至50原子%的氮浓度)。

[0107] 接着进行热处理过程以便激活以各自的浓度添加的n型和p型杂质元素(见图8D)。这个过程可以通过炉子退火、激光退火或快速热退火(RTA)来进行。这里通过炉子退火来进行这个激活过程。所述热处理过程是在300至650°C(最好在400和550°C之间)的氮气环境中进行的。这里在550°C下进行4小时热处理。

[0108] 在这个实施例中,这时,在晶化使所述非晶硅薄膜结晶时使用的催化剂元素沿着箭头指示的方向上移动并且在所述含有高浓度磷的n型杂质区域(b)412(该区域在图8C中所示的步骤中被形成)中被捕获。这是一个由金属元素被磷吸收的效应引起的现象,结果在沟道区域413内催化剂元素的浓度变得小于或等于 1×10^{17} 原子/ cm^3 (最好小于或等于 1×10^{16} 原子/ cm^3)。

[0109] 相反地,所述催化剂元素在变成催化剂元素吸收位置的区域(由图8C中所示的步骤形成的n型杂质区域(b)412)中以高浓度被离析,并且所述催化剂元素在那里以大于或等于 5×10^{18} 原子/ cm^3 (典型地从 1×10^{19} 至 5×10^{20} 原子/ cm^3)的浓度存在。

[0110] 另外,在含有3%和100%之间的氢的环境中在300至450°C的温度下用1至12小时进行热处理,从而对有源层进行氢化处理。这个过程是在半导体层中利用被热激活的氢终止悬空键的方法之一。也可以利用其它氢化方法来进行等离子体氢化(使用由等离子体激发的氢)。

[0111] 形成用于到达TFT的源极区和漏极区的孔道部分415(见图9A)并且形成源极和漏极布线416(见图9B)。此外,虽然未在图中示出,但在这个实施例中,所述布线是三层结构的叠层薄膜,其中,通过喷射顺序地形成100nm的Ti薄膜、300nm的含有Ti的铝薄膜和150nm的Ti薄膜溅射。

[0112] 接着以50至500nm的厚度(典型地在200和300nm之间)形成氮化硅薄膜、氧

化硅薄膜或氮氧化硅薄膜作为钝化薄膜 417 (见图 9C)。在这个实施例中,在薄膜形成之前使用例如 H₂, NH₃ 等含氢的气体进行等离子体处理,并且在所述薄膜形成之后进行热处理过程。在整个第三绝缘薄膜 414 上提供由这个预处理激发的氢。通过在这种情况下执行热处理,改进了钝化薄膜 417 的薄膜质量,并且添加到第三绝缘薄膜 414 的氢的数量扩散到下侧,因此所述有源层能被有效地氢化。

[0113] 此外,在形成钝化薄膜 417 之后还可以进行附加的氢化过程。例如,可以在含有 3% 和 100% 之间的氢的环境中在 300 至 450°C 的温度下用 1 至 12 小时进行热处理。或者,也可以利用等离子体氢化来获得类似的效果。

[0114] 然后形成由有机树脂制造的有大约 1 μm 厚度的第四绝缘薄膜 418 作为均化薄膜 (见图 9C)。诸如聚酰亚胺、聚丙烯、聚酰胺、聚酰亚胺酰胺和苯并环丁烯 (BCB) 的材料可以用作所述有机树脂。下面给出使用有机树脂薄膜的好处:薄膜形成方法简单;介电常数低,因而寄生电容低;以及有优等的水平度。应当指出,除了上面规定的那些有机树脂外,也可以使用例如有机 SiO 化合物。这里使用热聚合型聚酰亚胺,并且通过在加到衬底之后在 300°C 下烘烤来形成所述热聚合型聚酰亚胺。

[0115] 接着准备第二衬底 419。当把第二衬底 419 结合到第一衬底 400 时在不形成薄膜器件的区域涂敷粘合剂 420,并且在其它区域涂敷粘性粘合剂 421 使得偏振薄膜 422 不能移动 (见图 9D)。

[0116] 玻璃衬底、石英衬底和诸如硅衬底、金属衬底和不锈钢衬底的衬底可以作为第二衬底 419。此外,粘合剂 420 粘合稍后被切掉的部分 (不形成薄膜器件的区域),因此粘合剂 420 不必是透明的。可以选择具有耐热性的粘合剂。例如,通常使用聚乙烯醇 (PVA) 粘合剂粘接偏振薄膜。具有耐热性的透明的粘合剂被有效地用作粘性粘合剂 421,可以给出丙烯类树脂、氨基甲酸乙酯和硅粘合剂作为粘性粘合剂。

[0117] 在图 10A 中,将形成有 TFT 的第一衬底 400 的表面和固定有偏振薄膜的第二衬底 419 的表面粘接在一起。一种透明的耐热的粘合剂,例如,聚乙烯醇 (PVA) 粘合剂可以用作所述粘合剂。

[0118] 然后在将薄膜器件保留在第二衬底 419 上的情况下使用诸如背部研磨或化学机械抛光 (CMP) 的方法切掉所述第一衬底 400 (见图 10B)。在这个实施例中,石英衬底用作第一衬底 400,而氮化物薄膜用作蚀刻阻挡层 401,因此执行使用氢氟酸的湿法蚀刻作为最终清除方法。应当指出,当使用湿法蚀刻形成图案时,可以留下第一衬底 400 的一些部分去除,并且这些部分可以用作液晶显示器的垫片。此外,在这个实施例中,接着可以通过干法刻蚀来去除由氮化物薄膜制造的蚀刻阻挡层 401。

[0119] 接着为了形成像素电极在第一绝缘薄膜 402 中形成孔道部分,并且形成像素电极 423 (见图 10B)。在形成发射型液晶显示器的情况下,可以通过使用透明的导电薄膜形成所述像素电极 423。这里形成透射型液晶显示器,并且因此通过溅射形成 110nm 厚度的氧化铟和氧化锡薄膜。

[0120] 此外,有一种在开有用于到达图 9A 中 TFT 的源和漏区域的孔道部分 415 时在除有源层之外的部分形成用于到达蚀刻阻挡层 401 的孔道部分时通过图 9B 的源和漏布线 416 形成导电连接的方法。如果使用这种方法,则使除有源层之外的各部分导电,并且因此除了使各像素电极 423 相等之外,还使各像素点的孔径比相等。

[0121] 接着(虽然未在图中示出)利用聚酰亚胺薄膜形成定向薄膜,进行摩擦处理,因而使液晶分子具有某种固定的预倾斜角度并且被定向。接着在偏振薄膜 426 上形成对置电极 425,并且按照已知的液晶盒构成方法使用密封材料、衬垫等(这些未在图中示出)将这些部件粘接在一起。接着使用密封剂 427 密封液晶 424(见图 10C)。应当指出,如果光的入射方向是光线 1 的方向,则最好在偏振薄膜 422 上形成屏蔽薄膜。此外,最好形成这样的薄膜,所述薄膜在光的入射方向是光线 2 的情况下在第一绝缘薄膜 402 上面或下面成为屏蔽薄膜。已知的液晶材料可以用来作所述液晶。应当指出,在偏振薄膜 426 翘曲的情况下,还可以制备一种与第二衬底 419 类似的支撑材料。在需要的时候,还可以在对置偏振薄膜 426 中形成彩色滤光器和屏蔽薄膜。

[0122] 接着,如图 11A 中所示,切掉由粘合剂 420 粘接的部分。只保留由粘性粘合剂 421 粘接的部分,因此第二衬底 419 被剥去,从而完成薄的、重量轻的、柔性的有源矩阵液晶显示器(见图 11B)。

[0123] 另外,在图 12 中示出液晶显示器的例子,其中利用本发明的制造方法将驱动电路与液晶显示器结合和制造在一起。图 12 是显示从液晶侧看去的状态的示意图:在第一衬底上形成源信号线路驱动电路 1302、栅信号线路驱动电路 1303 和构成像素部分 1301 的晶体管之后的,粘结第二衬底、去除第一衬底、并且引入液晶(液晶引入区域 1306)。

[0124] 图 12 中示出的液晶显示器由像素部分 1301、源信号线路驱动电路 1302 和栅信号线路驱动电路 1303 构成。像素部分 1301 是 n 沟道 TFT,而形成在周边的驱动电路由作为基本元件的 CMOS 电路构成。源信号线路驱动电路 1302 和栅信号线路驱动电路 1303 通过连布线路 1304 连接到 FPC(柔性柔性印刷电路)1305 并且从外部驱动电路接收信号。

[0125] 图 13 示出图 12 的沿线 A-A 截开的截面图。被偏振薄膜 1401 包围的液晶 1403、对置电极 1402 和密封剂 1404 处在连接到像素 TFT 1406 的像素电极 1405 之下。在这种情况下,液晶 1403 也处在驱动 TFT 1407 下面,但是在想要降低寄生电容的时候,也可以将液晶 1403 布置在像素电极 1405 下面。来自导电材料 1408 粘结的 FPC 1409 的信号被输入到驱动器 TFT 1407。就液晶 1403 而论,通过在偏振薄膜 1401 的对立面形成偏振薄膜 1410,所述结构起透射型显示器的作用。

[0126] [实施例 2]

[0127] 在这个实施例中利用附图简要说明三维封装的例子,其中把利用本发明形成的薄膜器件重叠在一起。

[0128] 直到图 9C 的过程与实施例 1 相似,因此省略这些部分的说明。图 14A 是几乎与图 9A 一致的情况,但是源和漏布线 416 被延伸,从而形成电极 900。应当指出,为了说明示出了两个晶体管,而与实施例 1 共同的部分使用与实施例 1 相同的标号。

[0129] 在这里形成孔道部分 901,并且将其保留以便实现与电极 900 的导电连接(见图 14B)。粘合剂 420 和黏性粘合剂 421 被涂敷到第二衬底 419,但不需要偏振薄膜(见图 14C)。偏振薄膜不是必要的,但是为了维持刚性,可以使用薄片、保护薄膜等。在这种情况下,预先在薄片或保护薄膜中对应于孔道部分 901 的位置形成孔道部分。在图 15A 中使用粘合剂 420 和黏性粘合剂 421 粘结在其上面形成有薄膜器件的第一衬底 400 的表面和第二衬底 419。

[0130] 与实施例 1 相似,去除第一衬底 400 和蚀刻阻挡层 401。在第一绝缘薄膜 402 上形成孔道部分,并形成电极 902。形成覆盖电极 902 的钝化薄膜 903 和第五绝缘薄膜 904,并

且形成一个孔道部分 905 以便实现到电极 902 的导电连接。与实施例 1 的钝化薄膜 417 相似,可以利用氮化硅薄膜、硅氧物薄膜或氮氧化硅薄膜以 50 至 500nm 的厚度(典型地在 200 和 300nm 之间)形成钝化薄膜 903。第五绝缘薄膜 904 与实施例 1 的第四绝缘薄膜 418 相似,并且它提供均化并且作为保护性薄膜。通过执行这里的整个过程来达到图 15B 的状态。

[0131] 然后采用与实施例 1 的相同的方法去除第二衬底 419 去除。制造通过上述工艺过程形成的多个薄膜器件,并且利用导电胶 906 实现各电极之间的导电连接。如果随后将各薄膜器件重叠和粘结,则形成三维封装的半导体器件(见图 16)。近年来,企图获得大容量、小尺寸和重量轻的存储器,而三维封装技术的应用成为大家注意的中心。如果使用本发明,则可以容易地实现三维封装的半导体器件,而没有使处理步骤更复杂。应当指出,图 16 中示出结合在一起的薄膜器件,其中通过薄膜晶体管的源和漏区实现导电连接,但是也可以进行布线的直接连接。

[0132] [实施例 3]

[0133] 在这个实施例中说明了一种使用薄膜晶体管(TFT)的半导体器件,所述薄膜晶体管使用在其有源层的绝缘体上形成的薄膜。应当指出,尽管为了说明诸如布线和有源层之间以及布线和绝缘薄膜之间的那些位置关系,在图中示出一个薄膜晶体管部分和布线的截面图,但是,本发明同样可以应用于具有多个薄膜晶体管的集成电路。

[0134] 玻璃衬底或石英衬底可以用作图 17A 中的第一衬底 2401。另外,也可以使用具有形成在其表面的绝缘薄膜的衬底,例如硅衬底、金属衬底或不锈钢衬底。

[0135] 接着形成用于去除第一衬底 2401 的蚀刻阻挡层 2402。一种具有相对于第一衬底的足够大的选择性的材料被用作蚀刻阻挡层 2402。在这个实施例中,石英衬底被用作第一衬底 2401,而形成具有 10 至 1000nm(典型地在 100 和 500nm 之间)厚度的氮化物薄膜作为蚀刻阻挡层 2402。

[0136] 在蚀刻阻挡层 2402 上形成下部下部绝缘薄膜 2403,它是厚度从 10 至 1000nm(典型地 300 至 500nm)的氧化硅薄膜。此外,也可以使用氮氧化硅薄膜。

[0137] 随后,通过已知的薄膜形成方法在下部下部绝缘薄膜 2403 上形成 10 至 100nm 厚度的非晶半导体薄膜(这个实施例中为非晶硅薄膜 2404)(见图 17B)。应当指出,除非晶硅薄膜之外,也可以使用诸如非晶硅锗的非晶化合物半导体薄膜作为非晶半导体薄膜。

[0138] 接着按照记载在日本公开特许公报 No. 7-130652(美国专利 No. 5,643,826)的技术形成包含结晶结构的半导体薄膜(在这个实施例中为结晶硅薄膜 2405)。记载在上述专利中的技术是一种当使非晶硅薄膜结晶时为了促进晶化,利用催化剂元素(从由镍、钴、锗、锡、铅、钯、铁和铜构成的组中选择的一种元素或多种元素,典型的是镍)晶化的方法。

[0139] 具体地说,在以下的状态下执行热处理:催化剂元素被保留在非晶硅薄膜的表面上,从而将非晶硅薄膜改变为结晶硅薄膜。记载在上述专利的实施例 1 中的技术被用在本发明的这个实施例中,但是也可以使用记载在所述专利的实施例 2 中的技术。应当指出,术语结晶硅薄膜包括单晶硅薄膜和多晶硅薄膜,并且在这个实施例中形成的结晶硅薄膜是具有晶粒间界的硅薄膜。

[0140] 虽然取决于包括在非晶硅薄膜中的氢的数量,但最好通过在 400 至 500℃的几个小时的热处理来执行脱氢处理,从而把含氢量降低到 5 原子% 或更少,接着执行晶化。此外,也可以使用制造非晶硅薄膜的其他方法,例如溅射或蒸发,然而,最好充分地减少杂质

元素,例如包含在薄膜内的氧或氮。

[0141] 可以把已知的技术可以用于非晶硅薄膜 2404 上以便形成结晶硅薄膜(单晶硅薄膜或多晶硅薄膜)2405。从激光器发射的光(以下称为激光)照射到这个实施例中的非晶硅薄膜 2404 以形成结晶硅薄膜 2405(见图 17C)。脉冲发射型或连续发射型准分子激光器可以用作所述激光器,也可以使用连续发射氩激光器。或者,也可以使用掺钕钇铝石榴石激光器或掺钕钇钒氧化物激光器的二次谐波、三次谐波或四次谐波。另外,激光的光束形状可以是线状(包括长的和薄的形状)或矩形形状。

[0142] 此外,也可以用从灯发射的光(以下称为灯光)代替激光进行照射(以下称为灯退火)。可以使用从例如卤素灯或红外线灯的灯发射的灯光作为所述灯光。

[0143] 上述通过激光或灯光进行热处理(退火)的过程称为光退火过程。光学退火过程是在高的处理温度和短的时间内进行的,因此所述热处理可以在使用低热阻的衬底例如玻璃衬底的情况下有效地以高的生产率进行。当然,目标是进行退火,因此也可以使用电炉作为替代品进行电炉退火(热退火)。

[0144] 在这个实施例中利用来自脉冲发射型准分子激光器的形成线状的光束进行激光退火。所述激光退火的条件如下:使用 XeCl 气体作为激发气体;处理温度设定为室温;脉冲发射频率设定为 30Hz;以及激光能量密度是从 250 至 500mJ/cm²(通常是 350 至 400mJ/cm²)。

[0145] 除了使热晶化之后剩余的任何非晶区域的完全晶化之外,在上述条件下进行的激光退火具有降低已经结晶的区域中的故障的效果。因此,这个过程也可以称为用于通过光退火改进半导体薄膜的结晶度的过程,和用于促进半导体薄膜的晶化的过程。通过优化灯光退火条件也有可能得到这种效果。

[0146] 接着在结晶硅薄膜 2405 上形成在随后的添加杂质期间使用的保护薄膜 2406(见图 17D)。利用厚度为 100 至 200nm(最好在 130 和 170nm 之间)的氮氧化硅薄膜或氧化硅薄膜来形成保护薄膜 2406。形成所述保护薄膜被以便使结晶硅薄膜 2405 在添加杂质期间不被直接暴露在等离子体之下,使得精确的温度控制成为可能。

[0147] 随后,穿过保护薄膜 2406 添加一种赋予 p 型导电率的杂质元素(下面称之为 p 型杂质)。典型地可以把周期表第 13 族元素(通常为硼或镓)作为 p 型杂质元素。这种方法(也称之为沟道掺杂过程)是一种用于控制 TFT 阈电压的方法。应当指出,在这里通过离子掺杂来添加硼,其中,在没有质量分离的情况下利用乙硼烷(B₂H₆)来激发等离子体。当然也可以使用进行质量分离的离子注入。

[0148] 用这种方法形成包含浓度为 1×10^{15} 至 1×10^{18} 原子 /cm³(典型地在 5×10^{16} 和 5×10^{17} 之间)的 p 型杂质元素(在本实施例中为硼)的 p 型杂质区(a)2407(见图 17D)。

[0149] 接下来,去除去除保护薄膜 2406,去除结晶硅薄膜的不必要区域,以形成岛状半导体薄膜(下文称之为有源层)2408(见图 17E)。

[0150] 形成覆盖所述有源层 2408 的栅绝缘薄膜 2409(见图 18A)。可以形成具有 10 至 200nm,最好 50 至 150nm 厚度的栅绝缘薄膜 2409。通过使用 N₂O 和 SiH₄ 作为原料的等离子体 CVD 来形成具有 80nm 厚度的氮氧化硅薄膜。

[0151] 虽然未在图中示出,但是,50nm 厚度的氮化钨(WN)和 350nm 厚度的钽(Ta)的双层叠层薄膜被作为栅电极 2410(见图 18B)。所述栅电极也可以由单层导电薄膜形成,但当需

要时最好使用两层或三层叠层薄膜。

[0152] 应当指出,可以使用从由钽(Ta)、钛(Ti)、钼(Mo)、钨(W)、铬(Gr)和硅(Si)组成的组中选择的元素或上面提到的元素的组合的合金薄膜(典型地Mo-W合金或Mo-Ta合金)作为栅电极。

[0153] 接着,利用栅极布线2410作为掩模以自对准方式添加n型杂质元素(在这个实施例中为磷)(见图18C)。这样调整所述添加过程,以便将磷添加到以比用沟道掺杂方法添加的硼的浓度高5至10倍的浓度(典型地从 1×10^{16} 至 1×10^{18} 原子/ cm^3 ,更典型地在 3×10^{17} 和 3×10^{18} 原子/ cm^3 之间)形成的n型杂质区(a)2411。

[0154] 形成抗蚀剂掩模2412,添加n型杂质元素(在这个实施例中的磷)被,并且形成包含高浓度磷的n型杂质区(b)2413(见图8D)。在这里进行使用膦(PH_3)的离子掺杂(当然,也可以进行离子注入),并且在这个区域中磷的浓度被设定为从 1×10^{20} 至 1×10^{21} 原子/ cm^3 ,典型地在 2×10^{20} 和 5×10^{20} 原子/ cm^3 之间)。

[0155] 此外,在先前步骤中添加的磷和硼已经被包括在形成所述n型杂质区域(b)2413的区域中,但在这里磷被以相当高的浓度添加,因此不需要考虑已经由先前步骤添加的磷和硼的影响。

[0156] 在去除抗蚀剂掩模2412之后,形成第一层间绝缘薄膜2414(见图19A)。可以以600nm至 $1.5\mu\text{m}$ 的厚度形成包含硅的绝缘薄膜(具体地说,氮化硅薄膜、氧化硅薄膜、氮氧化硅薄膜或这些薄膜组合的叠层薄膜),作为所述第一层间绝缘薄膜2414。在这个实施例中,通过使用 SiH_4 、 N_2O 和 NH_3 作为原料气体的等离子体CVD形成 $1\mu\text{m}$ 厚度的氮氧化硅薄膜(从25至50原子%的氮化物浓度)。

[0157] 接着进行热处理过程以便激活以各自的浓度添加的n型和p型杂质元素(见图19A)。这个过程可以通过电炉退火、激光退火或快速热退火(RTA)来完成。这个激活过程这里通过电炉退火来完成。所述热处理过程是在300至650°C(最好在400和550°C之间)的氮气环境中进行的。这里,所述热处理在550°C下进行4小时。

[0158] 在这个实施例中,在使所述非晶硅薄膜晶化的过程中使用的催化剂元素这时沿着由箭头指示的方向上移动,并且在所述含有高浓度磷的、通过图18D中所示的步骤形成的n型杂质区(b)2413中催化剂元素被捕获(吸收)。这是一种由金属元素被磷吸收的效应引起的现象,结果,在沟道区域2415内催化剂元素的浓度变得小于或等于 1×10^{17} 原子/ cm^3 (最好小于或等于 1×10^{16} 原子/ cm^3)。

[0159] 相反,在吸收催化剂元素的区域(由图18D中所示的步骤形成的n型杂质区(b)2413)以高的浓度离析所述催化剂元素,因而,在所述区域,催化剂元素以大于或等于 5×10^{18} 原子/ cm^3 的浓度(典型地 1×10^{19} 至 5×10^{20} 原子/ cm^3)存在。

[0160] 另外,在含有3%和100%之间的氢的环境中在300至450°C的温度下用1至12小时进行热处理,从而对有源层进行氢化处理。这个过程是利用热激发的氢终接半导体层中悬空键的过程之一。与其它氢化方法一样,也可以进行等离子体氢化(使用由等离子体激发的氢)。

[0161] 形成用于到达所述TFT的源极区和漏极区的孔道部分2416(见图19B)和第一布线2417(见图19C)。此外,虽然未在图中示出,但在这个实施例中,所述第一布线是三层结构的叠层薄膜,其中通过溅射接连地形成100nm的Ti薄膜、300nm的含有Ti的铝薄膜和

150nm 的 Ti 薄膜。

[0162] 接下来以 50 至 500nm 的厚度（典型地在 200 和 300nm 之间）形成作为钝化薄膜 2418 的氮化硅薄膜、氧化硅薄膜或氮氧化硅薄膜（见图 19D）。在这个实施例中预先进行利用含有氢的气体例如 H₂, NH₃ 等的等离子体处理，并且在薄膜形成之后进行热处理过程。在整个第一层间绝缘薄膜 2414 中提供由这种预处理激发的氢。通过在这种状态下进行热处理，改进了钝化薄膜 2418 的薄膜质量，并且添加到第一层间绝缘薄膜 2414 的氢的数量扩散到下侧，从而所述有源层被有效地氢化。

[0163] 此外，也可以在形成钝化薄膜 2418 之后进行附加的氢化处理过程。例如，在含有 3% 和 100% 之间的氢的环境中在 300 至 450℃ 的温度下用 1 至 12 小时进行热处理。或者，利用等离子体氢化也可以获得类似的效果。

[0164] 然后形成由有机树脂制造的具有大约 1 μm 厚度的绝缘薄膜 2419 作为均化薄膜（见图 19D）。诸如聚酰亚胺、聚丙烯、聚酰胺、聚酰亚胺酰胺和苯并环丁烯（BCB）的材料可以用作所述有机树脂。下面给出使用有机树脂薄膜的好处：薄膜形成方法简单；介电常数低；并且因此寄生电容低；以及有优等的水平度。应当指出，除了上面规定的那些有机树脂外，也可以使用例如有机 SiO 化合物。这里使用热聚合型聚酰亚胺，并且通过在加到衬底之后在 300℃ 下烘烤来形成所述热聚合型聚酰亚胺。

[0165] 接着制备第二衬底 2420，所述第二衬底 2420 粘接到其上形成有薄膜器件的第一衬底 2401 的表面。这里，可以使用玻璃衬底、石英衬底以及诸如硅衬底、金属衬底和不锈钢衬底的其他衬底作为第二衬底 2420。在这个实施例中使用石英衬底作为第二衬底 2420。这里诸如 epoxies、氰基丙烯酸酯的粘合剂和光硬化粘合剂可以用作所述粘合剂。

[0166] 然后，在把薄膜器件保留在第二衬底 2420 上的情况下，使用诸如背研磨或 CMP（化学机械抛光）的方法切掉第一衬底 2401（见图 20B）。石英衬底作为第一衬底 2401 使用，在这个实施例中氮化物薄膜作为蚀刻阻挡层 2402 使用，并且由此在研磨到适当的厚度之后使用氢氟酸进行湿法蚀刻。此外，在这个实施例中随后可以通过干法刻蚀去除氮化物薄膜蚀刻阻挡层 2402。

[0167] 接着，下部绝缘薄膜 2403 中形成孔道部分 2421 以便连接到有源层 2408（见图 20B），并且形成第二布线 2422 和绝缘薄膜 2423（见图 20C）。已经完成有源层 2408 的热处理，因此可以使用一种具有低热阻的布线材料作为第二布线 2422。与第一布线 2417 相似，可以使用铝，并且，如在实施例 4 中所示，在薄膜器件作为透射型液晶显示器使用的情况下也可以使用氧化锡氧化铟锡（ITO）。

[0168] 使用本发明的制造方法，可以使第一布线 2417 和第二布线 2422 之间的绝缘薄膜厚度较厚，因而可以减小寄生电容。在穿过绝缘薄膜形成导电连接方面不存在问题，而且还可以使用具有低热阻的布线材料。这对电子电路的高速电路操作和电子信号的准确传播有贡献。

[0169] [实施例 4]

[0170] 在这个实施例中说明由通过实施例 3 制造的半导体器件形成的有源矩阵液晶显示器的制造过程。如图 21 中所示，在图 20B 的状态下的衬底上形成第二布线 2422。在制造透射型液晶显示器的情况下，可以使用透明的导电薄膜作为第二布线 2422，而如果制造反射型液晶显示器，则可以使用金属薄膜。因为制造透射型液晶显示器，所以这里通过溅射形

成 110nm 厚度的氧化锡氧化铟锡 (ITO) 薄膜。

[0171] 形成定向薄膜 801。在这个实施例中聚酰亚胺薄膜用作所述定向薄膜。此外，在对置衬底 805 上形成对置电极 804 和定向薄膜 803。应当指出，当需要也可以时在对置衬底上形成彩色滤光器和光屏蔽薄膜。

[0172] 在形成定向薄膜 803 后执行进行摩擦处理，以便通过使液晶分子具有某种固定的预倾斜角度使液晶分子定向。按照已知的液晶盒构成技术借助于密封材料、衬垫（二者未在图中示出）等将其上形成有像素部分和驱动电路的有源矩阵衬底（在实施例 3 中制造的半导体器件）和对置衬底粘结在一起。接着将液晶 802 注入这两个衬底之间，并使用密封剂（未在图中示出）将其完全密封。可以使用已知的液晶材料作为所述液晶。从而完成图 21 中示出的有源矩阵液晶显示器。

[0173] 图 22 中示出在驱动电路与这个有源矩阵液晶显示器结合在一起的情况下整体结构。应当指出，图 23 是图 22 沿线 A-A' 切开的截面图。图 22 是显示从液晶侧看去的状态的示意图：在第一衬底上形成源信号线路驱动电路 1902、栅信号线路驱动电路 1903 和构成像素部分 1901 的晶体管之后，粘结第二衬底，去除第一衬底，并且引入液晶（液晶引入区域 1906）。

[0174] 图 22 中示出的所述液晶显示器由像素部分 1901、源信号线路驱动电路 1902 和栅信号线路驱动电路 1903 构成。像素部分 1901 是 n 沟道 TFT，并且形成在周边的驱动电路由作为基本元件的 CMOS 电路构成。利用连接布线 1904 将源信号线路驱动电路 1902 和栅信号线路驱动电路 1903 连接到 FPC（柔性印刷电路）1905，并且从外部驱动电路接收信号。

[0175] 被对置电极 1001 和密封剂 1003 包围的液晶 1002 处在连接到像素 TFT 1005 的像素电极 1004 之下。在这种情况下，液晶 1002 也在驱动器 TFT 1006 之下，但是，在想要减小寄生电容的时候，也可以将液晶 1002 仅仅设置在像素电极 1004 之下。来自导电材料 1007 粘结的 FPC 1008 的信号被输入到所述驱动器 TFT 1006。

[0176] [实施例 5]

[0177] 将描述将本发明的半导体器件制造方法应用到有源矩阵型 EL（电致发光）显示器的例子。

[0178] 所述制造步骤与实施例 1 的图 10B 中所示的步骤相同。但是偏振薄膜 422 不是必要的（图 24A）。具有大的工作系数（work coefficient）的透明导电薄膜用作所述像素电极 1200。氧化铟和氧化锡的化学混合物或氧化铟和氧化锌的化学混合物可以用作所述透明的导电薄膜。

[0179] 接着在像素电极 1200 上形成第五绝缘薄膜 1202（在图中像素电极的下面），并在像素电极 1200 上的第五绝缘薄膜 1202 中形成孔道部分。在孔道部分中的像素电极 1200 上形成 EL 层 1201。已知的有机 EL 材料和无机材料可以用作所述 EL 层 1201。此外，低分子量材料（单体）和高分子量材料（聚合物）以有机 EL 材料的形式存在，可以使用其中的任何一种。

[0180] 可以使用已知的应用技术作为形成 EL 层 1201 的方法。此外，EL 层的结构可以是叠层结构或单层结构，其中，可以将空穴注入层，空穴传输层，光发射层，电子传输层，电子注入层自由地组合。

[0181] 在 EL 层 1201 上（在图中是在 EL 层下面）形成由具有光屏蔽特性的导电薄膜（典

型地具有铝,铜或银作为其主要成分的导电薄膜,或这些和其它导电薄膜的叠层薄膜)组成的阴极 1203。此外,最好尽可能地消除存在于阴极 1203 和 EL 层 1201 之间的接触面的水分和氧化物。因此必须使用诸如连续地在真空中形成 EL 层 1201 和阴极 1203 的方案,或者在氮或惰性气体环境中形成 EL 层 1201,并且接着在不暴露于氧气和湿气的环境下形成阴极 1203 的方案。在实施例 5 中,通过使用一种多腔室方法(组合工具法)薄膜形成装置,实现上面提到的薄膜形成过程是可能的。

[0182] 因此形成由像素电极 1200,EL 层 1201 和阴极 1203 组成的 EL 元件。所述 EL 元件被填充材料 1204 密封(见图 24B)。

[0183] 可以使用玻璃片,金属片(典型地一种不锈钢材料),陶瓷片,FRP(玻璃纤维增强塑料)片,PVF(聚氟乙烯)薄膜,聚酯薄膜,聚丙酸树脂薄膜作为覆盖材料 1205。此外,也可以使用具有如此结构的薄板:其中将铝箔夹在 PVF 薄膜或聚酯薄膜中间。

[0184] 应当指出,在来自 EL 元件的光的照射方向是朝向所述覆盖材料一侧的情况下,透明的覆盖材料是必要的。在这种情况下,使用诸如玻璃片,塑料片,聚酯薄膜或聚丙酸薄膜。

[0185] 此外,可以使用紫外线硬化树脂或热硬化树脂作为填充材料 1204。可以使用 PVC(聚氯乙烯),丙烯酸,聚酰亚胺,环氧树脂,硅树脂,PVB(聚乙烯醇缩丁醛)和 EVA(乙撑乙烯基乙酸酯)。如果在填充材料 1204 的内侧形成干燥剂(最好是氧化钡),则可以抑制 EL 元件的退化。

[0186] 此外,也可以在填充材料 1204 内包括衬垫。通过形成由氧化钡构成的衬垫来使衬垫本身具有收湿性是可能的。此外,当形成衬垫时,在阴极 1203 上形成一个树脂薄膜作为用于消除来自衬垫的压力的缓冲层也是有效的。

[0187] 最后,通过切割与实施例 1 相同的衬底来去除第二衬底 419。从而制成薄的和轻的有源矩阵 EL 显示器(图 24C)。

[0188] [实施例 6]

[0189] 在这个实施例中将描述利用本发明制造 EL(电致发光)显示器的例子。图 25 是从 EL 层侧看去的示意图,它显示在第一衬底上形成源信号线路驱动电路 2102、栅信号线路驱动电路 2103 和构成像素部分 2101 的晶体管之后的状态,在这之后粘结第二衬底,去除第一衬底,并且形成 EL 层。图 26 是图 11 沿线 A-A' 切开的截面图。

[0190] 在图 25 和 26 中,标号 2201 表示衬底,标号 2101 表示像素部分,标号 2102 表示源信号线路驱动电路,2103 表示栅信号线路驱动电路。这些驱动电路中的每一个通过引导到 FPC(柔性印刷电路)的连接布线 2104 连接到外部。

[0191] 这时形成第一密封材料 2106、覆盖材料 2107、填充材料 2208 和第二密封材料 2108 以便包围像素部分 2101、源信号线路驱动电路 2102 和栅信号线路驱动电路 2103。

[0192] 图 26 是对应于图 25 的沿线 A-A' 切开的截面图。形成包含在衬底 2201 上的源信号线路驱动电路 2102 中的驱动器 TFT 2202(应当指出,这里示出 n 沟道 TFT 和 p 沟道 TFT)和包含在像素部分 2101 中的像素 TFT 2203(这里示出用于控制流经 EL 元件的电流的 TFT)。

[0193] 形成像素电极 2204 以便电连接到像素 TFT 2203 的源区域或者漏区域。使用具有大的工作系数的透明的导电薄膜作为像素电极 2204。可以使用氧化铟和氧化锡的化学混合物或氧化铟和氧化锌的化学混合物作为所述透明的导电薄膜。

[0194] 接着在像素电极 2204 上形成绝缘薄膜 2205(在图中像素电极的下面),并在像素

电极 2204 上的绝缘薄膜 2205 中形成孔道部分。在孔道部分中的像素电极 2204 上形成 EL 层 2206。已知的有机 EL 材料和无机材料可以用作所述 EL 层 2206。此外，低分子量材料（单体）和高分子量材料（聚合物）以有机 EL 材料的形式存在，因而可以使用其中的任一种。

[0195] 已知的应用技术可以用作形成 EL 层 2206 的方法。此外，EL 层的结构可以是叠层结构或单层结构，其中将空穴注入层、空穴传输层、光发射层、电子传输层和电子注入层自由组合。

[0196] 在 EL 层 2206 上形成由具有光屏蔽特性的导电薄膜（典型地具有铝、铜或银作为其主要成分的导电薄膜，或这些和其它导电薄膜的叠层薄膜）组成的阴极 2207。此外，最好尽可能地去除存在于阴极 2207 和 EL 层 2206 之间界面的水分和氧气。在实施例 6 中利用多腔室法（组合工具方法）薄膜形成装置完成上述薄膜形成过程是可能的。

[0197] 从而形成由像素电极 2204，EL 层 2206 和阴极 2207 组成的 EL 元件。所述 EL 元件被通过第一密封材料 2106 和第二密封材料 2108 结合到衬底 2201 的覆盖材料 2107 包围，并且被填充材料 2208 密封。

[0198] 可以使用玻璃片，金属片（通常为不锈钢片），陶瓷片，FRP（玻璃纤维增强塑料）片，PVF（聚氟乙烯）薄膜，聚酯树脂薄膜，聚酯薄膜，聚丙酸树脂薄膜作为覆盖材料 2107。此外，也可以使用具有将铝箔夹在 PVF 薄膜或聚酯树脂薄膜之间的结构的片材。

[0199] 应当指出，在来自 EL 元件的光的照射方向是朝向所述覆盖材料一侧的情况下，透明的覆盖材料是必要的。在这种情况下，使用诸如玻璃片，塑料片，聚酯薄膜或聚丙酸薄膜的透明材料。

[0200] 此外，可以使用紫外线硬化树脂或热硬化树脂作为填充材料 2208。可以使用 PVC（聚氯乙烯），丙烯酸，聚酰亚胺，环氧树脂，硅树脂，PVB（聚乙烯醇缩丁醛）和 EVA（乙撑乙烯基乙酸酯）。如果在填充材料 2208 的内侧上形成干燥剂（最好是钡氧化物），则可以抑制 EL 元件的退化。

[0201] 此外，还可以在填充材料 2208 内包括衬垫。通过由钡氧化物形成衬垫使衬垫本身具有收湿性是可能的。此外，当形成衬垫时，在阴极 2207 上形成树脂薄膜作为用于消除来自衬垫的压力的缓冲层也是有效的。

[0202] 通过导电材料 2209 把连接布线 2104 电连接到 FPC2105。所述连接布线把发送到像素部分 2101、源信号线路驱动电路 2102 和栅信号线路驱动电路 2103 的信号传输到 FPC 2105，并且所述布线通过 FPC 2105 电连接到外部。

[0203] 此外，形成第二密封材料 2108 以便覆盖第一密封材料 2106 的暴露的部分和 FPC 2105 的一部分，产生一种使 EL 元件与空气完全隔开的结构。这使 EL 显示器具有图 26 的剖面结构。

[0204] [实施例 7]

[0205] 在这个实施例中简单说明利用本发明的制造方法的形成底栅薄膜晶体管的方法。图 27 中示出一个晶体管部分的截面图，而制造方法基本上与实施例 3 的方法相同。应当指出，在本说明书中，术语底栅薄膜晶体管表示具有这样的形状的薄膜晶体管，其中有源层形成在栅电极和第二布线之间的层上（栅电极和所述布线没有形成在所述有源层的同一侧），如图 27 中所示。

[0206] 与图 18C 中实施例 1 相似, 在栅电极 2410 作为掩模的情况下以自动对准的方式把杂质添加到所述有源层 2408。第一布线 2417 不是必需的, 因此在栅电极 2410 上形成钝化薄膜 2418 和绝缘薄膜 2419, 从而实现均化。接着粘结第二衬底 2420, 去除第一衬底 2401, 并且形成第二布线 2422(尽管在这个实施例中第一布线不存在, 但为了与实施例 3 作比较仍然将其表示为第二布线) 和绝缘薄膜 2423。

[0207] 因此可以在有源层的相对的两侧上形成具有布线和栅电极的底栅晶体管。与传统的底栅晶体管不同, 可以以自对准的方式添加杂质。

[0208] [实施例 8]

[0209] 可以把通过使用本发明制造的有源矩阵显示器作为电子设备的显示部分。就电子设备而论, 这里给出摄像机, 数字照相机, 放映机, 投影电视, 风镜型显示器(头戴显示器), 导航系统, 声音再现设备, 笔记本型个人计算机, 游戏机, 便携式信息终端(例如移动式计算机, 蜂窝电话, 便携式游戏机或电子工作簿), 具有记录装置的图像重放设备等。在图 28A 至 28F 给出了这些电子设备的具体例子。

[0210] 图 28A 示出包括主体 3001, 语音输出部分 3002, 语音输入部分 3003, 显示部分 3004, 操作开关 3005 和天线 3006 的蜂窝电话。本发明的有源矩阵显示器可以用于显示部分 3004 中。

[0211] 图 28B 示出包括主体 3101, 显示部分 3102, 声音输入部分 3103, 操作开关 3104, 电池 3105 和图像接收部分 3106 的摄像机。本发明的有源矩阵显示器可以用于显示部分 3102 中。

[0212] 图 28C 示出包括主体 3201, 摄像机部分 3202, 图像接收部分 3203, 操作开关 3204 和显示部分 3205 的移动式计算机。本发明的有源矩阵显示器可以用于显示部分 3205 中。

[0213] 图 28D 示出包括主体 3301, 显示部分 3302, 和臂部分 3303 的风镜型显示器。本发明的有源矩阵显示器可以用于显示部分 3302 中。

[0214] 图 28E 示出包括主体 3401, 光源 3402, 液晶显示器 3403, 偏振光束分离器 3404, 反射器 3405、3406 和屏幕 3407 的背向投影机(投影电视)。本发明可以应用于液晶显示器 3403。

[0215] 图 28F 示出包括主体 3501, 光源 3502, 液晶显示器 3503, 光学系统 3504 和屏幕 3505 的前部放映机。本发明可以应用于液晶显示器 3503。

[0216] 如上所述, 本发明的应用范围是非常广泛的, 并可以被应用到所有领域的电子设备。

[0217] 使用本发明, 可以使半导体器件比较薄、重量比较轻, 并且半导体器件可以被赋予柔性。总之, 如果衬底被做得较薄, 则制造半导体器件的过程是复杂的, 但是在利用本发明的制造期间仅仅通过使用合适的支撑材料就可以容易地制造所述半导体器件。有可能把本发明应用到这样的半导体器件中, 其中, 在绝缘层上形成诸如 SOI 结构集成电路、有源矩阵液晶显示器和有源矩阵 EL 显示器的电路。此外, 利用本发明, 可以使布线之间的绝缘薄膜较厚, 因而可以减小形成在不同层上的布线之间产生的寄生电容。另外, 解决了通过在绝缘薄膜上形成孔道部分来进行导电连接的问题以及当形成的绝缘薄膜比传统结构的厚时布线材料热阻的问题。

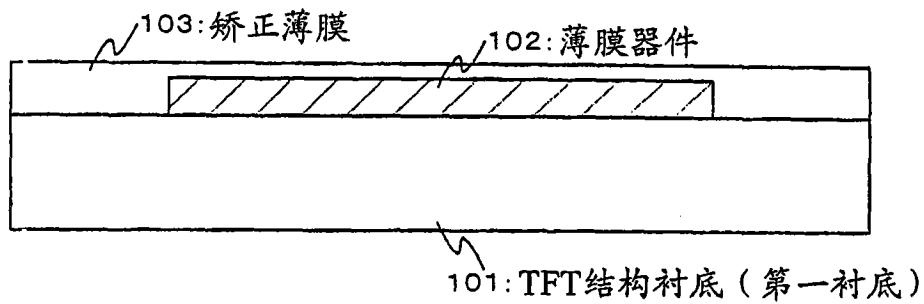


图 1A

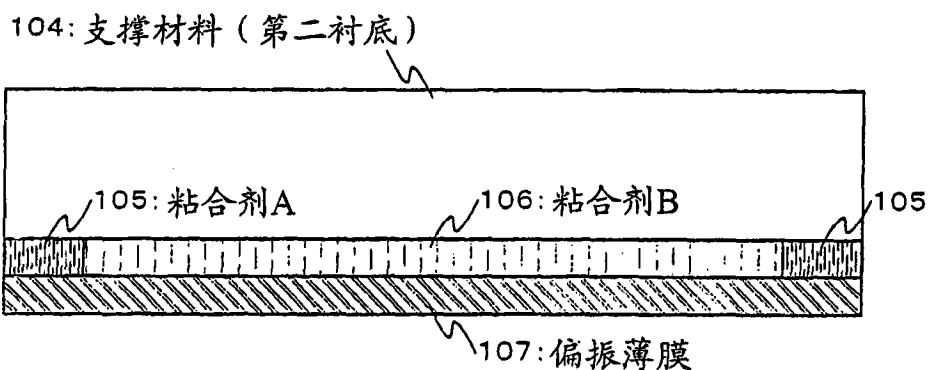


图 1B

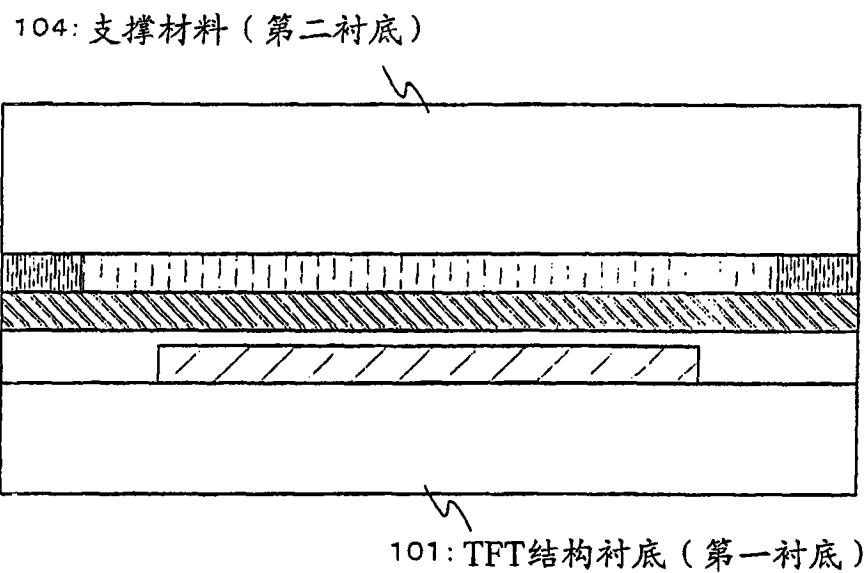


图 1C

104: 支撑材料 (第二衬底)

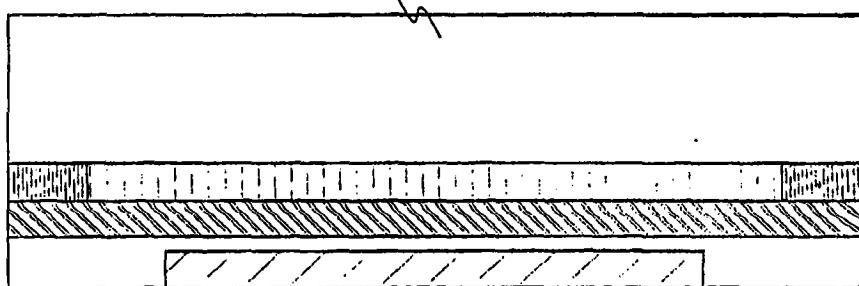


图 1D

104: 支撑材料 (第二衬底)

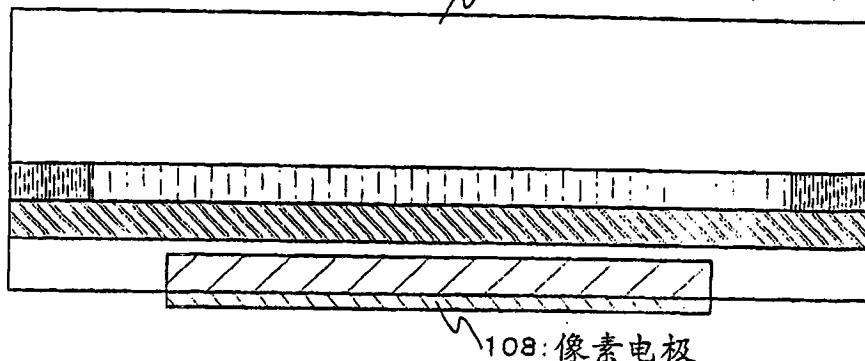


图 2A

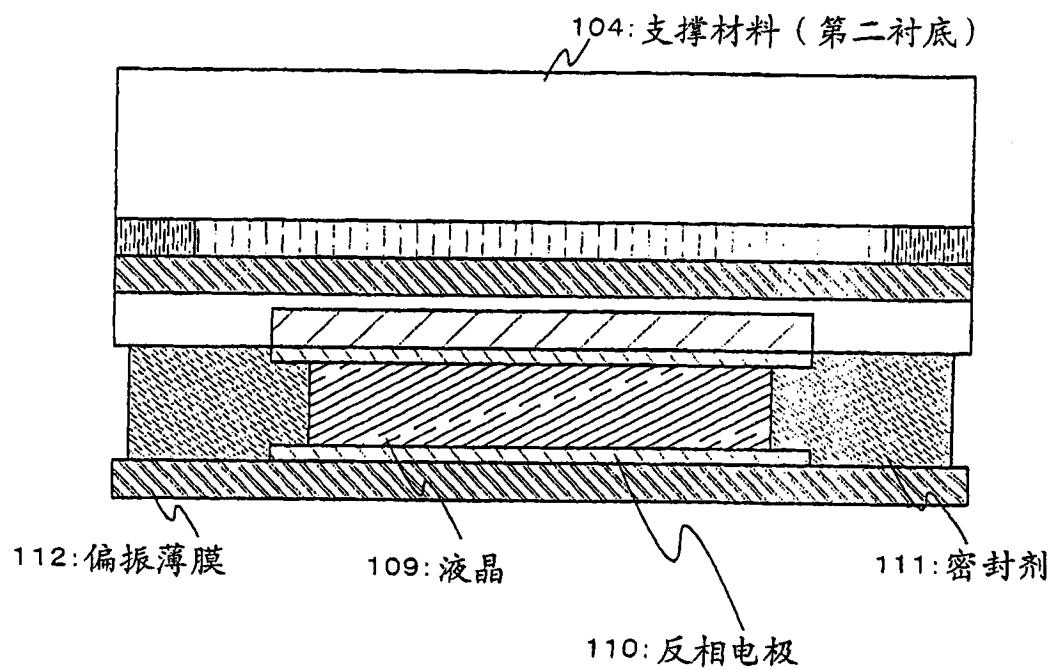


图 2B

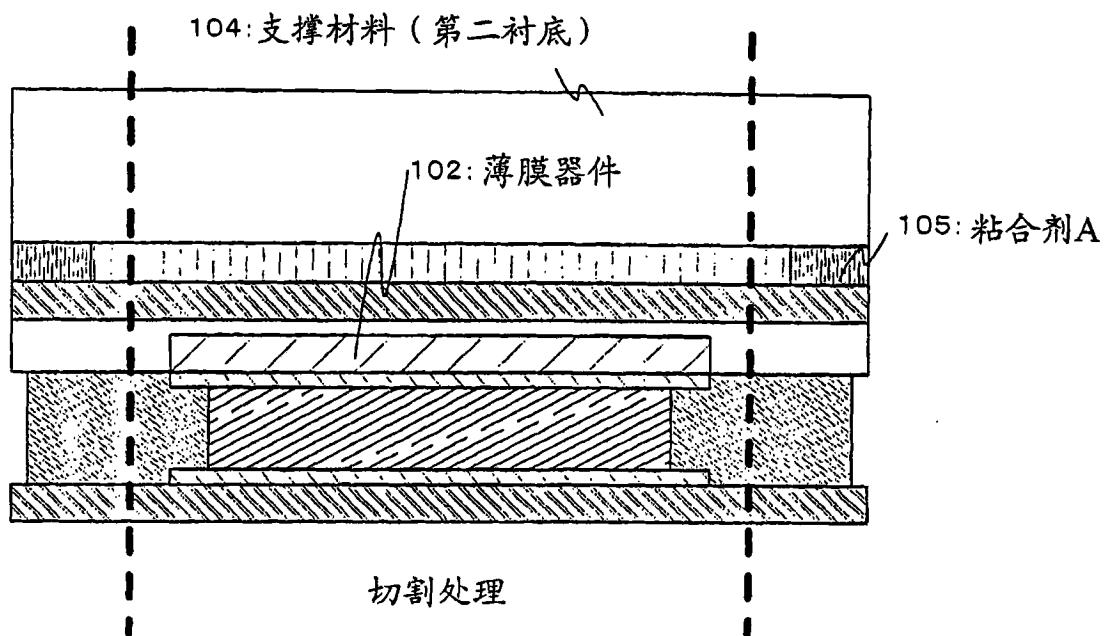


图 3A

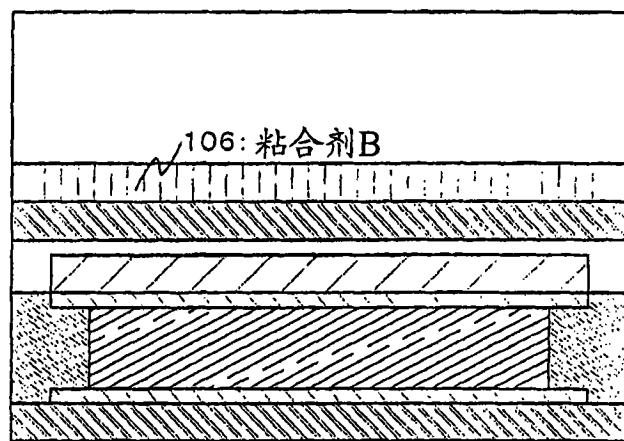


图 3B

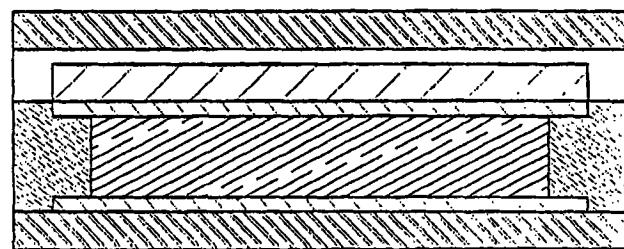


图 3C

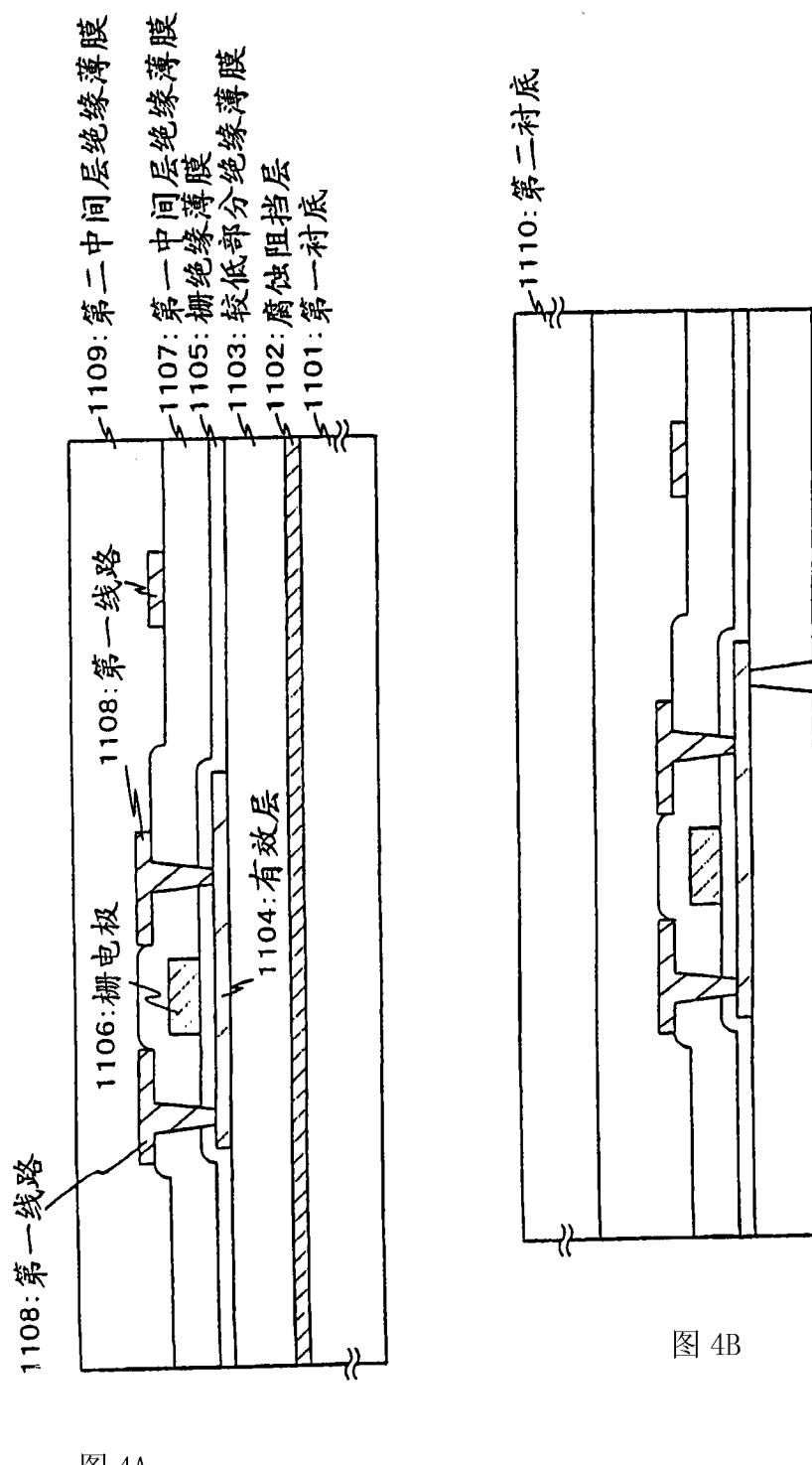


图 4A

图 4B

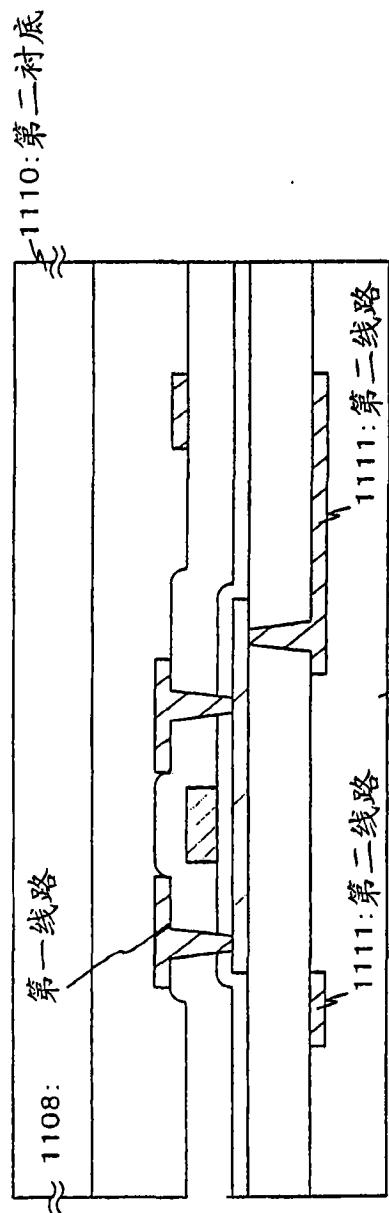


图 5A

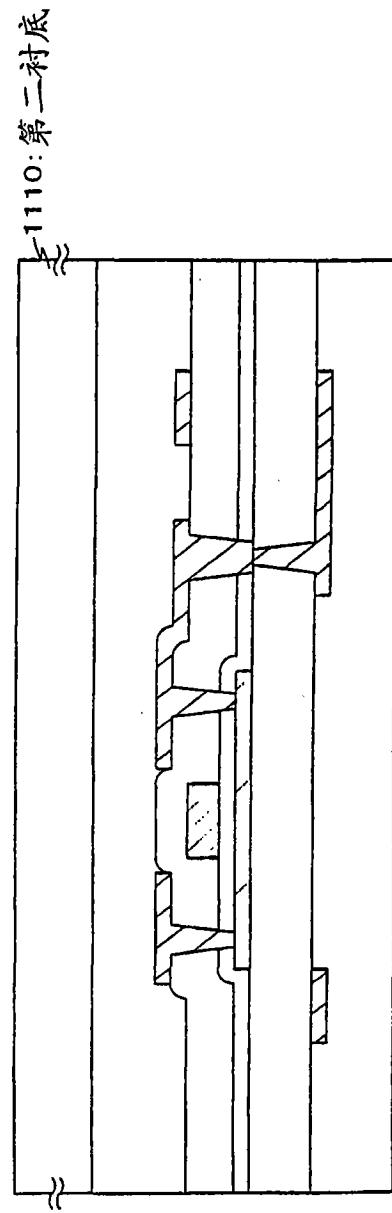


图 5B

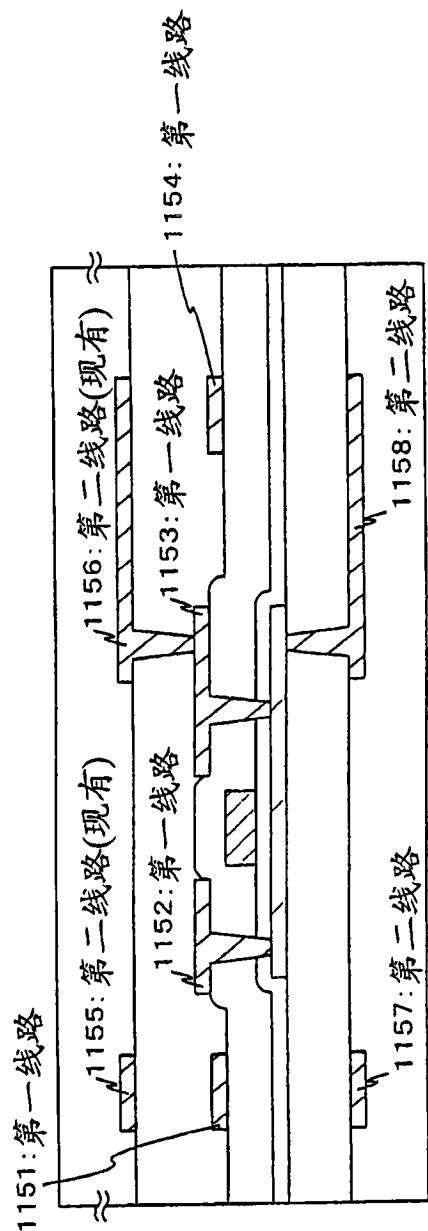


图 6

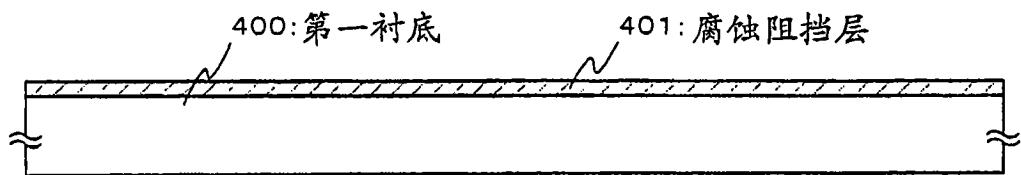


图 7A

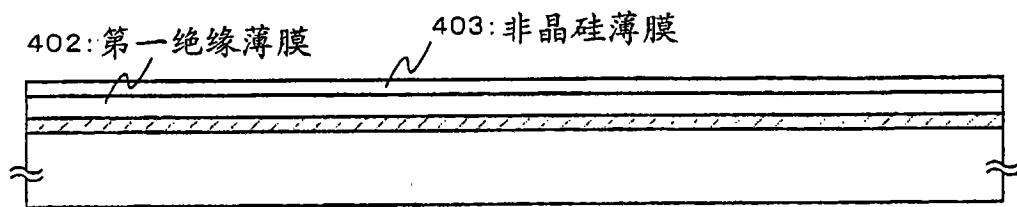


图 7B

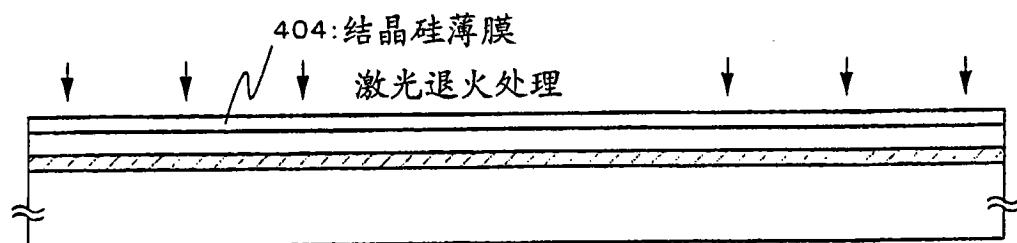


图 7C

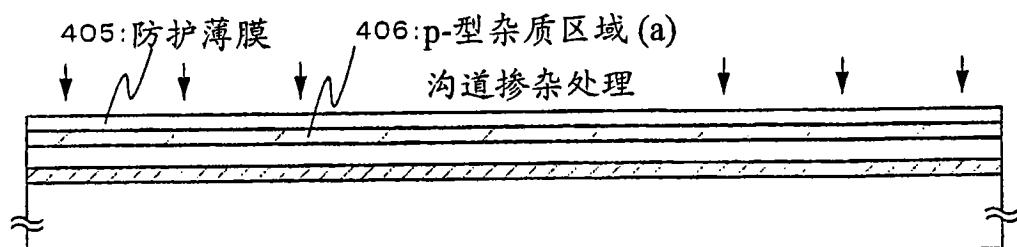


图 7D

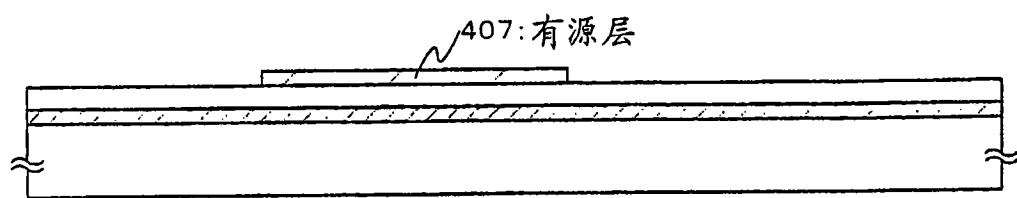


图 7E

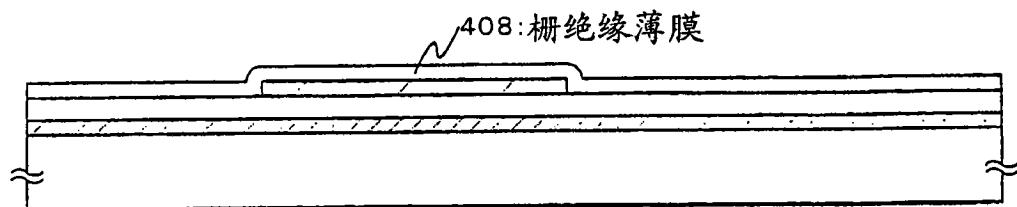


图 7F

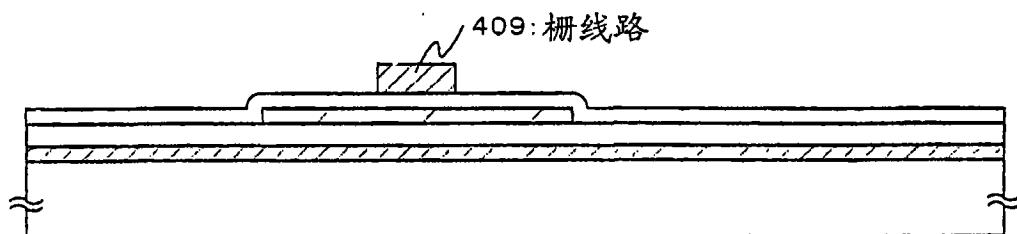


图 8A

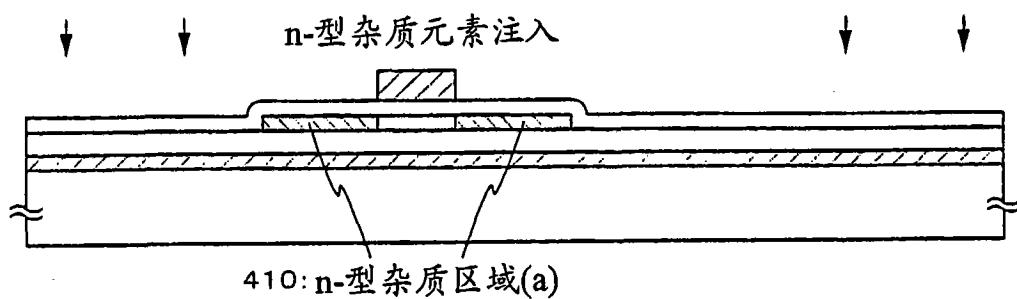


图 8B

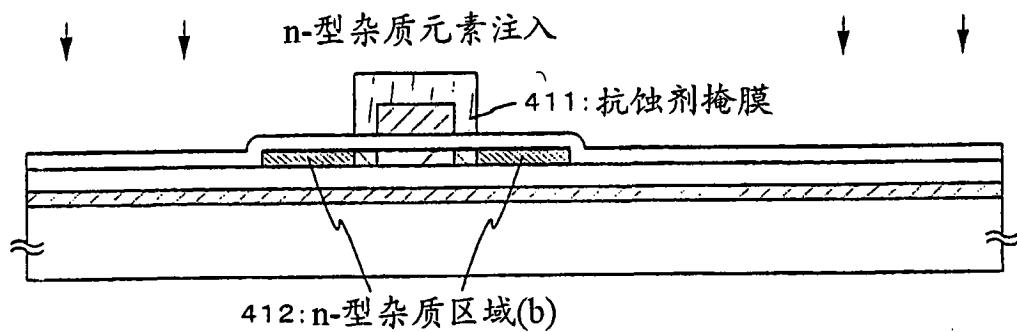


图 8C

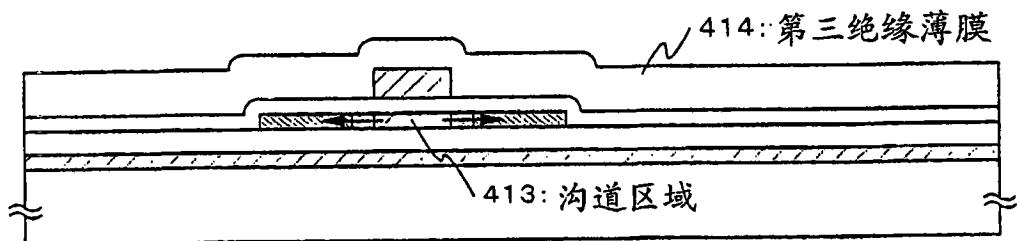


图 8D

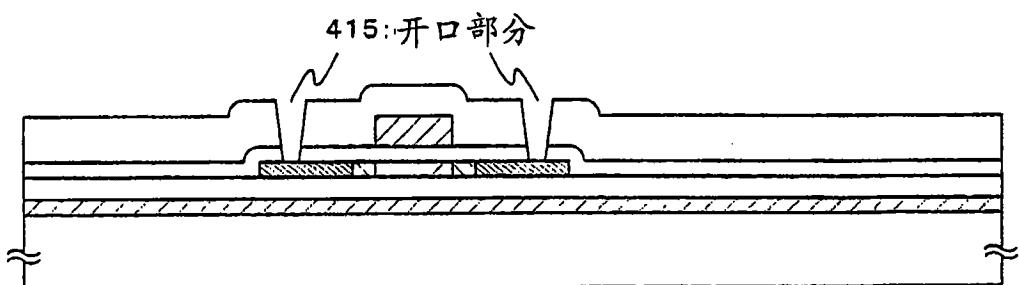


图 9A

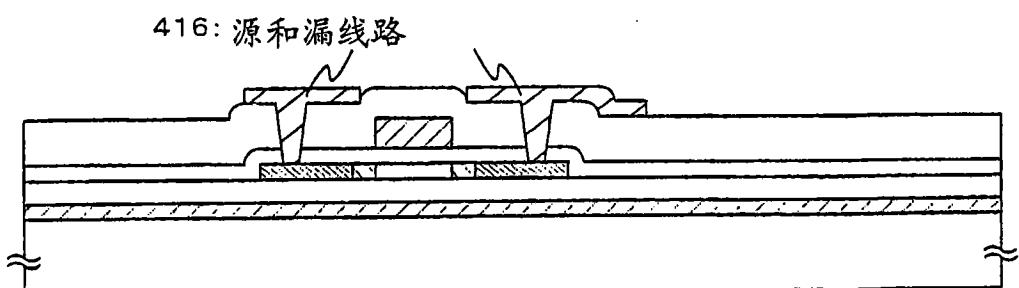


图 9B

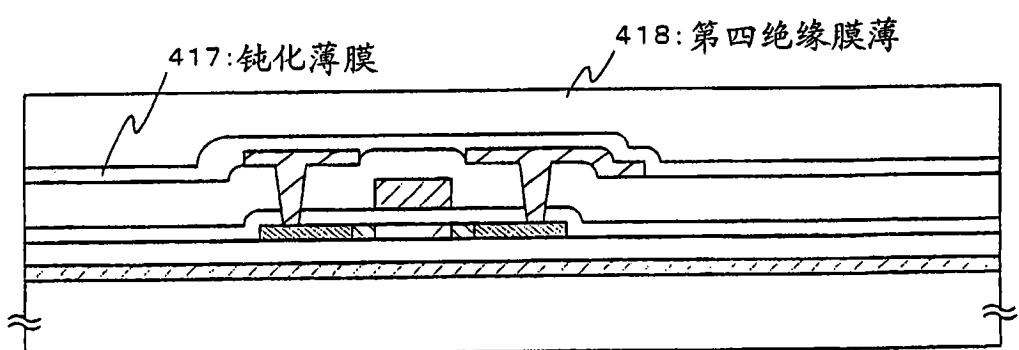


图 9C

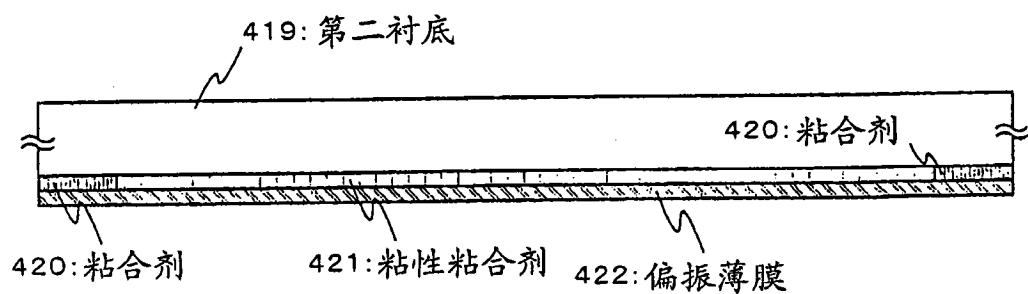


图 9D

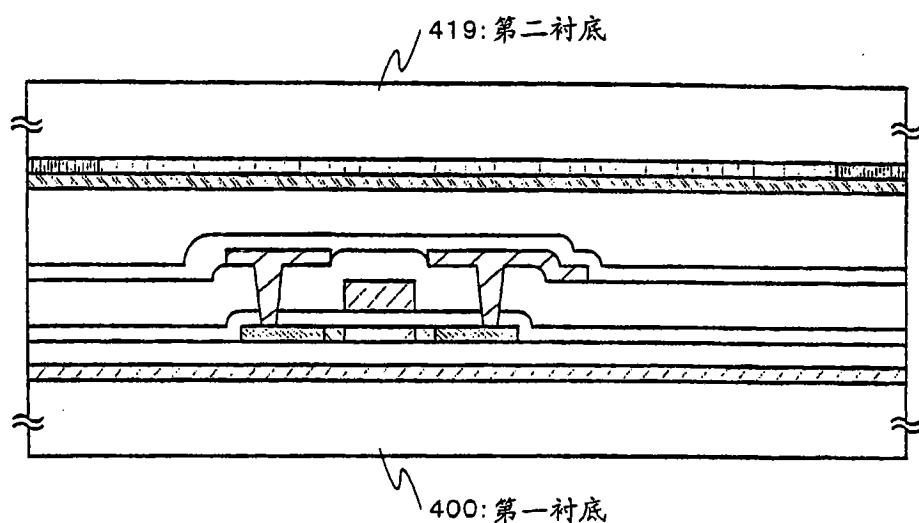


图 10A

图 10B

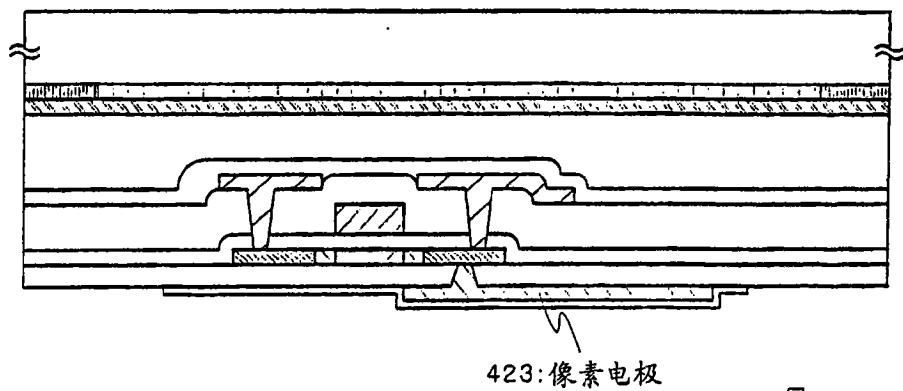
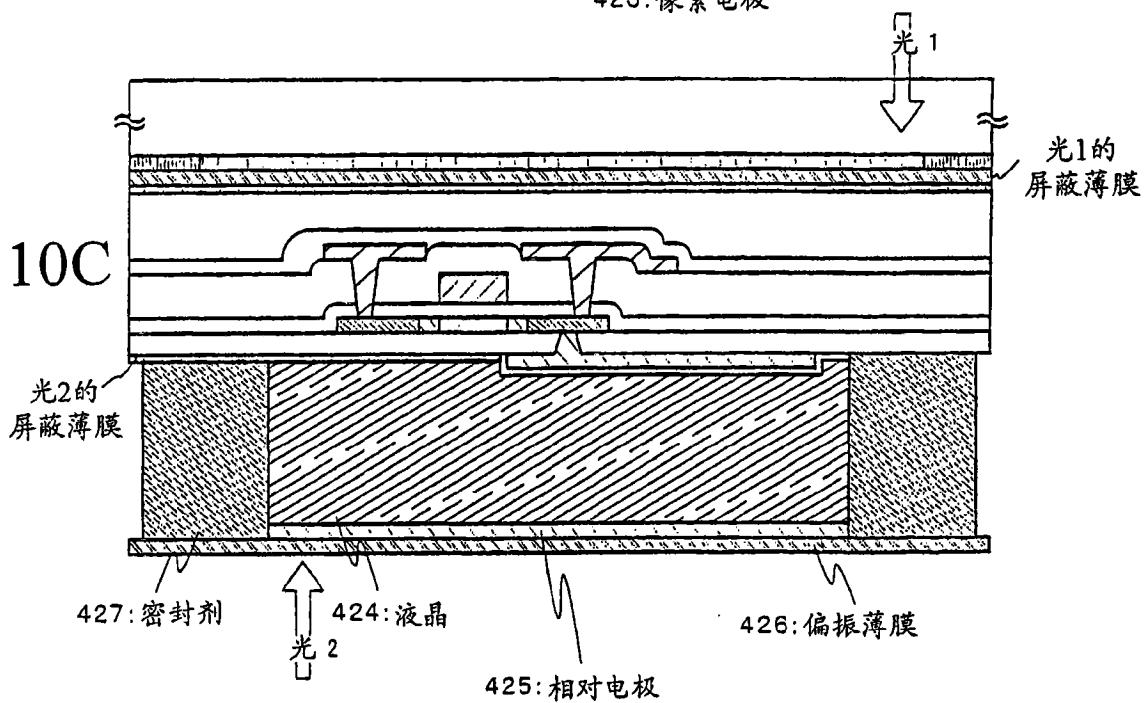


图 10C



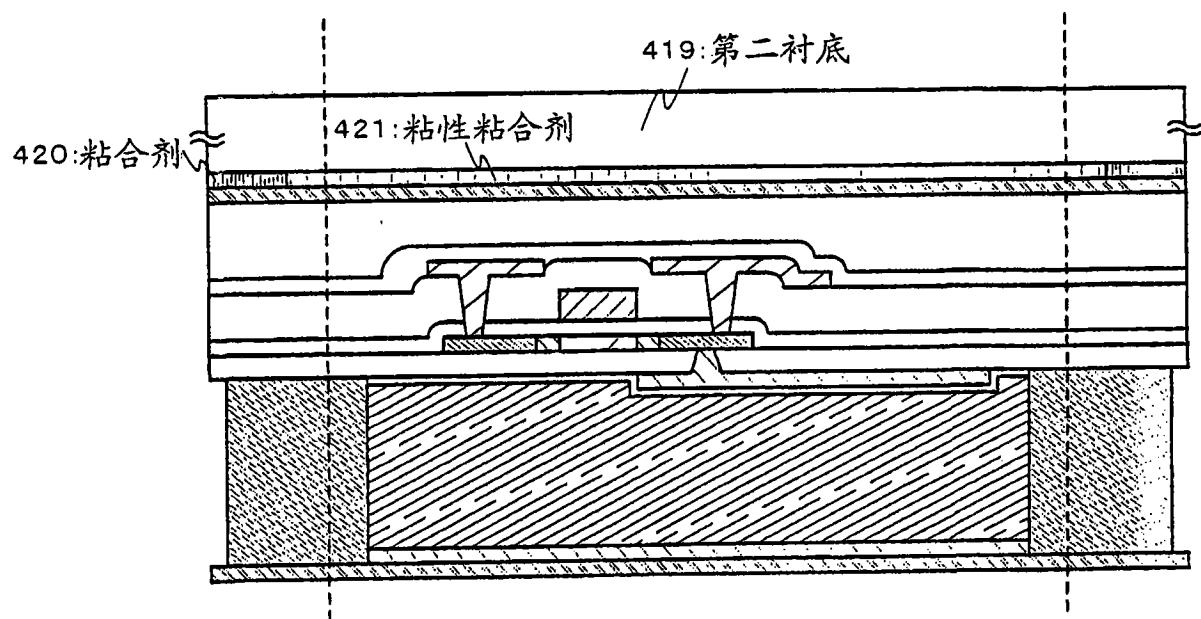


图 11A

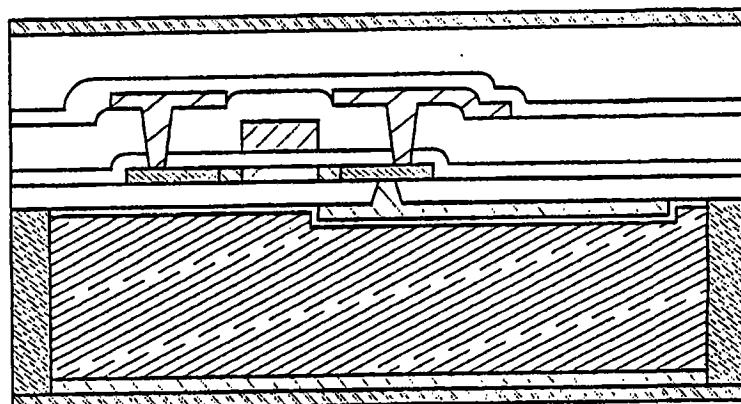


图 11B

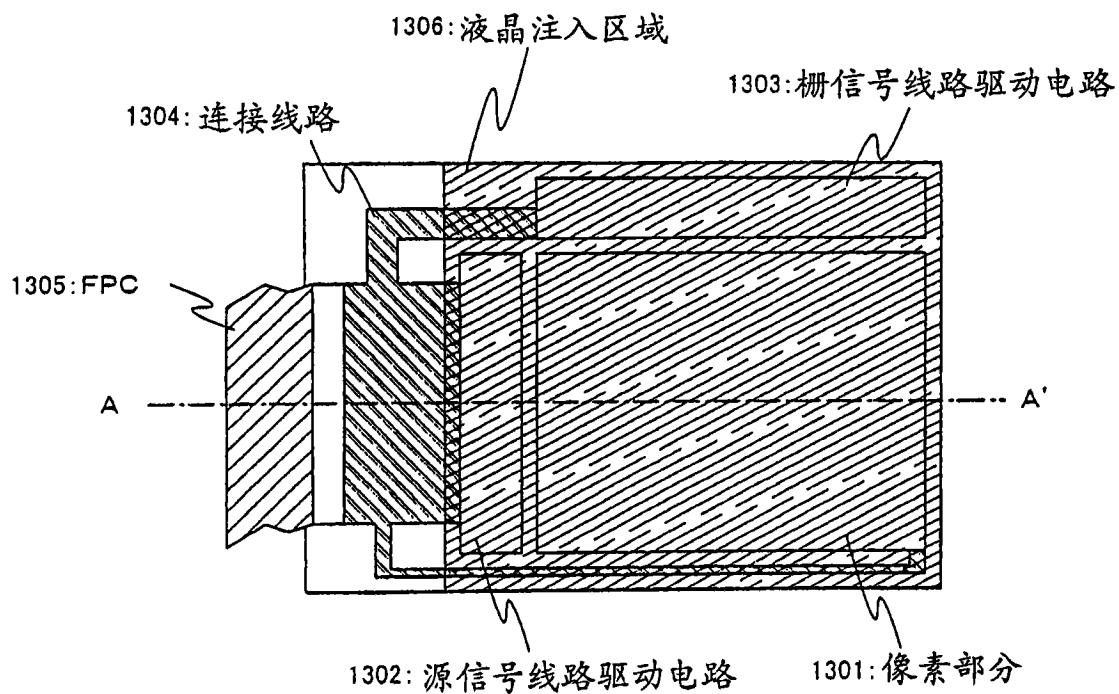


图 12

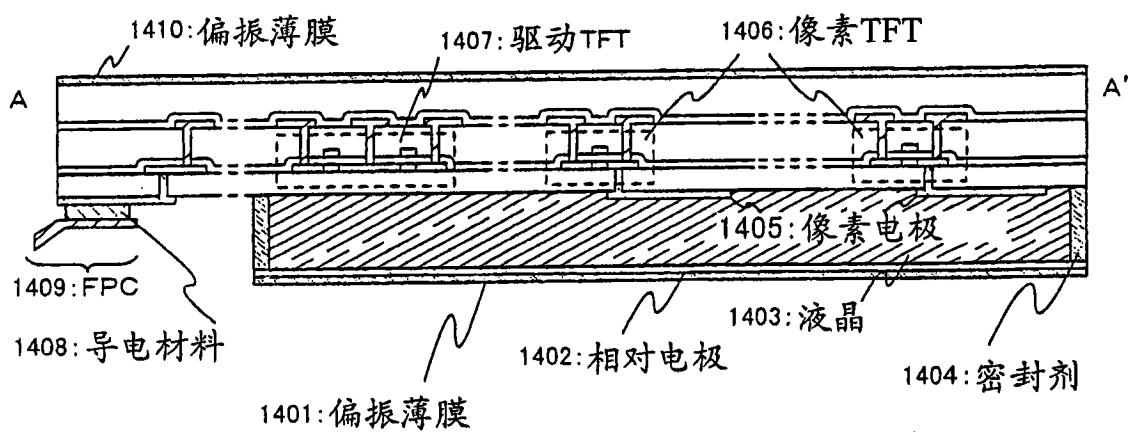


图 13

417:钝化薄膜
418:第四绝缘薄膜

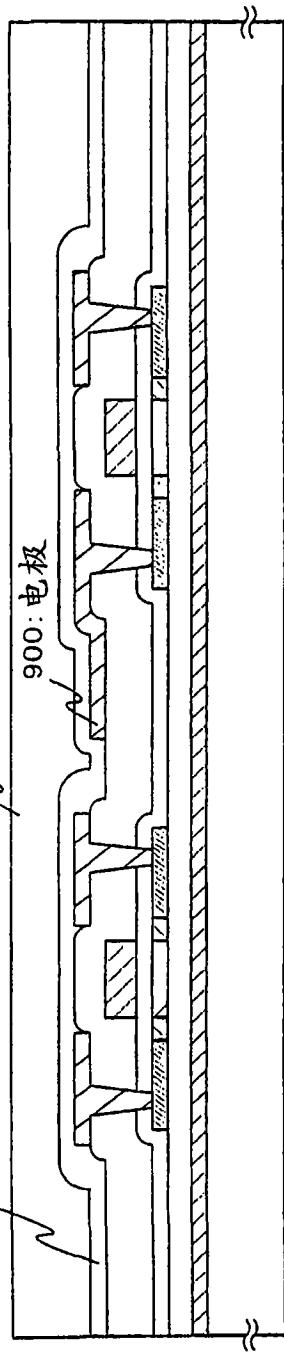


图 14A

✓ 901: 开口部分

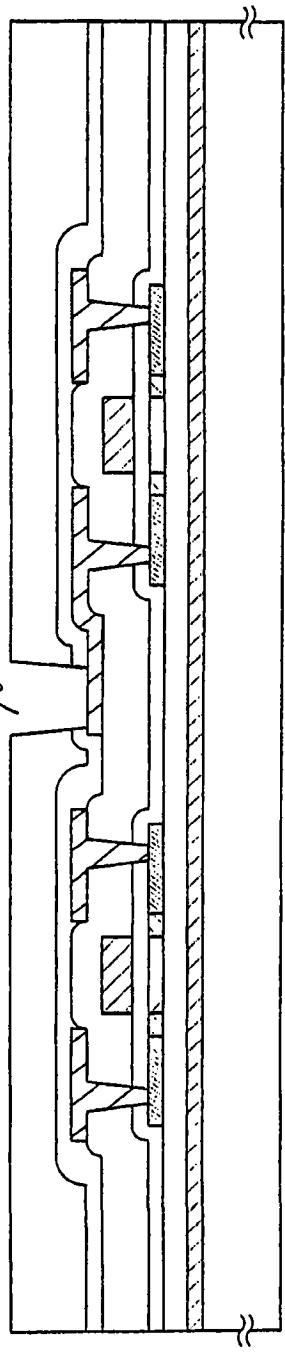


图 14B

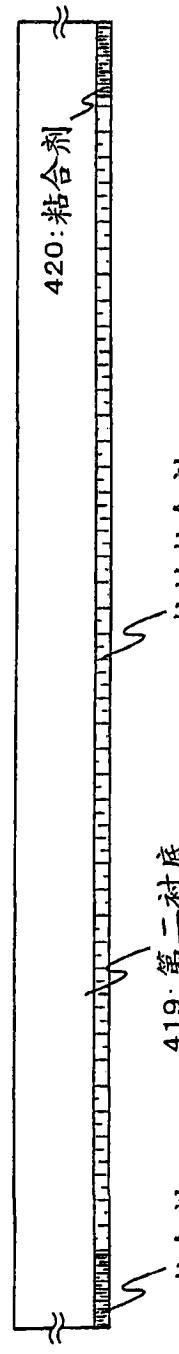


图 14C

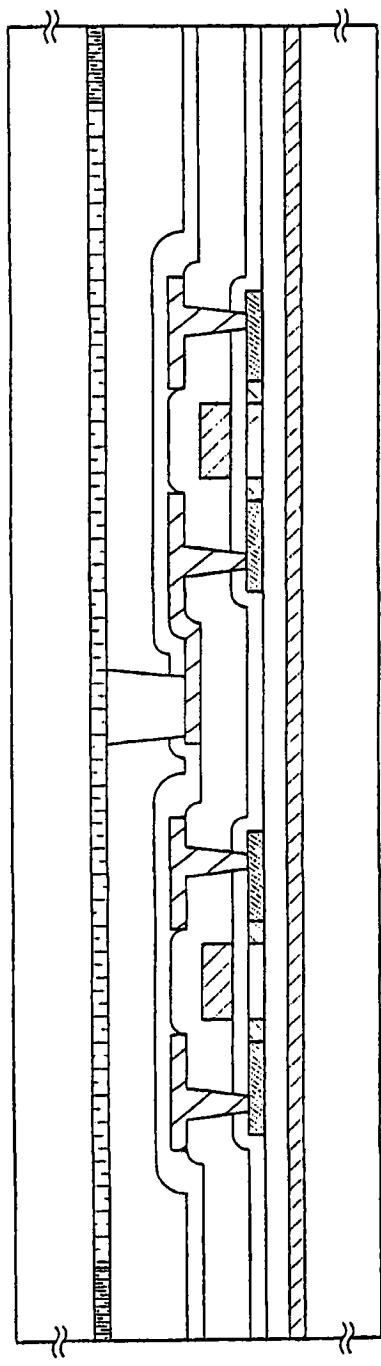


图 15A

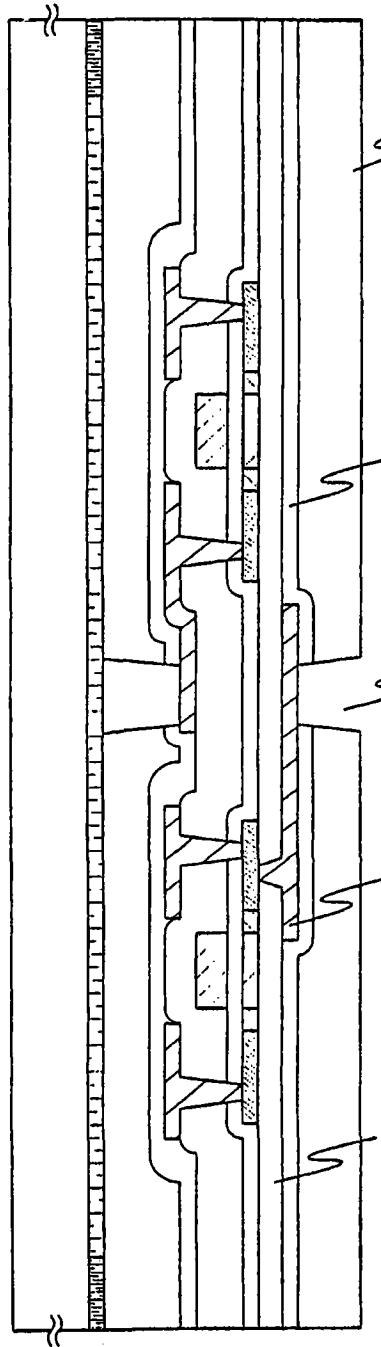


图 15B

402: 第一绝缘薄膜
902: 电极
903: 钝化薄膜
904: 第五绝缘薄膜
905: 开口部分

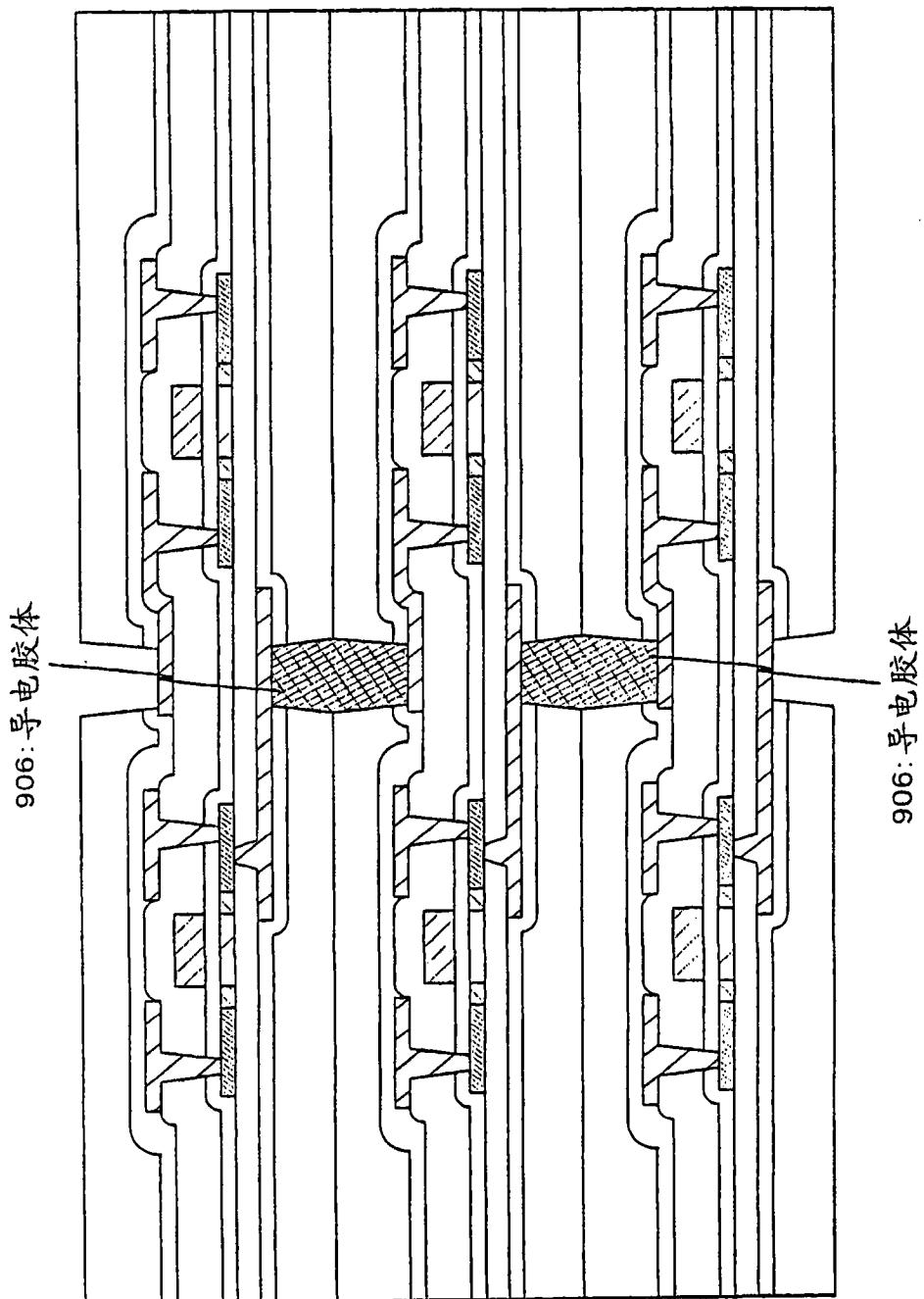


图 16

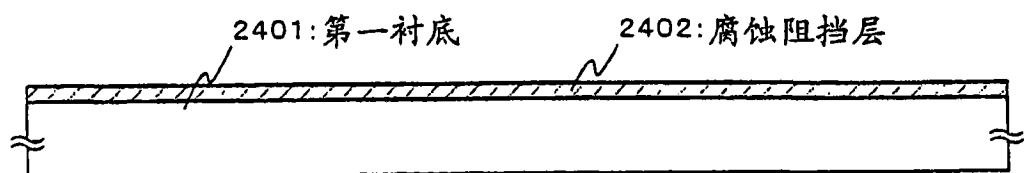


图 17A

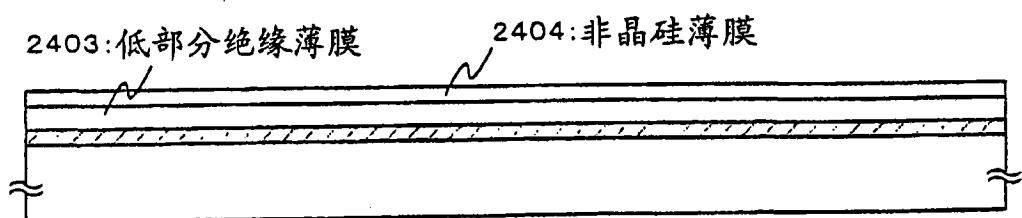


图 17B

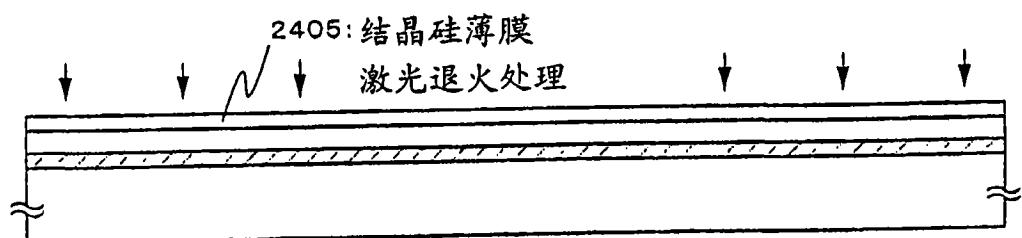


图 17C

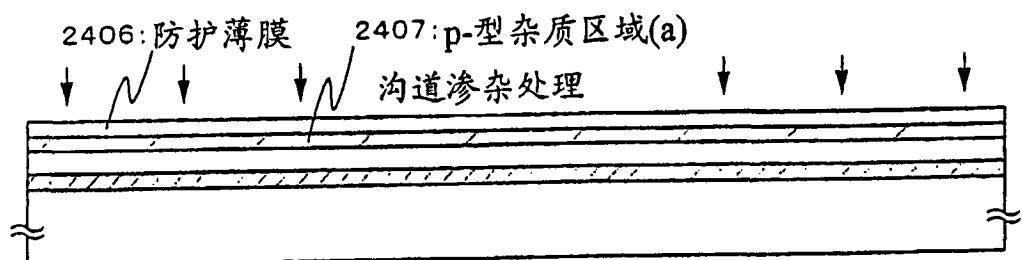


图 17D

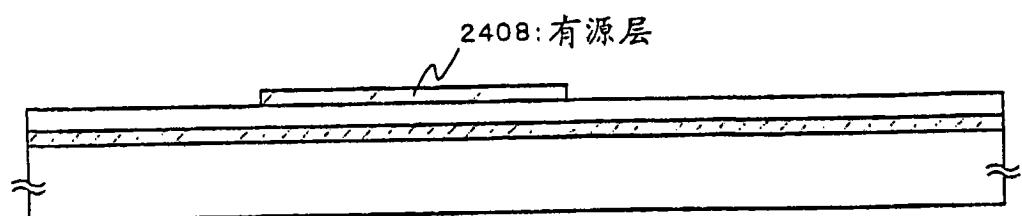


图 17E

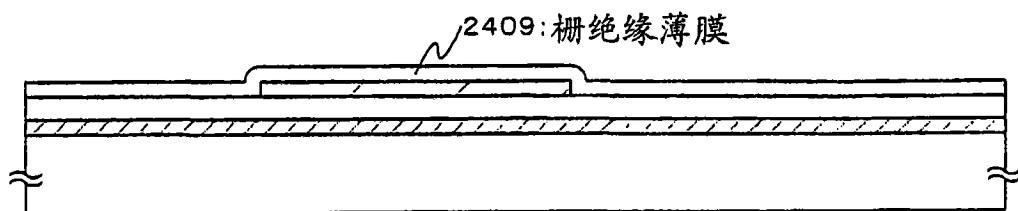


图 18A

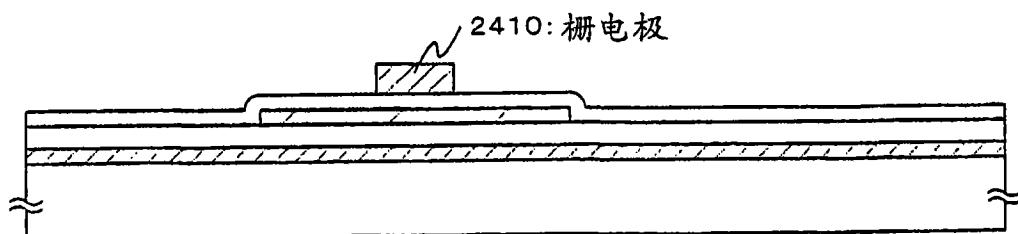


图 18B

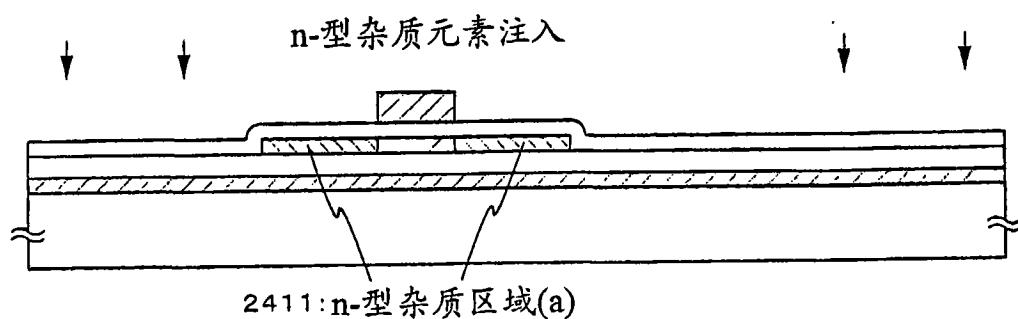


图 18C

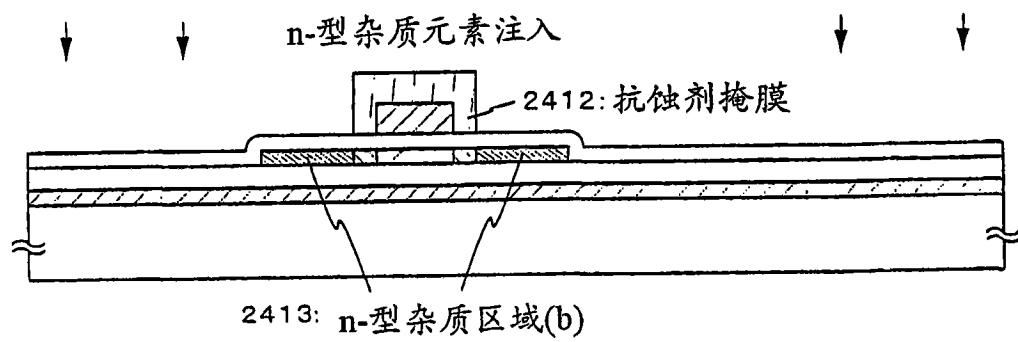


图 18D

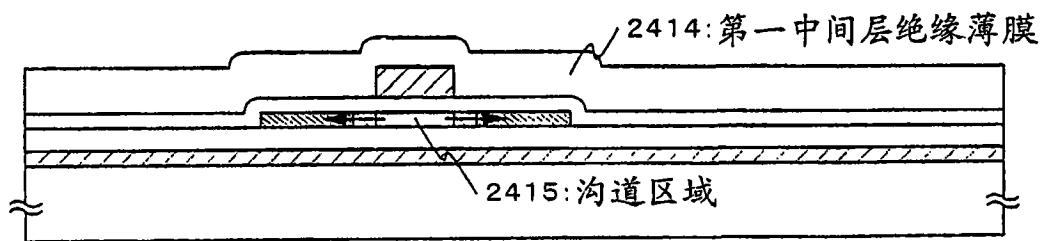


图 19A

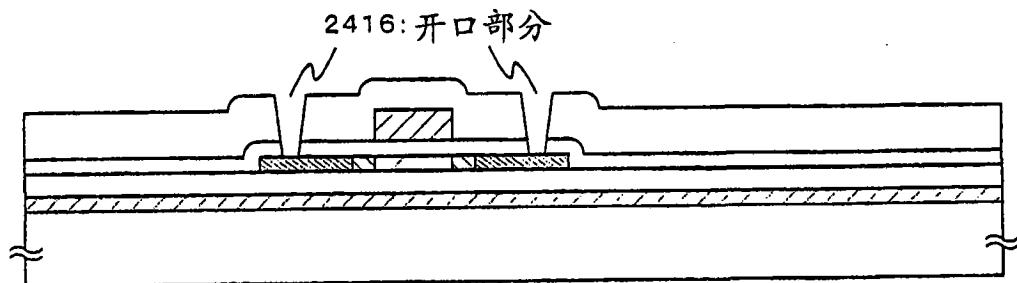


图 19B

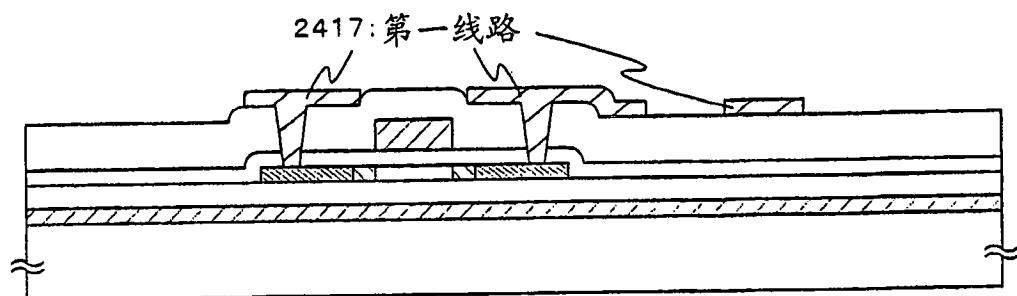


图 19C

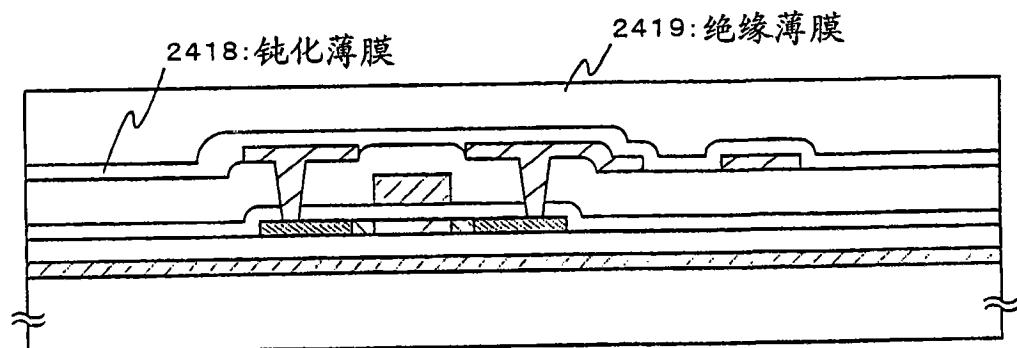


图 19D

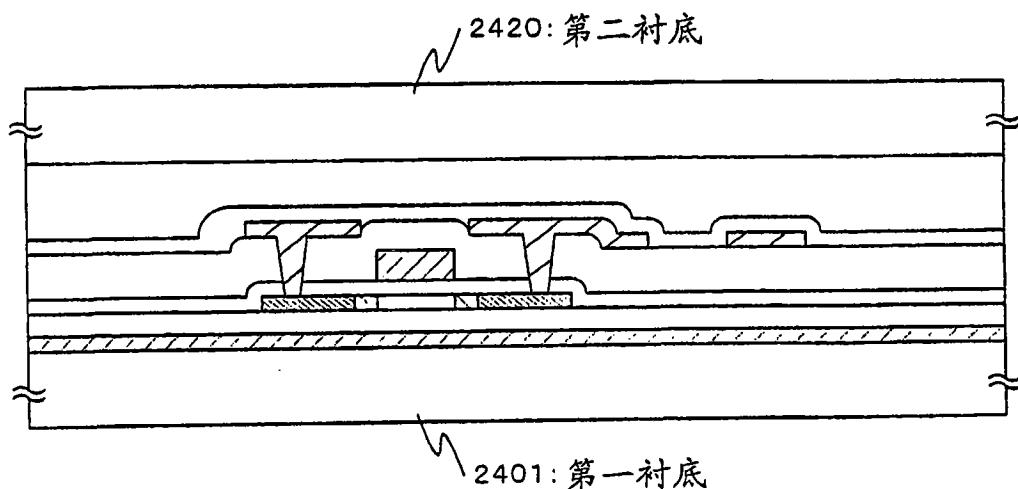


图 20A

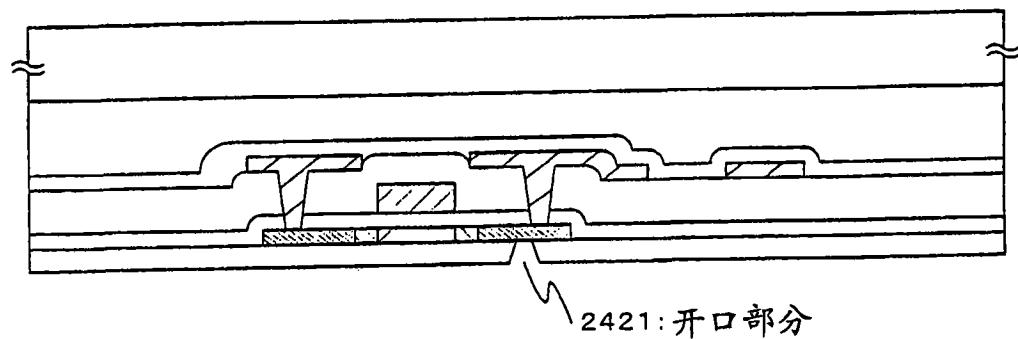


图 20B

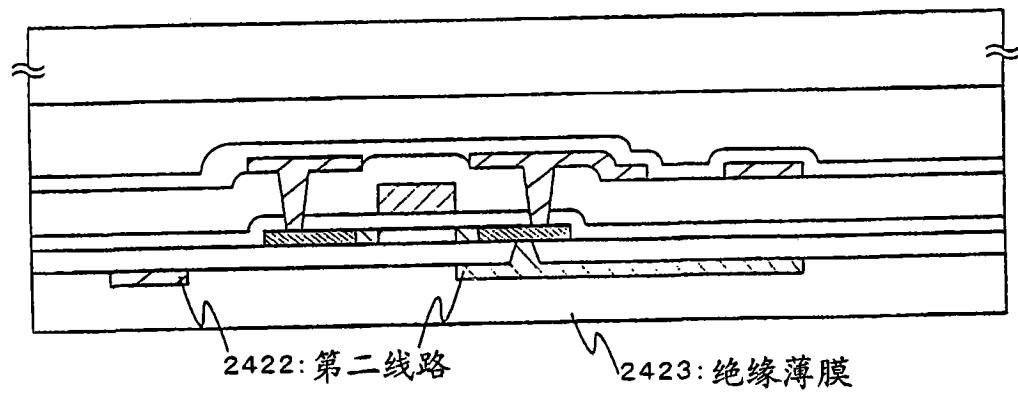


图 20C

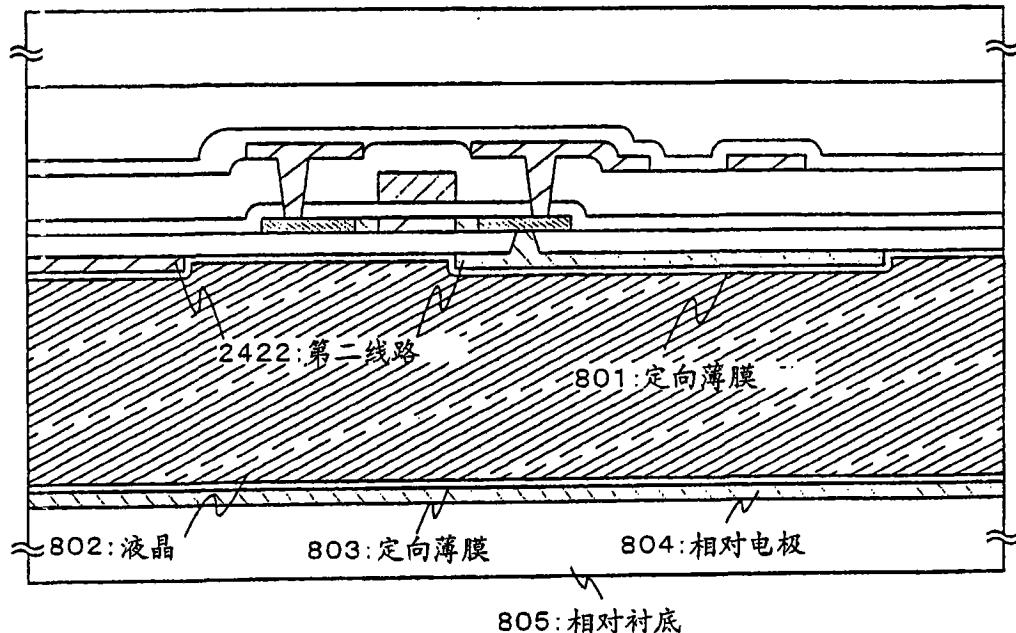


图 21

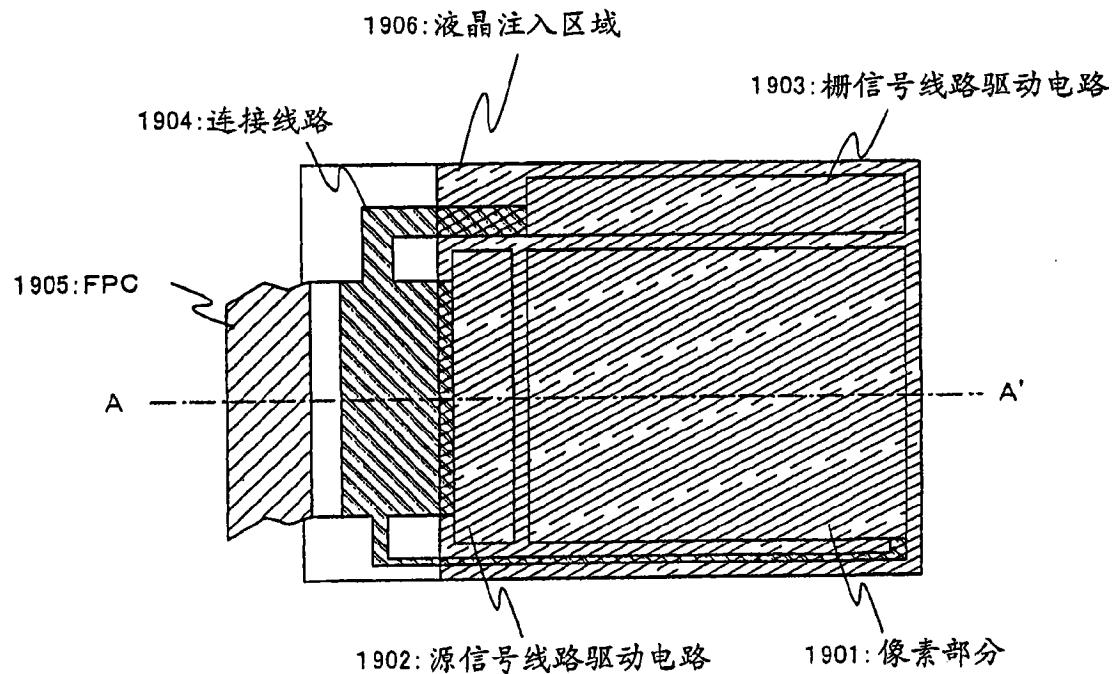


图 22

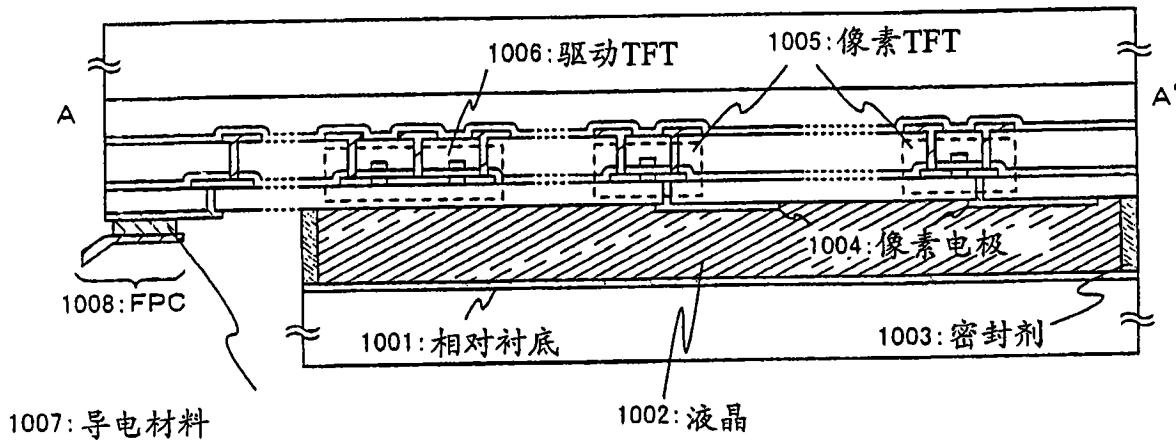


图 23

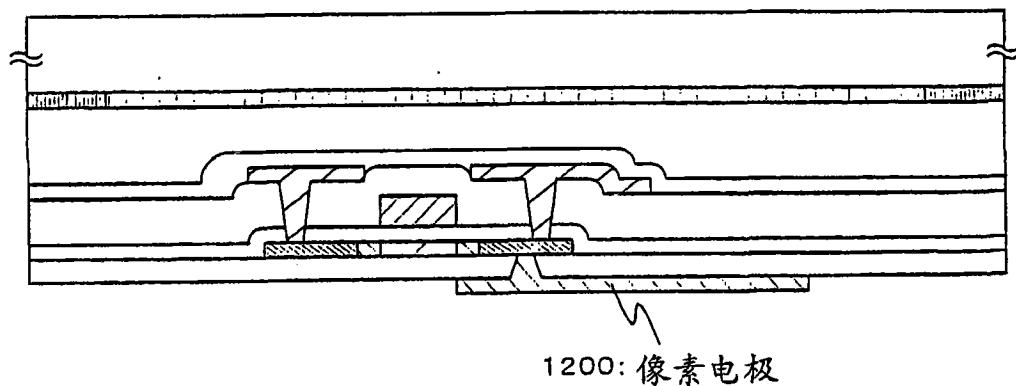


图 24A

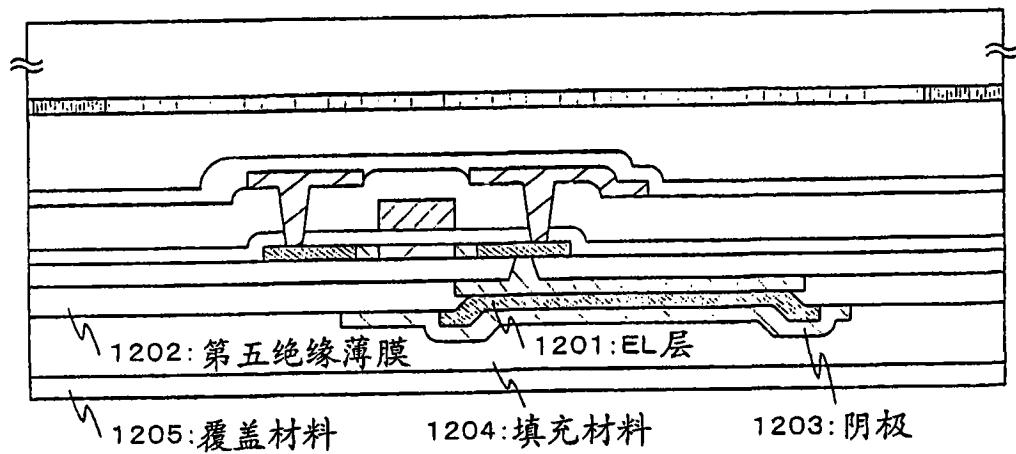


图 24B

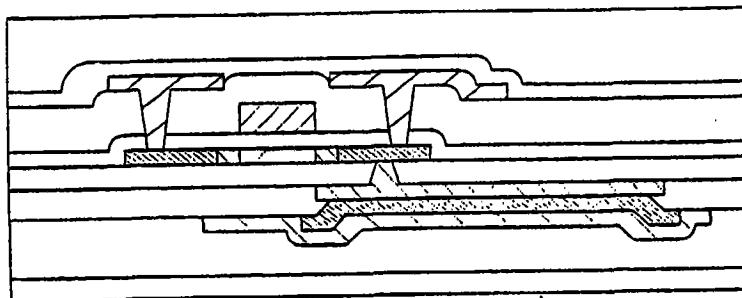


图 24C

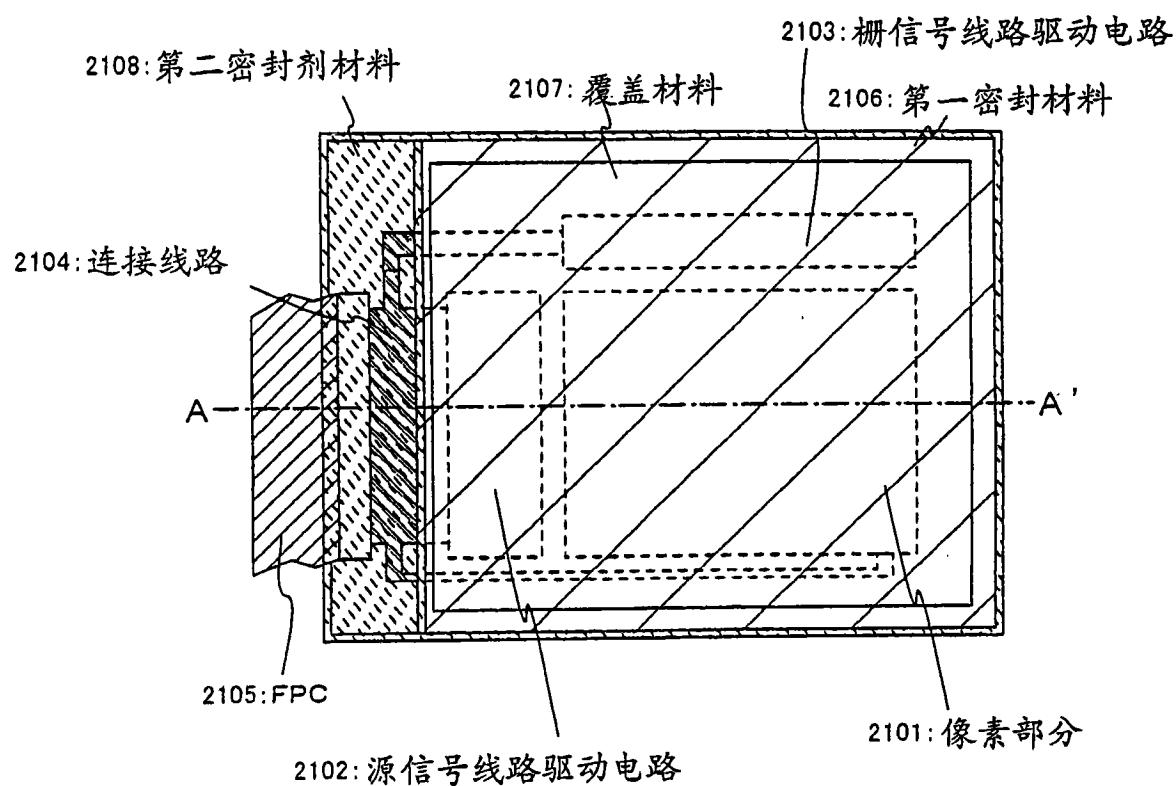


图 25

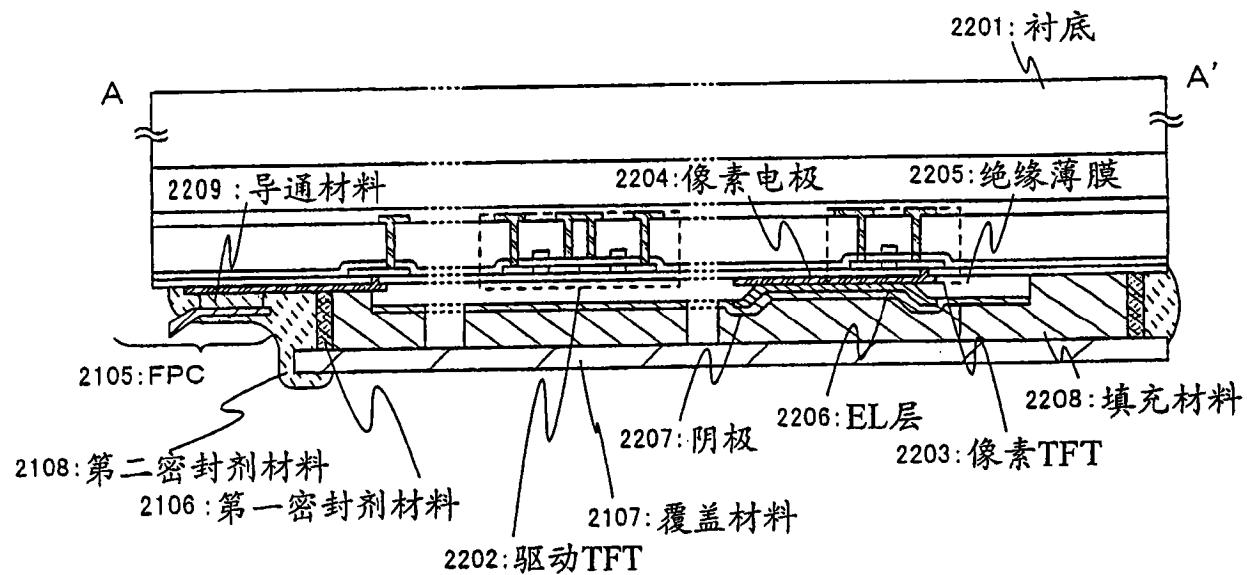


图 26

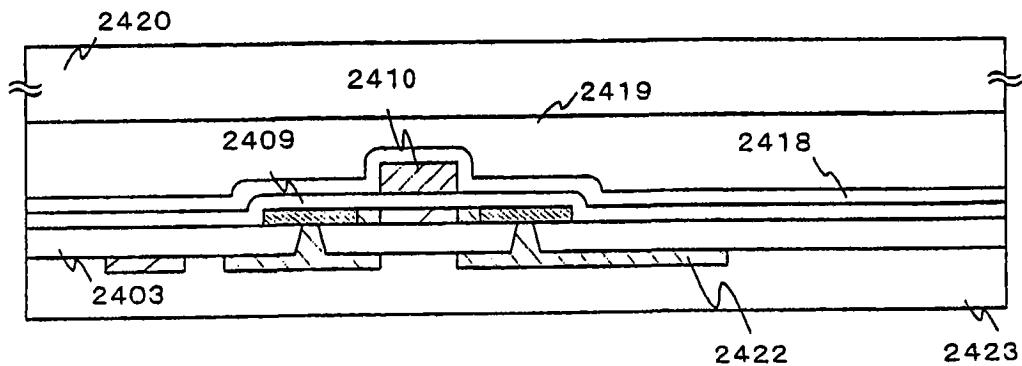


图 27

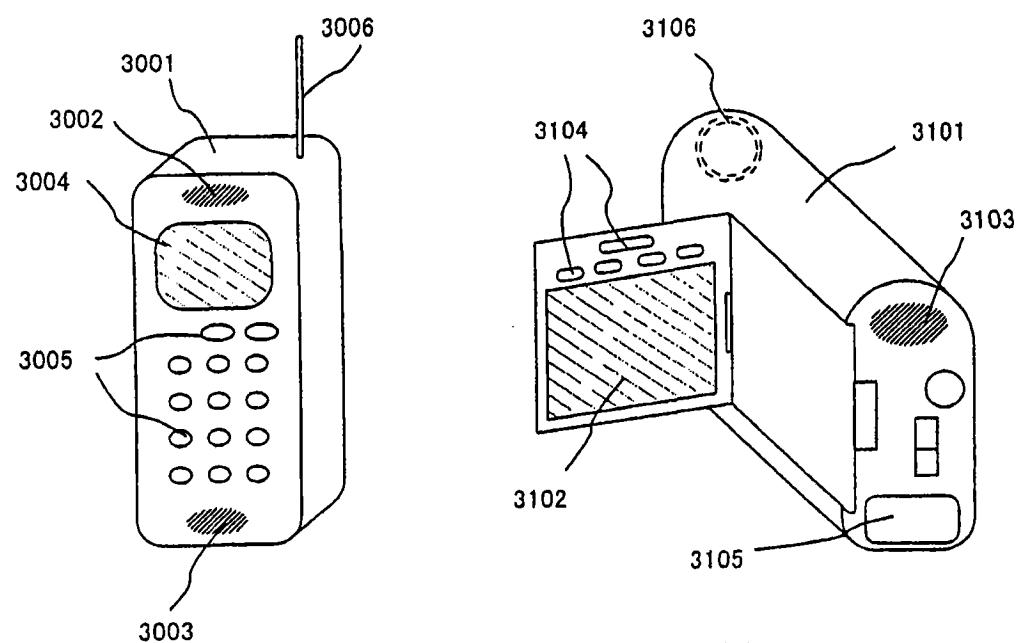


图 28B

图 28A

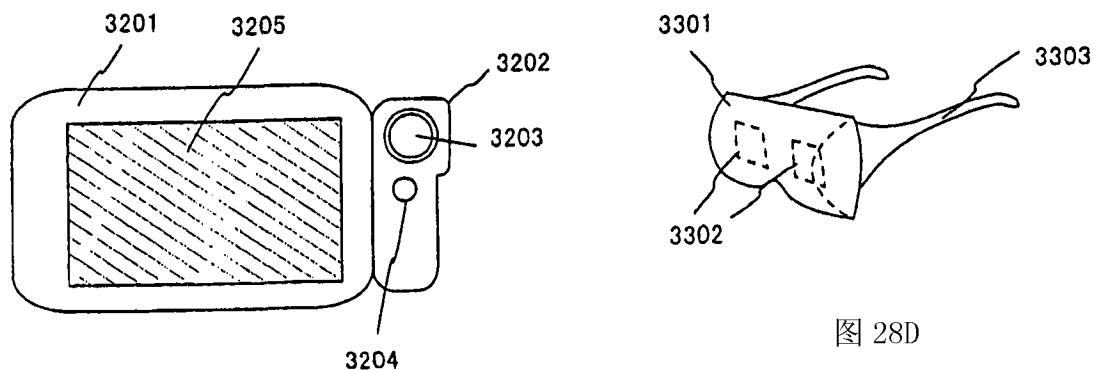


图 28D

图 28C

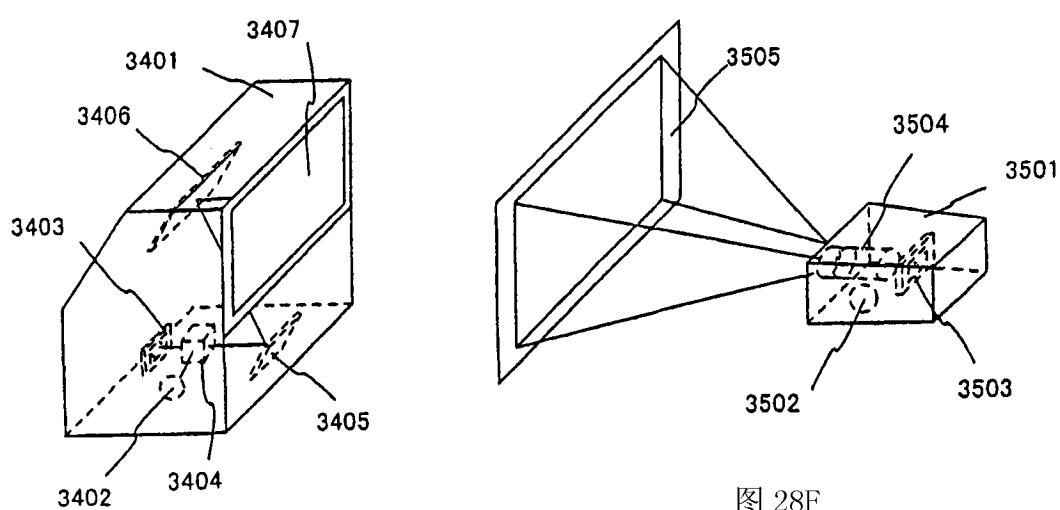


图 28E

图 28F