

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 586 515

②1 N° d'enregistrement national : **86 11993**

⑤1 Int Cl⁴ : H 03 F 3/347, 3/72; H 03 M 1/12.

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 22 août 1986.

③0 Priorité : US, 23 août 1985, n° 768 868.

④3 Date de la mise à disposition du public de la
demande : BOPI « Brevets » n° 9 du 27 février 1987.

⑥0 Références à d'autres documents nationaux appa-
rentés :

⑦1 Demandeur(s) : Société dite : BURR-BROWN CORPO-
RATION. — US.

⑦2 Inventeur(s) : Myron Koen.

⑦3 Titulaire(s) :

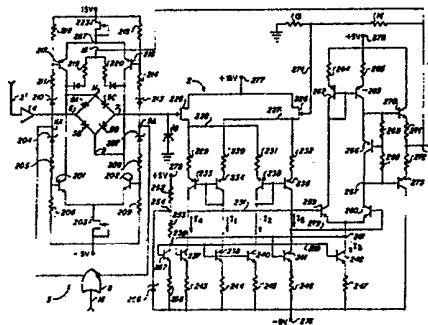
⑦4 Mandataire(s) : Rinuy, Santarelli.

⑤4 Amplificateur opérationnel à gain élevé et à faible dérive pour un circuit échantillonneur-bloqueur.

⑤7 L'invention concerne les amplificateurs opérationnels.

Un amplificateur opérationnel 2 incorporé dans un circuit échantillonneur-bloqueur comporte notamment des circuits à charge de source utilisant des transistors à effet de champ à canal N 225, 226 connectés par un circuit équilibré de polarisation et de décalage de niveau 233-236) à un étage amplificateur différentiel à transistors NPN 259, 260. Le couplage symétrique avec isolation entre chaque transistor à effet de champ et le circuit de décalage de niveau opposé augmente l'amplification et procure une faible tension de décalage en continu, et des valeurs élevées d'impédance d'entrée, de gain et de largeur de bande.

Application aux convertisseurs analogique-numérique.



FR 2 586 515 - A1

La présente invention concerne des amplificateurs opérationnels à gain élevé et à faible dérive comportant des étages d'entrée à transistors à effet de champ, en particulier du type utilisé dans des circuits échantillonneurs-bloqueurs rapides.

Les convertisseurs analogique-numérique à conversion fractionnée utilisent de façon caractéristique un circuit échantillonneur-bloqueur ou un circuit de poursuite et de blocage qui produit une tension d'échantillon qui est codée par un codeur instantané de bits de fort poids, pour produire un mot de bits de fort poids.

Les circuits échantillonneurs-bloqueurs nécessaires dans des convertisseurs analogique-numérique à conversion fractionnée doivent être très précis. De tels circuits échantillonneurs-bloqueurs (ou circuits de poursuite et de blocage) comprennent de façon caractéristique un pont d'échantillonnage à diodes de commutation qui est isolé du signal d'entrée analogique par un amplificateur-isolateur d'entrée à boucle ouverte fonctionnant avec une vitesse élevée et une grande précision. Un condensateur d'échantillonnage est connecté à la sortie du pont d'échantillonnage à diodes, qui est actionné sous l'effet d'un "ordre d'échantillonnage", et le signal de sortie de ce condensateur est appliqué sous la forme d'un signal d'entrée à un second amplificateur-isolateur rapide. L'impédance de sortie d'un circuit échantillonneur-bloqueur du type utilisé dans des convertisseurs analogique-numérique à conversion fractionnée, comme le circuit de poursuite et de blocage du type HTS0010 fabriqué par Analog Devices Corporation, est de façon caractéristique d'environ 5 ohms. On règle le gain du circuit de poursuite et de blocage au moyen d'un potentiomètre externe.

Bien que l'utilisation d'amplificateurs à réaction pour obtenir une impédance d'entrée élevée et une faible impédance de sortie soit une solution courante, on ne connaît jusqu'à présent aucun amplificateur opérationnel ayant la très faible tension de
5 décalage d'entrée, le degré élevé de stabilité en température, l'impédance d'entrée élevée et la grande largeur de bande qui seraient nécessaires pour permettre l'utilisation d'un étage de sortie à boucle fermée pour
10 un circuit échantillonneur-bloqueur (ou un circuit de poursuite et de blocage) convenant pour un convertisseur analogique-numérique à conversion fractionnée à 12 bits, 10 mégahertz.

L'invention a pour but de procurer un
15 circuit échantillonneur-bloqueur ou un circuit de poursuite et de blocage perfectionné ayant une vitesse élevée et une très grande précision.

L'invention a également pour but de procurer un amplificateur à boucle fermée perfectionné
20 ayant une largeur de bande suffisamment grande, un décalage d'entrée suffisamment faible et une stabilité en courant continu suffisamment élevée, convenant pour l'utilisation dans un circuit échantillonneur-bloqueur, dans un convertisseur analogique-numérique à conversion
25 fractionnée à 12 bits, 10 mégahertz.

Brièvement, et conformément à l'un de ses modes de réalisation, l'invention procure un circuit échantillonneur-bloqueur de grande précision, utilisant un amplificateur de sortie à boucle fermée destiné
30 à fonctionner en amplificateur-isolateur à haute impédance d'entrée entre un condensateur d'échantillonnage et la sortie d'un pont de diodes de commutation, dont l'entrée est isolée par rapport à un signal d'entrée analogique à échantillonner, au moyen d'un circuit
35 amplificateur-isolateur rapide. Un amplificateur opéra-

tionnel rapide, ayant une grande précision, un faible décalage et une faible dérive, est satisfaisant pour l'utilisation en amplificateur à boucle fermée. L'amplificateur à boucle fermée du circuit échantillonneur-bloqueur décrit comprend une paire de circuits à charge de source utilisant des transistors à effet de champ à jonction et à canal N, ayant des électrodes de grille respectivement connectées à la sortie du circuit échantillonneur-bloqueur, et une résistance de réaction connectée à la sortie de l'amplificateur. Un circuit équilibré de polarisation en courant et de décalage et d'amplification du niveau de tension d'entrée comprend des premier et second circuits à charge de source comprenant chacun, en série avec l'électrode de source du transistor à effet de champ à jonction et à canal N respectif, une résistance connectée à l'émetteur d'un transistor PNP, dont le collecteur est connecté à une source à courant constant. Les collecteurs des deux transistors PNP sont respectivement connectés aux électrodes de base de la paire d'entrée différentielle de transistors NPN d'un amplificateur différentiel, dont la sortie est connectée par la résistance de réaction à la grille de l'un des transistors à effet de champ à jonction et à canal N, tandis que la grille de l'autre transistor à effet de champ à jonction constitue une entrée non inverseuse de l'amplificateur opérationnel à boucle fermée. L'électrode de source de chacun des transistors à effet de champ à jonction et à canal N est connectée par un circuit amplificateur-isolateur à l'électrode de base du transistor PNP du circuit à charge de source opposé. Dans le mode de réalisation de l'invention qui est décrit, chaque circuit amplificateur-isolateur comprend une résistance connectée à l'électrode de source de l'un des transistors à effet de champ à jonction et à canal N, et cette

résistance est également connectée à l'émetteur d'un transistor PNP connecté en diode, dont la base est connectée à la base du transistor PNP du circuit à charge de source opposé, et est également connectée
5 à une source à courant constant. Des différences entre les tensions des électrodes de grille des deux transistors à effet de champ à jonction sont converties en augmentations des courants circulant dans les transistors PNP des circuits à charge de source, et donc en
10 augmentations de la tension d'entrée différentielle qui est appliquée à l'amplificateur différentiel NPN. La transconductance du double circuit d'entrée à charge de source comportant un couplage croisé isolé entre ses éléments, conduit à une transconductance accrue,
15 et donc à un gain accru pour l'amplificateur opérationnel. La structure symétrique conduit à de très faibles tensions de décalage d'entrée et à une très faible dérive thermique de ces tensions.

L'invention sera mieux comprise à la lecture de la description qui va suivre d'un mode de réalisation et en se référant au dessin annexé dont la figure
20 unique est un schéma détaillé du circuit échantillonneur-bloqueur de l'invention.

En considérant maintenant la figure unique, on note que le circuit échantillonneur-bloqueur 3 peut comprendre un amplificateur opérationnel 2 ayant un gain, une largeur de bande et une stabilité élevés, dont la conception permet l'utilisation hautement souhaitable, mentionnée précédemment, d'un amplificateur opérationnel à boucle fermée pour isoler le condensateur d'échantillonnage 10 par rapport au circuit échantillonneur-bloqueur 3.

10 L'amplificateur-isolateur d'entrée 4 peut être un amplificateur HA5033 fabriqué par Harris Semiconductor Co. La sortie de l'amplificateur-isolateur d'entrée 4 est connectée par le conducteur 6 à un noeud du pont de commutateur à diodes 5, qui comporte des
15 diodes à porteurs chauds 5A et 5B dont la cathode et l'anode sont, respectivement, connectées au conducteur 6. Le pont 5 comprend le conducteur 11 connecté à l'anode de la diode à porteurs chauds 5A et à l'anode de la diode à porteurs chauds 5C. Le signal de sortie
20 du pont de commutation à diodes 5 apparaît sur le conducteur 7 qui est connecté au condensateur d'échantillonnage 10, à la cathode de la diode 5C, et à l'anode de la diode à porteurs chauds 5D. Le conducteur 9 est connecté aux cathodes des diodes 5B et 5D.

25 L'ordre d'échantillonnage-blocage 16 est appliqué à l'entrée d'un circuit amplificateur-isolateur 8 qui produit un signal de sortie inversé sur le conducteur 9A et un signal de sortie non inversé sur le conducteur 11A. Le signal présent sur le conducteur 11A
30 est soumis à une translation vers le haut par un réseau comprenant une diode zener 210 et des résistances 211 et 212 qui sont connectées à la base d'un transistor PNP 217. Le signal présent sur le conducteur 9A est de façon similaire soumis à une translation vers le
35 haut par la diode zener 213 et les résistances 214

et 215 connectées à la base du transistor PNP 216, qui est connecté au transistor source de courant 223, en une configuration à émetteurs communs avec le transistor 217. Les collecteurs des transistors 216 et 217 sont, respectivement, connectés aux conducteurs 9 et 11 du pont de diodes de commutation 5. Le conducteur 11 est également connecté par la diode 218 et la résistance 219 au conducteur de sortie 15 du circuit échantillonneur-bloqueur. Le conducteur 9 est connecté par la diode 221 et la résistance 220 au conducteur de sortie 15 du circuit échantillonneur-bloqueur.

Le signal présent sur le conducteur 11A est soumis à une translation vers le bas par la diode zener 204 et les résistances 205 et 206 connectées à la base du transistor NPN 201, dont l'émetteur est connecté à l'émetteur du transistor NPN 202 et à la source de courant constant 203. De façon similaire, le signal présent sur le conducteur 9A est soumis à une translation de niveau vers le bas par la diode zener 207 et les résistances 208 et 209 qui sont connectées à la base du transistor NPN 202.

Le fonctionnement fondamental du pont de commutation à diodes 5 et de ses circuits associés décrits ci-dessus, sous la dépendance de l'ordre d'échantillonnage-blocage 16, apparaîtra aisément à l'homme de l'art et on ne le décrira donc pas en détail.

En considérant maintenant l'amplificateur opérationnel 2, on note que selon un aspect important supplémentaire de l'invention, cet amplificateur opérationnel 2 comprend un transistor à effet de champ à jonction et à canal N, 225, dont le drain est connecté au conducteur de +15 volts 277 et dont la grille est connectée au conducteur 7, sur lequel apparaît le signal de sortie du pont de diodes de commutation 5. La source du transistor à effet de champ à jonction 225 est con-

nectée aux résistances 229 et 231 par le conducteur 228. De façon similaire, le drain du transistor à effet de champ à jonction et à canal N 236 est connecté au conducteur de +15 volts 277 et sa source est connectée
5 aux résistances 230 et 232 par le conducteur 227.

Les autres bornes des résistances 229, 230, 231 et 232 sont, respectivement, connectées aux émetteurs des transistors PNP 233, 234, 235 et 236. Les bases des transistors PNP 233 et 234 sont toutes
10 deux connectées au collecteur du transistor PNP 234. Le collecteur du transistor PNP 233 est connecté par le conducteur 251 au collecteur du transistor NPN 237 et à la base du transistor NPN 259 de l'amplificateur différentiel. Le collecteur du transistor PNP
15 234 est connecté au collecteur du transistor NPN 238.

Les bases des transistors PNP 235 et 236 sont toutes deux connectées au collecteur du transistor PNP 235 et au collecteur du transistor NPN 240. Le collecteur du transistor PNP 236 est connecté au collecteur du transistor NPN 241. Les bases des transistors NPN 237 et 241 sont connectées au collecteur du transistor NPN 242 et aux émetteurs des transistors NPN 259 et 260 de l'amplificateur différentiel, au moyen du conducteur 261 et du conducteur 279.

25 Les bases des transistors NPN 238, 240 et 242 sont connectées par le conducteur 239 au collecteur et à la base du transistor NPN 257 et à une borne de la résistance 253. L'autre borne de la résistance 253 est connectée par le conducteur 254 à la cathode
30 de la diode zener 256 et à une borne de la résistance 252, dont l'autre borne est connectée à un conducteur de +5 volts 275. L'anode de la diode zener 256 est connectée au conducteur de -5 volts 276. Les émetteurs des transistors NPN 257, 237, 238, 240, 241 et 242
35 sont, respectivement, connectés au conducteur de

-5 volts 276, par les résistances respectives 258, 243, 244, 245, 246 et 247.

Le collecteur du transistor 259 de l'amplificateur différentiel est connecté au collecteur du transistor PNP 262 et aux bases des transistors PNP 262 et 263. Les émetteurs des transistors PNP 262 et 263 sont connectés par les résistances 264 et 265 au conducteur de +5 volts 278. Le collecteur du transistor 260 de l'amplificateur différentiel est connecté par le conducteur 267 à l'émetteur du transistor NPN 266 et à la base du transistor PNP 273, dont le collecteur est connecté au conducteur de -5 volts 276. La base du transistor NPN 266 est connectée au point de connexion entre les résistances 268 et 269. La borne opposée de la résistance 268 est connectée au conducteur 267. La borne opposée de la résistance 269 est connectée au collecteur du transistor NPN 266 et à la base du transistor NPN 270. Le collecteur du transistor NPN 266 est également connecté au collecteur du transistor PNP 263. Le collecteur du transistor NPN 270 est connecté au conducteur de +5 volts 278. L'émetteur du transistor NPN 270 est connecté par la résistance 271 au conducteur de sortie 15 du circuit échantillonneur-bloqueur. L'émetteur du transistor PNP 273 est connecté par la résistance 272 au conducteur de sortie 15 du circuit échantillonneur-bloqueur.

Le tableau suivant donne des exemples de valeurs pour les résistances de l'amplificateur opérationnel 2.

TABLERAU

	<u>Référence des résistances</u>	<u>Valeurs (ohms)</u>
	13	2000
5	14	10
	229	16
	230	16
	231	16
	232	16
10	243	195
	244	195
	245	195
	246	195
	247	50
15	252	600
	253	600
	258	100
	264	100
	265	100
20	268	330
	269	330

On décrira ensuite le fonctionnement de l'amplificateur 2. Initialement, le circuit de polarisation comprenant la diode zener 256, le transistor 257 et les résistances 252, 253 et 258 applique aux transistors NPN 238, 240 et 242 une tension de polarisation qui force ces transistors à produire des courants I1, I2 et I3. Les transistors et les résistances d'émetteurs sont appariés, de façon que I1 et I2 soient égaux. I3 est proportionné de façon appropriée par rapport à I1 et I2 pour polariser correctement l'amplificateur différentiel comprenant les transistors NPN 259 et 260. L'homme de l'art notera que le circuit précédent comprenant les transistors 238, 240 et 242 est un circuit de type "miroir de courant" qui reproduit le

courant traversant le transistor NPN 257.

Le courant I1 qui traverse le transistor NPN 238 s'écoule dans le transistor PNP 234, connecté en diode. En supposant que les transistors à effet de champ à jonction et à canal N 225 et 226 soient appariés, et en supposant que la tension sur le conducteur de sortie 7 du circuit échantillonneur-bloqueur soit identique à la tension sur le conducteur de réaction 274, et que les transistors PNP 233 et 234 et les résistances 229 et 230 soient appariés, les transistors PNP 233 et 234 et les résistances d'émetteurs respectives constituent un circuit miroir de courant PNP, ce qui fait que le courant I4 est produit sous l'effet du courant I1 et est égal à ce dernier. De façon similaire, le courant I2 est reproduit par les transistors PNP 235 et 236, pour produire le courant I5 qui est égal à I2. La combinaison du courant I3 produit dans l'amplificateur différentiel 259, 260, de la réaction de mode commun dirigée du conducteur 261 vers les bases des transistors NPN 237 et 241, et de la réaction dirigée du conducteur de sortie 15 du circuit échantillonneur-bloqueur vers l'électrode de grille du transistor à effet de champ à jonction 226, conduit à l'établissement de "points de fonctionnement" pour les conducteurs 261 et 279, pour transférer le signal d'entrée 7 et le signal de réaction passant par la résistance 14, appliqués respectivement aux électrodes de grille des transistors à effet de champ à jonction 225 et 226, vers les électrodes de base des transistors NPN respectifs 259 et 260.

On a trouvé que l'amplificateur opérationnel 2 décrit ci-dessus procurait la combinaison de performances élevées nécessaires pour l'amplificateur à boucle fermée dans le circuit échantillonneur-bloqueur 3, pour isoler le pont de diodes de commutation 5 et

le condensateur d'échantillonnage 10 par rapport à la sortie 15 du circuit échantillonneur-bloqueur. L'homme de l'art notera aisément qu'une précision extrêmement élevée est nécessaire pour un amplificateur opérationnel à boucle fermée qui doit être utilisé dans un circuit échantillonneur-bloqueur, dont le signal de sortie doit être appliqué à l'entrée d'un convertisseur analogique-numérique ayant une précision de 12 bits. On obtient une impédance d'entrée élevée en utilisant les transistors à effet de champ à jonction 225 et 226 en tant que dispositifs d'entrée. Le couplage croisé qui est établi à partir des sources respectives des transistors à effet de champ à jonction 225 et 226, fonctionnant chacun en transistor à charge de source, vers les circuits miroirs de courant PNP établissant les courants de polarisation dans les circuits à charge de source des transistors à effet de champ à jonction opposés, par l'intermédiaire des résistances 231 et 230, conduit à un doublement effectif du gain de l'amplificateur opérationnel 2 par rapport à la valeur qu'aurait ce gain en l'absence des résistances de couplage croisé 230, 231.

On peut voir aisément que le circuit de polarisation et de translation de niveau qui est connecté entre le circuit à transistors à effet de champ à jonction à charge de source et la base des transistors d'entrée NPN 259 et 260 de l'amplificateur différentiel est complètement symétrique, ce qui permet d'obtenir un très faible décalage en courant continu sur une gamme de températures étendue. On obtient une translation de niveau respective entre les transistors à effet de champ à jonction à canal N 225 et 226 et les bases des transistors NPN 259 et 260 de l'amplificateur différentiel. On obtient un gain très élevé et une grande largeur de bande par l'utilisation de transistors NPN

259 et 260 dans l'étage amplificateur différentiel. Le fait qu'un seul étage d'amplificateur différentiel NPN soit nécessaire pour obtenir un gain approprié, en combinaison avec le gain de l'étage d'entrée à transistors à effet de champ à jonction, permet d'obtenir
5 de façon économique la grande largeur de bande qui est nécessaire.

Pour permettre une meilleure compréhension des considérations générales précédentes, en ce
10 qui concerne le fonctionnement et les avantages du circuit considéré, on va maintenant présenter une description plus spécifique et détaillée du fonctionnement de l'amplificateur.

Une manière "intuitive" de comprendre le fonctionnement
15 de l'amplificateur opérationnel 2 consiste à considérer que le circuit formé par le transistor à effet de champ à jonction 225, la résistance 229, le transistor PNP 233 et le transistor de source de courant constant 237 constitue un premier circuit à charge de source,
20 et à considérer que le transistor à effet de champ à jonction 226, la résistance 232, le transistor PNP 236 et le transistor de source à courant constant 246 constituent un second circuit à charge de source. On notera que pour de petites excursions de tension, la
25 chute de tension entre la grille du transistor à effet de champ à jonction 225 et l'émetteur du transistor PNP 233 est constante, et la chute de tension entre la grille du transistor à effet de champ à jonction 226 et la base du transistor PNP 233 est constante,
30 du fait que les courants I_4 et I_5 sont constants. De façon similaire, la chute de tension entre la grille du transistor à effet de champ à jonction 226 et l'émetteur du transistor PNP 236 est constante, de même que la chute de tension entre la grille du transistor à
35 à effet de champ à jonction 225 et la base du transis-

tor PNP 236.

On notera ensuite qu'un "but" de l'amplificateur opérationnel 2 est de faire en sorte que la tension de sortie sur le conducteur 15, qui est renvoyée par la résistance 14 vers la grille du transistor à effet de champ à jonction 226, soit égale à la tension sur la grille du transistor à effet de champ à jonction 225. Cependant, si la tension sur la grille du transistor à effet de champ à jonction 225 est légèrement supérieure à la tension présente sur la grille du transistor à effet de champ à jonction 226, la différence de tension apparaît sous la forme d'une augmentation de la tension émetteur-base du transistor PNP 233, ce qui tend à augmenter I_4 et donc à augmenter la tension sur le conducteur 261. Ceci augmente la tension de base du transistor NPN 259 et le courant qui traverse ce transistor, ce qui diminue le courant traversant le transistor NPN 260 et la tension sur le collecteur de ce transistor, ce qui a pour effet de réduire la tension de sortie sur le conducteur 15 et sur la grille du transistor à effet de champ à jonction 226, ce qui réduit la différence de tension précitée.

Simultanément, et de manière entièrement similaire, la différence de tension précitée entre les grilles des transistors à effet de champ à jonction et à canal J 225 et 226 apparaît également sous la forme d'une diminution, au lieu d'une augmentation, de la tension émetteur-base du transistor PNP 236. Ceci tend à diminuer I_5 simultanément à l'augmentation de I_4 , et donc à diminuer la tension sur le conducteur 279 et sur la base du transistor NPN 260, simultanément à l'augmentation de la tension sur la base du transistor NPN 259.

On peut montrer que l'isolation entre les sources des transistors à effet de champ à jonction 225 et 226 qui est obtenue par les structures à charge de source établissant un couplage croisé et qui sont

5 décrites ci-dessus, conduit à une transconductance effective g_m , et donc à un gain, qui sont environ 2x fois supérieures à ce qu'on obtiendrait avec un circuit amplificateur différentiel à source commune plus clas-

10 sique pour transférer la tension de grille des transistors à effet de champ à canal J 225 et 226 vers les bases des transistors NPN 259 et 260. La structure entièrement équilibrée offre l'avantage supplémentaire de procurer de très faibles tensions de décalage d'entrée et une très faible dérive thermique de ces tensions.

15 Il va de soi que de nombreuses modifications peuvent être apportées au dispositif décrit et représenté, sans sortir du cadre de l'invention.

REVENDICATIONS

1. Amplificateur opérationnel à gain élevé et à faible décalage (2) comportant des première et seconde entrées (7, 274) dont l'une est une entrée inverseuse et l'autre est une entrée non inverseuse, une sortie (15), et des moyens de réaction (14) connectés entre la sortie et l'entrée inverseuse, caractérisé en ce qu'il comprend, en combinaison : (a) un premier circuit à charge de source comprenant : (1) un premier transistor à effet de champ à jonction et à canal N (225) dont l'électrode de grille est connectée à la première entrée (7), (2) un premier circuit de charge de source comprenant une première résistance (229) connectée entre la source du premier transistor à effet de champ à jonction (225) et l'émetteur d'un premier transistor PNP (233) dont le collecteur est connecté au collecteur d'un premier transistor NPN de source de courant constant (237) ; (b) un second circuit à charge de source comprenant (1) un second transistor à effet de champ à jonction et à canal N (226) dont l'électrode de grille est connectée à la seconde entrée (274), (2) un second circuit de charge de source comprenant une seconde résistance (232) connectée entre la source du second transistor à effet de champ à jonction (226) et l'émetteur d'un second transistor PNP (236) dont le collecteur est connecté au collecteur d'un second transistor NPN de source de courant constant (241) ; (c) des premiers moyens de couplage croisé (228, 231, 235) destinés à connecter la source du premier transistor à effet de champ à jonction (225) à la base du second transistor PNP (236) pour faire varier la tension de la base du second transistor PNP (236) en relation directe avec la tension de la première entrée (7) et pour faire ainsi varier la tension de collecteur du second transistor PNP (236)

d'une manière amplifiée par rapport à la différence entre les première et seconde entrées (7, 274) ; (d) des seconds moyens de couplage croisé (227, 230, 234) destinés à connecter la source du second transistor à effet de champ à jonction (226) à la base du premier transistor PNP (233) pour faire varier la tension de la base du premier transistor PNP (233) en relation directe avec la tension de la seconde entrée (274) et pour faire varier ainsi la tension de collecteur du premier transistor PNP (233) d'une manière amplifiée par rapport à la différence de tension entre les première et seconde entrées (7, 274) ; (e) un étage amplificateur différentiel (259, 260) comprenant des premier et second transistors NPN (259, 260) dont les émetteurs sont connectés en commun à une première source de courant constant (242) et dont les bases sont respectivement connectées aux collecteurs des premier et second transistors PNP (233, 236), et un circuit d'attaque de sortie (273) qui connecte le collecteur de l'un des premier et second transistors NPN (259, 260) à la sortie (15) de l'amplificateur opérationnel ; et (f) des premiers moyens de polarisation (261) connectés entre les émetteurs des premier et second transistors NPN (259, 260) et les bases des premier et second transistors NPN de source de courant constant (237, 241), pour polariser les premier et second transistors NPN de source de courant constant (237, 241) de façon que leurs tensions de collecteur aient respectivement des points de fonctionnement prédéterminés par rapport à leurs tensions de base.

2. Amplificateur opérationnel à gain élevé et à faible décalage selon la revendication 1, caractérisé en ce que les premiers moyens de couplage croisé comprennent un troisième transistor PNP (235) dont la base et le collecteur sont connectés à la base du

second transistor PNP (236) et à une seconde source de courant constant (240) et dont l'émetteur est connecté par une troisième résistance (231) à la source du premier transistor à effet de champ à jonction (225),
5 et en ce que les seconds moyens de couplage croisé comprennent un quatrième transistor PNP (234) dont la base et le collecteur sont connectés à la base du premier transistor PNP (233) et à une troisième source de courant constant (238), et dont l'émetteur est connecté par une quatrième résistance (230) à la source
10 du second transistor à effet de champ à jonction (226).

3. Amplificateur opérationnel à gain élevé et à faible décalage selon la revendication 2, caractérisé en ce que chacune des première, seconde et troisième sources de courant constant (242, 240, 238) comprend un transistor NPN miroir de courant respectif polarisé par un circuit de polarisation de miroir de courant commun (252, 253, 256, 257, 258).

4. Amplificateur opérationnel à gain élevé et à faible décalage selon la revendication 3, caractérisé en ce que les courants constants produits par les premier et second transistors NPN de source de courant constant (237, 241) et par les seconde et troisième sources de courant constant (240, 238) sont égaux.

5. Procédé de mise en oeuvre d'un amplificateur opérationnel (2) pour obtenir un gain élevé et une tension de décalage d'entrée faible et stable, caractérisé en ce qu'il comprend les opérations suivantes : (a) on applique une première tension d'entrée à la grille d'un premier transistor à effet de champ (225) et on applique à la grille d'un second transistor à effet de champ (226) une seconde tension d'entrée qui est ramenée en réaction à partir d'une sortie (15) de l'amplificateur opérationnel ; (b) on décale le
30
35 niveau de la tension de source du premier transistor

à effet de champ (225), pour l'appliquer à une première
entrée d'un premier circuit d'isolation (233, 234)
qui comporte une seconde entrée et une sortie à
haute impédance, et on décale le niveau de la tension
de source du second transistor à effet de champ (226)
pour l'appliquer à la seconde entrée du premier circuit
d'isolation (233, 234), pour faire en sorte que la
sortie du premier circuit d'isolation subisse un premier
changement de tension présentant une relation prédéter-
minée par rapport à la différence entre les tensions
des sources des première et seconde tensions d'entrée;
(c) on décale le niveau de la tension de source du
second transistor à effet de champ (226) pour l'appli-
quer à une première entrée d'un second circuit d'isola-
tion (235, 236) qui comporte une seconde entrée et
une sortie à haute impédance, et on décale le niveau
de la tension de source du premier transistor à effet
de champ (225) pour l'appliquer à la seconde entrée
du second circuit d'isolation (235, 236), pour faire
en sorte que la sortie du second circuit d'isolation
subisse un second changement de tension présentant
une relation prédéterminée par rapport à la différence
entre les tensions des sources des première et seconde
tensions d'entrée ; (d) on établit un premier transis-
tor NPN de source de courant constant (237) dont le
collecteur est connecté à la sortie à haute impédance
du premier circuit d'isolation (233, 234), et un second
transistor NPN de source de courant constant (241)
dont le collecteur est connecté à la sortie à haute
impédance du second circuit d'isolation (235, 236);
(e) on applique les premier et second changements de
tension aux bases d'un premier et d'un second transis-
tors à couplage d'émetteurs (259, 260) dans un étage
amplificateur différentiel, dont une sortie est con-
nectée à la sortie (15) de l'amplificateur opérationnel ; et

(f) on polarise les bases des premier et second transistors NPN de source de courant constant (237, 241) en transmettant la tension des émetteurs communs des premier et second transistors à couplage d'émetteurs (259, 260) aux bases des premier et second transistors NPN de source de courant constant (237, 241), de façon que la tension de collecteur de chacun de ces transistors ait un point de fonctionnement prédéterminé par rapport à la tension de base respective.

10 6. Procédé selon la revendication 5, caractérisé en ce que les premier et second transistors à effet de champ sont des transistors à effet de champ à jonction et à canal N (225, 226), et en ce que les premier et second transistors à couplage d'émetteurs
15 sont des transistors NPN (259, 260).

 7. Procédé selon la revendication 6, caractérisé en ce que l'étape (b) comprend l'opération consistant à décaler le niveau de la tension de source du premier transistor à effet de champ (225) en faisant
20 circuler un premier courant constant (I4) dans une première résistance (229) dont une borne est connectée à la source du premier transistor à effet de champ (225) et dont la borne opposée est connectée à la première entrée du premier circuit d'isolation (233, 234),
25 et en ce que l'étape (b) comprend également l'opération consistant à décaler le niveau de la tension de source du second transistor à effet de champ (226) en faisant circuler un second courant constant (I1) dans une seconde résistance (230) dont une borne est connectée
30 à la source du second transistor à effet de champ (226) et dont la borne opposée est connectée à la seconde entrée du premier circuit d'isolation (233, 234), et en ce que l'étape (c) est accomplie d'une manière entièrement similaire à l'étape (b) et de façon pratiquement
35 simultanée.

8. Procédé selon la revendication 7, caractérisé en ce que le premier circuit d'isolation comprend des premier et second transistors PNP (233, 234), avec l'émetteur du premier transistor PNP (233) connecté
5 à la première entrée du premier circuit d'isolation (233, 234), le collecteur du premier transistor PNP (233) connecté à la sortie du premier circuit d'isolation, l'émetteur du second transistor PNP (234) connecté à la seconde résistance (230), et la base et
10 le collecteur du second transistor PNP (234) connectés à la base du premier transistor PNP (233).

