



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(51) Int. Cl.

G02F 1/133 (2006.01)

(45) 공고일자

2007년06월08일

(11) 등록번호

10-0725870

(24) 등록일자

2007년05월31일

(21) 출원번호 10-2005-0023788  
 (22) 출원일자 2005년03월22일  
 심사청구일자 2005년03월22일

(65) 공개번호 10-2006-0044574  
 (43) 공개일자 2006년05월16일

(30) 우선권주장 JP-P-2004-00089067 2004년03월25일 일본(JP)

(73) 특허권자 미쓰비시덴키 가부시키가이샤  
 일본국 도쿄도 지요다쿠 마루노우치 2쵸메 7반 3고

(72) 발명자 나가노 신고  
 일본국 구마모토켄 기쿠치군 니시고오시마찌 미요시 997번지가부시키  
 가이샤 아드반스트 디스프레이 나이

마수타니 유이치  
 일본국 구마모토켄 기쿠치군 니시고오시마찌 미요시 997번지가부시키  
 가이샤 아드반스트 디스프레이 나이

오우라 히사하루  
 일본국 구마모토켄 기쿠치군 니시고오시마찌 미요시 997번지가부시키  
 가이샤 아드반스트 디스프레이 나이

(74) 대리인 권태복  
 이화의

(56) 선행기술조사문헌  
 JP 2000-010074 A JP 11-316365 A  
 KR 10-2003-0054934 A

심사관 : 김정훈

전체 청구항 수 : 총 8 항

**(54) 액정표시장치와 그 제조방법**

**(57) 요약**

다른 화소를 기록할 때에 있어서 화소전극과 소스배선 사이의 에러전계를 저감할 수 있으며 또한 높은 표시품질을 갖는 액정표시장치 및 그 구동방법을 제공하는 것을 그 과제로 한다.

이를 해결하는 수단으로 본 발명에 관한 액정표시장치는 서로 교차하는 게이트배선과 소스배선과, TFT10을 통해 소스배선(3)과 접속된 화소전극(6)과 화소전극(6)과 대향배치된 공통전극(5)을 구비한 횡방향 전계방식의 액정표시장치로서, 1

수평주기에 있어서, 화소전극(6)에 화소전위Vs를 기록하는 기록기간A과 화소전위Vs를 기록하지 않는 비기록기간B을 갖도록 게이트배선(1)에 주사신호G를 입력하여, 기록기간A에 있어서 소스배선(3)에 화소전위Vs를 출력하고, 비기록기간B에 있어서 소스배선에 공통전위Vcom을 입력하는 것이다.

## 대표도

도 6

### 특허청구의 범위

#### 청구항 1.

기판상에 형성된 다수의 게이트배선과,

상기 게이트배선과 절연막을 통해 교차하는 소스배선과,

상기 소스배선과 접속된 스위칭소자와,

상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동하는 구동전압을 기초로 화소전위가 입력되는 화소전극과,

상기 화소전극과 대향배치되어 공통전위가 입력되는 공통전극을 구비하고,

상기 화소전극의 화소전위와 상기 공통전극의 공통전위에 의해 생기는 전계를 기초로 상기 기판과 수평방향으로 액정을 구동하는 액정표시장치로서,

상기 액정표시장치의 1수평주기에 있어서, 상기 화소전극에 화소전위를 기록하는 기록기간과 상기 화소전위를 기록하지 않는 비기록기간을 갖도록 상기 게이트배선에 주사신호를 입력하고,

상기 기록기간에 있어서 상기 소스배선에 상기 화소전위를 입력하고, 상기 비기록기간에 있어서 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 것을 특징으로 하는 액정표시장치.

#### 청구항 2.

제 1 항에 있어서,

상기 비기록기간에 있어서, 상기 소스배선에 상기 공통전위와 같은 전위가 입력되는 것을 특징으로 하는 액정표시장치.

#### 청구항 3.

제 1 항에 있어서,

인접하는 상기 소스배선에 인가되는 상기 화소전위의 극성이 다르도록 반전구동되고,

상기 비기록기간에 있어서, 상기 소스배선을 다른 소스배선과 전기적으로 접속함으로써 상기 공통전위에 가까운 전위를 입력하는 것을 특징으로 하는 액정표시장치.

#### 청구항 4.

제 1 항 또는 제 2 항에 있어서,

소정의 계조전압을 기초로 상기 화소전위를 상기 소스배선에 입력하는 구동회로와,

공급된 참조전압을 기초로 상기 계조전압을 상기 구동회로에 공급하는 전압공급회로를 구비하고,

상기 참조전압을 변화시킴으로써 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 것을 특징으로 하는 액정표시장치.

## 청구항 5.

삭제

## 청구항 6.

기판상에 형성된 다수의 게이트배선과,

상기 게이트배선과 절연막을 통해 교차하는 소스배선과,

상기 소스배선과 접속된 스위칭소자와,

상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동하는 구동전압을 기초로 화소전위가 입력되는 화소전극과,

상기 화소전극과 대향배치되어 공통전위가 입력되는 공통전극을 구비하고,

상기 화소전극의 화소전위와 상기 공통전극의 공통전위에 의해 생기는 전계를 기초로 상기 기판과 수평방향으로 액정을 구동하는 액정표시장치의 구동방법으로서,

1수평주기에 있어서,

상기 화소전극에 화소전위를 기록하는 기록기간을 형성하도록 상기 게이트배선에 주사신호를 공급하는 스텝과,

상기 기록기간에 있어서 상기 소스배선에 상기 화소전위를 입력하는 스텝과,

상기 화소전위를 기록하지 않는 비기록기간을 갖도록 게이트배선에 주사신호를 공급하는 스텝과,

상기 비기록기간에 있어서 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 스텝을 갖는 것을 특징으로 하는 액정표시장치의 구동방법.

## 청구항 7.

제 6 항에 있어서,

상기 비기록기간에 있어서 상기 소스배선에 상기 공통전위와 같은 전위를 입력하는 것을 특징으로 하는 액정표시장치의 구동방법.

## 청구항 8.

삭제

## 청구항 9.

기판상에 형성된 다수의 게이트배선과,

상기 게이트배선과 절연막을 통해 교차하는 소스배선과,

상기 소스배선과 접속된 스위칭소자와,

상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동하는 구동전압을 기초로 화소전위가 입력되는 화소전극과,

상기 화소전극과 대향배치되어 공통전위가 입력되는 공통전극을 구비하고,

상기 화소전극의 화소전위와 상기 공통전극의 공통전위에 의해 생기는 전계를 기초로 상기 기판과 수평방향으로 액정을 구동하는 액정표시장치로서,

상기 액정표시장치의 1수평주기에 대응하는 기간에 있어서,

상기 스위칭소자가 ON에서 OFF로 바뀌는 타이밍을 포함하는 제1기간과,

상기 제1기간보다도 앞에 존재하는 제2기간을 갖고,

상기 제1기간에 있어서 상기 소스배선에 상기 화소전위를 입력하고, 상기 제2기간에 있어서 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 것을 특징으로 하는 액정표시장치.

## 청구항 10.

기판상에 형성된 다수의 게이트배선과,

상기 게이트배선과 절연막을 통해 교차하는 소스배선과,

상기 소스배선과 접속된 스위칭소자와,

상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동하는 구동전압을 기초로 화소전위가 입력되는 화소전극과,

상기 화소전극과 대향배치되어 공통전위가 입력되는 공통전극을 구비하고,

상기 화소전극의 화소전위와 상기 공통전극의 공통전위에 의해 생기는 전계를 기초로 상기 기판과 수평방향으로 액정을 구동하는 액정표시장치의 구동방법으로서,

상기 액정표시장치의 1수평주기에 대응하는 기간에 있어서,

상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 스텝과,

상기 소스배선에 상기 화소전위보다도 상기 공통전위에 가까운 전위를 입력한 후, 상기 스위칭소자가 ON에서 OFF로 바뀌는 타이밍까지, 화소전위를 공급하는 스텝을 구비하는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

## 발명의 상세한 설명

### 발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그 제조방법에 관한 것으로서, 더욱 상세하게는 횡전계 방식의 액정표시장치 및 그 제조방법에 관한 것이다.

종래의 액티브 매트릭스형의 액정표시장치에 있어서, 액정에 인가하는 전계방향을 기판에 대해 평행한 방향으로 하는 횡방향 전계방식(IPS:In Plane Switching)이, 주로 초광시야각을 얻는 방법으로서 이용되고 있다(일本国 특개평8-2547호 공보). 이 방식을 채용하면 시각방향을 변화시켰을 때의 콘트라스트의 변화, 계조 레벨의 반전이 거의 없어지는 것을 알 수 있다(M.Oh-e, 외, Asia Display'95, PP.577 -580). 도 11(a)은 종래의 일반적인 횡방향 전계방식의 액정표시장치의 화소부를 도시하는 평면도이다. 그리고 도 11(b)은 그 일부를 확대한 단면도이다. 도면에 있어서, 부호100은 TFT어레이 기판, 200은 칼라필터(CF)기판이다. 또한 부호 1은 절연성 기판상에 형성된 다수개의 주사신호선인 게이트배선, 2는 게이트 절연막, 3은 소스배선, 4는 소스배선(3)상에 설정된 절연막(5a,5b)은 게이트배선과 동 충에 배치된 공통전극이다. 6은 공통전극과 대향배치된 화소전극이다. 특히 이 예에서는, 공통전극(5)은, 공통전극(5a) 및 공통전극(5b)으로 분리되어 배치되어 있다. 그 때문에 소스배선에 전압이 인가된 상태에 있어서는, 그 전압에 의해 전계E가 발생하여 TFT어레이 기판(100)과 CF기판(200)사이에 배치된 액정의 배향상태를 바꾸어버린다. 이 때문에 도 11에 도시되는 구성에서는 결국 도면상 L1로 표시되는 폭이 넓어야 하므로 빛의 투과가 제한되어 개구율이 낮아진다는 문제점도 있었다.

이러한 문제점을 해결하기 위해서 도 12(a) 및 도 12(b)에 도시하는 구조가 제안되고 있다. 이 구조에서는 공통전극(5)이 소스배선(3)을 덮어 양자가 중첩되도록 배치되어 있다. 이와같은 구성에 의하면 소스배선(3)에서 발생하는 전계가 공통전극(5)에 의해 차단되므로 액정까지 미치지 않고 액정의 배향상태의 변화를 저감할 수 있다. 이 때문에 빛의 투과를 제한하는 폭L2을 좁게 할 수 있어 개구율을 높게 할 수 있다.

이와같은 횡방향 전계방식의 액정표시장치에서는, 도 13과 같이 공통전극(5)의 공통전위Vcom와 화소전극(6)의 전위Vs에 의해 기판과 수평방향으로 전계가 발생한다. 이 전계에 의해 기판과 수평방향으로 액정을 구동하여 원하는 화상을 표시하도록 한다.

보통 IPS방식의 액정표시장치에서는 액티브 매트릭스형의 액정표시장치가 채용된다. 액티브 매트릭스형 액정표시장치에서는 도 12와 같은 화소가 매트릭스형상으로 배치된다. 따라서 게이트배선(1) 및 소스배선(3)이 각각 다수 배치된다. 그리고 게이트배선(1)과 소스배선(3)과의 교차점 근방에는 스위칭소자인 TFT가 배치된다.

게이트배선에는 접속된 TFT의 ON/OFF가 변환하도록 주사신호가 공급된다. 한편, 소스배선에는 액정을 구동하기 위한 표시신호가 공급된다. 이 TFT가 ON이 되는 기간에 있어서, 소스배선(3)과 화소전극이 도통하고 화소전극에 표시신호가 기록된다. 화소전극과 대향배치된 공통전극에는 공통전위가 공급되어 있다. 이 표시신호를 기초로 화소전극과 공통전극과의 사이에서 생기는 구동전압에 의해 액정을 구동한다. 다수의 게이트배선중, TFT가 ON이 되는 게이트배선은 끝에서부터 순서대로 주사되어 간다. 그리고 TFT가 ON이 되는 게이트배선에 동기하여 다수의 소스배선(3)에 표시신호가 순차적으로 공급되어 간다. 각각의 화소에 대한 표시신호는 TFT가 ON이 되고 있는 기간에 기록된다.

이와 같이 모든 게이트배선에 접속된 TFT가 ON이 되는 주기는 수직주기라고 하며, 일반적으로 수직주기의 주파수는 60Hz가 된다. 즉, 1/60sec사이에 상단의 게이트배선으로부터 하단의 게이트배선이 순서대로 주사되어, 모든 화소전극에 대하여 표시신호의 기록이 행해진다. 따라서 1초사이에 60회 화면의 재기록이 행해진다. 또한 각각의 게이트배선의 TFT가 ON이 되는 주기는 수평주기라고 하며, 수평주기의 주파수는 (수직주기의 주파수) × (게이트배선의 개수)가 된다. 따라서 하나의 게이트배선(1)에 할당된 기록 시간은, 일반적으로,  $(1/60\text{sec}) \div (\text{게이트배선의 개수})$ 이 된다.

다음에 게이트배선에 입력되는 주사신호 및 소스배선(3)에 입력되는 표시신호에 대하여 도 14를 이용하여 설명한다. 도 14는 게이트배선에 입력되는 주사신호 및 소스배선에 입력되는 표시신호를 모식적으로 도시하는 타이밍 차트이다. 도 14에 있어서 G는 게이트배선에 입력되는 주사신호를 나타내고, S는 소스배선에 입력되는 표시신호를 나타내고 있다. 또한 Vcom은 공통전극에 공급되는 공통전위를 나타내고, Vs는 화소전극에 공급되는 화소전위를 나타내고 있다. 도 14에서는 하나의 게이트배선(1)에 대한 주사신호와 하나의 소스배선에 대한 표시신호에 착안해서 도시하고 있다.

도 14에 도시한 것과 같이 주사신호G에는 1수평주기(도 14에 있어서의 1H)에 대응하는 폭의 정(+)의 게이트펄스가 가해진다. 이에 따라 TFT가 ON상태가 된다. 이 TFT가 ON상태가 되고 있는 수평주기에 있어서, 표시신호S는 그 화소에 대응하는 화소전위Vs가 된다. 이 화소전위Vs가 화소전극(6)에 기록된다. 화소전극(6)과 공통전극(5) 사이의 전계에 의해 액정이 구동한다. 즉, 화소전위Vs와 공통전위Vcom사이의 전위차(Vs-Vcom)가 구동전압이 된다.

주사신호G는 다음의 수평주기에 있어서 이웃하는 게이트배선(1)에 접속된 TFT가 ON이 되므로, 게이트펄스가 가해지지 않는다. 즉, 주사신호G는 1수직주기에 있어서 하나의 게이트펄스가 가해지는 신호가 된다. 한편, 표시신호S는 다음의 수평주기에 있어서, 이웃하는 게이트배선에 대응하는 화소전극에 기록하기 위한 화소전위Vs가 된다. 따라서, 표시신호S에서는 연속하는 1수평주기에 대하여, 1열로 배치된 다수의 화소전극 각각의 화소전위Vs가 순서대로 배치된 신호가 된다.

1열로 배치된 다수의 화소전극 각각의 화소전위Vs가 순서대로 배치된 표시신호가 하나의 소스배선(3)에 공급된다. 따라서 소스배선(3)에는 TFT가 OFF되는 화소에 대해서도 동일 소스배선상의 다른 화소의 화소전위Vs가 공급된다. 이 밖에 화소의 화소전위Vs에 의해, 이하에 도시하는 문제점이 있었다.

도 12와 같이 소스배선(3)은 화소전극(6) 근방에 배치되어 있다. TFT가 OFF상태가 되는 화소에 있어서, 소스배선(3)과 화소전극(6)이 다른 전위가 되어버린다. 예를 들면 동일 소스배선상의 인접하는 화소에 있어서, 화이트표시와 블랙표시를 하도록 경우, 화소전극(6)에 블랙표시가 되는 전위가 인가되고, 소스배선(3)에 화이트표시가 되는 전위가 인가된다. 따라서, 화소전극(6)과 소스배선(3)사이에 화소전극(6)과 공통전극(5)의 사이와 다른 에러전계가 생겨버린다. 이와같은 다른 화소를 기록할 때에 있어서 생기는 화소전극(6)과 소스배선(3)사이의 에러전계에 의해 액정인가 전압에 영향을 미치므로 액정배향이 흐트러진다. 이에 따라 크로스토크 등, 표시품질의 열화를 야기한다는 문제가 있었다.

전술한 바와 같이 종래의 횡방향전계의 액정표시장치에서는, 다른 화소의 기록시에 있어서 생기는 화소전극(6)과 소스배선(3)사이의 에러전계에 의해, 액정의 배향이 흐트러지고, 표시불량이 발생한다는 문제점이 있었다. 이 문제점을 해결하기 위해서는 도 12에 있어서의 공통전극(5)의 폭을 넓게 해야하므로 개구율이 제한된다는 문제점이 있었다. 이와같은 개구율의 제한에 의해 개구율이 향상되지 않아 빛의 사용효율이 저하된다는 문제점이 있었다.

이와 같이 종래의 횡방향전계방식의 액정표시장치에서는, 다른 화소의 기록시에 있어서 화소전극(6)과 소스배선(3)사이의 에러전계에 의해 개구율이 제한된다는 문제점이 있었다.

### 발명이 이루고자 하는 기술적 과제

본 발명은 이러한 문제점을 해결하기 위한 것으로, 다른 화소의 기록시에 있어서 화소전극과 소스배선 사이의 에러전계를 저감할 수 있고, 높은 표시품질을 갖는 액정표시장치 및 그 구동방법을 제공하는 것을 목적으로 하는 것이다.

### 발명의 구성

본 발명의 제 1형태에 관한 액정표시장치는, 기판(예를 들면 본 발명의 실시예에 관한 TFT어레이 기판(100))상에 형성된 다수의 게이트배선(예를 들면 본 발명의 실시예에 관한 게이트배선(1))과, 상기 게이트배선과 절연막을 통해 교차하는 소스배선(예를 들면 본 발명의 실시예에 관한 소스배선(3))과, 상기 소스배선과 접속된 스위칭소자(예를 들면 본 발명의 실시예에 관한 TFT100)와, 상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동하는 구동전압을 기초로 화소전위(예를 들면, 본 발명의 실시예에 관한 Vs)가 입력되는 화소전극(예를 들면 본 발명의 실시예에 관한 화소전극(6))과, 상기 화소전극과 대향배치되어 공통전위(예를 들면 본 발명의 실시예에 관한 공통전위Vcom)가 입력되는 공통전극(예를 들면 본 발명의 실시예에 관한 공통전극(5))을 구비한 액정표시장치로서, 상기 액정표시장치의 1수평주기에 있어서, 상기 화소전극에 화소전위를 기록하는 기록기간(예를 들면 본 발명의 실시예에 관한 기록기간A)과 상기 화소전위를 기록하지 않는 비기록기간(예를 들면 본 발명의 실시예에 관한 비기록기간B)을 갖도록 상기 게이트배선에 주사신호를 입력하고, 상기 기록기간에 있어서 상기 소스배선에 상기 화소전위를 입력하며, 상기 비기록기간에 있어서 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 것이다. 이에 따라 화소전극(6)과 소스배선(3)사이의 에러전계를 저감할 수 있어 표시품질을 향상할 수 있다.

본 발명의 제 2형태에 관한 액정표시장치는, 전술의 표시장치로서, 상기 비기록기간에 있어서, 상기 소스배선에 상기 공통전위와 대략 같은 전위가 입력되는 것이다. 이에 따라 화소전극(6)과 소스배선(3)사이의 에러전계를 저감할 수 있어 표시품질을 향상할 수 있다.

본 발명의 제 3형태에 관한 액정표시장치는, 전술의 표시장치로서, 인접하는 상기 소스배선에 인가되는 상기 화소전위의 극성이 다르도록 반전구동되고, 상기 비기록기간에 있어서, 상기 소스배선을 다른 소스배선과 전기적으로 접속하는 함으로써 상기 공통전위에 가까운 전위를 입력하는 것이다. 이에 따라 간단한 구성으로 화소전극(6)과 소스배선(3)사이의 에러전계를 감소할 수 있어 표시품질을 향상할 수 있다.

본 발명의 제 4형태에 관한 액정표시장치는, 전술의 표시장치로서, 소정의 계조전압을 기초로 상기 화소전위를 상기 소스 배선에 입력하는 구동회로와, 공급된 참조전압을 기초로 상기 계조전압을 상기 구동회로에 공급하는 전압공급회로를 또한 구비하고, 상기 참조전압을 변화시킴으로써 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 것이다. 이에 따라 간단한 구성으로 화소전극(6)과 소스배선(3)사이의 에러전계를 저감할 수 있어 표시품질을 향상할 수 있다.

본 발명의 제 5형태에 관한 액정표시장치는, 전술의 표시장치로서, 상기 화소전극의 화소전위와 상기 공통전극의 공통전 위에 의해 생기는 전계를 기초로 상기 기판과 수평방향으로 액정을 구동하는 것이다. 이에 따라 화소전극(6)과 소스배선 (3)사이의 에러전계를 저감할 수 있어 개구율을 향상시킬 수 있다.

본 발명의 제 6형태에 관한 액정표시장치의 구동방법은, 기판상에 형성된 다수의 게이트배선과, 상기 게이트배선과 절연 막을 통해 교차하는 소스배선과, 상기 소스배선과 접속된 스위칭소자와, 상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동하는 구동전압을 기초로 화소전위가 입력되는 화소전극으로, 상기 소스배선과 거의 평행하게 형성된 부분 을 갖는 화소전극과, 상기 화소전극과 대향배치되고 공통전위가 입력되는 공통전극을 구비하고, 상기 화소전극과 상기 공 통전극 사이의 전계에 의해 상기 기판과 평행방향으로 액정을 구동하는 횡방향 전계방식의 액정표시장치의 구동방법으로서, 1수평주기에 있어서, 상기 화소전극에 화소전위를 기록하는 기록기간을 형성하도록 상기 게이트배선에 주사신호를 공 급하는 스텝과, 상기 기록기간에 있어서 상기 소스배선에 상기 화소전위를 입력하는 스텝과, 상기 화소전위를 기록하지 않는 비기록기간을 갖도록 게이트배선에 주사신호를 공급하는 스텝과, 상기 비기록기간에 있어서 상기 소스배선에 화소전위 보다도 상기 공통전위에 가까운 전위를 입력하는 스텝을 갖는 것이다. 이로써 화소전극(6)과 소스배선(3)의 사이의 에러전 계를 저감할 수 있어 표시품질을 향상할 수 있다.

본 발명의 제7형태에 관한 액정표시장치의 구동방법은, 전술의 액정표시장치의 구동방법에 있어서, 상기 비기록기간에 있 어서 상기 소스배선에 상기 공통전위와 대략 같은 전위를 출력하는 것이다. 이에 따라 화소전극(6)과 소스배선(3)사이의 에러전계를 저감할 수 있어 표시품질을 향상할 수 있다.

본 발명의 제8형태에 관한 액정표시장치의 구동방법은, 전술의 액정표시장치의 구동방법에 있어서, 상기 액정표시장치가 상기 화소전극의 화소전위와 상기 공통전극의 공통전위에 의해 생기는 전계를 기초로 상기 기판과 수평방향으로 액정을 구동하는 횡방향 전계방식의 액정표시장치인 것을 특징으로 하는 것이다. 이에 따라 화소전극(6)과 소스배선(3) 사이의 에러전계를 저감 할 수 있어 개구율을 향상시킬 수 있다.

본 발명의 제9형태에 관한 액정표시장치는 기판상에 형성된 다수의 게이트배선과, 상기 게이트배선과 절연막을 통해 교차 하는 소스배선과, 상기 소스배선과 접속된 스위칭소자와, 상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동 하는 구동전압을 기초로 화소전위가 입력되는 화소전극과, 상기 화소전극과 대향배치되어 공통전위가 입력되는 공통전극 을 구비한 액정표시장치로서, 상기 액정표시장치의 1수평주기에 대응하는 기간에 있어서, 상기 스위칭소자가 ON에서 OFF로 바뀌는 타이밍을 포함하는 제1기간과, 상기 제1기간보다도 앞에 존재하는 제2기간을 가지고, 상기 제1기간에 있어서, 상기 소스배선에 상기 화소전위를 입력하고, 상기 제2기간에 있어서 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 것이다. 이에 따라 화소전극(6)과 소스배선(3) 사이의 에러전계를 저감 할 수 있어 개구율을 향상시킬 수 있다.

본 발명의 제9형태에 관한 액정표시장치는 기판상에 형성된 다수의 게이트배선과, 상기 게이트배선과 절연막을 통해 교차 하는 소스배선과, 상기 소스배선과 접속된 스위칭소자와, 상기 스위칭소자를 통해 상기 소스배선과 접속되어 액정을 구동 하는 구동전압을 기초로 화소전위가 입력되는 화소전극과, 상기 화소전극과 대향배치되어 공통전위가 입력되는 공통전극 을 구비한 액정표시장치의 구동방법으로서, 상기 액정표시장치의 1수평주기에 대응하는 기간에 있어서, 상기 소스배선에 화소전위보다도 상기 공통전위에 가까운 전위를 입력하는 스텝과, 상기 소스배선에 상기 화소전위보다도 상기 공통전위에 가까운 전위를 입력한 후, 상기 스위칭소자가 ON에서 OFF로 바뀌는 타이밍까지, 화소전위를 공급하는 스텝을 구비하는 것이다. 이에 따라 화소전극(6)과 소스배선(3)사이의 에러전계를 저감 할 수 있어 개구율을 향상시킬 수 있다.

#### (실시예)

이하에 본 발명을 적용할 수 있는 실시예가 설명된다. 이하의 설명은 본 발명의 실시예를 설명하는 것으로, 본 발명은 이하의 실시예에 한정되는 것이 아니다. 설명을 명확하게 하기 위해 이하의 기재는, 적절히, 생략 및 간략화되고 있다. 당업자라면 이하의 실시예의 각 요소를, 본 발명의 범위에 있어서 용이하게 변경, 추가, 변환할 수 있을 것이다. 또한 각 도면에 있어서 동일한 부호를 붙인 것은 같은 요소를 나타내고 있어 적절히, 설명이 생략된다.

## 실시예1

일반적으로 액티브 매트릭스형의 액정표시장치는, 일정한 거리를 두고 한쌍의 칼라필터(CF)기판과 TFT어레이 기판이 대향배치되어 있다. 그리고, 이들의 기판사이에 액정층이 끼워지고 있다. 그리고, TFT어레이 기판상에, 게이트 절연막을 통해 서로 교차하는 게이트배선 및 소스배선이 형성되어 있다. 또한, 게이트배선 및 소스배선과 접속된 박막트랜지스터 등의 스위칭소자가 형성되어 있다. 또한 스위칭소자에는, 소스배선과 평행하게 설정된 다수개의 전극으로 이루어지는 빗형상의 화소전극이 접속되어 있다. 또한, 화소전극의 다수개의 전극과 평행하게, 교대로 배치된 다수개의 전극으로 이루어지는 빗형상의 공통전극이 형성되어 있다. 이 화소전극 및 공통전극간에 전압을 인가함으로써 기판면에 거의 평행한 전계를 액정층에 인가하고 있다. 투과형의 액정표시장치에서는 배면측에 백라이트로서 면형상 광원장치가 부착되고 있다. 백라이트로부터의 빛을 액정층에 의해 선택적으로 투과 시킴으로써 원하는 화상을 표시하도록 한다.

본 발명에 관한 액정표시장치의 구성에 대해 도 1을 이용하여 설명한다. 도 1은 액정표시장치의 액정표시 패널에 있어서의 TFT어레이 기판을 도시하는 평면도이다. TFT어레이 기판은 액티브 매트릭스형의 액정표시장치에 이용되는 것이다. 부호1은 게이트배선, 3은 소스배선, 11은 표시영역, 12는 액자영역, 30은 제어부, 31은 게이트 드라이버IC, 32는 소스 드라이버IC, 100은 TFT어레이 기판이다.

표시영역(11)에는 다수의 게이트배선(1)과 다수의 소스배선(3)이 서로 교차하도록 형성되어 있다. 게이트배선(1) 및 소스배선(3)은 각각, 비표시영역인 액자영역까지 연재되어 있다. 표시영역(11) 주변의 액자영역(12)에는, 게이트 드라이버IC(31) 및 소스 드라이버IC(32)가 예를 들면ACF를 통해 접속되어 있다. TFT어레이 기판상에는, 게이트배선(1)과 수직인 변단부에 게이트 드라이버IC(31)가 다수배치되고, 소스배선(3)과 수직인 변단부에는 소스 드라이버IC(32)가 다수배치된다. 즉, 게이트 드라이버IC(31) 및 소스 드라이버IC(32)는 TFT어레이 기판(100)의 서로 인접하는 변 단부에 각각 배치된다. 다수의 게이트 드라이버IC(31)는 기판의 한 변을 따라 TFT어레이 기판(100)의 단부에 배치된다. 다수의 소스 드라이버IC(32)는 다수의 게이트 드라이버IC(31)가 배치된 변과 옆 변을 따라, TFT어레이 기판(100)의 단부에 배치된다.

게이트 드라이버IC(31)가 설치된 변과 소스 드라이버IC(32)가 설치된 변이 교차하는 각 부의 근방에는 각 드라이버IC에 전원 및 신호를 공급하는 제어부(30)가 형성되어 있다. 이 제어부(30)는 FPC등의 배선을 통해 TFT어레이 기판(100)에 재치된 각 드라이버IC와 접속된다. 제어부(30)는 예를 들면 퍼스널컴퓨터 등의 외부입력장치로부터의 정보를 기초로 각 드라이버IC에 디지털화된 표시데이터(예를들면, 빨강, 초록, 파랑에 대응하는 RGB의 각 신호) 및 각 종의 제어신호를 출력한다. 제어부(30)로부터의 전원에 의해 각 드라이버IC가 구동하고, 제어부(30)로부터의 제어신호 및 표시데이터를 기초로 주사신호 또는 표시신호를 각각 게이트배선(1) 또는 소스배선(3)에 출력한다. 게이트 드라이버IC(31)로의 주 제어신호는, 수직동기신호나 게이트 드라이버용 클록 신호등이 있다. 한편, 소스 드라이버IC(32)로의 주 제어신호는, 수평동기신호, 스타트펄스신호 및 소스 드라이버용 클록 신호등이다. 또한, 제어부(30)는 참조전압에 의해 생성된 계조전압을 소스 드라이버IC(32)에 출력한다. 소스 드라이버IC(32)는 입력된 표시데이터를 시분할로 내부에 래치하고, 그 후에 제어부(30)로부터 입력되는 수평동기신호에 동기하여 DA(디지털/아날로그)변환을 행한다. 이로써 얻어진 표시용 아날로그 전압을 기초로 소스 드라이버IC(32)의 출력단자로부터 소스배선(3)에 표시신호가 출력된다.

게이트배선(1)과 소스배선(3)의 교차점 근방에는 스위칭소자인 TFT(도시하지 않음)가 형성되어 있다. 게이트배선(1)에는 접속된 TFT의 ON/OFF가 바꿔도록 주사신호가 공급된다. 한편, 소스배선(3)에는 액정을 구동하기 위한 표시신호가 공급된다. TFT가 ON이 되는 기간에 있어서, 소스배선(3)과 각각의 화소에 형성된 화소전극이 도통되어, 화소전극에 표시신호가 기록된다. TFT가 ON하고 있는 상태에서는 화소전극에는 표시신호를 기초로 화소전위Vs가 입력된다. 한편, 화소전극과 대향배치된 공통전극에는 항상 공통전위Vcom가 공급되고 있다. 이, 표시신호를 기초로 화소전극과 공통전극 사이에서 생기는 구동전압에 의해 액정을 구동한다. 구동전압은 화소전위Vs와 공통전위Vcom와의 차이에 의해 생기고, 구체적으로는 Vs-Vcom이 된다.

다수의 게이트배선(1) 중, TFT가 ON이 되는 게이트배선은 상단에서 순서대로 주사되어 간다. 그리고 TFT가 ON이 되는 게이트배선(1)에 동기하여 각각의 소스배선(3)에 표시신호가 순차로 공급된다. 즉 각각의 화소에 대한 표시신호는 TFT가 ON이 되는 기간에 기록된다. TFT가 ON상태가 되는 게이트배선(1)에 대하여 화소전압Vs를 기록하도록 소스배선(3)에 표시신호가 공급된다. 이들의 주사신호와 표시신호는 게이트 드라이버IC 또는 소스 드라이버IC(32)에 의해 각각 공급된다.

이와 같이 모든 게이트배선에 접속된 TFT가 ON이 되는 주기는 수직주기(또는 수직주사 주기)라고 칭한다. 일반적으로 수직주사의 주파수는 60Hz가 된다. 즉, 1/60sec 사이에 상단의 게이트배선으로부터 하단의 게이트배선이 순서대로 주사되고, 모든 화소전극에 대하여 표시신호의 기록이 행해진다. 이 경우 1초간에 60회 화면의 재기록이 행해진다. 또한, 각각의

게이트배선(1)의 TFT가 ON이 되는 주기는 수평주기 (혹은 수평주사 주기)라고 칭한다. 수평주사의 주파수는 (수직주기의 주파수)  $\times$ (게이트배선의 개수)가 된다. 따라서, 하나의 게이트배선(1)에 할당된 기록 시간 즉 수평주기는, 일반적으로,  $1/60\text{sec} \div$ (게이트배선의 개수)가 된다. 이 하나의 게이트배선(1)에 할당된 시간내에 그 게이트배선에 대응하는 화소전극에 화소전위VS가 기록된다. 이 주사를 상단부터 순서대로 주사하여 화면의 재기록을 행한다. 그리고 하단까지 기록이 종료되면 재차 상단부터 기록을 반복하여 행한다.

이 TFT가 형성되어 있는 화소의 구성에 대하여 도 2를 이용하여 설명한다. 도 2은 IPS방식의 액정표시장치에 있어서의 화소의構成을 도시하는 평면도이다.

도 2에 있어서, 부호3은 소스배선으로, 1화소의 단부에 있어서, 후술하는 공통전극(5)과 화소전극(6)사이에 생기는 전계방향과 거의 수직방향으로 연재하고 있다. 이 소스배선(3)의 막두께는, 예를 들면 200nm~500nm이다. 부호5는 후술의 화소전극(6)의 다수개의 전극과 평행하게, 교대로 배치된 다수개의 전극으로 이루어지는 빗형상의 공통전극으로, 대향전극이라고도 불린다. 이 공통전극(5)의 막두께는, 예를 들면 100nm이다. 부호6은 박막트랜지스터에 접속되고 소스배선(3)과 평행하게 설정된 다수개의 전극으로 구성된 빗형상의 화소전극으로, 크롬(Cr)등의 금속이나 ITO(Indium Tin Oxide)등의 투명성 도전막에 의해 형성되어 있다. 부호7은 크롬(Cr)등의 금속으로 이루어지는 공통용량배선으로, 스루홀을 거쳐서 공통전극(5)과 접속되어 있다. 이 예에서는, 소스배선(3), 공통전극(5), 화소전극(6)은, 중앙부에 있어서 1회 굴곡하고 있다. 그리고, 이 굴곡점은 공통용량배선(7)에 설치된다. 이와같이 굴곡한 전극구성에 의해 2방향 액정의 구동방향을 얻을 수 있으며 횡전계 방식의 액정 패널에서 특정방향에 일어나는 시각특성의 악화를 개선할 수 있다.

도 2에 도시한 것과 같이 전계가 생기는 방향인 횡방향에 인접하는 화소간에 배치된 소스배선(3)과 공통전극(5)은 서로 오버랩하고 있다. 환언하면, 소스배선(3)상에 절연막(4) 및 유기평탄화막(9)을 거쳐서 공통전극(5)이 소스배선(3)을 감싸도록 해서 중첩되어 설치된다. 게이트배선(1)과 소스배선(3)과의 교차점 근방에는 TFT10가 형성된다. 이 TFT10의 ON/OFF는 게이트배선(1)에 입력된 주사신호의 게이트펄스에 의해 행해진다. TFT10가 ON한 상태에서, 소스배선(3)과 화소전극(6)이 도통되어 화소전위가 기록된다.

도 2에 도시한 것과 같은 화소가 형성된 액정표시장치의 제조공정에 대해 도 3을 이용하여 설명한다. 도 3은 TFT어레이 기판의 제조공정을 도시하는 공정단면도이다. 우선 도 3(a)에 도시한 것과 같이 절연성 기판상에 Cr, Al, Ti, Ta, Mo, W, Ni, Cu, Au, Ag등이나 그것들을 주성분으로 하는 합금, 또는 ITO등의 투광성을 갖는 도전막, 또는 그것들의 다층막 등을 스퍼터링법이나 증착법등에 의해 성막하고, 사진제판·가공에 의해 게이트배선(1), 게이트 전극, 공통용량배선을 형성한다. 다음에 도 3(b)과 같이 질화실리콘 등으로 이루어지는 콘택막(2)을 형성하고, 또한 비결정 Si, 다결정 poly-Si등으로 이루어지는 반도체막(93), n형의 TFT의 경우는 P등의 불순물을 고농도로 도핑한 n+ 비정질Si, n+ 다결정poly-Si등으로 이루어지는 콘택막을, 연속적으로 예를 들면 플라즈마CVD, 상압CVD, 감압CVD법으로 성막한다. 이어서 콘택막 및 반도체막(93)을 섬형상으로 가공한다.

다음에 도 3(c)에 도시한 것과 같이 Cr, Al, Ti, Ta, Mo, W, Ni, Cu, Au, Ag등이나 그것들을 주성분으로 하는 합금, 또는 ITO등의 투광성을 갖는 도전막, 또는 그것들의 다층막 등을 스퍼터링법이나 증착법으로 성막후, 사진제판과 미세가공기술에 의해 소스배선(3), 소스 전극, 드레인 전극, 저장용량전극등을 형성한다. 또한, 소스 전극 및 드레인 전극 혹은 그것들을 형성한 포토레지스트를 마스크로 하여 콘택막을 에칭하고, 채널영역으로부터 제거한다.

이어서 질화실리콘이나 산화실리콘 등의 무기재료 또는 유기막으로 이루어지는 절연막(4)을 성막한다. 그 후 사진제판과 그것에 이어지는 에칭에 의해 콘택홀을 형성한다. 콘택홀을 설치함으로써 소스배선(3) 또는 게이트배선(1)이 노출된다. 절연막(4)은 무기막 및 유기막의 적층막이라도 좋다. 이에 따라 도 3(d)에 도시하는 구성이 되는 절연막(4) 상에서 도 3(e)과 같이 Cr, Al, Ti, Ta, Mo, W, Ni, Cu, Au, Ag등이나 그것들을 주성분으로 하는 합금, 또는 ITO등의 투광성을 갖는 도전막, 또는 그것들의 다층막등을 성막후, 패터닝하는 것으로 화소전극, 공통전극(5)을 형성한다. 이에 따라 단선 수복영역에 있어서의 유기평탄화막(9)의 개구부 또는 박막화된 개소위에 공통전극을 형성 할 수 있다.

이상의 공정에 의해, 본 실시예에 있어서의 횡방향 전계방식의 액정표시장치를 구성하는 TFT어레이 기판(100)을 제작 할 수 있다. 또한, 이 TFT기판(100)과 대향배치된 CF기판 사이에 액정을 끼우고 밀봉재로 접합한다. 이때 러빙(rubbing), 빛배향등의 방법에 의해 액정분자를 소정 각도로 배향시킨다. 또한 액정을 배향시키는 방법은, 기존에 알려진 어떤 방법을 이용하여도 좋다. 또한 게이트배선, 소스배선, 공통용량배선에 각각 게이트 드라이버IC(31), 소스 드라이버IC(32), 공통용량배선용 전원을 접속함으로써 액정표시장치를 제작한다.

도 2에 도시하는 구성에서는 소스배선(3)과 화소전극(6)이 근접하여 형성되어 있다. 본 발명에서는 다른 화소에 있어서의 기록시에 근접하여 배치된 소스배선(3)과 화소전극과 사이의 에러전계를 저감하기 위해 다음과 같은 신호처리를 행하고 있다. 이 신호처리에 대해 도 4를 이용하여 설명한다. 도 4는 주사신호 및 표시신호를 나타내는 타이밍 차트이다.

도 4에 있어서 G는 게이트배선에 입력되는 주사신호를 나타내고, S는 소스배선에 입력되는 표시신호를 나타내고 있다. 또한 Vcom은 공통전극에 공급되는 공통전위를 나타내고, Vs는 화소전극에 기록되는 화소전위를 나타내고 있다. 도 4에서는 하나의 게이트배선(1)에 대한 주사신호와 하나의 소스배선에 대한 표시신호에 착안하여 도시하고 있다.

도 4에 도시한 것과 같이 선택된 게이트배선(1)에 대해 정(+)의 게이트펄스가 가해진다. 이에 따라 TFT가 ON상태가 되고, 화소전극(6)에 대하여 화소전위Vs의 기록이 행해된다. 즉, TFT가 ON상태가 되는 기간에 있어서, 표시신호가 그 화소에 대한 화소전위Vs가 되어 화소전극에 대한 기록이 행해진다. 그리고, 화소전극(6)과 공통전극(5)사이의 전계에 의해 액정이 구동한다. 즉, 화소전위Vs와 공통전위Vcom 사이의 전위차(Vs-Vcom)가 구동전압이 되고, 이 구동전압을 기초로 액정이 기판과 수평방향으로 구동한다. 또한 다수의 게이트배선(1) 중, 상단으로부터 순서대로 이 게이트펄스가 1수평주기(도 4에 있어서의 1H)씩 벗어나서 입력된다. 그리고, 게이트펄스가 입력된 게이트배선에 대응한 화소의 화소전극(6)에, 순차적으로 화소전위Vs의 기록이 행해진다.

본 발명에 있어서, TFT가 ON상태가 되는 게이트펄스의 폭을 1수평주기의 대략 절반 정도의 펄스폭으로 하고 있다. 1수평주기의 앞 절반부분에서 TFT10가 ON상태가 되고, 뒤 절반부분에서 TFT10가 OFF상태가 되도록 변환된다. 소스배선(3)에 입력되는 표시신호는 이 앞 절반부분에 대응하는 기간에 있어서 화소전위Vs가 되고, 뒤 절반부분에 대응하는 기간에 있어서 공통전위Vcom 또는 화소전위Vs보다 공통전위Vcom에 가까운 전위가 된다. 주사신호가 상승하는 타이밍에서 TFT가 ON에서 OFF로 바뀌기 때문에, 이 타이밍에 있어서의 표시신호의 전위가 화소전극에 기록된 상태로 유지된다. 실제 구동에서는 도 4와 같이 주사신호와 표시신호 사이에서 상승타이밍 및 하강타이밍에 차이를 두고, 주사신호의 상승타이밍을 빠르게 해도 좋다.

도 4와 같이 TFT가 ON이 되는 기간에 대응하여 소스배선(3)에 화소전위Vs가 공급되는 기간을 기록기간A으로 한다. 그리고, TFT가 OFF가 되는 기간에 대응하여 소스배선에 공통전위Vcom 또는 공통전위에 가까운 전위가 공급되는 기간을 비기록기간B으로 한다. 표시신호S는 기록기간A에서 화소전위Vs가 되고, 비기록기간B에서 공통전위Vcom 또는 공통전위Vcom에 가까운 전위가 된다. 1수평주기에 있어서 TFT10이 ON이 되는 기간이 앞 절반부분이 되고, TFT가 OFF가 되는 기간이 뒤 절반부분이 되므로 기록기간A이 앞 절반부분이 되고, 비기록기간B이 뒤 절반부분이 된다. 또한 도 4에서는 비기록기간B에 있어서의 전위를 공통전위Vcom로서 도시하고 있다.

다음의 수평주기에서도 마찬가지로 앞 절반부분이 기록기간A이 되고, 뒤 절반부분이 비기록기간B이 된다. 또한 본 실시예에서는 수직라인 단위로 극성을 바꾸는 반전구동을 행하고 있다. 즉, 인접하는 소스배선(3)에 인가되는 화소전위Vs의 극성이 다르도록 표시신호S가 반전되고 있기 때문에, 화소전위Vs가 정(+)의 극성에서 공통전위Vcom보다도 높은 레벨이었던 수평주기의 다음 수평주기에 있어서의 화소전위Vs는 부의 극성이 되어 공통전위Vcom보다도 낮은 레벨이 된다. 또한 다음 수평주기에 있어서의 화소전위Vs는 정(+)의 극성이 되어 공통전위Vs보다도 높은 레벨이 된다. 이것이 반복되어 표시신호S가 입력된다. 또 이웃하는 게이트배선(1)에서는 이 수평주기(화소전위Vs가 공통전위Vcom보다도 낮은 레벨이 되는 수평주기)에 있어서 게이트펄스가 가해지고, 반전된 화소전위Vs가 화소전극(6)에 기록된다. 이렇게 하여, 1수평주기의 앞 절반부분에 대응하는 기록기간A의 전위를 기초로 화소전위Vs가 각각의 화소전극(6)에 순서대로 기록되어 간다.

도 13에 도시하는 구성에서 공통전극(5)과 화소전극(6)의 사이의 전압은 Vcom-Vs가 된다. 다른 게이트배선(1)에 대응하는 화소의 기록시에 있어서, 기록기간A에서는 소스배선(3)의 전위는 이웃하는 화소의 화소전위가 된다. 따라서, 소스배선(3)과 화소전극(6)의 전압은 인접하는 화소의 화소전위와 공통전위의 차이가 되어 에러전계가 발생한다. 특히, 반전구동했을 경우, 기록화소에 인접하는 화소의 화소전위와 공통전위와의 전위차가 커진다. 그러나 본 발명에서는 비기록기간B에 있어서, 소스배선(3)의 전위가 공통전극(5)과 같은 공통전위Vcom로 하고 있다. 이에 따라 다른 게이트배선(1)에 대응하는 화소의 기록시에 있어서, 화소전극(6)과 공통전극(5) 사이의 전압과 화소전극(6)과 소스배선(3)사이의 전압이 같아진다. 구체적으로는, 화소전극(6)과 공통전극(5) 사이의 전압 및 화소전극(6)과 소스배선(3)사이의 전압은 모두 Vcom-Vs가 되어 같아진다. 따라서 이들 사이에 생기는 전계는 대략 같은 방향이 되어 에러전계를 실효적으로 저감할 수 있다. 이렇게 하여, 에러전계에 의해 액정의 배향이 흐트러지는 것을 막을 수 있어 표시불량의 발생을 저감할 수 있다. 이에 따라 도 12에 도시하는 공통전극의 폭L2을 좁게 할 수 있기 때문에 개구율을 향상시킬 수 있어, 빛의 사용효율이 높은 액정표시장치를 제공 할 수 있다.

이와같은 신호처리는 게이트 드라이버IC(31) 및 소스 드라이버IC(32)에 의해 행할 수 있다. 이와같은 신호처리를 행하기 위한 소스 드라이버IC(32)의 구성에 대해 도 5 및 도 6을 이용하여 설명한다. 도 5는 소스 드라이버IC(32)의 구성을 모식적으로 도시하는 회로도이다. 도 6은 주사신호 및 표시신호등을 나타내는 타이밍 차트이다. 도 5 및 도 6에서는 하나의 게이트배선 및 인접하는 2개의 소스배선(3)에 대해 도시하고 있다. 2개의 소스배선(3)중, 한쪽의 소스배선(3)을 소스배선(3a)으로 하고, 다른쪽을 소스배선(3b)으로 한다. 본 실시예에서는 인접하는 소스배선(3)을 단락시킴으로써, 비기록기간B에 있어서의 화소전위Vs보다 공통전위Vcom에 가까운 전위를 생성하고 있다.

소스 드라이버IC(32)에는 제어부(30)로부터의 디지털 표시데이터가 데이터선(35)을 통해 입력되어 있다. 또한 소스 드라이버IC(32)에는 참조전압에 의해 생성된 계조전압이 제어부(30)로부터 공급되어 있다. 계조전압은 소스 드라이버IC(32)에 배치된 DA컨버터(도시하지 않음)에 입력된다. 소스 드라이버IC(32)는 입력된 표시데이터를 시분할로 내부에 래치하고, 그 후 제어부(30)로부터 입력되는 수평동기신호에 동기하여 DA(디지털/아날로그)변환을 행한다. 즉, DA컨버터는 계조전압을 기초로 표시데이터에 대응하는 아날로그 전압을 출력한다. 이 아날로그 전압이 연산증폭기(36)에 의해 증폭되어 표시신호S가 되고, 소스 드라이버IC(32)의 출력단자에서 소스배선(3)에 출력된다.

이와 같이 소스 드라이버IC(32)에 의해 생성된 표시신호S는 게이트 드라이버IC에 의해 생성된 주사신호G와 동기하여 출력된다. 인접하는 2개의 소스배선(3a)(3b)에 대해 반전구동을 행하고 있기 때문에, 인접하는 소스배선에는 공통전위Vcom에 대하여 정부(正負) 각각 극성의 화소전위Vs가 공급된다. 여기서, 소스배선(3a)에 공급되는 화소전위를 Vsa로 하고, 소스배선(3b)에 공급되는 화소전위를 Vsb로 하면, 반전구동을 행하고 있기 때문에  $Vsa > Vcom$ 이 되고,  $Vsb < Vcom$ 이 된다.

도 5와 같이 소스 드라이버IC(32)에 있어서 소스배선(3a)에는 스위치S1가 접속되고, 소스배선(3b)에는 스위치S2가 접속되어 있다. 소스 드라이버IC(32)에는 또한 소스배선(3a)과 소스배선(3b) 사이에, 소스배선(3a)과 소스배선(3b)을 단락시키기 위한 스위치S3가 형성되어 있다.

게이트 드라이버IC(31)에 있어서 1수평주기의 절반정도 폭의 게이트펄스를 1수평주기로 생성하여 주사신호G로 하고 있다. 게이트펄스가 가해지고 있는 기간에서는 TFT10가 ON상태가 되므로 기록기간A이 된다. 기록기간A에 있어서는 TFT10가 ON이 되도록 주사신호에 게이트펄스가 가해진다. 그리고 기록기간A에서는 스위치S1 및 스위치S2가 ON이 되고, 스위치S3만 OFF가 된다. 이에 따라 각각의 소스배선(3)과 연산증폭기(36)가 도통한다. 소스배선(3a)에는 화소전위Vsa가 입력되고, 소스배선(3b)에는 화소전위Vsb가 공급된다. 기록기간A에서는, 화소전극(6)이 화소전위Vs가 되도록 소스배선(3)으로부터 전하가 충전되어 간다. 그리고 게이트펄스가 하강하기 전에 충전이 종료하고, 화소전극(6)이 화소전위Vs가 된다. 화소전극(6)은 TFT10가 OFF가 되는 타이밍의 전위 즉 화소전위Vs로 유지된다.

한편 비기록기간B에 있어서는, TFT10가 OFF가 되도록 주사신호G에 게이트펄스가 가해지지 않는다. 비기록기간B에서는 스위치S1 및 스위치S2가 OFF가 되고, 스위치S3만 ON이 된다. 이에 따라 소스배선(3a)과 소스배선(3b)이 전기적으로 접속되어 단락한다. 화소전극(6)에 충전되었던 전하가 방전되고 소스배선(3a)과 소스배선(3b)의 전위는 등전위가 된다. 소스배선(3a)(3b)의 전위는  $Vsa + Vsb$ 의 평균치가 되고, 구체적으로는  $(Vsa + Vsb)/2$ 이 된다. 여기서 반전구동을 행하고 있기 때문에 Vsa와 Vsb는 공통전위Vcom에 대하여 부호가 반대이다. 따라서, 소스배선모두 공통전위Vcom에 가까워진다. 예를들면 공통전위Vcom에 대해 Vsa가 정일 때 Vsb가 부이므로  $(Vsa + Vsb)/2$ 는 Vsa 및 Vsb보다도 Vcom에 가까워진다. 이로써 에러전계를 저감할 수 있다. 또한 공통전위Vcom에 대한 Vsa의 전위차와 공통전위Vcom에 대한 Vsb의 전위차가 같을 때 소스배선(3)의 전위는 공통전위Vcom과 같아진다. 비기록기간B에 있어서 소스배선(3)에 공통전위Vcom가 입력되므로 에러전계를 더욱 저감 할 수 있다.

도 6에는 도 5에 도시된 2개의 화소전극과 2개의 소스배선(3)에 공급된 전위가 나타나 있다. 소스배선(3a)에 대응하는 화소전극(6)에서는 기록기간A의 하강타이밍의 전위가 유지되므로 그 후의 전위는 화소전위Vsa가 된다. 소스배선(3a)은 기록기간A에 있어서 화소전극(6)과 같은 전위이지만, 비기록기간B에 있어서 공통전위Vcom 또는 공통전위에 가까운 전위가 공급된다. 마찬가지로 소스배선(3b)에 대응하는 화소전극(6)에서는 기록기간A의 하강타이밍의 전위가 유지되므로 그 후의 전위는 화소전위Vsb가 된다. 소스배선(3b)은 기록기간A에 있어서 화소전극(6)과 같은 전위이지만, 비기록기간B에서는 공통전위Vcom 또는 공통전위를 가까운 전위가 공급된다.

이에 따라 도 6에 도시된 TFT10가 ON이 되는 게이트배선(1)이외의 게이트배선에 대응하는 화소에 있어서, 소스배선(3)과 화소전극 사이의 에러전계를 감소할 수 있다. 소스 드라이버IC(32)에 있어서, 인접하는 소스배선간을 단락시키는 스위치S3를 설치함으로써, 간단한 구성으로 전술의 신호처리를 행할 수 있다. 이러한 신호처리에 의해, 에러전계에 의해 액정

배향이 흐트러져 표시불량이 발생하는 것을 방지할 수 있다. 따라서, 개구율의 제한이 완화되어 개구율을 향상시킬 수 있다. 고개구율로 표시품위가 높은 액정표시장치를 제공 할 수 있다. 또한 각각의 스위치 전환은 제어부(30)로부터의 제어신호에 의해 행할 수 있다.

또한 전술의 실시예에서는 인접하는 소스배선(3a)(3b)을 전기적으로 접속시켰지만, 인접하는 소스배선이외의 소스배선(3)을 전기적으로 접속시켜도 좋다. 반전구동되고 있으며, 반대인 극성을 갖는 소스배선(3) 끼리를 전기적으로 접속함으로써, 에러전계를 저감할 수 있다. 물론, 접속하는 배선 수는 2개로 한정되지 않고 3개 이상의 소스배선을 전기적으로 접속시켜도 좋다. 소스 드라이버IC(32)에 있어서, 인접하는 소스배선(3)을 단락시키는 쳐지쉐어기능을 이용하여 소스배선 전위를 리셋트 함으로써 간단한 구성으로 에러전계를 저감할 수 있다.

## 실시예2

본 실시예에서는 인접하는 소스배선 사이를 단락시키는 대신에 계조전압을 생성하기 위한 참조전압을 공통전위Vcom로 함으로써 에러전계를 줄이고 있다. 이 구성에 대해서 도 7 내지 도 9를 사용하여 설명한다. 도 7은 본 실시예에 관한 제어부(30)의 전압공급회로(37)의 구성을 도시하는 회로도이다. 도 8은 본 실시예에 있어서의 소스 드라이버IC(32)의 구성을 도시하는 회로도이다. 도 9는 주사신호 및 표시신호를 도시하는 타이밍 차트이다. 또한 본 실시예에 있어서, 실시예1과 동일한 구성에 대해서는 설명을 생략한다.

본 실시예의 제어부(30)에는 도 7에 도시한 것과 같이 계조전압을 생성하는 전압공급회로(37)가 형성되어 있다. 전압공급회로(37)에는 계조전압을 생성하기 위한 참조전압Vref이 공급되어 있다. 그리고 참조전압Vref과 그랜드와의 사이에는 다수의 저항이 설치된다. 이 다수의 저항사이로부터 추출된 아날로그 전압은, 참조전압Vref 및 각각의 저항의 비에 의해 결정된다. 예를 들면 참조전위Vref측으로부터 추출된 아날로그 전압은 그랜드측에서 추출된 아날로그 전압보다도 높아진다. 이 아날로그전압이 연산증폭기(38)에 의해 증폭되어 계조전압이 된다. 이 계조전압VGMA1~VGMA4이 소스 드라이버IC(32)의 DA컨버터에 입력된다. 또한 도 7에는 VGMA1~VGMA4까지의 4개의 계조전압이 나타나지만 이에 한정되는 것은 아니다. 계조전압의 수는 표시색에 따라 결정된다.

본 실시예에서는 전압공급회로(37)에 있어서, 참조전압측 및 그랜드측에 공통전위 Vcom와 바꾸기 위한 스위치S4 및 S5가 각각 형성되어 있다. 예를 들면 참조 전위측에서는 스위치S4가 a접점일 때, 참조전압Vref이 공급되고, 스위치S4가 b접점일 때, 공통전위Vcom가 공급된다. 그랜드측에서는 스위치S5가 a접점일 때 그랜드전위가 공급되고, 스위치S5가 b접점일 때 공통전위Vcom가 공급된다. 스위치S4 및 스위치S5가 a접점일 때, 계조전압VGMA1~VGMA4은 소정의 계조전압이 된다. 한편 스위치S4 및 스위치S5가 b접점으로 바뀌면, VGMA1~VGMA4은 모두 공통전위Vcom와 같아진다. 이와같이 계조전압을 생성하기 위한 참조전압Vref을 스위치S4, S5에 의해 공통전위Vcom로 바꿈으로써 용이하게 계조전압을 공통전위Vcom로 할 수 있다.

이 계조전압VGMA1~VGMA4은 도 8과 같이 소스 드라이버IC(32)의 DA컨버터(34)에 입력된다. 소스 드라이버IC(32)는 입력된 표시데이터를 시분할로 내부에 래치하고, 그 후에 제어부(30)로부터 입력되는 수평동기신호에 동기하여 DA(디지털/아날로그)변환을 행한다. DA컨버터(34)에서는, 계조전압VGMA1~VGMA4을 기초로 데이터선(35)에서 입력된 표시데이터에 대응하는 아날로그 전압을 생성한다. 이 아날로그 전압이 연산증폭기(36)에 의해 증폭되어 표시신호S가 되고, 소스 드라이버IC(32)의 출력단자로부터 소스배선(3)에 출력된다.

기록기간A에 있어서는 TFT10가 ON이 되도록 주사신호에 게이트펄스가 가해진다. 그리고 기록기간A에서는 스위치S1 및 스위치S2가 ON이 되고, 스위치S3만 OFF가 된다. 스위치S4 및 스위치S5는 a접점이 된다. 도 7에서 도시한 전압공급회로(37)에 참조전압Vref이 공급되므로 계조전압VGMA1~VGMA4은 소정의 계조전압이 된다. 이에 따라 소스배선(3a)에는 화소전위Vsa가 입력되고 소스배선(3b)에는 화소전위Vsb가 공급된다. 기록기간A에서는, 화소전극(6)이 화소전위Vs가 되도록 소스배선(3)으로부터 전하가 충전되어 간다. 그리고 게이트펄스가 하강하기 전에 충전이 종료하고, 화소전극(6)이 화소전위Vs가 된다. 화소전극(6)은 TFT10가 OFF가 되는 타이밍전위로 유지된다.

한편 비기록기간B에 있어서는, TFT10가 OFF가 되도록 주사신호에 게이트펄스가 가해지지 않는다. 비기록기간B에서도 스위치S1~스위치S3는 바뀌지 않고, 스위치S1 및 스위치S2가 ON, 스위치S3가 OFF 상태이다. 한편, 스위치S4 및 스위치S5는 b접점으로 바뀐다. 도 7에 도시한 전압공급회로(37)에 공통전위Vcom가 공급되므로 계조전압VGMA1~VGMA4은 모두 공통전위Vcom와 같아진다. DA컨버터(34)로부터 출력되는 아날로그 전압도 공통전위Vcom와 같아진다. 따라서, 비기록기간B에 있어서 소스배선(3)에 공통전위Vcom가 입력되므로 도 8에 도시한 게이트배선(1) 이외의 게이트배선(1)에 대응하는 화소에 있어서의 에러전계를 저감할 수 있다.

도 9에는 도 8에 도시된 2개의 화소전극과 2개의 소스배선(3)에 공급된 전위가 도시되고 있다. 소스배선(3a)에 대응하는 화소전극(6)에서는 기록기간A의 하강타이밍의 전위가 유지되므로, 그 후의 전위는 화소전위Vs가 된다. 소스배선(3a)은 기록기간A에 있어서 화소전극(6)과 같은 전위이지만, 비기록기간B에 있어서 공통전위Vcom가 공급된다. 마찬가지로 소스배선(3b)에 대응하는 화소전극(6)에서는 기록기간A이 하강하는 타이밍의 전위가 유지되므로, 그 후의 전위는 화소전위Vs가 된다. 소스배선(3b)은 기록기간A에 있어서 화소전극(6)과 같은 전극이지만 비기록기간B에 있어서 공통전위Vcom가 공급된다.

본 실시예에서는 인접하는 화소전극(6)의 화소전위Vs, Vs에 의하지 않고, 비기록기간B에 있어서 소스배선(3)을 공통전위Vcom로 할 수 있다. 즉, 화소전위Vs와 공통전위Vcom의 전위차 및 화소전위Vs와 화소전극Vcom과의 전위차가 크게 다른 경우라도 비기록기간B에 있어서 소스배선(3)을 공통전위 Vcom로 할 수 있으므로 더욱 에러전계를 저감할 수 있다. 이에 따라 표시품위를 향상시킬 수 있고, 개구율을 향상시킬 수 있다. 물론 전압공급회로(37)에 있어서 변환전위는 공통전위Vcom에 가까운 전위이면 에러전계를 저감할 수 있다

제어부(30)의 전압공급회로(37)에 있어서, 참조전압Vref을 공통전위Vcom로 바꾸는 스위치S4 및 스위치S5을 설치함으로써, 간단한 구성으로 계조전압을 공통전위Vcom로 할 수 있다. 이러한 신호처리에 의해, 에러전계에 의해 액정의 배향이 흐트러지고, 표시불량이 발생하게 되는 것을 방지할 수 있다. 따라서, 개구율의 제한이 완화되어 개구율을 향상시킬 수 있다. 이와같이 계조전압을 생성하는 전압공급회로를 제어함으로써 간단한 구성으로 표시품위가 높은 고개구율의 액정표시장치를 제공 할 수 있다. 또한 전압공급회로(37)의 스위치S4 및 스위치S5는 참조전위Vref를 공통전위Vcom로 바꾸는 것에 한정되지 않고, 공통전위Vcom와 가까운 전위에 바꾸는 것이면 좋다. 이와같이 소스 드라이버IC(32)에 공급하는 계조전압을 제어함으로써 간단한 구성으로 소스배선전위를 리셋할 수 있다

비기록기간B에 있어서, 소스배선(3)에 공통전위Vcom 혹은 화소전위Vs보다도 공통전위Vcom에 가까운 전위를 공급하는 구성은 전술한 구성에 한정되지 않는다. 또한, 화소의 구성도 전술의 구성에 한정되는 것은 아니며 다른 화소의 기록시에 있어서 발생하는 화소전극(6)과 소스배선(3)사이의 에러전계가 발생하는 액정표시장치에 대해 이용 할 수 있다.

기록기간A과 비기록기간B은 대략 같은 기간으로 했지만, 어느 한쪽의 기간이 길어도 좋다. 또한, 앞 절반부분이 비기록기간B이 되고, 뒤 절반부분이 기록기간A이 되어도 좋다. 또한 1수평주기에 있어서 기록기간A 또는 비기록기간B의 2개 이상이라도 좋다.

### 실시예3

본 실시예에 관한 액정표시장치의 신호에 대해 도 10을 이용하여 설명한다. 도 10은 본 실시예에 관한 액정표시장치의 신호처리를 나타내는 타이밍 차트이다. 본 실시예에서는 전술의 실시예에 비해 주사신호G 및 표시신호S가 다른 것이다. 실시예1과 실시예2와 동일한 구성에 대해서는 설명을 생략한다.

본 실시예에서는 1수평주기의 정(+)의 게이트펄스가 게이트 신호G가 된다. 즉, 게이트배선(1)에는 1수평주기의 시간폭의 게이트펄스가 가해진다. 소스 신호S는 1수평주기에 대응하여 기간A과 기간B이 존재한다. 이 기간B은 기간A 뒤에 있고, 게이트펄스가 하강타이밍을 포함하고 있다. 즉, 기간B에 있어서, 게이트 신호G는 정(+)에서 0이 된다. 따라서, 기간B에 있어서 TFT가 ON에서 OFF로 바뀐다. 한편, 기간A은 TFT가 ON이 된 상태 그대로다. 본 실시예에서는 기간B이 기록기간이 되고, 기간A이 비기록기간이 되고 있다. 기간A과 기간B과의 합계시간은 1수평주기에 대응하는 시간으로 게이트펄스가 정(+)인 기간보다 약간 늦다. 기간A과 기간B은 대략 같은 시간이 되고 있다.

기간A에 있어서 소스신호S에는 공통전위Vcom 또는 화소전위Vs보다 공통전위Vcom에 가까운 전위가 공급된다. 공통전위Vcom 또는 화소전위Vs보다 공통전위Vcom에 가까운 전위의 공급방법은 실시예1 또는 실시예2과 같기 때문에 설명을 생략한다. TFT가 ON이 된 상태에서 기간A에서 기간B으로 이동한다. TFT가 ON에서 OFF로 바뀌는 타이밍을 갖는 기간B에서는 소스신호S에 그 화소에 대응하는 화소전위Vs가 공급된다. 소스배선(3)에 화소전위Vs가 공급되는 동안에 TFT가 ON에서 OFF로 바뀌므로 화소전극은 화소전위Vs로 유지된다. 즉 기록기간B에서는, 화소전극(6)이 화소전위Vs가 되도록 소스배선(3)으로부터 전하가 충전된다. 그리고, 게이트펄스가 하강하기 전에 충전이 종료하고 화소전극(6)이 화소전위Vs가 된다. 화소전극(6)은 TFT10가 OFF가 되는 타이밍의 전위로 유지된다. 이로써 화소전극(6)은 화소전위Vs에서 유지되어 정확한 표시를 행할 수 있다.

비기록기간인 기간A에 있어서 소스배선(3)에 공통전위Vcom가 입력되므로 에러전계를 저감할 수 있다. 또 본 실시예에 있어서 기간A에 TFT가 OFF에서 ON으로 바뀌는 타이밍이 포함되어 있어도 좋다. 또한 기간B의 폭은 화소전위의 충전이 종료하는 시간을 갖도록 결정된다.

### 발명의 효과

본 발명에 의하면 다른 화소의 기록시에 있어서 발생하는 에러전계를 감소 할 수 있다. 또한 높은 표시품질을 갖는 액정표시장치 및 그 구동방법을 제공 할 수 있다

### 도면의 간단한 설명

도 1은 본 발명에 관한 액정표시장치의 구성을 도시하는 평면도이다.

도 2는 본 발명에 관한 액정표시장치의 화소부의 평면도이다.

도 3은 본 발명에 관한 액정표시장치의 제조플로우를 도시하는 도면이다.

도 4는 본 발명에 관한 액정표시장치의 신호처리를 나타내는 타이밍 차트이다.

도 5는 본 발명의 실시예1에 관한 드라이버IC의 구성을 도시하는 회로도이다.

도 6은 본 발명의 실시예1에 관한 액정표시장치의 신호처리를 나타내는 타이밍 차트이다.

도 7은 본 발명의 실시예2에 관한 제어부의 구성을 도시하는 회로도이다.

도 8은 본 발명의 실시예2에 관한 드라이버IC의 구성을 도시하는 회로도이다.

도 9는 본 발명의 실시예2에 관한 액정표시장치의 신호처리를 나타내는 타이밍 차트이다.

도 10은 본 발명의 실시예3에 관한 액정표시장치의 신호처리를 나타내는 타이밍 차트이다.

도 11은 종래의 횡방향 전계방식의 액정표시장치에 있어서의 화소의 구성을 도시하는 도면이다.

도 12는 종래의 횡방향 전계방식의 액정표시장치에 있어서의 화소의 구성을 도시하는 도면이다.

도 13은 횡방향 전계방식의 액정표시장치에 있어서 발생하는 전계를 도시하는 모식도이다.

도 14는 종래의 액정표시장치의 신호처리를 나타내는 타이밍 차트이다.

### ※도면의 주요부분에 대한 부호의 설명※

1: 게이트배선 2: 게이트 절연막

3: 소스배선 4: 절연막

5: 공통전극 6: 화소전극

7: 공통 용량전극 8: 게이트 전극

10: TFT(박막트랜지스터) 11: 표시영역

12: 액자영역 30: 제어부

31: 케이트 드라이버IC 32: 소스 드라이버IC

34 DA컨버터 35: 데이터선

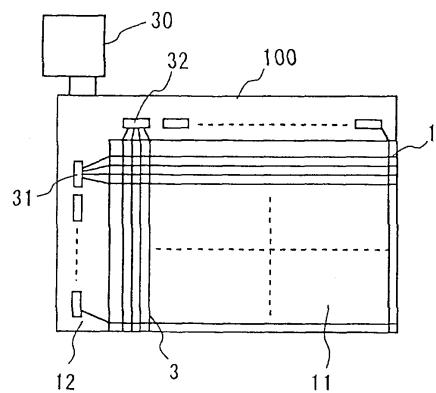
36: 연산증폭기 37: 전압공급회로

38: 연산증폭기 100: TFT어레이 기판

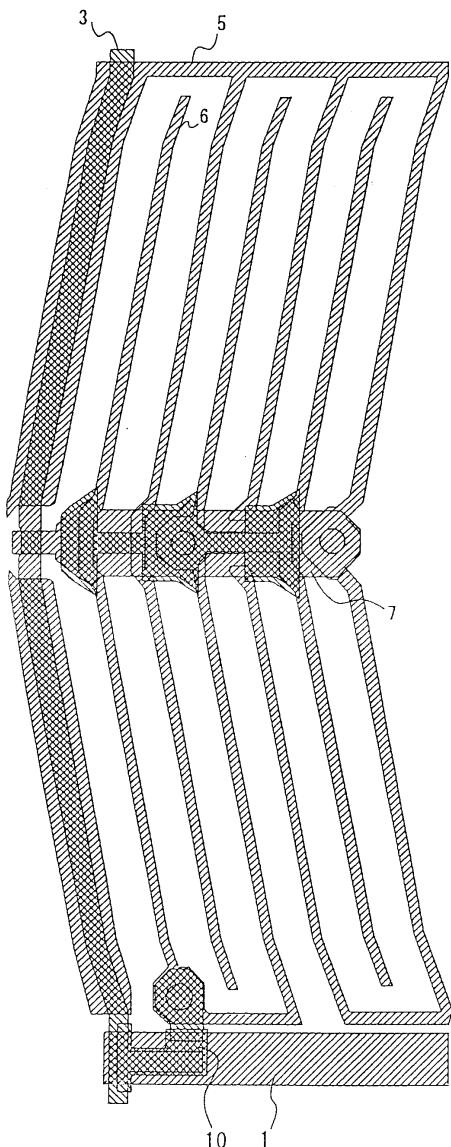
200: CF기판표시영역

도면

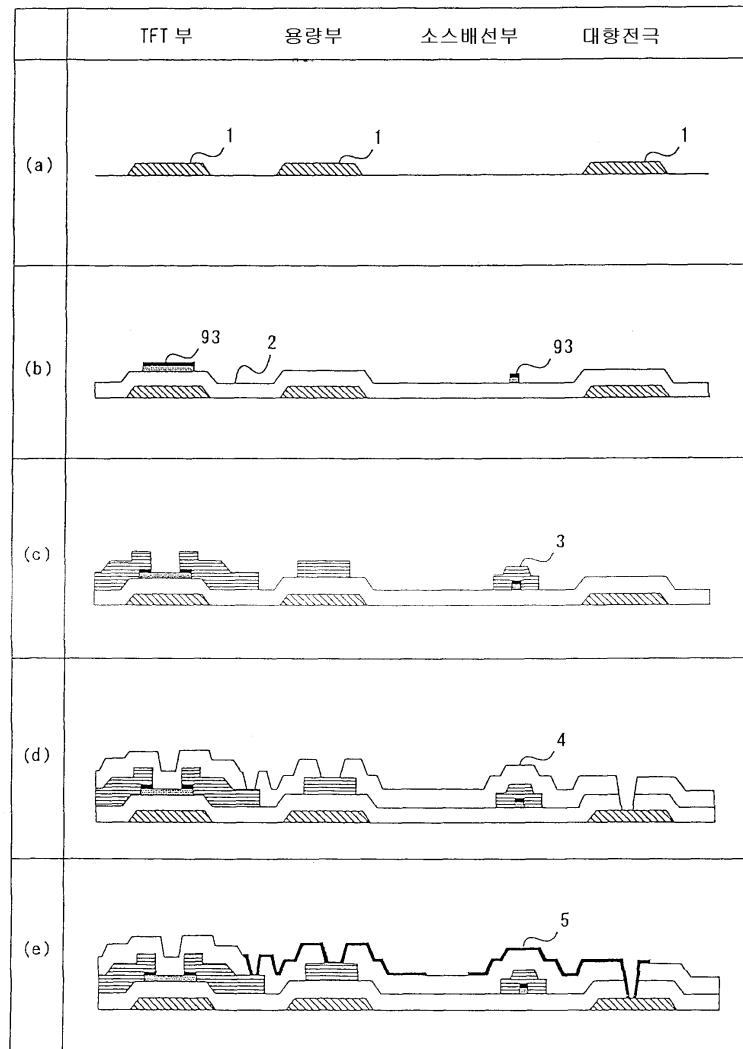
도면1



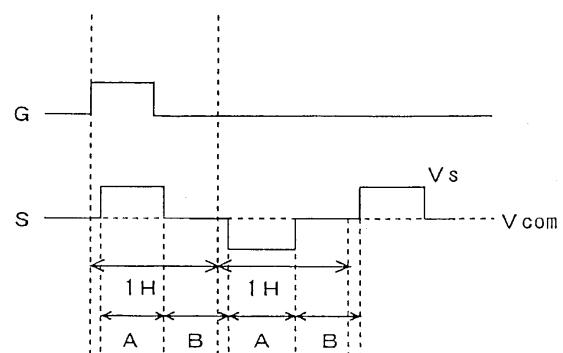
도면2



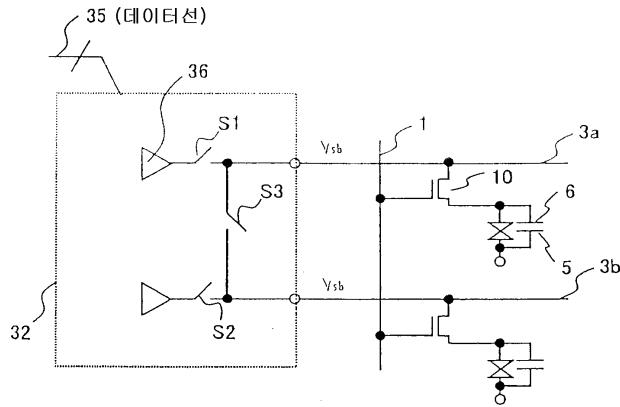
도면3



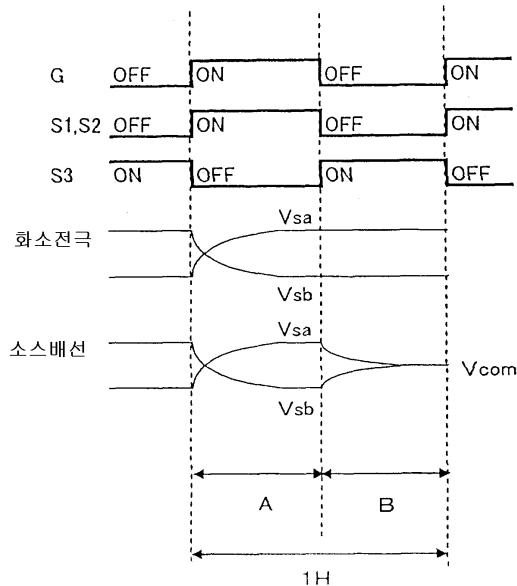
도면4



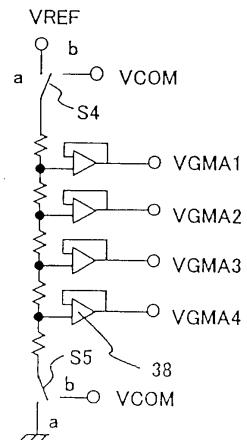
도면5



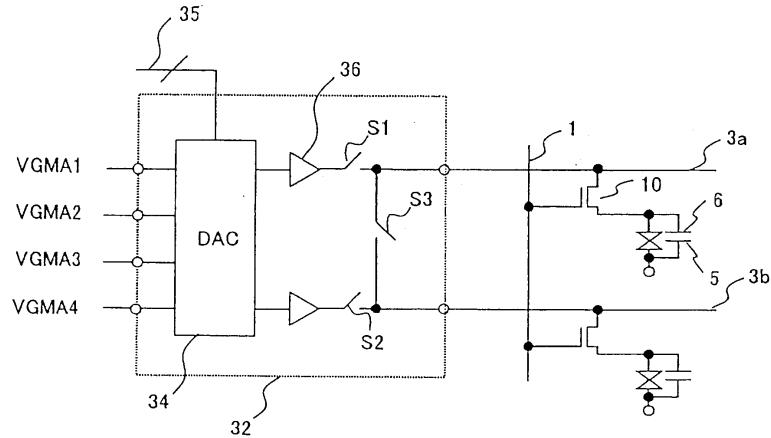
도면6



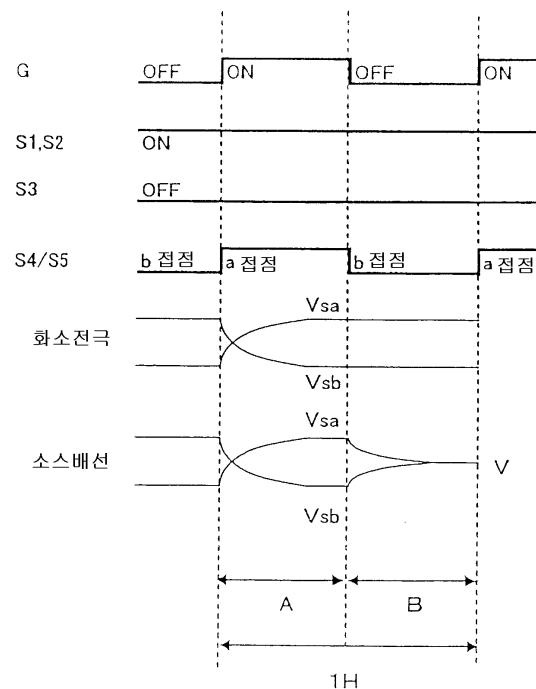
도면7



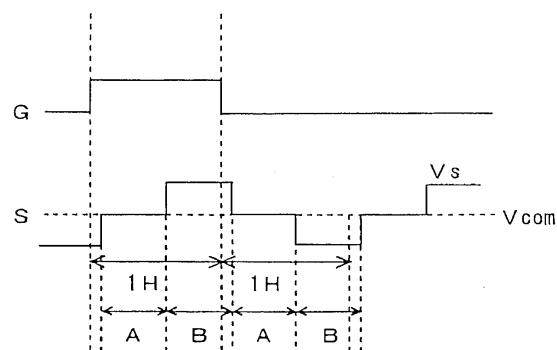
도면8



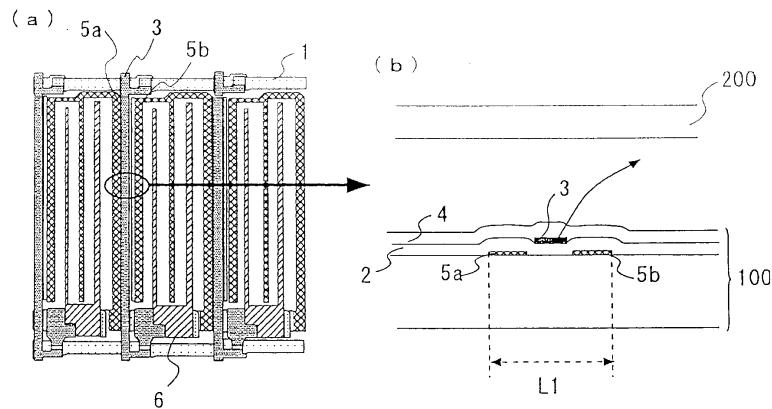
도면9



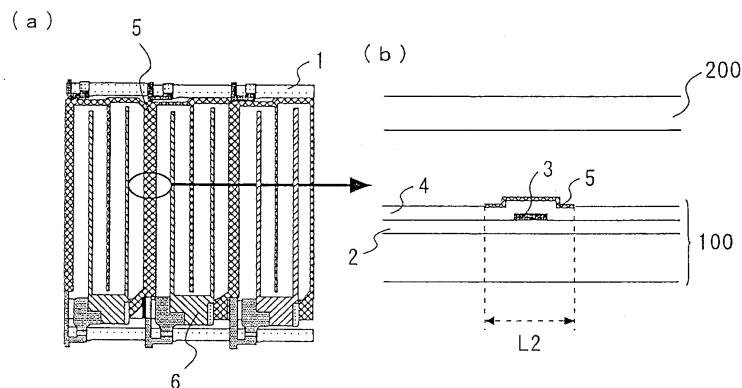
도면10



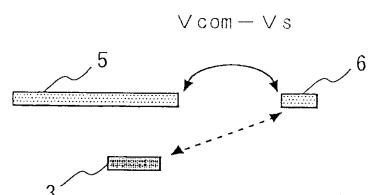
도면11



도면12



도면13



도면14

총래

