

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3855351号
(P3855351)

(45) 発行日 平成18年12月6日(2006.12.6)

(24) 登録日 平成18年9月22日(2006.9.22)

(51) Int. Cl.		F I		
HO 1 L	31/10	(2006.01)	HO 1 L	31/10 G
HO 1 L	27/14	(2006.01)	HO 1 L	27/14 Z
HO 1 L	27/04	(2006.01)	HO 1 L	27/04 R
HO 1 L	21/822	(2006.01)		

請求項の数 2 (全 9 頁)

<p>(21) 出願番号 特願平9-92481 (22) 出願日 平成9年4月10日(1997.4.10) (65) 公開番号 特開平10-284752 (43) 公開日 平成10年10月23日(1998.10.23) 審査請求日 平成15年5月13日(2003.5.13)</p>	<p>(73) 特許権者 000004260 株式会社デンソー 愛知県刈谷市昭和町1丁目1番地 (74) 代理人 100068755 弁理士 恩田 博宣 (72) 発明者 豊田 稲男 愛知県刈谷市昭和町1丁目1番地 株式会 社デンソー内 審査官 柴山 将隆</p>
---	--

最終頁に続く

(54) 【発明の名称】 光センサ

(57) 【特許請求の範囲】

【請求項1】

光を受光して電気信号に変換する光電変換素子と、該光電変換素子の電気信号を処理する信号処理回路とがワンチップ化されるとともに、半導体基板における前記信号処理回路を構成する回路構成用素子が遮光膜にて覆われた光センサにおいて、

前記半導体基板はP型シリコン基板と該P型シリコン基板上に形成されているN型エピタキシャル層とからなり、該N型エピタキシャル層にはP型拡散領域及び前記信号処理回路を構成する拡散抵抗が形成されており、

前記P型シリコン基板及び前記N型エピタキシャル層及び前記P型拡散領域によるPNP構造で寄生トランジスタが構成されており、

前記N型エピタキシャル層から配線を延設し、前記遮光膜外から外来光が侵入した場合であっても前記寄生トランジスタがオンしないように、前記配線を通して前記N型エピタキシャル層に電圧が印加されていることを特徴とする光センサ。

【請求項2】

前記寄生トランジスタにおけるベースとしてのN型エピタキシャル層には、前記寄生トランジスタにおけるエミッタとしてのP型拡散領域に印加される電圧以上の電圧が前記配線を通して印加されていることを特徴とする請求項1に記載の光センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

10

20

この発明は光センサに関するものである。

【0002】

【従来の技術】

光センサにおいて、受光素子（フォトダイオード等）とトランジスタ等の信号処理回路を一つのチップ上に形成した光センサICがある。このようなセンサは、外来光の影響による回路素子の誤動作を防ぐために、回路部上を遮光膜にて覆うことが行われている（例えば、特開昭63-116458号公報）。

【0003】

【発明が解決しようとする課題】

ところが、車の空調制御に用いる日射センサや暗くなると自動的に照明機器を点灯し明るくなると消灯する照明制御用センサにおいては、強い光（太陽光）を受けるので、真上に遮光膜を設けた回路素子の近くで発生した光キャリアにより当該素子にあっては電流が発生してしまい、外来光の影響による回路の誤動作を招いてしまう。

10

【0004】

この現象を図10を用いて詳しく説明すると、P型シリコン基板50にN型の島51が形成され、この島51内に信号処理回路構成素子であるP型拡散抵抗52が形成されており、この島51は遮光膜53にて覆われている。そして、P型シリコン基板50に対し光が照射されると、その光の一部は遮光膜下に拡散して島51の周囲のPN接合部に形成された寄生ダイオード部D11において光電流生じる。この光電流によりP型シリコン基板50とN型島51とP型拡散抵抗52による寄生トランジスタTr11のオン状態を招き当該寄生トランジスタTr11を通して拡散抵抗52が基板50とショートしてしまう。

20

【0005】

つまり、電位がフローティング状態にあるN型の島51内に抵抗素子を形成した場合、単純にN型の島51とP型基板50との間に発生した光電流以外に、寄生素子Tr11の動作によって、より大きなリーク電流が発生し、回路誤動作の原因となる。

【0006】

そこで、この発明の目的は、外来光の影響による回路の誤動作を防止することができる光センサを提供することにある。

【0007】

【課題を解決するための手段】

30

請求項1に記載の発明は、前記半導体基板はP型シリコン基板と該P型シリコン基板上に形成されているN型エピタキシャル層とからなり、該N型エピタキシャル層にはP型拡散領域及び前記信号処理回路を構成する拡散抵抗が形成されており、前記P型シリコン基板及びN型エピタキシャル層及びP型拡散領域によるPNP構造で寄生トランジスタが構成されており、前記N型エピタキシャル層から配線を延設し、前記遮光膜外から外来光が侵入した場合であっても前記寄生トランジスタがオンしないように、前記配線を通して前記N型エピタキシャル層に電圧が印加されていることを特徴とする。

【0008】

このような構成を採用すると、半導体基板内に形成される寄生トランジスタにおいてはN型エピタキシャル層の電位が高くなり、光電流が基板を通過しN型エピタキシャル層内に流入した際に寄生トランジスタがオンしにくくなる。よって、寄生トランジスタ・オンに伴いN型エピタキシャル層内に形成した拡散抵抗が基板とショートしてしまうことが未然に防止でき、リーク電流を抑制して外来光の影響による回路の誤動作を防止することができる。

40

【0009】

請求項2に記載の発明は、前記寄生トランジスタにおけるベースとしてのN型エピタキシャル層には、前記寄生トランジスタにおけるエミッタとしてのP型拡散領域に印加されている電圧以上の電圧が前記配線を通して印加されることを特徴とする。

【0012】

【発明の実施の形態】

50

以下、この発明を具体化した実施の形態を図面に従って説明する。

図1には光センサの平面図を示し、図2には図1のII-II断面図を示す。

【0013】

本光センサは、日射センサや照明制御用センサ等の車載用光センサとして用いられるものである。即ち、車の空調制御用に使用される日射センサや暗くなると自動的に照明機器を点灯し明るくなると消灯する照明制御用センサに用いられる。

【0014】

半導体基板としてのシリコン基板(シリコンチップ)1は、P型シリコン基板1aとその上に形成されたN⁻型エピタキシャル層1bからなる。シリコン基板1の中央部には、P⁺型領域2により分離された光電変換素子としてのフォトダイオード3が形成されている。このフォトダイオード3において、N⁻型エピタキシャル層1bの表層部には受光部となるP⁺型領域4が形成され、P⁺型領域4の端部にはP⁺型領域5が形成されている。又、フォトダイオード3において、埋込N⁺型領域6が形成されるとともに、上下に延び埋込N⁺型領域6に至るN型領域7が環状に形成されている。

10

【0015】

シリコン基板1におけるフォトダイオード3の周囲には、信号処理回路8が形成されており、光センサは、光を受光して電気信号に変換するフォトダイオード3と、フォトダイオード3の電気信号を処理する信号処理回路8とがワンチップ化されている。信号処理回路8は多数の半導体デバイスよりなり、これらデバイスにより信号増幅回路および周波数変換回路が構成されている。図2においては拡散抵抗9とIIL素子10を示す。つまり、N⁻型エピタキシャル層1bを上下に貫通するP⁺型領域2が環状に形成され、このP⁺型領域2にて囲まれた領域がPN接合による素子分離用島Is1, Is2, ...を構成し、この島Is1, Is2, ...に拡散抵抗9やIIL素子10等の素子が形成されている。詳しくは、P⁺型シリコン基板1aとN⁻型エピタキシャル層1bとの境界部において埋込N⁺型領域11aが形成され、N⁻型エピタキシャル層1bの表層部においてP⁺型領域12およびN⁺型領域13, 14が形成されている。又、P⁺型シリコン基板1aとN⁻型エピタキシャル層1bとの境界部において埋込N⁺型領域11bが形成され、N⁻型エピタキシャル層1bの表層部においてP⁻型領域15, P⁺型領域16, 17, N⁺型領域18が形成され、さらに、上下に延び埋込N⁺型領域11bに至るN⁺型領域19が環状に形成されている。

20

30

【0016】

シリコン基板1の上にはシリコン酸化膜20aが形成されている。フォトダイオード3においてはシリコン酸化膜20aが開口しており、この領域に薄いシリコン酸化膜20bが形成されている。シリコン酸化膜20bには熱酸化膜が用いられ、膜厚は100~300nmであり、より具体的には300nmとなっている。又、フォトダイオード3においてはアルミ配線21, 22が延設されている。アルミ配線22はN型領域7と電氣的に接続され、アルミ配線21はP⁺型領域5と電氣的に接続されている。アルミ配線21, 22はアルミ薄膜を所望の形状にパターニングすることにより形成したものである。

【0017】

さらに、信号処理回路8での拡散抵抗9を形成する島Is1において、アルミ配線23, 24, 25が延設されている。アルミ配線23がP⁺型領域12の一端部に接続されるとともにアルミ配線24がP⁺型領域12の他端部に接続されている。そして、アルミ配線23とアルミ配線24との間に抵抗成分が形成される。又、アルミ配線25がN⁺型領域14を介して拡散抵抗形成島に接続され、アルミ配線25には5ボルトが印加される。

40

【0018】

さらに、IIL素子10を形成する島Is2において、各不純物領域がアルミ配線にて電氣的に接続されている。本例での各アルミ配線はアルミ薄膜を所望の形状にパターニングすることにより形成したものであり、膜厚は1.1μmである。

【0019】

アルミ配線の上にはTEOS酸化膜26、SOG膜27、TEOS酸化膜28が層間絶縁

50

膜として形成されている。フォトダイオード3においては各膜26, 27, 28が無く開口している。又、信号処理回路8におけるTEOS酸化膜28の上には遮光膜としてのアルミ薄膜29が形成されている。アルミ薄膜29の膜厚は1.3 μ mである。このように、シリコン基板1における信号処理回路8を構成する拡散抵抗9やIIL素子10等の回路構成用素子が遮光膜としてのアルミ薄膜29にて覆われている。

【0020】

そして、外部からフォトダイオード3の受光部に向けて光が入射した時には、その光は薄いシリコン酸化膜20bを通過してP⁺型領域4に至る。N⁻型エピタキシャル層1bとP⁺型領域4とのPN接合近傍に光が入ると、電子-正孔対が発生する。発生した少数キャリア、即ち、P⁺型領域4およびN⁻型エピタキシャル層1bで発生した電子および正孔が両領域で互いに逆向きに移動する。このとき、N⁻型エピタキシャル層1bからP⁺型領域4へ向かう電流が流れる。この光電流は入射光量に比例している。この光電流はアルミ配線21を通して信号処理回路8に送られる。信号処理回路8において光電流が増幅されるとともに周波数変換される。この信号は、図2においてシリコン酸化膜20aの上に形成されたパッド30を介して外部に出力される。即ち、図1におけるパッド30を介して外部に出力される。

10

【0021】

また、図2の遮光膜としてのアルミ薄膜29の無い領域において、シリコン酸化膜20aの上にはレーザトリム調整用薄膜抵抗素子31が形成されている。詳しくは、レーザトリム調整用薄膜抵抗素子31はCrSiあるいはCrSiNよりなり、同素子31は図1に示すように長形状をなしている。レーザトリム調整用薄膜抵抗素子31は、Cr-Si膜等をスパッタ法により成膜し、所定の形状にフォトエッチングしたものである。また、レーザトリム調整用薄膜抵抗素子31の一端部にはアルミ配線33が接続されるとともに他端部にはアルミ配線34が接続されている。レーザトリム調整用薄膜抵抗素子31の上には層間絶縁膜としてのTEOS酸化膜26、SOG膜27、TEOS酸化膜28が配置されているが、この膜はレーザビームを透過可能である。レーザトリム調整用薄膜抵抗素子31はその一部がレーザトリミングされている(図1において示す凹部35)。

20

【0022】

又、シリコン基板1上には、厚さが1.6 μ mの表面保護膜(シリコン窒化膜)36が配置されている。

30

尚、図2のレーザトリム調整用薄膜抵抗素子31の下方にはN⁺型領域32が形成されるとともに、N⁺型領域32はP⁺型領域2により分離されている。

【0023】

ここで、信号処理回路8の各デバイスはシリコン基板1に通常のIC製造に用いられる拡散等により形成されたものであり、デバイスとしては拡散抵抗9、IIL素子10の他にも、ダイオード、トランジスタ、キャパシタ等の素子を含む。本例では、信号処理回路8を構成する素子の内の1つの素子である拡散抵抗9を、シリコン基板1でのPN接合による素子分離用島Is1に形成している。

【0024】

次に、この光センサ、即ち、フォトダイオード3と信号処理回路8と回路調整用薄膜抵抗素子31とがワンチップ化され、遮光膜29を有する光センサの電氣的構成について説明する。

40

【0025】

図3には、電氣的構成図を示す。

信号処理回路8の第1端子P1は接地されるとともに、第2端子P2は所定電圧(5ボルト)が印加される。又、フォトダイオード3と抵抗R1とが直列接続され、この直列回路の一方の端子に所定電圧(5ボルト)が印加されるとともに他方の端子(ダイオード3のアノード)が信号処理回路8の信号入力端子P3に接続されている。信号処理回路8には回路調整用薄膜抵抗素子31が接続されている。さらに、信号処理回路8の端子P4から信号処理後の信号が出力される。

50

【0026】

そして、フォトダイオード3が被検出光を受光すると、受光強度に応じた電流 I_1 がフォトダイオード3を流れて信号処理回路8の信号入力端子P3にされる。信号処理回路8においては入力信号に対し電圧に変換するとともに信号の増幅を行い、さらに電圧/周波数変換を行い端子P4から出力する。ここで、回路調整用薄膜抵抗素子31のレーザトリミングにより回路調整用薄膜抵抗素子31の抵抗値が調整され、この抵抗値に応じたゲインにて信号の増幅処理が行われる。

【0027】

信号処理回路8の端子P4には図示しない制御装置が接続されており、同制御装置においては、この出力信号を受けてその周波数から被検出光の受光強度に応じてヘッドライトの点灯動作等を行う。

10

【0028】

本センサの仕様は、電源電圧が5ボルトで、1000クルス(1x)の光にて1mA(ミリアンペア)の通電電流 I_1 にて信号処理回路8の出力が500Hzとなるように設定されている。

【0029】

次に、外来光の影響による回路の誤動作回避のための動作を説明する。

図4は拡散抵抗部の拡大図であり、拡散抵抗9の形成島Is1において、アルミ配線25およびN⁺型領域14を通して島Is1が回路領域内の最高電位(5ボルト)になっている。

【0030】

20

そして、図5に示すように外来光を受けた場合には、シリコン基板1内に光が入り、その光の一部は遮光膜29の下に拡散してN型島Is1の周囲のPN接合部に形成された寄生ダイオード部D1において光電流が生じ、この光電流によってP型シリコン基板1aとN型島Is1とP⁺型領域12による寄生トランジスタTr1をオン状態にしようとする。このとき、島Is1が回路領域内の最高電位(5ボルト)になり寄生トランジスタTr1におけるエミッタ電位以上のベース電位となっているので寄生トランジスタTr1がオンすることはない。よって、P⁺型領域12が基板1a側とショートすることなく誤動作が防止される。

【0031】

つまり、図6に示すように、電位がフローティング状態にあるN型の島Is1内に抵抗素子を形成した場合においては、図7に示すように外来光を受けた時に島Is1の周囲のPN接合部(寄生ダイオード部D1)において微小な光電流が発生し、この電流が寄生PNPトランジスタTr1を動作させ、より大きな電流が流れる。この結果、図9において破線で示す特性線が光の影響を受けて実線で示す特性線となってしまう、この抵抗素子の電圧-電流特性は大きく変化してしまう。

30

【0032】

これに対し、図5のように島Is1を最高電位(ここでは5ボルト)にバイアスした場合は、図8に示すように、寄生PNPトランジスタは動作することが無いため、抵抗部のリーク電流は発生せず、破線で示す光を受けないときの特性線と、実線で示す光を受けたときの特性線の間にはズレは生じず、所望の電圧-電流特性を得ることができる。

40

【0033】

このように、本実施の形態は、下記の特徴を有する。

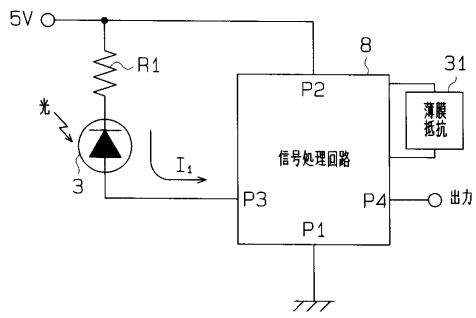
(イ)半導体基板としてのシリコン基板1にPN接合による素子分離用島Is1を形成し、当該島Is1に信号処理回路8を構成する拡散抵抗9を形成するとともに、この島Is1に対しアルミ配線25を通して所定電圧を印加した。

【0034】

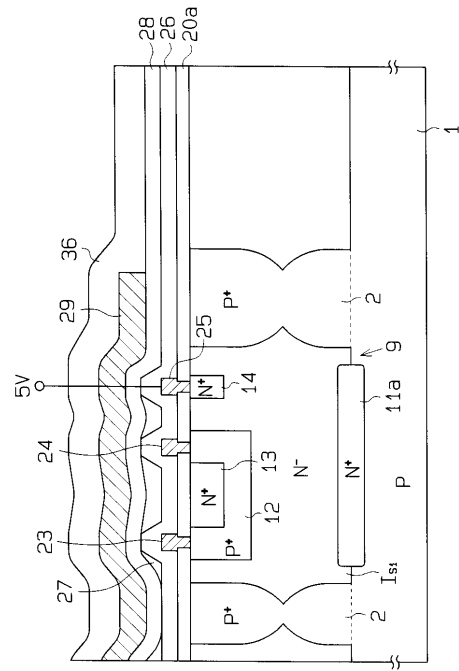
このような構成を採用すると、シリコン基板1内に形成される寄生トランジスタTr1においてはベース電位が高くなり、光電流が基板1を通過し島Is1内に流入した際に寄生トランジスタTr1がオンしにくくなる。よって、寄生トランジスタ・オンに伴い島Is1内に形成した拡散素子9が基板1とショートしてしまうことが未然に防止でき、リーク電流

50

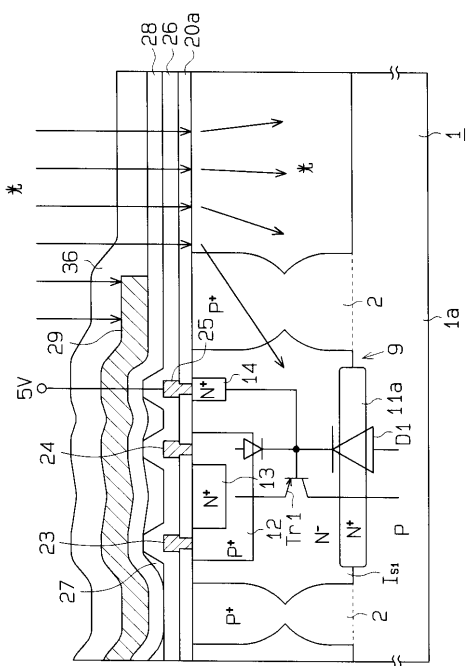
【图 3】



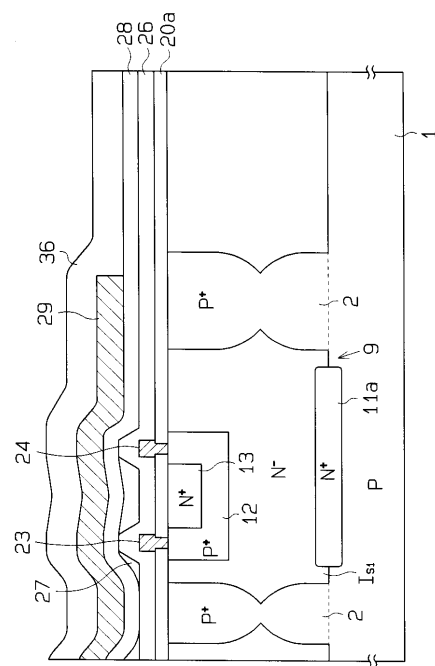
【图 4】



【图 5】



【图 6】



フロントページの続き

- (56)参考文献 特開平06 - 104476 (JP, A)
特開昭62 - 069672 (JP, A)
特開平04 - 075371 (JP, A)
特開昭60 - 045061 (JP, A)
実開昭61 - 111161 (JP, U)
特開平07 - 211510 (JP, A)
特開平05 - 291507 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 31/10
H01L 21/822
H01L 27/04
H01L 27/14