



(12) Wirtschaftspatent

Erteilt gemäß § 17 Absatz 1 Patentgesetz

(19) DD (11) 230 948 A1

3(51) G 06 F 11/30

AMT FÜR ERFINDUNGS- UND PATENTWESEN

In der vom Anmelder eingereichten Fassung veröffentlicht

(21)	WP G 06 F / 248 199 8	(22)	23.02.83	(44)	11.12.85
(31)	P3207633.9	(32)	26.02.82	(33)	DE

(71) Siemens AG Berlin und München, 8000 München 2, DE + WB

(72) Anders, Horst-Günther; Diepold-Scharnitzky, Rudolf, Personen mit ständigem Wohnsitz in Berlin (West)

(54) Schaltungsanordnung zur Überwachung eines Mikroprozessors

(57) Die Erfindung bezieht sich auf eine Schaltungsanordnung zur Überwachung eines Mikroprozessors mit einem Binärzähler, der an seinem Rücksetz-Eingang mit einem Ausgangssignal des Mikroprozessors und an seinem Zähl-Eingang mit dem Ausgangssignal eines Oszillators beaufschlagt ist. Um eine solche Anordnung mit vergleichsweise geringem Schaltungsaufwand herstellen zu können, ist das Ausgangssignal des Mikroprozessors (2) ein Prüfsignal mit der Frequenz des Ausgangssignals des Oszillators (11). Der Oszillator (11) ist über einen Eingang (9) eines Logik-Gliedes (8) mit dem Zähl-Eingang (6) des Primärzählers (4) verbunden; zwei Ausgänge (13, 15) des Primärzählers (4) sind an ein weiteres Logik-Glied angeschlossen. An das weitere Logik-Glied ist auch ein Signalgeber (19) angeschlossen. Die Erfindung ist zur Überwachung von Mikroprozessoren geeignet. Fig. 1

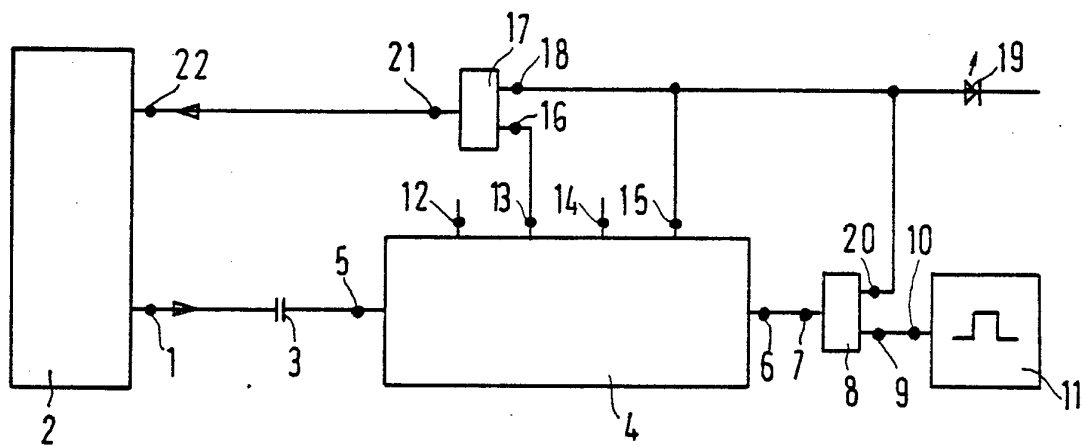


FIG 1

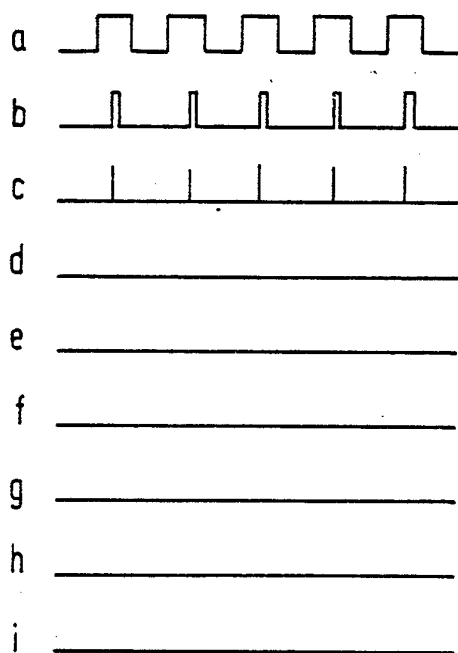


FIG 2

Erfindungsanspruch:

1. Schaltungsanordnung zur Überwachung eines Mikroprozessors mit
 - einem Binärzähler (4), der an seinem Rücksetz-Eingang (5) mit einem Ausgangssignal des Mikroprozessors (2) beaufschlagt ist, der an seinem Zähl-Eingang (6) mit dem Ausgangssignal eines Oszillators (11) beaufschlagbar ist und bei dem mindestens zwei seiner Ausgänge (13, 15) über eine Verknüpfungsschaltung an einen Rücksetz-Eingang (22) des Mikroprozessors (2) geführt sind,
dadurch gekennzeichnet, daß
 - das Ausgangssignal des Mikroprozessors (2), mit dem der Binärzähler (4) beaufschlagt hat, ein Prüfsignal ist, dessen Frequenz mit der des Ausgangssignals des Oszillators (11) übereinstimmt,
 - der Oszillator (11) über einen Eingang (9) eines Logik-Gliedes (8) mit dem Zähleingang (6) des Binärzählers (4) verbunden ist,
 - der eine Ausgang (13) und der weitere Ausgang (15) des Binärzählers (4) direkt an Eingänge (16, 18) eines weiteren Logik-Gliedes (17) als Verknüpfungsschaltung angeschlossen sind und daß
 - der weitere Ausgang (15) des Binärzählers (4) auch mit einem weiteren Eingang (20) des einen Logik-Gliedes (8) verbunden ist und daß an den weiteren Eingang (20) des einen Logik-Gliedes (8) ein Signalgeber (19) angeschlossen ist.
2. Schaltungsanordnung nach Punkt 1, **dadurch gekennzeichnet**, daß die Logik-Glieder ODER-Glieder (8, 17) sind.
3. Schaltungsanordnung nach Punkt 1 oder 2, **dadurch gekennzeichnet**, daß der eine Ausgang (13) und der weitere Ausgang (15) Ausgänge nicht benachbarter Stufen des Binärzählers (4) sind.
4. Schaltungsanordnung nach Punkt 3, **dadurch gekennzeichnet**, daß der eine Ausgang des Binärzählers (4) der Ausgang (13) seiner zweiten Zählstufe und der weitere Ausgang der Ausgang (15) seiner vierten Zählstufe ist.
5. Schaltungsanordnung nach einem der vorangehenden Punkte, **dadurch gekennzeichnet**, daß an den weiteren Eingang des einen Logik-Gliedes ein Schalter angeschlossen ist, über den ein das eine Logik-Glied für die Impulse des Oszillators öffnendes Potential anschließbar ist.

Hierzu 2 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung bezieht sich auf eine Schaltungsanordnung zur Überwachung eines Mikroprozessors mit einem Binärzähler, der an seinem Rücksetz-Eingang mit einem Ausgangssignal des Mikroprozessors beaufschlagt ist, der an seinem Zähl-Eingang mit dem Ausgangssignal eines Oszillators beaufschlagbar ist und bei dem mindestens zwei seiner Ausgänge über eine Verknüpfungsschaltung an einen Rücksetz-Eingang des Mikroprozessors geführt sind.

Charakteristik der bekannten technischen Lösungen

Bei einer bekannten Schaltungsanordnung dieser Art (DE-OS 2946081) wird nach jedem vollständigen Durchlauf des Programms des Mikroprozessors ein sogenanntes CLEAR-Signal als Ausgangssignal für die Überwachung abgegeben. Das Ausgangssignal des Oszillators ist ein Taktsignal mit vorgegebener fester Frequenz, das zu einem Aufwärtszählen des Binärzählers führt. Jeweils am Ende eines Programmzyklus wird bei der bekannten Anordnung somit anhand eines richtigen oder unrichtigen Zählerstandes die Funktionstüchtigkeit des Mikroprozessors geprüft.

Eine weitere bekannte Schaltungsanordnung (Rechenbaustein M 74005A8810 des Siemens-Systems TELEPERM C) enthält eine retriggerbare monostabile Kippstufe, die mit ihrem Eingang an einem Prüfsignale abgebenden Ausgang des Mikroprozessors angeschlossen ist. Treten am Eingang der monostabilen Kippstufe die Prüfsignale nicht in dem vorgegebenen zeitlichen Abstand auf, dann wird die monostabile Kippstufe nicht retriggert, so daß sich an ihrem Ausgang eine Potentialänderung ergibt. Diese Potentialänderung wird nicht nur zum Rücksetzen des Mikroprozessors benutzt, indem diese Potentialänderung auf den Rücksetzeingang des Mikroprozessors gegeben wird, sondern es wird die Potentialänderung am Ausgang der monostabilen Kippstufe gleichzeitig als Fehlermeldung verwendet. Die Fehlermeldung gibt dann an, daß der Programmablauf des Mikroprozessors zeitlich nicht richtig erfolgt.

Ziel der Erfindung

Ziel der Erfindung ist es, einen Mikroprozessor in seiner Arbeitsweise mit möglichst geringem Schaltungsaufwand zu überwachen.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zur Überwachung eines Mikroprozessors vorzuschlagen, mit der mit vergleichsweise geringem Schaltungsaufwand eine Fehlersignalisierung davon abhängig gemacht werden kann, ob der Mikroprozessor nach Eingang eines Signals an seinem Rücksetz-Eingang wieder fehlerfrei anläuft oder ob es bei der Störung des Programmablaufs bleibt, worauf dann eine Signalgabe über den Fehler erfolgen soll.

Zur Lösung dieser Aufgabe ist bei einer Schaltungsanordnung der eingangs angegebenen Art erfindungsgemäß das Ausgangssignal des Mikroprozessors, mit dem der Binärzähler beaufschlagt ist, ein Prüfsignal, dessen Frequenz mit der des Ausgangssignals des Oszillators übereinstimmt; der Oszillator ist über einen Eingang eines Logik-Gliedes mit dem Zähleingang des Binärzählers verbunden, der eine Ausgang und der weitere Ausgang des Binärzählers direkt an Eingänge eines weiteren Logikgliedes als Verknüpfungsschaltung angeschlossen und der weitere Ausgang des Binärzählers auch mit einem weiteren Eingang des einen Logik-Gliedes verbunden und an den weiteren Eingang des einen Logik-Gliedes ein Signalgeber angeschlossen. Bei dem die Prüfsignale abgebenden Ausgang des Mikroprozessors kann es sich um den Synchronisations-Ausgang handeln.

Ein Vorteil der erfindungsgemäßen Schaltungsanordnung besteht darin, daß bei einer durch Ausbleiben der Prüfsignale gekennzeichneten Störung im Mikroprozessor der Rücksetz-Eingang des Prozessors zunächst nur vorübergehend für eine vorgegebene Zeit mit einem Signal beaufschlagt wird. Nach Ablauf dieser vorgegebenen Zeit wird die Schaltungsanordnung nach der Erfindung für die Prüfsignale des Mikroprozessors wieder empfänglich und unterläßt bei einem zeitrichtigen Wiederauftreten der Prüfsignale eine Fehlermeldung; es ist ein richtiger Wiederanlauf des Mikroprozessors eingetreten. Findet

dagegen nach der vorgegebenen Zeit ein fehlerhafter Wiederanlauf oder gar kein Anlauf des Mikroprozessors statt, treten also Prüfsignale nicht in der erwarteten zeitlichen Folge auf, dann wird der Rücksetz-Eingang des Mikroprozessors ständig mit einem Rücksetz-Signal beaufschlagt und gleichzeitig eine Fehlermeldung vorgenommen. Diese Wirkungsweise der erfindungsgemäßen Schaltungsanordnung ist in vorteilhafter Weise mit einem verhältnismäßig geringen Schaltungsaufwand erreicht.

Zwar ist bereits für sich aus der US-PS 4072852 bekannt, daß bei einem Computer-Überwachungssystem periodische Testpulse von der Zentraleinheit des Computers ausgegeben werden, die die gleiche Frequenz wie die Taktsignale eines Oszillators aufweisen, jedoch wird hier zur Durchführung der Überwachungsfunktion ein zusätzlicher Adreß-Code der Zentraleinheit herangezogen, der mit zusätzlichen Schaltungsmitteln entschlüsselt werden muß.

Bei der erfindungsgemäßen Schaltungsanordnung können die Logik-Glieder in unterschiedlicher Weise ausgebildet sein. Als vorteilhaft wird angesehen, wenn die Logik-Glieder ODER-Glieder sind.

Um dem Mikroprozessor im Falle einer vorübergehenden Störung eine ausreichende Zeit zu einem richtigen Wiederanlaufen zu gewähren, sind der eine Ausgang und der weitere Ausgang des Binärzählers vorteilhafterweise Ausgänge nicht benachbarter Stufen. Als besonders vorteilhaft hat es sich erwiesen, wenn der eine Ausgang des Binärzählers der Ausgang seiner zweiten Zählstufe und der weitere Ausgang der Ausgang seiner vierten Zählstufe ist.

Nach den vorangegangenen Ausführungen dürfte aber verständlich sein, daß auch andere Ausgänge des Binärzählers in der angegebenen Weise mit dem weiteren Logik-Glied verbunden werden können.

Zur manuellen Aufhebung der im Fehlerfalle mit der erfindungsgemäßen Schaltungsanordnung erreichten Dauerverriegelung ist vorteilhafterweise an den weiteren Eingang des einen Logik-Gliedes ein Schalter angeschlossen, über den ein das Logik-Glied für die Impulse des Oszillators öffnendes Potential anschließbar ist.

Ausführungsbeispiel

Zur Erläuterung der Erfindung ist in

Fig. 1 ein Ausführungsbeispiel der erfindungsgemäßen Schaltungsanordnung, in

Figur 2 ein Diagramm bei fehlerfreiem Ablauf des Mikroprozessors, in

Figur 3 ein weiteres Diagramm bei vorübergehendem Fehler und in

Figur 4 ein Diagramm bei einem nicht behebbaren Fehler im Mikroprozessor dargestellt.

Bei dem Ausführungsbeispiel nach Figur 1 ist an einen Prüfsignale abgebenden Ausgang 1 eines Mikroprozessors 2 über einen Kondensator 3 ein Binärzähler 4 mit seinem Rücksetz-Eingang 5 angeschlossen. Der Zähl-Eingang 6 ist mit einem Ausgang 7 eines Logik-Gliedes 8 verbunden, das im dargestellten Ausführungsbeispiel von einem ODER-Glied gebildet ist. Ein Eingang 9 des ODER-Gliedes 8 ist an den Ausgang 10 eines Oszillators 11 angeschlossen.

Der Binärzähler 4 weist bei dem dargestellten Ausführungsbeispiel vier Zählstufen und demzufolge vier Ausgänge 12, 13, 14 und 15 auf. Der Ausgang 13, der dem Ausgang der zweiten Zählstufe des Binärzählers 4 entspricht, ist mit einem Eingang 16 eines weiteren Logik-Gliedes 17 verbunden, das im dargestellten Ausführungsbeispiel ebenfalls als ODER-Glied ausgebildet ist. Ein weiterer Eingang 18 des ODER-Gliedes 17 ist mit dem Ausgang 15 der vierten Zählstufe des Binärzählers 4 verbunden.

Außerdem ist an dem weiteren Eingang 18 ein Signalgeber 19 sowie ein weiterer Eingang 20 des einen ODER-Gliedes 8 angeschlossen. Der Ausgang 21 des weiteren ODER-Gliedes 17 ist an den Rücksetz-Eingang 22 des Mikroprozessors 2 geführt.

Zur Erläuterung der Wirkungsweise der Schaltungsanordnung nach Figur 1 wird zunächst auf das Diagramm nach Figur 2 zurückgegriffen. In diesem Diagramm gibt der Kurvenzug a die Ausgangsimpulse des Oszillators 11 wieder, die über den Eingang 9 dem einen ODER-Glied 8 zugeführt werden. Die Frequenz der Ausgangssignale des Oszillators 11 ist dabei so gewählt, daß sie der Frequenz der am Ausgang 1 des Mikroprozessors auftretenden Prüfsignale entspricht; die Prüfsignale zeigt die Kurve b des Diagramms nach Figur 2. Dabei ist sichergestellt, daß bei fehlerfreiem Programmablauf die Impulse nach Kurve b immer dann auftreten, wenn Ausgangsimpulse des Oszillators 11 vorhanden sind. Bei dieser Relation der Prüfsignale und der Ausgangsimpulse des Oszillators 11 kann der Binärzähler 4 nicht über den Zählerstand „0“ hinauszählen, weil er durch die Prüfsignale jeweils sofort zurückgestellt wird. Dies ist auf die Impulse nach der Kurve c zurückzuführen, die aus den Prüfsignalen abgeleitet sind. Sowohl am Ausgang 12 des Binärzählers 4 (vgl. Kurve d) als auch an den übrigen Ausgängen 13 bis 15 (vgl. Kurven e bis g) treten dann keine Signale auf, so daß auch am Rücksetz-Eingang 22 des Mikroprozessors 2 (Kurve h) ein Signal nicht auftritt. Auch der Signalgeber 19 zeigt einen Fehler nicht an (Kurve i).

Bleibt dagegen — wie in Figur 3 angenommen — das dritte Prüfsignal aus (siehe Kurve b in Figur 3), dann erfolgt auch kein Rückstellen des Binärzählers 4, weil das entsprechende Signal (siehe Kurve c) ausbleibt. Entsprechend den eingezählten Ausgangsimpulsen des Oszillators 11 verändert sich somit das Potential am Ausgang 12 des Binärzählers 4 (vgl. Kurve d) und auch das Potential am Ausgang 13 (siehe Kurve e). Schließlich wird auch das Potential am Ausgang 14 (Kurve f) verändert. Infolge des Signals am Ausgang 13 wird der Rücksetz-Eingang 22 (Kurve h nach Figur 3) mit einem Signal beaufschlagt und damit der Mikroprozessor 2 zurückgesetzt. Beginnt daraufhin ein richtiger Wiederanlauf, der durch das erneute Auftreten eines Impulses in der Kurve b gekennzeichnet ist, dann wird aufgrund eines Signals nach Kurve c der Binärzähler 4 wieder zurückgesetzt, wodurch alle Ausgänge des Binärzählers 4 in ihren Ausgangszustand zurückfallen. Der Signalgeber 19 hat in diesem Falle nicht angesprochen, wie aus Kurve i nach Figur 3 hervorgeht.

Im Diagramm nach Figur 4 ist zunächst der gleiche Fehlerverlauf unterstellt, so daß auch hier zunächst infolge Ausbleibens der Prüfsignale ein Signal auf dem Rücksetz-Eingang 22 des Mikroprozessors gegeben wird. Dieses Signal hat aber — das wird bei der Erläuterung der Figur 4 unterstellt — nicht zu einem richtigen Wiederanlauf des Mikroprozessors geführt, so daß weitere Prüfsignale nicht auftreten. Infolgedessen zählt nunmehr der Binärzähler 4 weiter, und zwar so lange, bis auch an seinem Ausgang 15 (vgl. Kurve g nach Figur 4) eine Potentialänderung eintritt. Durch diese Potentialänderung wird nicht nur dauerhaft auf den Rücksetz-Eingang 22 des Mikroprozessors 2 ein Signal gegeben, sondern es wird darüber hinaus das ODER-Glied 8 gesperrt, weil an dessen weiterem Eingang 20 eine bleibende Potentialänderung eintritt; über das ODER-Glied 8 können weitere Impulse vom Oszillator 11 nicht in den Binärzähler 4 eingezählt werden. Außerdem bewirkt eine Potentialänderung am Ausgang 15 des Binärzählers 4 eine Signalgabe durch den Signalgeber 19, wodurch ein nicht behebbarer Fehler im Mikroprozessor 2 angezeigt wird.

Die somit erreichte Dauerverriegelung läßt sich beispielsweise bei Bedarf dadurch aufheben, daß ein in der Figur 1 nicht dargestellter Schalter an den weiteren Eingang 18 des weiteren ODER-Gliedes 17 angeschlossen wird, über den dann ein das eine ODER-Glied 8 für die Impulse des Oszillators 11 öffnendes Potential angeschlossen werden kann.

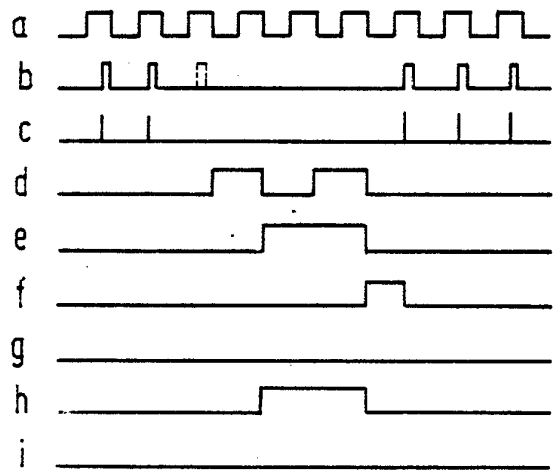


FIG 3

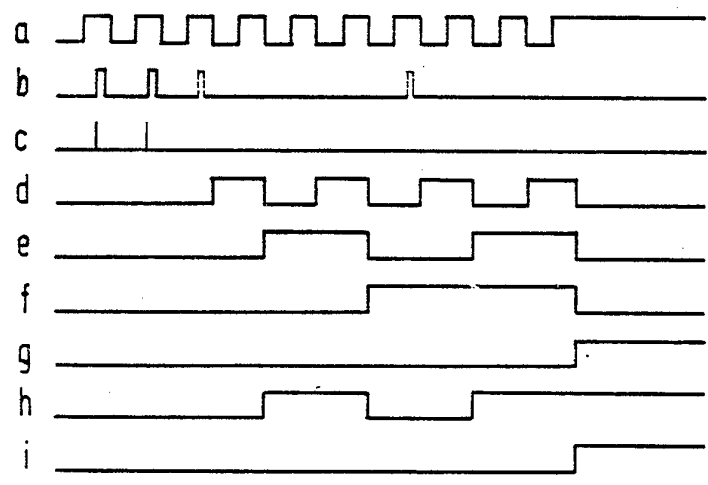


FIG 4