

ČESKOSLOVENSKÁ
SOCIALISTICKÁ
REPUBLIKA
(19)



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

245067
(11) (B1)

(22) Přihlášeno 29 02 84
(21) [PV 1424-84]

(40) Zveřejněno 13 11 85

(45) Vydáno 15 12 87

(51) Int. Cl.⁴
G 01 B 21/02
G 01 B 7/02
G 01 B 7/10

(75)

Autor vynálezu

KONDR JAN ing. CSc., LHOTA JAN ing.; PLUHAR LUBOR ing., PRAHA

(54) Zapojení pro odměřování polohy induktivními snímači

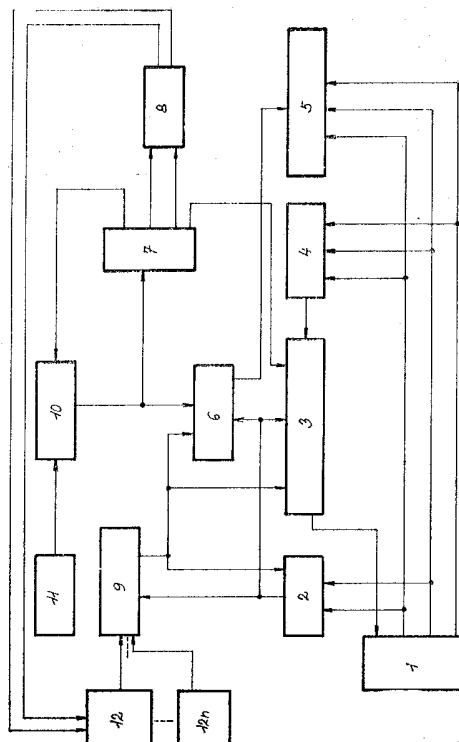
1

2

Zapojení řeší odměřování polohy a vyhodnocení referenčního bodu pomocí induktivních snímačů. Výhodou zapojení je nezávislost počtu obvodových prvků na počtu induktivních snímačů, možnost pružné volby průběhu napájecích signálů pro induktivní snímače a snížení počtu obvodových prvků.

Podstatou zapojení je propojení následujících bloků podle výkresu: mikropočítače, bloku čítače adresy snímačů, bloku vyhodnocení reference, bloku řízení referenčních obvodů, bloku snímání odměřování, paměti odměřování, paměti napájení, zesilovače, multiplexoru, bloku čítače vnitřní adresy, hodinového generátoru a induktivních snímačů.

Zapojení je možno využít v mikroprocesorových systémech pro řízení pracovních strojů.



Vynález řeší odměřování polohy a vyhodnocení referenčního bodu pomocí induktivních snímačů.

Dosud známá řešení odměřování induktivními snímači napájenými obdélníkovými pulsy používají ke generaci napájecích signálů pro induktivní snímače diskretních součástek. Hodnoty odměřovacích signálů od snímačů jsou zapisovány do jednotlivých bloků, z nichž jsou potom čteny. Nevýhodou je složité obvodové řešení jak v části generace napájecích signálů pro induktivní snímače, tak v části vyhodnocení odměřovacích signálů od snímačů, kde s každým nově připojeným snímačem je nutné rozšiřovat i obvodové vybavení.

Tuto nevýhodu odstraňuje zapojení podle vynálezu, jehož podstata spočívá v tom, že výstup hodinového generátoru je připojen na vstup čítače vnitřní adresy, jehož výstupy jsou přivedeny na adresové vstupy paměti napájení a datové vstupy paměti odměřování, jeden výstup paměti napájení je spojen s nulovacím vstupem čítače vnitřní adresy, druhý výstup paměti napájení je spojen se vstupem bloku vyhodnocení reference a dva výstupy paměti napájení jsou spojeny přes zesilovač s napájecími vinutími induktivních snímačů, jejichž výstupy jsou zavedeny na datové vstupy multiplexoru, datový výstup multiplexoru je rozveden jednak k zápisovému vstupu paměti odměřování, jednak k zápisovému vstupu bloku vyhodnocení reference a jednak k čítacímu vstupu čítače adresy snímačů, datové výstupy čítače adresy snímačů jsou zavedeny jednak na výběrové vstupy multiplexoru, jednak na výběrové vstupy bloku vyhodnocení reference a jednak na adresové vstupy paměti odměřování, datové výstupy paměti odměřování jsou zavedeny na datové vstupy bloku snímání odměřování, adresová sběrnice a řídicí sběrnice mikropočítače jsou propojeny jednak s jím příslušnými vstupy čítače adresy snímačů, jednak s jím příslušnými vstupy bloku řízení referenčních obvodů a jednak s jím příslušnými vstupy bloku snímání, odměřování, datové sběrnice mikropočítače je propojena s datovými vstupy bloku řízení referenčních obvodů a datovými výstupy bloku snímání odměřování, výstupy bloku řízení referenčních obvodů jsou spojeny se vstupy bloku vyhodnocení reference, jehož výstup je přiveden na vstup žádosti o přerušení programu mikropočítače.

Výhodou zapojení podle vynálezu je nezávislost počtu obvodových prvků na počtu induktivních snímačů, možnost pružné volby průběhu napájecích signálů pro induktivní snímače a snížení počtu obvodových prvků.

Příklad provedení zapojení podle vynálezu je znázorněn na připojeném výkresu představujícím blokové schéma.

Výstup hodinového generátoru 11 je připojen na vstup bloku 10 čítače vnitřní adresy, jehož výstupy jsou přivedeny na adre-

sové vstupy paměti 7 napájení a datové vstupy paměti 6 odměřování, jeden výstup paměti 7 napájení je spojen s nulovacím vstupem bloku 10 čítače vnitřní adresy, druhý výstup paměti 7 napájení je spojen se vstupem bloku 3 vyhodnocení reference a dva výstupy paměti 7 napájení jsou spojeny přes zesilovač 8 s napájecími vinutími induktivních snímačů 12, 12n, jejichž výstupy jsou zavedeny na datové vstupy multiplexoru 9, datový výstup multiplexoru 9 je rozveden jednak k zápisovému vstupu paměti 6 odměřování, jednak k zápisovému vstupu bloku 3 vyhodnocení reference a jednak k čítacímu vstupu bloku 2 čítače adresy snímačů, datové výstupy bloku 2 čítače adresy snímačů jsou zavedeny jednak na výběrové vstupy multiplexoru 9, jednak na výběrové vstupy bloku 3 vyhodnocení reference a jednak na adresové vstupy paměti 6 odměřování, datové výstupy paměti 6 odměřování jsou spojeny s datovými vstupy bloku 5 snímání odměřování, adresová sběrnice a řídicí sběrnice mikropočítače 1 jsou propojeny jednak s jím příslušnými vstupy bloku 2 čítače adresy snímačů, jednak s jím příslušnými vstupy bloku 4 řízení referenčních obvodů a jednak s jím příslušnými vstupy bloku 5 snímání odměřování, datová sběrnice mikropočítače 1 je propojena s datovými vstupy bloku 4 řízení referenčních obvodů a datovými výstupy bloku 5 snímání odměřování, výstupy bloku 4 řízení referenčních obvodů jsou spojeny s jím příslušnými vstupy bloku 3 vyhodnocení reference, jehož výstup je zaveden na vstup žádosti o přerušení programu mikropočítače 1.

Hodinový generátor 11 dodává základní kmitočet bloku 10 čítače vnitřní adresy, který generuje hodnoty vnitřní adresy v intervalu, určeným signálem zkrácení kroku přivedeným z paměti 7 napájení na nulovací vstup bloku 10 čítače vnitřní adresy. Paměť 7 napájení generuje v rámci daného intervalu na dvou ze svých výstupů obdélníkové průběhy sloužící po zesílení v zesilovači 8 k napájení dvou vinutí induktivních snímačů 12, 12n. Hodnota vnitřní adresy je přivedena také na datové vstupy paměti 7 odměřování, kam se při příchodu odměřovaného signálu na zápisový vstup zapíše na adresu jednoho z induktivních snímačů 12, 12n vybraného multiplexorem 9. Odměřovaný signál jednoho z induktivních snímačů 12, 12n vybraného multiplexorem 9 je přiveden zároveň na čítací vstup bloku 2 čítače vnitřní adresy, na jehož datových výstupech se po příchodu odměřovacího signálu nastaví adresa následujícího snímače bloku induktivních snímačů 12, 12n, která přepne jednak multiplexor 9 a jednak adresové vstupy paměti 6 odměřování tak, aby odpovídaly nově vybranému induktivnímu snímači 12, 12n. Po příchodu odměřovaného signálu nově vybraného induktivního snímače 12, 12n se celá posloupnost opakuje.

Při čtení hodnoty odměřování zvoleného induktivního snímače **12, 12n** vyšle mikropočítač **1** na adresové sběrnici hodnotu, která obsahuje adresu zvoleného induktivního snímače **12, 12n**. Tato adresa je zavedena na adresové vstupy bloku **2** čítače adresy snímačů a přenesena na datové výstupy bloku **2** čítače adresy snímačů, čímž se na adresových vstupech paměti **6** odměřování objeví adresa odpovídající zvolenému induktivnímu snímači **12, 12n** a zajistí přes blok **5** snímání odměřování přenos, odpovídající hodnoty odměřování zvoleného induktivního snímače **12, 12n** na datovou sběrnici mikropočítače **1**.

Pro určení referenčního bodu musí souhlasit adresa odměřovaného snímače generovaná blokem **2** čítače adresy snímačů s

výstupy pro uvolnění zvoleného snímače bloku **4** řízení referenčních obvodů a musí být aktivní nulový puls generovaný na jednom z výstupů paměti **7** napájení. Tyto signály jsou přivedeny na jim příslušné vstupy bloku **3** vyhodnocení reference. Přijde-li při splnění těchto podmínek na zápisový vstup bloku **3** vyhodnocení reference impuls od odměřovaného signálu z datového výstupu multiplexoru **9**, objeví se na výstupu bloku **3** vyhodnocení reference informace, která je zavedena na vstup žádosti o přerušení programu mikropočítače **1**, kde je vyvolána příslušná akce.

Vynález je možno využít v mikroprocesorových systémech pro řízení pracovních strojů.

PŘEDMĚT VYNÁLEZU

Zapojení pro odměřování polohy induktivními snímači, obsahující induktivní snímače, hodinový generátor, blok čítačů, blok snímání, blok vyhodnocení referenčního bodu a blok zesilovače napájení, vyznačené tím, že výstup hodinového generátoru **(11)** je připojen na vstup bloku **(10)** čítače vnitřní adresy, jehož výstupy jsou přivedeny na adresové vstupy paměti **(7)** napájení a datové vstupy paměti **(6)** odměřování, jeden výstup paměti **(7)** napájení je spojen s nulovacím vstupem bloku **(10)** čítače vnitřní adresy, druhý výstup paměti **(7)** napájení je spojen se vstupem bloku **(3)** vyhodnocení reference a dva výstupy paměti **(7)** napájení jsou spojeny přes zesilovač **(8)** s napájecími vinutími induktivních snímačů **(12, 12n)**, jejichž výstupy jsou zavedeny na datové vstupy multiplexoru **(9)**, datový výstup multiplexoru **(9)** je rozveden jednak k zápisovému vstupu bloku **(3)** vyhodnocení reference a jednak k čítacímu vstupu bloku **(2)** čítače adresy snímačů, datové výstupy bloku **(2)**

čítače adresy snímačů jsou zavedeny jednak na výběrové vstupy multiplexoru **(9)**, jednak na výběrové vstupy bloku **(3)** vyhodnocení reference a jednak na adresové vstupy paměti **(6)** odměřování, datové výstupy paměti **(6)** odměřování jsou spojeny s datovými vstupy bloku **(5)** snímání odměřování, adresové sběrnice a řídicí sběrnice mikropočítače **(1)** jsou propojeny jednak s jim příslušnými vstupy bloku **(2)** čítače adresy snímačů, jednak s jim příslušnými vstupy bloku **(4)** řízení referenčních obvodů a jednak s jim příslušnými vstupy bloku **(5)** snímání odměřování, datová sběrnice mikropočítače **(1)** je propojena s datovými vstupy bloku **(4)** řízení referenčních obvodů a datovými výstupy bloku **(5)** snímání odměřování, výstupy bloku **(4)** řízení referenčních obvodů jsou spojeny s jim příslušnými vstupy bloku **(3)** vyhodnocení reference, jehož výstup je zaveden na vstup žádosti o přerušení programu mikropočítače **(1)**.

