



ÚRAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVEDČENIU

214919
(11) (B1)

(22) Prihlášené 04 05 80
(21) [PV 3061-80]

(40) Zverejnené 29 05 81

(45) Vydané 30 10 84

(51) Int. Cl.³
H 04 B 3/50

[75]

Autor vynálezu

KÉRY MIROSLAV ing., ZÁHORIE

(54) **Zapojenie modulačných a demodulačných obvodov pre obojsmerný sériový simplexný prenos informácií napájacím vedením medzi hlavným a vedľajším zariadením**

Vynález rieši zapojenie modulačných a demodulačných obvodov pre obojsmerný sériový simplexný prenos informácií napájacím vedením medzi hlavným a vedľajším zariadením, napríklad medzi číslicovým meracím prístrojom a jeho externou zobrazovacou a ovládacou jednotkou. Prenos informácií je založený na prerušovaní napájacieho prúdu. Výkonová časť hlavného i vedľajšieho modulátora pozostáva zo spínacieho tranzistora zapojeného do série s diódou, zaradeného do napájacieho vedenia pre napájanie vedľajšieho zariadenia z napájacieho zdroja v hlavnom zariadení. Hlavný demodulátor pozostáva zo snímacieho tranzistora, ktorý sníma úbytok napätia na spínacom tranzistore a dióde, tj. vyhodnocuje veľkosť prúdu cez spínač. Snímací tranzistor vedľajšieho demodulátora sníma napätie na napájacom vedení. V hlavnom modulátore je paralelne k napájaciemu vedeniu pripojený tlmiaci tranzistor, ktorý tlmí prechodné javy vo vedení pri vypnutí hlavného spínacieho tranzistora. Zapojenie je vhodné pre prípady, keď napájací prúd vedľajšieho zariadenia nepresahuje niekoľko stoviek mA a napájacie napätie je v rozpätí 5 V až niekoľko desiatok V.

Predmetom vynálezu je zapojenie modulačných a demodulačných obvodov pre obojsmerný sériový simplexný prenos informácií napájacím vedením medzi hlavným a vedľajším zariadením, založený na prerušovaní napájacieho prúdu.

Problém prenosu informácií medzi hlavným a vedľajším zariadením, napríklad medzi číslicovým meracím prístrojom a jeho externým displejom, sa obvykle rieši jedným až dvoma samostatnými vodičmi. Ak je vedľajšie zariadenie napájané z napájacieho zdroja hlavného zariadenia, napájacie vodiče sú oddelené od vodičov pre prenos dát. V prípadoch, keď to okolnosti vyžadujú, sa údaje napájacím vedením prenášajú tak, že sa namodulujú na vysokofrekvenčný nosný kmitočet. Takéto riešenie vyžaduje v hlavnom i vo vedľajšom zariadení prídavné obvody pre generovanie dostatočne stabilného nosného kmitočtu a jeho väzbou na napájacie vedenie, modulačné a demodulačné obvody a je pomerne zložitý. Navyše vznikajú problémy s vyžarovaním nosného kmitočtu a s rušením rozhlasu a televízie.

Uvedené nevýhody odstraňuje zapojenie modulačných a demodulačných obvodov pre obojsmerný sériový simplexný prenos informácií napájacím vedením podľa vynálezu, založený na prerušovaní napájacieho prúdu. Jeho podstata spočíva v tom, že napájací vodič vedľajšieho zariadenia s kladným potenciálom je napojený priamo na kladný výstup napájacieho zdroja hlavného zariadenia, zatiaľ čo napájací vodič so záporným potenciálom je k zápornému výstupu napájacieho zdroja hlavného zariadenia pripojený cez diódu a tranzistor hlavného modulátora pozostávajúceho ďalej z horného budiaceho tranzistora, dolného budiaceho tranzistora, tlmiaceho tranzistora, prvého odporu, druhého odporu, tretieho odporu a štvrtého odporu zapojených tak, že sériový výstup hlavného zariadenia je cez prvý odpor napojený na bázu horného budiaceho tranzistora a cez druhý odpor na bázu dolného budiaceho tranzistora, kolektor horného budiaceho tranzistora je cez tretí odpor napojený na bázu tlmiaceho tranzistora, ktorého prechod kolektor-emitor je napojený medzi kladným a záporným napájacím vodičom vedľajšieho zariadenia, pričom kolektor je pripojený k zápornému a emitor ku kladnému vodiču, kolektor dolného budiaceho tranzistora je napojený na bázu hlavného modulačného tranzistora a cez štvrtý odpor na kladný pól napájacieho zdroja hlavného zariadenia, emitory hlavného budiaceho tranzistora, dolného budiaceho tranzistora, hlavného modulačného tranzistora, sú pripojené na záporný pól napájacieho zdroja hlavného zariadenia, kolektor hlavného modulačného tranzistora je napojený na katódu diódy, ktorej anóda je napojená na záporný napájací vodič, ďalej sériový vstup hlavného zariadenia je napoje-

ný na kolektor hlavného snímacieho tranzistora, ktorého báza je cez piaty odpor pripojená k zápornému napájacímu vodiču, kolektor je cez šiesty odpor pripojený ku kladnému a emitor k zápornému pólu zdroja hlavného zariadenia, záporný napájací prívod vedľajšieho zariadenia je napojený priamo na záporný napájací vodič, zatiaľ čo kladný napájací prívod vedľajšieho zariadenia je na kladný napájací vodič napojený cez prechod kolektor-emitor vedľajšieho modulačného tranzistora a cez oddeľovaciu diódu, pričom anóda oddeľovacej diódy je napojená na kladný napájací vodič a jej katóda je napojená na emitor vedľajšieho modulačného tranzistora vedľajšieho modulátora, ktorý ďalej pozostáva z budiaceho tranzistora, jedenásteho odporu, dvanásteho odporu, trinásteho odporu zapojených tak, že sériový výstup vedľajšieho zariadenia je cez dvanásť odpor napojený na bázu budiaceho tranzistora, ktorá je ďalej cez jedenásť odpor napojená na katódu oddeľovacej diódy a emitor vedľajšieho modulačného tranzistora, emitor budiaceho tranzistora je pripojený k zápornému napájacímu vodiču a jeho kolektor je cez trinásť odpor napojený na bázu vedľajšieho modulačného tranzistora, ďalej sériový vstup vedľajšieho zariadenia je napojený na kolektor výstupného tranzistora vedľajšieho demodulátora, ktorý ďalej pozostáva z vedľajšieho snímacieho tranzistora, oddeľovacieho tranzistora, siedmeho odporu, ôsmeho odporu, deviateho odporu a desiateho odporu, zapojených tak, že báza výstupného tranzistora je napojená na kolektor vedľajšieho snímacieho tranzistora, pričom báza výstupného tranzistora je súčasne cez deviaty odpor pripojená na kladný napájací prívod vedľajšieho zariadenia a kolektor výstupného tranzistora je súčasne cez desiaty odpor napojený tak isto na kladný napájací prívod vedľajšieho zariadenia, báza vedľajšieho snímacieho tranzistora je cez siedmy odpor napojená na kladný napájací vodič, emitor vedľajšieho snímacieho tranzistora je na záporný napájací vodič pripojený cez prechod kolektor-emitor oddeľovacieho tranzistora, ktorého báza je napojená cez ôsmy odpor na sériový výstup vedľajšieho zariadenia, pričom medzi kladný a záporný napájací prívod vedľajšieho zariadenia je paralelne pripojený akumulčný a filtračný kondenzátor.

Hlavnou výhodou zapojenia podľa vynálezu je, že je v širokom rozsahu nezávislý na kolísaní napájacieho napätia a toleranciách hodnôt odporov a na rozdiel od vysokofrekvenčných modulačných a demodulačných obvodov neobsahuje žiadne indukčnosti.

Na priložených výkresoch je na obr. 1 znázornené zapojenie obvodov hlavného modulátora a demodulátora, na obr. 2 je znázornené zapojenie obvodov vedľajšieho modulátora a demodulátora.

Vedľajšie zariadenia **28**, napríklad externý číslicový displej, je napájané z napájacieho zdroja hlavného zariadenia **1**, napríklad číslicového meracieho prístroja, kladným $+$ a záporným $-$ napájacím vodičom. Kladný napájací vodič je napojený priamo na kladný výstup $+$ **H** napájacieho zdroja hlavného zariadenia **1**, zatiaľ čo záporný napájací vodič je k zápornému výstupu $-$ **H** napájacieho zdroja hlavného zariadenia **1** pripojený cez diódu **9** a prechod kolektor-emitor hlavného modulačného tranzistora **10**, hlavného modulatora. Hlavný modulator ďalej pozostáva z horného budiaceho tranzistora **4**, dolného budiaceho tranzistora **7**, tlmiaceho tranzistora **8**, prvého odporu **2**, druhého odporu **3**, tretieho odporu **5** a štvrtého odporu **6** zapojených tak, že tlmiaci tranzistor **8** je ovládaný zo sériového výstupu hlavného zariadenia **1** cez budiaci tranzistor **4** a hlavný modulačný tranzistor **10** cez dolný budiaci tranzistor **7**. Keď je na sériovom výstupe logická úroveň signálu **L**, dolný budiaci tranzistor **7** je uzavretý a hlavný modulačný tranzistor **10** je otvorený, takže prúdový obvod pre napájanie vedľajšieho zariadenia je uzavretý a napájací prúd tečie. Horný budiaci tranzistor **4**, i tlmiaci tranzistor **8** sú v tom čase uzavreté. V stave **H** signálu na sériovom výstupe hlavného zariadenia, sa stav tranzistorov hlavného modulatora zmení na opačný, takže napájací obvod je prerušený a tlmiaci tranzistor **8** svojím prechodom kolektor-emitor skratuje napájacie vodiče. Tým sa dosiahne potlačenie prechodných javov na napájacom vedení a zabezpečí sa bezchybné vyhodnotenie bezprúdového stavu vedenia vedľajším demodulátorom. Vedľajší demodulátor pozostáva z vedľajšieho snímacieho tranzistora **15**, oddeľovacieho tranzistora **16**, výstupného tranzistora **19**, siedmeho odporu **14**, ôsmeho odporu **17**, deviateho odporu **18** a desiateho odporu **20** zapojených tak, že vedľajší snímací tranzistor **15** cez siedmy odpor **14** sníma úroveň napätia na napájacích vodičoch, svojím kolektorom je pripojený na bázu výstupného tranzistora **19** zapojeného ako invertor, pričom emitor vedľajšieho snímacieho tranzistora **15** je k zápornému napájaciemu vodiču pripojený cez prechod kolektor-emitor oddeľovacieho tranzistora **16**. Keď je napájací obvod uzavretý, na napájacích vodičoch je prítomné napájacie napätie zdroja hlavného zariadenia **1** zmenšené iba o úbytok na hlavnom modulačnom tranzistore **10**, dióde **9** a na napájacom vedení. Vedľajší snímací tranzistor **15** je vtedy otvorený, takže na sériovom vstupe vedľajšieho zariadenia je logická úroveň **H**. V čase príjmu údajov je sériový výstup vedľajšieho zariadenia **28** neaktívny, je na úrovni **H**, takže oddeľovací tranzistor **16** je otvorený. Po prerušení napájacieho prúdu bude napätie na napájacích vodičoch nulové a na sériovom vstupe vedľajšieho zariadenia **28** bude logická úroveň

L. V čase vysielania údajov z vedľajšieho zariadenia **28** do hlavného zariadenia **1**, napríklad pri vysielaní ovládacích povelov alebo spúšťaní merania, sériový výstup vedľajšieho zariadenia ovláda činnosť vedľajšieho modulatora. Vedľajší modulator pozostáva z tranzistorov vedľajšieho modulačného tranzistora **24**, budiaceho tranzistora **26**, jedenásteho odporu **22**, dvanásteho odporu **23** a trinásteho odporu **25** zapojených tak, že budiaci tranzistor **26** svojím kolektorom cez trinásty odpor **25** ovláda vedľajší modulačný tranzistor **24**. Keď je sériový výstup vedľajšieho zariadenia **28** v stave **H**, budiaci tranzistor **26** je otvorený a napájací obvod je uzavretý cez otvorený vedľajší modulačný tranzistor **24**. V stave **L** sériového výstupu vedľajšieho zariadenia **28** je stav tranzistorov **24**, **26** vedľajšieho modulatora opačný a napájací obvod je prerušený. Počas tohoto stavu zabezpečuje napájanie vedľajšieho zariadenia akumulácia a filtračný kondenzátor **27**, pričom oddeľovacia dióda **21** ho oddeľuje od kladného napájacieho vodiča, ktorý je vtedy tlmiacim tranzistorom **8** hlavného modulatora skratovaný so záporným napájacím vodičom. Súčasne je uzavretý oddeľovací tranzistor **16** vedľajšieho demodulatora. V čase, keď je napájací obvod uzavretý, hlavný snímací tranzistor **12** hlavného demodulatora je otvorený, pretože prúd zo zdroja reprezentovaného úbytkom napätia na hlavnom modulačnom tranzistore **10** a dióde **9** stačí na jeho vybudenie. Na sériovom vstupe hlavného zariadenia je vtedy logická úroveň **L**. Po prerušení napájacieho obvodu vedľajším modulačným tranzistorom **24** vedľajšieho modulatora, sa hlavný snímací tranzistor **12** uzavrie, pretože tlmiaci tranzistor **8** je v tom čase uzavretý, vzhľadom na prerušenie prúdu nebude na hlavnom modulačnom tranzistore **10** a dióde **9** nijaký úbytok napätia a prúd bázy hlavného snímacieho tranzistora **12** nemôže tiecť ani cez vedľajší snímací tranzistor **15** vedľajšieho demodulatora, pretože v tom čase je oddeľovací tranzistor **16** uzavretý. Na sériovom vstupe hlavného zariadenia **1** bude teda úroveň **H**.

Zapojenie podľa vynálezu je výhodné v prípadoch, keď napájací prúd vedľajšieho zariadenia nepresahuje niekoľko stoviek **mA** a napájacie napätie sa pohybuje v rozpätí **5** až niekoľko desiatok **V**. Umožňuje veľmi jednoduché spojenie vedľajšieho zariadenia, napríklad externého číslicového displeja vybaveného aj ovládacími prvkami, s hlavným zariadením, napríklad s číslicovým meracím prístrojom, i niekoľko stoviek metrov dlhým dvojžilovým káblom, po ktorom je popri napájaní vedľajšieho zariadenia zabezpečený aj obojsmerný prenos informácií. Jednoduché modulačné a demodulačné obvody umožňujú jednak prenos informácií, napríklad výsledkov merania, z hlavného zariadenia k vedľajšiemu, jednak spätný prenos, napríklad ovlá-

dacích povelov, z vedľajšieho zariadenia k hlavnému zariadeniu. Zapojenie umožňuje aj vypínanie hlavného napájacieho zdroja vypínačom napájania vo vedľajšom zariade-

ní, ak sa ovládaci vstup hlavného napájacieho zdroja napojí na výstup hlavného demodulátora cez vhodne dimenzovaný filtračný RC člen.

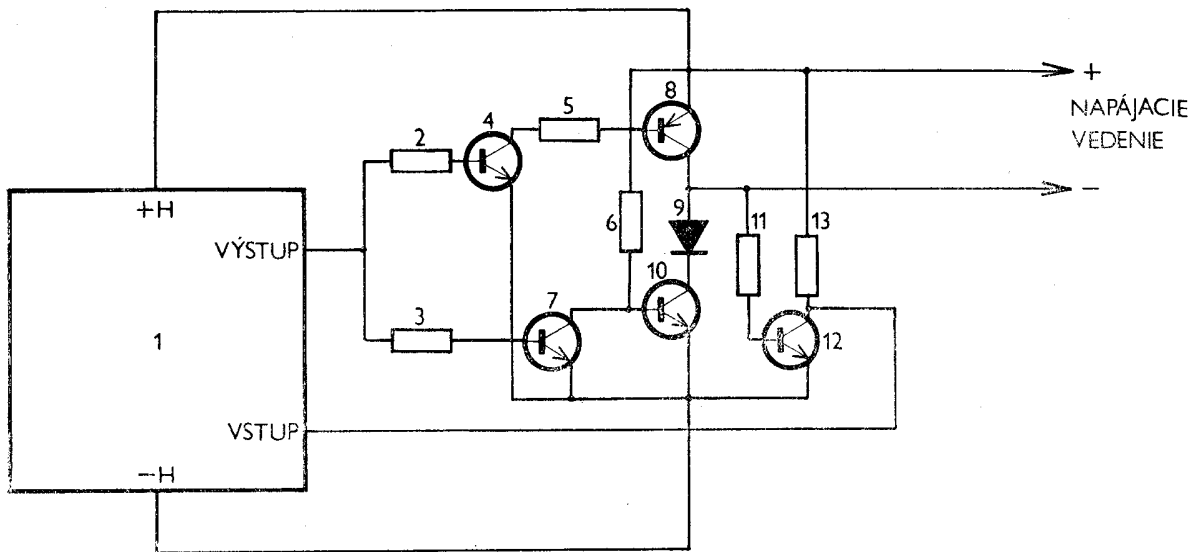
PREDMET VYNÁLEZU

Zapojenie modulačných a demodulačných obvodov pre obojsmerný sériový simplexný prenos informácií napájacím vedením medzi hlavným a vedľajším zariadením, založený na prerušovaní napájacieho prúdu, vyznačuje sa tým, že napájací vodič vedľajšieho zariadenia (28), s kladným potenciálom, je napojený priamo na kladný výstup (+H) napájacieho zdroja hlavného zariadenia (1), zatiaľ čo napájací vodič so záporným potenciálom je k zápornému výstupu (-H) napájacieho zdroja hlavného zariadenia (1) pripojený cez diódu (9) a tranzistor (10) hlavného modulátora pozostávajúceho ďalej z horného budiaceho tranzistora (4), dolného budiaceho tranzistora (7), tlmiaceho tranzistora (8), prvého odporu (2), druhého odporu (3), tretieho odporu (5) a štvrtého odporu (6) zapojených tak, že sériový výstup hlavného zariadenia je cez prvý odpor (2) napojený na bázu horného budiaceho tranzistora (4) a cez druhý odpor (3) na bázu dolného budiaceho tranzistora (7), kolektor horného budiaceho tranzistora (4) je cez tretí odpor (5) napojený na bázu tlmiaceho tranzistora (8), ktorého prechod kolektor-emitor je napojený medzi kladný a záporný napájací vodič vedľajšieho zariadenia (28), pričom kolektor je pripojený k zápornému a emitor ku kladnému vodiču, kolektor dolného budiaceho tranzistora (7) je napojený na bázu hlavného modulačného tranzistora (10) a cez štvrtý odpor (6) na kladný pól (+H) napájacieho zdroja hlavného zariadenia (1), emitory hlavného budiaceho tranzistora (4), dolného budiaceho tranzistora (7), hlavného modulačného tranzistora (10), sú pripojené na záporný pól (-H) napájacieho zdroja hlavného zariadenia (1), kolektor hlavného modulačného tranzistora (10) je napojený na katódu diódy (9), ktorej anóda je napojená na záporný napájací vodič, ďalej sériový vstup hlavného zariadenia je napojený na kolektor hlavného snímacieho tranzistora (12), ktorého báza je cez piaty odpor (11) pripojená k zápornému napájaciemu vodiču, kolektor je cez šiesty odpor (13) pripojený ku kladnému a emitor k zápornému pólu zdroja hlavného zariadenia (1), záporný napájací prívod (-V) vedľajšieho zariadenia (28) je napojený priamo na záporný napájací vodič, zatiaľ čo kladný na-

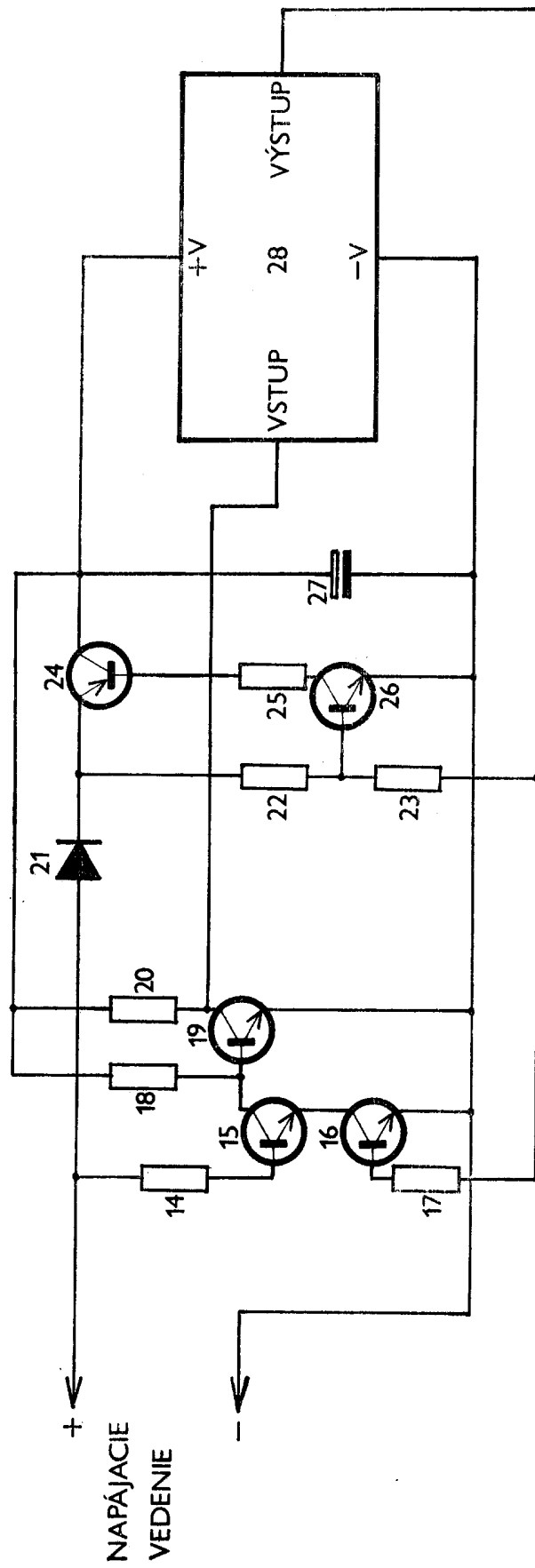
pájací prívod +V vedľajšieho zariadenia (28) je na kladný napájací vodič napojený cez prechod kolektor-emitor vedľajšieho modulačného tranzistora (24) a cez oddeľovaciu diódu (21), pričom anóda oddeľovacej diódy (21) je napojená na kladný napájací vodič a jej katóda je napojená na emitor vedľajšieho modulačného tranzistora (24) vedľajšieho modulátora, ktorý ďalej pozostáva z budiaceho tranzistora (26), jedenásteho odporu (22), dvanásteho odporu (23) a trinásteho odporu (25) zapojených tak, že sériový výstup vedľajšieho zariadenia (28) je cez dvanásť odpor (23) napojený na bázu budiaceho tranzistora (26), ktorá je ďalej cez jedenásť odpor (22) napojená na katódu oddeľovacej diódy (21) a emitor vedľajšieho modulačného tranzistora (24), emitor budiaceho tranzistora (26) je pripojený k zápornému napájaciemu vodiču a jeho kolektor je cez trinásť odpor (25) napojený na bázu vedľajšieho modulačného tranzistora (24), ďalej sériový vstup vedľajšieho zariadenia (28) je napojený na kolektor výstupného tranzistora (19) vedľajšieho demodulátora, ktorý ďalej pozostáva z vedľajšieho snímacieho tranzistora (15), oddeľovacieho tranzistora (16), siedmeho odporu (14), ôsmeho odporu (17), deviateho odporu (18) a desiateho odporu (20), zapojených tak, že báza výstupného tranzistora (19) je napojená na kolektor vedľajšieho snímacieho tranzistora (15), pričom báza výstupného tranzistora (19) je súčasne cez deviaty odpor (18) pripojená na kladný napájací prívod (+V) vedľajšieho zariadenia (28) a kolektor výstupného tranzistora (19) je súčasne cez desiaty odpor (20) napojený tak isto na kladný napájací prívod (+V) vedľajšieho zariadenia (28), báza vedľajšieho snímacieho tranzistora (15) je cez siedmy odpor (14) napojená na kladný napájací vodič, emitor vedľajšieho snímacieho tranzistora (15) je na záporný napájací vodič pripojený cez prechod kolektor emitor oddeľovacieho tranzistora (16), ktorého báza je napojená cez ôsmy odpor (17) na sériový výstup vedľajšieho zariadenia (28), pričom medzi kladný (+V) a záporný (-V) napájací prívod vedľajšieho zariadenia je paralelne pripojený akumulačný a filtračný kondenzátor (27).

2 výkresy

214919



Obr. 1



Obr. 2