(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 602 23 310 T2** 2008.08.28

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 1 244 149 B1**
(21) Deutsches Aktenzeichen: **602 23 310.0**
(96) Europäisches Aktenzeichen: **02 005 898.8**
(96) Europäischer Anmeldetag: **14.03.2002**
(97) Erstveröffentlichung durch das EPA: **25.09.2002**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **07.11.2007**
(47) Veröffentlichungstag im Patentblatt: **28.08.2008**

(51) Int Cl.[8]: ***H01L 27/148*** (2006.01)
H01L 29/768 (2006.01)

(30) Unionspriorität:
2001078506 19.03.2001 JP

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Sony Corp., Tokio/Tokyo, JP

(74) Vertreter:
Müller - Hoffmann & Partner Patentanwälte, 81667 München

(72) Erfinder:
Iizuka, Takayuki, Tokyo, JP; Yamashita, Mitsuru, Tokyo, JP

(54) Bezeichnung: **CCD Festkörper-Bildaufnahmevorrichtung mit zwei Ausgängen**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

HINTERGRUND DER ERFINDUNG

1. Gebiet der Erfindung

[0001] Die Erfindung bezieht sich auf Festkörperabbildungsvorrichtungen.

2. Beschreibung des Standes der Technik.

[0002] Fig. 1 ist eine Draufsicht, die ein Beispiel einer bekannten Festkörperabbildungsvorrichtung darstellt. In einer in Fig. 1 gezeigten Festkörperabbildungsvorrichtung **102** sind mehrere photoelektrische Umsetzungselemente **106** in einer Matrix mit einem Spalt dazwischen in einem Photodetektorbereich **105** eines Siliciumhalbleitersubstrats **104** angeordnet. Ein vertikales Ladungsübertragungsregister **108** mit einer Struktur einer ladungsgekoppelten Vorrichtung (CCD) ist für jede Spalte der photoelektrischen Umsetzungselemente **106** in der vertikalen Richtung (durch den Pfeil V in Fig. 1 der photoelektrischen Umsetzungselemente **106** angegeben) angeordnet. Ein horizontales Ladungsübertragungsregister **110** auch mit einer CCD-Struktur ist an einer Seite der individuellen vertikalen Ladungsübertragungsregister **108** in der horizontalen Richtung (durch den Pfeil H in Fig. 1 angegeben) der photoelektrischen Umsetzungselemente **106** angeordnet. Ein Ausgangsabschnitt **112** ist an einem Ende des horizontalen Ladungsübertragungsregisters **110** ausgebildet.

[0003] In der wie oben konfigurierten Festkörperabbildungsvorrichtung **102** werden beim Empfang von Licht Signalladungen durch jede Spalte der photoelektrischen Umsetzungselemente **106** erzeugt und werden über einen Lesebereich (nicht dargestellt), der zwischen die photoelektrischen Umsetzungselemente **106** und jedes der vertikalen Ladungsübertragungsregister **108** tritt, zum entsprechenden vertikalen Ladungsübertragungsregister **108** geliefert. Dann überträgt das vertikale Ladungsübertragungsregister **108** nacheinander die Signalladungen zum horizontalen Ladungsübertragungsregister **110**. Beim Empfangen der Signalladungen von den individuellen vertikalen Ladungsübertragungsregistern **108** überträgt das horizontale Ladungsübertragungsregister **110** dann die Signalladungen zum Ausgangsabschnitt **112**. Der Ausgangsabschnitt **112** setzt die Signalladungen in ein Spannungssignal um, verstärkt es und gibt das verstärkte Signal aus.

[0004] In der Festkörperabbildungsvorrichtung **102** sollte, um einen höheren Auflösungspegel von aufgenommenen Bildern zu erhalten, die Anzahl von Pixeln erhöht werden. Um dies zu erreichen, ist es erforderlich, mehr photoelektrische Umsetzungselemente **106** auf dem Halbleitersubstrat **104** anzuordnen. Eine erhöhte Anzahl von photoelektrischen Umsetzungselementen **106** verlängert jedoch die zum Übertragen der Signalladung erforderliche Zeit und es wird schwierig, die ausreichende Rahmenfrequenz, die zum Anzeigen von aufgenommenen Bildern erforderlich ist, sicherzustellen.

[0005] Um den vorstehend beschriebenen Nachteil zu beseitigen, wurde eine Festkörperabbildungsvorrichtung vorgeschlagen, bei der die photoelektrischen Umsetzungselemente **106** in zwei Gruppen unterteilt sind, die dann Signalladungen unter Verwendung von zwei horizontalen Ladungsübertragungsregistern übertragen. Fig. 2 ist ein schematisches Diagramm, das eine solche Festkörperabbildungsvorrichtung darstellt. In einer in Fig. 2 gezeigten Festkörperabbildungsvorrichtung **114** ist ein Photodetektorbereich **105** auf einem Halbleitersubstrat in einen ersten und einen zweiten Photodetektorbereich **116** und **118** unterteilt und mehrere photoelektrische Umsetzungselemente, die in einer Matrix angeordnet sind, sind in eine Gruppe, die im ersten Photodetektorbereich **116** angeordnet ist, und eine Gruppe, die im zweiten Photodetektorbereich **118** angeordnet ist, unterteilt. Die durch die photoelektrischen Umsetzungselemente im ersten und zweiten Photodetektorbereich **116** und **118** erzeugten Signalladungen werden jeweils unter Verwendung der entsprechenden vertikalen Ladungsübertragungsregister zum ersten und zum zweiten horizontalen Ladungsübertragungsregister **120** und **122** übertragen. Die photoelektrischen Umsetzungselemente und die vertikalen Ladungsübertragungsregister sind in Fig. 2 nicht gezeigt.

[0006] Beim Empfangen der Signalladungen von den vertikalen Ladungsübertragungsregistern übertragen das erste und das zweite horizontale Ladungsübertragungsregister **120** und **122** gleichzeitig die Signalladungen in die entgegengesetzten Richtungen, um sie zum ersten und zum zweiten Ausgangsabschnitt **124** bzw. **126** zu liefern, die an den entsprechenden Enden des ersten und des zweiten horizontalen Ladungsübertragungsregisters **120** und **122** ausgebildet sind. Dann werden Signale, die Bilder anzeigen, die durch die photoelektrischen Umsetzungselemente aufgenommen werden, die im ersten und im zweiten Photodetektorbereich **116** und **118** angeordnet sind, gleichzeitig aus dem ersten und dem zweiten Ausgangsabschnitt **124** bzw. **126** ausgegeben. Folglich ist in der Festkörperabbildungsvorrichtung **114** die zur Übertragung der Signalladung erforderliche Zeit auf eine Hälfte der Zeit für eine Festkörperabbildungsvorrichtung unter Verwendung nur eines horizontalen Ladungsübertragungsregisters verringert.

[0007] Fig. 3 ist eine Draufsicht, die Details des ersten und des zweiten Ausgangsabschnitts **124** und **126**, die an den entsprechenden Enden des ersten und des zweiten horizontalen Ladungsübertragungs-

registers **120** bzw. **122** angeordnet sind, die in Fig. 2 gezeigt sind, darstellt.

[0008] Der erste und der zweite Ausgangsabschnitt **124** und **126** umfassen jeweils einen ersten und einen zweiten Signalladungsdetektor **128** und **130**, einen ersten und einen zweiten Transistor **132** und **134** und einen ersten und einen zweiten Ladungssäuberungsbereich **136** und **138**.

[0009] Sowohl das erste als auch das zweite horizontale Ladungsübertragungsregister **120** und **122** umfassen einen Übertragungskanal **140**, der beispielsweise ein Bereich vom n-Typ ist, der auf der Oberfläche eines Halbleitersubstrats vom p-Typ ausgebildet ist, und Übertragungselektroden (nicht dargestellt), die im Übertragungskanal **140** in der Ladungsübertragungsrichtung angeordnet sind. Der Übertragungskanal **140** ist so ausgebildet, dass er schmäler ist, wie in Fig. 3 gezeigt, wenn er zum Ende von jedem des ersten und des zweiten horizontalen Ladungsübertragungsregisters **120** und **122** verläuft. Jeder des ersten und des zweiten Signalladungsdetektors **128** und **130** ist beispielsweise als Bereich vom n-Typ auf der Oberfläche des Halbleitersubstrats in der Nähe des Vorderendes des Übertragungskanals **140** ausgebildet.

[0010] Sowohl der erste als auch der zweite Transistor **132** und **134** umfassen ein Gate **142**, einen Source **144** und einen Drain **146**. Das Gate **142** ist beispielsweise aus Polysilicium ausgebildet und ist derart ausgebildet, dass ein Ende davon mit dem entsprechenden Signalladungsdetektor **128** oder **130** überlappt. In diesem Beispiel, das in Fig. 3 gezeigt ist, erstreckt sich das Gate **142** des ersten Transistors **132** nach oben in Richtung der oberen linken Seite, während sich das Gate **142** des zweiten Transistors **134** nach oben in Richtung der oberen rechten Seite erstreckt. Der Source **144** und der Drain **146** von jedem des ersten und des zweiten Transistors **132** und **134** sind beispielsweise als Bereiche vom n-Typ auf der Oberfläche des Halbleitersubstrats über das Gate **142** ausgebildet.

[0011] Sowohl der erste als auch der zweite Ladungssäuberungsbereich **136** und **138** umfassen, wie in Fig. 3 gezeigt, einen Ladungssäuberungs-Drain **150** und ein Ladungssäuberungs-Steuergate **152**. Das Ladungssäuberungs-Steuergate **152** ist benachbart zum Gate **142** von jedem des ersten und des zweiten Transistors **132** und **134** angeordnet und der Ladungssäuberungs-Drain **150** ist beispielsweise als Bereich vom n-Typ auf der Oberfläche des Halbleiters in einer Position gegenüber dem Gate **142** über das Ladungssäuberungs-Steuergate **152** ausgebildet.

[0012] Wie in Fig. 3 gezeigt, sind der erste Signalladungsdetektor **128**, der erste Transistor **132** und der erste Ladungssäuberungsbereich **136** zum zweiten Signalladungsdetektor **130**, zum zweiten Transistor **134** bzw. zum zweiten Ladungssäuberungsbereich **138** in Bezug auf eine imaginäre Linie **154**, die senkrecht zu der Richtung gezeichnet ist, in der das erste und das zweite horizontale Ladungsübertragungsregister **120** und **122** ausgedehnt sind, symmetrisch.

[0013] Mit dieser Konfiguration werden Signalladungen, die vom ersten und vom zweiten horizontalen Ladungsübertragungsregister **120** und **122** übertragen werden, in Spannungssignale mit einer Größe gemäß der Menge an Ladung durch den ersten und den zweiten Signalladungsdetektor **128** und **130** umgesetzt und der erste und der zweite Transistor **132** und **134** verstärken die Spannungssignale und geben sie aus den Drains **146** aus.

[0014] Die Ladungssäuberungs-Steuergates **152** werden so gesteuert, dass sie synchron mit der Ladungsübertragungsoperation des ersten und des zweiten horizontalen Ladungsübertragungsregisters **120** und **122** EIN oder AUS sind, und Signalladungen, die im ersten und im zweiten Signalladungsdetektor **128** und **130** unnötig geworden sind, werden über die Ladungssäuberungs-Steuergates **152** zu den Ladungssäuberungs-Drains **150** übertragen.

[0015] Der erste und der zweite Transistor **132** und **134** und der erste und der zweite Säuberungsbereich **136** und **138**, die den ersten bzw. den zweiten Ausgangsabschnitt **124** und **126** bilden, werden auf einem Halbleitersubstrat gemäß einem bekannten Halbleiterverarbeitungsverfahren ausgebildet, das mehrere Schritte aufweist. Während der Verarbeitung werden mehrere Masken wie z. B. eine Fotoresist- oder Siliciumnitridschicht in jedem Schritt gemäß beispielsweise einem photolithographischen Verfahren ausgebildet. Folglich werden die Sources **144**, die Drains **146** und die Gates **142** in vorbestimmten Konfigurationen in vorbestimmten Positionen auf dem Halbleitersubstrat ausgebildet.

[0016] Wenn eine Maske beispielsweise unter Verwendung eines Photoresists gemäß einem photolithographischen Verfahren ausgebildet wird, wird eine Photoresistschicht auf einem Halbleitersubstrat über ein Fadenkreuz belichtet und wird dann so entwickelt, dass es zu einem Maskenmuster geformt wird. Im Allgemeinen ist jedoch die wie vorstehend beschrieben ausgebildete Maske geringfügig vertikal, horizontal, zur linken Seite oder zur rechten Seite von einer korrekten Position auf der Maskenoberfläche innerhalb einer vorbestimmten Toleranz verschoben.

[0017] Wenn beispielsweise eine Maske zum Ausbilden des Gates **142** des ersten oder zweiten Transistors **132** oder **134** in Bezug auf eine Maske zum Ausbilden des Source **144** und eine Maske zum Ausbilden des Drains **146** des entsprechenden Transis-

tors **132** oder **134** geringfügig verschoben ist, ist folglich das Gate **142** von der korrekten Position in Bezug auf den Source **144** und den Drain **146** verschoben. Eine solche Verschiebung des Gates **142** beeinflusst die Eigenschaften des entsprechenden Transistors **132** oder **134** nachteilig, was beispielsweise den Verstärkungsgrad des Transistors verändert.

[0018] Fig. 4A und Fig. 4B sind teilweise Draufsichten, die die Gates **142** des ersten und des zweiten Transistors **132** bzw. **134** darstellen, die auf Grund von Verschiebungen der entsprechenden Masken geringfügig von den korrekten Positionen nach rechts ausgebildet sind.

[0019] Da die Maske zum Ausbilden des Gates **142** nach rechts verschoben ist, wie in Fig. 4A gezeigt, ist das Gate **142** des ersten Transistors **132** auch nach rechts ausgebildet. Folglich ist der Bereich des Drains **146** des ersten Transistors **132** kleiner als er sein sollte, während der Bereich des Source **144** größer ist als er sein sollte.

[0020] Da, wie in Fig. 4B gezeigt, das Gate **142** des zweiten Transistors **134** nach rechts ausgebildet ist, ist dagegen der Bereich des Drains **146** größer als er sein sollte, während der Source **144** kleiner ist als er sein sollte.

[0021] Folglich ändern solche Verschiebungen der Masken von den korrekten Positionen die Eigenschaften des ersten und des zweiten Transistors **132** und **134** in verschiedenen Weisen. Wenn beispielsweise der Verstärkungsgrad von einem Transistor erhöht wird, wird der Verstärkungsgrad des anderen Transistors verringert.

[0022] Wenn der Verstärkungsgrad zwischen dem ersten und dem zweiten Transistor **132** und **134** unterschiedlich ist, werden die Pegel der aus dem ersten und dem zweiten Transistor **132** und **134** ausgegebenen Signale auch unterschiedlich. Wenn aufgenommene Bilder auf der Basis dieser Signale angezeigt werden, wird folglich die Helligkeit oder der Kontrast zwischen der linken Seite und der rechten Seite des Bildschirms unterschiedlich.

[0023] Dasselbe gilt für den ersten und den zweiten Signalladungsdetektor **128** und **130** und den ersten und den zweiten Ladungssäuberungsbereich **136** und **138**. Folglich werden die Pegel der aus dem ersten und dem zweiten Ausgangsabschnitt **124** und **126** ausgegebenen Signale unterschiedlich.

[0024] US A 5 715 002 offenbart ein Ladungsübertragungs-Leseregister vom CCD-Typ mit mehreren Ausgängen. Das in diesem Dokument offenbarte Leseregister ist ein Teil einer lichtempfindlichen Zone und umfasst eine Anzahl von elementaren Unterregistern.

[0025] Der Artikel "Frame Transfer Area Array Sensor with Vertical Antiblooming and Novel Readout for Enhanced Performance" in "ELECTRON DEVICES MEETING, 1997, TECHNICAL DIGEST., INTERNATIONAL WASHINGTON, DC, offenbart eine Architekturkonstruktion zur Verwendung in Abbildungseinrichtungen mit ladungsgekoppelten Vorrichtungen mit mehreren Ausgängen. Gemäß diesem Dokument wird eine CCD-Flächenmatrix mit vier horizontalen Auslese-Schieberegistern geschaffen. Wie in diesem Dokument erwähnt ist, weisen alle Auslese-Schieberegister dieselben Takte und dieselbe Ausgangsstruktur auf, wobei die Ausgangsstruktur darin besteht, die Signalladung in einen Strom oder eine Spannung umzusetzen, der/die eine externe Last ansteuern kann. Die Ladungsübertragung in diesen horizontalen Schieberegistern geschieht in derselben Richtung.

[0026] Es ist die Aufgabe der Erfindung, eine Festkörperabbildungsvorrichtung mit einem zusätzlichen Ausgang mit gleichmäßiger Antwort zu schaffen.

[0027] Gemäß der Erfindung wird diese Aufgabe durch eine Festkörperabbildungsvorrichtung gemäß dem unabhängigen Anspruch 1 erreicht. Bevorzugte Ausführungsformen sind in den Unteransprüchen gegeben.

[0028] Die Festkörperabbildungsvorrichtung gemäß der Erfindung umfasst: mehrere photoelektrische Umsetzungselemente; ein erstes und ein zweites Ladungsübertragungsregister zum Übertragen von Signalladungen, die durch die mehreren photoelektrischen Umsetzungselemente erzeugt werden; einen ersten und einen zweiten Signalladungsdetektor, die jeweils in der Nähe von einer Kante von jedem des ersten bzw. des zweiten Ladungsübertragungsregisters angeordnet sind; und einen ersten und einen zweiten Transistor. Die vorstehend beschriebenen Komponenten sind auf einem Halbleitersubstrat angeordnet. Das erste und das zweite Ladungsübertragungsregister übertragen die Signalladungen in entgegengesetzten Richtungen. Der erste und der zweite Signalladungsdetektor empfangen die Signalladungen vom ersten bzw. vom zweiten Ladungsübertragungsregister und geben Spannungen mit einer Größe gemäß der Ladungsmenge aus. Jeder des ersten und des zweiten Transistors umfasst ein Gate, in das die aus dem ersten oder dem zweiten Signalladungsdetektor ausgegebene Spannung eingegeben wird, einen Source und einen Drain, die beide benachbart zum Gate ausgebildet sind. Der erste Signalladungsdetektor, der Source, der Drain und das Gate des ersten Transistors sind zum zweiten Signalladungsdetektor, zum Source, zum Drain bzw. zum Gate des zweiten Transistors von oben betrachtet fast kongruent. Der erste Signalladungsdetektor, der Source, der Drain und das Gate des ersten Transistors werden fast vollständig auf den zweiten Signalla-

dungsdetektor, den Source, den Drain bzw. das Gate des zweiten Transistors durch eine translatorische Bewegung überlagert.

[0029] Das erste und das zweite Ladungsübertragungsregister sind in Bezug auf einander spiegelverkehrt angeordnet.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0030] Fig. 1 ist eine Draufsicht, die ein Beispiel einer bekannten Festkörperabbildungsvorrichtung darstellt;

[0031] Fig. 2 ist ein schematisches Diagramm, das ein Beispiel einer bekannten Festkörperabbildungsvorrichtung darstellt, bei der photoelektrische Umsetzungselemente in zwei Gruppen unterteilt sind und Ladungen unter Verwendung von zwei horizontalen Ladungsübertragungsregistern übertragen werden;

[0032] Fig. 3 ist eine Draufsicht, die Details des ersten und des zweiten Ausgangsabschnitts darstellt, die an den Enden des ersten bzw. des zweiten Ladungsübertragungsregisters, die in Fig. 2 gezeigt sind, vorgesehen sind;

[0033] Fig. 4A und Fig. 4B sind parallele Draufsichten, die die Gates des ersten bzw. des zweiten Transistors darstellen, die auf Grund von Verschiebungen der entsprechenden Masken von den korrekten Positionen geringfügig nach rechts ausgebildet sind; und

[0034] Fig. 5 ist eine teilweise Draufsicht, die den wesentlichen Abschnitt einer Festkörperabbildungsvorrichtung gemäß einer Ausführungsform der Erfindung darstellt.

BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORM

[0035] Die Erfindung wird nachstehend im Einzelnen mit Bezug auf die begleitenden Zeichnungen durch die Erläuterung einer bevorzugten Ausführungsform beschrieben.

[0036] Fig. 5 ist eine teilweise Draufsicht, die den wesentlichen Abschnitt einer Festkörperabbildungsvorrichtung **6** gemäß einer Ausführungsform der Erfindung darstellt. Die Konfiguration der Festkörperabbildungsvorrichtung **6** ist in der Anordnung der photoelektrischen Umsetzungselemente und Ladungsübertragungsregister ähnlich zu jener der in Fig. 2 gezeigten Festkörperabbildungsvorrichtung **114**. Das heißt, in der Festkörperabbildungsvorrichtung **6** sind mehrere photoelektrische Umsetzungselemente in einer Matrix mit einem Spalt dazwischen auf einem Siliciumhalbleitersubstrat **12** ausgebildet. Ein vertikales Ladungsübertragungsregister ist für jede Spalte der photoelektrischen Umsetzungselemente in der vertikalen Richtung der photoelektrischen Umsetzungselemente vorgesehen und horizontale Ladungsübertragungsregister sind an einem Ende der individuellen vertikalen Ladungsübertragungsregister angeordnet.

[0037] Der Photodetektorbereich, in dem die photoelektrischen Umsetzungselemente angeordnet sind, ist aus einem ersten und einem zweiten Photodetektorbereich gebildet und die horizontalen Ladungsübertragungsregister sind aus einem ersten und einem zweiten horizontalen Ladungsübertragungsregister **8** und **10** gebildet, die für den ersten bzw. den zweiten Photodetektorbereich vorgesehen sind. Die horizontalen Ladungsübertragungsregister **8** und **10** empfangen Signalladungen, die durch die photoelektrischen Umsetzungselemente (erste und zweite Gruppe von photoelektrischen Umsetzungselementen) erzeugt werden, über die entsprechenden vertikalen Ladungsübertragungsregister, die im ersten und im zweiten Photodetektorbereich angeordnet sind, und übertragen die Signalladungen zu entsprechenden ersten und zweiten Ausgangsabschnitten **2** und **4**.

[0038] Die Festkörperabbildungsvorrichtung **6** ist von einer bekannten Festkörperabbildungsvorrichtung in der Konfiguration des ersten und des zweiten Ausgangsabschnitts **2** und **4** verschieden. Fig. 5 stellt Details des ersten und des zweiten Ausgangsabschnitts **2** und **4** und der um sie angeordneten Komponenten dar.

[0039] Wie vorstehend erörtert, umfasst die Festkörperabbildungsvorrichtung **6** die ersten und zweiten horizontalen Ladungsübertragungsregister **8** und **10**, die auf derselben imaginären Linie auf dem Halbleitersubstrat **12** derart angeordnet sind, dass die Signalladungen parallel zur imaginären Linie übertragen werden und dass ein Ende des ersten horizontalen Ladungsübertragungsregisters **8** einem Ende des zweiten horizontalen Ladungsübertragungsregisters **10** gegenüberliegend zugewandt ist (solche gegenüberliegenden Enden des ersten und des zweiten Ladungsübertragungsregisters **8** und **10** sind durch **14** angegeben).

[0040] Der erste und der zweite Ausgangsabschnitt **2** und **4** sind an den Enden entgegengesetzt zu den gegenüberliegenden Enden **14** des ersten und des zweiten horizontalen Ladungsübertragungsregisters **8** bzw. **10** ausgebildet. Der erste und der zweite Ausgangsabschnitt **2** und **4** umfassen einen ersten und einen zweiten Signalladungsdetektor **16** und **18**, einen ersten und einen zweiten Transistor **20** und **22** und einen ersten und einen zweiten Ladungssäuberungsbereich **24** bzw. **25**. Die Signalladungen werden über die entsprechenden vertikalen Ladungsübertragungsregister (nicht dargestellt) zum ersten und zum zweiten horizontalen Ladungsübertragungsregister **8**

und **10** geliefert und werden dann in den entgegengesetzten Richtungen, d. h. in Richtung des ersten und des zweiten Ausgangsabschnitts **2** und **4**, übertragen.

[0041] Jedes des ersten und des zweiten horizontalen Ladungsübertragungsregisters **8** und **10** umfasst einen Übertragungskanal **26**, der beispielsweise ein Bereich vom n-Typ ist, der auf der Oberfläche des Halbleitersubstrats **12** vom p-Typ ausgebildet ist, und mehrere Übertragungselektroden (nicht dargestellt), die im Übertragungskanal **26** in der Ladungsübertragungsrichtung angeordnet sind. Der Übertragungskanal **26** ist, wie in Fig. 5 gezeigt, in einer Konfiguration ausgebildet, so dass dessen Ende nahe jedem des ersten und des zweiten Signalladungsdetektors **16** und **18** von oben betrachtet schräg über die Ladungsübertragungsrichtung ausgebildet ist. Der erste und der zweite Signalladungsdetektor **16** und **18** sind benachbart zu den Vorderenden **28** des ersten und des zweiten horizontalen Ladungsübertragungsregisters **8** bzw. **10** ausgebildet. Der erste und der zweite Signalladungsdetektor **16** und **18** sind als Bereiche vom n-Typ auf der Oberfläche des Halbleitersubstrats **12** ausgebildet.

[0042] In dieser Ausführungsform sind der erste und der zweite Transistor **20** und **22**, die den ersten und den zweiten Ausgangsabschnitt **2** bzw. **4** bilden, MOS-Transistoren und jeder umfasst ein Gate **30**, einen Source **32** und einen Drain **34**. Die Gates **30** des ersten und des zweiten Transistors **20** und **22** sind beispielsweise aus Polysilicium ausgebildet, und sind so angeordnet, dass ein Ende von jedem Gate **30** mit dem ersten und dem zweiten Signalladungsdetektor **16** oder **18** überlappt. In dieser Ausführungsform erstrecken sich die Gates **30** des ersten und des zweiten Transistors **20** und **22** nach unten in Richtung der rechten Unterseite mit demselben Neigungswinkel und die Konfiguration des Gates **30** des ersten Transistors **20** ist zu jener des zweiten Transistors **22** von oben betrachtet fast kongruent. Wenn das Gate **30** des ersten Transistors **20** translatorisch in Richtung des Gates **30** des zweiten Transistors **22** bewegt wird, fällt es folglich fast mit dem Gate **30** des zweiten Transistors **22** zusammen.

[0043] Der Source **32** und der Drain **34** sind über das Gate **30** beispielsweise als Bereich vom n-Typ auf der Oberfläche des Halbleitersubstrats **12** ausgebildet. Die Konfigurationen des Source **32** und des Drains **34** des ersten Transistors **20** sind zu jenen des zweiten Transistors **22** von oben betrachtet fast kongruent. Folglich werden der Source **32** und der Drain **34** des ersten Transistors **20** durch eine translatorische Bewegung fast vollständig auf jene des zweiten Transistors **22** überlagert.

[0044] Jeder des ersten und des zweiten Ladungssäuberungsbereichs **24** und **25** umfasst, wie in Fig. 5 gezeigt, einen Ladungssäuberungs-Drain **38** und ein Ladungssäuberungs-Steuergate **40**, das beispielsweise aus Polysilicium ausgebildet ist. Das Ladungssäuberungs-Steuergate **40** ist benachbart zum Gate **30** von jedem des ersten und des zweiten Transistors **20** und **22** angeordnet. Der Ladungssäuberungs-Drain **38** ist beispielsweise als Bereich vom n-Typ auf der Oberfläche des Halbleitersubstrats **12** in einer Position gegenüber dem Gate **30** über das Ladungssäuberungs-Steuergate **40** ausgebildet.

[0045] Das Ladungssäuberungs-Steuergate **40** und der Ladungssäuberungs-Drain **38** des ersten Ladungssäuberungsbereichs **24** sind zu jenen des zweiten Ladungssäuberungsbereichs **25** von oben betrachtet fast kongruent. Folglich werden das Ladungssäuberungs-Steuergate **40** und der Ladungssäuberungs-Drain **38** des ersten Ladungssäuberungsbereichs **24** durch eine translatorische Bewegung fast vollständig auf jene des zweiten Ladungssäuberungsbereichs **25** überlagert.

[0046] Mit dieser Konfiguration werden vom ersten und vom zweiten horizontalen Ladungsübertragungsregister **8** und **10** übertragene Signalladungen in Spannungssignale mit einer Größe gemäß der Ladungsmenge durch den ersten bzw. den zweiten Signalladungsdetektor **16** und **18** umgesetzt und der erste und der zweite Transistor **20** und **22** verstärken die Spannungssignale und geben sie aus den entsprechenden Drains **34** aus.

[0047] Die Ladungssäuberungs-Steuergates **40** werden so gesteuert, dass sie synchron mit der Ladungsübertragungsoperation des ersten und des zweiten horizontalen Ladungsübertragungsregisters **8** und **10** EIN oder AUS sind, und Signalladungen, die im ersten und im zweiten Signalladungsdetektor **16** und **18** unnötig geworden sind, werden über die Ladungssäuberungs-Steuergates **40** zu den Ladungssäuberungs-Drains **38** übertragen.

[0048] Wie vorstehend beschrieben, sind in der Festkörperabbildungsvorrichtung **6** der erste Signalladungsdetektor **16**, der Source **32**, der Drain **34** und das Gate **30** des ersten Transistors **20** und der erste Ladungssäuberungsbereich **24** zum zweiten Ladungsdetektor **18**, zum Source **32**, zum Drain **34** und zum Gate **30** des zweiten Transistors **22** und zum zweiten Ladungssäuberungsbereich **25** fast kongruent. Außerdem werden der erste Signalladungsdetektor **16**, der Source **32**, der Drain **34** und das Gate **30** des ersten Transistors **20** und der erste Ladungssäuberungsbereich **24** durch eine translatorische Bewegung fast vollständig auf den zweiten Ladungsdetektor **18**, den Source **32**, den Drain **34** und das Gate **30** des zweiten Transistors **22** und den zweiten Ladungssäuberungsbereich **25** überlagert. Selbst wenn eine Maske zum Ausbilden der vorstehend beschriebenen Komponente von der korrekten Position ge-

ringfügig verschoben ist, werden folglich die Pegel der aus dem ersten und dem zweiten Transistor **20** und **22** ausgegebenen Signale nicht unterschiedlich.

[0049] Dies wird nachstehend im Zusammenhang mit dem ersten und dem zweiten Transistor **20** und **22** genauer erläutert. Die Positionen und Konfigurationen der Sources **32** und der Drains **34** des ersten und des zweiten Transistors **20** und **22** sind durch die Positionen und Konfigurationen der um die Sources **32** und die Drains **34** ausgebildeten Komponenten, beispielsweise Feldoxidschicht, bestimmt. Das Gate **30** wird durch Ausbilden einer Maske unter Verwendung von Photoresist, die in der entsprechenden Position des Gates **30** geöffnet wird, und durch Abscheiden von Polysilicium im geöffneten Abschnitt hergestellt. Wenn die Maske zum Ausbilden des Gates **30** in Bezug auf die Maske zum Ausbilden der Feldoxidschicht geringfügig verschoben ist, wird das Gate **30** von der korrekten Position in Bezug auf den Source **32** und den Drain **34** geringfügig verschoben.

[0050] Wenn die Maske **30** beispielsweise geringfügig nach rechts in Fig. 5 verschoben ist, ist der Bereich des Drains **34** kleiner als er sein sollte, und der Bereich des Source **32** ist größer als er sein sollte. Da jedoch das Gate **30**, der Source **32** und der Drain **34** des ersten Transistors **20** fast kongruent zu jenen des zweiten Transistors **22** ausgebildet sind und da die vorstehend beschriebenen Elemente des ersten Transistors **20** durch eine translatorische Bewegung fast vollständig auf die entsprechenden Elemente des zweiten Transistors **22** überlagert werden, ist das Ausmaß, um das der Drain **34** auf Grund einer Verschiebung des Gates **30** verkleinert ist, fast dasselbe zwischen dem ersten und dem zweiten Transistor **20** und **22**, und ein Ausmaß, um das der Source **32** vergrößert ist, ist fast dasselbe zwischen dem ersten und dem zweiten Transistor **20** und **22**.

[0051] Obwohl sich die Eigenschaften des ersten und des zweiten Transistors **20** und **22** auf Grund einer Verschiebung der Gates **30** ändern, ändern sie sich folglich in einer ähnlichen Weise. Folglich besteht keine Differenz zwischen den Pegeln der aus dem ersten und dem zweiten Transistor **20** und **22** ausgegebenen Signale.

[0052] Dasselbe gilt für den ersten und den zweiten Signalladungsdetektor **16** und **18** und den ersten und den zweiten Ladungssäuberungsbereich **24** und **25**. Da der erste Signalladungsdetektor **16** und der erste Ladungssäuberungsbereich **24** fast kongruent zum zweiten Signalladungsdetektor **18** und zum zweiten Ladungssäuberungsbereich **25** ausgebildet sind und da der erste Signalladungsdetektor **16** und der erste Ladungssäuberungsbereich **24** fast vollständig auf den zweiten Signalladungsdetektor **18** und den zweiten Ladungssäuberungsbereich **25** durch eine translatorische Bewegung überlagert werden, besteht keine Differenz in den elektrischen Eigenschaften, selbst wenn eine Maske während des Herstellungsprozesses verschoben wird, und folglich ist der Pegel des Ausgangssignals aus dem ersten Ausgangsabschnitt **2** nicht von jenem vom zweiten Ausgangsabschnitt **4** verschieden.

[0053] Wenn Bilder, die durch die Festkörperabbildungsvorrichtung **6** aufgenommen werden, beispielsweise auf einer Anzeigevorrichtung gemäß den Ausgangssignalen des ersten und des zweiten Transistors **20** und **22** angezeigt werden, besteht keine Differenz in der Helligkeit und im Kontrast zwischen der linken Seite und der rechten Seite des Bildschirms, selbst wenn die zwei horizontalen Ladungsübertragungsregister **8** und **10** verwendet werden.

[0054] In dieser Ausführungsform, wie in Fig. 5 gezeigt, sind der erste und der zweite Ausgangsabschnitt **2** und **4** unter dem ersten bzw. dem zweiten Ladungsübertragungsregister **8** und **10** ausgebildet. Der erste und der zweite Ausgangsabschnitt **2** und **4** können jedoch in einer beliebigen Position angeordnet sein, solange die Komponenten der Ausgangsabschnitte **2** und **4** fast kongruent zueinander ausgebildet sind und sie durch eine translatorische Bewegung fast vollständig aufeinander überlagert werden, in welchem Fall Vorteile ähnlich zu den durch diese Ausführungsform erreichten erhalten werden können.

[0055] Obwohl in dieser Ausführungsform die photoelektrischen Umsetzungselemente in einer Matrix angeordnet sind, können sie wie in einem linearen Bildsensor linear angeordnet sein, in welchem Fall eine durch die photoelektrischen Umsetzungselemente erzeugte Signalladung durch zwei oder mehr Ladungsübertragungsregister übertragen wird.

Patentansprüche

1. Festkörperabbildungsvorrichtung, mit:
mehreren photoelektrischen Umsetzungselementen, die auf einem Halbleitersubstrat (**12**) angeordnet sind;
einem ersten und einem zweiten Ladungsübertragungsregister (**8**, **10**), die auf dem Halbleitersubstrat angeordnet sind, um Signalladungen, die durch die mehreren photoelektrischen Umsetzungselemente erzeugt werden, zu übertragen;
einem ersten und einem zweiten Signalladungsdetektor (**16**, **18**), die auf dem Halbleitersubstrat angeordnet sind und wovon jeder in der Nähe einer Kante des ersten bzw. des zweiten Ladungsübertragungsregisters angeordnet ist; und
einem ersten und einem zweiten Transistor (**20**, **22**), die auf dem Halbleitersubstrat angeordnet sind,
wobei: der erste und der zweite Signalladungsdetektor (**16**, **18**) die Signalladungen von dem ersten bzw. dem zweiten Ladungsübertragungsregister sowie

Ausgangsspannungen mit einer der Ladungsmenge entsprechenden Größe empfangen; sowohl der erste als auch der zweite Transistor ein Gate (**30**), an das die von dem ersten oder dem zweiten Signalladungsdetektor ausgegebene Spannung angelegt wird, eine Source (**32**) und einen Drain (**34**) enthalten, wobei die Source und der Drain zu dem Gate benachbart sind; und der erste Signalladungsdetektor, die Source, der Drain und das Gate des ersten Transistors bei Betrachtung von oben zu dem zweiten Signalladungsdetektor bzw. der Source, dem Drain und dem Gate des zweiten Transistors nahezu kongruent sind,
dadurch gekennzeichnet, dass
die Enden (**14**) des ersten und des zweiten Ladungsübertragungsregisters (**8**, **10**) einander gegenüberliegend zugewandt sind und der erste und der zweite Signalladungsdetektor (**16**, **18**) benachbart zu den vorderen Enden (**28**) des ersten bzw. des zweiten Ladungsübertragungsregisters (**8**, **10**) ausgebildet sind; und dass der erste und der zweite Signalladungsdetektor (**16**, **18**) kongruent sind.

2. Festkörperabbildungsvorrichtung nach Anspruch 1, wobei: das erste und das zweite Ladungsübertragungsregister (**8**; **10**) einen Übertragungskanal (**26**) enthalten, der auf einer Oberfläche des Halbleitersubstrats angeordnet ist, und auf dem Übertragungskanal in einer Ladungsübertragungsrichtung mehrere Übertragungselektroden angeordnet sind; wobei der Übertragungskanal so konfiguriert ist, dass sein Ende, das sich nahe bei dem ersten und dem zweiten Signalladungsdetektor befindet, bei Betrachtung von oben schräg zu der Ladungsübertragungsrichtung ausgebildet ist; und der erste und der zweite Signalladungsdetektor (**16**, **18**) in der Nähe von vorderen Enden der Kanten des ersten bzw. des zweiten Ladungsübertragungsregisters angeordnet sind.

3. Festkörperabbildungsvorrichtung nach Anspruch 1, wobei: die mehreren photoelektrischen Umsetzungselemente in einer Matrix auf dem Halbleitersubstrat (**12**) angeordnet sind; für jede Spalte der photoelektrischen Umsetzungselemente ein vertikales Ladungsübertragungsregister auf dem Halbleitersubstrat (**12**) ausgebildet ist; die Signalladungen, die durch die photoelektrischen Umsetzungselemente der einzelnen Spalten erzeugt werden, durch die entsprechenden vertikalen Ladungsübertragungsregister übertragen werden; die mehreren photoelektrischen Umsetzungselemente in eine erste und eine zweite Gruppe unterteilt sind; das erste und das zweite Ladungsübertragungsregister (**8**, **10**) als erstes bzw. zweites horizontales Ladungsübertragungsregister für die erste Gruppe der photoelektrischen Umsetzungselemente bzw. die zweite Gruppe der photoelektrischen Umsetzungselemente vorgesehen sind; und das erste und das zweite horizontale Ladungsübertragungsregister die Signalladungen, die durch die erste Gruppe der photoelektrischen Umsetzungselemente bzw. die zweite Gruppe der photoelektrischen Umsetzungselemente erzeugt werden, von den entsprechenden vertikalen Ladungsübertragungsregistern empfangen und die Signalladungen an den ersten bzw. den zweiten Signalladungsdetektor übertragen.

4. Festkörperabbildungsvorrichtung nach Anspruch 3, wobei das erste und das zweite horizontale Ladungsübertragungsregister (**8**, **10**) auf einer identischen imaginären Linie auf dem Halbleitersubstrat (**12**) ausgebildet sind, derart, dass eine Kante des ersten horizontalen Ladungsübertragungsregisters einer Kante des zweiten horizontalen Ladungsübertragungsregisters gegenüberliegend zugewandt ist.

5. Festkörperabbildungsvorrichtung nach Anspruch 4, wobei der erste Signalladungsdetektor (**16**) und der erste Transistor (**20**) an einer Kante gegenüber der dem zweiten horizontalen Ladungsübertragungsregister zugewandten Kante ausgebildet sind und der zweite Signalladungsdetektor und der zweite Transistor an einer Kante gegenüber der dem ersten horizontalen Ladungsübertragungsregister zugewandten Kante ausgebildet sind.

6. Festkörperabbildungsvorrichtung nach Anspruch 1, wobei der erste und der zweite Transistor (**20**, **22**) MOS-Transistoren sind.

7. Festkörperabbildungsvorrichtung nach Anspruch 1, ferner mit einem ersten und einem zweiten Ladungssäuberungsbereich, die auf der Oberfläche des Halbleitersubstrats benachbart zu dem ersten bzw. dem zweiten Transistor ausgebildet sind, wobei der erste und der zweite Ladungssäuberungsbereich (**24**, **25**) Ladungssäuberungs-Steuergates (**40**), die benachbart zu den Gates des ersten bzw. des zweiten Transistors ausgebildet sind, und Ladungssäuberungs-Drains (**38**), die an Positionen gegenüber den Gates des ersten bzw. des zweiten Transistors über den Ladungssäuberungs-Steuergates ausgebildet sind, enthalten, wobei das Ladungssäuberungs-Steuergate und der Ladungssäuberungs-Drain (**38**) des ersten Ladungssäuberungsbereichs zu dem Ladungssäuberungs-Steuergate und zu dem Ladungssäuberungs-Drain des zweiten Ladungssäuberungsbereichs bei Betrachtung von oben nahezu kongruent sind und das Ladungssäuberungs-Steuergate und der Ladungssäuberungs-Drain des ersten Ladungssäuberungsbereichs durch eine translatorische Bewegung nahezu vollständig über dem Ladungssäuberungs-Steuergate und dem Ladungssäuberungs-Drain des zweiten Ladungssäuberungsbereichs zu liegen kommen.

Es folgen 5 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

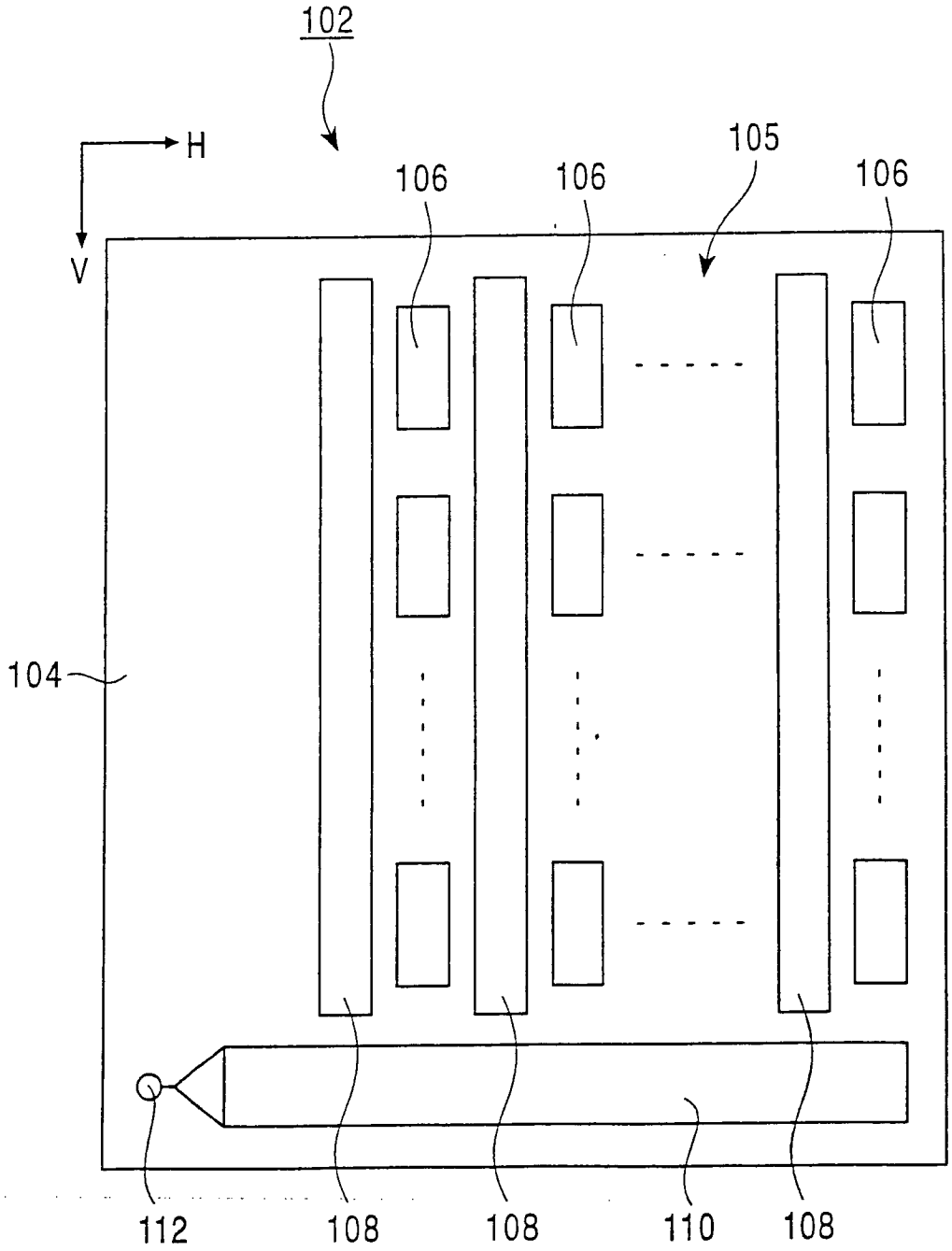


FIG. 2

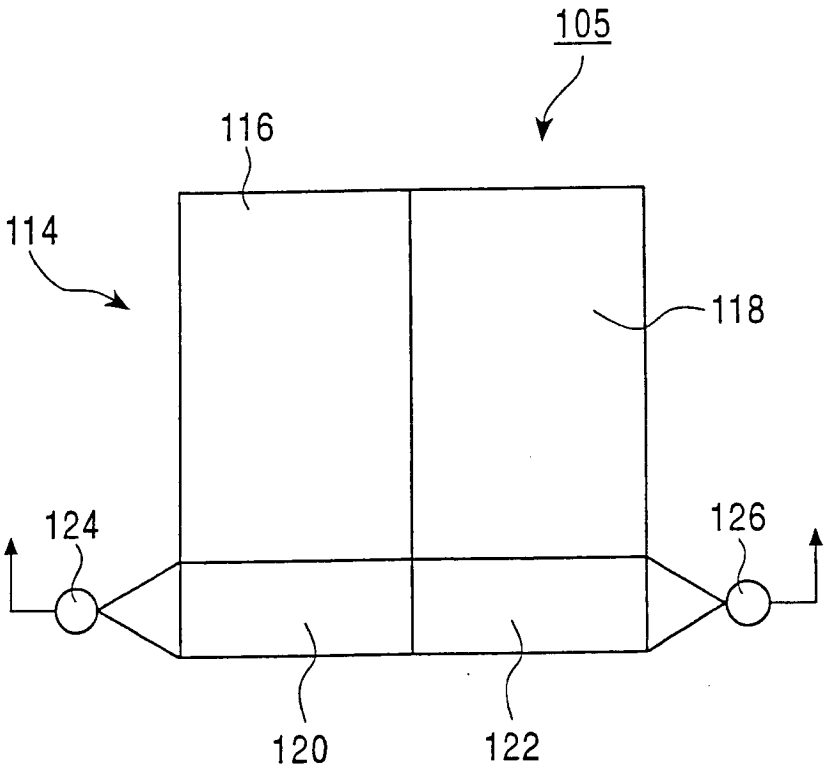


FIG. 3

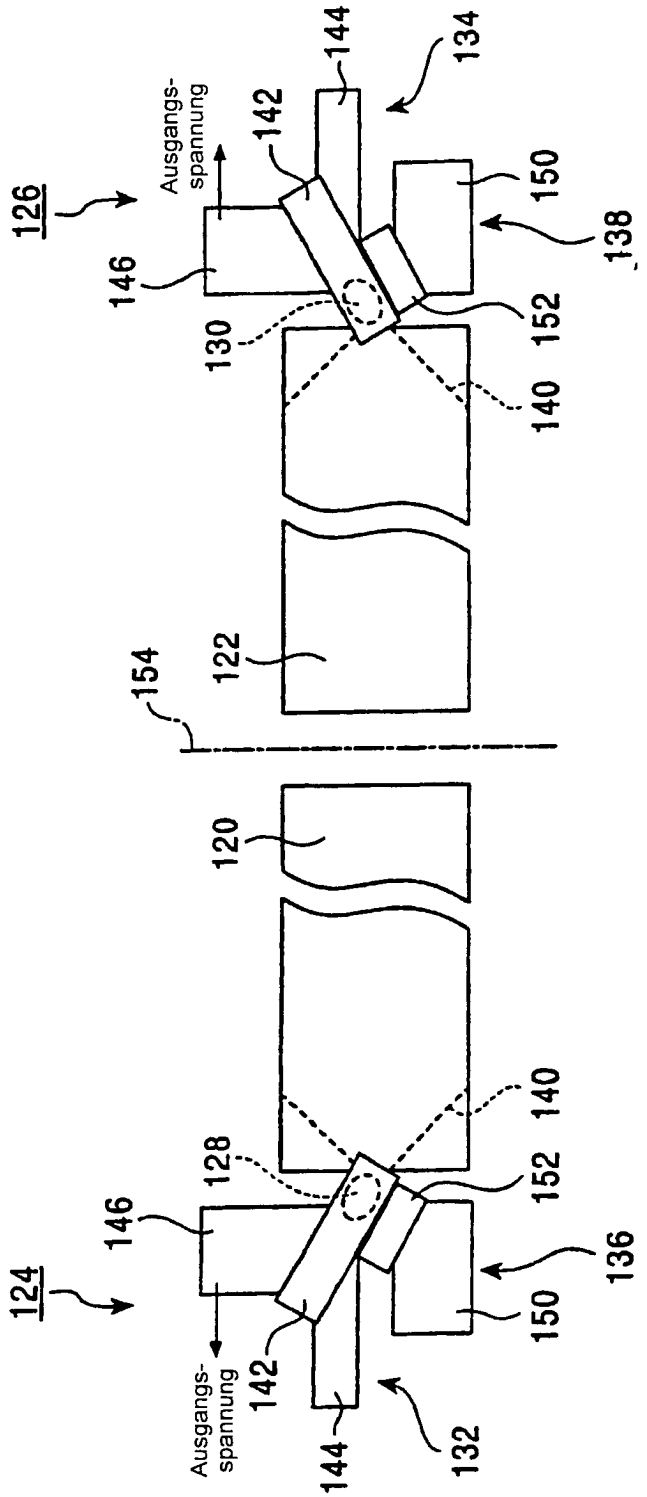

126
Ausgangs-
spannung
142
144
134
146
150
138
130
152
140
154
122
120
128
140
152
146
136
124
150
142
Ausgangs-
spannung
144
132

FIG. 4A

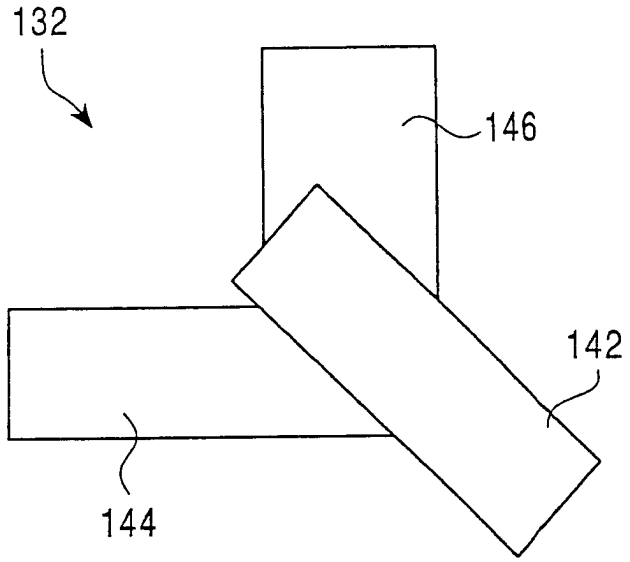


FIG. 4B

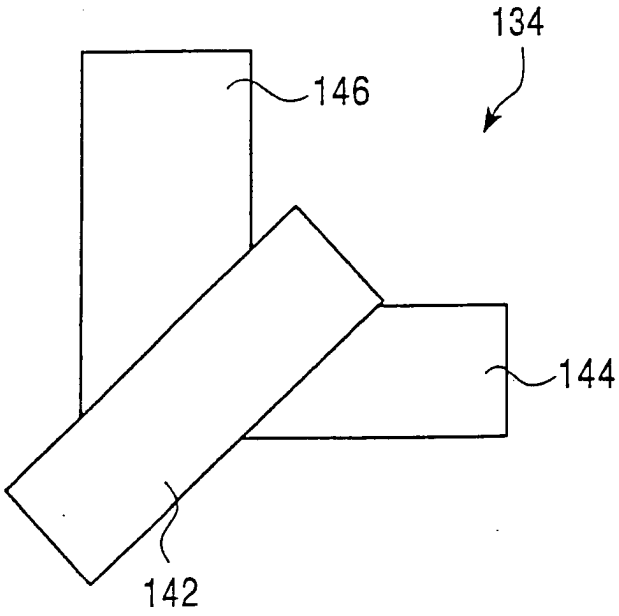
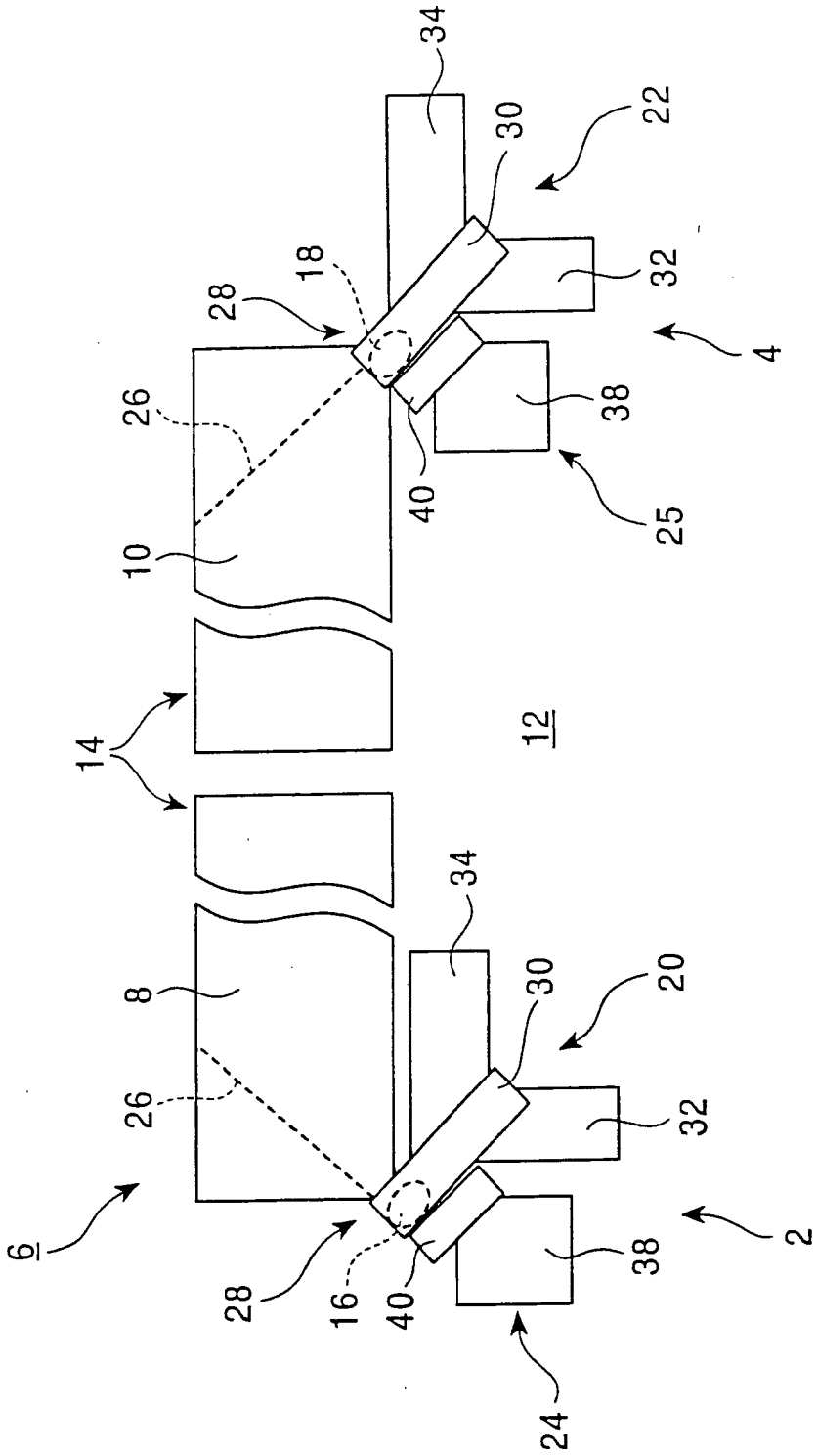


FIG. 5


34
30
22
18
28
32
4
26
38
40
25
10
14
12
34
8
30
20
26
32
6
38
2
28
16
40
24