

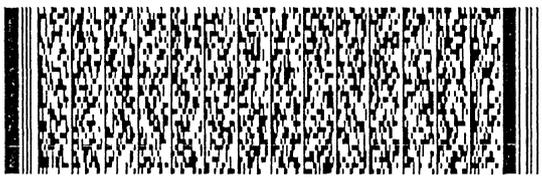
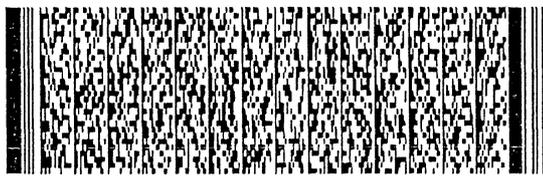
申請日期: 91.12.9.	IPC分類 H01L 21/66 . 21/304 . G05B 19/18 . C23C 18/38
申請案號: 91135513	

(以上各欄由本局填註) **發明專利說明書** 200301947

一、發明名稱	中文	用以使化學機械式平面化加工最佳化之銅層厚度之進級製程控制方法
	英文	ADVANCED PROCESS CONTROL (APC) OF COPPER THICKNESS FOR CHEMICAL MECHANICAL PLANARIZATION (CMP) OPTIMIZATION

二、發明人 (共2人)	姓名 (中文)	1. 葛瑞克·威廉·克利斯頓 2. 詹姆斯·克萊頓·史堤斯
	姓名 (英文)	1. CRAIG WILLIAM CHRISTIAN 2. JAMES CLAYTON STICE
	國籍 (中英文)	1. 美國 US 2. 美國 US
	住居所 (中文)	1. 美國·德州78610·布達·鷹巢路12513號 2. 美國·德州78746·奧斯汀·威奇吾路2108號
	住居所 (英文)	1. 12513 Eagle Nest Drive, Buda, TX 78610, U.S.A. 2. 2108 Wychwood Drive, Austin, TX 78746, U.S.A.

三、申請人 (共1人)	名稱或姓名 (中文)	1. 高級微裝置公司
	名稱或姓名 (英文)	1. ADVANCED MICRO DEVICES, INC.
	國籍 (中英文)	1. 美國 US
	住居所 (營業所) (中文)	1. 美國·加州94088-3453·桑尼威·第1AMD區·M/S 68·郵政信箱3453號 (本地地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. One AMD Place, M/S 68, P. O. Box 3453, Sunnyvale, CA 94088-3453, U.S.A.
	代表人 (中文)	1. 哈利·渥林
代表人 (英文)	1. HARRY WOLIN	



一、本案已向

國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先權
美國 US	2002/01/10	10/044, 641	有

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得, 不須寄存。

五、發明說明 (1)

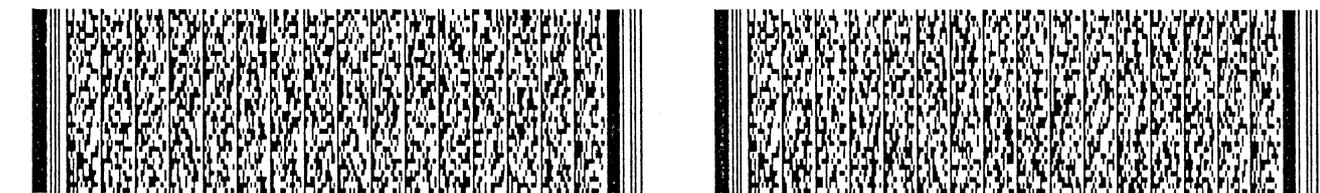
[發明所屬之技術領域]

本發明係關於半導體製程的技術，尤指一半導體製程之監管及最佳化的方法。

[先前技術]

在半導體工業中，有一股力量正推動著業界必須不斷地提升例如微處理器、記憶裝置及其類似的積體電路裝置之品質、可靠度及產能。而這股力量係源自於顧客對高品質電腦及電子設備使其得以更可靠地運作的需求。這樣的需求導致如電晶體以及整合這些電晶體的積體電路的製造技術得以不斷地進步。此外，在製造一個典型的電晶體組件的過程中，減少缺陷的發生能夠降低整體的生產成本，同樣也能降低整合這些電晶體的積體電路裝置的成本。

近年來，半導體製程工具的技术受到了廣泛的重視，使其分工愈加精細。然而，儘管這個領域中的技術已得到長足的進步，目前已商業化可用的製程工具中依然具有許多特定的缺失。尤其是，這些工具通常缺乏先進的製程資料監控能力，其所缺乏之能力包括：以方便用戶使用的格式提供歷史參數資料及事件登入資料的能力、即時地以圖形顯示目前之製程參數及整體執行之製程參數的能力、以遠端監控的能力，其中，遠端監控可指本地監控或全球監控。這些缺點會造成無法以最佳化的方式控制例如產能精確度、穩定性及重覆性、製程溫度、機械工具參數等等這類關鍵性的製程參數。這樣的參數變化表現為能夠導致繁演產品品質及效能偏差的同一批差異 (within-run



五、發明說明 (2)

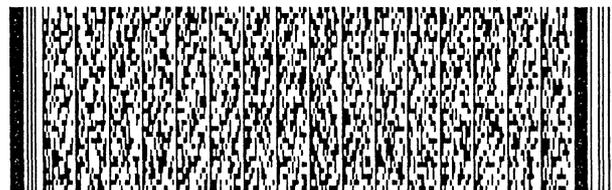
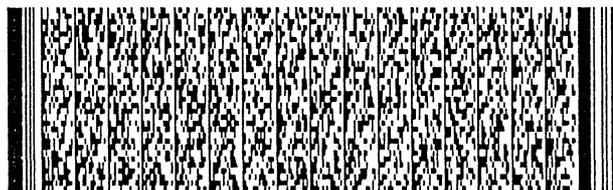
disparities)、不同批差異 (run-to-run disparities)及工具間差異 (tool-to-tool disparities), 反之, 在這樣的工具中, 若有一理想的監控及診斷系統, 則可提供一監管此變化性之手段及一關鍵性參數之最佳化控制之手段。

在所有參數中, 值得監管及控制的係與化學機械式平面化 (chemical mechanical planarization, CMP)相關的製程參數。這種製程參數的例子包括: 不論是中心厚或中心薄的沉積圖案及 /或面, 及 /或用來測量工件中心之處理層厚度與工件邊緣之處理層厚度之差的厚度變化量 "delta thickness"之值。舉例來說, 若拋光剖面為邊緣快速

(edge-fast), 則工件邊緣比工件中心需要更多之材料。

否則, 在一個邊緣快速的拋光製程中, 工件的邊緣將遭過度拋光, 使得必須付出昂貴的代價以重新對工件進行拋光製程。這樣會造成接續的運轉間、不同的批次間、或晶圓批量間之晶圓製程的差異, 進而導致符合要求的晶圓產能的降低、可靠度的降低及半導體製程中精確度與準確度的降低。

然而, 傳統的統計製程控制 (statistical process control, SPC)技術常常不足以精確地控制在生產半導體及微電子裝置中與化學機械式平面化 (CMP)相關的製程參數, 以最佳化裝置的效能及產率。典型地, 統計製程控制 (SPC)技術為與化學機械式平面化 (CMP)相關的製程參數設定一目標值及一目標值附近的分佈。然後, 統計製程控制 (SPC)技術嘗試最小化與目標值之偏差, 在不自動調整及



五、發明說明 (3)

適應各個目標值的前提下，最佳化半導體裝置效能及/或半導體產率與產能。進一步地，盲目最小化關於目標值之分佈將無法增加製程之產率與產能。

本發明旨在克服或至少減少上述之一個或一個以上的問題所帶來的效應。

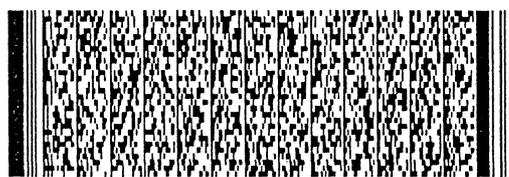
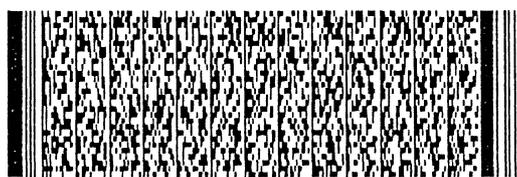
[發明內容]

從一個方面來看，本發明提供了一個方法，其係包括在工件上形成一銅種晶層，並測量該工件上銅種晶層之一致性。本方法進一步包括一可運用該一致性測量結果以修正製程的機制，用以形成一具有預期的剖面一致性之銅層，以增加後續之平面化過程的平面化。

從另一方面來看，本發明提供一電腦可讀並以指令編碼之程式儲存裝置，當電腦執行該指令時，將使用包括在工件上形成銅種晶層及測量該工件上銅種晶層之一致性的方法。本方法進一步包括一可運用該一致性測量結果以修正製程的機制，用以形成一具有預期的剖面一致性之銅層，以增加後續之平面化過程得的平面化。

再從另一方面來看，本發明提供一電腦，以程式化執行一方法，該方法包括在工件上形成銅種晶層及測量該工件上銅種晶層之一致性。本方法進一步包括一可運用該一致性測量結果以修正製程的機制，用以形成一具有預期的剖面一致性之銅層，以增加後續之平面化過程的平面化。

又再從另一方面來看，本發明提供一系統，其中包括用以在工件上形成銅種晶層之工具及用以測量該工件上銅



五、發明說明 (4)

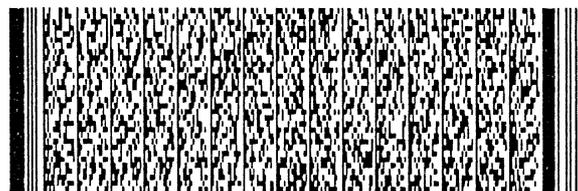
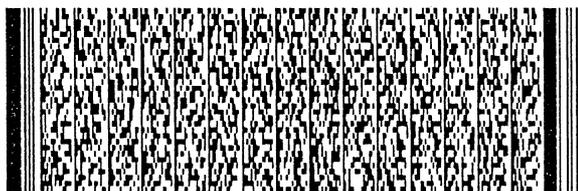
種晶層之一致性之工具。該系統進一步包括一可運用該一致性測量結果以修正製程的控制器，用以形成一具有預期的剖面一致性之銅層，以增加後續之平面化過程的平面化。

又再從另一方面來看，本發明提供一裝置，其中包括用以在工件上形成銅種晶層之手段及用以測量該工件上銅種晶層之一致性之手段。該裝置進一步包括一可運用該一致性測量結果以修正製程的手段，用以形成一具有預期的剖面一致性之銅層，以增加後續之平面化過程的平面化。

[實施方式]

本發明之實施例說明如下。為清楚說明本發明之內容，並非所有實際實施內容之特點皆於本說明書中加以描述。當然，亦須認識到在任何一个實際的實施例中，為了達到隨實施內容之不同而改變的特定目標，開發者必須依據實際情形，例如順從與系統相關及與企業相關的限制，而作出許多不同的決定。此外，亦須認識到這樣的開發過程可能既複雜又費時，然而，對於在此技術領域內受益於本發明所揭露之內容之熟悉該項技術者而言，這樣的開發過程將僅是一例行之任務。

第1圖至第13圖顯示根據本發明之製造方法之實施例。如第1圖所示，將工件100傳送至製程步驟 j 105，其中， j 可為從 $j=1$ 到 $j=N$ 的任何值，而工件100可為具有零個、一個或更多個處理層之半導體基板或晶片及/或可為佈置金屬氧化半導體場效電晶體(MOSFET或MOS電晶體)於

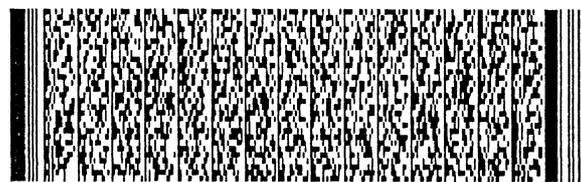
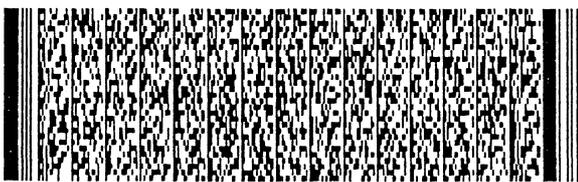


五、發明說明 (5)

其上之半導體裝置。該製程步驟總數 N ，如罩幕、蝕刻、材料沉積等用以形成該完成之工件 100，其範圍可從 $N=1$ 到任何有限數值。

在不同的說明實施例中，該製程步驟 j 105 可能包括一銅種晶層 335 之形成，如第 3 圖所示。如第 1 圖所示，為使製程步驟 j 105、測量步驟 j 110 及下一個製程步驟 $j+1$ 115 之間得以相互溝通，可提供一系統通訊匯流排 120，其中對於共 N 個的一系列製程步驟而言， j 可為介於 $j=1$ 至 $j=N$ 之間的任意數值（當 $j=N$ 時，則當然不具下一個製程步驟 115）。資料及 / 或指令則能夠利用該系統通訊匯流排 120 於任何或所有不同的 N 個製程步驟及 / 或 N 個測量步驟之間進行交換。尤其是，在任一測量步驟 j 110 中之掃描資料 125，能夠利用該系統通訊匯流排 120 於任何或所有不同的 N 個製程步驟及 / 或 N 個測量步驟之間進行交換並提供利用，進而能夠依序將掃描資料 125 傳遞至銅種晶層剖面一致性步驟 130 之中，其中， j 可為介於 $j=1$ 至 $j=N$ 之間的任意數值。如第 1 圖所示，該系統通訊匯流排 120 亦提供介於製程步驟 j 105、測量步驟 j 110 及下一個製程步驟 $j+1$ 115 與銅種晶層剖面一致性步驟 130 以及製程變更及控制步驟 145 之間之通訊，詳述如下。

如第 2 圖所示，該工件 100 由製程步驟 j 105 送出且傳送至測量步驟 j 110。於該測量步驟 j 110 中，以其度量衡或測量工具（未圖示）對工件 100 於前述之任一製程步驟中進行一個或多個製程之特徵參數進行測量（例如，製程步

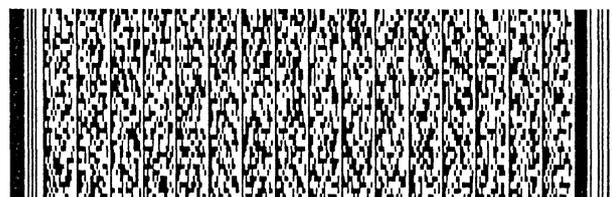
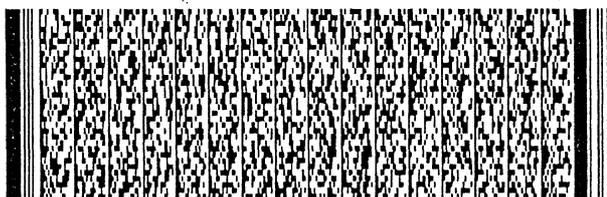


五、發明說明 (6)

驟 j 105，其中 j 可為介於 $j=1$ 至 $j=N$ 之間的任意數值)。在測量步驟 j 110 中所測得之掃描資料 125 即表示在測量步驟 j 110 中所測得之一個或多個製程之特徵參數。如第 2 圖所示，若在工件 100 上尚有未完成之製程 (即若 $j < N$)，則可將該工件 100 從測量步驟 j 110 送出且傳送至製程步驟 $j+1$ 115 以進行下一個製程步驟，亦可繼續由製程步驟 $j+1$ 115 將之送出。

在不同的說明實施例中，在工件 100 上有更進一步之製程 ($j < N$) 時則可使用該測量步驟 j 110 以決定工件 100 之沉積圖形，例如，不論銅種晶層 335 是否為中心厚 (如第 5 圖及第 6 圖所示) 或中心薄 (如第 7 圖所示)。該測量步驟 j 110 亦可用以決定記為 t_d 之厚度變化量 (delta thickness) 之大小，其係定義為工件 100 中心部份上銅種晶層 335 之厚度與該工件 100 邊緣部份上銅種晶層 335 之厚度之差。該銅種晶層 335 之一致性可藉由能夠製作多點等高線圖之測量儀器逐件 (workpiece-by-workpiece basis) 或逐批 (lot-by-lot basis) 進行測量，該測量儀器可為 Rudolph Technologies, Inc. 的 MetaPLUSE™200 系統及工具，或 Philips Ruby 系統。第 3 圖至第 7 圖以圖示說明決定銅種晶層 335 之一致性及形成一覆蓋銅層 425 之後續製程。

如第 3 圖所示，閘極介電層 (dielectric gate layer) 305 可於結構層 300 上形成並構成圖案，例如，該結構層 300 可為具有零個、一個或更多個處理層之半導體基板 (如矽晶圓) 及 / 或可為佈置金屬氧化半導體場效電晶體

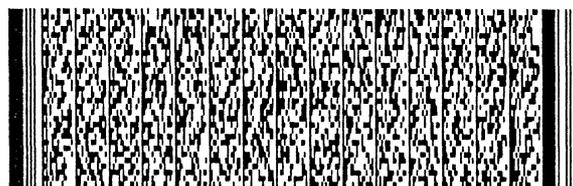
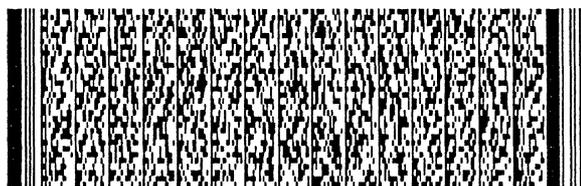


五、發明說明 (7)

(MOSFET或MOS電晶體)於其上之半導體裝置。該閘極介電層305則可由許多不同的已知技術而形成，譬如，熱氧化法(thermal oxidation)、化學氣相沉積法(CVD)、低壓化學氣相沉積法(LPCVD)、電漿強化化學氣相沉積法(PECVD)、濺鍍法(sputtering)或物理氣相沉積法(PVD)等，其厚度範圍例如約為25至500Å。

該閘極介電層305可由不同的介電材料構成，譬如，氧化物(例如，鍍氧化物)、氮化物(例如，砷化鎵氮化物)、氮氧化物(例如，磷化鎵氮氧化物)、二氧化矽(SiO_2)、氮化氧化物(nitrogen-bearing oxide)(例如，氮化二氧化矽)、摻氮氧化物(nitrogen-doped oxide)(例如，植入氮氣之二氧化矽)、氮化矽(Si_3N_4)、氮氧化矽($\text{Si}_x\text{O}_y\text{N}_z$)等。在一說明實施例中，該閘極介電層305係由一約30Å厚之二氧化矽透過熱氧化法所構成。

如第3圖所示，於閘極介電層305之上，可形成複數個不同的結構310，例如，聚晶矽(polycrystalline silicon)(多晶矽(polysilicon)或其聚合物(poly))閘極及/或內連線310。該結構310則可由許多不同的已知技術而形成，譬如，化學氣相沉積法(CVD)、低壓化學氣相沉積法(LPCVD)、電漿強化化學氣相沉積法(PECVD)、濺鍍法、物理氣相沉積法(PVD)或高密度電漿(HDP)沉積法等，接著使用微影成像技術(photolithography)及反應式離子蝕刻(RIE)技術等於其上形成圖案，其厚度範圍約為500至4500Å。該結構310能以最小線寬(critical dimension)範圍約

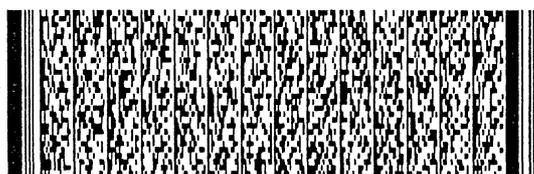
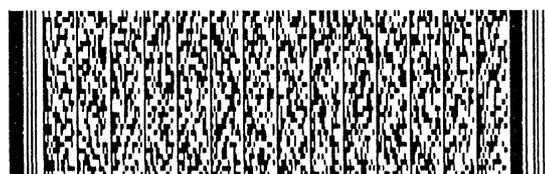


五、發明說明 (8)

為 500 至 2500Å 而形成。在一說明實施例中，該結構 310 為透過低壓化學氣相沉積 (LPCVD) 製程由多晶矽構成，其厚度約為 1000Å，而最小線寬約為 750Å。

如第 3 圖所示，於該結構層 300 之上及鄰接於該閘極介電層 305 與結構 310 可形成第一介電層 315。該第一介電層 315 能夠至少部份及 / 或完全填充鄰接於該結構 310 間之縫隙。該第一介電層 315 可由許多不同的已知技術而形成，譬如，化學氣相沉積法 (CVD)、低壓化學氣相沉積法 (LPCVD)、電漿強化化學氣相沉積法 (PECVD)、濺鍍法、物理氣相沉積法 (PVD) 或高密度電漿 (HDP) 沉積法等，其厚度範圍例如約為 300 至 6000Å。該第一介電層 315 可由不同的介電材料構成，譬如，氧化物 (例如，銻氧化物)、氮化物 (例如，砷化鎵氮化物)、氮氧化物 (例如，磷化鎵氮氧化物)、二氧化矽 (SiO_2)、氮化氧化物 (例如，氮化二氧化矽)、摻氮氧化物 (例如，植入氮氣之二氧化矽)、氮化矽 (Si_3N_4)、氮氧化矽 ($\text{Si}_x\text{O}_y\text{N}_z$) 等。在一說明實施例中，該第一介電層 315 為透過高密度電漿 (HDP) 沉積製程由氧化矽 (Si_xO_y) 構成，其厚度約為 1500Å。

如第 3 圖所示，第二介電層 320 可於該第一介電層 315 之上形成。該第二介電層 320 可由許多不同的已知技術而形成，譬如，化學氣相沉積法 (CVD)、低壓化學氣相沉積法 (LPCVD)、電漿強化化學氣相沉積法 (PECVD)、濺鍍法、物理氣相沉積法 (PVD) 或高密度電漿 (HDP) 沉積法等，其厚度範圍約為 1500 至 9000Å。



五、發明說明 (9)

該第二介電層 320 可由不同的介電材料構成，譬如，氧化物（例如，銻氧化物）、氮化物（例如，砷化鎵氮化物）、氮氧化物（例如，磷化鎵氮氧化物）、二氧化矽 (SiO_2)、氮化氧化物（例如，氮化二氧化矽）、摻氮氧化物（例如，植入氮氣之二氧化矽）、氮化矽 (Si_3N_4)、氮氧化矽 ($\text{Si}_x\text{O}_y\text{N}_z$) 等。在一說明實施例中，該第二介電層 320 為透過電漿強化化學氣相沉積 (PECVD) 製程由四乙基正矽酸鹽 (TEOS) 構成，其厚度約為 6000Å。

在不同的替代說明實施例中（未圖示），可能僅存在一介電層，可為該第一介電層 315 或為該第二介電層 320，而非兩者皆存在。在其他不同的替代說明實施例中（未圖示），可能存在一個以上類似該第一介電層 315 及 / 或類似該第二介電層 320 之介電層。

如第 3 圖所示，在本發明不同的說明實施例中，該第二介電層 320 可加以圖案化形成開口 325。藉由如活性離子蝕刻 (RIE) 的方式以移除該第二介電層 320 之一部份而形成開口 325。從該第二介電層 320 之上表面 330 算起，該開口 325 之深度範圍約為 2000 至 4000Å。該開口 325 之形成具有最小線寬範圍約為 500 至 5000Å。該開口 325 之深寬比 (aspect ratio) 可定義為深度與最小線寬之比率，其範圍約為 1.5 至 7。在一說明實施例中，該開口 325 為透過活性離子蝕刻 (RIE) 的方式形成，由該第二介電層 320 之上表面 330 算起，其深度約為 2500Å，其最小線寬約為 500Å，其高深寬比約為 5。



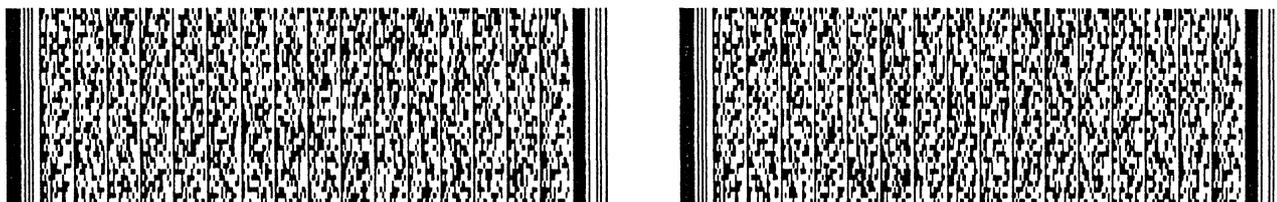
五、發明說明 (10)

如第 3 圖所示，可透過譬如氣相沉積法將一個或多個由鈮 (Ta)、氮化鈮 (Ta₂N₅) 及銅 (Cu) 種晶層 335 所構成之薄阻障金屬層 (barrier metal layer) 塗抹在整個表面上。該由鈮 (Ta)、氮化鈮 (Ta₂N₅) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層將覆蓋整個第二介電層 320 上表面 330 及開口 325。

該阻障金屬層可由至少一層例如鈮或氮化鈮等之阻障金屬材料所形成。該阻障金屬層亦可藉由，譬如，氮化鈦、鎢鈦合金、氮化鎢鈦合金或其他適合的阻障材料而形成。該銅種晶層 335 可藉由例如物理氣相沉積法 (PVD) 或化學氣相沉積法 (CVD) 於一個或多個阻障金屬層之上形成。

填入溝渠的銅之實體時常係藉由電鍍 (electroplating) 技術完成的，其中，該工件 100 以機械式地鉗夾於一電極上 (未圖示) 以建立電子接點，接著將該結構層 300 浸入含有銅離子之電解液內。然後，將電流通過晶圓-電解液系統 (water-electrolyte system) 以造成銅 (Cu) 金屬在銅種晶層 335 上之還原與沉積。另外，類似於用在高密度電漿 (HDP) 四乙基正矽酸鹽 (TEOS) 或矽烷 (SiH₄) 基介電質沉積之沉積-蝕刻循環 (deposit-etch cycling)，反脈衝波形 (pulse-reverse wavetorm) 或其他形式如該晶圓-電解液系統之交流偏壓 (alternating-current bias) 已被視為自平面化沉積銅薄膜之一方法。Novellus SABRE 工具，Applied Materials Electra 工具或 Semitool LT210C 工具可提供適切之電鍍系統範例。

如第 4 圖所示，本製程典型地在整個工件 100 上產生一

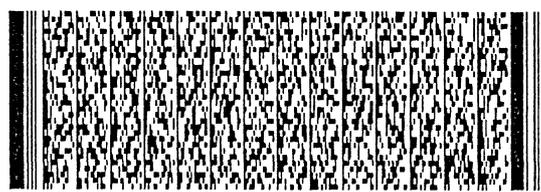
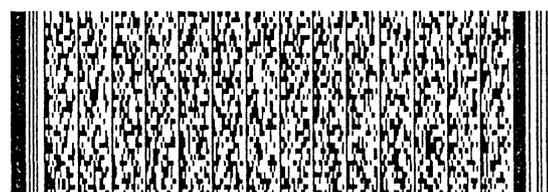


五、發明說明 (11)

銅層被覆 425。當足夠厚的銅 (Cu) 層 425 沉積於其上時，可使用化學機械式平面化或拋光 (CMP) 技術對銅 (Cu) 層 425 進行平面化。填入之銅須針對平面化或拋光之要求加以最佳化。譬如，若所使用之化學機械式平面化或拋光 (CMP) 為邊緣快速，則應於工件 100 之邊緣預留較多的材料，使得該工件 100 以實質上相同的時間在工件 100 上構成均勻的平面。如此，方能減少工件 100 上之過度拋光並且也減少對工件 100 重新進行化學機械式平面化或拋光 (CMP) 的需要。同樣地，例如當化學機械式平面化或拋光 (CMP) 為中心快時，則應於工件 100 之中心預留較多的材料，使得該工件 100 以實質上相同的時間在工件 100 上構成均勻的平面。如此，同樣能減少工件 100 上之過度拋光，並且也減少對工件 100 重新進行化學機械式平面化或拋光 (CMP) 的需要。

如第 5 圖所示，由鈿 (Ta)、氮化鈿 (Ta_N) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層可能為中心厚剖面，該剖面可由上述厚度變化量 (delta thickness) 之大小 t_d 以描述其一致性特徵，其值為該工件 100 中心部份上銅種晶層 335 之厚度與該工件 100 邊緣部份上銅種晶層 335 之厚度之差。為了能清楚地圖示，故以誇張的手法將由鈿 (Ta)、氮化鈿 (Ta_N) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層以非等比例的方式繪製於第 5 圖。

如第 6 圖所示，並如下所詳述，根據由鈿 (Ta)、氮化鈿 (Ta_N) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層之一致性測量，並以拋光一致作為輸入，一進級製程控制



五、發明說明 (12)

(Advanced Process Control, APC)系統能夠計算電鍍沉積時間及銅 (Cu)層 425所要求之一致性。該進級製程控制 (APC)系統之輸出則能夠用來改變及 /或修改形成銅 (Cu)層 425之方法參數。譬如，由鈮 (Ta)、氮化鈮 (TaN)及銅 (Cu)種晶層 335所構成之阻障金屬層及銅 (Cu)層 425之預期的總厚度 (t_{d3})及整體的一致性剖面，可以透過改變及 /或修改陰極陽極間距、陽極電源及 /或陽極電流設定及 /或陽極波形設定及電鍍沉積時間等而得到，使後續之化學機械式平面化或拋光 (CMP)技術得以最佳化。

適用於該製造系統中之資訊交換及製程控制架構之範例可為一進級製程控制 (APC)架構，例如由 KLA-Tencor Inc所提供之觸媒系統 (Catalyst system)。該觸媒系統使用符合半導體設備與材料學會 (SEMI)電腦整合製造 (Computer Integrated Manufacturing, CIM)架構之系統技術，並且基於進級製程控制 (APC)架構。CIM規格 (SEMI E81-0699為用於 CIM架構之領域架構的臨時規範)及 APC規格 (SEMI E93-0999為用於 CIM架構之進級製程元件的臨時規範)可自 SEMI公開查閱。

如第 6圖所示，邊緣部份 625對於邊緣快速的化學機械式平面化或拋光 (CMP)可被視為恰當的形成。如所要求，於該工件 100之邊緣具有較多的材料，使得該工件 100以實質上相同的時間在工件 100上構成均勻的平面。如此，能夠減少該工件 100上之過度拋光並且也減少對該工件 100重新進行化學機械式平面化或拋光 (CMP)的需要。



五、發明說明 (13)

該邊緣部份 625 之一致性可由該工件 100 上銅 (Cu) 層 425 之中心厚度與該工件 100 上銅 (Cu) 層 425 之邊緣厚度之差 t_{d2} 予以標誌。為了能清楚地圖示，故以誇張的手法將銅 (Cu) 層 425 以非等比例的方式繪製於第 6 圖。

在不同的替代說明實施例中，如第 7 圖所示，由鈮 (Ta)、氮化鈮 (TaN) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層可能為中心薄剖面，該剖面可由上述厚度變化量 (Δ thickness) 之大小 t_{d1} 以描述其一致性特徵，其值為該工件 100 中心部份上銅種晶層 335 之厚度與該工件 100 邊緣部份銅種晶層 335 之厚度之差。如第 7 圖所示，邊緣部份 725 對於中心快速的化學機械式平面化或拋光 (CMP) 可被視為恰當的形成。如所要求，於該工件 100 之邊緣具有較少的材料，使得工件 100 以實質上相同的時間在工件 100 上構成均勻的平面。如此，能夠減少該工件 100 上之過度拋光並且也減少對該工件 100 重新進行化學機械式平面化或拋光 (CMP) 的需要。

該邊緣部份 725 之一致性可由工件 100 中心部份上銅 (Cu) 層 425 之厚度與該工件 100 邊緣部份上銅 (Cu) 層 425 之厚度之差 t_{d2} 予以標誌。為了能清楚地圖示，故以誇張的手法將銅 (Cu) 層 425 及由鈮 (Ta)、氮化鈮 (TaN) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層以非等比例的方式繪製於第 7 圖。

如第 7 圖所示，並如下所詳述，根據由鈮 (Ta)、氮化鈮 (TaN) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層之一致性

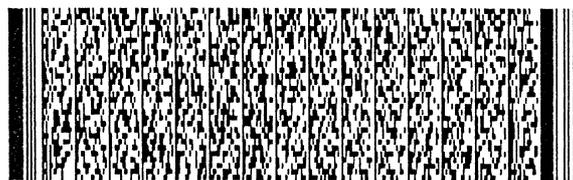
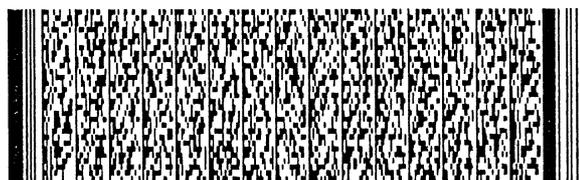


五、發明說明 (14)

測量，一進級製程控制 (APC) 系統能夠計算電鍍沉積時間及銅 (Cu) 層 425 所要求之一致性。該進級製程控制 (APC) 系統之輸出則能夠用來改變及 / 或修改形成銅 (Cu) 層 425 之方法參數。譬如，由鈮 (Ta)、氮化鈮 (TaN) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層及銅 (Cu) 層 425 之預期的總厚度 (t_{d3}) 及整體的一致性剖面，可以透過改變及 / 或修改陰極陽極間距、並聯陽極電源及 / 或電流設定及電鍍沉積時間等而得到，使後續之化學機械式平面化或拋光 (CMP) 技術得以最佳化。

如第 8 圖所示，該掃描資料 125 由測量步驟 j 110 送出並傳送至銅種晶層剖面一致性步驟 130。在該銅種晶層剖面一致性步驟 130 中，可算出所需改變及 / 或修改之適當的陰極陽極間距及 / 或陽極電源及 / 或電流設定及 / 或電鍍沉積時間等，以得到由鈮 (Ta)、氮化鈮 (TaN) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層及銅 (Cu) 層 425 之預期的總厚度 (t_{d3}) 及整體的一致性剖面，使後續之化學機械式平面化或拋光 (CMP) 製程步驟，例如下一個製程步驟 j+1 115 得以最佳化。將該掃描資料 125 傳送至銅種晶層剖面一致性步驟 130 後，可產生一輸出訊號 140。如第 8 圖所示，在測量步驟 j 110 中之掃描資料 125，能夠利用該系統通訊匯流排 120 於任何或所有不同的 N 個製程步驟及 / 或 N 個測量步驟之間進行交換並提供利用，其中，j 可為介於 j=1 至 j=N 之間的任意數值。

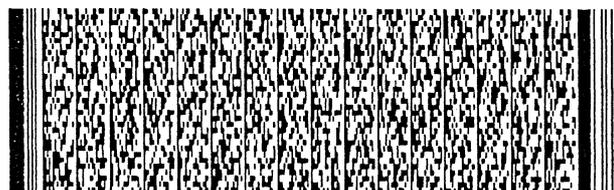
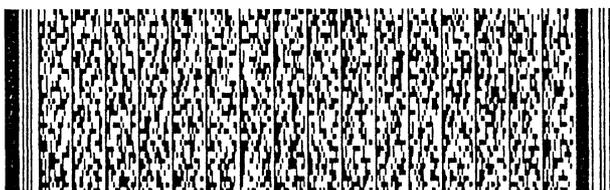
在不同的說明實施例中，可使用後拋光度量步驟 155



五、發明說明 (15)

以決定工件 100 之沉積圖案，例如，不論銅 (Cu) 種晶層 335 是否為中心厚 (如第 5 圖及第 6 圖所示) 或中心薄 (如第 7 圖所示)。該後拋光度量步驟 155 亦可用以決定記為 t_d 之厚度變化量 (delta thickness) 之大小，其係定義為該工件 100 中心部份上銅種晶層 335 之厚度與該工件 100 邊緣部份上銅種晶層 335 之厚度之差。該銅 (Cu) 種晶層 335 之一致性可以逐件的方式或以逐批的方式，使用能夠製作多點等高線圖之測量儀器進行測量，該測量儀器可為 Rudolph Technologies, Inc. 的 MetaPLUSE™200 系統及工具，或 Philips Ruby 系統。

藉由該後拋光度量步驟 155 所測得之後拋光度量資訊可反饋 (feed back) (如反饋 (feed back) 160 所指出) 至銅種晶層剖面一致性步驟 130 中。在該銅種晶層剖面一致性步驟 130 中，可算出所需之改變及 / 或修改之適當的陰極陽極間距及 / 或陽極電源及 / 或電流設定及 / 或電鍍沉積時間等，以得到由鈮 (Ta)、氮化鈮 (TaN) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層及銅 (Cu) 層 425 之預期的總厚度 (t_{d3}) 及整體的一致性剖面，使後續之化學機械式平面化或拋光 (CMP) 製程步驟，例如下一個製程步驟 $j+1$ 115 得以最佳化。將該反饋 160 傳送至該銅種晶層剖面一致性步驟 130 後，亦可產生一輸出訊號 140。如第 8 圖所示，在該後拋光度量步驟 155 中之反饋 160，能夠利用該系統通訊匯流排 120 於任何或所有不同的 N 個製程步驟及 / 或 N 個測量步驟之間進行交換並提供利用。



五、發明說明 (16)

利用在該測量步驟 j 110及 /或在後拋光度量步驟 155中所測得的銅種晶層 335一致性，可於該銅種晶層剖面一致性步驟 130中決定適當的陰極陽極間距及 /或陽極電源及 /或電流設定及 /或電鍍沉積時間等，該等資料在任何先前及 /或後續之製程步驟 (例如，製程步驟 j 105，其中 j 可為介於 $j=1$ 至 $j=N$ 之間的任意數值)中之製程有作調整之需求時，可用來對工程師發出警訊。工程師則可據此變更例如陰極陽極間距及 /或陽極電源及 /或電流設定及 /或電鍍沉積時間等，以影響所產生之輸出訊號 140。

如第 9圖所示，一前饋控制訊號 135可由該銅種晶層剖面一致性步驟 130傳送至該製程步驟 $j+1$ 115以調整於該製程步驟 $j+1$ 115內所執行之製程。譬如，可藉由改變及 /或修改該陰極陽極間距、陽極電源 /電流 /波形設定及電鍍沉積時間等，以得到由鈿 (Ta)、氮化鈿 (TaN)及銅 (Cu)種晶層 335所構成之阻障金屬層及銅 (Cu)層 425之預期的總厚度 (t_{d3})及整體的一致性剖面，使後續之化學機械式平面化或拋光 (CMP)技術得以最佳化。在不同的說明實施例中 (未圖示)，例如，利用該系統通訊匯流排 120，該前饋控制訊號 135可自該銅種晶層剖面一致性步驟 130傳送至任何先前及 /或後續之製程步驟 (類似製程步驟 j 105，其中 j 可為介於 $j=1$ 至 $j=N$ 之間的任意數值)，以調整該任何先前及 /或後續之製程步驟內所執行之製程。

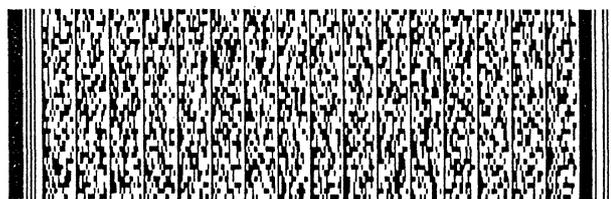
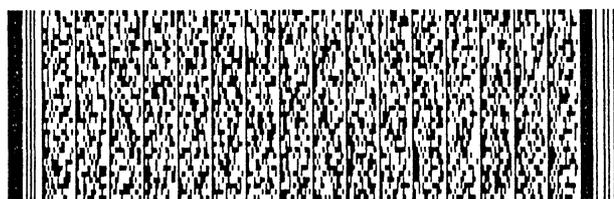
如第 10圖所示，除了及 /或代替該前饋控制訊號 135之外，該輸出訊號 140可由銅種晶層剖面一致性步驟 130送出



五、發明說明 (17)

並傳送到該製程變更及控制步驟 145。在該製程變更及控制步驟 145 中，該輸出訊號 140 可用於高階監管控制迴路 (high-level supervisory control loop)。此後，如第 11 圖所示，前饋控制訊號 150 可由該製程變更及控制步驟 145 傳送到製程步驟 $j+1$ 115 以調整製程步驟 $j+1$ 115 內所執行之製程。譬如，可藉由改變及 / 或修改陰極陽極間距、陽極電源 / 電流設定及電鍍沉積時間等，以得到由鉭 (Ta)、氮化鉭 (Ta₃N₅) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層及銅 (Cu) 層 425 之預期的總厚度 (t_{d3}) 及整體的一致性剖面，使後續之化學機械式平面化或拋光 (CMP) 技術得以最佳化。

在不同的說明實施例中，工程師將被付予進級製程資料之監管能力，例如，以方便用戶使用的格式提供歷史參數資料的能力及事件登入資料的能力、即時地以圖形顯示目前之製程參數及整體執行之製程參數的能力、以及遠端監控的能力，其中，遠端監控可指本地監控或全球監控。這些能力能夠較理想地控制例如產能精確度、穩定性及重覆性、製程溫度、機械工具參數等等這些關鍵性的製程參數。對這些關鍵性的製程參數較理想的控制降低了變化性。這種變化性的降低表現為較少的同一批差異、較少的不同批差異及較少的工具間差異。這些差異數量的減少表示產品品質及效能的偏差亦隨之減少。在這樣的一個製造方法之說明實施例中，根據本發明，可提供一監管此種變化性及最佳化關鍵性參數控制之監管及診斷系統



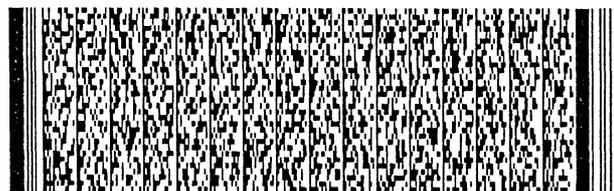
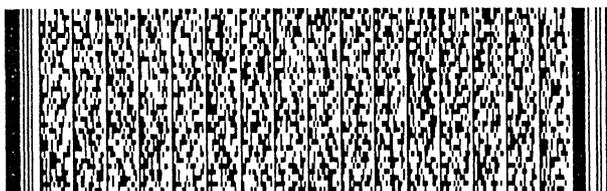
五、發明說明 (18)

(wonitoring and diagnostics system)。

依照本發明，第 12 圖說明方法 1200 之一特定實施例。第 13 圖說明一可實現方法 1200 之特殊裝置 1300。為了清楚說明並進一步了解本發明，該方法 1200 將以裝置 1300 的方式予以揭露。然而，如以下的進一步討論，本發明並不因此而受限，反之，其允許廣泛的變化。

現在一同參閱第 12 圖及第 13 圖，其中，一批量成批次 (batch or lot) 工件或晶圓 1305 正由製程工具 1310 進行處理中。在該製程工具 1310 包含必要的控制能力的前提下，其可為任何習知之製程工具。為達此一目的，該製程工具 1310 包含一製程工具控制器 1315。該製程工具控制器 1315 的特質及功能隨實際情況而有所不同。譬如，在不同的說明實施例中，該製程工具 1310 可為一電鍍工具。Novellus SABRE 工具，Applied Materials Electra 工具或 Semitool LT210C 工具可提供適切之電鍍系統範例。

電鍍工具控制器 1315 可控制例如陰極陽極間距、陽極電源設定、電鍍沉積時間等之電鍍方法輸入參數。這些控制輸入參數將輪流控制由該工件 100 中心部上銅 (Cu) 層 425 之厚度與該工件 100 邊緣部份上銅 (Cu) 層 425 之厚度之差 t_{d2} 予以標誌的一致性 (第 6 圖及第 7 圖)。例如，在不同的說明實施例中，該製程工具 1310 可為一阻障層及 / 或銅 (Cu) 種晶層製程工具。在第 13 圖中顯示四個工件 1305，但單一批次中工件或晶圓的數目 (即 "晶圓批次") 可為從一到任何有限數目的實際晶圓數目。

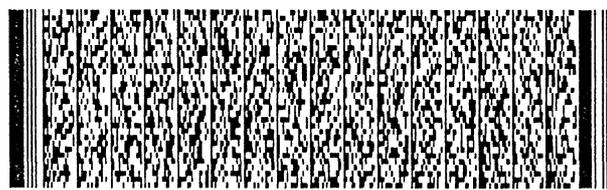
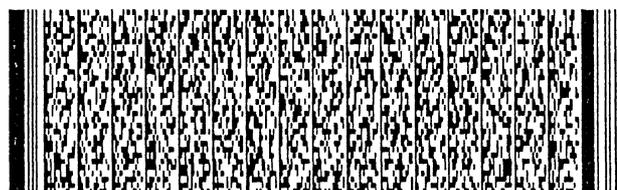


五、發明說明 (19)

在不同的說明實施例中，如方格 1220，該方法 1200 係從由製程工具 1310 在工件 1305 上形成一銅種晶層開始，該製程工具為阻障層及 / 或銅 (Cu) 種晶層 335 製程工具。於該製程工具 1310 中所進行的製程之特質、特性及特徵參數測量，在相當程度上將隨實際情況甚至隨工具的不同而有所不同。例如，就某種程度上來說，製程參數的監管能力會隨工具之不同而不同。敏感度較高的工具允許以較大的範圍及以較多方式識別及測量特徵參數。反之，敏感度較低的工具將限制這個範圍。

● 如第 12 圖所示，如方格 1230，該方法 1200 接下來測量工件 1305 上之銅種晶層 335 之一致性。承上述，該銅種晶層 335 之一致性可藉由能夠製作多點等高線圖之測量儀器逐件或逐批進行測量，該測量儀器可例如為 Rudolph Technologies, Inc. 的 MetaPLUSE™200 系統及工具，或 Philips Ruby 系統。第 3 圖至第 7 圖以圖示說明如何決定銅種晶層 335 之一致性及於後續製程中形成一覆蓋銅層 425。

該測量儀器工具一般不會將所決定之銅種晶層 335 之一致性資訊直接送入該製程工具 1310 中。該工件 1305 上所決定的銅種晶層 335 之一致性資訊及 / 或一批工件 1305 上所決定的銅種晶層 335 之平均一致性資訊係製程工具 1310 中於工件上所進行之製程特徵參數之說明範例。在本特定實施例中，第 13 圖中之電腦系統 1330 以程式計算及 / 或決定適切的陰極陽極間距、及 / 或陽極電源 / 電流設定及 / 或電鍍沉積時間等，用以得到為獲得由鉭 (Ta)、氮化鉭 (Ta₃N₅)



五、發明說明 (20)

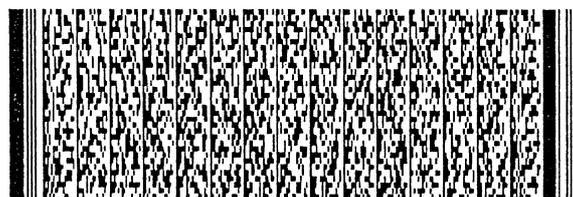
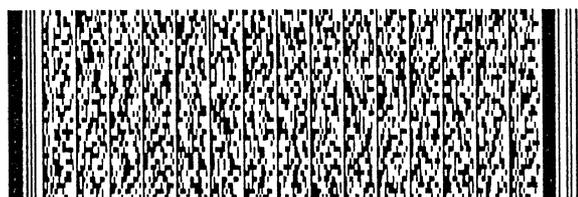
及銅 (Cu) 種晶層 335 所構成之阻障金屬層及銅 (Cu) 層 425 之預期的總厚度 (td3) 及整體的一致性剖面所需之改變及 / 或修改，使後續之化學機械式平面化或拋光 (CMP) 製程步驟，例如下一個製程步驟 $j+1$ 105 得以最佳化。該拋光剖面亦可隨機器之不同而變化，並加以反饋。

重新回到第 13 圖，在本特定實施例中，在該製程工具 1310 中進行的製程特徵參數係由工具感應器 (未圖示) 來測量及 / 或監管。透過線路 1320 將這些工具感應器的輸出送至電腦系統 1330。該電腦系統 1330 透過分析這些感應器輸出以識別該特徵參數。

在第 13 圖的實施例中，資料庫 1335 儲存有可能用得上的複數個模型，端視所識別之特徵參數而定。因此，本特定實施例中要求具備可能被測得之特徵參數之先驗

(*a priori*) 知識。然後，由電腦系統 1330 從資料庫 1335 內可能的模型中摘錄出一個適合的模型，以應用於所識別之特徵參數上。假如該資料庫 1335 不包含一適合的模型，則該特徵參數將被忽略，成假如加以程式化，該電腦系統 1330 將試圖發展一適合模型。該資料庫 1335 可儲存於任何一種電腦可讀之程式儲存媒體 (program storage medium)，例如，電腦系統 1330 之光碟 1340、軟碟 1345 或硬碟機 (未圖示)。該資料庫 1335 亦可儲存於一與該電腦系統 1330 連接之另一獨立的電腦系統 (未圖示)。

在各替代實施例中，對所識別之特徵參數建立模型的方式並不相同。例如，該電腦系統 1330 能編入某種形式的

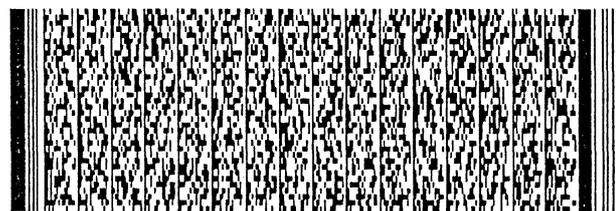
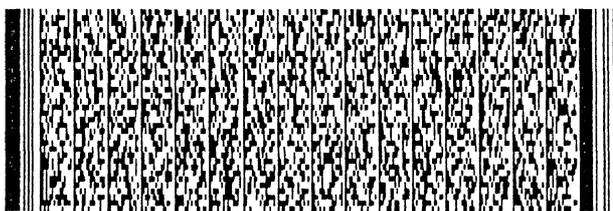


五、發明說明 (21)

人工智慧程式，以分析感應器輸出及控制器輸入，進而於執行同時即時開發出一飛越式 (on-the-fly) 模型。對圖示於第 13 圖的實施例而言，如先前所討論，所測量及識別之特徵參數在資料庫 1335 中無適合的對應模型，這樣的途徑也許可以提供了一個有用的附屬功能。

如方格 1240，第 12 圖之方法 1200 接著應用所測得之一致性以修改製程，使得銅層 425 具有預期的一致性剖面以於後續的平面化過程中提升平面化的結果。例如，如上述，依據執行情況，透過改變及 / 或修改陰極陽極間距、極電源 / 電流設定及電鍍沉積時間等而得到由鈮 (Ta)、氮化鈮 (Ta₃N₅) 及銅 (Cu) 種晶層 335 所構成之阻障金屬層及銅 (Cu) 層 425 之預期的總厚度 (td3) 及整體的一致性剖面使後續之化學機械式平面化或拋光 (CMP) 技術得以最佳化。該模型的建立也可能包括基於拋光者剖面之凝合，隨工具之不同而不同。從一致性剖面計算及 / 或模型所得到之值可將新的控制輸入整理出來，並經由線路 1320 傳送至該電鍍工具控制器 1315。依照新的控制輸入，該製程工具控制器 1315 則接著控制後續的製程操作。

某些不同的實施例能夠使用一種反饋的形式以改進特徵參數的模型。這種反饋的施行與許多完全不同的事實有關，該些事實包含工具之敏感度及經濟情況。為達此一目的之技術，可為監管模型施行中之至少一效應並基於此監管效應以更新模型。這樣的更新過程也可能與模型有關。例如，在所有其他因素皆相同的情況下，一個線性模型可

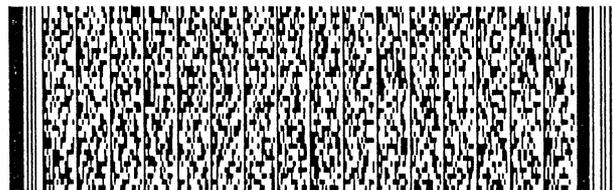
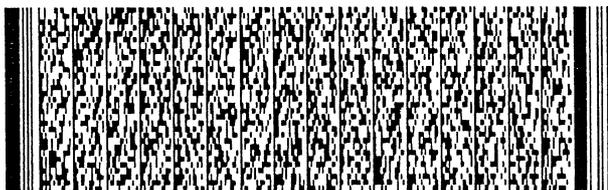


五、發明說明 (22)

能需要一個與非線性模型不同的更新過程。

顯然地，由以上討論可知，本發明之某些特點可藉由軟體實現。例如，在第12圖中，方格1220-1240中所給出的動作即為將整體或部份之說明實施例以軟體的方式實現。因此，本發明之某些特點為經由編碼於電腦可讀之程式儲存媒體(program storage medium)中之指令加以實現。該程式儲存媒體可為適用於特定情況之任何種類。然而，一般來說，該程式儲存媒體可為磁性媒體，例如，該軟碟1345，或該電腦1330之硬碟機(未圖示)，或光學媒體，例如，光碟1340。當經由電腦執行該些指令時，該些指令則執行所揭露之功能。該電腦可為一桌上型電腦，例如，該電腦1330。然而，該電腦可由嵌入於該製程工具1310之處理器所取代。在不同的其他實施例中，該電腦亦可為膝上型電腦、工作站、或大型電腦主機。本發明之範圍並不侷限於實施例中所施行的程式儲存媒體或電腦之型式或特質。

因此，本說明書中詳細說明的某些部份，可由演算法、功能、技術及/或製程的方式展示。這些方式能使本技術領域內之技術人員以最有效率的方式將他們的工作內容轉讓給本技術領域內之其他技術人員。這些方式在此及普遍地被理解為可得到預期結果之自我符合的連續步驟。該些步驟為那些要求物理量的物理操作。雖非必要，但這些物理量通常為能夠被儲存、傳送、結合、比較及以其他方式運作之電磁訊號形式。

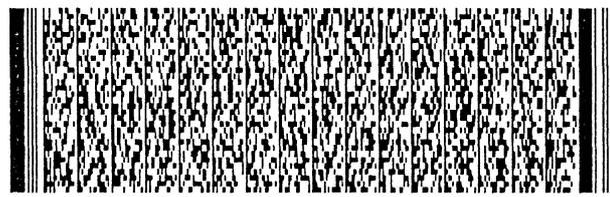
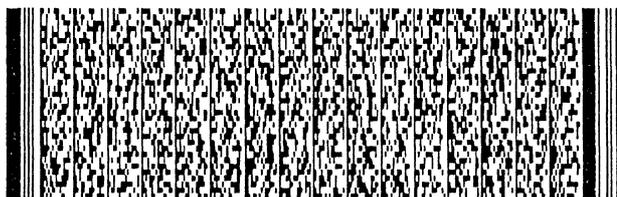


五、發明說明 (23)

偶而為了方便起見，這些訊號主要以常用的形式如位元、數值、元素、字元、字詞、數字等等方式呈現。所有這些及其類似的術語皆關聯於一恰當的物理量，且僅為方便標誌這些數量及動作之標籤。除非另外特別說明，或者顯而易見於討論中，否則，如本說明書中之"製程"、"計算"、"算數"、"決定"、"顯示"等等術語表示一電腦或類似之電子及/或機械計算裝置之動作及處理過程，其可將電腦系統暫存器及/或記憶體中代表物理量之(電磁形式)資料操控及變換成電腦系統暫存器及/或記憶體及/或其他類之資訊儲存、傳送及/或顯示裝置中同樣代表物理量之其他資料。

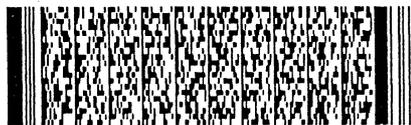
根據本發明之方法，任何以上揭露之實施例皆得使用由測量工具所送出之參數測量結果，以手動及/或自動的方式進行監督式的製程調整，進而改善及/或較佳地控制產率。附帶說明，根據本發明之製造方法，任何以上揭露之實施例皆能以更高的裝置精度及準度提供更高的效率及更高的裝置產率之半導體裝置生產，並以減化及流線型的製程流程，進而減少製程的複雜性、降低製程的成本並增加產能。

以上所揭露之特定實施例僅作說明之用，對於本領域內受益於本發明內容之技術人員而言，其可以顯而易見的方式修改本發明，並以各種但等同的方式加以實踐。此外，除下述之申請專利範圍外本發明並不侷限在展示於此之結構或設計細節。因此，以上所揭露之特定實施例可被



五、發明說明 (24)

變更或修改，而所有這樣的改變都將被視為包含於本發明之範圍及精神之內。



圖式簡單說明

[圖式簡單說明]

本發明可藉由參考以下取自伴隨著圖式之說明而加以理解。其中，在參考數字中，最左邊的標誌數字表示該各自的參考數字第一次出現的圖示。其中：

第 1 圖至第 13 圖以圖示說明根據本發明之製造方法之不同實施例；更詳而言之，

第 1 圖、第 2 圖及第 8 圖至第 11 圖各為一流程圖，用以說明根據本發明之一方法之不同實施例；

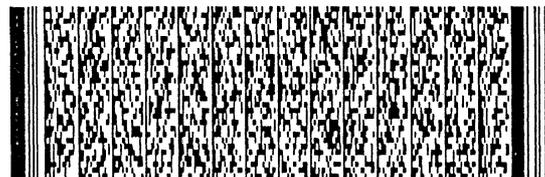
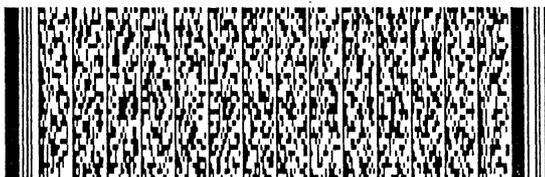
第 3 圖至第 7 圖各為一示意圖，用以說明決定一銅種晶之一致性及形成一覆蓋銅層之後續製程；

第 12 圖為一示意圖，用以說明依照本發明以製造半導體裝置之方法；以及

第 13 圖為一示意圖，用以說明依照本發明所使用以複數個控制輸入訊號的方式運作之製程工具對於工件加以處理。

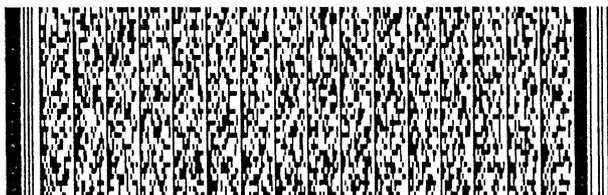
雖然本發明可變更為各種不同的形式，其特殊之實施例已由圖示中之範例加以詳細地說明。然而，於本說明書內所描述之特定實施例，並非意圖將本發明所揭露之內容限定於特定的形式，反之，如添附之申請專利範圍內之定義，本發明涵蓋落於本發明之精神及範疇內之所有變更、等同及替代形式。

100	工件	105	製程步驟 j
110	測量步驟 j	115	下一個製程步驟 j+1



圖式簡單說明

- | | | | |
|------|--|---------|---------|
| 120 | 系統通訊匯流排 | 125 | 掃瞄資料 |
| 130 | 銅種晶層剖面一致性步驟 | | |
| 135 | 前饋 | 140 | 輸出 |
| 145 | 製程變更及控制步驟 | 150 | 前饋 |
| 155 | 後拋光度量步驟 | 160 | 反饋 |
| 300 | 結構層 | 305 | 閘極介電層 |
| 310 | 結構 | 315 | 第一介電層 |
| 320 | 第二介電層 | 325 | 開口 |
| 330 | 上表面 | 335 | 銅種晶層 |
| 425 | 銅層 | 625、725 | 邊緣部份 |
| 1220 | 在工件上形成一銅種晶層 | | |
| 1230 | 測量該工件上銅種晶層之一致性 | | |
| 1240 | 運用該一致性測量以修改製程，得以形成一具有預
期一致性剖面之銅層，以增加後續平面化過程之平
面化 | | |
| 1300 | 裝置 | 1305 | 工件 |
| 1310 | 製程工具 | 1315 | 製程工具控制器 |
| 1320 | 線路 | 1330 | 電腦系統 |
| 1335 | 資料庫 | 1340 | 光碟 |
| 1345 | 軟碟 | | |



四、中文發明摘要 (發明名稱：用以使化學機械式平面化加工最佳化之銅層厚度之進級製程控制方法)

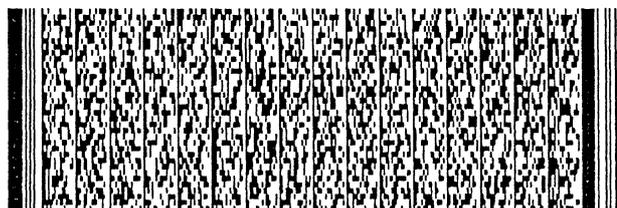
本發明提供一方法，其中包括在工件上形成一銅種晶層及測量該工件上之銅種晶層之一致性。該方法進一步包括運用該一致性測量結果以修改製程，俾形成一具有預期一致性剖面之銅層，以增加後續平面化過程之平面化。

本案代表圖：第 12圖

(該代表圖無元件符號及其所代表之意義)

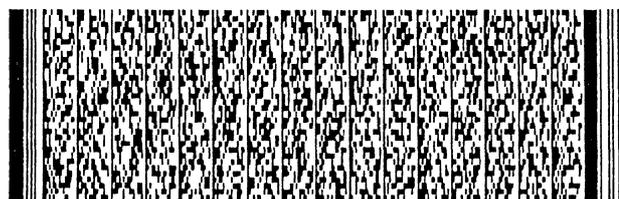
六、英文發明摘要 (發明名稱：ADVANCED PROCESS CONTROL (APC) OF COPPER THICKNESS FOR CHEMICAL MECHANICAL PLANARIZATION (CMP) OPTIMIZATION)

A method is provided that comprises forming a copper seed layer on a workpiece and measuring the uniformity of the copper seed layer on the workpiece. The method further comprises applying the uniformity measurement to modify processing to form a copper layer having a desired uniformity profile for increased planarization in subsequent planarizing.



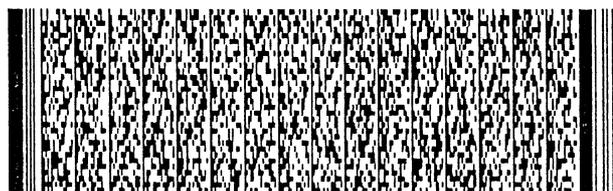
六、申請專利範圍

1. 一種方法，包括：
在工件上形成一銅種晶層；
測量該工件上銅種晶層之一致性；以及
運用該一致性測量結果以修改製程，俾形成一具有預期一致性剖面之銅層，以增加後續平面化過程之平面化。
2. 如申請專利範圍第1項之方法，其中，測量該工件上銅種晶層之一致性包括決定工件上之沉積圖案。
3. 如申請專利範圍第2項之方法，其中，決定該工件上之沉積圖案包括決定中心薄/厚沉積圖案，及決定該工件中心與邊緣之厚度差的大小。
4. 如申請專利範圍第1項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
5. 如申請專利範圍第2項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
6. 如申請專利範圍第3項之方法，其中，運用該一致性測



六、申請專利範圍

- 量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
7. 如申請專利範圍第1項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具 (advanced process controller) 以前饋該一致性測量結果至電鍍製程工具。
8. 如申請專利範圍第2項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
9. 如申請專利範圍第3項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
10. 如申請專利範圍第4項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至該電鍍製程工具。
11. 一種電腦可讀之程式儲存裝置，係將指令編碼於其中，當電腦執行該指令時，則執行一方法，該方法包



六、申請專利範圍

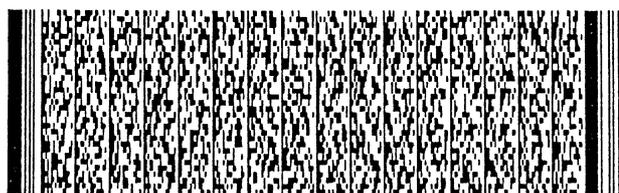
括：

在工件上形成一銅種晶層；

測量該工件上銅種晶層之一致性；以及

運用該一致性測量結果以修改製程，俾形成一具有預期一致性剖面之銅層，以增加後續平面化過程之平面化。

12. 如申請專利範圍第 11 項之裝置，其中，測量該工件上銅種晶層之一致性包括決定工件上之沉積圖案。
13. 如申請專利範圍第 12 項之裝置，其中，決定該工件上之沉積圖案包括決定中心薄 / 厚沉積圖案，及決定該工件中心與邊緣之厚度差的大小。
14. 如申請專利範圍第 11 項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
15. 如申請專利範圍第 12 項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前授至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
16. 如申請專利範圍第 13 項之裝置，其中，運用該一致性

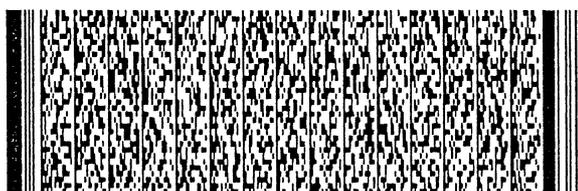


六、申請專利範圍

測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前授至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。

17. 如申請專利範圍第11項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
18. 如申請專利範圍第12項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
19. 如申請專利範圍第13項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
20. 如申請專利範圍第14項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至該電鍍製程工具。
21. 一種電腦，係編入程式使其得以執行一方法，該方法包括：

在工件上形成一銅種晶層；



六、申請專利範圍

測量該工件上銅種晶層之一致性；以及

運用該一致性測量結果以修改製程，俾形成一具有預期一致性剖面之銅層，以增加後續平面化過程之平面化。

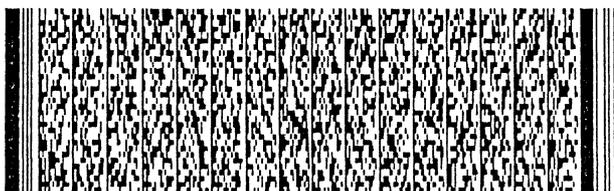
22. 如申請專利範圍第 21 項之電腦，其中，測量該工件上銅種晶層之一致性包括決定工件上之沉積圖案。

23. 如申請專利範圍第 22 項之電腦，其中，決定該工件上之沉積圖案包括決定中心薄/厚沉積圖案，及決定該工件中心與邊緣之厚度差的大小。

24. 如申請專利範圍第 21 項之電腦，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。

25. 如申請專利範圍第 22 項之電腦，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前授至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。

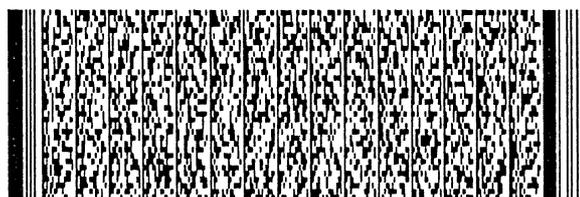
26. 如申請專利範圍第 23 項之電腦，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前授至一電鍍製程工



六、申請專利範圍

具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。

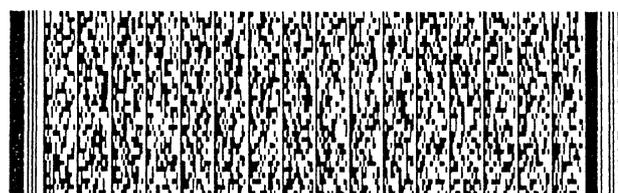
27. 如申請專利範圍第21項之電腦，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
28. 如申請專利範圍第22項之電腦，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
29. 如申請專利範圍第23項之電腦，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。
30. 如申請專利範圍第24項之電腦，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至該電鍍製程工具。
31. 一種方法，包括：
- 在工件上形成一銅種晶層；
 - 測量該工作上銅種晶層之一致性；以及
 - 運用該一致性測量結果以修改製程，俾形成一具有預期一致性剖面之銅層，以增加後續化學機械式平



六、申請專利範圍

面化 (chemical mechanical planarizing, CMP) 之平面化。

32. 如申請專利範圍第 31 項之方法，其中，測量該工件上銅種晶層之一致性包括決定工件上之沉積圖案。
33. 如申請專利範圍第 32 項之方法，其中，決定該工件上之沉積圖案包括決定中心薄/厚沉積圖案，及決定該工件中心與邊緣之厚度差的大小。
34. 如申請專利範圍第 31 項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
35. 如申請專利範圍第 32 項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
36. 如申請專利範圍第 33 項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進



六、申請專利範圍

而形成該具有預期之一致性剖面之銅層。

37.如申請專利範圍第31項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。

38.如申請專利範圍第32項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。

39.如申請專利範圍第33項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。

40.如申請專利範圍第34項之方法，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層包括使用一進級製程工具以前饋該一致性測量結果至該電鍍製程工具。

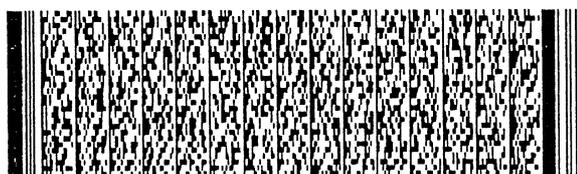
41.一種系統，包括：

一工具，用以在工件上形成一銅種晶層；

一工具，用以測量該工件上銅種晶層之一致性；

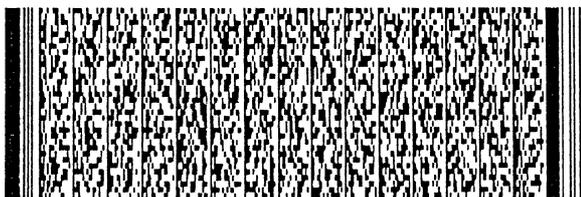
以及

一控制器，用以運用該一致性測量結果以修改製程，俾形成一具有預期一致性剖面之銅層，以增加後續平面化過程之平面化。



六、申請專利範圍

42. 如申請專利範圍第41項之系統，其中，用以測量該工件上銅種晶層之一致性之工具可決定工件上之沉積圖案。
43. 如申請專利範圍第42項之系統，其中，用以決定該工件上之沉積圖案之工具可決定中心薄/厚沉積圖案，及決定該工件中心與邊緣之厚度差的大小。
44. 如申請專利範圍第41項之系統，其中，用以運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之控制器可將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
45. 如申請專利範圍第42項之系統，其中，用以運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之控制器可將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。
46. 如申請專利範圍第43項之系統，其中，用以運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之控制器可將一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、



六、申請專利範圍

陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層。

47. 如申請專利範圍第41項之系統，其中，用以運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之控制器可使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。

48. 如申請專利範圍第42項之系統，其中，用以運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之控制器可使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。

49. 如申請專利範圍第43項之系統，其中，用以運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之控制器可使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具。

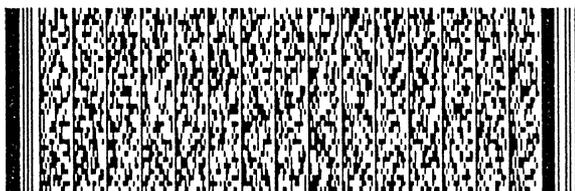
50. 如申請專利範圍第44項之系統，其中，用以運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之控制器可使用一進級製程工具以前饋該一致性測量結果至該電鍍製程工具。

51. 一種裝置，包括：

在工件上形成一銅種晶層之手段；

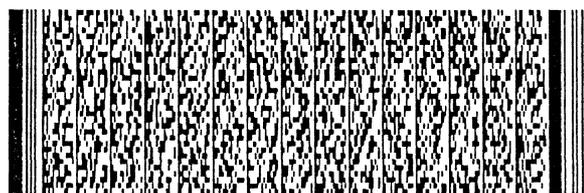
測量該工件上銅種晶層之一致性之手段；以及

運用該一致性測量結果以修改製程，俾形成一具有預期一致性剖面之銅層，以增加後續平面化過程之平面化之手段。



六、申請專利範圍

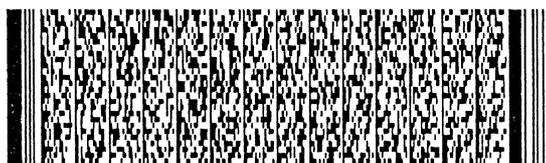
52. 如申請專利範圍第 51 項之裝置，其中，測量該工件上銅種晶層之一致性之手段包括決定工件上之沉積圖案之手段。
53. 如申請專利範圍第 52 項之裝置，其中，決定該工件上之沉積圖案之手段包括決定中心薄/厚沉積圖案，及決定該工件中心與邊緣之厚度差的大小之手段。
54. 如申請專利範圍第 51 項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之手段包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層之手段。
55. 如申請專利範圍第 52 項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之手段包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層之手段。
56. 如申請專利範圍第 53 項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之手段包括將該一致性測量結果前饋至一電鍍製程工具，以修改陰極陽極間距、陽極電源設定、陽

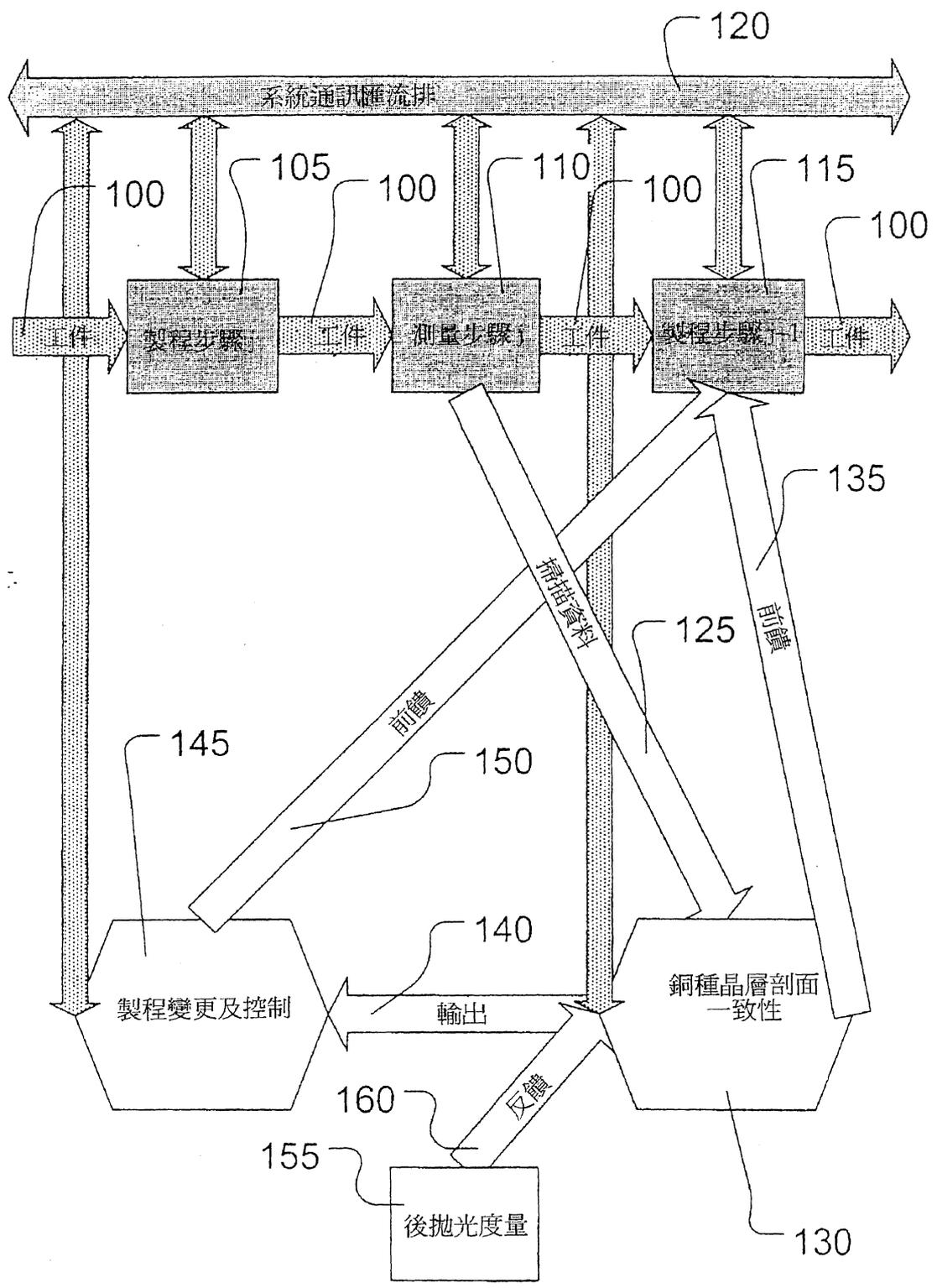


六、申請專利範圍

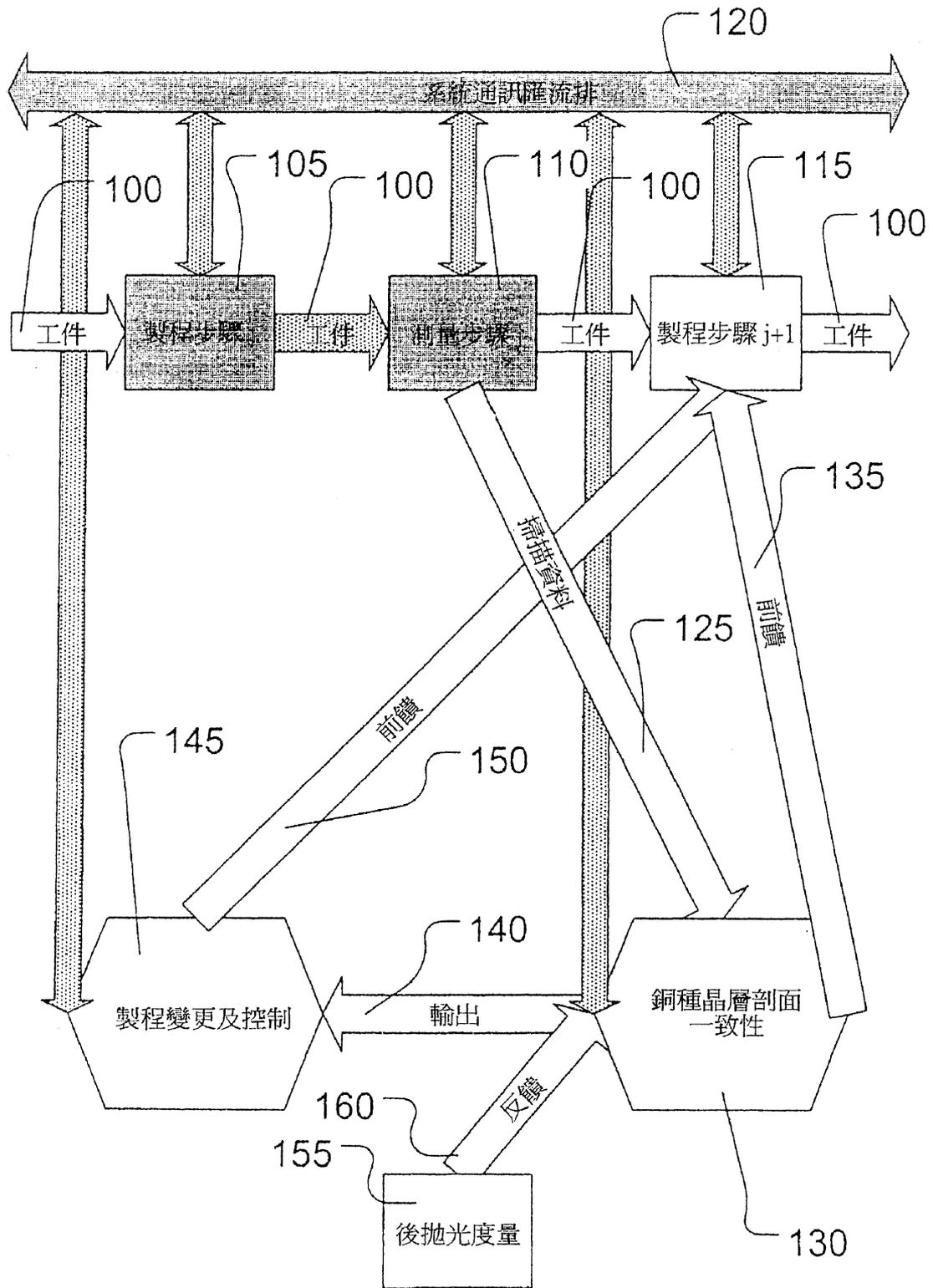
極電流設定、陽極波形設定及電鍍沉積時間之至少一者，進而形成該具有預期之一致性剖面之銅層之手段。

57. 如申請專利範圍第51項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之手段包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具之手段。
58. 如申請專利範圍第52項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之手段包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具之手段。
59. 如申請專利範圍第53項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之手段包括使用一進級製程工具以前饋該一致性測量結果至電鍍製程工具之手段。
60. 如申請專利範圍第54項之裝置，其中，運用該一致性測量結果以修改製程，俾形成該具有預期一致性剖面之銅層之手段包括使用一進級製程工具以前饋該一致性測量結果至該電鍍製程工具之手段。

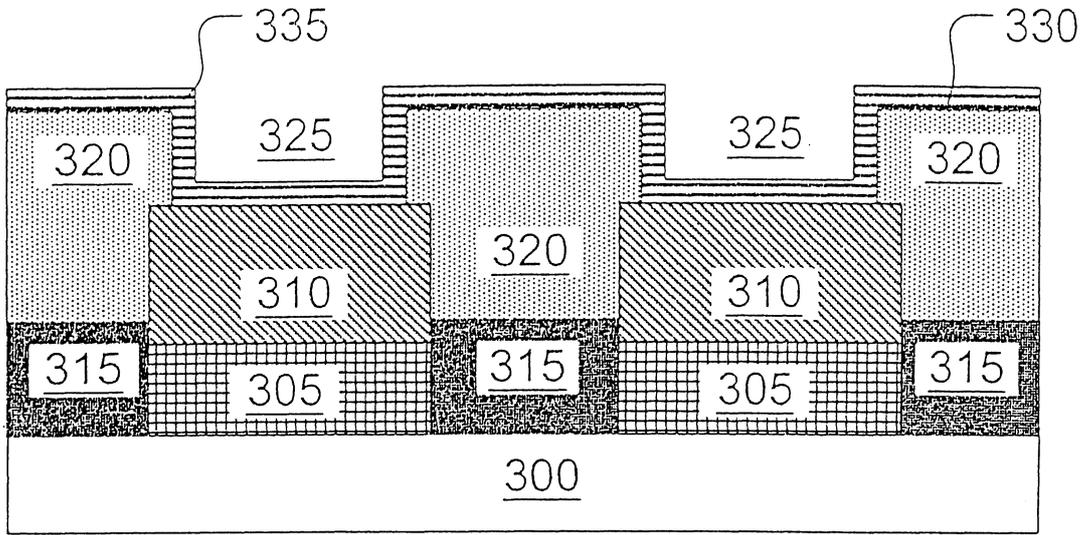




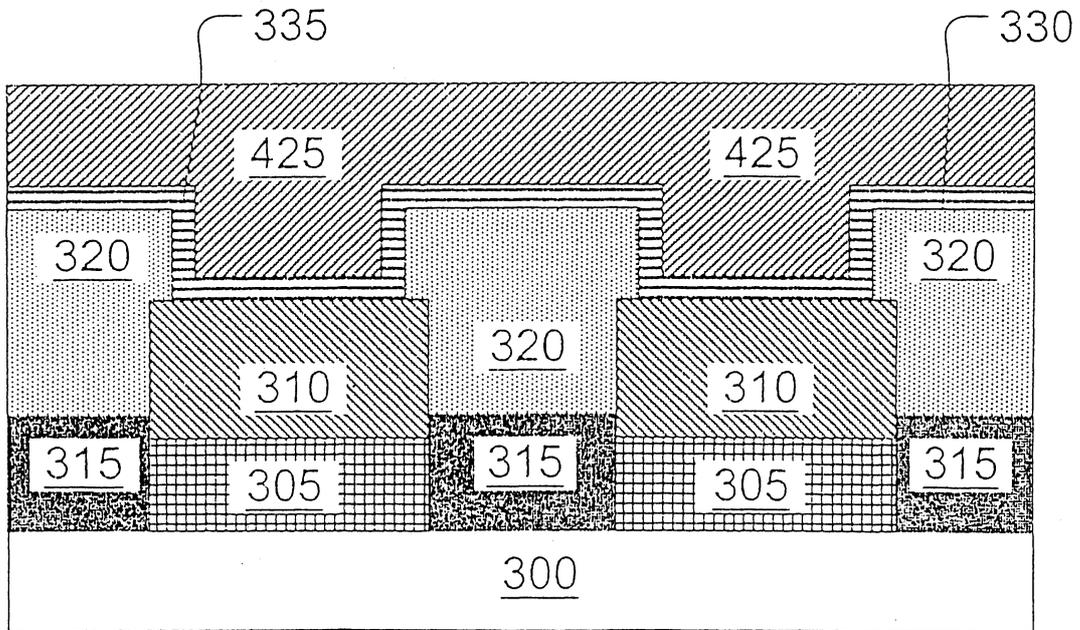
第 1 圖



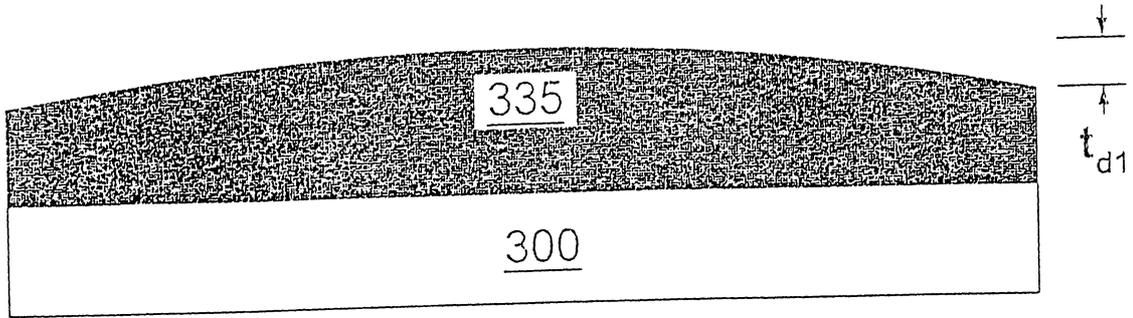
第 2 圖



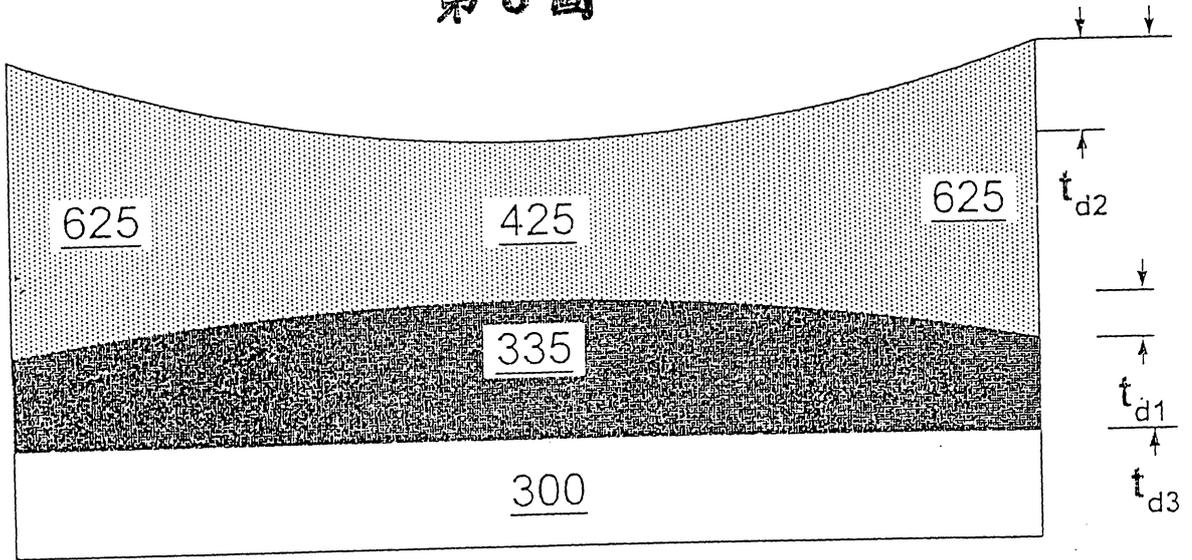
第 3 圖



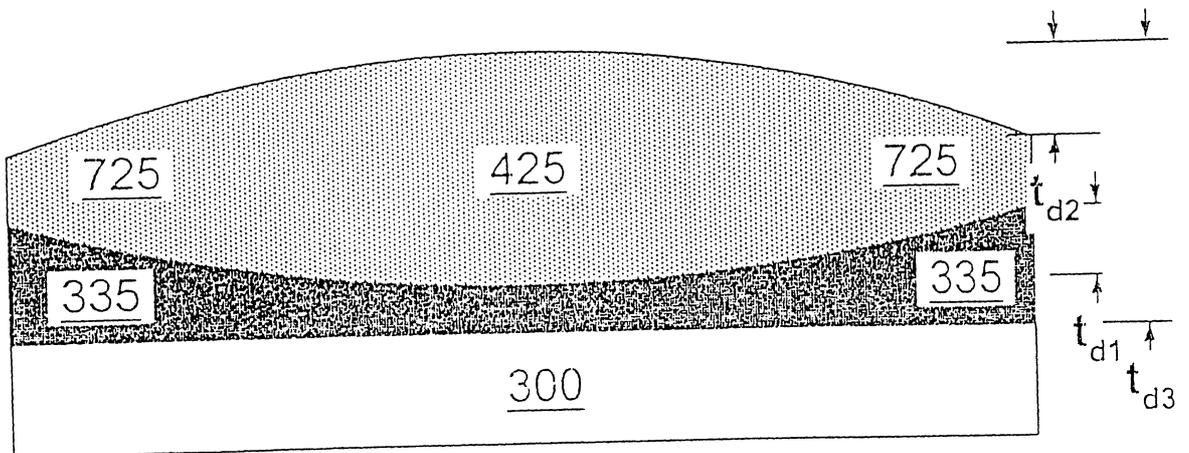
第 4 圖



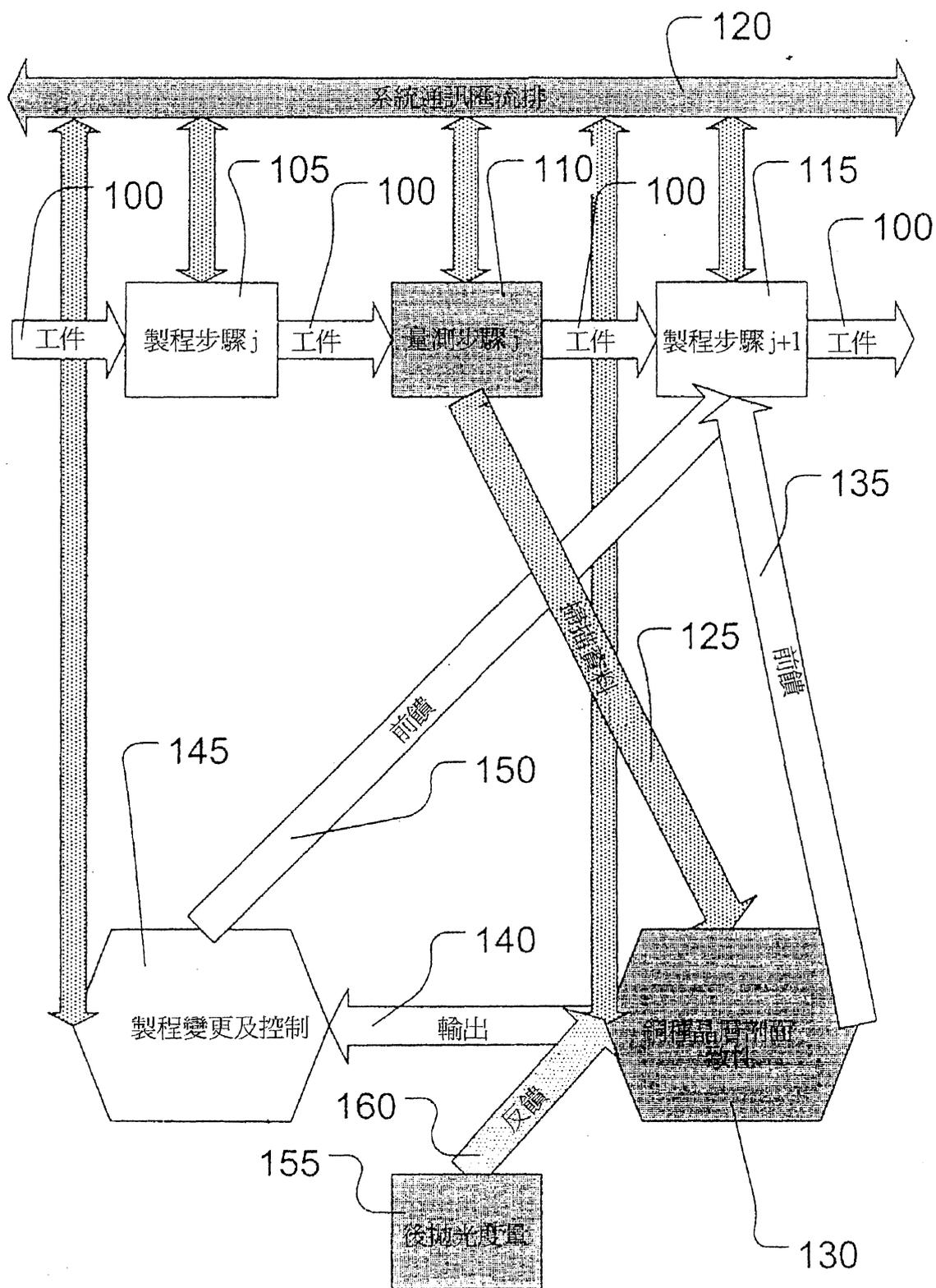
第 5 圖



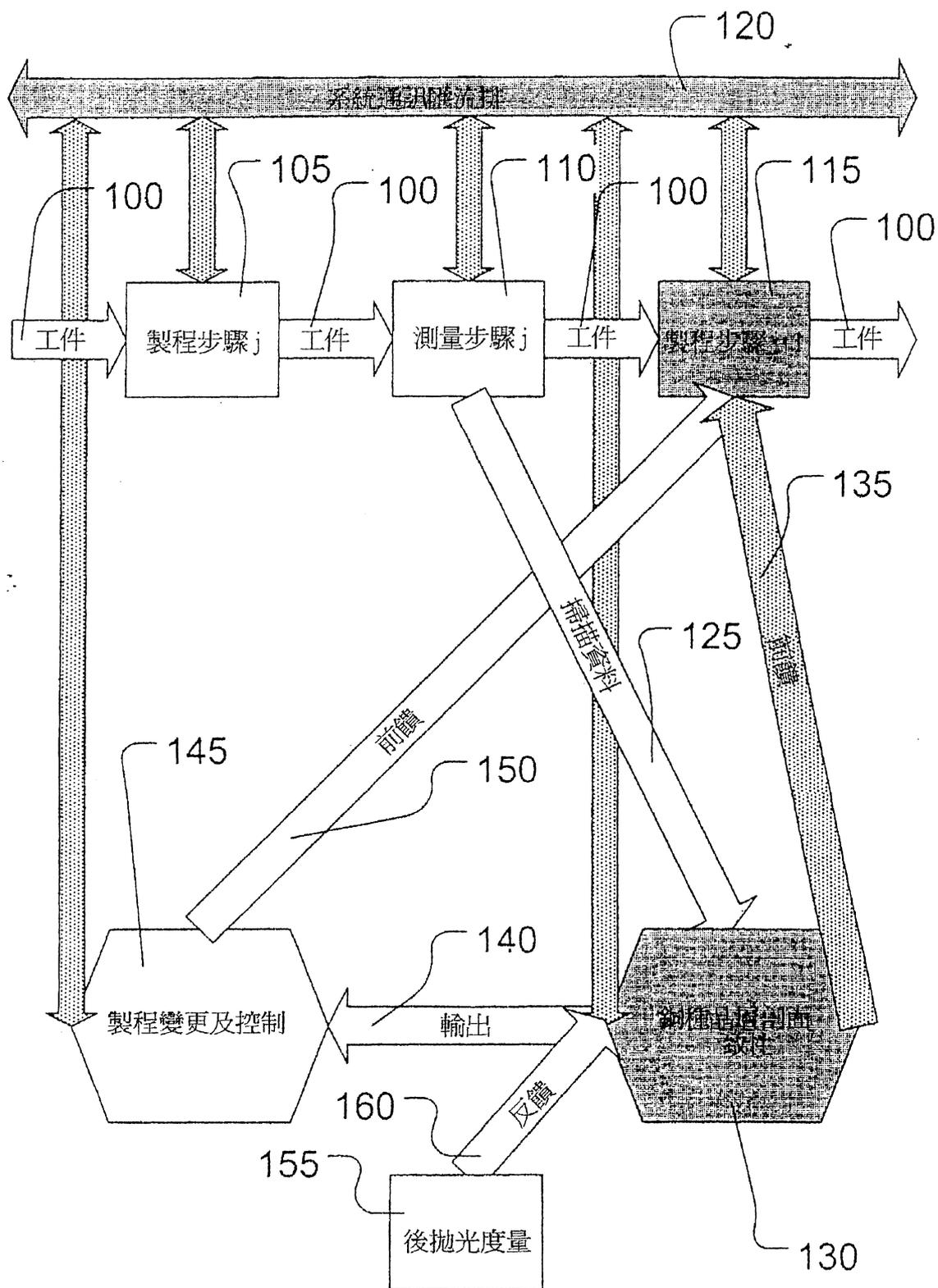
第 6 圖



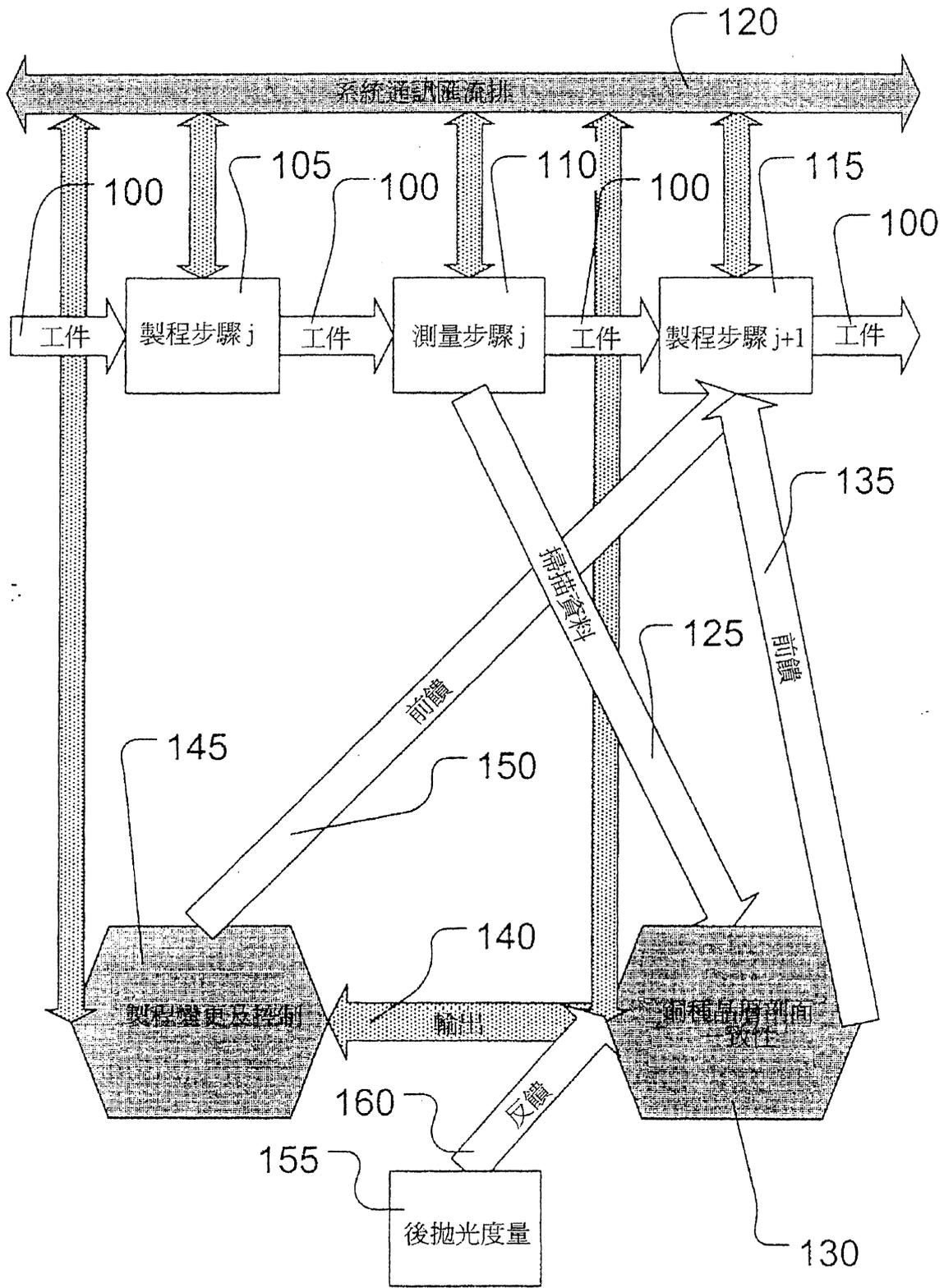
第 7 圖



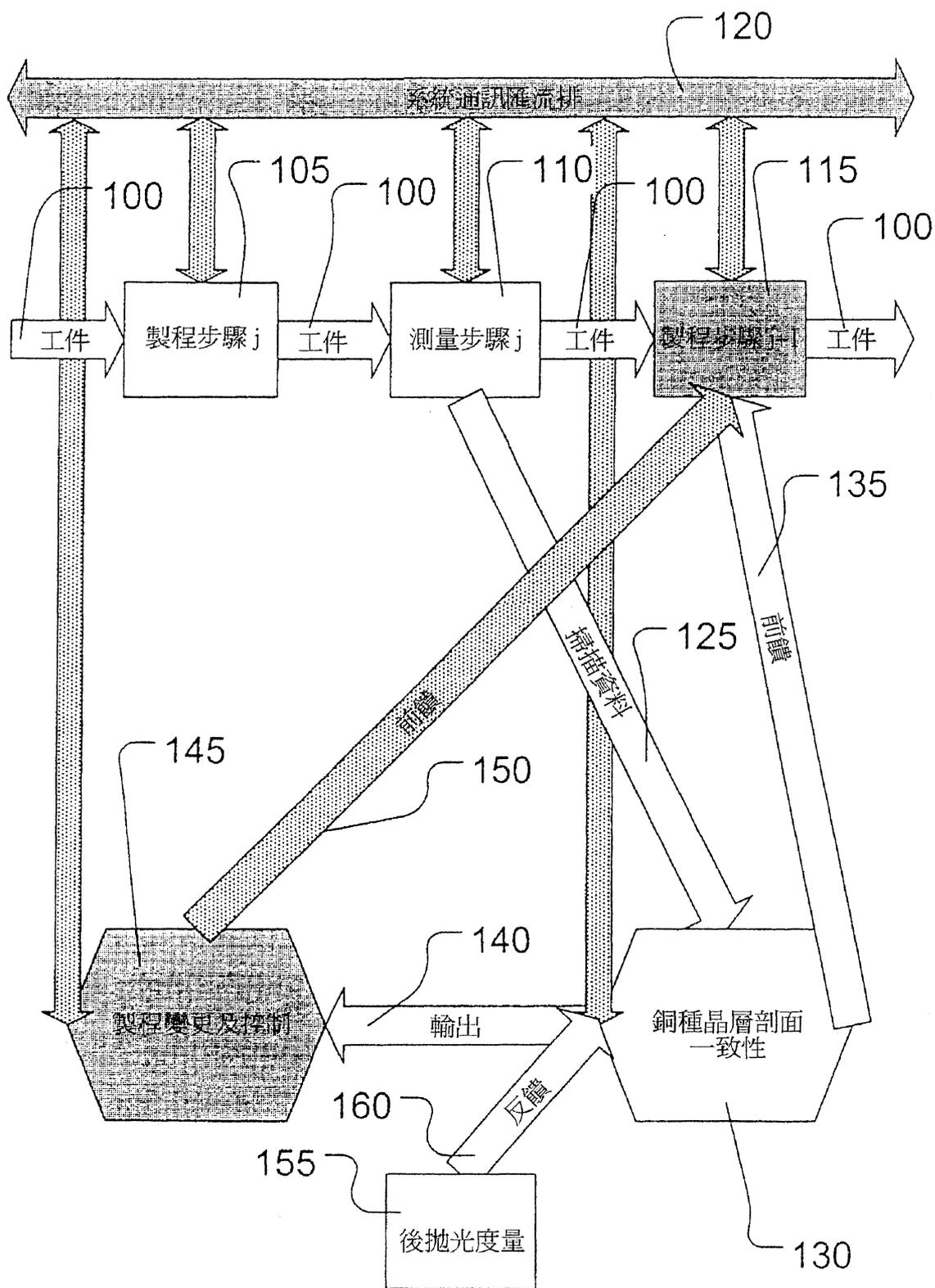
第 8 圖



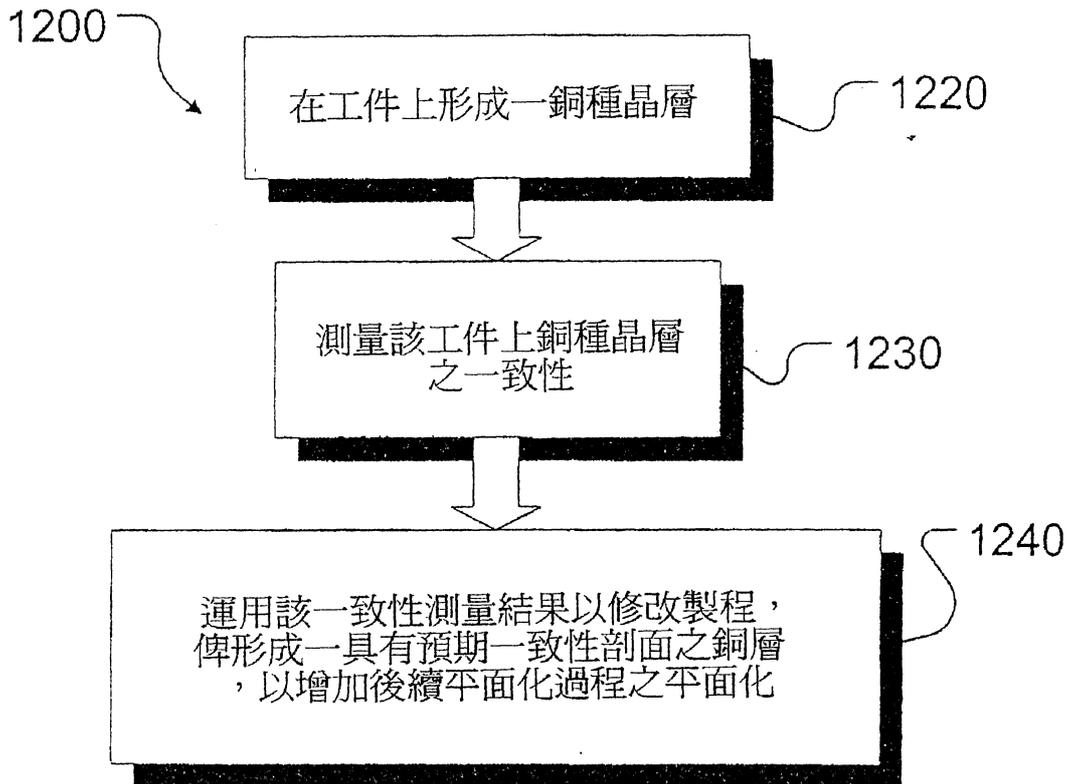
第 9 圖



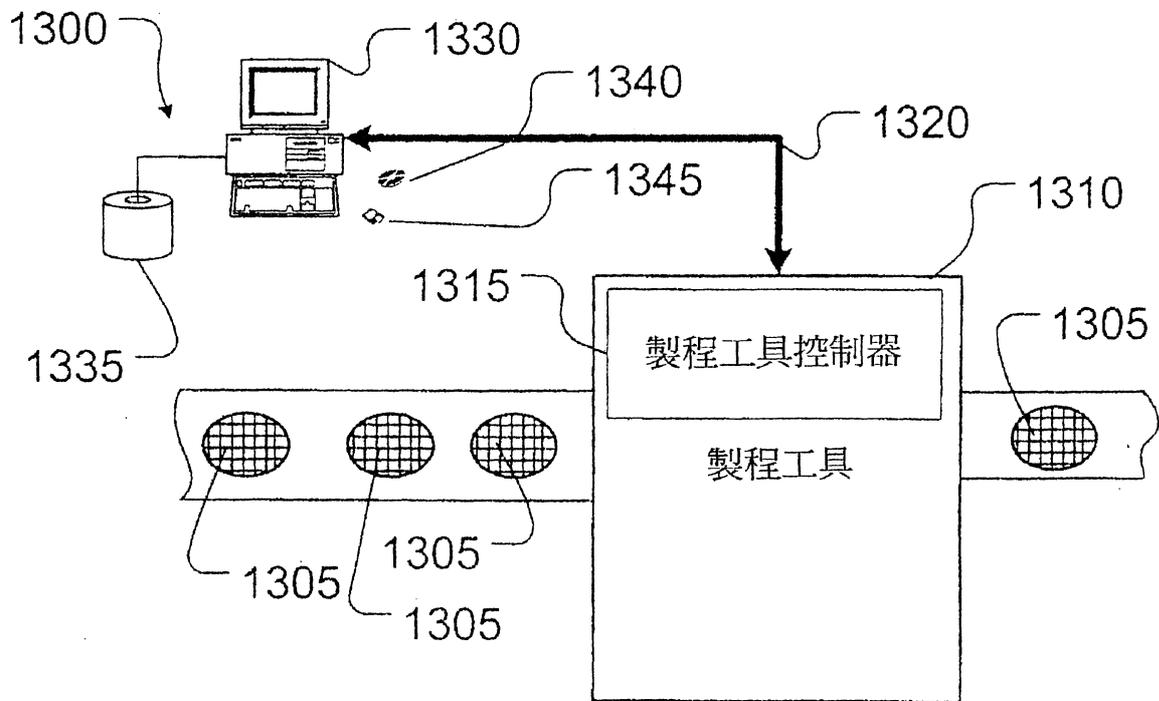
第10圖



第11圖



第12圖



第13圖