

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H04B 3/00

H04L 25/00



[12] 发明专利申请公开说明书

[21] 申请号 03813812.3

[43] 公开日 2005 年 8 月 31 日

[11] 公开号 CN 1663139A

[22] 申请日 2003.5.12 [21] 申请号 03813812.3

[30] 优先权

[32] 2002.5.14 [33] US [31] 10/146,200

[86] 国际申请 PCT/US2003/014949 2003.5.12

[87] 国际公布 WO2003/098644 英 2003.11.27

[85] 进入国家阶段日期 2004.12.14

[71] 申请人 ESS 技术公司

地址 美国加利福尼亚州

[72] 发明人 董平 乔丹·C·库克曼

[74] 专利代理机构 北京市柳沈律师事务所

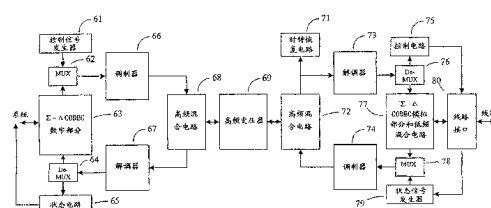
代理人 马莹 邵亚丽

权利要求书 10 页 说明书 11 页 附图 9 页

[54] 发明名称 使用高频变压器进行电隔离的数据接入装置

[57] 摘要

一种用于数据接入装置中的电隔离屏障，使用高频(HF)变压器(24)来提供隔离。输入信号(21)连接到调制器(22)，它可以是模拟的或数字的。调制器(22)的模拟输出连接到 HF 变压器(24)的输入。HF 变压器(24)的输出连接到解调器(26)的输入。在调制器(22)中可以使用简单的幅度调制，将输入信号(21)调制到 HF 变压器(24)的工作频率范围内。在解调器(26)中可以包含简单的低通滤波器，消除由 HF 变压器(24)引起的谐波失真。解调器(26)的输出信号基本上与输入信号(21)相同。



1. 一种用于数据接入装置中的电隔离屏障，组合地包括：
输入电路和输出电路；
- 5 高频变压器，用于在输入电路与输出电路之间提供电隔离，并且具有所需操作的频率范围，所述变压器具有两个端口：
调制器，具有输入和输出，
所述调制器输入连接到输入电路，所述调制器将输入信号调制到变压器的频率范围内的频率上；
- 10 所述调制器输出连接到变压器的第一端口，以便将调制信号提供给变压器；
解调器，具有输入和输出，
所述解调器输入连接到变压器的第二端口，所述解调器将信号从变压器的频率范围解调为由输出电路使用的输出信号。
- 15 2. 如权利要求 1 所述的电隔离屏障，其中，
所述调制器包含乘法器，所述乘法器连接到时钟，以使用时钟信号乘以输入信号；
所述解调器包含乘法器，所述乘法器连接到时钟，以使用所述时钟信号乘以变压器的输出；并且
- 20 所述解调器包含低通滤波器，以便消除恢复信号的失真。
3. 如权利要求 1 所述的电隔离屏障，其中，
所述调制器的输入信号是第一 1 比特数字信号；
所述调制器将所述第一 1 比特数字信号转换成具有变压器频率范围内的频率的模拟输入信号；
- 25 所述解调器对具有变压器频率范围内的频率的信号进行转换，以便恢复第一 1 比特数字信号。
4. 如权利要求 1 所述的电隔离屏障，还包括多路复用器，用于将状态或控制信号与线路信号多路复用，以便通过电隔离屏障进行传输。
5. 如权利要求 4 所述的电隔离屏障，其中，从所述解调器输出的信号包
- 30 含状态或控制信息。
6. 如权利要求 3 所述的电隔离屏障，其中，至少部分第一 1 比特数字信

号是使用 $\Sigma\Delta$ 技术产生的。

7. 如权利要求 3 所述的电隔离屏障, 其中, 所述输入电路包含多路复用器, 用于将数字状态或控制信号与第二 1 比特数字信号多路复用, 以便形成所述第一 1 比特数字信号。

5 8. 如权利要求 7 所述的电隔离屏障, 其中, 所述输出电路包含去复用器, 用于从所述第一 1 比特数字信号中提取出所述数字状态或控制信号和所述第二 1 比特数字信号。

9. 如权利要求 8 所述的电隔离屏障, 其中, 所述第二 1 比特数字信号是使用 $\Sigma\Delta$ 技术产生的。

10 10. 如权利要求 8 所述的电隔离屏障, 其中, 所述多路复用器包含帧产生电路, 用于对数字状态或控制信号定位。

11. 如权利要求 8 所述的电隔离屏障, 其中, 所述去复用器包含帧检测电路, 用于检测数字状态或控制信号的定位。

12. 一种在调制解调器系统中提供电隔离屏障的方法, 包括以下步骤:
15 在调制解调器的数据接入装置部分中提供高频变压器, 所述变压器具有预定的频率操作范围以及输入端口和输出端口;

将输入信号调制到变压器的频率操作范围, 并且将经过调制的第一信号提供给变压器输入端口;

从变压器的输出端口获取输出信号; 并且
20 解调输出信号, 以便恢复输入信号。

13. 如权利要求 12 所述的方法, 其中,
所述输入信号是 1 比特数字信号; 并且
所述调制输入信号的步骤包含将模拟时钟信号乘以所述 1 比特数字信号, 以便形成高频模拟信号; 并且

25 所述解调输出信号以便恢复输入信号的步骤包含通过模拟时钟相乘来解调高频信号。

14. 如权利要求 13 所述的方法, 其中, 1 比特数字信号中的至少一些比特是使用 $\Sigma\Delta$ 技术产生的。

15. 一种用于数据接入装置中的电隔离屏障, 用于在线路端电路和系统
30 端电路之间提供电隔离, 组合地包括:

用于 TX 信号的第一对输入和输出电路, 和用于 RX 信号的第二对输入

和输出电路，其中第一输入电路和第二输出电路位于线路端电路中，并且第二输入电路和第一输出电路位于系统端电路中；

第一高频变压器，用于在第一对输入和输出电路之间提供电隔离，并且具有所需操作的频率范围，所述第一变压器具有两个端口：

5 第一调制器，具有输入和输出，

所述第一调制器输入连接到第一对输入和输出电路的输入电路，并且把将输入信号调制到第一变压器的频率范围内的频率上；

所述第一调制器输出连接到第一变压器的第一端口，以便将调制信号提供给第一变压器；

10 第一解调器，具有输入和输出，

所述第一解调器输入连接到第一变压器的第二端口，用于将信号从第一变压器的频率范围解调为由第一对输入和输出电路的输出电路使用的输出信号；

从而通过第一变压器的 RX 信号的谐波落在调制信号的频率范围之外；

15 第二高频变压器，用于在第二对输入和输出电路之间提供电隔离，并且具有所需操作的频率范围，所述第二变压器具有两个端口：

第二调制器，具有输入和输出，

所述第二调制器输入连接到第二对输入和输出电路的输入电路，并且把将输入信号调制到第二变压器的频率范围内的频率上；

20 所述第二调制器输出连接到第二变压器的第一端口，以便将调制信号提供给第二变压器；

第二解调器，具有输入和输出，

所述第二解调器输入连接到第二变压器的第二端口，用于将信号从第二变压器的频率范围解调为由第二对输入和输出电路的输出电路使用的输出信号；

25 从而通过第二变压器的 TX 信号的谐波落在调制信号的频率范围之外。

16. 一种用于数据接入装置中的电隔离屏障，用于在系统端电路和线路端电路之间提供电隔离，组合地包括：

高频变压器，具有所需的工作频率范围，并且具有第一端口和第二端口；

30 第一调制器，耦合到所述变压器的第一端口，所述第一调制器将第一基带信号调制成所述所需的频率范围内的第一模拟通带信号，并且将调制信号

发送到所述变压器;

第一解调器,耦合到所述变压器的第二端口,所述第一解调器对所述第一通带信号进行解调,以便恢复所述第一基带信号,并且发送到所述线路端电路。

- 5 17. 如权利要求 16 所述的电隔离障碍,其中,所述第一调制器通过第一高频混合电路耦合到所述变压器,并且所述变压器通过第二高频混合电路耦合到所述第一解调器。

18. 如权利要求 16 所述的电隔离障碍,其中,所述系统端电路包含(1)编解码器,用于将数字调制解调信号转换成模拟发送信号,和(2)第一多路
10 复用器,连接到所述第一调制器,所述第一多路复用器接收模拟控制信号和所述模拟发送信号,并且多路复用所述模拟控制信号和所述模拟发送信号,以便形成所述第一基带信号。

19. 如权利要求 17 所述的电隔离障碍,包含连接到所述第二高频混合电路的时钟恢复电路,用于将所述第一解调器的频率锁定到所述第一调制器的
15 频率上。

20. 如权利要求 18 所述的电隔离障碍,其中,所述线路端电路包含连接到第一解调器的第一去复用器,所述解调器将所述第一通带信号的频率移回到原始基带上,并且所述第一去复用器从所述模拟发送信号中分离出所述模拟控制信号。

- 20 21. 如权利要求 16 所述的电隔离障碍,其中,所述线路端电路包含耦合到通信线路的低频混合电路,用于接收模拟接收信号以及发送模拟发送信号。

22. 如权利要求 17 所述的电隔离障碍,包含:

- 第二调制器,通过所述第二高频混合电路耦合到所述变压器的所述第二
端口,所述第二调制器将第二基带信号调制成所述所需的频率范围内的第二
25 模拟通带信号,并且将调制信号发送到所述变压器;

第二解调器,通过所述第一高频混合电路耦合到所述变压器的所述第一
端口,所述第二解调器对所述第二通带信号进行解调,恢复所述第二基带信
号,以便发送到所述系统端电路。

23. 如权利要求 22 所述的电隔离障碍,其中,所述线路端电路包含连接
30 到所述第二调制器的第二多路复用器,接收模拟状态信号和模拟接收信号,所述多路复用器组合所述模拟状态信号和所述模拟接收信号,以形成所述第

31. 如权利要求 30 所述的电隔离屏障, 其中, 所述第一去复用器包含帧检测电路, 以便检测数字控制信号的定位。

32. 如权利要求 30 所述的电隔离屏障, 其中, 所述线路端电路包含 Σ - Δ 编解码器的模拟部分, 耦合到所述第一解调器, Σ - Δ 编解码器的模拟部分将恢复的第二 1 比特数字信号转换成模拟发送信号。

33. 如权利要求 25 所述的电隔离屏障, 其中, 所述线路端电路包含耦合到通信线路的低频混合电路, 用于接收模拟接收信号以及发送模拟发送信号。

34. 如权利要求 26 所述的电隔离屏障, 包含:

第二调制器, 通过所述第二高频混合电路耦合到所述变压器的所述第二端口, 所述第二调制器将第三 1 比特数字信号调制成所述所需的频率范围内的第二模拟通带信号, 并且将调制信号发送到所述变压器;

第二解调器, 通过所述第一高频混合电路耦合到所述变压器的所述第一端口, 所述第二解调器对所述第二通带信号进行解调, 恢复所述第三 1 比特数字信号, 以便发送到所述系统端电路。

35. 如权利要求 34 所述的电隔离屏障, 其中, 所述线路端电路包含 Σ - Δ 编解码器的模拟部分, 所述模拟部分将模拟接收信号转换成第四 1 比特数字信号。

36. 如权利要求 35 所述的电隔离屏障, 其中, 所述线路端电路包含连接到所述第二调制器的第二多路复用器, 接收数字状态信号和所述第四 1 比特数字信号, 所述多路复用器组合所述数字状态信号和所述第四 1 比特数字信号, 以形成所述第三 1 比特数字信号。

37. 如权利要求 36 所述的电隔离屏障, 其中, 所述第二多路复用器包含第二帧生成电路, 以便定位数字状态信号。

38. 如权利要求 36 所述的电隔离屏障, 其中, 所述系统端电路包含 (1) 第二去复用器, 连接到所述第二解调器, 所述第二去复用器从恢复的第三 1 比特数字信号中恢复出所述数字状态信号和所述第四 1 比特数字信号, 和 (2) Σ - Δ 编解码器的数字部分, 用于将所述第四 1 比特数字信号转换成数字调制解调信号。

39. 如权利要求 38 所述的电隔离屏障, 其中, 所述第二去复用器包含第二帧检测电路, 以便检测数字状态信号的定位。

40. 一种用于数据接入装置中的多路复用器, 包括:

第一输入，用于接收1比特数字信号；

第二输入，用于接收第一数量的数字状态或控制比特；

成帧电路，用于根据第一成帧模式来组合第二数量的成帧比特与第一数量的数字状态或控制比特，以形成第三数量的成帧输出比特，其中，所述第
5 三数量等于第一和第二数量的和；和

交织器，交织所述第三数量的成帧输出比特与来自第一输入的相应数量的比特，以便形成第四数量的多路复用器输出比特；

其中，对于所述状态或控制比特的所有组合，所述第一成帧模式惟一地指示所述成帧输出比特的正确的成帧定位位置。

10 41. 如权利要求40所述的多路复用器，其中，对于所述状态或控制比特的所有可能的组合，以及所述成帧输出比特的所有可能的定位，所述第一成帧模式防止成帧输出比特包含第二成帧模式。

42. 如权利要求41所述的多路复用器，其中，对于所述状态或控制比特的所有可能的组合，以及所述成帧输出比特的所有可能的定位，所述第一成
15 帧模式防止成帧输出比特包含所述第二成帧模式的逻辑倒置。

43. 一对多路复用器，每一个都位于电隔离屏障的相对端，每一个所述多路复用器包含：

第一输入，用于接收1比特数字信号；

第二输入，用于接收第一数量的数字状态或控制比特；

20 成帧电路，用于根据第一成帧模式来组合第二数量的成帧比特与第一数量的数字状态或控制比特，以形成第三数量的成帧输出比特，其中，所述第三数量等于第一和第二数量的和；和

交织器，交织所述第三数量的成帧输出比特与来自第一输入的相应数量的比特，以便形成第四数量的多路复用器输出比特；

25 其中，每一个多路复用器的第一成帧模式等于另一个多路复用器的第二成帧模式。

44. 一种用于数据接入装置中提供多路复用输出比特的多路复用方法，包括：

接收第一1比特数字信号；

30 接收第一数量的数字状态或控制比特；

提供第二数量的成帧比特；

提供第一成帧模式;

根据第一成帧模式来组合第二数量的成帧比特与第一数量的数字状态或控制比特,以形成第三数量的成帧输出比特,其中,所述第三数量等于第一和第二数量的和;以及

5 交织所述第三数量的成帧输出比特与来自第一 1 比特数字信号的相应数量的比特,以便形成第四数量的多路复用输出比特;

其中,对于所述状态或控制比特的所有组合,所述第一成帧模式惟一地指示所述成帧输出比特的正确的成帧定位位置。

45. 如权利要求 44 所述的多路复用方法,其中,对于所述状态或控制比特的所有可能的组合,以及所述成帧输出比特的所有可能的定位,所述第一成帧模式防止成帧输出比特包含第二成帧模式。

46. 如权利要求 45 所述的多路复用方法,其中,对于所述状态或控制比特的所有可能的组合,以及所述成帧输出比特的所有可能的定位,所述第一成帧模式防止第三数量的成帧输出比特包含所述第二成帧模式的逻辑倒置。

15 47. 如权利要求 46 所述的多路复用方法,其中,所述第一成帧模式和所述第二成帧模式是可互换的。

48. 如权利要求 4 所述的电隔离屏障,其中,所述状态信号与所述控制信号具有不同的频率。

49. 一种通过一个高频变压器在不同的方向上同时传送发送信号和接收信号的方法,包括以下步骤:

在高频变压器的线性工作范围内操作该高频变压器;并且

提供两个高频混合电路,以便将在第一方向上通过高频变压器进行发送的发送信号与在第二方向上通过高频变压器进行发送的接收信号分离开来。

50. 如权利要求 30 所述的电隔离屏障,其中,在所述第一多路复用器中进行的所述分离是使用滤波器组来完成的。

51. 一种用于数据接入装置中的电隔离屏障,用于在线路端电路和系统端电路之间提供电隔离,组合地包括:

高频变压器,具有所需的工作频率范围,并且具有第一端口和第二端口;

30 第一调制器,通过第一高频混合电路耦合到所述变压器的第一端口,所述第一调制器将第一 1 比特数字信号调制成所述所需的频率范围内的第一模拟通带信号,并且将调制信号发送到所述变压器;

第一解调器,通过第二高频混合电路耦合到所述变压器的所述第二端口,所述解调器对所述第一通带信号进行解调,恢复所述第一 1 比特数字信号,以便发送到所述线路端电路;

第二调制器,通过所述第二高频混合电路耦合到所述变压器的所述第二
5 端口,所述第二调制器将第三 1 比特数字信号调制成所述所需的频率范围内的第二模拟通带信号,并且将调制信号发送到所述变压器;

第二解调器,通过所述第一高频混合电路耦合到所述变压器的所述第一端口,所述第二解调器对所述第二通带信号进行解调,恢复所述第三 1 比特数字信号,以便发送到所述系统端电路;

10 Σ - Δ 编解码器的数字部分,包含在所述系统端电路中,用于将数字调制解调信号转换成第二 1 比特数字信号,并且将第四 1 比特数字信号转换成数字调制解调信号;

第一多路复用器,包含在所述系统端电路中,并且连接到所述第一调制器,所述第一多路复用器接收数字控制信号和所述第二 1 比特数字信号,并
15 且对它们进行多路复用,以便形成所述第一 1 比特数字信号;

第一去复用器,包含在所述线路端电路中,并且连接到第一解调器,所述第一去复用器从恢复的第一 1 比特数字信号中分离出数字控制信号和第二 1 比特数字信号;

Σ - Δ 编解码器的模拟部分,包含在所述线路端电路中,所述模拟部分将
20 模拟接收信号转换成第四 1 比特数字信号,并且将第二 1 比特数字信号转换成模拟发送信号;

第二多路复用器,包含在所述线路端电路中,并且连接到所述第二调制器,所述第二多路复用器接收数字状态信号和所述第四 1 比特数字信号,并且对它们进行组合,以形成所述第三 1 比特数字信号; 和

25 第二去复用器,包含在所述系统端电路中,并且连接到所述第二解调器,所述第二去复用器从恢复的第三 1 比特数字信号中恢复出所述数字状态信号和所述第四 1 比特数字信号。

52. 如权利要求 51 所述的电隔离屏障, 其中,

所述第一多路复用器包含第一帧生成电路,以便定位数字控制信号;

30 所述第一去复用器包含第一帧检测电路,以便检测数字控制信号的定位;

所述第二多路复用器包含第二帧生成电路,以便定位数字控制信号; 并

且

所述第二去复用器包含第二帧检测电路,以便检测数字状态信号的定位。

使用高频变压器进行电隔离的数据接入装置

5 技术背景

本发明涉及用于选择性地使电路彼此隔离的隔离屏障装置 (isolation barrier)。这种隔离屏障装置用于调制解调器和其他设备中, 尤其用于那些需要设备与公共电话网之间的电隔离屏障的设备。

10 联邦通信委员会部分 68 已经要求, 公共电话网的电连接在直接连接到该网的电路 (称为“线路端”电路) 与例如调制解调器等的直接连接到住宅电力的电路 (称为“系统端”电路) 之间提供隔离屏障装置。这种隔离屏障装置必须提供隔离, 使得施加在设备的各个点之间的 50 Hz 或 60 Hz rms 的一千伏特或一千五百伏特的高压电压源引起不超过 10 毫安培的漏电流。

15 隔离屏障的理论是现有技术中已知的。例如, 美国专利第 6,137,827 号详细地公开了隔离屏障的理论和背景, 以引用方式包含了很多示出隔离屏障和使用隔离屏障的设备的专利。一般地, 在设备的数据接入装置 (DAA) 中提供电隔离。美国专利号 6,137,827 及其中以引用方式包含的专利, 都以引用方式包含在本文的内容中。

20 传统的调制解调器在它的 DAA 中使用话音频带变压器来提供电隔离屏障。这种变压器携带发送信号和接收信号。使用一种用于耦合四线电路与两线电路的混合类型电路, 来进行这两个信号的分离。混合电路是现有技术中熟知的, 它具有排列成两对的四套端子, 被设计成当其中一对端子被适当地终止时, 在另一对的两套端子之间产生高损耗。已知使用话音频带变压器 DAA 的调制解调器具有高可靠性。然而, 话音频带变压器必须处理大约
25 100-4000 Hz 的低频 (LF) 信号。

变压器中失真的主要来源是引起信号谐波的非线性。对于话音频带信号, 很多谐波落在相同的 100-4000 Hz 频带内。信号谐波的特征在于在多个所需的信号频率上存在不必要的能量。所以, 500 Hz 处的信号频率分量将引起 1000 Hz、1500 Hz、2000 Hz、2500 Hz、3000 Hz、3500 Hz 和 4000 Hz 的噪音; 全
30 部落在所需的信号频带内。另一方面, 如果信号被调制到高频上, 例如 1 MHz, 那么所需的信号将在 0.996 MHz 到 1.004 MHz 的范围内。现在, 500 Hz 分量

在 0.9995 MHz 和 1.0005 MHz 上。最低谐波在 1.9999 MHz，正好在最高信号频率 1.004 MHz 之上。因此，简单的低通滤波器就能够用来消除谐波，并且将不会在所需的信号中引起失真。变压器的线性度很大程度上依赖于其磁芯的磁感应密度。磁感应密度越高，变压器的线性越低，而信号谐波的能量越高。因此，对话音变压器提出了高线性度的要求，这通常会增加它的尺寸和成本。

此外，使用话音频带变压器的调制解调器 DAA 一般使用直接驱动器手段。在这种手段中，来自调制解调器驱动器的发送信号直接通过变压器前行，而无需进一步的放大。该直接驱动器手段需要变压器来传递高发送功率，进一步增加了对变压器的线性度要求。由于存在这些缺陷，具有这种类型电隔离的令人满意的话音频带变压器是体积大且昂贵的。

这些是解决该问题的几种途径。一种途径是使用数字变压器或脉冲变压器来代替话音频带变压器。然而，数字或脉冲变压器是二元的，因此不能够同时携带两个信号——发送信号和接收信号。为了允许发送信号和接收信号被可接受地发送，或者使用两个脉冲变压器，一个用于发送信号，另一个用于接收信号，或者求助于一些种类的时分多路复用方法，来交替地携带发送信号和接收信号。然而，这种时分多路复用方法将破坏信号的自同步(self-clock)能力。因此，时钟信号要由不同的装置携带，一般地使用另一个变压器，进而增加了产品的附加费用。数字或脉冲变压器的另一个缺点是它们必须在它们的饱和范围内操作，这比在它们的非饱和(或“线性”)范围内操作的类似变压器需要更多的功率。

另一种途径是使用电容耦合。该途径使用一个或多个高压电容器作为电隔离屏障，因为电容器一般呈现较好的线性度。因此，有可能使用混合电路来分离发送信号和接收信号。另一方面，调制解调器中需要的 LF 话音频带信号需要大电容器。这种高压大电容器是昂贵的。因此，利用一些装置将信号调制到较高频率上，来降低对电容器的要求。

另一种途径是使用高压光耦合器。仍然由于这种类型的光器件的典型高度非线性特性，必须将单独的耦合器用于发送信号和接收信号。在使用光耦合作为电隔离屏障的 DAA 中，能够使用基带途径或通带途径。在基带途径的情况下，话音频带信号通过光耦合器直接被发送。然而，这具有需要很好的方法来补偿光耦合器的非线性的缺陷。在通带途径的情况下，使用一些装置

将信号调制到较高频率上，来降低光耦合器的非线性的影响，从而增加了该方案的额外成本和复杂性。

- 除了上述类型的调制解调器必须发送的发送和接收话音频带信号之外，还有控制和状态信号也需要通过电隔离屏障。后面提到的这些信号，或者是通过单独的隔离屏障来携带，或者是与话音频带信号多路复用并且通过相同的隔离屏障来携带。

发明内容

- 我们已经考察到变压器的线性度很大程度上依赖于其磁芯中的磁感应密度。磁感应密度与该变压器所传递的功率成正比，而与磁芯的体积、变压器的圈数和信号频率成反比。换句话说，信号功率越小，磁芯越大，线圈圈数越多，以及信号频率越高，那么变压器的线性越高。或者说为了取得相同的线性，较小的信号功率和较高的频率将导致具有较小磁芯及较少线圈圈数，从而得到较小并且不太昂贵的变压器。

- 本发明使用两种途径，来获得使用一个高频（HF）变压器的低成本、可靠的电隔离屏障。首先，我们能够在电隔离屏障的线路端添加放大器，来降低对变压器的功率要求。

- 其次，我们使用一些装置将信号调制到较高频率上。在较高频率上，由变压器的非线性产生的任何谐波都在频带外。然后，能够使用简单的装置，来消除任何剩余的由变压器非线性产生的失真。

- 与数字或脉冲变压器不同，HF 变压器不被驱动到其饱和范围。因此，实现本发明需要的功率比使用数字或脉冲变压器的传统隔离装置所需要的功率要低。同样，通过在其线性范围操作 HF 变压器，有可能由一个变压器来同时携带发送和接收信号，而利用 HF 混合电路来分离两个方向。

附图说明

- 参照附图能够更好地理解本发明，附图仅仅示出了本发明实施例的示例，并且不应被认为是对本发明范围的限制。本发明可以容许同等效果的其他实施例，而不背离其范围。

- 图 1 示出了现有技术中基于话音频带变压器的 DAA 电路，包含用于将四线电路转换成两线电路的混合电路。

图 2 示出了根据本发明原理的使用 HF 变压器的 DAA 隔离阻障的框图。

图 3 示出了使用一个 HF 变压器隔离阻障和将四线电路转换成两线电路的混合电路的 DAA，其中 CODEC 整个地位于系统端电路中。

图 4 示出了使用两个 HF 变压器隔离阻障的 DAA，一个用于 TX，一个用于 RX，其中 CODEC 整个地位于系统端电路中。

图 5 示出了用于图 3 或图 6 中的在一个 HF 变压器与两个混合电路之间的连接。

图 6 示出了使用一个 HF 变压器隔离阻障和将四线电路转换成两线电路的混合电路的 DAA，其中 CODEC 分布在线路端和系统端电路之间。

图 7 示出了使用两个 HF 变压器隔离阻障的 DAA，一个用于 TX，一个用于 RX，其中 CODEC 分布在线路端和系统端电路之间。

图 8 示出了用于将功率从系统端电路传递到线路端电路的示例电路。

图 9 示出了用于本发明中的多路复用器。

具体实施方式

图 1 示出了现有技术中用于 DAA 电路的隔离阻障。在该图中，调制解调器在它的 DAA 中使用话音频带变压器 1，来提供电隔离阻障。变压器携带发送信号和接收信号。这两个信号的分离是使用将四线电路转换成两线电路的混合类型电路 2 来进行的。混合电路在本领域中是已知的，它具有排列成两对的四套端子，被设计成当其中一对端子被适当地终止时，在另一对的两套端子之间产生高损耗。图 1 所示的混合电路包含 6 个阻抗单元 Z1-Z6，阻抗元件 Z1-Z6 通常使用电阻器、电容器或它们的一些组合来实现。在传统的变压器 DAA 中也可以使用其他的混合电路结构。

图 2 示出了本发明的基本原理。在该图中，HF 变压器 24 提供隔离。输入信号 21 连接到调制器 22，输入信号可以是模拟的或数字的。调制器 22 的模拟输出经由线路 23 连接到 HF 变压器 24 的输入。HF 变压器 24 的输出经由线路 25 连接到解调器 26 的输入。解调器 26 产生输出信号 27，输出信号 27 可以是模拟的或数字的。不论输入或输出信号是数字的还是模拟的，在本发明的所有实施例中，提供给 HF 变压器 24 的信号都是模拟的。在调制器 22 中可以使用简单的幅度调制，来调制输入信号 21。这能够通过用时钟信号乘以输入信号 21 来进行。类似地，解调器 26 可以使用时钟信号乘以来自 HF

变压器 24 的信号。由解调器 26 使用的时钟信号可以从信号中得到，或者可以通过单独的隔离屏障来提供，如图 8 所示。在解调器 26 中可以包含简单的低通滤波器，来消除由 HF 变压器 24 引起的谐波失真。输出信号 27 基本上与输入信号 21 相同。

- 5 图 3 和 4 示出了本发明在 DAA 应用中的使用，其中系统端电路包含 CODEC。首先，将描述图 3 中的 TX 信号路径。将被发送到线路上的调制解调器信号，被以数字形式从调制解调器系统发送到 CODEC 33，CODEC 33 将它们转换到模拟形式，并且将它们发送到 MUX 32。控制信号发生器 31 将模拟形式的控制信号发送到 MUX 32。MUX 32 将两个模拟信号组合成一个
- 10 “基带”信号。在优选实施例中，两个信号在频率上被分离，并且能够由直接求和电路来组合。组合信号被发送到调制器 36，调制器 36 将组合信号移到更高的频率上，从而产生“通带”信号。通带信号进入高频混合电路 38 中，高频混合电路 38 将通带 TX 信号和通带 RX 信号连接到高频变压器 39。在变压器的线路端，通带 TX 信号通过第二个高频混合电路 42。接着，通带 TX
- 15 信号被发送到时钟恢复电路 41 和解调器 43。时钟恢复电路 41 将线路端解调器 43 的频率锁定到系统端调制器 36 的频率上。解调器 43 将信号频率移回到原始基带上。该线路端基带信号被发送到 De-MUX 46，De-MUX 46 从 TX 线路信号中分离出控制信号。在优选实施例中，这是通过滤波器组（filter bank）来进行的。该控制信号被发送到控制电路 45，TX 线路信号则被发送到 LF 混
- 20 合电路 47，LF 混合电路 47 将 TX 线路信号和 RX 线路信号连接到线路接口 50。控制电路 45 基于控制信号来改变线路接口 50 的特性。线路接口 50 连接到电话网络。

- 现在，将描述图 3 中的 RX 信号路径。来自电话网络的模拟 RX 线路信号进入线路接口 50。从这里，它被发送到 LF 混合电路 47，在 LF 混合电路
- 25 47 中将它从 TX 线路信号中分离出来。接着，RX 线路信号被发送到 MUX 48。状态信号发生器 49 以模拟形式将状态信号发送到 MUX 48。这些信号是基于线路接口 50 中的条件而产生的。MUX 48 将两个模拟信号组合成一个基带信号。组合信号被发送到调制器 44，调制器 44 将组合信号移位到更高的频率上，从而产生通带信号。调制器 44 的频率被锁定到解调器 43 的频率上。该
- 30 通带信号进入高频混合电路 42，高频混合电路 42 将通带 TX 模拟信号和通带 RX 模拟信号连接到高频变压器 39。在变压器的系统端，通带 RX 信号通过

第二个高频混合电路 38。接着，通带 RX 信号被发送到解调器 37，解调器 37 将信号频率移回到基带上。该基带信号被发送到 De-MUX 34，De-MUX 34 从 RX 线路信号中分离出状态信号。该状态信号被发送到状态电路 35，状态电路 35 将这些信号转换成调制解调器系统的数字指示。例如，这些数字指示可能是振铃（ring）指示形式，或者是状态寄存器中的比特形式。RX 线路信号被发送到 CODEX 33，CODEX 33 将其转换成调制解调器系统的数字信号。

图 4 所示 DAA 的操作与图 3 的操作非常相似。在这种情况下，存在两个 HF 变压器，一个用于 TX 信号路径。一个用于 RX 信号路径。由于存在这种分离，不需要高频混合电路。

图 6 和 7 示出了本发明在 DAA 应用中的使用，其中 CODEC 电路分布在线路端和系统端之间。该电路的模拟部分位于线路端，数字部分位于系统端。首先，将描述图 6 中的 TX 信号路径。将被发送到线路上的调制解调器信号被以数字形式发送到 Σ - Δ (Sigma Delta) CODEC 数字部分 63， Σ - Δ CODEC 数字部分 63 将其转换成过采样的（over-sampled）1 比特数字形式，并且将其发送到 MUX 62。控制信号发生器 61 将数字形式的控制信号发送到 MUX 62。MUX 62 将两个数字信号组合成一个数字信号。MUX 62 包含成帧（framing）电路，便于在线路端电路中进行同步。在优选实施例中，所产生的数字信号是来自 Σ - Δ CODEC 数字部分 63 的过采样的 1 比特数字信号的比特率的两倍。组合的数字信号被发送到调制器 66，调制器 66 使用它来调制高频模拟信号，从而产生通带信号。例如，这可以通过将数字信号乘以模拟时钟信号来完成。所产生的信号进入高频混合电路 68，高频混合电路 68 将通带 TX 和通带 RX 信号连接到高频变压器 69。在变压器的线路端，通带 TX 信号通过第二个高频混合电路 72。接着，通带 TX 信号被发送到时钟恢复电路 71 和解调器 73。时钟恢复电路 71 将线路端解调器 73 的频率锁定到系统端调制器 66 的频率上。解调器 73 恢复出组合数字信号的比特。这些比特被发送到 De-MUX 76 上，De-MUX 76 从过采样的 1 比特数字 TX 线路信号中分离出数字控制信号。De-MUX 76 包含帧检测装置，用于正确地定位（align）数据。该数字控制信号被发送到控制电路 75，而过采样 1 比特数字 TX 线路信号被发送到 Σ - Δ CODEC 模拟部分和 LF 混合电路 77， Σ - Δ CODEC 模拟部分和 LF 混合电路 77 将该 1 比特过采样数字信号转换成模拟形式，并且将 TX 线路信号和 RX 线路信号连接到线路接口 80。控制电路 75 基于控制信号改变线路接口 80 的

特性。线路接口 80 连接到电话网络。

现在，将描述图 6 中的 RX 信号路径。来自电话网络的模拟 RX 线路信号进入线路接口 80。从这里，它被发送到 Σ - Δ CODEC 模拟部分和 LF 混合电路 77，在这里它被从 TX 线路信号中分离出来，并且被转换成过采样的 1 比特数字形式。接着，过采样的 1 比特数字信号被发送到 MUX 78。状态信号发生器 79 将数字状态信号发送到 MUX 78。这些信号是基于线路接口 80 中的条件而产生的。MUX 78 将这两个数字信号组合成一个数字信号。MUX 78 包含成帧电路，便于在系统端电路中进行同步。组合信号被发送到调制器 74，调制器 74 使用该数字信号来调制高频模拟信号，从而产生通带信号。调制器 74 的频率被锁定到解调器 73 的频率上。通带信号进入高频混合电路 72，高频混合电路 72 将通带 TX 和通带 RX 信号连接到高频变压器 69。在变压器的系统端，通带 TX 信号通过第二个高频混合电路 68。接着，通带 RX 信号被发送到解调器 67，解调器 67 恢复出组合数字信号的比特。该数字信号被发送到 De-MUX 64 上，De-MUX 64 从过采样的 1 比特数字 RX 线路信号中分离出状态比特。De-MUX 76 包含帧检测装置，用于正确地定位数据。该状态信号被发送到状态电路 65，状态电路 65 将这些信号转换成调制解调器系统的数字指示。例如，这些数字指示可以是振铃指示的形式或状态寄存器中的比特形式。过采样 1 比特数字 RX 线路信号被发送到 Σ - Δ CODEC 数字部分 63， Σ - Δ CODEC 数字部分 63 将其转换成调制解调器系统的数字信号。

图 7 所示的 DAA 的操作与图 6 所示的操作非常相似。在这种情况下，存在两个 HF 变压器，一个用于 TX 信号路径，一个用于 RX 信号路径。由于存在这种分离，不需要高频混合电路。

控制的逻辑电路

很多集成 DAA 使用集成控制信号来进行异常分支 (hook) 控制、线路阻抗控制等。这些集成控制信号的状态通常由系统端电路编程到线路端电路中，并且由线路端电路保存。然而，由于线路端电路通常由线路电压供电，例如在线路电压接反的情况下，线路电压的中断可以破坏控制信号的状态。防止遭受这种破坏的传统方式是在这种中断期间冻结控制信号状态，或者至少部分地从系统端供电。在本发明中，使用一种新途径来在系统端保存控制状态信息，并且在线路端经常更新控制信号。由于线路端电只是跟随系统端

的控制信息，因此这种方式可以逻辑地形成分离的控制电路。线路端电路仅仅保持控制状态，直到下一次更新为止。更新之间的时间是可变的，一般地在微秒数量级上。在中断期间，线路端的控制状态可能被临时破坏。然而，随后的更新将会使控制状态恢复到正确的状态。在更新停止的情况下，例如

5 如果系统端突然断电，线路端电路将会使其控制信号恢复到缺省状态。这将会防止可编程方案中出现这样一种缺陷，即当系统端发生中断时，线路端电路保持在错误状态下。

控制/状态信号与线路信号的多路复用

10 为了减少在使用本发明的 DAA 中的 HF 变压器隔离阻障的数量，优选实施例使用多路复用方案来组合 TX 和 RX 线路信号与控制信号和/或状态信号。一般地，将控制信号与 TX 线路信号多路复用，并且将状态信号与 RX 线路信号多路复用。在如图 3 和 4 所示出的 DAA 中，使用模拟的多路复用方案，一般地，对具有不同频率内容的信号进行简单的求和。去复用是使用滤波器组

15 来完成的。在通过 HF 混合电路来使用一个 HF 变压器的图 3 的实施例中，对于控制和状态使用不同的频率，使得来自一端的回波不会引起另一个端的混淆。

在如图 6 和 7 所示的 DAA 中，优选实施例使用数字多路复用方案。数字多路复用方案能够提供两种功能：1) 成帧的机制和 2) Σ - Δ 时钟恢复的机制。为了简化时钟恢复，使多路复用数据的比特率为 Σ - Δ 时钟频率的整数倍。

20 在优选实施例中，多路复用的比特率是 Σ - Δ 比特率的两倍。这意味着多路复用数据流中的一半比特可用于控制/状态和成帧。一种分配比特的简单方式是使每一个其他比特用于数字信号，并且将剩余的比特分配给成帧和控制/状态。

25 假设 1 比特数字信号是随机分布的 1 和 0，而不需要成帧。因此，仅仅需要成帧比特来使状态/控制信息同步。一种能够使用的成帧方法是将状态/控制信息分成 N 组 n 比特。为了成帧，在每一组 n 比特之前加上 0，在 N 个组之前加上 (n+1) 个 1。同步机制能够找到其后跟随 0 的 (n+1) 个 1，从而检测到帧。这种模式仅仅能用于帧的一种定位；对于状态/控制信息来说，就

30 没有机会模仿这种模式。1 比特数字信号有可能模仿这种模式，但是由于那些信号的随机特性，后续的帧将不会模仿相同的模式。只有真正的帧同步比

特才会一致地匹配该模式。这种方案的成帧效率能够被计算为 $n*N/[(n+1)*(N+1)]$ 。

为了解释多路复用和成帧概念，假设帧是基于 32 比特的。选择 $n=3$ 且 $N=3$ ，所以帧由 16 比特数字信号、7 比特成帧和 9 比特状态/控制组成的。所

5 产生的比特流如下：

比特 数据	0	01	0	03	0	05	0	07	0	09	1	11	1	13	1	15
	0		2		4		6		8		0		2		4	
	F ₀	DD	F ₁	DD	F ₂	DD	F ₃	DD	F ₄	DD	S ₀	DD	S ₁	DD	S ₂	DD
比特 数据	1	17	1	19	2	21	2	23	2	25	2	27	2	29	3	31
	6		8		0		2		4		6		8		0	
	F ₅	DD	S ₃	DD	S ₄	DD	S ₅	DD	F ₆	DD	S ₆	DD	S ₇	DD	S ₈	DD

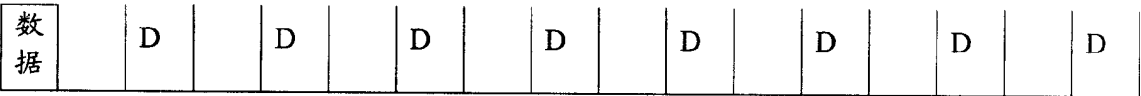
DD = 1 比特数字数据流

$[F_0F_1F_2F_3F_4F_5F_6] = 1111000$

S_n = 第 n 个状态/控制比特

对于根据图 6 的本发明实施例，对于 TX 和 RX 方向需要选择不同的帧同步模式，使得不可能在回波信号中出现任何一种模式。由于高频混合电路组合了 TX 和 RX 信号，解调器 67 和 73 将会看到分别来自调制器 66 和 74 的信号回波。混合电路减少回波电平，但是不能够完全消除回波。例如，在图 6 中，De-MUX 64 不应当锁定到来自 MUX 62 的组合数字信号；只应当能够锁定到来自 MUX 78 的组合数字信号。还需要选择帧同步模式，使得一个方向的同步模式的二进制倒置（binary inverse）不能够出现在另一个方向上。这是因为回波信号的极性是不确定的。存在很多满足这些要求的可能的帧同步模式对。以下示出一个示例：

比特 数据	00	01	02	03	04	05	06	07	08	09	10	11	12	13	14	15
	F0	D	F1	D	S0	D	S1	D	S2	D	S3	D	S4	D	F2	D
		D		D		D		D		D		D		D		D
比特	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31
	F3	D	S5	D	S6	D	F4	D	S7	D	F5	D	S8	D	F6	D



DD = 1 比特数字数据流

对于一个方向, [F0F1F2F3F4F5F6] = 0000011

对于另一个方向, [F0F1F2F3F4F5F6] = 0100011

Sn = 第 n 个状态/控制比特

5 对于这些帧同步模式, 同步机制必须检查所有 7 帧比特在 32 比特帧内的正确定位。

10 上述的数字多路复用方案还能够参照图 9 来理解。在该图中, 多路复用器 91 具有两个输入: 一个用于控制或状态比特 92, 一个用于 1 比特数字信号 93。第一数量的控制或状态比特输入成帧器 94, 成帧器 94 以具有第二数量比特的固定成帧模式对其进行组合, 以形成成帧器输出 95。成帧模式是如此选择的, 使得对于状态或控制比特的所有组合, 它唯一地指示成帧输出比特的正确的成帧定位位置。成帧器输出 95 和 1 比特数字信号 93 输入交织器 96。交织器 96 从成帧器输出 95 中取出第三数量的比特, 第三数量等于第一

15 和第二数量的和。交织器 96 将第三数量的比特与从 1 比特数字信号输入 93 中取出的相应成正比数量的比特进行交织, 形成具有第四数量的 1 比特数字输出 97。

20 在优选实施例中, 如图 6 所示的 DAA 使用两个多路复用器, 每一个都具有如图 9 所示的功能。本领域技术人员将会理解, 这种 DAA 中的 HF 混合电路将会使处于 HF 变压器的相同端的解调器看到调制器输出的回波。在通常的操作中, 来自处于 HF 变压器的另一端的调制器的信号比来自处于 HF 变压器的相同端的调制器的回波信号强, 所以解调器对正确的比特进行解码。

25 然而, 如果处于 HF 变压器的另一端的电路没有通电, 那么解调器将只能看到来自处于 HF 变压器的相同端的调制器的回波信号。在这种情况下, 去复用器就有可能看到来自处于 HF 变压器的相同端的多路复用器的比特, 而不是来自另一端的所需比特。为此, 优选实施例对于每一个多路复用器使用不同的成帧模式, 使得对于控制或状态比特的任何组合, 每一端的成帧模式都可以防止多路复用器输出产生另一端成帧模式。此外, 由于回波信号可能是倒置的, 每一个成帧模式都可以防止多路复用器输出产生另一端成帧模式的逻辑倒置。

混合电路

在图 5 中示出了能够用于图 3 和 6 中的高频混合电路。图 5 示出了两个高频混合电路 52 和 54，每一个都可以处于 HF 变压器 51 的任一端。混合电路结构与如图 1 所示的基于传统话音频带变压器的 DAA 中的低频混合电路的结构相同。主要区别在于，用于高频混合电路中的阻抗元件 Z7-Z12 和 Z13-Z18 的值一般地不同于用于低频混合电路中的阻抗元件 Z1-Z6 的值。混合电路的设计是现有技术中熟知的内容。

10 线路端电路的供电

在优选实施例中，线路端电路完全从电话网络获取其电源。然而，本发明还能够用于这样一种结构中，其中线路端不具有电源，例如 ADSL DAA 的情形，或者电源不充足。在这些情况下，能够增加附加电源来给线路端电路供电。例如，可以使用图 8 所示的电路，来从系统端给线路端供电。在该电路中，系统端的时钟/电源信号发生器 81 在线路 82 上产生周期性的电源信号，其连接到变压器 83。在线路端，线路 84 上的变压器的输出信号可以通过电容耦合到调制器和/或解调器的时钟输入。变压器的输出信号还受到半波整流电路的调整，以便在输出线路 87 上提供稳定的电源，该半波整流电路由二极管 85 和电容器 86 组成，输出线路 87 能够连接到线路端电路的电源（Vcc）和接地（GND）输入。如图 8 所示的电源电路是现有技术中熟知的内容。

虽然上述内容是已参照本发明的特定实施例示出和说明的，但是本领域技术人员应该理解，在不脱离本发明的原理和实质的情况下，可以对这些实施例进行的各种改变，本发明的范围由所附权利要求所限定。

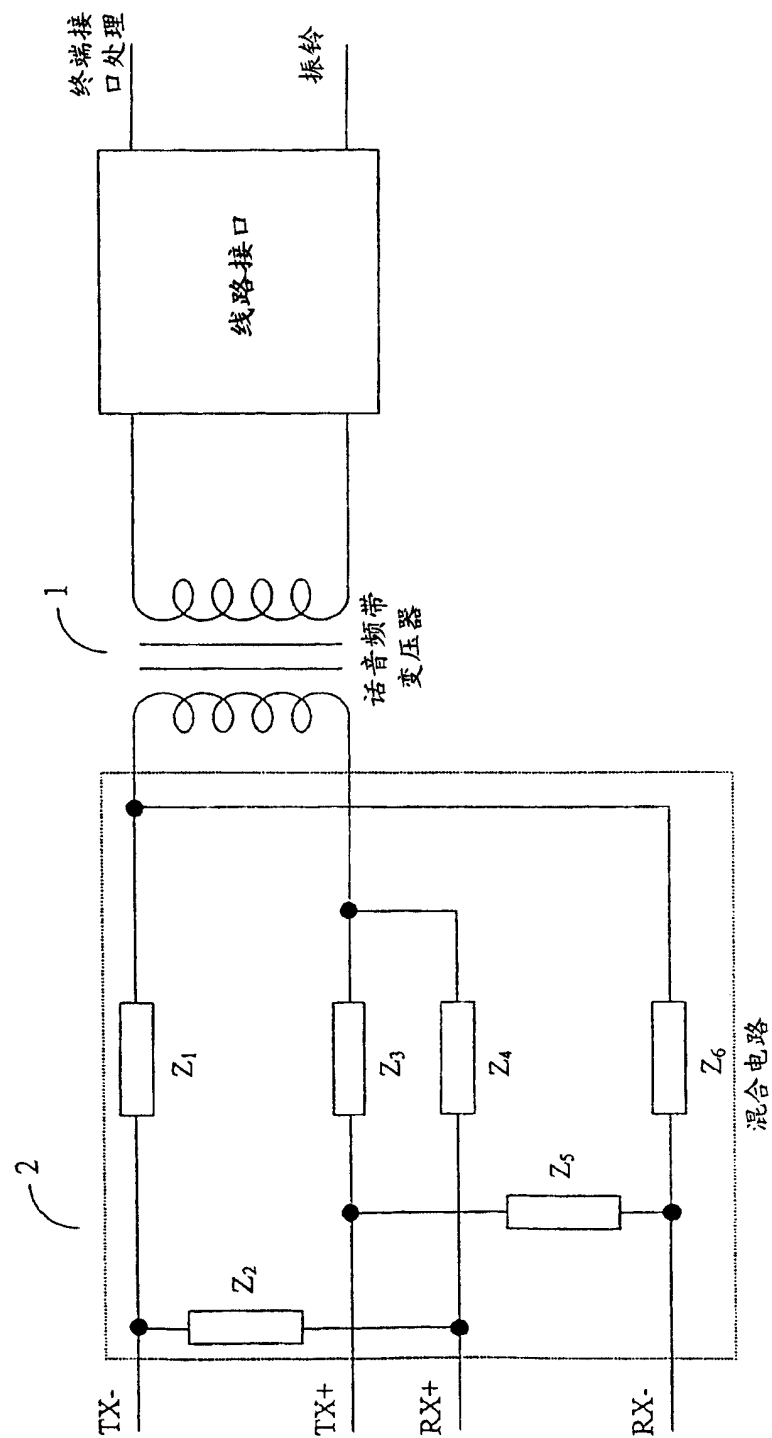


图 1

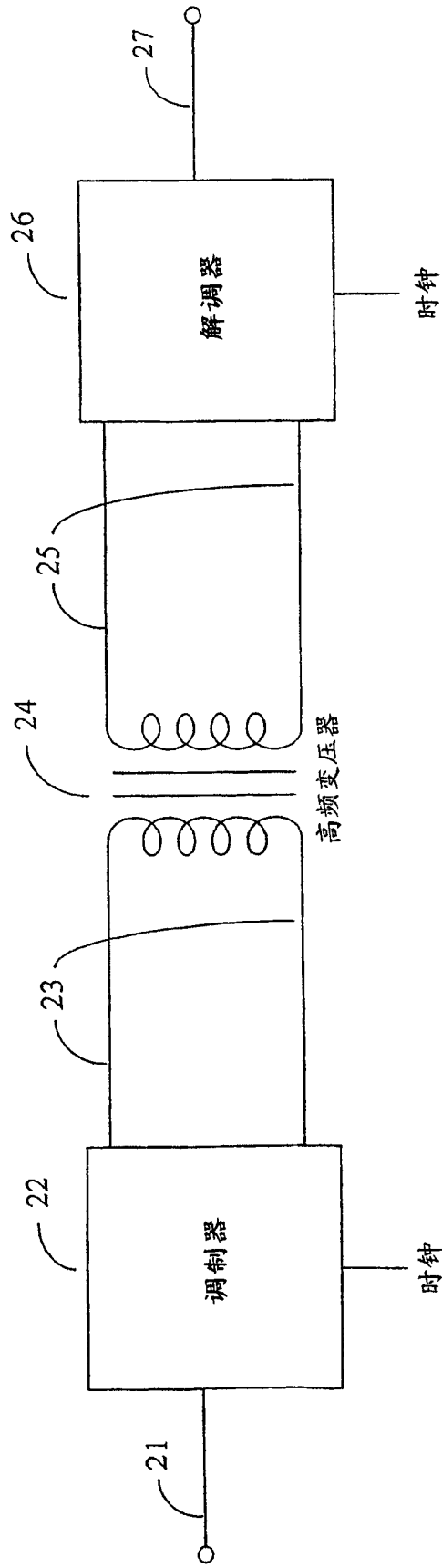


图 2

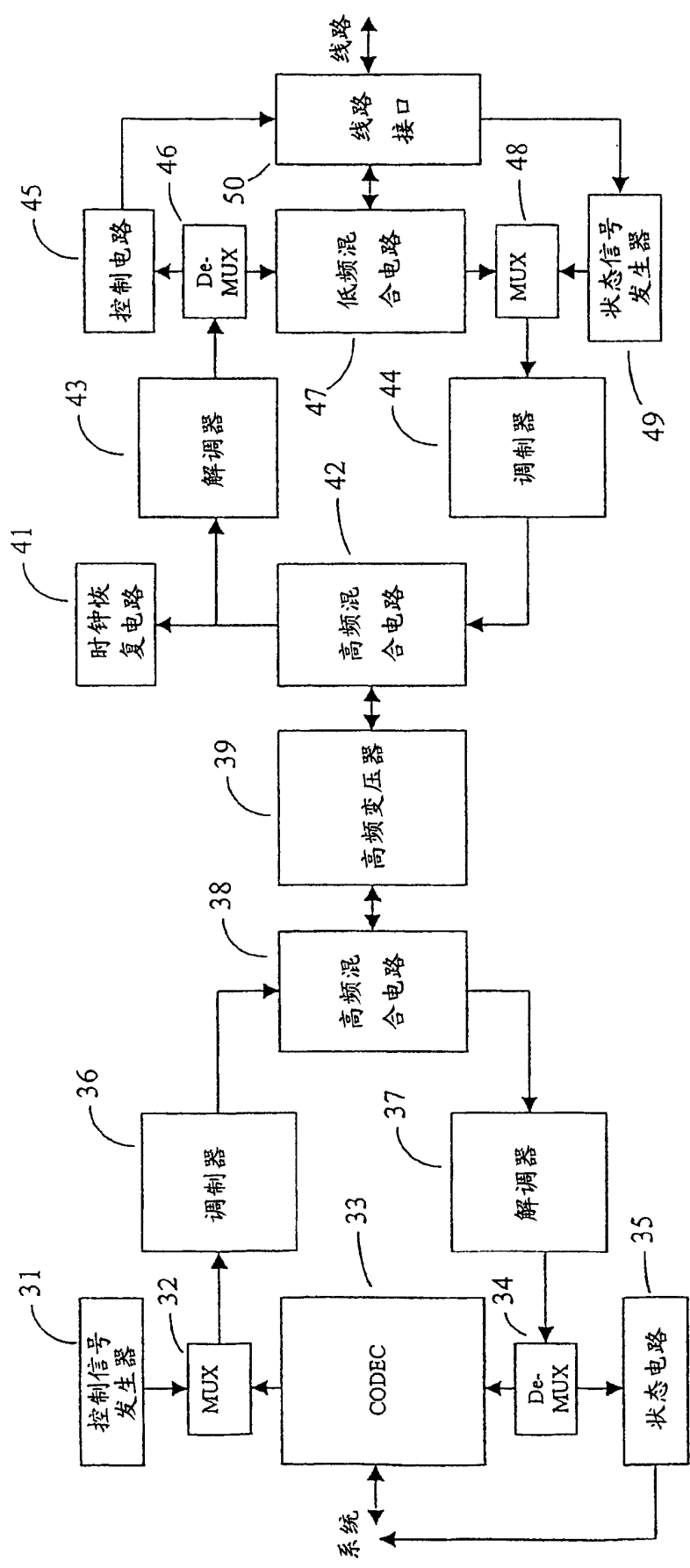


图 3

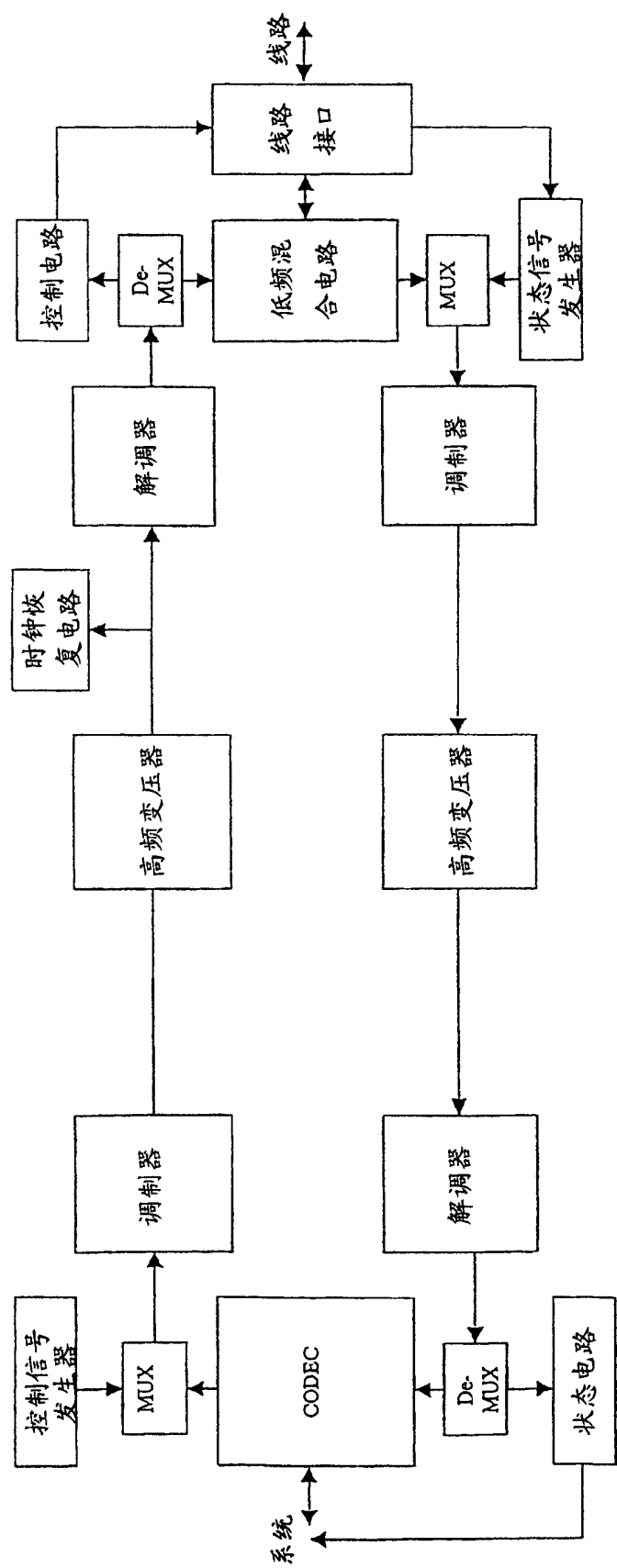


图 4

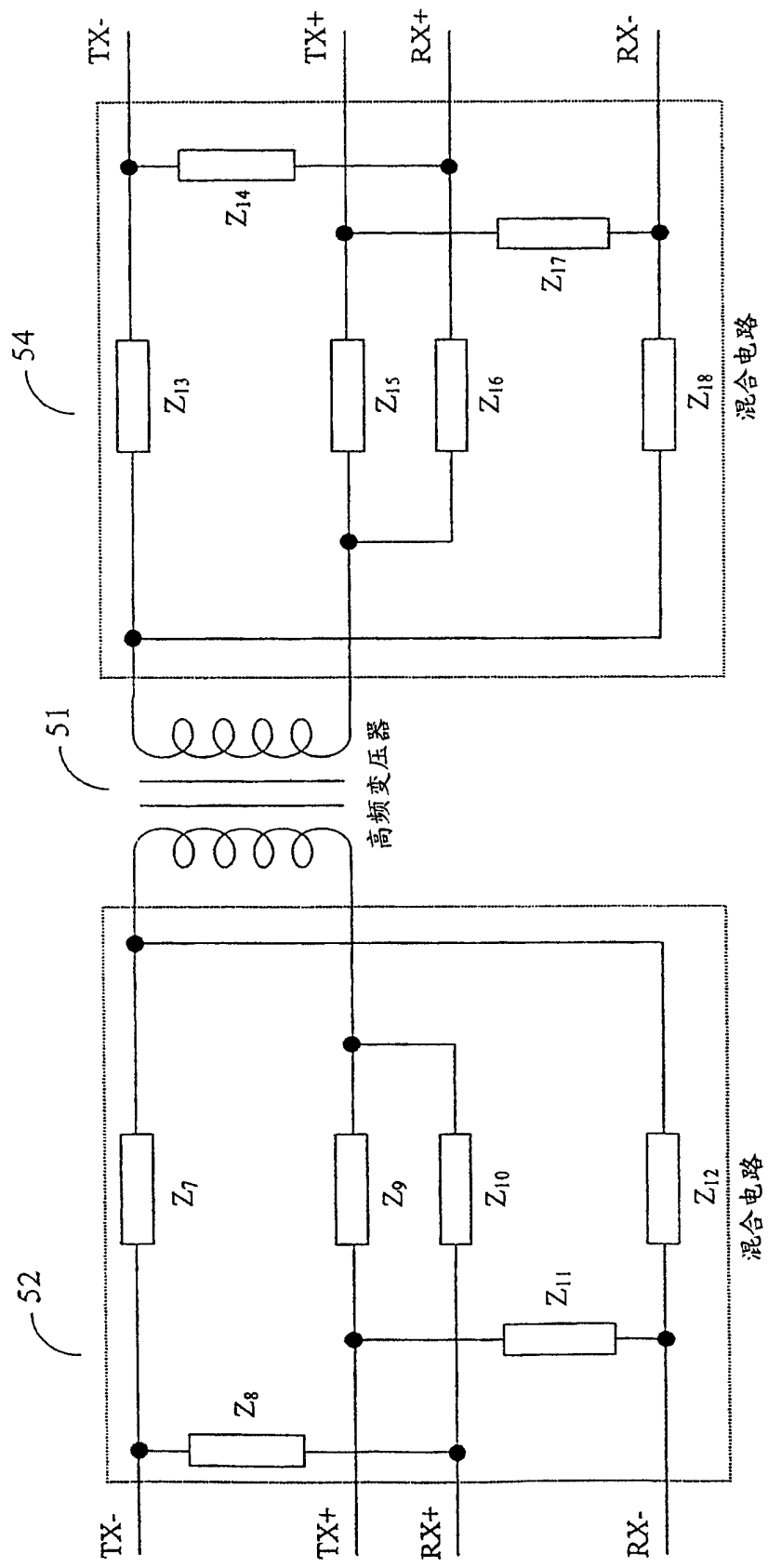


图 5

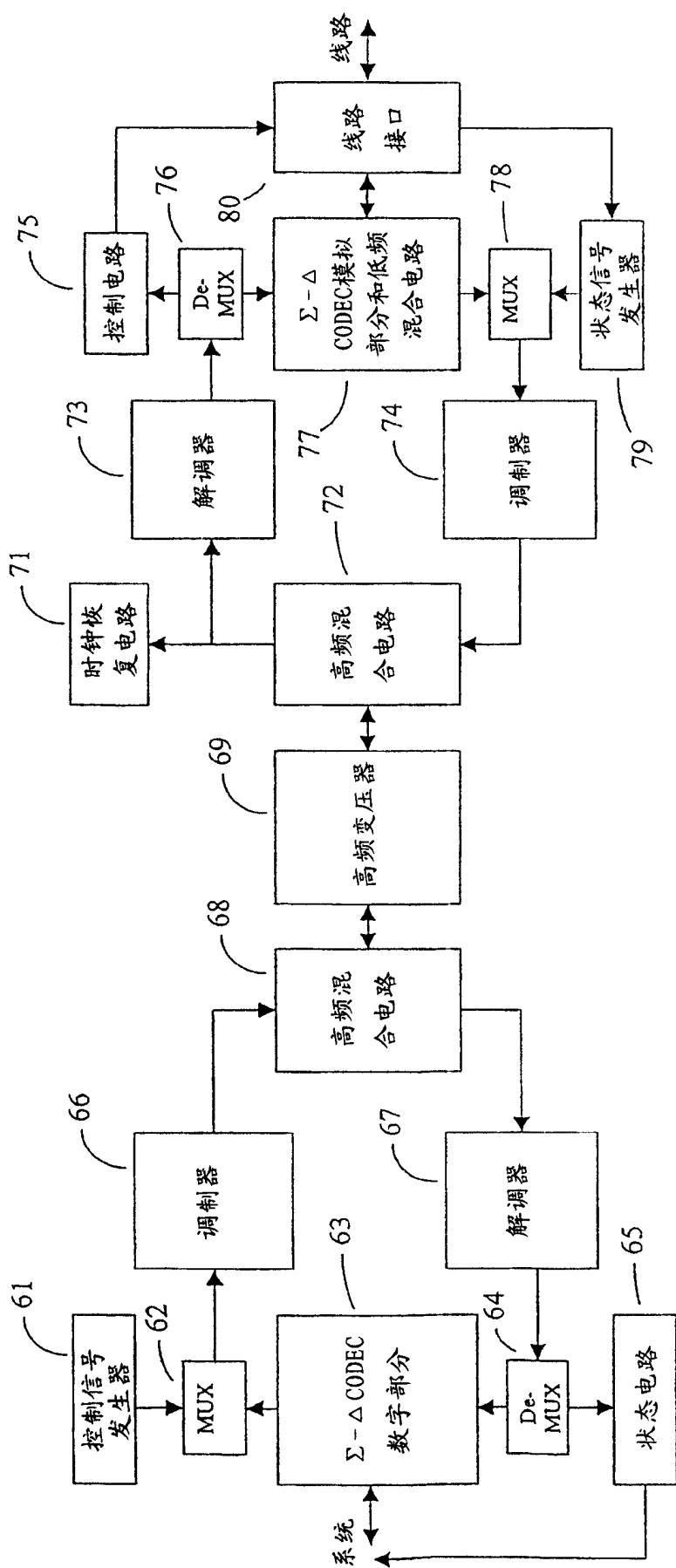


图 6

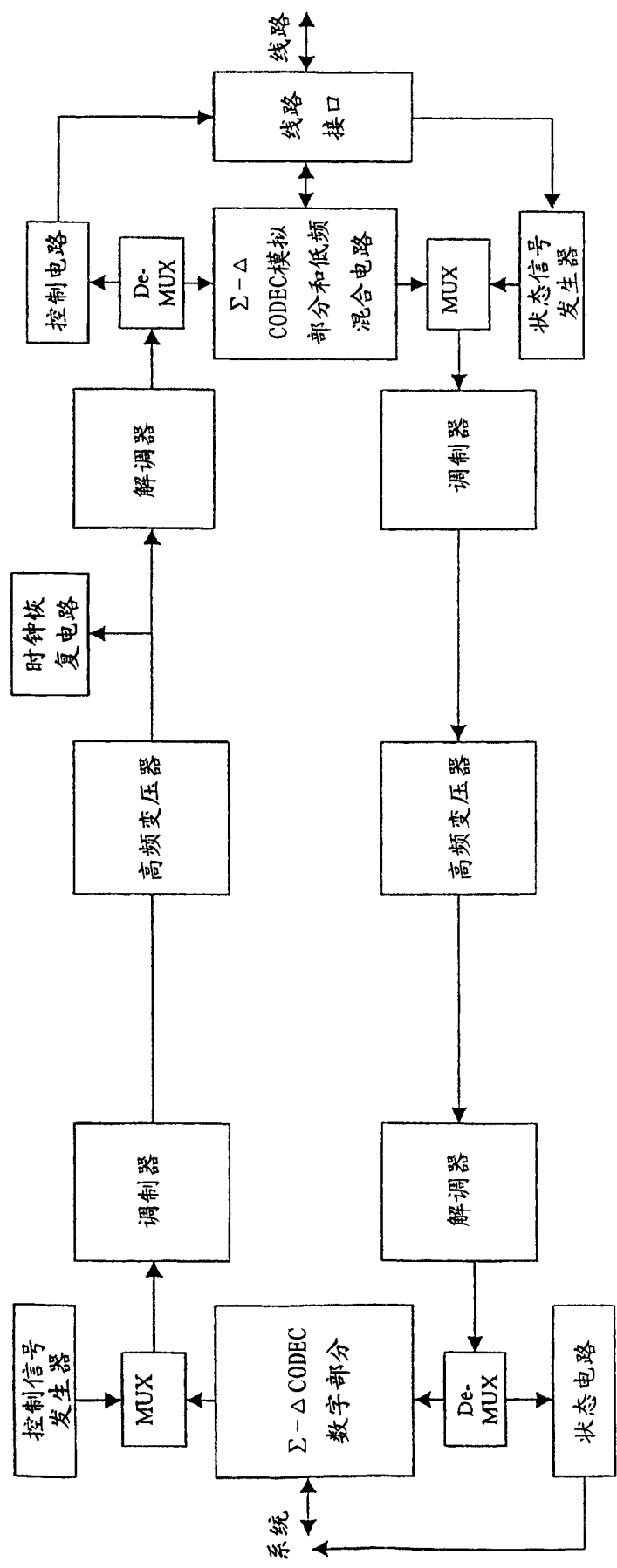


图 7

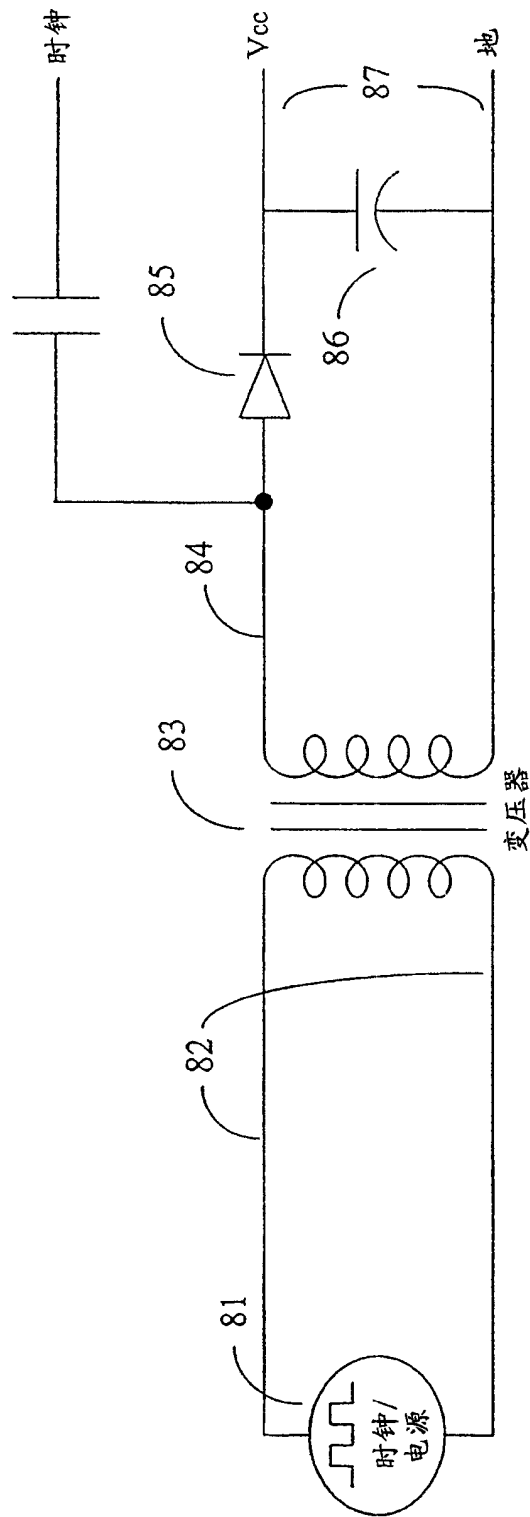


图 8

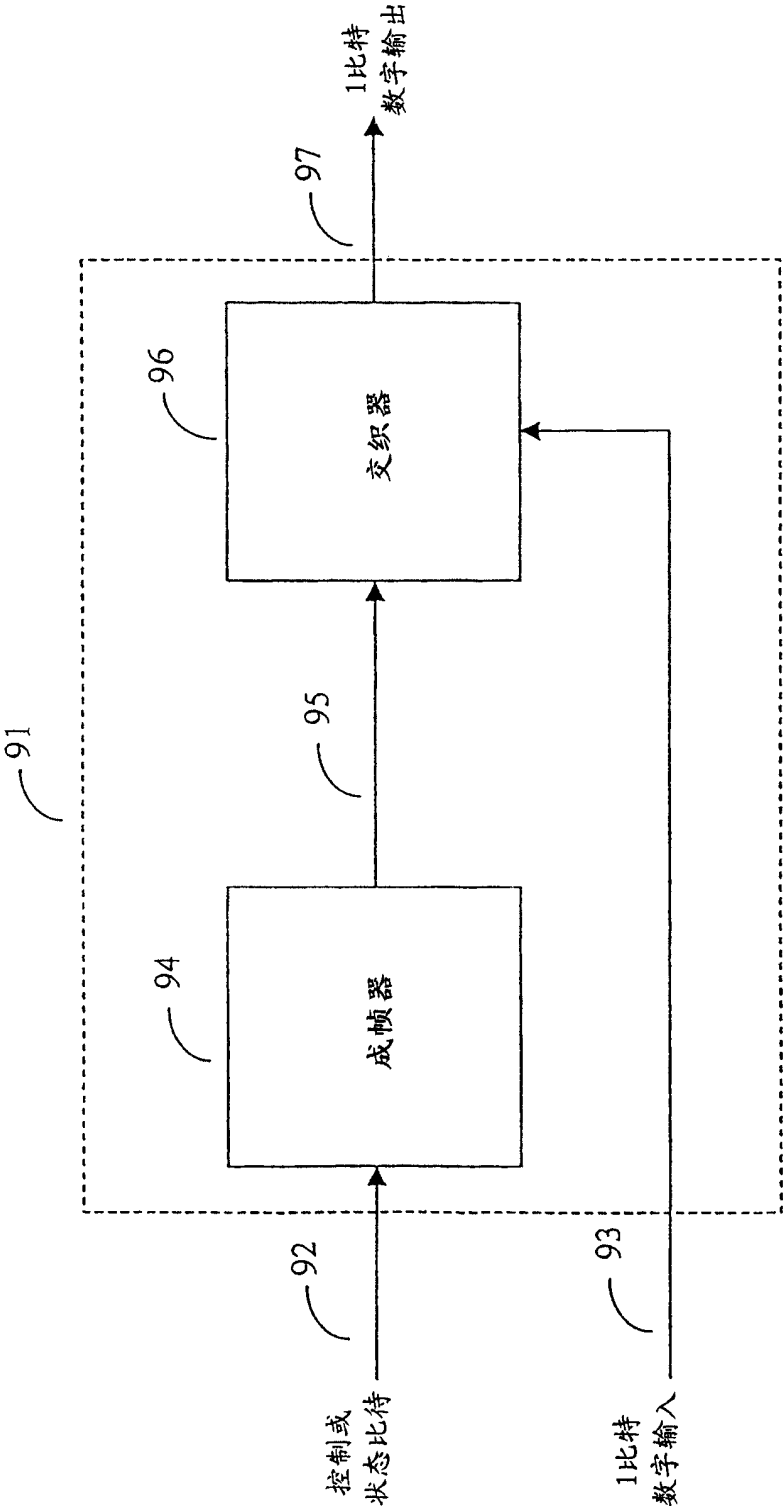


图 9