



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

/22/ Přihlášeno 22 11 83  
/21/ PV 8665-83

(51) Int. Cl.<sup>4</sup>

H 03 K 19/003

(41) Zveřejněno 17 07 84  
(45) Vydáno 16 02 87

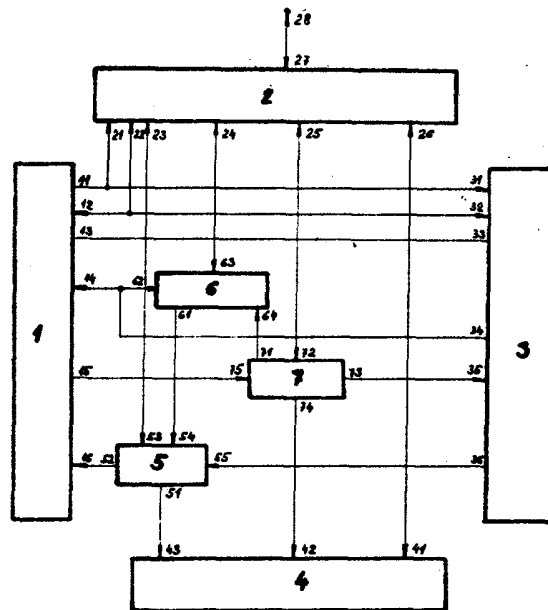
(75)

Autor vynálezu

ZEMAN LUBOŠ ing., KAŠKA VÁCLAV ing., PRAHA

(54) Zapojení k odlaďování mikroprocesorových systémů

Řešení se týká řídicí a počítačové techniky a řeší zapojení pro odlaďování technického vybavení i programových vybavení mikroprocesorových systémů. Je součástí řídicího počítačového systému, který ovládá jeho činnost. Připojuje se zvláštním kabelem na objímku po vyjmutém mikroprocesoru uživatelského zařízení. Pracuje v několika režimech v nichž prohlíží a definuje obsah pracovních registrů. Provádí krokování po fázích a po instrukcích v uživatelském programu, spouštění a zastavování uživatelského programu rychlostí normální i omezenou při současném provádění testů na dosažení limitních podmínek. Využije se při testování a odlaďování mikroprocesorových systémů.



Vynález se týká zapojení k odlaďování mikroprocesorových uživatelských systémů, a to přímým napojením na odlaďovaný systém pomocí speciálního kabelu zasunutého do objímky na místo vyjmutého mikroprocesoru.

Při ověřování správné činnosti technického vybavení a programové posloupnosti nově vyvinutých mikropočítačových systémů, při zkoušení mikroprocesorových zařízení v sériové výrobě, případně při servisních službách na podobných zařízeních v terénu se projevuje potřeba malého přenosného, lehkého a jednoduše obsluhovatelného přístroje, který by zajišťoval všechny ověřované funkce.

Jsou to přístup do paměťového prostoru uživatele pro čtecí a zápisové operace, přístup do vstupů/výstupů uživatele pro čtecí i zápisové operace. Dále je to krokování v programu uživatele po jednotlivých fázích mikropočítače i po instrukcích, spuštění programu uživatele od zadané adresy a zastavení již spuštěného programu uživatele v libovolném okamžiku, případně při dosažení předem zvolených podmínek.

Je třeba též prohlížet a definovat obsah pracovních registrů uživatelského mikroprocesoru v libovolných momentech odlaďování. Dosud známá zařízení, která splňují uvedené požadavky jsou velmi složitá a objemná.

Jsou vybavena několika deskami, plně obsazenými integrovanými obvody a jsou doplněna řadou periferních zařízení. Jsou proto nepřenositelná a jsou vázána na oživovací pracoviště. Z hlediska funkčního vybavení jsou silně redundantní a jejich cena je vysoká.

Principy jejich činnosti a způsoby vstupu do zařízení uživatele jsou odlišné od uváděného zapojení. Jsou obvodově náročné a vyžadují komplikovanou programovou strukturu pro své ovládní.

Z hlediska uživatele vyžadují obsáhlé a časově náročné studium složitých uživatelských manuálů. Zařízení jsou zbytečně složitá, rozměrná a vzhledem ke značnému množství integrovaných obvodů též značně poruchová a vyžadují pravidelnou odbornou údržbu.

Tyto nedostatky odstraňuje zapojení k odlaďování mikroprocesorových systémů podle vynálezu. Podstata vynálezu spočívá v tom, že obousměrná signálová svorka zapojení je spojena s obousměrnou stykovou svorkou prvního stykového obvodu, jehož skupinový adresový výstup je spojen se skupinovým adresovým vstupem objímky a se skupinovým adresovým výstupem mikroprocesoru.

Skupinový datový vstup/výstup mikroprocesoru je spojen se skupinovým datovým vstupem/výstupem objímky a se skupinovým datovým vstupem/výstupem prvního stykového obvodu, jehož první skupinový stykový vývod je spojen se skupinovým stykovým vývodem vstupního bloku.

Druhý skupinový signálový výstup vstupního bloku je spojen se skupinovým signálovým vstupem mikroprocesoru, jehož skupinový signálový výstup je spojen se skupinovým signálovým vstupem výstupního bloku, jehož skupinový řídicí výstup je spojen se skupinovým řídicím vstupem řadiče.

Skupinový řídicí výstup řadiče je spojen se skupinovým řídicím vstupem vstupního bloku, jehož první skupinový signálový výstup je spojen se druhým skupinovým signálovým vstupem druhého stykového obvodu.

Skupinový stykový vývod druhého stykového obvodu je spojen se čtvrtým skupinovým vývodem prvního stykového obvodu. První skupinový signálový vstup druhého stykového obvodu je spojen s druhým skupinovým signálovým vstupem výstupního bloku.

Jeho skupinový stykový vývod je spojen se třetím skupinovým stykovým vývodem prvního stykového obvodu, jehož druhý skupinový stykový vývod je spojen se skupinovým stykovým vývodem řadiče.

Hodinový výstup řadiče je spojen s hodinovým výstupem objímky a s hodinovým vstupem mikroprocesoru, jehož skupinový přímý vývod je spojen se skupinovým přímým vývodem objímky. Skupinový signálový vstup objímky je spojen s prvním skupinovým signálovým výstupem vstupního bloku. Skupinový signálový výstup objímky je spojen se skupinovým signálovým vstupem vstupního bloku.

Výhodou uspořádání podle vynálezu je, že je jednoduché a snadno realizovatelné. Náklady na realizaci jsou minimální. Umožňuje zajišťovat poměrně obsáhlý soubor funkcí, umožňujících aktivně vstupovat do odlaďovaného mikroprocesorového systému uživatele.

Zapojení lze vytvořit na jediné desce s malým množstvím integrovaných obvodů běžně dostupných typů. Vzhledem k jednoduchosti zapojení je poruchovost minimální. Minimální jsou rovněž nároky na výrobu a údržbu.

Celé zařízení je rozměrově malé a vzhledem k malé váze snadno přenosné. Je proto vhodné jako servisní přístroj.

Příklad uspořádání podle vynálezu je znázorněn schematicky na připojeném výkresu.

Jednotlivé bloky zapojení je možno charakterizovat takto. Mikroprocesor 1 je mikroprocesorový integrovaný obvod vyjmutý z objímky v odlaďovaném mikropočítačovém zařízení a je zasunut do objímky 3, umístěné v prostoru odlaďovacího zapojení.

Řídí uživatelský systém podle pokynů zapojení při odlaďování. Je součástí uživatelského systému, z něhož byl vyjmut. Objímka 3 je objímka v uživatelském zařízení zbylá po vyjmutém mikroprocesoru 1.

Do ní je zasunut kabel se speciální koncovkou, vyvedený ze zapojení pro odlaďování. První stykový obvod 2 je vytvořen z integrovaných obvodů, určených pro paralelní styk mikropočítačů s okolím.

Slouží pro styk zapojení s ovládacím nadřazeným počítačem. Druhý stykový obvod 4 je vytvořen z ovládací tlačítkové klávesnice, displejů pro zobrazování, ze svítících signalizačních prvků a výstupů akustické signalizace.

Je určen pro styk navrženého zapojení s obsluhou při odlaďování. Řadič 6 je vytvořen z logických prvků jako sekvenční obvod. Řídí veškerou činnost spojenou s krokováním uživatelského mikropočítače 1 po fázích a instrukcích, spouštění a zastavování programu.

Zajišťuje automatický záznam stavového slova vydávaného uživatelským mikroprocesorem 1. Výstupní blok 7 je kombinační obvod vytvořený z logických prvků. Slouží k přenosu a modifikaci signálů mezi mikroprocesorem 1 a objímkou 3.

Vstupní blok 5 je kombinační obvod vytvořený z logických prvků. Slouží hlavně k přenosu a modifikaci signálů mezi objímkou 3 a mikroprocesorem 1.

Jednotlivé bloky jsou zapojeny takto. Obousměrná signálová svorka 28 zapojení je spojena s obousměrnou stykovou svorkou 27 prvního stykového obvodu 2, jehož skupinový adresový výstup 21 je spojen se skupinovým adresovým vstupem 31 objímky 3 a se skupinovým adresovým výstupem 11 mikroprocesoru 1.

Skupinový datový vstup/výstup 12 mikroprocesoru 1 je spojen se skupinovým datovým vstupem/výstupem 32 objímky 3 a se skupinovým datovým vstupem/výstupem 22 prvního stykového obvodu 2, jehož první skupinový stykový obvod 23 je spojen se skupinovým stykovým vývodem 53 vstupního bloku 5.

Druhý skupinový signálový výstup 52 vstupního bloku 5 je spojen se skupinovým signálovým vstupem 16 mikroprocesoru 1, jehož skupinový signálový výstup 15 je spojen se skupinovým signálovým vstupem 75 výstupního bloku 7.

Skupinový řídicí výstup 71 výstupního bloku 7 je spojen se skupinovým signálovým vstupem 75 výstupního bloku 7. Skupinový řídicí výstup 71 výstupního bloku 7 je spojen se skupinovým řídicím vstupem 64 řadiče 6, jehož skupinový řídicí výstup 61 je spojen se skupinovým řídicím vstupem 54 vstupního bloku 5.

První skupinový signálový výstup 51 vstupního bloku 5 je spojen se druhým skupinovým signálovým vstupem 43 druhého stykového obvodu 4, jehož skupinový stykový vývod 41 je spojen se čtvrtým skupinovým vývodem 26 prvního stykového obvodu 2.

První skupinový signálový vstup 42 druhého stykového obvodu 4 je spojen se druhým skupinovým signálovým výstupem 74 výstupního bloku 7, jehož skupinový stykový vývod 72 je spojen se třetím skupinovým stykovým vývodem 25 prvního stykového obvodu 2.

Druhý skupinový stykový vývod 24 prvního stykového obvodu 2 je spojen se skupinovým stykovým vývodem 63 řadiče 6, jehož hodinový výstup 62 je spojen s hodinovým výstupem 34 objímky 3 a s hodinovým vstupem 14 mikroprocesoru 1.

Skupinový přímý vývod 13 mikroprocesoru 1 je spojen se skupinovým přímým vývodem 33 objímky 3, jejíž skupinový signálový vstup 35 je spojen s prvním skupinovým signálovým výstupem 73 výstupního bloku 7.

Skupinový signálový výstup 36 objímky 3 je spojen se skupinovým signálovým vstupem 55 vstupního bloku 5. Zapojení pracuje na principu řízeného krokování mikroprocesoru 1, po jednotlivých fázích, s možností jeho spouštění normální, tedy ničím neomezovanou rychlostí.

V základních režimech, tedy při prohlížení a změnách obsahů pamětí a vstupů/výstupů uživatelského systému, dále při prohlížení a změnách obsahů pracovních registrů uživatelského mikroprocesoru 1, se provádí vnucení operačního kódu instrukce realizující potřebnou operaci a její provedení po fázích krokováním.

Krokování je řízeno řadičem 6. Řadič 6 se taktuje hodinovými signály, které vycházejí z hodinového výstupu 34 objímky 3 a vedou se na hodinový vstup 62 řadiče 6 a na hodinový vstup 14 mikroprocesoru 1.

Oboustranná komunikace mezi řadičem 6 a nadřazeným počítačem se provádí přes skupinový stykový vývod 63 řadiče 6 a přes druhý skupinový stykový vývod 24 prvního stykového obvodu 2.

Řadič 6 přes svůj skupinový řídicí výstup 61 částečně ovládá vstupní blok 5 a to přes jeho skupinový řídicí vstup 54. Činnost výstupního bloku 7 sleduje řadič 6 podle signálů, které jsou ze skupinového řídicího výstupu 71 výstupního bloku 7 na skupinový řídicí vstup 64 řadiče 6.

Ze skupinového signálového výstupu 36 objímky 3 jdou signály na skupinový signálový vstup 55 vstupního bloku 5. Tyto signály vstupní blok 5 modifikuje podle pokynů řadiče 6, které přicházejí z jeho skupinového řídicího výstupu 61 na skupinový řídicí vstup 54 vstupního bloku 5 a podle pokynů nadřazeného počítače, které přicházejí z prvního skupinového

stykového vývodu 23 prvního stykového obvodu 2 na skupinový stykový vývod 53 vstupního bloku 1. Modifikované signály předává vstupní blok 5 ze svého druhého signálového výstupu 52 na skupinový signálový vstup 16 mikroprocesoru 1.

Skupinový stykový vývod 53 vstupního bloku 5 částečně ovlivňuje činnost prvního stykového obvodu 2 jeho prvním skupinovým vývodem 23. Ze skupinového signálového výstupu 15 mikroprocesoru 1 přicházejí signály na skupinový signálový vstup 75 výstupního bloku 7.

Výstupní blok 7 tyto signály modifikuje podle pokynů nadřazeného počítače, které přicházejí přes třetí skupinový stykový vývod 25 na skupinový stykový vývod 72 výstupního bloku 7.

Modifikované signály předává výstupní blok 7 přes svůj první skupinový signálový výstup 73 na skupinový signálový vstup 35 objímky 3. Žádoucí stavy výstupního bloku 5 monitoruje druhý stykový obvod 4 přes svůj druhý skupinový signálový vstup 43 a přes první skupinový signálový výstup 51 vstupního bloku 5.

Žádoucí stavy výstupního bloku 7 monitoruje druhý stykový obvod 4 přes svůj první skupinový signálový vstup 42 a přes druhý skupinový signálový výstup 74 výstupního bloku 7.

Styk s obsluhou odlaďovacího zařízení zajišťuje druhý stykový obvod 4 přes svůj skupinový stykový vývod 41 a přes čtvrtý skupinový stykový vývod 26 prvního stykového obvodu 2 při komunikaci s nadřazeným počítačem.

V jednotlivých fázích krokování je možno dosazovat nebo získávat potřebné adresy či operandy. Adresy vysílá mikroprocesor 1 přes svůj skupinový adresový výstup 11 jednak na skupinový adresový vstup 31 do objímky 3 a jednak na skupinový adresový vstup 21 prvního stykového obvodu 2, odkud se předávají do nadřazeného počítače.

Datové operandy se předávají a přijímají v mikroprocesoru 1 přes jeho skupinový datový vstup/výstup 12 a přes skupinový datový vstup/výstup 32 objímky 3 případně přes skupinový datový vstup/výstup 22 prvního stykového obvodu 2, který zajišťuje jednak přenášení datové sběrnice nebo automaticky zaznamenávaného stavového slova při krokování do nadřazeného počítače a dále provádí vnučování adresového a datového operandu do datové sběrnice mikroprocesoru 1.

Signály, které se při činnosti odlaďovacího zařízení ani neovlivňují ani netestují, jakož i propojovací vodiče, procházejí přes skupinový přímý vývod 13 mikroprocesoru 1 a přes skupinový přímý vývod 33 objímky 3.

Při provádění uživatelského programu od zadané adresy po krocích se provede vnučení hodnoty adresy počátku uživatelského programu právě uvedeným způsobem s následným spuštěním mikroprocesoru 1 po jednotlivých fázích.

V každé fázi se provádí automatický záznam stavového slova, jehož hodnota se snímá nadřazeným počítačem a zobrazuje se ve druhém stykovém obvodu 4. Zároveň se snímají a druhým stykovým obvodem 4 zobrazují okamžité hodnoty adresového a datové sběrnice.

V režimu provádění uživatelského programu po instrukcích se vnutí počáteční adresa uvedeným způsobem, a potom program nadřazeného počítače postupně krocí a současně testuje stavové slovo po každém kroku.

Při dosažení stavu odpovídajícího vyzvedávání operačního kódu další instrukce, tzv. "fetch", se krokování zastaví a mohou se snímat a zobrazovat hodnoty okamžitého stavu adresové a datové sběrnice mikroprocesoru 1.

V režimu provádění uživatelského programu od zadané adresy plnou rychlostí se opět vnutí počítačnická adresa uvedeným způsobem a potom se funkce krokování zablokuje a uživatelský mikroprocesor 1 pracuje od tohoto okamžiku ničím neovlivňován.

Jeho zastavení se provede opětným odblokováním funkce krokování. Veškeré další složitější režimy, jako je sledování podmínky dosažení určité hodnoty adresy nebo dat a podobně lze implantovat krokovacím režimem za současného testování shody zadaných podmínek a skutečného, po každém kroku sejmутého skutečného stavu uživatelského mikroprocesoru 1.

Celé zapojení ovládá nadřazený počítač přes obousměrnou signálovou svorku 27 prvního stykového obvodu 2.

Vynálezu se využije při odlaďování mikroprocesorových uživatelských systémů při sériové i kusové výrobě, při vyhledávání chyb a při servisních pracech v počítačové a automatizační technice.

#### P R Ě D M Ě T V Y N Á L E Z U

Zapojení k odlaďování mikroprocesorových systémů, vyznačující se tím, že obousměrná signálová svorka /28/ zapojení je spojena s obousměrnou stykovou svorkou /27/ prvního stykového obvodu /2/, jehož skupinový adresový výstup /21/ je spojen se skupinovým adresovým vstupem /31/ objímky /3/ a se skupinovým adresovým výstupem /11/ mikroprocesoru /1/, jehož skupinový datový vstup/výstup /12/ je spojen se skupinovým datovým vstupem/výstupem /32/ objímky /3/ a se skupinovým datovým vstupem/výstupem /22/ prvního stykového obvodu /2/, jehož první skupinový stykový vývod /23/ je spojen se skupinovým stykovým vývodem /53/ vstupního bloku /5/, jehož druhý skupinový signálový výstup /52/ je spojen se skupinovým signálovým vstupem /16/ mikroprocesoru /1/, jehož skupinový signálový výstup /15/ je spojen se skupinovým signálovým vstupem /75/ výstupního bloku /7/, jehož skupinový řídicí výstup /71/ je spojen se skupinovým řídicím vstupem /64/ řadiče /6/, jehož skupinový řídicí výstup /61/ je spojen se skupinovým řídicím vstupem /54/ vstupního bloku /5/, jehož první skupinový signálový výstup /51/ je spojen se druhým skupinovým signálovým vstupem /43/ druhého stykového obvodu /4/, jehož skupinový stykový vývod /41/ je spojen se čtvrtým skupinovým vývodem /26/ prvního stykového obvodu /2/ a první skupinový signálový vstup /42/ druhého stykového obvodu /4/ je spojen se druhým skupinovým signálovým výstupem /74/ výstupního bloku /7/, jehož skupinový stykový vývod /72/ je spojen se třetím skupinovým stykovým vývodem /25/ prvního stykového obvodu /2/, jehož druhý skupinový stykový vývod /24/ je spojen se skupinovým stykovým vývodem /63/ řadiče /6/, jehož hodinový výstup /62/ je spojen s hodinovým výstupem /34/ objímky /3/ a s hodinovým vstupem /14/ mikroprocesoru /1/, jehož skupinový přímý vývod /13/ je spojen se skupinovým přímým vývodem /33/ objímky /3/, jejíž skupinový signálový vstup /35/ je spojen s prvním skupinovým signálovým výstupem /73/ vstupního bloku /7/ a skupinový signálový výstup /36/ objímky /3/ je spojen se skupinovým signálovým vstupem /55/ vstupního bloku /5/.

