



[12] 发明专利说明书

[21] ZL 专利号 97198370.4

[43] 授权公告日 2003 年 6 月 18 日

[11] 授权公告号 CN 1111903C

[22] 申请日 1997.9.19 [21] 申请号 97198370.4

[30] 优先权

[32] 1996. 9. 30 [33] DE [31] 19640241.7

[86] 国际申请 PCT/DE97/02131 1997.9.19

[87] 国际公布 WO98/14993 德 1998.4.9

[85] 进入国家阶段日期 1999.3.30

[71] 专利权人 西门子公司

地址 联邦德国慕尼黑

[72] 发明人 W·哈特纳 G·欣德勒

R·布鲁赫豪斯 R·普里米格

审查员 王 燕

[74] 专利代理机构 中国专利代理(香港)有限公司

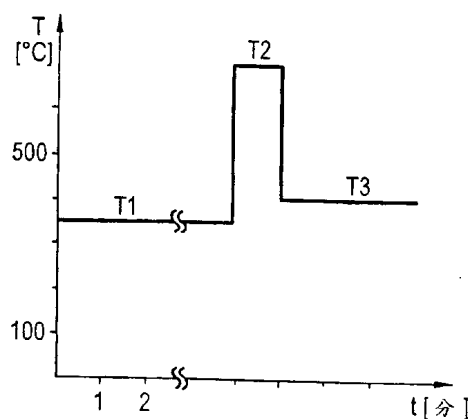
代理人 马铁良 王忠忠

权利要求书 1 页 说明书 3 页 附图 1 页

[54] 发明名称 高- ϵ -介电层或铁电层的制造方法

[57] 摘要

本方法是一种多道工序的方法。其中,第一道工序是:在低温下溅射层件;在第二道工序中,在惰性气体气氛中,于中温或者高温下进行 RTP 工序;在第三道工序中,在含氧气氛中,在低温或中温下,对层件进行退火处理。温度负荷明显小于普通的方法。采用这种方法制造集成储存器件时,可以防止敷设在下方的阻挡层氧化。



1 · 在一载体 (1 至 9) 上制造高- ϵ -介电层或铁电层的方法, 具有下列工序:

1) 在低于 500°C 的低的 T_1 温度下溅射层件 (10),

5 2) 在一种惰性气体中, 在 $500 - 900^{\circ}\text{C}$ 的温度范围内的 T_2 温度下进行一道 RTP 工序,

3) 在一种含氧气氛中, 在 $200 - 600^{\circ}\text{C}$ 的温度范围内的 T_3 温度下, 对层件 (10) 进行退火。

10 2 · 如权利要求 1 的制造方法, 其中, 温度 T_2 在 $600 - 800^{\circ}\text{C}$ 的温度范围内。

3 · 如权利要求 1 至 2 之一的制造方法, 其中, 温度 T_3 在 $300 - 500^{\circ}\text{C}$ 的温度范围内。

4 · 如权利要求 1 至 2 之一的制造方法, 其中, 第二道工序是在一种氮气气氛中进行的。

15 5 · 如权利要求 1 至 2 之一的制造方法, 其中, 第三道工序的气氛是由氧气或空气构成的, 其持续时间是 1 至 15 分钟。

6 · 如权利要求 1 至 2 之一的方法, 被用来制造集成储存器件中的一种电容器介电体。

高- ϵ -介电层或铁电层的制造方法

技术领域

5 本发明涉及在一种衬底上制造高- ϵ -介电层或铁电层的方法，特别是制造集成半导体储存器用的方法。

背景技术

在集成电路的制造中- ϵ -介电层或铁电材料的重要性逐渐增加。由于这种材料的介电常数（几百 ϵ_r ）高，占用面积小，或者由于铁电体的极化方向不同，有可能使用一种非流体的储存器结构（FRAM）（断电时不会丢失信息，不需要不断更新），它在集成电路中作为，例如，电容器的介电体使用。

这类材料的示例有：锆化钡（BST），锆化钛（ST），钛酸铅锆（PZT），以及 SBT（ $\text{SrBi}_2\text{Ta}_2\text{O}_9$ ），SBTN（ $\text{SrBi}_2\text{Ta}_{2-x}\text{Nb}_x\text{O}_9$ ）。制造这些材料是需要含氧的高温环境下（ $\geq 700^\circ\text{C}$ ）通过溅射、旋压或沉积工序进行的。当在储存器中使用，例如在构成层叠电容器的结构时，第一电极要用铂或钉等贵金属作材料，因为在这种条件下如果用多晶硅或铝等普通导电材料作电极材料使用时会发生氧化。然而此类贵金属电极却会渗透氧，在电容器介电材料的制造过程中会导致其深部结构氧化，不能保证储存器件中的第一电极和选择晶体管的充分接触。按照现有技术水平，为此需要在电容器介电体的下方有一层阻挡层来抑制氧的扩散。即便有这层阻挡层，在电容器介电体的制造过程中仍然会有氧化的危险，以致会使第一电极和选择晶体管的导电接触中断。其主要原因除了高温以外还有沉积或退火的持续时间长（高达 60 分钟）。

25 根据 A.Yuuki et al, 在 IEDM 95, 技术文摘, 115 页的一篇文章中发表的方法，在一种 CVD 法所制薄膜的结晶是在 N_2 环境中进行的。采用这种方法制成的膜层仍然具有很高的漏泄电流。

C.S.Hwang et al 在 Appl. Phys. Lett. 67 (1995), 2819 页的一篇文章中介绍采用溅射法制成的 BST 膜层于 550 至 750°C 在氮和氧中的退火。然而这种方法仍然不足以作为制造储存器之用，因为在氧气中于这样的温度下进行退火会使阻挡层产生剧烈氧化，会导致选择晶体管的导电连接中断。

发明内容

因此,本发明的任务是提供一种温度负荷有所减低的高- ϵ -介电层或铁电层的制造方法。根据本发明的特征就可以完成这项任务。

在一载体上制造高- ϵ -介电层或铁电层的方法,具有下列工序:

- 5 1) 在低于 500°C 的低的 T_1 温度下溅射层件,
- 2) 在一种惰性气体中,在 $500 - 900^{\circ}\text{C}$ 的温度范围内的 T_2 温度下进行一道 RTP 工序,
- 3) 在一种含氧气氛中,在 $200 - 600^{\circ}\text{C}$ 的温度范围内的 T_3 温度下,对层件进行退火。

10 按照本发明要用至少有三个步骤的避免阻挡层氧化的多道工序。在第一道工序中,在低温 ($T_1 < 500^{\circ}\text{C}$) 衬底上溅射膜层。经过这样制成的膜层仍然不是结晶体或者是很小的晶粒。结果是 ϵ 很小。第二道工序是在较高的中等温度 (T_2 : 500 至 900°C , 最好是 600 至 800°C) 在一种不含氧气的惰性气体中的 RTP (迅速热处理) 工序。最合适的是氮气气氛、氩气或氩 / N_2 混合气体。 N_2 气氛阻止阻挡层氧化,因为所有的氧元素已经都在膜层中形成化合物。经过这道工序之后,膜层虽然有高的 ϵ ,但是漏泄电流仍然很大,泄漏电流仍然会返回到膜层中的氧空位。
15 在第三道工序中,是在含氧气氛中在低温或中温 (T_3 : 200 至 600°C , 最好是 300 至 500°C) 进行的后处理。此时在膜层中引进了氧气,使漏泄
20 电流降低多个数量级。 ϵ 略有降低。后处理的持续时间可以在 1 小时以下 (典型的是 1 至 15 分钟),在这道工序中的温度不要选得过高,借以防止阻挡层氧化。

附图说明

图 1 所示是在可以采用本方法的一种半导体集成电路中的一种储存
25 器器件,

图 2 所示是本发明的一个实施例的温度时间曲线图。

具体实施方式

图 1 所示是在设有选择晶体管的电容器 (层叠器件) 中的 DRAM-储存器器件中应用本发明的一个示例图。该图表示在一块硅衬底 1 之中设有一个 MOS 晶体管,其中包括两个掺杂半导体材料的部位 3、4,以及在衬底上设置的门电路 5。电路中的无源区用一层绝缘层 2 覆盖。一个绝缘层 6 覆盖晶体管,其中有一条引线 7 接至掺杂半导体材料区 3,另外有
30

一条处于图中所示范围以外的引线接至掺杂半导体材料区 4。引线 7 可以，例如，用多晶硅或钨制造，用来填入绝缘层 6 中蚀刻接触孔中。然后采用惯用的方法敷设氮化钨（或 WTiN ， TiN ， TaN 等）制成的、厚度为 30nm 的扩散层 9，至少将引线 7 的全部裸露表面覆盖。接着敷设第一

5 电极 8，例如，采用溅射法或 MOCVD 法敷设一层铂层，进行适当的加工成型。也可以将阻挡层敷设在电极 8 上，或者也可以用阻挡材料制作电极。截至此时制成的结构是用作高- ϵ -介电层或铁电层的 1-9 的载体。然后在载体上或电极 8 上敷设一层 BST 层，作为电容器的介电体 10。为此要用三道工序。第一道工序是在 350°C 最高温度的衬底上溅射敷设 BST，

10 其层厚在 10 至 200nm。仅只在溅射过程中将衬底以及在其上面敷设的 BST 层加热到 T_1 的温度。但是这样沉积的 BST 层仍然还不是晶体，或者只是很小的晶粒。在经过溅射之后，BST 在第二道工序中采用一种 RTP 法在氮气气氛中结晶。此时的温度为 700°C，持续时间约为 60 秒。在氮气气氛中阻挡层 9 的氧化受阻。接着进行对于 BST 有决定性意义的第三道工序，就是在 400°C 在空气、氧气或者 O_2 / N_2 混合气体中进行 3 分钟的后

15 处理，借以使 BST 充氧，并且将泄漏电流减小多个数量级。 O_2 的分压对于 BST 的质量有影响。根据对这三道工序的说明，就能够按照所述的结构制成 $\epsilon > 200$ ，漏泄电流为 $10^{-8} \text{ A} / \text{cm}^2$ 的 BST 层。最后以利用，例如铂制成第二电极 11 而告终。

20 图 2 所示是在图 1 所述方法中的温度-时间曲线图。

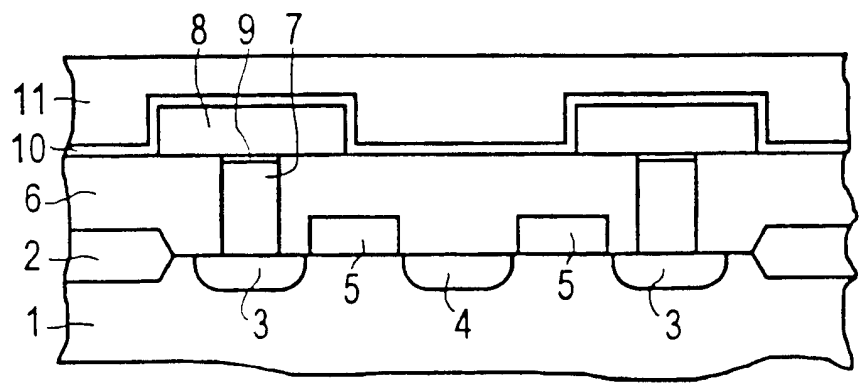


图 1

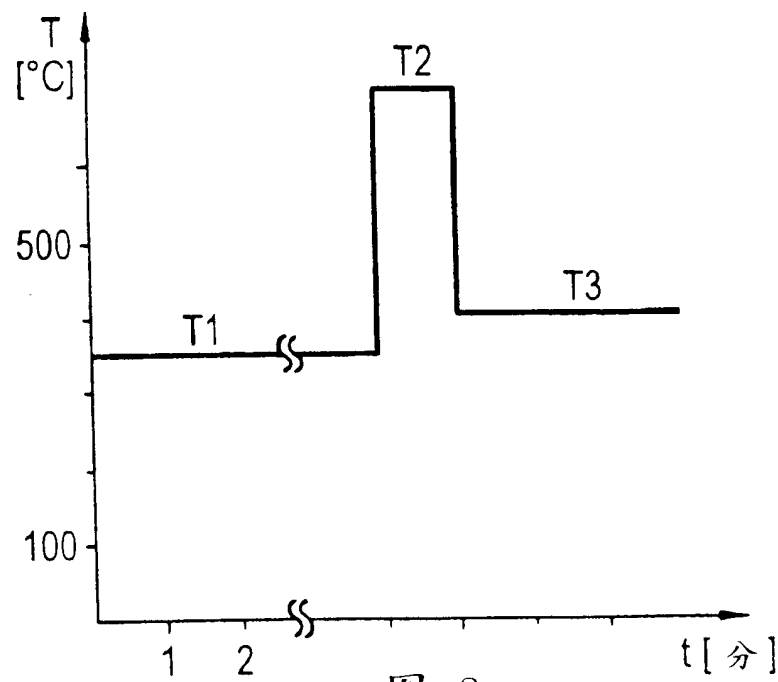


图 2