



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

196 042

(11)

(B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 16 11 77
(21) PV 7529-77

(51) Int. Cl.³H 03 K 3/023

(40) Zveřejněno 29 06 79
(45) Vydáno 01 3 82

(75)

Autor vynálezu KOREC LADISLAV ing. a FÁBER JIŘÍ, PRAHA

(54) Řízený generátor

1

Vynález se týká řízeného generátoru.

Pro měření na strojírenských zkušebnách je v některých případech měření a určování dynamických vlastností pohybujících se součástí nebo celých zařízení zapotřebí generování signálů synchronizovaných v širokém frekvenčním rozsahu o závislosti na otáčkách nebo jiném periodickém průběhu.

Doposud bylo zapotřebí pomocného zařízení - generátoru. Generátor mohl být mechanický, přímo propojený s pohybující se součástí, nebo na elektrickém principu a synchronizovaný pomocí měřené frekvence, a tím docházelo k nepřesnostem v měření. Některé zahraniční firmy vyrábějí monolitické obvody pro generování signálů základních periodických průběhů. Tyto obvody se však dají velmi obtížně synchronizovat frekvenčně a fázově je to vyloučeno. Žádné známé zařízení však neumožňuje v průběhu měření frekvenční a fázovou synchronizaci v širokém frekvenčním rozsahu a eventuálně si odvodit libovolný fázový posuv v rozsahu 0 až 360°, plynule nastavitelný v průběhu měření.

Výše uvedené nevýhody jsou odstraněny předmětem vynálezu, jehož podstata spočívá v tom, že je na první vstup v prvním frekvenčně synchronizovaném generátoru a první výstup přes zdroj referenčního signálu připojen druhý vstup, druhý výstup je připojen na první vstup komparátoru, na jehož druhý vstup je přes fázovací člen připojen třetí výstup, výstup z komparátoru je připojen na první vstup druhého frekvenčně synchronizovaného generátoru, přičemž čtvrtý výstup je připojen na druhý vstup druhého frekvenčně synchronizovaného generátoru, první vstup je spojen

188 042

s prvním tvarovacím obvodem, jehož výstup je připojen jednak na první vstup prvního frekvenčně synchronizovaného generátoru, a jednak na nulovací obvod, jehož výstup je spojen jednak s druhým vstupem prvního integrátoru, na jehož první vstup je připojen druhý vstup prvního frekvenčně synchronizovaného generátoru spojeného s jeho čtvrtým výstupem, a jednak spojeného s logickým obvodem, výstup z prvního integrátoru je připojen jednak na paměťový obvod, jednak na druhý výstup prvního frekvenčně synchronizovaného generátoru, a jednak na klopné obvody, přičemž na druhý vstup paměťového obvodu je připojen výstup z druhého tvarovacího obvodu, výstup z paměťového obvodu je připojen jednak na dělič, a jednak na třetí výstup frekvenčně synchronizovaného generátoru, výstup z děliče je připojen na klopné obvody, jejich výstupy jsou připojeny na logický obvod a první klopný obvod je spojen s druhým tvarovacím obvodem, výstupy z logického obvodu jsou připojeny na komparátory a středící obvody, jejich výstupy jsou připojeny na první vstupy druhých integrátorů, na jejichž druhý vstup je připojen výstup z komparátoru a na třetí vstup je připojen druhý vstup prvního frekvenčně synchronizovaného generátoru, výstup z integrátoru je připojen jednak na výstup, a jednak přes nelineární obvod na výstup, přičemž s výstupy je spojen výstup z logického obvodu.

Nového účinku je dosaženo tím, že generovaný signál je přímo odvozen frekvenčně a fázově v závislosti na zkoumaném objektu v širokém frekvenčním rozsahu. Odpaďají potíže s montáží pomocného zařízení mechanického generátoru, zjednodušuje se obsluha v případě použití synchronizovaného generátoru a zvyšuje se celková přesnost měření.

Vynález je podrobně popsán na výkrese pomocí připojeného blokového schématu.

Na první vstup 1 v prvním frekvenčně synchronizovaném generátoru 35 a první výstup 2 je přes zdroj 6 referenčního signálu připojen druhý vstup 3, druhý výstup 4 je připojen na první vstup komparátoru 7, na jehož druhý vstup je přes fázovací člen 8 připojen třetí výstup 5, výstup z komparátoru 7 je připojen na první vstup 9 druhého frekvenčně synchronizovaného generátoru 36, přičemž čtvrtý výstup 37 je připojen na druhý vstup 38 druhého frekvenčně synchronizovaného generátoru 36, první vstup 1 je spojen s prvním tvarovacím obvodem 10, jehož výstup je připojen jednak na první vstup 2 prvního frekvenčně synchronizovaného generátoru 35, a jednak na nulovací obvod 11, jehož výstup je spojen jednak s druhým vstupem prvního integrátoru 12, na jehož první vstup je připojen druhý vstup 3 prvního frekvenčně synchronizovaného generátoru 35, spojeného s jeho čtvrtým výstupem 37, a jednak spojeného s logickým obvodem 19, výstup z prvního integrátoru 12 je připojen jednak na paměťový obvod 13, jednak na druhý výstup 4 prvního frekvenčně synchronizovaného generátoru 35, a jednak na klopné obvody 16, 17, 18, přičemž na druhý vstup paměťového obvodu 13 je připojen výstup z druhého tvarovacího obvodu 15, výstup z paměťového obvodu 13 je připojen jednak na dělič 14, a jednak na třetí výstup 5 frekvenčně synchronizovaného generátoru 35, výstup z děliče 14 je připojen na klopné obvody 16, 17, 18, jejichž výstupy jsou připojeny na logický obvod 19 a první klopný obvod 16 je spojen s druhým tvarovacím obvodem 15, výstupy z logického obvodu 19 jsou připojeny na komparátory 20, 21 a středící obvody 23, 25, jejichž výstupy jsou připojeny na první vstupy druhých integrátorů 22, 24, na jejichž druhý vstup je připojen výstup z komparátoru 20, 21 a na třetí vstup je připojen druhý vstup 3 prvního frekvenčně synchronizovaného generátoru 35, výstup z integrátoru 22, 24 je připojen jednak na výstup 30, 31, a jednak přes nelineární obvod 26, 27 na výstup 29, 32, přičemž s výstupy 28, 31 je spojen výstup z logického obvodu 19.

Činnost generátoru je odvozována z jednotlivých impulsů, získaných z měřeného nebo řídicího objektu. Impulsy přivádíme přes tvarovací obvod 10 do nulovacího obvodu 11 a zdroje referenčního signálu 6. Referenční signál vedeme na vstup integrátoru 12, který je vždy při příchodu následujícího impulsu vynulován. Výstup integrátoru 12 je napojen na paměťový obvod 13, který registruje maximální úroveň. Napětí z paměťového obvodu 13 je vedeno na dělič 14, ve kterém je naintegrované napětí rozděleno do potřebného množství hladin. Takto rozdělené napětí je přiváděno na vstupy jednotlivých komparátorů 16, 17, 18 a porovnáváno s amplitudou na výstupu integrátoru 12. Získané impulsy se zpracovávají pomocí logického obvodu 19 a tvarovacího obvodu 15, který vynuluje paměťový obvod 13 tak, aby mohla být zapamatována následující informace. Logický obvod 19 zpracovává signály z komparátorů 16, 17, 18 včetně počátečního impulsu z nulovacího obvodu 11 a řídí svými výstupy klíčovací 20, 21 a středicí obvody 23, 25. Klíčovací obvod 20, 21 klíčuje vstup integrátoru 22, 24 tak, že na jeho výstupu se objeví trojúhelníková napětí v konstantní amplitudě. Středicí obvod 23, 25 při každé periodě nuluje střední hodnotu integrátoru 22, 24 na nulu, a tím zamezuje "ujíždění" signálu do nelineárních oblastí. Výstup z integrátoru 22, 24 je přiváděn na vstup nelineárního obvodu 26, který trojúhelníkový průběh napětí přeměňuje na sinusové napětí.

Takto pracuje část generátoru, která je přímo ve fázi se vstupním signálem. Druhá část, na které je možné si zvolit libovolný fázový posuv " φ_h " je od této části odvozena.

Libovolný fázový posuv 0 až 360° si nastavíme fázovacím členem 8. Takto nastavené fázovací napětí porovnáváme v komparátoru 16, 17, 18 s výstupem integrátoru 12 a výstupní impuls přivádíme na tvarovací obvod 15. Dále je signál zpracováván jako v části první s pevnou fází.

V případě vyhovující stability amplitudy integrátoru 12 je možné nahradit paměťový obvod 13 stejnosměrným zdrojem. V tomto případě odpadne tvarovací obvod 15, nulující paměť a vlastní paměťový obvod 13.

PŘEDMĚT VÝNÁLEZU

1. Řízený generátor, vyznačený tím, že je na první vstup (1) v prvním frekvenčně synchronizovaném generátoru (35) a první výstup (2) přes zdroj (6) referenčního signálu připojen druhý vstup (3), Druhý výstup (4) je připojen na první vstup komparátoru (7), na jehož druhý vstup je přes fázovací člen (8) připojen třetí výstup (5), výstup z komparátoru (7) je připojen na první vstup (9) druhého frekvenčně synchronizovaného generátoru (36), přičemž čtvrtý výstup (37) je připojen na druhý vstup (38) druhého frekvenčně synchronizovaného generátoru (36).
2. Řízený generátor podle bodu 1, vyznačený tím, že první vstup (1) je spojen s prvním tvarovacím obvodem (10), jehož výstup je připojen jednak na první vstup (2) prvního frekvenčně synchronizovaného generátoru (35), a jednak na nulovací obvod (11), jehož výstup je spojen jednak s druhým vstupem prvního integrátoru (12), na jehož první vstup je připojen druhý vstup (3) prvního frekvenčně synchronizovaného generátoru (35), spojeného s jeho čtvrtým výstupem (37), a jednak spojeného s logickým obvodem (19), výstup z prvního integrátoru (12) je připojen jednak na paměťový obvod (13), jednak na druhý výstup (4) prvního frekvenčně synchronizovaného generátoru (35), a jednak na klopné obvody (16, 17, 18), přičemž na druhý vstup paměťového obvodu (13) je připojen výstup z druhého tvarovacího obvodu (15), výstup z paměťového obvodu

188 042

(13) je připojen jednak na dělič (14), a jednak na třetí výstup (5) frekvenčně synchronizovaného generátoru (35), výstup z děliče (14) je připojen na klopné obvody (16,17,18), jejichž výstupy jsou připojeny na logický obvod (19) a první klopný obvod (16) je spojen s druhým tvarovacím obvodem (15), výstupy z logického obvodu (19) jsou připojeny na komparátory (20, 21) a středící obvody (23,25), jejichž výstupy jsou připojeny na první vstupy druhých integrátorů (22,24), na jejichž druhý vstup je připojen výstup z komparátoru (20,21) a na třetí vstup je připojen druhý vstup (3) prvního frekvenčně synchronizovaného generátoru (35), výstup z integrátoru (22,24) je připojen jednak na výstup (30,33), a jednak přes nelineární obvod (26,27) na výstup (29,32), přičemž s dalšími výstupy (28,31) je spojen výstup z logického obvodu (19).

1 výkres

