

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4659868号  
(P4659868)

(45) 発行日 平成23年3月30日(2011.3.30)

(24) 登録日 平成23年1月7日(2011.1.7)

(51) Int. Cl.		F I			
<b>HO4N</b>	<b>5/343</b>	<b>(2011.01)</b>	HO4N	5/335	430
<b>HO4N</b>	<b>5/347</b>	<b>(2011.01)</b>	HO4N	5/335	470
<b>HO4N</b>	<b>5/374</b>	<b>(2011.01)</b>	HO4N	5/335	740
<b>HO4N</b>	<b>5/378</b>	<b>(2011.01)</b>	HO4N	5/335	780

請求項の数 8 (全 25 頁)

(21) 出願番号	特願2008-241013 (P2008-241013)	(73) 特許権者	000001007
(22) 出願日	平成20年9月19日(2008.9.19)		キヤノン株式会社
(65) 公開番号	特開2010-74631 (P2010-74631A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成22年4月2日(2010.4.2)	(74) 代理人	100126240
審査請求日	平成21年7月31日(2009.7.31)		弁理士 阿部 琢磨
		(74) 代理人	100124442
			弁理士 黒岩 創吾
		(72) 発明者	藤村 大
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内
		(72) 発明者	野田 智之
			東京都大田区下丸子3丁目30番2号キヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 固体撮像装置および撮像システム

(57) 【特許請求の範囲】

【請求項1】

複数の画素と、  
 前記複数の画素が共通に接続され、前記画素からの信号を保持する読み出し部と、  
 前記複数の画素および読み出し部の動作を制御し得る制御部と、を有し、  
 前記制御部は、加算を行わない第1の動作モードと、前記複数の画素のa個(aは2以上の整数)からの信号を加算する第2の動作モードと、前記複数の画素のb個(bはaの倍数ではない、 $b > a$ を満たす整数)からの信号を加算する第3の動作モードと、で前記複数の画素および前記読み出し部とを制御し、  
 前記読み出し部は、容量値Cを持つ保持部を持ち、  
 前記保持部は、 $C/b$ の容量値を持つ第1の容量と、 $C/p$ (pはaとbの公倍数)の容量値を持つ第2の容量と、からなるとともに、  
 前記制御部は、  
 前記第2の動作モードにおいて、1個の前記第1の容量と1個以上の前記第2の容量とを1組とし、または、複数の前記第2の容量を1組として $C/a$ の容量値を持つように前記第1の容量および前記第2の容量を制御し、さらに、前記組の各々に前記画素からの信号を保持させ、  
 前記第3の動作モードにおいて、 $p/b$ 個の前記第2の容量を1組とした組の各々に前記画素からの信号を保持させ、前記第1の容量の各々に前記画素からの信号を保持させること

を特徴とする固体撮像装置。

【請求項 2】

前記 a と前記 b とは互いに素であり、

前記保持部は、a 個の前記第 1 の容量と、 $(b - a) \times a$  個の前記第 2 の容量と、を含むことを特徴とする請求項 1 に記載の固体撮像装置。

【請求項 3】

前記制御部は、

前記第 2 の動作モードにおいて、1 個の前記第 1 の容量と  $(b - a)$  個の前記第 2 の容量とを 1 組とした各組に前記画素からの信号を保持させ、

前記第 3 の動作モードにおいて、a 個の前記第 2 の容量を 1 組とした各組と、前記第 1 の容量の各々に前記画素からの信号を保持させること

を特徴とする請求項 2 に記載の固体撮像装置。

【請求項 4】

前記 a は  $a = m \times c$  であり、かつ、前記 b は  $b = n \times c$  であり ( $c$ 、 $m$ 、 $n$ 、 $r$  は整数、 $n = r \times m$ )、

前記保持部は、a 個の前記第 1 の容量と、 $(b - a) \times m$  個の前記第 2 の容量と、を含むこと

を特徴とする請求項 1 に記載の固体撮像装置。

【請求項 5】

前記制御部は、

前記第 2 の動作モードにおいて、1 個の前記第 1 の容量と  $(n - m)$  個の前記第 2 の容量とからなる組の各々に前記画素からの信号を保持させ、

前記第 3 の動作モードにおいて、m 個の前記第 2 の容量からなる組の各々と、前記第 1 の容量の各々に前記画素からの信号を保持させること

を特徴とする請求項 4 に記載の固体撮像装置。

【請求項 6】

前記複数の画素が行列状に配列されており、

前記複数の画素の列ごとに前記読み出し部が設けられたことを特徴とする請求項 1 乃至 5 のいずれかに記載の固体撮像装置。

【請求項 7】

前記読み出し部は、前記列に対応して設けられた前記保持部を互いに電氣的に接続するための接続部を備えることを特徴とする請求項 6 に記載の固体撮像装置。

【請求項 8】

請求項 1 から 7 のいずれかに記載の固体撮像装置と、

前記固体撮像装置の画素部に像を形成する光学系と、

前記固体撮像装置から出力された信号を処理して画像データを生成する映像信号処理部と、を備えたこと

を特徴とする撮像システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は固体撮像装置に関し、特に画素からの信号を加算することが可能な固体撮像装置に関する。

【背景技術】

【0002】

近年、固体撮像装置はその応用分野が広がっており、例えばデジタルスチルカメラ（以下、DSC とする）にも用いられる。DSC においては画素数を増加させて解像度を高めるといった観点での競争が盛んであり、1000 万画素を超える画素数の製品も存在する。また、高解像度化に加えて動画機能も求められており、VGA サイズ（640 × 480 画素）を秒間 30 コマ（30 fps ; frames per second）で出力できる

10

20

30

40

50

製品が存在する。今後は出力レートの更なる向上が要求されることが予想される。

【0003】

高出力レートを要求される動作モードでは、画素加算と呼ばれる動作が知られている。画素加算においては複数の画素からの信号を加算することで固体撮像装置から出力される信号の数を低減しながら、画質の低下を抑えることが可能となる。

【0004】

特許文献1には、列に沿った方向での画素加算を実現する技術が開示されている。図16は特許文献1の図2であり、2列分の画素に対応する信号処理部を示したものである。説明のために符号を変えている。図16において、1200a~cはサンプリング容量、1570は水平信号線、1210は水平信号線容量、1600はサンプルホールドトランジスタ、1610はクランプ容量、1630a~cはサンプリングトランジスタである。また、1640はクランプトランジスタ、1650は列選択トランジスタである。図16においては1列あたりに3つの並列接続されたサンプリング容量1200a~cを備え、サンプリングトランジスタ1630a~cによって独立に選択可能となっている。

【0005】

同一列に設けられた3行の画素からの信号を加算するに際して特許文献1では、まず、3つのサンプリング容量1200a~cのそれぞれに1行分の信号を順次保持させる。その後、サンプリングトランジスタ1630a~cを同時にオンすることでサンプリングトランジスタ1630a~cに保持された信号を加算する。さらに、列選択トランジスタ1650がオンすると、加算された3行分の信号が水平信号線1570に読み出される。このとき水平信号線1570に読み出される信号にかかるゲインG1は、 $C_{sp}/3$ を各サンプリング容量1200の容量値、 $C_{com}$ を水平信号線容量1210の容量値として、 $G1 = (C_{sp}/3 + C_{sp}/3 + C_{sp}/3) / (C_{sp}/3 + C_{sp}/3 + C_{sp}/3 + C_{com}) = C_{sp} / (C_{sp} + C_{com}) \dots (1)$

となる。

【特許文献1】特開2004-304771号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

特許文献1では、4つのサンプリング容量が並列に接続された場合に、2行加算を行うことが開示されている。その方法として、各行の信号電圧を2つのサンプリング容量に蓄積する方法が開示されている。

【0007】

このように、2行加算を行う場合にその倍数(ここでは4)だけサンプリング容量を有している場合には、全てのサンプリング容量を利用できる。しかしながら、加算する行数の倍数で表現できない数のサンプリング容量を持つ場合、具体的には、3つのサンプリング容量を持つときに、2行加算を行う場合については考慮されていない。

【0008】

本発明では、信号を加算する画素数の異なる複数の加算モードを持つ固体撮像装置において、サンプリング容量の好適な設け方を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の側面である固体撮像装置は、複数の画素と、前記複数の画素が共通に接続され、前記画素からの信号を保持する読み出し部と、前記複数の画素および読み出し部の動作を制御し得る制御部と、を有し、前記制御部は、加算を行わない第1の動作モードと、前記複数の画素のa個(aは2以上の整数)からの信号を加算する第2の動作モードと、前記複数の画素のb個(bはaの倍数ではない、 $b > a$ を満たす整数)からの信号を加算する第3の動作モードと、で前記複数の画素および前記読み出し部とを制御し、前記読み出し部は、容量値Cを持つ保持部を持ち、前記保持部は、 $C/b$ の容量値を持つ第1の容量と、 $C/p$ (pはaとbの公倍数)の容量値を持つ第2の容量と、からなるとともに、前

記制御部は、前記第2の動作モードにおいて、1個の前記第1の容量と1個以上の前記第2の容量とを1組とし、または、複数の前記第2の容量を1組としてC/aの容量値を持つように前記第1の容量および前記第2の容量を制御し、さらに、前記組の各々に前記画素からの信号を保持させ、前記第3の動作モードにおいて、p/b個の前記第2の容量を1組とした組の各々に前記画素からの信号を保持させ、前記第1の容量の各々に前記画素からの信号を保持させることを特徴とする。

【発明の効果】

【0010】

本発明によれば、信号を加算する画素数の異なる複数の加算モードを持つ固体撮像装置において、サンプリング容量の好適な設け方を提供することができる。

10

【発明を実施するための最良の形態】

【0011】

以下では、本発明に係る実施形態を例示して説明する。

【0012】

一般に、信号の平均化と信号の加算とは同義に扱うことができる。以下の実施形態では、平均化と電荷加算とを区別して説明しているが、これらを総称して画素加算とする。

【0013】

まず、本発明に係る実施形態の説明に先立って、特許文献1に開示される固体撮像装置には以下に述べる問題が生じる。例えば、図16に示す信号処理回路を持つ固体撮像装置として2行分の画素からの信号を加算する2行加算動作モードと、3行分の画素からの信号を加算する3行加算動作モードと、を持つとする。3行加算モードについては上述した動作で実現できる。次に、この信号処理回路を用いた2行加算モードを考えると、1行目の画素からの信号をサンプリング容量1200aに保持させた後に、2行目の画素からの信号をサンプリング容量1200bに保持させることが考えられる。その後、サンプリングトランジスタ1630a、1630bとを同時にオンさせることでサンプリング容量1200a、1200bに保持された信号を加算し、信号を保持していないサンプリング容量1200cは接続せずに、加算された信号を水平信号線1570に読み出すことが考えられる。このとき水平信号線に読み出される信号にかかるゲインG2は、

20

$$G2 = (Cs p / 3 + Cs p / 3) / (Cs p / 3 + Cs p / 3 + Ccom) \quad \cdot \cdot (2)$$

30

となる。ここでG2とG1との比を考えると式(1)および(2)から

$$G2 / G1 = \{2(Cs p + Ccom)\} / \{2Cs p + 3Ccom\} < 1 \quad \cdot \cdot (3)$$

となり、3行加算モードに対して2行加算モードにおけるゲインが低下してしまう。ゲインが低下すると、出力OUTから得られる信号の信号振幅が小さくなり、ノイズに対する信号の比、すなわちS/N比が低下する。S/N比の低下は、特に低照度の被写体について所定のS/N比を保って撮影できる照度限界を示す、低照度限界の悪化を引き起こす。上記の式から明らかなように、画素加算時のゲイン低下を改善するためにはサンプリング容量の容量値を大きくする必要があるが、その場合には固体撮像装置のチップ面積が増大してしまう。また、各サンプリング容量1200の容量値を大きくすると、サンプリング容量1200から水平信号線1570へと信号を読み出す際のゲインの低下を抑制できるが、2行加算モードにおいてはサンプリング容量1200cが利用されないため、3行加算モードに対して2行加算モードにおけるゲインが低下するという問題は解決されない。

40

【0014】

(第1の実施形態)

本発明に係る第1の実施形態では、第1の動作モードである全画素読み出しモードに加え、第2の動作モードである2行加算モードと、第3の動作モードである3行加算モードとで動作する固体撮像装置を例にとって説明する。なお、理解を容易にするためにモノクロームの固体撮像装置であるものとする。

【0015】

50

図1は、本発明の第1の実施形態に係る固体撮像装置の概略構成を示す図である。画素領域510には画素500が行列状に配列される。ここでは3行×3列分の画素領域を示しているが、画素領域の大きさを限定するものではない。画素500は、制御部である例えば行選択回路520から供給される信号READ、RESET、LSETによって駆動されることで、画素500からの信号が第1の垂直信号線530に出力される。第1の垂直信号線530に出力された信号は読み出し部である信号処理部100で処理された上で水平信号線570を介して出力アンプ580に伝達され、出力端子OUTから出力される。制御部である列選択回路560は、信号処理部100に含まれる回路の列を選択するための信号を供給する。

#### 【0016】

次に、画素500の構成を説明する。画素配列100に含まれる各画素500は、フォトダイオード501、転送トランジスタ502、リセットトランジスタ504、FD506、増幅トランジスタ503、および選択トランジスタ505を含む。光電変換部であるフォトダイオード501は、入射する光量に応じた電荷を生成および蓄積する。転送部である転送トランジスタ502は、フォトダイオード501とFD506との間の導通または非導通を切り替える。画素出力部である増幅トランジスタ503のゲート電極はFD506と接続される。リセット部であるリセットトランジスタ504は、電源VDDと増幅トランジスタ503のゲート端子との間の導通または非導通を切り替える。転送トランジスタ502とリセットトランジスタ504とが同時に導通している時には、フォトダイオード501が電源VDDによってリセットされる。増幅トランジスタ503は、画素選択部である選択トランジスタ505が導通している期間には付加トランジスタ部540に含まれる不図示の定電流源とでソースフォロワ回路を形成する。第1の信号線である第1の垂直信号線530には、その時の増幅トランジスタ503のゲート電位に応じたレベルが現れる。転送トランジスタ502を駆動するための信号READ、リセットトランジスタ504を駆動するための信号RESET、選択トランジスタ505を駆動するための信号LSETは、同一の行に含まれる複数の画素に対して行選択回路520から共通に与えられる。

#### 【0017】

図2は、読み出し部である信号処理部100をより具体的に示した構成例である。ここでは画素のm列目とm+1列目に対応する部分を抜き出している。信号処理部100は、画素の各列に対してサンプルホールドトランジスタ600、サンプリング容量200、クランプ容量610、第2の垂直信号線620、容量選択スイッチ630、クランプスイッチ640、および列選択スイッチ650を含む。第1の垂直信号線530はサンプルホールドトランジスタ600とクランプ容量610とを介して第2の垂直信号線620と接続されている。第2の垂直信号線620には、サンプリング容量200a~dが容量選択スイッチ630a~dを介して接続されている。第2の垂直信号線620にはさらにクランプスイッチ640と列選択スイッチ650とが接続され、列選択スイッチ650を介して水平信号線570と接続される。水平信号線容量210は、水平信号線570が持つ容量である。

#### 【0018】

容量選択スイッチ630a~dが同時に導通するとサンプリング容量200a~dが並列に接続された状態となる。このときの容量値を第1の容量値Cspとして、サンプリング容量200aおよび200dはCsp/3、サンプリング容量200bおよびcはCsp/6の容量値を持つ。

#### 【0019】

図2において信号SP、SW1~SW4、およびCPは、例えば後述するタイミング制御回路から供給される。

#### 【0020】

次に、図1および2に示した構成の固体撮像装置を用いて信号を読み出す動作について説明する。

10

20

30

40

50

## 【 0 0 2 1 】

(全画素読み出しモード)

まず、画素加算を行わない動作モードについて図3を参照しながら説明する。ここでは容量選択スイッチ630a~dに与えられる信号SW1~SW4は常時ハイレベルであるものとする。つまり、第2の垂直信号線620には第1の容量値Cspを持つ容量が接続された状態となる。なお、理解を容易にするために、第2の垂直信号線620自身の持つ容量は無視できるものとして扱う。

## 【 0 0 2 2 】

期間「n行」に着目すると、時刻t1に信号LSET(n)がハイレベルになる。これによってn行目の画素に含まれる選択トランジスタ505がオンしてソースフォロワ動作を行うので、増幅トランジスタ503のゲート電極の電位、すなわちFD506の電位に対応したレベルが第1の垂直信号線530に現れる。言い換えると、n行目の画素が選択される状態が時刻t1に開始する。同じく時刻t1には信号SPおよびCLPがハイレベルになるので、クランプ容量610には第1の垂直信号線に現れたレベルと電圧CPDCとの電位差が与えられた状態になる。

10

## 【 0 0 2 3 】

時刻t2から信号RESET(n)がパルス状にハイレベルになると、FD506の電位が電源電圧VDDに応じてリセットされる。これによって第1の垂直信号線530およびクランプ容量610の端子Aには、FD506をリセットしたことに対応するレベルが現れる。

20

## 【 0 0 2 4 】

時刻t3に信号CLPがローレベルになるとクランプスイッチ640がオフになるので、第2の垂直信号線620が電氣的浮遊状態になる。これによって、クランプ容量610には、FDをリセットしたことに対応するレベルと電圧CPDCとの電位差が保持される。

## 【 0 0 2 5 】

時刻t4から信号READ(n)がハイレベルになると、フォトダイオード501に蓄積された電荷がFD506へと転送される。転送された電荷量に応じてFD506の電位が変化し、これに対応したレベルが第1の垂直信号線530に現れる。クランプ容量610には、FD506をリセットしたことに対応するレベルと電圧CPDCとの電位差が保持されたままである。したがって、第2の垂直信号線620の電位は、FD506をリセットしたことに対応するレベルと、フォトダイオード501からFD506へと電荷を転送したことに対応するレベルとの差分Vinに容量の比で決まるゲインがかかった分だけ変動する。クランプ容量610の容量値をCcpとすると、第2の垂直信号線620に生じる電圧変化Vは、

30

$$V = (Ccp / Csp) \times Vin \quad \dots (4)$$

となる。

## 【 0 0 2 6 】

FD506をリセットしたことに対応するレベルには、リセットトランジスタ504をスイッチングしたことによるノイズ成分や、画素を構成するトランジスタに固有のノイズ成分を含む。また、フォトダイオード501からFD506に電荷を転送したことによるレベルもこのノイズ成分が重畳されているので、クランプ容量610を用いて上述の動作を行うことでノイズ成分を低減することができる。

40

## 【 0 0 2 7 】

時刻t5に信号SPがローレベルになるとサンプルホールドトランジスタ600がオフして、クランプ容量610と第1の垂直信号線530とが非導通状態になる。これによってVがサンプリング容量200a~dに保持される。

## 【 0 0 2 8 】

時刻t6に信号LSET(n)がローレベルとなり、n行目の画素500に含まれる増幅トランジスタ503と第1の垂直信号線530とが非導通状態となることで、ソースフ

50

オロワ動作が終了する。言い換えると、 $n$ 行目の画素が選択された状態が終了する。

【0029】

時刻  $t_7$  から信号  $CSEL(m)$ 、 $CSEL(m+1)$  が順次供給されると、各列のサンプリング容量  $200a \sim d$  に保持された信号が水平信号線 570 に出力される。サンプリング容量  $200a \sim d$  に保持された信号を水平信号線 570 に出力するときには、容量の比で決まるゲインがかかる。水平線容量 210 の容量値を  $C_{com}$ 、出力アンプ 580 のゲインを  $G_{amp}$  とすると、出力端子  $OUT$  に現れる出力  $V_{out}$  は、

$$V_{out} = V \times \{ C_{sp} / (C_{sp} + C_{com}) \} \times G_{amp} \quad \dots (5)$$

となる。

【0030】

期間「 $n+1$ 行」、 「 $n+2$ 行」以降も同様の動作が繰り返される。

【0031】

(2行加算モード)

次に、2行からの信号を加算する動作モードについて説明する。

【0032】

図4は、2行加算モードにおける駆動パターン例を示した図である。ここでは図3に示した全画素読み出しモードにおける動作と異なる点を中心に説明する。全画素読み出しモードではサンプリング容量  $200a \sim 200d$  を1つの容量として扱って、これに1画素からの信号を保持していた。これに対して2行加算モードでは、サンプリング容量  $200a \sim 200d$  を2つに分割して利用する点で異なっている。

【0033】

図4の期間「 $n$ 行」においては信号  $SW3$  および  $SW4$  がローレベルに維持されて、 $n$ 行目の画素からの信号はサンプリング容量  $200a$  および  $200b$  に保持される。そして、期間「 $n+1$ 」行においては信号  $SW1$  および  $SW2$  がローレベルに維持されて、 $n+1$ 行目の画素からの信号はサンプリング容量  $200c$  および  $200d$  に保持される。つまり、 $n$ 行目の画素からの信号も、 $n+1$ 行目の画素からも、等しい容量値  $C_{sp}/3 + C_{sp}/6 = C_{sp}/2$  を持つ容量に保持される。

【0034】

図3に示した全画素読み出しモードにおける動作とは異なり、期間「 $n+1$ 行」に続くのは期間「加算」である。2画素加算モードでは期間「加算」において信号  $SW1 \sim SW4$  が同時にハイレベルになり、サンプリング容量  $200a \sim 200d$  が電氣的に接続される。これによってサンプリング容量  $200a$  および  $200b$  に保持されていた  $n$ 行目の画素からの信号と、サンプリング容量  $200c$  および  $200d$  に保持されていた  $n+1$ 行目の画素からの信号と、が加算される。

【0035】

そして信号  $SW1 \sim SW4$  がハイレベルの期間に信号  $CSEL$  が順次供給されることで、2行分の画素からの信号が水平信号線 570 へと順次出力される。

【0036】

次に、信号にかかるゲインについて説明する。サンプリング容量  $200a$  および  $200b$  に保持された  $n$ 行目の画素からの信号を  $V_n$ 、サンプリング容量  $200c$  および  $200d$  に保持された  $n+1$ 行目の信号を  $V_{n+1}$  とすると、期間「加算」における第2の垂直信号線 620 の電圧  $V_2$  は、

$$V_2 = \{ (C_{sp}/3 + C_{sp}/6) \times V_n + (C_{sp}/3 + C_{sp}/6) \times V_{n+1} \} / \{ 2 \times (C_{sp}/3 + C_{sp}/6) \} = (V_n + V_{n+1}) / 2 \quad \dots (6)$$

となる。これは、2行分の画素からの信号を平均化したものに相当する。その後、水平信号線 570 および出力アンプ 580 を介して出力端子  $OUT$  から出力される出力電圧  $V_{out}$  は、

$$V_{out} = V_2 \times \{ C_{sp} / (C_{sp} + C_{com}) \} \times G_{amp} \quad \dots (7)$$

)

10

20

30

40

50

となる。式(5)と(7)とから明らかなように、第2の垂直信号線620に現れる電圧  $V_2$  に対するゲインは、全画素読み出しモードと2画素加算モードとで等しい値  $\{C_{sp} / (C_{sp} + C_{com})\} \times G_{amp}$  になる。

【0037】

(3行加算モード)

次に、3行からの信号を加算する動作モードについて説明する。

【0038】

図5は、3行加算モードにおける駆動パターン例を示した図である。ここでは図3に示した全画素読み出しモードにおける動作と異なる点を中心に説明する。全画素読み出しモードではサンプリング容量200a~200dを1つの容量として扱うことで、1画素からの信号を保持していた。これに対して3行加算モードでは、サンプリング容量200a~200dを3つに分割して利用する点で異なっている。

10

【0039】

図5の期間「n行」においては信号SW1以外がローレベルに維持されるので、n行目の画素からの信号はサンプリング容量200aのみに保持される。また、期間「n+1行」においては信号SW1およびSW4がローレベルに維持されるので、n+1行目の画素からの信号はサンプリング容量200bおよび200cに保持される。さらに、期間「n+2行」においては信号SW4以外がローレベルに維持されるので、n+2行目の画素からの信号はサンプリング容量200dに保持される。つまり、n行目~n+2行目の各行の画素からの信号は等しい容量値  $C_{sp} / 3$  を持つ容量に保持される。

20

【0040】

期間「n+2行」に続く期間「加算」では信号SW1~SW4が同時にハイレベルになり、サンプリング容量200a~200dが電氣的に接続される。これによってサンプリング容量200aに保持されていたn行目の画素からの信号と、サンプリング容量200bおよび200cに保持されていたn+1行目の画素からの信号と、サンプリング容量200dに保持されていたn+2行目の画素からの信号と、が加算される。

【0041】

そして、信号SW1~SW4がハイレベルの期間に信号CSLが順次供給されることで、3行分の画素からの信号が水平信号線570へと順次出力される。

【0042】

次に、信号にかかるゲインについて説明する。サンプリング容量200aに保持されたn行目の画素からの信号を  $V_n$ 、サンプリング容量200bおよび200cに保持されたn+1行目の信号を  $V_{n+1}$  とする。同様にサンプリング容量200dに保持されたn+2行目の画素からの信号を  $V_{n+2}$  とする。期間「加算」における第2の垂直信号線620の電圧  $V_3$  は、

$$V_3 = \{ (C_{sp} / 3) \times V_n + (C_{sp} / 6 + C_{sp} / 6) \times V_{n+1} + (C_{sp} / 3) \times V_{n+2} \} / \{ 3 \times (C_{sp} / 3) \} = (V_n + V_{n+1} + V_{n+2}) / 3 \quad \dots (8)$$

となる。これは、3行分の画素からの信号を平均化したものに相当する。その後、水平信号線570および出力アンプ580を介して出力端子OUTから出力される出力電圧  $V_{out}$  は、

40

$$V_{out} = V_3 \times \{ C_{sp} / (C_{sp} + C_{com}) \} \times G_{amp} \quad \dots (9)$$

となる。式(5)、(7)、および(9)から明らかなように、第2の垂直信号線620に現れる電圧  $V_3$  に対するゲインは、全画素読み出しモードと2画素加算モードと等しい値  $\{C_{sp} / (C_{sp} + C_{com})\} \times G_{amp}$  になる。つまり、2行加算モードと3行加算モードのように、異なる加算モードを備える固体撮像装置において、異なる加算モード間でゲインを等しく保つことが可能となる。これによって従来技術で生じる課題を解決し、チップ面積の増大を抑制しつつ、加算時におけるS/N比の低下を抑制することができる。

50



## 【 0 0 4 3 】

さて、以上では2行加算モードと3行加算モードとを持つ場合を例にとって説明してきたが、各加算モードで加算する画素数はこれに限られない。一般化して、加算せずに画素からの信号を読み出す全画素読み出しモードに加えて、a個の画素からの信号を加算するa行加算モードと、b個の画素からの信号を加算するb行加算モードとで動作しうる固体撮像装置を考える。ここでaは2以上の整数、bは $a < b$ の関係を満たす整数であるものとする。

## 【 0 0 4 4 】

1) aとbとが互いに素である場合

全画素読み出しモードにおける容量値をCとする。aとbとが互いに素である場合には、信号処理部の容量をC/bの容量値を持つ第1の容量と、pをaとbの公倍数として、C/pの容量値を持つ第2の容量とからなるように構成できる。第1の容量の数は1個以上でかつ $(b - 1)$ 個以下であり、第2の容量はp/b個以上でかつ $\{p - (p/b)\}$ 個以下である。また、第1および第2の容量に加えてC/qの容量値を持つ第3の容量を有していても良い。qは、aとbの公倍数であって、pとは異なる値であるとする。具体的な数字を例に挙げると、 $a = 2$ 、 $b = 3$ 、 $p = 6$ 、 $q = 12$ の組み合わせが考えられる。この場合には、例えばC/3の容量値を持つ第1の容量を1個、C/6の容量値を持つ第2の容量を2個、C/12の容量値を持つ第3の容量を4個設ける組み合わせが考えられる。

## 【 0 0 4 5 】

また、信号処理部の容量をC/bの容量値を持つ第1の容量と、 $C/(a \times b)$ の容量値を持つ第2の容量と、に分割することができる。このときの第2の容量の容量値は、上で述べたpがaとbの最小公倍数である場合の容量値となる。第1の容量をa個設け、第2の容量を $(b - a) \times a$ 個設けると、合計の容量値は容量値Cと等しくなる。このように第1および第2の容量を構成すると、先に挙げた例よりも容量の数を低減できる。

## 【 0 0 4 6 】

そして、a行加算モードにおいては、1個の第1の容量と $(b - a)$ 個の第2の容量とを1つの組とすると、それぞれがC/aの容量値を持つこの組がa組構成できるので、各組に1画素ずつの信号を保持させる。

## 【 0 0 4 7 】

また、第2の容量はa個を1組とすると、この組が $(b - a)$ 組できる。第2の容量は $C/(a \times b)$ であるので、a個の第2の容量を1つの組とすると、C/bの容量値を持つ、すなわち第1の容量と同様に扱える。そこで、b行加算モードにおいては第1の容量は独立して利用し、a個の第2の容量を1組として利用すると、C/bの容量値を持つ容量が $a + (b - a) = b$ 個あるのと同義に扱うことができる。したがって、C/bを持つ各容量または各容量の組に、1画素ずつの信号を保持させる。

## 【 0 0 4 8 】

以上述べたように第1および第2の容量を構成することで、いずれの加算モードにおいても第1の容量値Cを全て利用することができるので、2つの異なる加算モードで動作し得る固体撮像装置におけるゲインの低下を抑制することが可能となる。

## 【 0 0 4 9 】

2) aとbとに共通する約数が存在する場合

ここでも全画素読み出しモードにおける容量値をCとする。aとbとに共通する約数が存在する場合とは、c、m、n、rがそれぞれ整数であって、 $n = r \times m$ 、 $a = m \times c$ 、 $b = n \times c$ を満足する場合と言い換えることができる。

## 【 0 0 5 0 】

aとbとに共通する約数が存在する場合において、信号処理部の容量をC/bの容量値を持つ第1の容量と、pをaとbの公倍数として、C/pの容量値を持つ第2の容量とからなるように構成できる。第1の容量の数は1個以上でかつ $(b - 1)$ 個以下であり、第2の容量はm個以上でかつ $(b - 1) \times m$ 個以下である。また、第1および第2の容量に

10

20

30

40

50

加えて  $C/q$  の容量値を持つ第3の容量を有していても良い。  $q$  は、  $a$  と  $b$  の公倍数であって、  $p$  とは異なる値であるとする。具体的な数字を例に挙げると、  $a = 6$ 、  $b = 9$ 、  $p = 18$ 、  $q = 36$  の組み合わせが考えられる。この場合には、例えば  $C/9$  の容量値を持つ第1の容量を2個、  $C/18$  の容量値を持つ第2の容量を6個、  $C/36$  の容量値を持つ第3の容量を12個設ける組み合わせが考えられる。

【0051】

また、信号処理部の容量を  $C/b$  の容量値を持つ第1の容量と、  $C/p$  の容量値を持つ第2の容量と、に分割することができる。ただし、ここで  $p$  は  $a$  と  $b$  の最小公倍数であるとする。第1の容量を  $a$  個設け、第2の容量を  $(b-a) \times m$  個設けると、合計の容量値は第1の容量値  $C$  と等しくなる。このように第1および第2の容量を構成すると、先に挙げた例よりも容量の数を低減できる。

10

【0052】

そして、 $a$  行加算モードにおいては、1個の第1の容量と  $(n-m)$  個の第2の容量とを1つの組とすると、それぞれが  $C/a$  の容量値を持つこの組が  $a$  組構成できるので、各組に1画素ずつの信号を保持させる。

【0053】

ところで、第2の容量の容量値は、  $C/p$  であるが、  $a$  と  $b$  とは上述の関係を満たすので、

$$p = m \times n \times c$$

と表せるので、第2の容量の容量値は、  $C/(m \times n \times c)$  と書き換えられる。したがって、  $m$  個の第2の容量を1つの組とすると、  $C/(n \times c)$ 、すなわち  $C/b$  の容量値を持つ組が  $(b-a)$  個できる。そこで、  $b$  行加算時には、  $(b-a)$  組の  $m$  個の第2の容量を組の各々と、  $a$  個の第1の容量の各々に1画素ずつの信号を保持させる。

20

【0054】

以上で述べたように第1および第2の容量を構成することで、いずれの加算モードにおいても容量値  $C$  を全て利用することができるので、2つの異なる加算モードで動作し得る固体撮像装置におけるゲインの低下を抑制することが可能となる。

【0055】

$a$  行加算モードと  $b$  行加算モードとについて、  $a$  と  $b$  との関係によって場合分けしてきた。上で説明したいずれの場合においても共通するのは、信号処理部に含まれる保持部は、  $C/b$  の容量値を持つ第1の容量と、  $C/p$  ( $p$  は  $a$  と  $b$  の公倍数) の容量値を持つ第2の容量と、からなる点である。

30

【0056】

以上で説明した本発明によれば、チップ面積の増大を抑制しつつ、加算時における  $S/N$  比の低下を抑制することができる。

【0057】

(第2の実施形態)

本発明に係る第2の実施形態では、第1の動作モードである全画素読み出しモードに加え、第2の動作モードである2行加算モードと第3の動作モードである3行加算モードとを有する固体撮像装置を例にとって説明する。本実施例の固体撮像装置は、カラーフィルタが各画素に対応して設けられたカラーの固体撮像装置であり、同一行の画素に対して重み付け加算を実現できるものである。

40

【0058】

まず、重み付け加算を行うことの利点を説明する。図7(c)は、カラー固体撮像装置において一般に用いられるベイヤ配列のカラーフィルタの配列を示している。  $R$ 、  $G$ 、  $B$  はそれぞれ赤、緑、青の色の光を透過させるフィルタである。このうち  $n$  行目の配列を抜き出したものが図7(a)である。添え字は図の左側から数えた画素の位置を示し、 $\square$  で囲われた数字は加算時の比率を表す。一般に、カラーフィルタを備えた固体撮像装置で行に沿った方向に画素加算を行う場合、隣接する同色の画素からの信号を加算する。したがって、図7(a)において  $G_1$  と  $G_3$ 、  $R_2$  と  $R_4$ 、  $G_5$  と  $G_7$ 、  $R_6$  と  $R_8$ 、 $\dots$

50

のような組み合わせで加算される。2つの画素の信号は、1：1の比率で加算されるので、G1とG3とを加算した後の信号の空間的な重心位置はG1とG3の間であるG2で示す位置になる。同様に、R2とR4はR3に、G5とG7はG6に、R6とR8はR7に、それぞれ加算後の信号の空間的な重心位置が現れる。したがって、固体撮像装置の外部の映像信号処理回路等によって合成した画像のn行目の信号は、図7(a)の右側に示すような配置となる。つまり、加算後のGとRの空間的な位置は等ピッチにはならず、GとRとが近寄った偏心配置となる。このような色重心の偏心は、空間周波数の高い被写体を撮影した際に偽信号の原因となるため、望ましくない。

#### 【0059】

このような偏心を改善するための手法が重み付け加算である。図7(b)を用いて重み付け加算の概念を説明する。重み付け加算においては、隣り合って設けられた3個のR画素を1：2：1の比率で加算する。すなわち、R2、R4、R6の画素を1：2：1の比率で加算する。これにより、加算後のR画素の空間的な重心位置はR4で示す位置になる。同様にしてR6、R8、R10の画素を1：2：1の比率で加算する。一方、G画素については従来と同様に1：1の比率で加算する。したがって、固体撮像装置の外部の映像信号処理回路等によって合成した画像のn行目の信号は、図7(b)の右側に示すような配置となり、G画素とR画素とが互いに等ピッチに配列される。これにより従来生じていた偽信号が発生しにくくなるという利点がある。

#### 【0060】

図6は、本実施形態に係る固体撮像装置の概略構成を示す図である。図1に示した固体撮像装置と大きく異なるのは、負荷トランジスタ部、信号処理部、列選択回路、出力アンプなどが画素領域501を挟むように設けられた点である。奇数番目の列(以下、奇数列)の画素からの信号は信号処理部110bを経て出力端子OUT2から出力され、偶数番目の列(以下、偶数列)の画素からの信号は信号処理部110aを経て出力端子OUT1から出力される。ベイア配列においては、同色のフィルタが1画素おきに設けられているので、ある行に着目すると、各出力端子OUT1、OUT2からはそれぞれ同一の色の画素からの信号のみが出力される。

#### 【0061】

図8は、読み出し部である信号処理部100の構成例を示す図である。ここでは4列の同色の画素に対応する部分を抜き出している。図2に示した構成と大きく異なるのは、接続部である列間加算スイッチ700と、列加算選択スイッチ710が追加された点である。

#### 【0062】

(全画素読み出しモード)

画素加算を行わない動作モードについて図9を参照しながら説明する。図3に示したタイミング図に対して、列加算スイッチ700を駆動するための信号HADDおよび列加算選択スイッチ710を駆動するための信号HSW1およびHSW2が追加されている。

#### 【0063】

図9に示す全画素読み出しモードの動作においては、信号HADDがローレベルに、信号HSW1およびHSW2はハイレベルにそれぞれ維持される点を除いては図3と同様の動作になる。各画素からの信号は、サンプリング容量200a~200dに保持される。したがって、第2の垂直信号線620に生じる電圧変化Vは、第1の実施形態と同様に $\{Csp / (Csp + Ccom)\} \times Gamp$ のゲインがかかって出力端子OUTから出力される。なお、Ccpはクランプ容量610の容量値、Ccomは水平信号線570の容量値である。

#### 【0064】

(2行加算モード)

次に、2行加算モードについて図10を参照しながら説明する。図4に示したタイミング図と異なるのは、図4では期間「n行」と期間「n+1行」とが連続していたが、図10では期間「n+1行」に替えて期間「n+2行」となり、期間「n+2行」においては

10

20

30

40

50

$n + 2$  行目の画素からの信号が読み出される。これは、図 7 に示したように、ベイア配列においては同一ライン上で隣接する画素は、互いに異なる色であるためである。また、図 4 の期間「加算」に替えて期間「行加算」、期間「列加算」および期間「出力」となった。

#### 【 0 0 6 5 】

期間「 $n$  行」に着目する。時刻  $t_1$  に信号  $LSET(n)$  がハイレベルになると、 $n$  行目の画素に含まれる選択トランジスタ 505 がオンしてソースフォロワ動作を行うので、増幅トランジスタ 503 のゲート電極の電位、すなわち  $FD506$  の電位に対応したレベルが第 1 の垂直信号線 530 に現れる。同じく時刻  $t_1$  には信号  $SP$  および  $CLP$  がハイレベルになるので、クランプ容量 610 の両端には、第 1 の垂直信号線に現れたレベルと電圧  $CPDC$  との電位差が与えられた状態になる。また、時刻  $t_1$  に信号  $SW1$  および  $SW2$  がハイレベルになるので、サンプリング容量 200a1 および 200b1 が第 2 の垂直信号線 620 に接続された状態になる。すなわち、第 2 の垂直信号線 620 に対して  $C_{sp}/3 + C_{sp}/6 = C_{sp}/2$  の容量値を持つサンプリング容量が接続されたのと同じ状態になる。また、信号  $HSW1$  および  $HSW2$  も時刻  $t_1$  にハイレベルとなり、スイッチ 710 が導通した状態になる。

10

#### 【 0 0 6 6 】

時刻  $t_2$  から信号  $RESET(n)$  がパルス状にハイレベルになると、 $FD506$  の電位が電源電圧  $VDD$  に応じてリセットされる。これによって第 1 の垂直信号線 530 およびクランプ容量 610 の端子 A には、 $FD506$  をリセットしたことに対応するレベルが現れる。

20

#### 【 0 0 6 7 】

時刻  $t_3$  に信号  $CLP$  がローレベルになるとクランプスイッチ 640 がオフになるので、第 2 の垂直信号線 620 が電氣的浮遊状態になる。これによって、クランプ容量 610 には、 $FD$  をリセットしたことに対応するレベルと電圧  $CPDC$  との電位差が保持される。

#### 【 0 0 6 8 】

時刻  $t_4$  から信号  $READ(n)$  がパルス状にハイレベルになると、フォトダイオード 501 に蓄積された電荷が  $FD506$  へと転送される。転送された電荷量に応じて  $FD506$  の電位が変化し、これに対応したレベルが第 1 の垂直信号線 530 に現れる。クランプ容量 610 には、 $FD506$  をリセットしたことに対応するレベルと電圧  $CPDC$  との電位差が保持されたままであるので、第 2 の垂直信号線 620 の電位は、 $FD506$  をリセットしたことに対応するレベルと、フォトダイオード 501 から  $FD506$  へと電荷を転送したことに対応するレベルとの差分  $V_{in}$  に容量の比で決まるゲインがかかった分だけ変動する。クランプ容量 610 の容量値を  $C_{cp}$  とすると、第 2 の垂直信号線 620 に生じる電圧変化  $V$  は、

30

$$V = (C_{cp} / C_{sp}) \times V_{in} \quad \dots (10)$$

となる。

#### 【 0 0 6 9 】

$FD506$  をリセットしたことに対応するレベルには、リセットトランジスタ 504 をスイッチングしたことによるノイズ成分や、画素を構成するトランジスタに固有のノイズ成分を含む。したがって、クランプ容量 610 を用いて上述の動作を行うことでノイズ成分を低減することができる。

40

#### 【 0 0 7 0 】

時刻  $t_5$  に信号  $SP$  がローレベルになるとサンプルホールドトランジスタ 600 がオフして、クランプ容量 610 の端子 A が電氣的浮遊状態になる。

#### 【 0 0 7 1 】

時刻  $t_6$  に信号  $LSET(n)$  がローレベルになり、 $n$  行目の画素 500 に含まれる増幅トランジスタ 503 と第 1 の垂直信号線 530 とが非導通状態となることで、ソースフォロワ動作が終了する。同じく時刻  $t_6$  に信号  $SW1$  および  $SW2$  がローレベルになるこ

50

とで、 $V$ がサンプリング容量 $200a1$ および $200b1$ に保持される。なお、ここでは信号 $LSET(n)$ 、 $SW1$ 、および $SW2$ が同時にローレベルになっているが、必ずしも同じタイミングでなくともよい。

【0072】

期間「 $n+2$ 行」における動作も期間「 $n$ 行」と同様である。ただし、信号 $LSET(n)$ 、 $RESET(n)$ 、 $READ(n)$ を信号 $LSET(n+2)$ 、 $RESET(n+2)$ 、 $READ(n+2)$ に読み替え、信号 $SW1$ および $SW2$ を信号 $SW3$ および $SW4$ に読み替える。

【0073】

期間「 $n+2$ 行」に続く期間「行加算」においては、信号 $SW1 \sim SW4$ がハイレベルになることで、サンプリング容量 $200a \sim 200d$ が互いに電氣的に接続された状態となって、サンプリング容量 $200a \sim 200d$ に保持された信号が加算される。つまり、第2の垂直信号線620には、 $n$ 行目と $n+2$ 行目の画素からの信号を平均化されたレベルが現れる。

【0074】

期間「列加算」では、信号 $SW1 \sim SW4$ は期間「行加算」から引き続きハイレベルに保たれる。期間「列加算」において信号 $HSW2$ がローレベルに遷移するとスイッチ710-1がオフになるので、図8の左から数えて奇数列目( $m, m+4, \dots$ 列目)の第2の垂直信号線620にはサンプリング容量 $200a$ および $200b$ のみが電氣的に接続された状態になる。その一方で信号 $HSW1$ はハイレベルに維持されるので、図8の左から数えて偶数列目( $m+2, m+6, \dots$ 列目)の第2の垂直信号線620にはサンプリング容量 $200a \sim 200d$ が電氣的に接続された状態を維持する。つまり、左から奇数列目の第2の垂直信号線620には $Csp/2$ の容量値を持つサンプリング容量が、左から偶数列目の第2の垂直信号線620には $Csp$ の容量値を持つサンプリング容量がそれぞれ接続された状態と見なせる。

【0075】

期間「列加算」において信号 $HADD$ がハイレベルになるとスイッチ700が $m \sim m+4$ 列目の第2の垂直信号線620を電氣的に接続する。サンプリング容量に着目すると、サンプリング容量 $200a1, 200b1$ と、サンプリング容量 $200a2 \sim 200d2$ と、サンプリング容量 $200c3, 200d3$ と、が電氣的に接続された状態になる。したがって、信号 $HADD$ がハイレベルになることで、 $m, m+2, m+4$ 列目の信号を1:2:1の比率で加算することが可能となる。また、図示はしていないが、 $m+8$ 列目以降も同様の構成が繰り返されるので、例えば $m+4, m+6, m+8$ 列目についてはサンプリング容量 $200a3, 200b3$ と、サンプリング容量 $200a4 \sim 200d4$ と、サンプリング容量 $200c5, 200d5$ と、が電氣的に接続された状態になる。

【0076】

期間「出力」においては、信号 $CSEL(m+2), CSEL(m+6), \dots$ が供給されることで、同色のカラーフィルタを設けられた2行のうち、隣接する3列の画素からの信号が、行に沿った方向に1:2:1の比率で重み付け加算された信号が水平信号線570に伝達される。

【0077】

1:2:1の重み付け加算をされた信号を $V$ とすると、出力アンプ580から出力される信号 $Vout$ は、出力アンプ580のゲインを $Gamp$ として、

$$Vout = V \times \{ Csp / (Csp + Ccom) \} \times Gamp \quad \dots (11)$$
となる。つまり、全画素読み出しモードにおけるゲインと同じゲインになる。

【0078】

また、図10では、期間「出力」において信号 $HADD$ をローレベルにしているが、ハイレベルにしてもよい。期間「出力」において、信号 $HADD$ をハイレベルにすると、水平信号線570に伝達される信号は $2Csp$ の容量値を持つ容量に保持されたのと同じ状態になるので、この信号に対するゲインは $\{ 2Csp / (2Csp + Ccom) \} \times Ga$

10

20

30

40

50

mpとなる。つまり、全画素読み出しモードよりも高いゲインをかけることができるという利点がある。ただし、容量値が大きくなると、回路の寄生抵抗と容量とで決定される過渡応答の時定数が大きくなるために動作速度の面では不利になる。要求に応じて信号HADDを切り替えることが必要である。

【0079】

3行加算モードの動作は、サンプリング容量200を3つに分割して利用する点を除いては2行加算モードと同様の動作になるので説明は省略する。3行加算モードにおいても、サンプリング容量に保持された信号は $\{2C_{sp} / (2C_{sp} + C_{com})\} \times G_{amp}$ のゲインがかかって出力される。

【0080】

ところで、図8に示した構成を持つ信号処理部100を用いても、重み付けをせずに加算することが可能である。その場合には、信号HSW1、信号HSW2を常時ハイレベルに維持し、信号HADDを常時ローレベルに維持すると、図2に示した構成と同様に扱うことができる。

【0081】

さて、以上では2行加算モードと3行加算モードとを持つ場合を例にとって説明してきたが、各加算モードで加算する画素数はこれに限られない。第1の実施形態で説明したようにa行加算モードとb行加算モードと一般化しても良いことは言うまでもない。

【0082】

以上で説明した本発明によれば、チップ面積の増大を抑制しつつ、加算時におけるS/N比の低下を抑制することができる。

【0083】

(第3の実施形態)

第1および第2の実施形態においては、画素に起因するノイズ成分を、クランプ容量を用いて低減するものを例示した。本発明に係る第3の実施形態では画素に起因するノイズ成分を低減することに加えて、信号を増幅することのできる構成を説明する。本実施形態においても、第1の動作モードである全画素読み出しモードに加え、第2の動作モードである2行加算モードと第3の動作モードである3行加算モードとを有する固体撮像装置を例にとって説明する。

【0084】

図11は、本実施形態に係る読み出し部である信号処理部100のうち1列分の構成を抜き出したものである。

【0085】

列増幅部Ampには、クランプ容量610、演算増幅器660、短絡スイッチ670、およびフィードバック容量680が含まれる。クランプ容量610の一方の端子Aは第1の垂直信号線530に接続されており、他方の端子Bは演算増幅器660の反転入力端子に接続されるとともに、フィードバック容量680の一方の端子、および短絡スイッチ670の一方の主電極と接続されている。フィードバック容量680の他方の端子は、短絡スイッチ670の他方の主電極および演算増幅器660の出力端子と接続される。演算増幅器660の非反転入力端子には基準電圧VCRが供給される。また、短絡スイッチ670は信号PCRによって制御される。信号PCRは例えば後述するタイミング制御回路部から供給される。

【0086】

演算増幅器660の出力端子、すなわち列増幅部Ampの出力端子は、スイッチ700を介して第2の垂直信号線620sと、スイッチ701を介して第3の垂直信号線620nと、接続されている。

【0087】

第2の垂直信号線620sには、サンプリング容量200as~200dsがそれぞれ対応する容量選択スイッチ630as~630dsを介して接続されている。ここで、サンプリング容量200as、200ds、200an、および200dnの容量値をCs

10

20

30

40

50

$p/3$ とし、サンプリング容量 $200\text{bs}$ 、 $200\text{cs}$ 、 $200\text{bn}$ 、および $200\text{cn}$ の容量値を $C_{sp}/6$ とする。第2の垂直信号線 $620\text{s}$ は、信号 $CSEL(m)$ によって制御される列選択スイッチ $650\text{s}$ を介して第1の水平信号線 $570\text{s}$ と接続される。第1の水平信号線 $570\text{s}$ は容量値 $C_{com}$ を持つ。水平信号線容量 $210\text{s}$ は、第1の水平信号線 $570\text{s}$ の持つ容量を模式的に表している。水平信号線 $570\text{s}$ は、出力部である差動増幅器 $690$ の非反転入力端子に接続される。

【0088】

第3の垂直信号線 $620\text{n}$ には、サンプリング容量 $200\text{an} \sim 200\text{dn}$ がそれぞれ対応する容量選択スイッチ $630\text{an} \sim 630\text{dn}$ を介して接続されている。第3の垂直信号線 $620\text{n}$ は、信号 $CSEL(m)$ によって制御される列選択スイッチ $650\text{n}$ を介して第1の水平信号線 $570\text{n}$ と接続される。第2の水平信号線 $570\text{n}$ は容量値 $C_{com}$ を持つ。水平信号線容量 $210\text{n}$ は、第2の水平信号線 $570\text{n}$ の持つ容量を模式的に表している。第2の水平信号線 $570\text{n}$ は、出力部である差動増幅器 $690$ の反転入力端子に接続される。

10

【0089】

次に、図12を参照しながら画素加算を行わない動作モードを説明する。なお、第1の垂直信号線 $530$ に接続される画素領域は、図1に示したものと同様であるとし、モノクロームの固体撮像装置であるとする。

【0090】

期間「 $n$ 行」に着目すると、時刻 $t_1$ に信号 $LSET(n)$ がハイレベルになると、 $n$ 行目の画素に含まれる選択トランジスタ $505$ がオンしてソースフォロワ動作を行うので、増幅トランジスタ $503$ のゲート電極の電位、すなわち $FD506$ の電位に対応したレベルが第1の垂直信号線 $530$ に現れる。

20

【0091】

時刻 $t_2$ から信号 $RESET(n)$ がパルス状にハイレベルになると、 $FD506$ の電位が電源電圧 $VDD$ に応じてリセットされる。これによって第1の垂直信号線 $530$ およびクランプ容量 $610$ の端子Aには、 $FD506$ をリセットしたことに対応するレベルが現れる。

【0092】

時刻 $t_3$ から信号 $PCOR$ がパルス状にハイレベルとなると、短絡スイッチ $670$ によって演算増幅器 $660$ の反転入力端子と出力端子とが短絡される。このとき、演算増幅器の反転入力端子は、演算増幅器の仮想接地により $VCOR$ の電位になる。つまり、フィードバック容量 $680$ の両端が $VCOR$ にリセットされ、クランプ容量 $610$ の端子Bも $VCOR$ になる。時刻 $t_3$ には信号 $SHS$ および $SHN$ もハイレベルとなるので、このときの演算増幅器の出力によってリセットされる。そして、信号 $PCOR$ がローレベルになるとクランプ容量 $610$ の端子Bは電氣的浮遊状態になるので、クランプ容量 $610$ には、 $FD506$ をリセットしたことに対応するレベルと電圧 $VCOR$ との電位差が保持される。

30

【0093】

時刻 $t_4$ から信号 $SHN$ がパルス状にハイレベルになると、このときの列増幅部 $Amp$ の出力がサンプリング容量 $200\text{an} \sim 200\text{dn}$ に保持される。サンプリング容量 $200\text{an} \sim 200\text{dn}$ に保持される信号には、列増幅部 $Amp$ の出力オフセットが含まれる。

40

【0094】

時刻 $t_5$ から信号 $READ(n)$ がパルス状にハイレベルになると、フォトダイオード $501$ に蓄積された電荷が $FD506$ へと転送される。転送された電荷量に応じて $FD506$ の電位が変化し、これに対応したレベルが第1の垂直信号線 $530$ に現れる。クランプ容量 $610$ には、 $FD506$ をリセットしたことに対応するレベルと電圧 $PCOR$ との電位差が保持されたままであるので、クランプ容量 $610$ の端子Bの電位は、 $FD506$ をリセットしたことに対応するレベルと、フォトダイオード $501$ から $FD506$ へと電

50

荷を転送したことに対応するレベルとの差分  $V_{in}$  だけ変化する。第1および第2の実施形態と異なるのは、 $V_{in}$  に対してクランプ容量  $C_{10}$  とフィードバック容量  $C_f$  の容量値の比で決まるゲインがかかることである。つまり、クランプ容量  $C_{10}$  の容量値を  $C_0$ 、フィードバック容量  $C_f$  の容量値を  $C_f$  とすると、列増幅部  $Amp$  の出力  $Amp_{out}$  は、

$$Amp_{out} = (C_0 / C_f) \times V_{in} \quad \dots (12)$$

となる。

【0095】

FDをリセットしたことに対応するレベルには、リセットトランジスタ504をスイッチングしたことによるノイズ成分や、画素を構成するトランジスタに固有のノイズ成分を含む。したがって、クランプ容量  $C_{10}$  を用いて上述の動作を行うことで画素に起因するノイズ成分を低減することができる。さらに、本実施形態によれば電圧変化  $V_{in}$  を  $C_0 / C_f$  のゲインで増幅することができる。

10

【0096】

時刻  $t_6$  から信号  $SHS$  がハイレベルになり、その後ローレベルになると式(11)で表される電圧をサンプリング容量  $200as \sim 200ds$  に保持する。サンプリング容量  $200as \sim 200ds$  に保持される信号には、列増幅部  $Amp$  の出力オフセットが含まれる。

【0097】

時刻  $t_7$  に信号  $LSET(n)$  がローレベルとなり、 $n$  行目の画素500に含まれる増幅トランジスタ503と第1の垂直信号線530とが非導通状態となることで、ソースフォロワ動作が終了する。言い換えると、 $n$  行目の画素が選択された状態が終了する。

20

【0098】

時刻  $t_8$  から信号  $CSEL(m)$ 、 $CSEL(m+1)$  が順次供給されると、サンプリング容量  $200as \sim 200ds$  に保持された信号が水平信号線570sに出力される。サンプリング容量  $200as \sim 200ds$  に保持された信号を水平信号線570sに出力するときには、容量の比で決まるゲインがかかる。水平線容量  $210s$  の容量値を  $C_{com}$  とすると、水平信号線570sに現れる電圧  $V_{s1}$  は

$$V_{s1} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0 / C_f) \times V_{in} \quad \dots (13)$$

30

となる。同様に、サンプリング容量  $200an \sim 200dn$  に保持された信号を水平信号線570nに出力されるときにも容量の比で決まるゲインがかかる。水平信号線570nの容量値を  $C_{com}$  とすると、水平信号線570nに現れる電圧  $V_{n1}$  は

$$V_{n1} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0 / C_f) \times VCOR \quad \dots (14)$$

となる。差動増幅器690に入力される  $V_{s1}$  と  $V_{n1}$  の差分が出力端子  $OUT$  から出力される。 $V_{s1}$  と  $V_{n1}$  の両者には列増幅部  $Amp$  の出力オフセットが含まれるので、出力端子  $OUT$  からは列増幅部  $Amp$  の出力オフセットが低減された信号として出力される。つまり、差動増幅器690の出力端子  $OUT$  から出力される信号を  $V_{out1}$  とすると

40

$$V_{out1} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0 / C_f) \times V_{s3} - \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0 / C_f) \times V_{n3} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0 / C_f) \times (V_{s3} - V_{n3}) \quad \dots (15)$$

期間「 $n+1$ 行」、「 $n+2$ 行」以降も同様の動作が繰り返される。

【0099】

(2行加算モード)

次に、2行からの信号を加算する動作モードについて説明する。

【0100】

図13は、2行加算モードにおける駆動パターン例を示した図である。ここでは図12に示した全画素読み出しモードにおける動作と異なる点を中心に説明する。全画素読み出

50



しモードではサンプリング容量  $200a_n \sim 200d_n$  を一つの容量として、またサンプリング容量  $200a_s \sim 200d_s$  を一つの容量として扱っていた。これに対して2行加算モードでは、サンプリング容量  $200a_n \sim 200d_n$  および  $200a_s \sim 200d_s$  をそれぞれ2つのグループに分割して利用する点で異なっている。

【0101】

図13の期間「 $n$ 行」においては信号SW3およびSW4がローレベルに維持されて、 $n$ 行目の画素からの信号はサンプリング容量  $200a_s$  および  $200b_s$  に保持される。そして、期間「 $n+1$ 」行においては信号SW1およびSW2がローレベルに維持されて、 $n+1$ 行目の画素からの信号はサンプリング容量  $200c_s$  および  $200d_s$  に保持される。つまり、 $n$ 行目の画素からの信号も、 $n+1$ 行目の画素からも、等しい容量値  $C_{sp}/3 + C_{sp}/6 = C_{sp}/2$  を持つ容量に保持される。

10

【0102】

図3に示した全画素読み出しモードにおける動作とは異なり、期間「 $n+1$ 行」に続くのは期間「加算」である。2画素加算モードでは期間「加算」において信号SW1～SW4が同時にハイレベルになり、サンプリング容量  $200a \sim 200d$  が電氣的に接続される。これによってサンプリング容量  $200a$  および  $200b$  に保持されていた  $n$ 行目の画素からの信号と、サンプリング容量  $200c$  および  $200d$  に保持されていた  $n+1$ 行目の画素からの信号と、が加算される。

【0103】

そして信号SW1～SW4がハイレベルの期間に信号CSELが順次供給されることで、2行分の画素からの信号が順次水平信号線570へと出力される。

20

【0104】

次に、信号にかかるゲインについて説明する。サンプリング容量  $200a_s$  および  $200b_s$  に保持された  $n$ 行目の画素からの信号を  $V_{s_n}$ 、サンプリング容量  $200c$  および  $200d$  に保持された  $n+1$ 行目の信号を  $V_{s_{n+1}}$  とすると、期間「加算」における第2の垂直信号線620sの電圧  $V_{s2}$  は、

$$V_{s2} = \{ (C_{sp}/3 + C_{sp}/6) \times (C_0/C_f) \times V_{s_n} + (C_{sp}/3 + C_{sp}/6) \times (C_0/C_f) \times V_{s_{n+1}} \} / \{ 2 \times (C_{sp}/3 + C_{sp}/6) \} = (C_0/C_f) \times (V_{s_n} + V_{s_{n+1}}) / 2 \quad \dots (16)$$

となる。第3の垂直信号線620nに現れる電圧  $V_{n2}$  も同様にして表すことができ、差動増幅器690の出力端子OUTからは列増幅部Ampの出力オフセットが低減された信号として出力される。つまり、差動増幅器690の出力端子OUTから出力される信号を  $V_{out2}$  とすると

30

$$V_{out2} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0/C_f) \times V_{s2} - \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0/C_f) \times V_{n2} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0/C_f) \times (V_{s2} - V_{n2}) \quad \dots (17)$$

となる。

【0105】

(3行加算モード)

次に、3行からの信号を加算する動作モードについて説明する。

40

【0106】

図14は、3行加算モードにおける駆動パターン例を示した図である。ここでは図12に示した全画素読み出しモードにおける動作と異なる点を中心に説明する。全画素読み出しモードではサンプリング容量  $200a_n \sim 200d_n$  を一つの容量として扱うとともに、サンプリング容量  $200a_s \sim 200d_s$  を一つの容量として扱っていた。これに対して3行加算モードでは、サンプリング容量  $200a_n \sim 200d_n$  および  $200a_s \sim 200d_s$  をそれぞれ3つに分割して利用する点で異なっている。

【0107】

図14の期間「 $n$ 行」においては信号SW1以外がローレベルに維持されるので、 $n$ 行目の画素からの信号はサンプリング容量  $200a_s$  のみに保持される。また、期間「 $n+$

50

1行」においては信号SW1およびSW4がローレベルに維持されるので、n+1行目の画素からの信号はサンプリング容量200bsおよび200csに保持される。さらに、期間「n+2行」においては信号SW4以外がローレベルに維持されるので、n+2行目の画素からの信号はサンプリング容量200dsに保持される。つまり、n行目~n+2行目の各行の画素からの信号は等しい容量値Csp/3を持つ容量に保持される。

【0108】

期間「n+2行」に続く期間「加算」では信号SW1~SW4が同時にハイレベルになり、サンプリング容量200as~200dsが電気的に接続される。これによってサンプリング容量200asに保持されていたn行目の画素からの信号と、サンプリング容量200bsおよび200csに保持されていたn+1行目の画素からの信号と、サンプリング容量200dsに保持されていたn+2行目の画素からの信号と、が加算される。

10

【0109】

そして、信号SW1~SW4がハイレベルの期間に信号CSLが順次供給されることで、3行分の画素からの信号が順次水平信号線570sへと出力される。

【0110】

次に、信号にかかるゲインについて説明する。サンプリング容量200asに保持されたn行目の画素からの信号を $V_{sn}$ 、サンプリング容量200bsおよび200csに保持されたn+1行目の信号を $V_{sn+1}$ とする。同様にサンプリング容量200dsに保持されたn+2行目の画素からの信号を $V_{sn+2}$ とする。期間「加算」における第2の垂直信号線620sの電圧 $V_{s3}$ は、

20

$$V_{s3} = \{ (C_{sp}/3) \times (C_0/C_f) \times V_{sn} + (C_{sp}/6 + C_{sp}/6) \times (C_0/C_f) \times V_{sn+1} + (C_{sp}/3) \times (C_0/C_f) \times V_{sn+2} \} / \{ 3 \times (C_{sp}/3) \} = (C_0/C_f) \times (V_{sn} + V_{sn+1} + V_{sn+2}) / 3 \quad \dots (18)$$

となる。これは、3行分の画素からの信号を平均化したものに相当する。第3の垂直信号線620nに現れる電圧 $V_{n3}$ も同様にして表すことができ、差動増幅器690の出力端子OUTからは列増幅部Ampの出力オフセットが低減された信号として出力される。つまり、差動増幅器690の出力端子OUTから出力される信号を $V_{out3}$ とすると、

$$V_{out3} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0/C_f) \times V_{s3} - \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0/C_f) \times V_{n3} = \{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0/C_f) \times (V_{s3} - V_{n3}) \quad \dots (19)$$

30

となる。式(15)、(17)、および(19)から明らかのように、第2の垂直信号線620に現れる電圧 $V_3$ に対するゲインは、全画素読み出しモードと2画素加算モードと等しい値 $\{ C_{sp} / (C_{sp} + C_{com}) \} \times (C_0/C_f)$ になる。つまり、2行加算モードと3行加算モードと異なる加算モードを備える固体撮像装置において、異なる加算モード間でゲインを等しく保つことが可能となる。これによって従来技術で生じる課題を解決し、チップ面積の増大を抑制しつつ、加算時におけるS/N比の低下を抑制することができる。さらに、本実施形態によれば列増幅部Ampを設けているので、クランプ容量610とフィードバック容量680の容量値の比で決まるゲインで増幅することができる。第1および第2の実施形態では、クランプ容量610と各サンプリング容量200との間で $C_{cp}/C_{sp}$ の比のゲインがかかるが、一般的にサンプリング容量の容量値はクランプ容量の容量値よりも大きく設定されるので、信号が小さくなってしまふ。それに対して、フィードバック容量の容量値はクランプ容量の容量値よりも小さく設定されるので、 $C_0/C_f$ のゲインで信号を増幅することができる。

40

【0111】

さて、以上では2行加算モードと3行加算モードとを持つ場合を例にとって説明してきたが、各加算モードで加算する画素数はこれに限られない。第1の実施形態で説明したようにa行加算モードとb行加算モードと一般化しても良いことは言うまでもない。

【0112】

また、第2の実施形態で説明したように、重み付けを加味した列間の加算を行えるよう

50

に構成しても良い。

【0113】

以上で説明した本発明によれば、チップ面積の増大を抑制しつつ、加算時におけるS/N比の低下を抑制することができる。

【0114】

(第4の実施形態)

次に、本実施形態に係る撮像システムの概略を図15を用いて説明する。

【0115】

撮像システム800は、例えば、光学部810、固体撮像装置1000、映像信号処理回路部830、記録・通信部840、タイミング制御回路部850、システムコントロール回路部860、及び再生・表示部870を含む。

10

【0116】

レンズなどの光学系である光学部は810、被写体からの光を固体撮像装置1000の、複数の画素が2次元状に配列された画素部に結像させ、被写体の像を形成する。画素部には先述の有効画素領域が含まれる。固体撮像装置1000は、タイミング制御回路部850からの信号に基づくタイミングで、画素部に結像された光に応じた信号を出力する。

【0117】

固体撮像装置1000から出力された信号は、映像信号処理部である映像信号処理回路部830に入力され、映像信号処理回路部830が、プログラムなどによって定められた方法に従って、入力された電気信号に対してAD変換などの処理を行う。映像信号処理回路部での処理によって得られた信号は画像データとして記録・通信部840に送られる。記録・通信部840は、画像を形成するための信号を再生・表示部870に送り、再生・表示部870に動画や静止画像が再生・表示させる。記録通信部は、また、映像信号処理回路部830からの信号を受けて、システムコントロール回路部860とも通信を行うほか、不図示の記録媒体に、画像を形成するための信号を記録する動作も行う。

20

【0118】

システムコントロール回路部860は、撮像システムの動作を統括的に制御するものであり、光学部810、タイミング制御回路部850、記録・通信部840、及び再生・表示部870の駆動を制御する。また、システムコントロール回路部860は、例えば記録媒体である不図示の記憶装置を備え、ここに撮像システムの動作を制御するのに必要なプログラムなどが記録される。また、システムコントロール回路部860は、例えばユーザの操作に応じて駆動モードを切り替える信号を撮像システム内で供給する。

30

【0119】

タイミング制御回路部850は、制御手段であるシステムコントロール回路部860による制御に基づいて固体撮像装置1000及び映像信号処理回路部830の駆動タイミングを制御する。

【図面の簡単な説明】

【0120】

【図1】本発明の実施形態に係る固体撮像装置の概略構成を示す図

【図2】本発明の第1の実施形態に係る信号処理部の構成例を示す図

40

【図3】本発明の第1の実施形態に係る駆動タイミング例を示す図

【図4】本発明の第1の実施形態に係る駆動タイミング例を示す図

【図5】本発明の第1の実施形態に係る駆動タイミング例を示す図

【図6】本発明の第2の実施形態に係る固体撮像装置の概略構成を示す図

【図7】本発明の第2の実施形態に係る信号処理部の構成例を示す図

【図8】本発明の第2の実施形態に係る駆動タイミング例を示す図

【図9】本発明の第2の実施形態に係る駆動タイミング例を示す図

【図10】本発明の第2の実施形態に係る駆動タイミング例を示す図

【図11】本発明の第3の実施形態に係る信号処理部の構成例を示す図

【図12】本発明の第3の実施形態に係る駆動タイミング例を示す図

50

【図 1 3】本発明の第 3 の実施形態に係る駆動タイミング例を示す図

【図 1 4】本発明の第 3 の実施形態に係る駆動タイミング例を示す図

【図 1 5】本発明の第 4 の実施形態に係る撮像システムの構成例を示す図

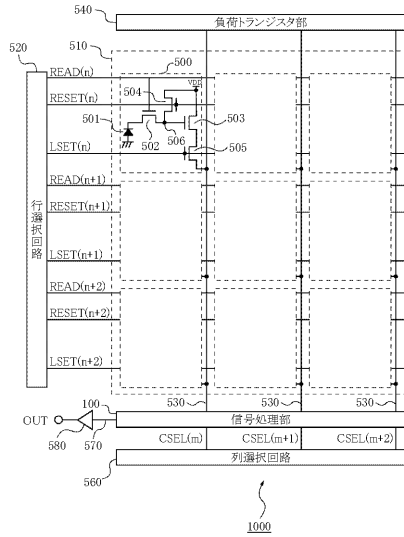
【図 1 6】特許文献 1 に係る信号処理部の回路構成図

【符号の説明】

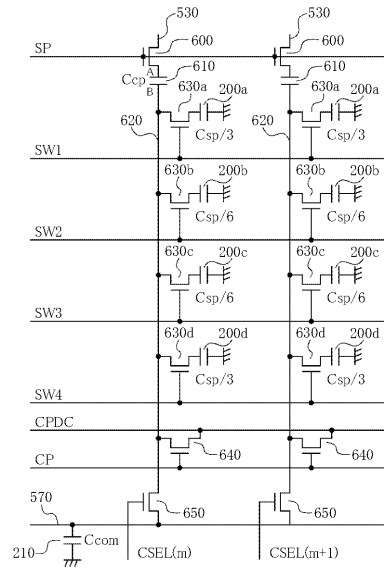
【 0 1 2 1 】

1 0 0	信号処理部	
2 0 0	サンプリング容量	
2 1 0	水平信号線容量	
5 0 0	画素	10
5 0 1	フォトダイオード	
5 0 2	転送トランジスタ	
5 0 3	増幅トランジスタ	
5 0 4	リセットトランジスタ	
5 0 5	選択トランジスタ	
5 0 6	F D	
5 1 0	画素領域	
5 2 0	行選択回路	
5 3 0	第 1 の垂直信号線	
5 4 0	負荷トランジスタ部	20
5 6 0	列選択回路	
5 7 0	水平信号線	
5 8 0	出力アンプ	
6 0 0	サンプルホールドトランジスタ	
6 1 0	クランプ容量	
6 2 0	第 2 の垂直信号線	
6 3 0	容量選択スイッチ	
6 4 0	クランプスイッチ	
6 5 0	列選択スイッチ	
1 0 0 0	固体撮像装置	30

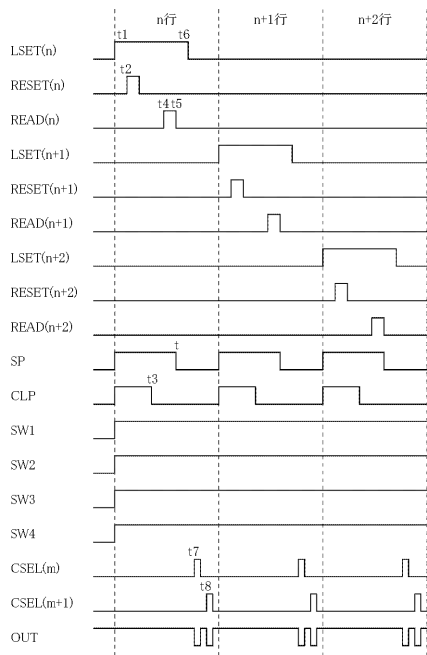
【図1】



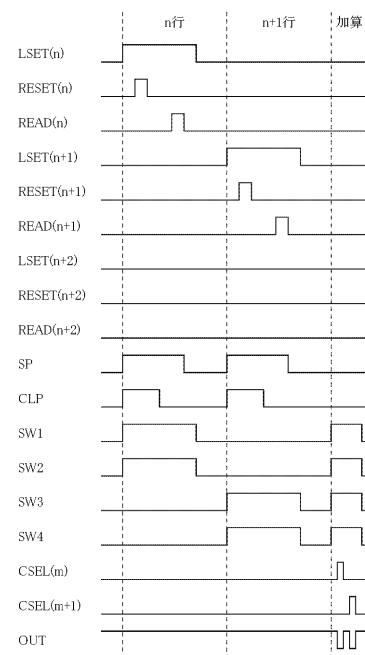
【図2】



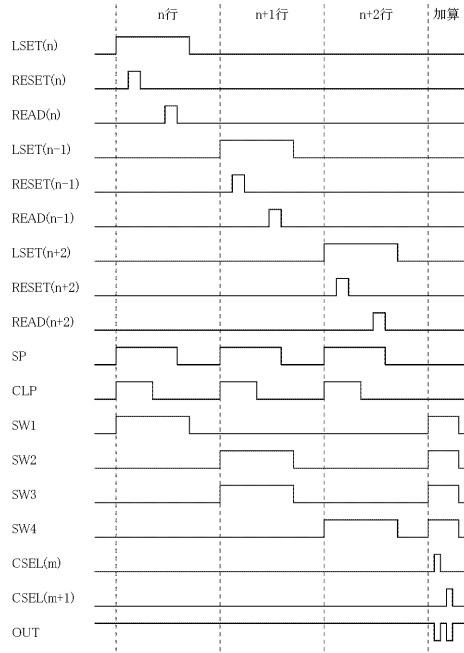
【図3】



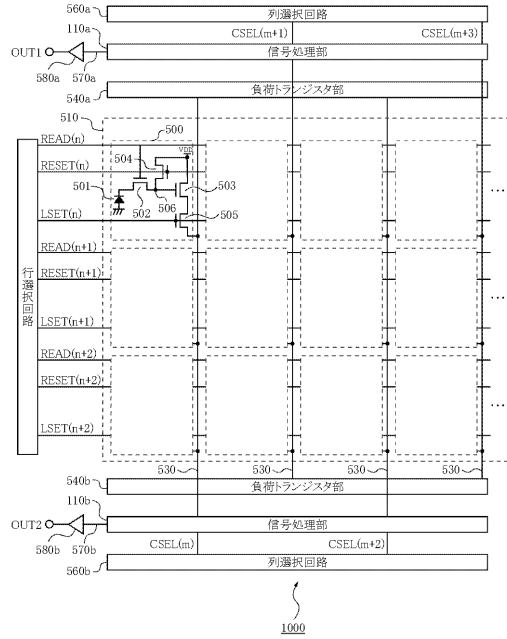
【図4】



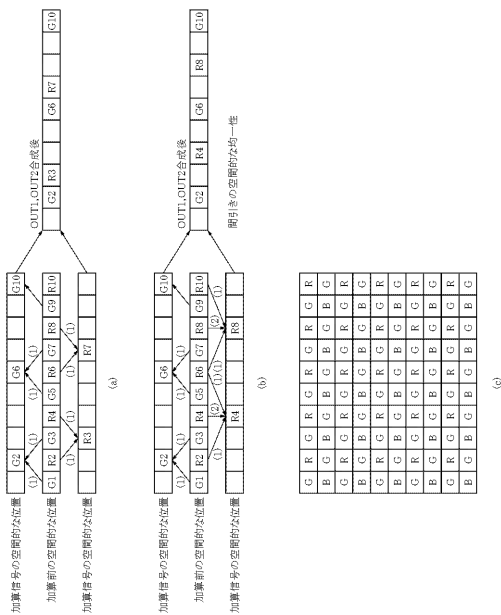
【図5】



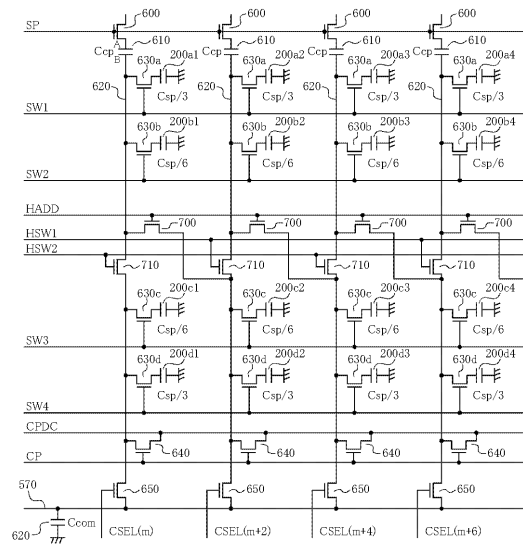
【図6】



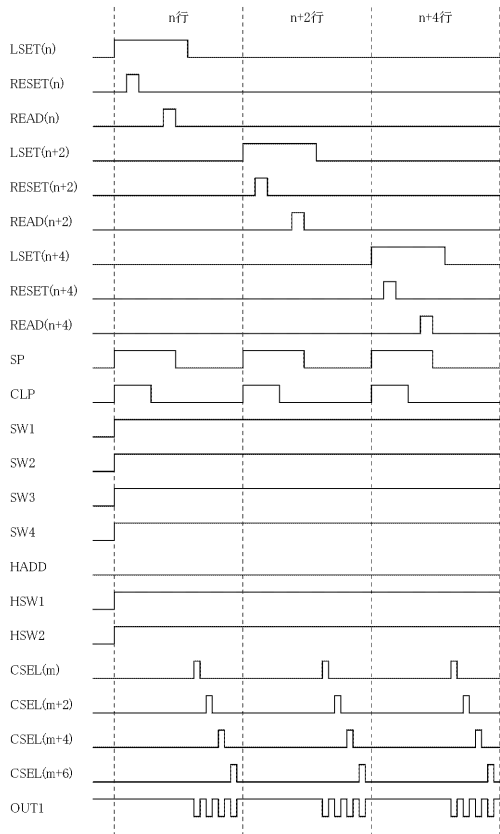
【図7】



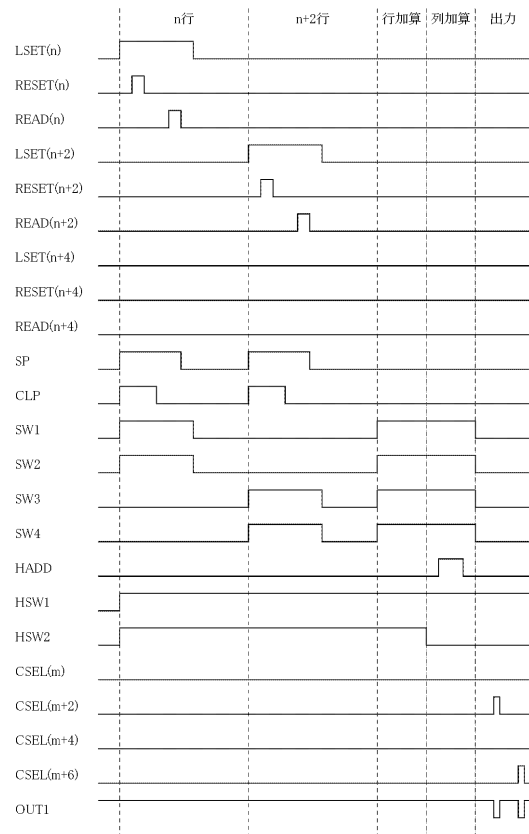
【図8】



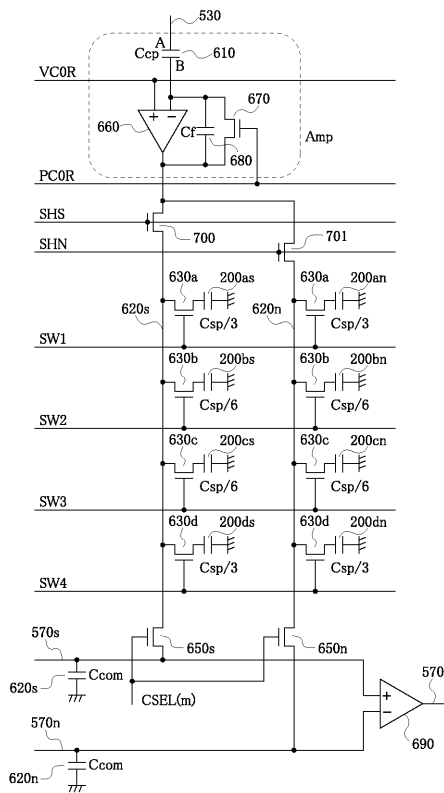
【 図 9 】



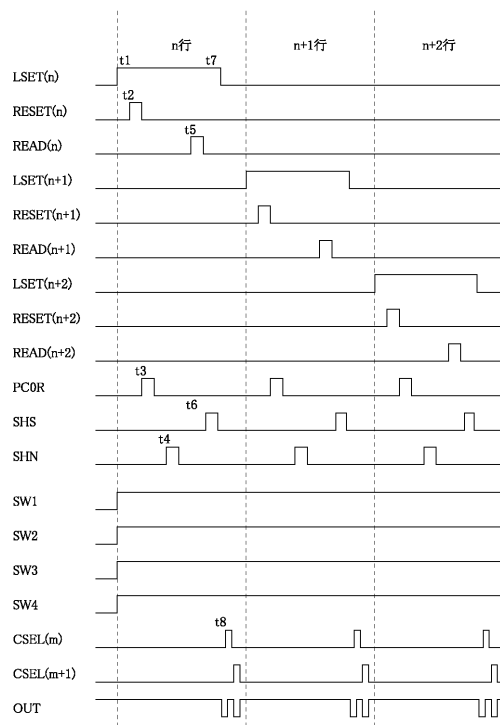
【 図 10 】



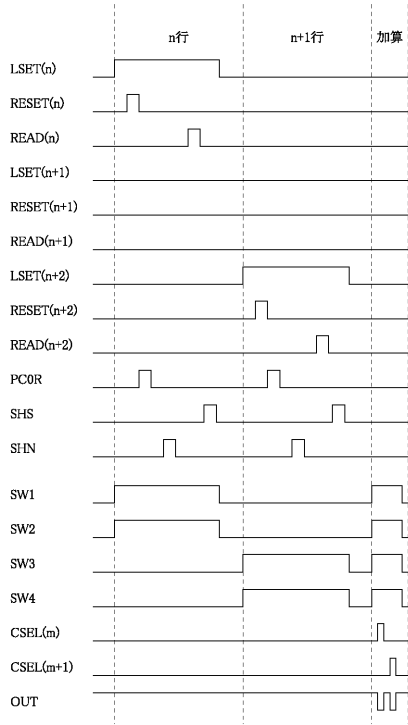
【 図 11 】



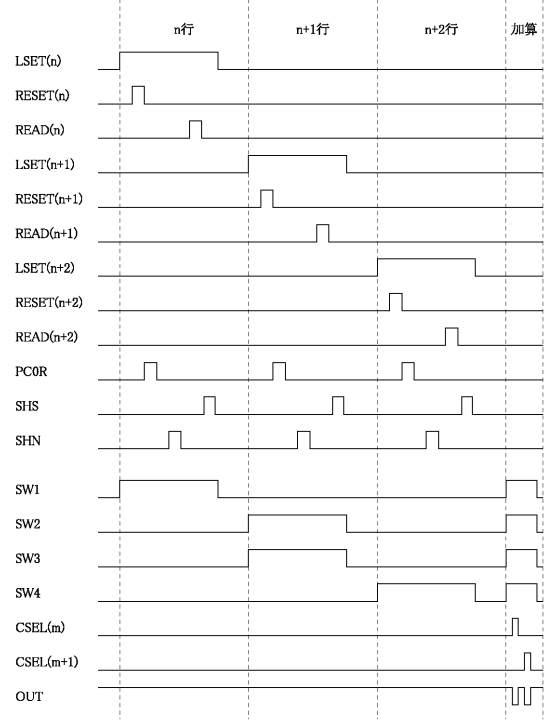
【 図 12 】



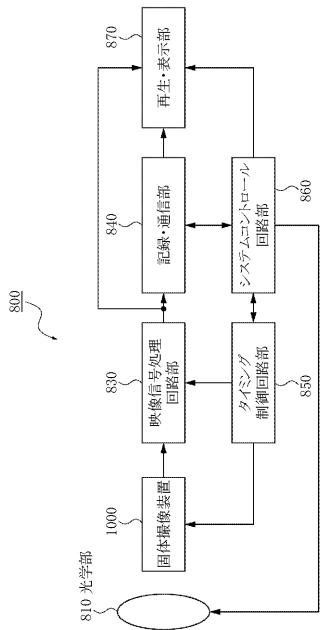
【図13】



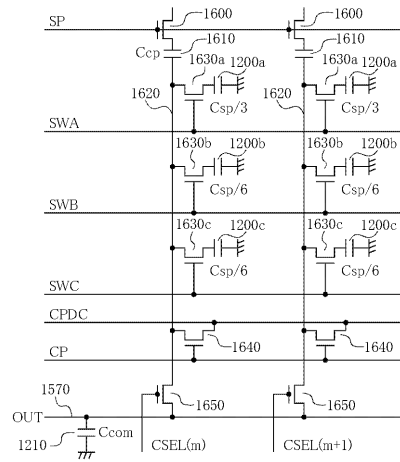
【図14】



【図15】



【図16】





---

フロントページの続き

(72)発明者 高橋 秀和  
東京都大田区下丸子3丁目30番2号キヤノン株式会社内

審査官 鈴木 肇

(56)参考文献 特開2004-304771(JP,A)  
特開2006-174325(JP,A)  
特開2006-345330(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H04N 5/30 - 5/335  
H04N 5/222 - 5/257