

公告本

申請日期	90 年 2 月 27 日
案 號	90104427
類 別	H01L 29/786

A4
C4

480730

(以上各欄由本局填註)

發明專利說明書

一、發明 名稱	中 文	薄膜半導體裝置，多晶矽半導體薄膜製程以及製造設備
	英 文	Thin film semiconductor device, polycrystalline semiconductor thin film production process and production apparatus
二、發明 創作人	姓 名	(1) 波多野睦子 (2) 山口伸也 (3) 木村嘉伸
	國 籍	(1) 日本 (2) 日本 (3) 日本
	住、居所	(1) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所（股）知的所有權本部內 (2) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所（股）知的所有權本部內 (3) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所（股）知的所有權本部內
	住、居所 (事務所)	
三、申請人	姓 名 (名稱)	(1) 日立製作所股份有限公司 株式会社日立製作所
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都千代田區神田駿河台四丁目六番地
	代 表 人 姓 名	(1) 庄山悅彦

申請日期	90 年 2 月 27 日
案 號	90104427
類 別	

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 新型名稱	中 文	
	英 文	
二、發明人 創作	姓 名	(4) 朴成基
	國 籍	(4) 韓國
		(4) 日本國東京都千代田區丸之內一丁目五番一號 新丸大樓日立製作所 (股) 知的所有權本部內
	住、居所	
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

經濟部智慧財產局員工消費合作社印製

裝
訂
線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

國 (地區) 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權
日本 2001 年 1 月 29 日 2001-019570 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

五、發明說明 (1)

發明背景

發明領域

本發明係相關於一種薄膜半導體裝置，具有多晶矽半導體膜，以及製造多晶矽半導體膜之製程以及設備。本發明之薄膜半導體裝置係使用在影像顯示裝置。

習知技藝以脈衝雷射而掃描以對於非晶矽薄膜結晶之製程係參考圖 1 2 而描述。圖 1 2 係展示習知技藝以激光脈衝雷射而結晶之最一般製程。該整個基底係藉由以雷射光束 1 0 5 自位在基底上之具有數個微米之寬度 L 之線性激光雷射之雷射光束 1 0 5，並將雷射曝光位置在 1 至數個脈衝之間隔下而移動，而照射經由基底 1 0 1 而形成在基底 1 0 0 上之非晶矽膜，而予以結晶。在此習知製程中，結晶原子核係在雷射照射下而隨機形成。此外，在一般雷射退火條件下，介於所形成之結晶原子核之間的平均距離係為 0 . 5 微米或更小。因此，所得到之多晶矽膜

1 0 3 具有 0 . 5 微米或更小之顆粒大小且在大小上不均勻。

進一步，國際專利公開號第 W O 9 7 4 5 8 2 7 號，係揭示以下之製程。即，當圖 1 2 所示之雷射光束 1 0 5 之寬度 L，係減少至 0 . 5 微米或更小，且具有此形狀之雷射光束 1 0 5 之位置在每次照射脈衝下而移動 0 . 5 微米或更小，結晶將以作為晶種 (s e e d) 之起始形成結晶顆粒的方向上而增長。上述方向係為反向，即，垂直於增長膜之厚度方向。

(請先閱讀背面之注意事項再填寫本頁)

註

訂

線

五、發明說明 (2)

在上述習知技藝之製程中，由於結晶增長所需要之時間係為 1 0 0 n s 或更小，所得到之結晶具有 1 微米或更小之顆粒大小，且係在顆粒大小上係大大的不均勻。因此，不可能增長出具有大顆粒大小之多晶矽，或者是精確的控制顆粒大小或是顆粒邊界位置。因此，顆粒邊界係隨機包括在通道中。於是，困難改進 T F.T 裝置之特性、可靠度以及均勻度。

因為在上述習知所揭示之國際專利公開號 W O 9 7 4 5 8 2 7 號之技術中之光束必須被轉換至 1 微米或更小之大小，因此雷射能量係有所損失，而使得照射之雷射之光系統變得複雜。由於介於雷射脈衝之間的移動距離係為 1 微米或更小，因此其將花費一長的時間而將整個基底結晶，且其將很難改進產量以及減少成本。特別是，此製程無法應用於大面積之基底。進一步，非常小距離之移動很容易受到震動之影響而造成生產之問題。

發明概述

本發明之第一個目的在提供一種製程以及設備，以在由玻璃所製之絕緣基底等之上，而形成一高品質之多晶矽半導體膜，其可控制顆粒邊界、顆粒大小以及結晶定向，且可減少在結晶製程所形成之膜粗糙度以及結晶瑕疵，且提供一種包含上述多晶矽半導體膜之薄半導體裝置。

本發明之第二個目的在提供一種形成低成本以及高品質之多晶矽半導體膜之製程以及設備，其可減少製程步驟

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

，其可應用於大區域基底以及具有高產能，並提供一種包含上述多晶矽半導體膜之薄膜半導體裝置。

本發明之第三個目的在提供一種在以玻璃等所製之廉價之絕緣基底上，形成一高品質多晶矽半導體膜，其以高效能與高可靠度而操作，且在裝置間具有優異的均勻度，以及提供一種薄膜半導體裝置，包含上述多晶矽半導體膜。

本發明之主要觀點係描述如下。

根據本發明之第一個觀點，係提供一種薄膜半導體裝置，其具有一絕緣基底、一係為多晶矽半導體膜之第一半導體膜、經由閘極絕緣膜而形成在第一半導體膜上之閘極、以相鄰預設間隔而形成之第一電荷傳送與接收機構以及第二電荷傳送與接收機構，以及形成在介於第一與第二電荷傳送與接收機構之間的通道區，其中

構成通道區之該第一半導體膜，相對於閘極絕緣膜之絕緣基底之主要表面之主要定向 (orientation) 係為 { 1 1 0 } 。

可提供一種薄膜半導體裝置，藉由選擇相對於閘極絕緣膜之絕緣基底之主要表面之對於通道區之半導體膜之主要定向，而具有高可靠度，甚至當使用多晶矽半導體膜時。以下描述多晶矽膜之主要定向之控制方法。

根據本發明之 M I S 式薄膜半導體裝置，在結構上可如下變異。

一 M I S 式薄膜半導體裝置，具有經過閘極絕緣膜之

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (4)

形成在預設多晶矽半導體膜上之閘極。

一 M I S 式薄膜半導體裝置，具有經過閘極絕緣膜之形成在預設多晶矽半導體膜之下之閘極。

一 M I S 式薄膜半導體裝置，具有經過閘極絕緣膜之形成在預設多晶矽半導體膜之側邊之上之閘極。

根據本發明之第二個觀點，係提供一種薄膜半導體裝置，具有一絕緣基底、一具有多晶矽半導體膜之第一半導體膜、形成在第一半導體膜上經過閘極絕緣膜之閘極、以一預設間隔相分離之形成在第一電荷傳送與接收機構以及第二電荷傳送與接收機構，以及形成在介於第一與第二電荷傳送與接收機構之間之通道區，其中

構成通道區之該第一半導體膜之主要定向，相對於絕緣基底或閘極絕緣膜之主要表面係為 $\{110\}$ ；而第一半導體膜係實質由具有相對於作為連接在通道區中之第一與第二電荷傳送與接收機構之方向，在 45° 或更小之縱向方向之軸的的結晶顆粒所組成。此薄膜半導體裝置係為本發明之實際實施例。

在本發明之薄膜半導體裝置中，第一半導體膜係包含相對於作為連接第一與第二電荷傳送與接收機構之方向上，具有 75° 或更小角度之較小傾斜顆粒邊界。

根據本發明之第三個觀點，係提供一種薄膜半導體裝置，其具有一絕緣基底、一係為多晶矽半導體膜之第一半導體膜、一通過閘極絕緣膜而形成在第一半導體膜之上之閘極、一以預設間隔而形成在第一半導體膜上之第一電荷

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (5)

傳送與接收機構以及第二電荷傳送與接收機構、以及形成在介於第一與第二電荷傳送與接收機構之間之通道區，其中

構成該通道區之第一半導體膜之主要定向，係相對於閘極絕緣膜或是絕緣基底之主要表面而為 $\{110\}$ ；而第一半導體膜之通道區具有結晶顆粒以連接第一電荷傳送與接收機構以及第二電荷傳送與接收機構。

本發明之第三個觀點係更佳。即，第一半導體膜之通道區係由具有在縱向之長度連接第一電荷傳送與接收機構以及第二電荷傳送與接收機構用之結晶顆粒所構成。因此，可得到具有較可靠度之薄膜半導體裝置。

根據本發明之第四個觀點，其提供一種薄膜半導體裝置，具有一絕緣基底、一係為多晶矽半導體膜之第一半導體膜、一通過閘極絕緣膜而形成在第一半導體膜之上之閘極、一以預設間隔而形成在第一半導體膜上之第一電荷傳送與接收機構以及第二電荷傳送與接收機構、以及形成在介於第一與第二電荷傳送與接收機構之間之通道區，其中

構成該通道區之第一半導體膜之主要定向，係相對於閘極絕緣膜或是絕緣基底之主要表面而為 $\{110\}$ ；而實質垂直於連接第一與第二電荷傳送與接收機構之方向之第一半導體膜之表面之主要定向係為 $\{100\}$ 。第一半導體膜之通道區，係由具有在縱向之長度連接第一電荷傳送與接收機構以及第二電荷傳送與接收機構用之結晶顆粒所構成，而多晶矽膜之主要定向係為 $\{100\}$ ，因此可

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 (6)

提供一種具有極高可靠度之薄膜半導體裝置。總言之，由於每個結晶顆粒具有與單結晶相同之特性，而第一半導體膜係為多晶矽。

根據本發明之第五個觀點，係為提供一種薄膜半導體裝置，其具有至少兩個半導體裝置部份在一絕緣基底上、一第二半導體層與一絕緣膜層而選擇性的形成在絕緣基底之部分區域上，該由第二半導體層與絕緣膜層所構成之疊層係與第一半導體層相接觸，該第二半導體層係不存在於第一半導體裝置與第二半導體裝置之間，一閘極經過閘極絕緣膜而形成在第一半導體層之上，第一與第二電荷傳送與接收機構與預設之距離而形成在第一半導體膜之上，以及通道區形成在第一與第二電荷傳送與接收機構之間。且，在此薄膜半導體裝置中，構成通道區之第一半導體膜之主要定向關於閘極絕緣膜或絕緣非晶矽基底之主要表面，係最好為 { 1 1 0 }。

此薄膜半導體裝置具有在想要之半導體裝置部份之下之第二半導體層，且該半導體裝置部份具有本發明之第一個觀點。進一步，在本發明中，第二半導體層可存在於想要之半導體裝置部份之下，而該半導體裝置部份可具有本發明第二至第四個觀點中任一個中之觀點。不用說，本發明可使用本說明書中所揭示之任何一半導體裝置部份而實施。

根據本發明之第六個觀點，其提供一種薄膜半導體裝置，其具有至少兩個半導體裝置部份於一絕緣基底之上，

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (7)

一 第二薄膜其係選擇性的形成在具有第一導熱性之第一薄膜上以及該第二薄膜係具有較第一導熱性為高之第二導熱性，該第二薄膜係不與半導體層相接觸，而建構在第一半導體裝置部份與第二半導體裝置部份之間，以及該半導體裝置部份係為本發明之第一至第四個觀點中任一個中之薄膜半導體裝置。

根據本發明之第七個觀點，係提供一種薄膜半導體裝置，其具有至少兩個半導體裝置部份於一絕緣基底之上，一第二薄膜其選擇性的形成在具有第一導熱性之第一薄膜而該第二薄膜具有較第一導熱性為低之第二導熱性，該第二薄膜係與半導體層相接觸，而不建構在第一半導體裝置部份與第二半導體裝置部份之間，而該半導體裝置部份係為第一至第四個觀點中任一個之薄膜半導體裝置。

本發明之薄膜半導體裝置之實際變異係描述如後。

根據本發明之主要觀點之半導體膜製程，將解釋於後。相關之多晶矽半導體膜可藉由使用以下製程而得到。

根據本發明之第八個觀點，係藉由分別實施在形成於絕緣基底上之半導體層中增長結晶原子核之步驟以及藉由照射雷射光束而增長結晶顆粒而熔化重結晶半導體薄膜之步驟，而提供一種多晶矽半導體膜之製程。

根據本發明之第九個觀點，係提供一種多晶矽半導體膜之製程，其中形成在絕緣基底上之非晶矽半導體膜藉由照射雷射光束而增長結晶顆粒而熔化重結晶。

根據本發明之第十個觀點，其提供一種多晶矽半導體

五、發明說明 (8)

膜之製程，其中雷射光束之波長係選擇在 240 nm 至 600 nm 之範圍，而非結晶半導體膜之波長係大於多晶矽半導體膜之吸收係數。

根據本發明之第十一個觀點，係提供一種多晶矽半導體膜，其中形成在絕緣膜之上的多晶矽膜之結晶原子核，係藉由照射雷射光束而熔化重結晶而形成。

在絕緣基底上之多晶矽膜之結晶原子核最好係藉由觸媒化學蒸汽沈積而增長。

本發明之製造設備包含作為調變雷射光束之脈衝寬度、雷射光束大小之時間非相依形狀以及雷射光束之間隔之機構，作為成形自振盪源所照射之雷射光束之側描之照射範圍而成為預設形狀並將至聚焦於被照射之標的之機構，以及以預設速度以及間隔同步於雷射光束之照射而移動絕緣基底之機構。

在本發明中，電荷傳送與接收機構一般係只源極或汲極區。

圖形的簡單敘述

圖 1 (a) 至 1 (c) 係本發明之實施例 1 之半導體裝置之圖；

圖 2 (a) 與 2 (b) 係為解釋本發明之半導體裝置之圖；

圖 3 (a) 至 3 (e) 係作為以製造步驟順序而解釋本發明之半導體裝置製程之剖面圖；

五、發明說明 (9)

圖 4 係本發明之製造設備之觀念圖；

圖 5 (a) 至 5 (b) 係展示雷射光束強度之時間變化之圖；

圖 6 (a) 與 6 (b) 係展示雷射光束強度之空間分佈例子之圖；

圖 7 (a) 至 7 (c) 係解釋本發明之實施例 2 之半導體裝置之圖；

圖 8 (a) 至 8 (f) 係以製程步驟而解釋半導體裝置製程之剖面圖；

圖 9 (a) 至 9 (c) 係解釋本發明之實施例 3 之半導體裝置之圖；

圖 1 0 (a) 至 1 0 (e) 係以製程步驟而解釋本發明之半導體裝置製程之剖面圖；

圖 1 1 (a) 至 1 1 (c) 係解釋本發明實施例 4 之半導體裝置之圖；以及

圖 1 2 係展示習知技術之雷射光束照射之立體圖。

主要元件對照表

1 0 0	絕緣基底
1 0 1	下層膜
1 8	閘極
1 7	閘極絕緣膜
1 2	通道區
2 0	源極區

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (10)

- 1 9 汲極區
- 3 0 突出結晶原子核區
- 1 1 0 非結晶基底

較佳實施例之詳細描述

在解釋本發明之較佳實施例之前，關於本發明一般實施例之補充解釋將解釋於後。

爲了得到本發明之第一與第二個目的，可使用以下機構。

較通道區爲厚之區，係形成在構成半導體層之汲極或源極區。因此，可得到極爲有用之多晶矽半導體膜。

進一步，上述目的可簡單的藉由以下機構而得。

上述雷射光束之脈衝寬度係爲 1 0 0 n s 至 1 m s ，而能量密度係在 2 0 0 m J / c m ² 至 1 0 J / c m ² 。雷射光束之強度分佈係具有強度在光束寬度均勻或是由一方向至另一方向單方面增加或減少之強度之分佈圖樣。

進一步，上述第三個目的可藉由 M I S 式場效場效電晶體而得，該電晶體具有一閘極形成在係爲經由閘極絕緣膜而形成於絕緣基底之第一半導體層上，一通道區形成在半導體層以及一源極區與汲極區形成在通道區之兩側，其中係爲多晶矽半導體膜而使用在構成結晶顆粒之主要定向之半導體之通道中之多晶矽半導體膜之半導體層，相關於閘極絕緣膜或基底之表面，係爲 { 1 1 0 } ，而垂直於連接源極與汲極區之方向之表面之主要定向，係爲 { 1 0 0 }

(請先閱讀背面之注意事項再填寫本頁)

訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (11)

} 。

進一步，上述目的可藉由採用以下特徵至多晶矽半導體膜而簡易的得到。

該第一特徵在於具有 75° 或更小之小傾斜角度顆粒邊界係位於通道區之源極區與汲極區之間。

該第二特徵在於該通道區之表面粗糙度係小於 20 nm ，而通道區之內部張力強度係為 10^9 dyn/cm^2 或更多。

第三個特徵在於包含在半導體層中之金屬元素之密度，係為 10^{19} cm^{-3} 或更小，而包含在通道區中之結晶瑕疵之密度係為 10^{17} cm^{-3} 或更小。

本發明之薄膜半導體裝置之一較佳範例，係為具有如上述絕緣基底之低熔點玻璃基底之薄膜半導體裝置。

本發明提供以下之薄膜半導體裝置：

(1) 一薄膜半導體裝置，其在與半導體層接觸之絕緣基底之表面上，其在高度上具有 10 nm 或更多之起伏 (undulation)。該像是玻璃基底之絕緣基底，具有高度上為 10 nm 或更多之波動。

(2) 一薄膜半導體裝置，具有較構成上述半導體層之上述電荷傳送與接收機構 (即，汲極區或源極區) 之部分之通道區為厚之厚區域。

(3) 一薄膜半導體裝置，其具有至少一具有 5 微米 或更小之寬度之一突出物，以及位在與半導體層相同平面之周邊的 5 微米 或更小之突出物長度。

(請先閱讀背面之注意事項再填寫本頁)

訂線

五、發明說明 (12)

在本發明之上述薄膜半導體裝置中，該通道區之半導體結晶之顆粒大小可大於電荷傳送與接收機構（即，源極區與汲極區）之顆粒大小。

本發明亦提供以下之多晶矽半導體薄膜製程：

（4）製造多晶矽半導體薄膜之製程，其中照射雷射光束之脈衝寬度係為 100 nm 至 $1\text{ }\mu\text{s}$ 。

（5）以雷射光束照射形成在絕緣基底上之非晶矽或多晶矽半導體薄膜，以熔化以及重結晶該半導體薄膜之多晶矽半導體薄膜之製程以及設備，其包含一調變該脈衝寬度、雷射光束之時間相關形狀與間隔之機構，藉由以多數個透鏡所構成之光學系統而將來自於振盪來源之雷射光束之側描（profile）之照射範圍定型成預設形狀之機構，以及以同步於雷射光束照射之預設速度以及間隔而移動絕緣基底之機構。

（6）製造如（5）所述之多晶矽半導體薄膜之製程以及製造設備，其中具有以同步於雷射光束之照射之預設速度以及間隔，而移動絕緣基底或光學系統，並同時偵測位在絕緣基底之上之排列圖樣之機構，以及藉由干涉儀而將雷射光束與基底對齊。

（7）製造如（5）或（6）中之多晶矽半導體薄膜之製程以及製造設備，其中該雷射光束之脈衝寬度係為 100 ns 至 $1\text{ }\mu\text{s}$ ，該能量密度係為 $200\text{ mJ} / \text{cm}^2$ 至 $10\text{ J} / \text{cm}^2$ ，且該雷射光束之該上昇時間、下降時間、脈衝寬度以及脈衝間隔，係根據外部電壓而藉由具有

（請先閱讀背面之注意事項再填寫本頁）

訂 線

五、發明說明 (13)

E O 調變器之電極所控制。

(8) 製造多晶矽薄膜之製程以及製造設備，其中該雷射光束之強度分佈，係具有像是光束寬度之強度係為均勻或是單向自某一方向至另一方向而增加或減少之分佈圖樣。

(9) 使用作為製造本發明之多晶矽半導體薄膜之雷射光，係最好為固態雷射光或是雷射光二極體。

(1 0) 製造多晶矽半導體薄膜之製程以及製造設備，其中雷射光束之強度分佈，具有在方向上平行源極與汲極方向之光學能量之強度坡度。

本發明之薄膜半導體裝置、製程以及製程設備，將參考附圖而描述於後。

< 實施例 1 >

圖 1 (a) 至 1 (c) 係為解釋本發明實施例 1 之薄膜半導體裝置之圖。圖 1 (a) 至 1 (c) 係展示具有三個多晶矽薄膜電應體之薄膜半導體裝置。圖 1 (a) 係為剖面圖而圖 1 (b) 係為薄膜半導體裝置之平面圖。在圖 1 (a) 以及圖 1 (b) 中，參考號 1 0 0 係表示絕緣基底、1 0 1 係為下層膜、1 8 係為閘極而 1 7 係為閘極絕緣膜。一玻璃級以一般係使用作為絕緣基底。氧化矽 (SiO_2) 膜係一般使用作為上述下層膜。

每個矽半導體層，包含通道區 1 2、源極區 2 0、汲極區 1 9 以及突出結晶原子核區 3 0。該通道區 1 2 係由

五、發明說明 (14)

具有大顆粒大小之多晶矽矽膜所構成，而結晶原子核區 3 0 一般係由具有小顆粒大小之多晶矽矽膜所構成。

在此實施例中，如圖 1 (b) 之平面圖所見，該閘極 1 8 係連接至另一閘極。當然，該閘極可獨立形成。

具有大顆粒大小之通道區 1 2，係藉由如 1 (c) 所示之結晶方法而得。一非晶矽膜或多晶矽膜係藉由以具有圖 1 (c) 所示之強度分佈之傾斜線性雷射光束所照射。圖 1 (c) 之參考號 1 0 5 係表示此雷射光線之一般性傾斜強度分佈。該雷射光線之脈衝寬度，最好係選擇在 1 0 0 n s 至 1 m s 之範圍。爲了得到具有 3 0 0 n m 或更小之矽半導體層膜以及係較通道長度之大之 5 微米之例子之顆粒大小之較佳雷射條件，係爲 1 0 微秒之脈衝寬度以及 1 w 之功率。當雷射光束在上述條件下照射時，將自結晶原子核區 3 0 中開始結晶，其中矽膜係較周緣之矽膜爲厚。即，結晶增長係開始自低溫區。而在圖 1 (c) 箭頭所示之方向上而增長結晶且形成具有較通道區爲大之顆粒大小之多晶矽膜 3 1。

圖 3 (a) 至 3 (e) 係展示本實施例之薄膜半導體裝置之製程之剖面圖。係爲氧化矽膜 1 0 1 之基層以及一非晶矽或多晶矽膜 1 1 0，係形成在以玻璃或類似者所製之非晶矽基底 1 0 0 (圖 3 (a))。此非晶矽膜或多晶矽膜 1 1 0 係藉由使用一般之光阻之蝕刻而處理成三個區域。此時，結晶原子核區 3 0 被形成 (圖 3 (b))。如此製程之基底，係以具有上述傾斜發光或光線強度之雷射

(請先閱讀背面之注意事項再填寫本頁)

訂 線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (15)

光線而照射 (圖 3 (c)) 。此時，雷射光線係經根據每個半導體裝置之區域而調整成具有傾斜發光強度。在該半導體薄膜熔化或重結晶之厚，該閘極絕緣膜 1 7 以及閘極 1 8 被形成 (圖 3 (d)) 。藉由一般離子植入而形成源極與汲極。一般係使用像是磷 (P) 與硼元素 (B) 之雜質 (圖 3 (e)) 。

在此實施例中，在包括結晶原子核區 3 0 之多晶矽膜形成在絕緣基底之上之後，藉由照射雷射光束而自上述結晶原子核而增長顆粒之半導體薄膜熔化重結晶步驟可被分離執行。適合於選擇性增長結晶顆粒之雷射光束之波長，最好係在 2 4 0 至 6 0 0 n m 之範圍。其原因在於，在 5 0 0 n m 波長之非晶矽膜之吸收係數係約為多晶矽膜之吸收係數之約 5 倍大。因此，可簡單選擇的熔化重結晶其他具有由多晶膜所構成之結晶原子核而作為晶子 (seed) 之半導體層區。而，由在絕緣基底上具有小顆粒大小之多晶矽膜所構成之結晶原子核區域，可藉由一般激光脈衝雷射光束之照射而熔化重結晶而形成。

圖 2 (a) 至 2 (b) 係結構的展示半導體層 (特別是通道區) 之結晶狀態。圖 2 (a) 係為單一電晶體部份之剖面圖，而圖 2 (b) 係為半導體層之立體圖。在圖 2 (a) 與圖 2 (b) 中之對應區域係藉由虛線而展示。該相同參考號係表示與圖 1 (a) 至 1 (c) 相同之元件。此實施例係為本發明之最佳實施例。

至少在通道區 1 2 之多晶矽基底之主要定向係相對於

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 (16)

閘極絕緣膜以及基底係為 $\{ 1\ 1\ 0 \}$ 。該多晶矽基底係為具有幾乎垂直於連接源極區 20 與汲極區 19 之方向之表面主要定向（像是 $\{ 1\ 1\ 0 \}$ ）之多晶矽膜。具有 70° 或更小之旋轉角度之小傾斜角度顆粒邊界，係位於構成通道區 12 之多數個結晶顆粒之間。

進一步，通道區 12 之表面粗糙度係為小於 2.0 nm ，而內部張力係為 10^9 dyn/cm^2 或更多，而所含有之結晶瑕疵之密度係為 10^{17} cm^{-3} 或更小。包含在包括通道區 12 之整個半層中之金屬元素之密度，係為 10^{19} cm^{-3} 或更小。

圖 4 係展示本發明之實施例之製造設備之例子。此設備係適合於藉由雷射光束而照射圖 2 (a) 與 2 (b) 所示之絕緣基底 205 上所形成之非晶矽或多晶矽半導體薄膜，而熔化重結晶半導體薄膜而形成多晶矽半導體膜。此設備具有 CW 雷射單位 200，作為調變雷射光束之脈衝寬度、時間相關形狀以及間隔的機構（201、202、203），光學系統作為將來自於振盪源之雷射光束聚焦以及可相對於被照射物體而移動雷射光束之移動機構。此調變機構具有一 EO 調變器 201、極化板 202 以及驅動器 203。該光學系統包含一光束成形單元 204 作為藉由為多數個透鏡或繞射光學元件所構成之光學系統，而將來自於照射員之雷射光束之側描定型成適當形式，一具有掃瞄功能之鏡子 208 以及作為將雷射光束聚焦之聚焦透鏡系統 207。該移動機構以同步於雷射光束照射之預

（請先閱讀背面之注意事項再填寫本頁）

訂 線

五、發明說明 (17)

設間隔而移動該絕緣基底 2 0 5 。

該雷射光束之脈衝寬度、時間相關形狀與脈衝間隔係展示在圖 5 (a) 與圖 5 (b) 。圖 5 (a) 展示施加至 E O 調變器之電壓波形，而圖 5 (b) 展示經由極化器之光束強度之波形。該光束強度之上昇時間、脈衝寬度、下降時間以及脈衝間隔，可藉由外側之電壓所控制。圖 5 (a) 與圖 5 (b) 展示具有不同寬度之兩脈衝以及受控之傾斜脈衝。

圖 6 (a) 與圖 6 (b) 展示雷射光束之形狀。此立體圖展示藉由光束成形單位 2 0 4 而定型為理想形狀，並藉由聚焦透鏡而聚焦至一樣本上之雷射光束之形狀。圖 6 (a) 展示自一方向至另一方向而在強度上單向增加之分佈圖樣，而圖 6 (b) 展示光束寬度上之均勻強度。當本發明之薄膜半導體裝置被產生時，假如雷射光束之寬度方向以及雷射光束之強度分佈係平行於源極與汲極方向時，可有效得到大結晶顆粒。

藉由以同步於雷射光束照射而與預設速度以及間隔而移動絕緣基底 2 0 6 或是鏡子 2 0 8 時，可結晶出理想之區域。

在本發明中，在絕緣基底上之對齊圖樣可藉由圖 1 (a) 至 1 (c) 中之不同位準或是半導體層膜之位準差異而予以偵測。特別是，該雷射光束可藉由干涉儀而與基底對齊。

根據此實施例，可控制顆粒邊界、顆粒大小以及結晶

(請先閱讀背面之注意事項再填寫本頁)

訂 線

五、發明說明 (18)

方向以及可減少結晶所形成之結晶瑕疵與膜粗糙度之高品質多晶矽半導體膜，可形成在以玻璃等所製之絕緣基底上。根據本實施例，可將形成低成本與高品質多晶矽半導體膜（其可減少製程步驟之數目）之製程以及製造設備，應用於大區域之基底，且可實現一高產能。

進一步，當展示在此實施例中之多晶矽半導體膜係使用在 M I S 式場效電晶體時，此場效移動率可被控制在約 $300 \text{ cm}^2 / \text{V} \cdot \text{s}$ 或更多，且起始電壓之變異可被壓制在 $\pm 0.2 \text{ V}$ 或更小。因此，根據本發明，可得到以高效能以及高可靠度而操作以及具有優異均勻度之薄膜半導體裝置。

在此實施例中，可在雷射光束照射之前，而將多晶矽膜使用作為半導體膜。當使用非晶矽膜時，可得到相同之效果。在此實施例中，可使用傾斜之雷射光束。當使用均勻之光束時，可得到相同之效果。進一步，在此實施例中，結晶矽以結晶原子核區 30 作為開始點而開始增長。藉由最佳化雷射光束之形狀，可得到不包含結晶原子核 30 於突出物上之結構之相同效果。此時，該起始之半導體膜係為包含結晶原子核之多晶矽膜，而可藉由照射激光雷射光束而得熔化重結晶而得到。當上述多晶矽膜係以 C A T - C V D（催化化學蒸汽沈積）而在低溫形成時，可得到相同之效果。

< 實施例 2 >

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (19)

圖 7 (a) 至圖 7 (c) 係解釋本發明之實施例 2 之半導體裝置之圖。在此實施例中，一第二半導體層係形成在構成以結晶增長觀點而是之通道之半導體層之下。圖 7 (a) 至圖 7 (c) 係展示所接合之三個多晶矽薄膜。圖 7 (a) 係為半導體裝置之剖面圖，而圖 7 (b) 係為平面圖。圖 7 (c) 係為解釋雷射光束照射方法之剖面圖。

在圖 7 (a) 與圖 7 (b) 中，標號 1 0 0 係表示一絕緣基底、1 0 1 為下層膜，1 8 為閘極而 1 7 為閘極絕緣膜。一玻璃基底一般係使用作為絕緣基底。氧化矽膜一般係使用作為下層膜。

該第一半導體層具有一通道區 1 2、源極區 2 0 以及汲極區 1 9。該通道區 1 2 係由具有大顆粒大小之多晶矽膜所組成。第二半導體層 4 1 係選擇性的插置在矽半導體層以及具有絕緣膜 4 0 之下層膜 1 0 1 之間。該第二半導體層 4 1 不形成在介於多數個半導體裝置之間的區域中。

圖 8 (a) 至 8 (f) 係為展示本實施例之薄膜半導體裝置之製程之剖面圖。將為氧化矽膜 1 0 1 之基層、係為第二半導體層 4 1 之非晶矽層以及氧化矽層 4 0 形成在以玻璃等所製之非晶矽基底 1 0 0 上 (圖 8 (a))。上述層 4 0 與 4 1 係藉由蝕刻而被處理在預設半導體裝置之三個區域中 (圖 8 (b))。非晶矽膜或多晶矽膜 1 1 0 係形成在上述層之上 (圖 8 (c))。如此所得之基底係以具有上述傾斜發光強度之雷射光線 1 0 5 而照射 (圖 8 (d))。此時，雷射光線根據每個半導體裝置之區域而

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (20)

調整為具有傾斜發光強度。在此實施例中，沒有第二半導體膜 40 之區域係為結晶原子核區域。在第一半導體薄膜被熔化重結晶之後，其將被處理為理想之形狀（圖 8（e））。該閘極絕緣膜 17 以及閘極 18 係形成在第一半導體薄膜之上。源極以及汲極係藉由一般使用之方法而形成（圖 8（f））。

該具有大顆粒大小之通道區域 12 係藉由圖 7（c）所示之結晶方法而得。該非晶矽膜或多晶矽膜係藉由具有圖 7（c）所示之強度分佈之傾斜線性雷射光束而照射。雷射光之脈衝寬度係選擇在 100 ns 至 1 ms 之範圍中。作為得到具有 100 nm 或更小之厚度以及大於通道長度之 5 微米之顆粒大小之矽半導體層膜之較佳雷射條件係為 10 ms 脈衝寬度以及 1 w 之功率。

當雷射光束係以上述條件而照射時，結晶開始自在矽半導體層之下沒有第二 SiO₂ 半導體層之區域而開始結晶。理由在於，通過第一係半導體膜之雷射光束，當照射雷射光束時，而到達第二係半導體膜。該雷射光束係在第二矽半導體膜中而被吸收，且半導體層之溫度上昇。此溫度上昇係作為熱下沈（sink）而壓制淬火（quenching）。在熱下沈不形成於第一矽半導體層之下之層中時，溫度係為低，而結晶開始時間較早。因此，結晶開始自第一矽半導體層之下之沒有第二半導體層而開始結晶，而該區域變成結晶原子核區域 42。適合以高效能而選擇性的增長結晶顆粒之雷射光束之波長，最好係在 240 至 600 nm 之

（請先閱讀背面之注意事項再填寫本頁）

訂

線

五、發明說明 (21)

範圍中。在此實施例中，在包括結晶原子核區域 3 0 之多晶矽膜被形成在絕緣基底之後，可分別實施藉由照射雷射光束而自結晶原子核處增長顆粒之熔化重結晶該半導體薄膜之步驟。由具有小顆粒大小在絕緣基底上之多晶矽膜所構成之結晶原子核區域，可藉由以雷射光束自習知技藝之激光脈衝雷射光之照射而熔化重結晶而形成。

圖 2 (a) 與 2 (b) 展示半導體層 (特別是通道區) 之結晶狀態。該半導體層係由多晶矽膜所構成，其中至少通道區之主要定向，相對於閘極絕緣膜之表面，係為 { 1 1 0 }，而幾乎垂直作為連接上述源極 2 0 與汲極 1 9 方向之該表面之主要定向係為 { 1 0 0 }。具有 7 5° 或更小之旋轉角度之小傾斜角度顆粒邊界，係位於構成通道區 1 2 之多數個結晶顆粒之間。進一步，通道區 1 2 之表面粗糙度係為小於 2 0 n m，而內部張力係為 $1 0^9$ d y n / c m² 或更多，而所含有之結晶瑕疵之密度係為 $1 0^{17}$ c m⁻³ 或更小。包含在包括通道區 1 2 之整個半層中之金屬元素之密度，係為 $1 0^{19}$ c m⁻³ 或更小。

當使用藉由熔化重結晶實施例 1 之圖 4 所示之半導體薄膜而形成多晶矽半導體膜之製程以及設備時，可得到相同之效果。在此實施例中，可藉由介於圖 8 之結晶原子核區域 4 2 中之位準差異或是絕緣膜 4 0 與第二半導體層膜 4 1 之間之位準差異，而偵測位在絕緣基底上之對準圖樣。

根據此實施例，可控制顆粒邊界、顆粒大小以及結晶

五、發明說明 (22)

方向以及可減少結晶所形成之結晶瑕疵與膜粗糙度之高品質多晶矽半導體膜，可形成在以玻璃等所製之絕緣基底上。根據本實施例，可將形成低成本與高品質多晶矽半導體膜（其可減少製程步驟之數目）之製程以及製造設備，應用於大區域之基底，且可實現一高產能。進一步，當展示在此實施例中之多晶矽半導體膜係使用在MIS式場效電晶體時，此場效移動率可被控制在約 $300\text{ cm}^2/\text{V}\cdot\text{s}$ 或更多，且起始電壓之變異可被壓制在 $\pm 0.2\text{ V}$ 或更小。因此，根據本發明，可得到以高效能以及高可靠度而操作以及具有優異均勻度之薄膜半導體裝置。

< 實施例 3 >

圖9（a）至9（c）係為解釋本發明之實施例3之半導體裝置之圖。在此實施例中，係使用熱之部分照射之構件。

圖9（a）至9（c）係展示具有三個多晶矽薄膜電晶體於其上之半導體裝置。圖9（a）係為半導體裝置之剖面圖，而圖9（b）係為該半導體裝置之平面圖。

在圖9（a）與圖9（b）中，標號100係表示一絕緣基底、101為下層膜，19為閘極而17為閘極絕緣膜。該半導體層係由通道區12、源極區20與汲極區19所構成，而通道區12係由具有大顆粒大小之多晶矽膜所構成。一絕緣膜50係選擇性的形成在介於多數個半導體裝置之間之下層膜101。該絕緣膜50之導熱性係

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明 (23)

較下層膜 1 0 1 與絕緣基底 1 0 0 之導熱性為高。

圖 1 0 (a) 至 1 0 (e) 係為展示本實施例之薄膜半導體之製程之剖面圖。係為氧化矽膜 1 0 1 之基層以及作為絕緣膜 5 0 而具有較下層膜 1 0 1 之導熱性為高之

Si_3N_4 層，係形成在以玻璃等所製之非結晶基底 1 0 0 之上 (圖 1 0 (a)) 。該絕緣膜 5 0 提供給每個絕緣半導體裝置之區域。此絕緣膜 5 0 所提供之區域係為結晶原子核區域。非晶矽膜或多晶矽膜 1 1 0 係為形成在製妥之基底上 (圖 1 0 (b)) 。此製妥之基底係以具有上述傾斜發光強度之雷射光而照射 (圖 1 0 (c)) 。此時，雷射光線係經根據每個半導體裝置之面積而調整，以具有上述傾斜發光強度。在第一半導體薄膜熔化重結晶之後，該第一半導體薄膜係被處理成理想之形狀 (圖 1 0 (d)) 。閘極絕緣膜 1 7 以及閘極 1 8 ，係形成在第一半導體薄膜之上。源極以及汲極係藉由一般方法而形成 (圖 1 0 (e)) 。

該具有大顆粒大小之通道區 1 2 係藉由圖 9 (c) 所示之方法而得。該非晶矽膜或多晶矽膜係以具有圖 9 (c) 所示之強度分佈之傾斜線性雷射光束而照射。該雷射光線之脈衝寬度最好係選擇在 1 0 0 n s 至 1 m s 之範圍中。為了得到具有 1 0 0 n m 或更小厚度以及具有大於通道長度之 5 微米顆粒大小之矽半導體層膜之最佳雷射光條件，係為 1 0 微秒之脈衝寬度以及 1 W 之功率。當雷射光線係在上述條件下而照射時，結晶開始自在矽半導體層之下

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

五、發明說明 (24)

形成絕緣膜 5 0 處之區域而開始結晶。理由在於，其上具有絕緣膜 5 0 之半導體區域係具有較其他半導體膜區域為大之向下之熱散溢，因為，絕緣膜 5 0 之導熱性係較非晶矽膜或多晶矽膜 1 1 0 之導熱性為高，而造成該半導體區域由於很早之溫度降低以及很早之結晶開始時間，而變為一結晶原子核區域。在此實施例中，在包括結晶原子核區 3 0 之多晶矽膜形成在該絕緣基底之後，可分別執行藉由雷射光束照射而自結晶原子核處增長顆粒之熔化重結晶該半導體薄膜之步驟。該由具有小顆粒大小於絕緣基底上之多晶矽膜所構成之結晶原子核區域，係藉由以習知技藝之激光脈衝雷射光之雷射光束之照射，而熔化重結晶而形成。在此實施例中，該絕緣膜 5 0 係經處理成矩形。當絕緣膜 5 0 被處理成線性形狀時，可得到相同之效果。氮化矽膜係適合於使用作為絕緣膜 5 0 。

圖 2 (a) 至 2 (b) 係結構的展示半導體層 (特別是通道區) 之結晶狀態。該半導體層係由多晶矽膜所構成，該膜中，通道區之至少一主要定向，相對於閘極絕緣膜係為 { 1 1 0 } ，而幾乎垂直於作為連接上述源極區 2 0 與汲極區 1 9 之方向之表面之主要定向係為 { 1 1 0 } 。具有 7 0 ° 或更小之旋轉角度之小傾斜角度顆粒邊界，係位於構成通道區 1 2 之多數個結晶顆粒之間。進一步，通道區 1 2 之表面粗糙度係為小於 2 0 n m ，而內部張力係為 1 0 ⁹ d y n / c m ² 或更多，而所含有之結晶瑕疵之密度係為 1 0 ^{1 7} c m ^{- 3} 或更小。包含在包括通道區 1 2 之整

經濟部智慧財產局員工消費合作社印製

五、發明說明 (25)

個半層中之金屬元素之密度，係為 10^{19} cm^{-3} 或更小。

當使用藉由熔化重結晶實施例 1 之圖 3 (a) 至 3 (e) 所示之半導體薄膜而形成多晶矽半導體膜之製程以及製造設備時，可得到相同之效果。在此實施例中，可藉由圖 11 (a) 至 11 (c) 中之絕緣膜 51 之位準差而偵測在絕緣基底上之對準圖樣。

根據此實施例，可控制顆粒邊界、顆粒大小以及結晶方向以及可減少結晶所形成之結晶瑕疵與膜粗糙度之高品質多晶矽半導體膜，可形成在以玻璃等所製之絕緣基底上。根據本實施例，可將形成低成本與高品質多晶矽半導體膜（其可減少製程步驟之數目）之製程以及製造設備，應用於大區域之基底，且可實現一高產能。

進一步，當展示在此實施例中之多晶矽半導體膜係使用在 M I S 式場效電晶體時，此場效移動率可被控制在約 $300 \text{ cm}^2 / \text{V} \cdot \text{s}$ 或更多，且起始電壓之變異可被壓制在 $\pm 0.2 \text{ V}$ 或更小。因此，根據本發明，可得到以高效能以及高可靠度而操作以及具有優異均勻度之薄膜半導體裝置。

< 實施例 4 >

圖 11 (a) 至 11 (c) 係為解釋本發明之實施例 4 之半導體裝置之圖。圖 11 (a) 係為具有三個多晶矽薄膜電晶體形成其上之半導體裝置之剖面圖，而圖 11 (b) 係為該半導體裝置之平面圖。在圖 11 (a) 與圖

五、發明說明 (26)

1 1 (b) 中，標號 1 0 0 係表示一絕緣基底、1 0 1 為下層膜，5 1 係為絕緣膜，1 8 為閘極而 1 7 為閘極絕緣膜。該半導體層係由通道區 1 2、源極區 2 0 與汲極區 1 9 所構成，而通道區 1 2 係由具有大顆粒大小之多晶矽膜所構成。該絕緣膜 5 1 係選擇性的形成在介於矽半導體層以及下層膜 1 0 1 之間處。該絕緣膜 5 1 之導熱性係較非晶矽膜或多晶矽膜 3 1 之導熱性為低。

該具有大顆粒大小之通道區 1 2 係藉由圖 1 1 (c) 所示之方法而得。該非晶矽膜或多晶矽膜係以具有圖 1 1 (c) 所示之強度分佈之傾斜線性雷射光束而照射。該雷射光線之脈衝寬度最好係選擇在 1 0 0 n s 至 1 m s 之範圍中。為了得到具有 1 0 0 n m 或更小厚度以及具有大於通道長度之 5 微米顆粒大小之矽半導體層膜之最佳雷射光條件，係為 1 0 微秒之脈衝寬度以及 1 W 之功率。當雷射光線係在上述條件下而照射時，結晶開始自在矽半導體層之下形成絕緣膜 5 1 處之區域而開始結晶。理由在於，其上具有絕緣膜 5 1 之半導體區域係具有較其他半導體膜區域為大之向下之熱散溢，因為，絕緣膜 5 1 之導熱性係較非晶矽膜或多晶矽膜 3 1 之導熱性為低，而造成該半導體區域由於很早之溫度降低以及很早之結晶開始時間，而變為一結晶原子核區域 4 2。在此實施例中，在包括結晶原子核區 4 2 之多晶矽膜形成在該絕緣基底之後，可分別執行藉由雷射光束照射而自結晶原子核處增長顆粒之熔化重結晶該半導體薄膜之步驟。該由具有小顆粒大小於絕緣基

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (27)

底上之多晶矽膜所構成之結晶原子核區域，係藉由以習知技藝之激光脈衝雷射光之雷射光束之照射，而熔化重結晶而形成。具有小密度與小介電常數之絕緣膜或是多孔氧化矽膜，係適合使用作為絕緣膜 51。

圖 2 (a) 至 2 (b) 係結構的展示半導體層 (特別是通道區) 之結晶狀態。該半導體層係由多晶矽膜所構成，該膜中，通道區之至少一主要定向，相對於閘極絕緣膜係為 $\{ 110 \}$ ，而幾乎垂直於作為連接上述源極區 20 與汲極區 19 之方向之表面之主要定向係為 $\{ 110 \}$ 。具有 70° 或更小之旋轉角度之小傾斜角度顆粒邊界，係位於構成通道區 12 之多數個結晶顆粒之間。進一步，通道區 12 之表面粗糙度係為小於 20 nm ，而內部張力係為 10^9 dyn/cm^2 或更多，而所含有之結晶瑕疵之密度係為 10^{17} cm^{-3} 或更小。包含在包括通道區 12 之整個半層中之金屬元素之密度，係為 10^{19} cm^{-3} 或更小。

當使用藉由熔化重結晶實施例 1 之圖 3 (a) 至 3 (e) 所示之半導體薄膜而形成多晶矽半導體膜之製程以及製造設備時，可得到相同之效果。在此實施例中，可藉由圖 11 (a) 至 11 (c) 中之絕緣膜 50 之位準差而偵測在絕緣基底上之對準圖樣。

根據此實施例，可控制顆粒邊界、顆粒大小以及結晶方向以及可減少結晶所形成之結晶瑕疵與膜粗糙度之高品質多晶矽半導體膜，可形成在以玻璃等所製之絕緣基底上。根據本實施例，可將形成低成本與高品質多晶矽半導體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (28)

膜 (其可減少製程步驟之數目) 之製程以及製造設備，應用於大區域之基底，且可實現一高產能。進一步，當展示在此實施例中之多晶矽半導體膜係使用在 M I S 式場效電晶體時，此場效移動率可被控制在約 $300 \text{ cm}^2 / \text{V} \cdot \text{s}$ 或更多，且起始電壓之變異可被壓制在 $\pm 0.2 \text{ V}$ 或更小。因此，根據本發明，可得到以高效能以及高可靠度而操作以及具有優異均勻度之薄膜半導體裝置。

根據本發明，可在以玻璃等所製之絕緣基底之上得到具有其顆粒邊界、顆粒大小以及結晶定向可受控制，且減少由於結晶所造成之膜粗糙度以及結晶瑕疵之高品質多晶矽半導體膜。亦提供一種形成低成本與高品質之多晶矽半導體膜之製程以及製造設備，其可減少製程步驟之數目，而應用至大面積基底，且具有高產能。且，其提供一種形成一以高效能與高可靠度而操作且具有裝置間優異之均勻度之高品質多晶矽膜，而形成在以廉價之玻璃所製之絕緣基底上，以及包含上述多晶矽膜之半導體裝置。

根據本發明，可在一非晶矽基底上形成一薄膜半導體裝置。進一步，其提供一種多晶矽半導體薄膜之製程，其可使用在上述裝置中。且，其提供使用在上述製程之製造設備。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要 (發明之名稱： 薄膜半導體裝置，多晶矽半導體薄膜製程以及製造設備)

在具有一閘極形成於係為經過閘極絕緣膜而在絕緣基底上形成多晶矽膜之第一半導體層上形成、一形成於半導體層之通道區以及建構在該通道區兩邊之源極與汲極 M I S 場效電晶體中，一薄膜半導體裝置，相對於閘極絕緣膜之表面，具有 { 1 1 0 } 之至少通道區之主要定向。進一步，具有幾乎垂直於連接源極與汲極之方向之表面的 { 1 0 0 } 之主要定向之多晶矽半導體膜，係最好使用在半導體裝置之通道中。根據本發明，具有可控制顆粒邊界、顆粒大小與結晶定向，以及其減少由於結晶所形成之膜粗糙度以及結晶瑕疵之高品質多晶矽半導體膜可在絕緣基底上得到。

英文發明摘要 (發明之名稱： THIN FILM SEMICONDUCTOR DEVICE, POLYCRYSTALLINE SEMICONDUCTOR THIN FILM PRODUCTION PROCESS AND PRODUCTION APPARATUS)

In an MIS field effect transistor having a gate electrode formed on a first semiconductor layer which is a polycrystalline silicon film on an insulating substrate through a gate insulating film, a channel region formed in the semiconductor layer and a source region and a drain region arranged on both sides of the channel region, a thin film semiconductor device has a main orientation of at least the channel region of {110} with respect to the surface of the gate insulating film. Further, a polycrystalline semiconductor film having a main orientation of the surface almost perpendicular to a direction for connecting the source and drain regions of {100} is preferably used in the channel of a semiconductor device. According to the present invention, a semiconductor device having a high-quality polycrystalline semiconductor film whose grain boundary, grain size and crystal orientation can be controlled and whose film roughness and crystal defects formed by crystallization have been reduced can be obtained on the insulating substrate.

經濟部智慧財產局員工消費合作社印製

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

六、申請專利範圍

1．一種薄膜半導體裝置，包含：

一絕緣基底，

一第一半導體膜，其係為多晶矽半導體膜，

一閘極，通過閘極絕緣膜而形成在該第一半導體膜上

，

第一電荷傳送與接收機構以及第二電荷傳送與接收機構，以預設之間隔於其間而形成在第一半導體膜上，以及

一通道區，形成在介於第一與第二電荷傳送與接收機構之間，其中

構成通道區之第一半導體膜之主要定向，係關於閘極膜或絕緣基底之主要表面，係為 $\{110\}$ 。

2．一種薄膜半導體裝置，包含：

一絕緣基底，

一第一半導體膜，其係為多晶矽半導體膜，

一閘極，通過閘極絕緣膜而形成在該第一半導體膜上

，

第一電荷傳送與接收機構以及第二電荷傳送與接收機構，以預設之間隔於其間而形成在第一半導體膜上，以及

一通道區，形成在介於第一與第二電荷傳送與接收機構之間，其中

構成通道區之第一半導體膜之主要定向，係相對於閘極膜或絕緣基底之主要表面，係為 $\{110\}$ ；以及

該第一半導體膜，係實質由相對於作為在通道區連接第一第二極體之方向上，係具有 45° 之縱方向之軸之

六、申請專利範圍

結晶顆粒所組成。

3．一種薄膜半導體裝置，包含：

一絕緣基底，

一第一半導體膜，其係為多晶矽半導體膜，

一閘極，通過閘極絕緣膜而形成在該第一半導體膜上

，
第一電荷傳送與接收機構以及第二電荷傳送與接收機構，以預設之間隔於其間而形成在第一半導體膜上，以及

一通道區，形成在介於第一與第二電荷傳送與接收機構之間，其中

構成通道區之第一半導體膜之主要定向，係關於閘極膜或絕緣基底之主要表面，係為 { 1 1 0 } ；以及

第一半導體膜之通道區，具有至少一作為連接第一電荷傳送以及接收機構以及第二電荷傳送與接收機構之結晶顆粒。

4．一種薄膜半導體裝置，包含：

一絕緣基底，

一第一半導體膜，其係為多晶矽半導體膜，

一閘極，通過閘極絕緣膜而形成在該第一半導體膜上

，
第一電荷傳送與接收機構以及第二電荷傳送與接收機構，以預設之間隔於其間而形成在第一半導體膜上，以及

一通道區，形成在介於第一與第二電荷傳送與接收機構之間，其中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

構成通道區之第一半導體膜之主要定向，係關於閘極膜或絕緣基底之主要表面，係為 $\{110\}$ ；以及

實質上垂直於連接第一半導體膜之第一與第二電荷傳送與接收機構之方向的表面之主要定向，係為 $\{110\}$ 。

5．如申請專利範圍第1項至第4項中任一項之薄膜半導體裝置，其中具有較通道區為厚之區，係形成在構成上述半導體層之電荷傳送與接收機構之部分之上。

6．如申請專利範圍第1項至第4項中任一項之薄膜半導體裝置，其中具有5微米或更小寬度以及5微米或更小之長度之至少一突出物，係形成在該半導體層之相同平面上之周邊部份。

7．一種半導體裝置，具有至少二半導體裝置部份在一絕緣基底上，一第二半導體層以及一絕緣膜層，經選擇性的形成在該絕緣基底之部分區域上，該構成第二半導體層與絕緣膜層之疊層，係與第一半導體層相接觸，該第二半導體層係不存在於第一半導體裝置與第二半導體裝置之間，一閘極通過閘極絕緣膜而形成在第一半導體層之上，第一電荷傳送與接收機構以及第二電荷傳送與接收機構，而以預設之間隔於其間而形成於第一半導體膜之上，以及一通道區形成在第一與第二電荷傳送與接收機構之間。

8．一種薄膜半導體裝置，具有至少兩個半導體裝置部份於一絕緣基底上，一第二薄膜其選擇性的形成在具有第一導熱性之第一薄膜上，該第二薄膜具有較第一導熱性

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

為高之第二導熱性，該第二薄膜係不與半導體層相接觸，且係建構在第一半導體裝置部份與第二半導體裝置部份之間，且該半導體裝置部份係為申請專利範圍第1項至第4項中任一項之薄膜半導體裝置。

9．一種薄膜半導體裝置，具有至少兩個半導體裝置部份於一絕緣基底上，一第二薄膜其選擇性的形成在具有第一導熱性之第一薄膜上，該第二薄膜具有較第一導熱性為低之第二導熱性，該第二薄膜係與半導體層相接觸，且係不建構在第一半導體裝置部份與第二半導體裝置部份之間，且該半導體裝置部份係為申請專利範圍第1項至第4項中任一項之薄膜半導體裝置。

10．如申請專利範圍第1項之薄膜半導體裝置，其中該絕緣基底係為低熔點玻璃基底。

11．如申請專利範圍第1項之薄膜半導體裝置，其中該通道區之表面粗糙度，係小於20 nm，且通道區之內部張力係為10 dy n / c m²或更多。

12．如申請專利範圍第1項之薄膜半導體裝置，其中該包含在半導體層之金屬元素之密度係為10¹⁹ c m⁻³或更小，而包含在通道區之結晶瑕疵密度係為10¹⁷ c m⁻³或更小。

13．如申請專利範圍第1項之薄膜半導體裝置，其中該與半導體層相接觸之絕緣基底之表面，係具有10 nm或更多之高度的起伏。

14．一種製造多晶矽半導體膜之製程，其分別實施

(請先閱讀背面之注意事項再填寫本頁)

裝
訂
線

六、申請專利範圍

在形成於絕緣基底上之半導體層中結晶原子核之增長步驟，以及藉由雷射光束之照射以增長結晶顆粒之熔化重結晶半導體薄膜之步驟。

1 5 . 如申請專利範圍第 1 4 項之多晶矽半導體膜之製程，其中形成在絕緣基底上之非晶矽半導體膜係藉由照射雷射光束而而熔化重結晶以增長顆粒。

1 6 . 如申請專利範圍第 1 4 項之多晶矽半導體膜之製程，其中雷射光束係選在 2 4 0 n m 至 6 0 0 n m 之範圍，而非晶矽半導體膜之波長之吸收係數係大於多晶矽半導體膜之吸收係數。

1 7 . 如申請專利範圍第 1 4 項之多晶矽半導體膜之製程，其中形成在絕緣膜上之多晶矽膜之結晶原子核係藉由雷射光束之照射而熔化重結晶而形成。

1 8 . 如申請專利範圍第 1 4 項之多晶矽半導體膜之製程，其中形成在絕緣膜上之多晶矽膜之結晶原子核係藉由催化化學蒸汽沈積而形成。

1 9 . 如申請專利範圍第 1 4 項之多晶矽半導體膜之製程，其中在熔化重結晶而增長結晶顆粒之步驟中之所照射之雷射光束之脈衝寬度係為 1 0 n s 至 1 m s 。

2 0 . 一種半導體膜製造設備，包含：

調變雷射光束之脈衝寬度、雷射光束強度之時間相關形狀以及雷射光束脈衝之間隔之機構，

將來自於振盪源所照射之雷射光束之側描的照射範圍定型為預設形狀，並將該形狀聚焦至被照射之物件之機構

六、申請專利範圍

，以及

以同步於雷射光束之照射之預設速度以及間距而移動絕緣基底之機構。

(請先閱讀背面之注意事項再填寫本頁)

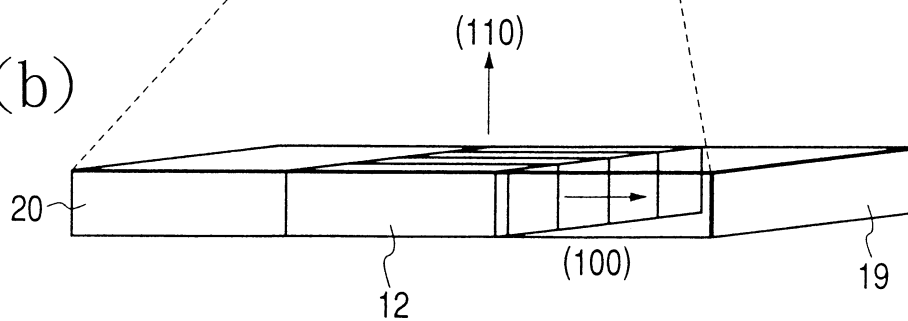
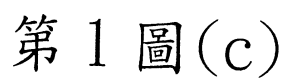
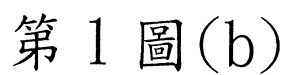
裝

訂

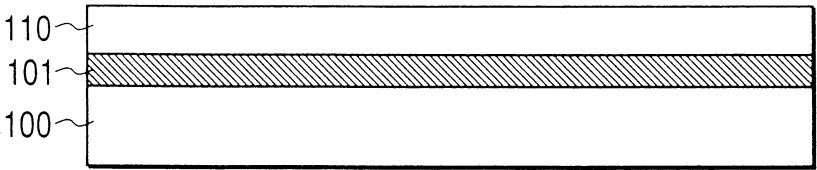
線

經濟部智慧財產局員工消費合作社印製

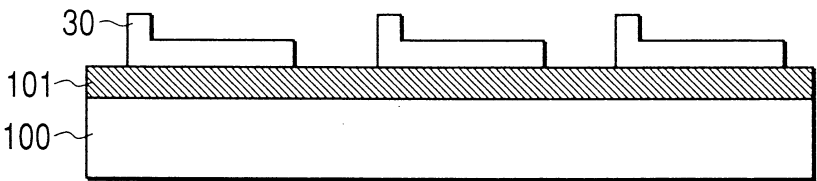
第 1 圖 (a)



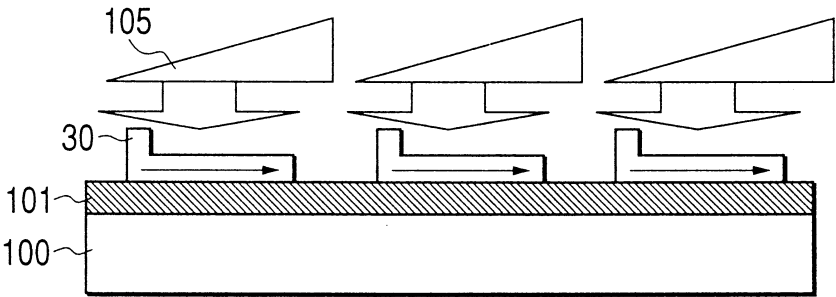
第 3 圖(a)



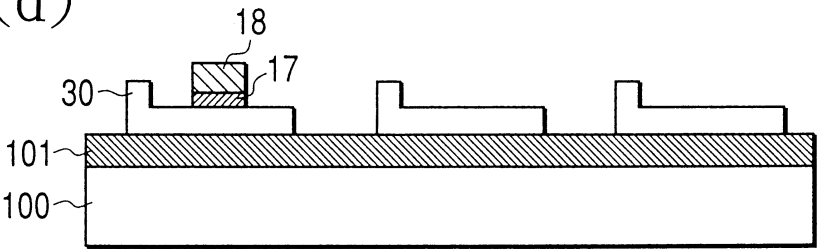
第 3 圖(b)



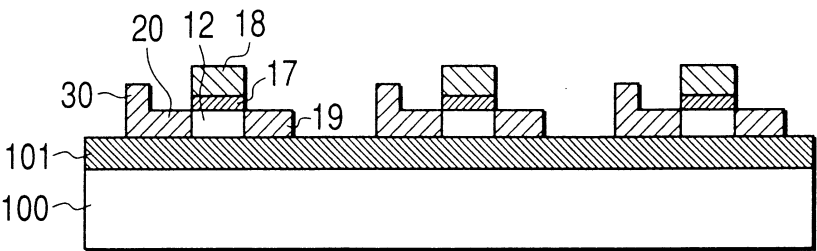
第 3 圖(c)



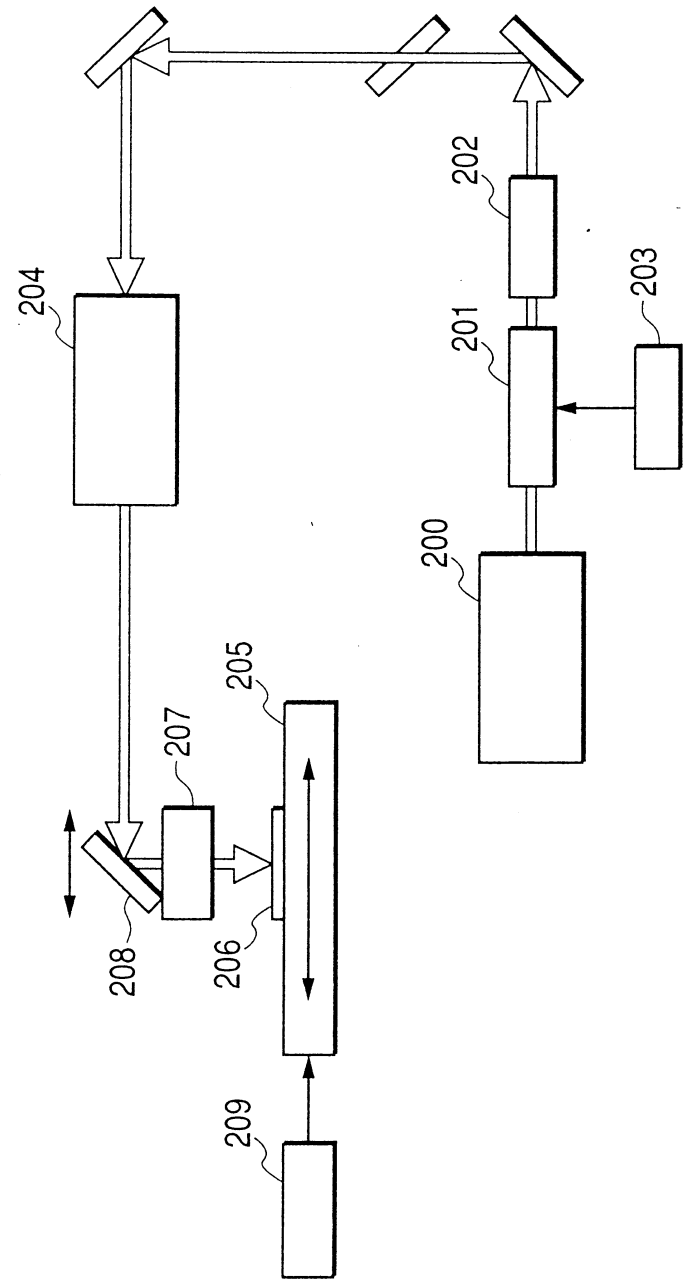
第 3 圖(d)



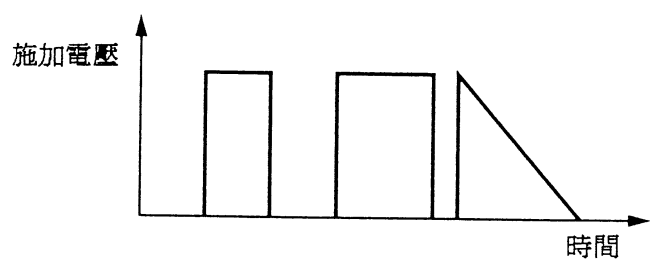
第 3 圖(e)



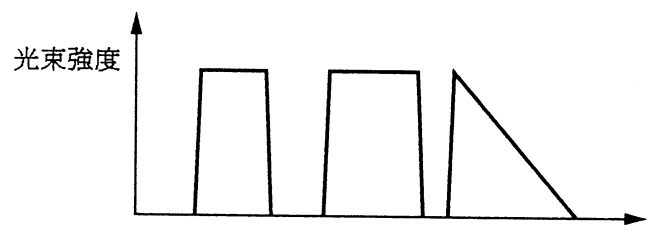
第 4 圖



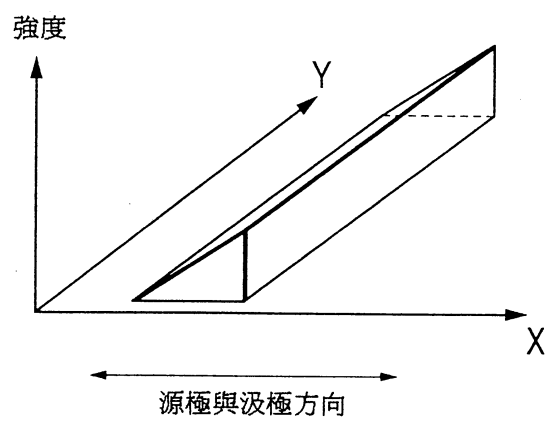
第 5 圖(a)



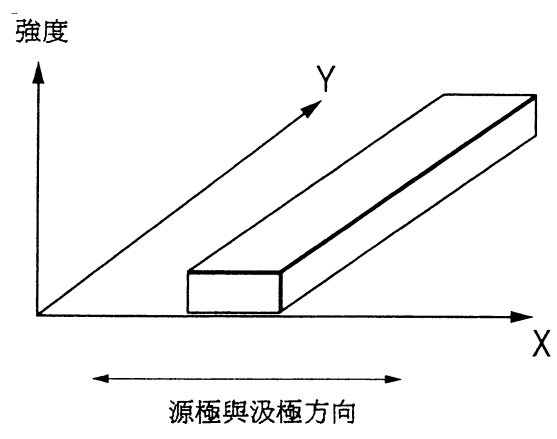
第 5 圖(b)



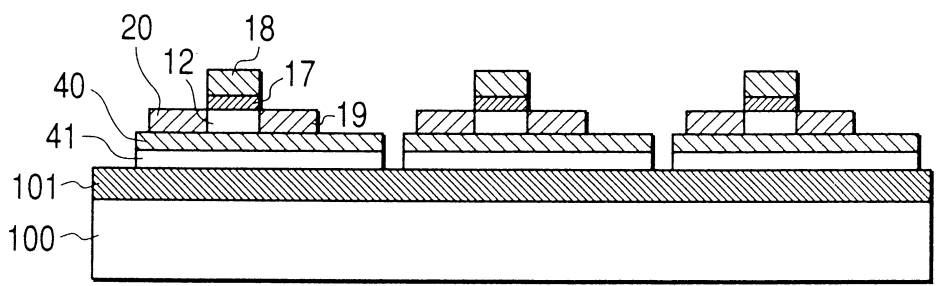
第 6 圖(a)



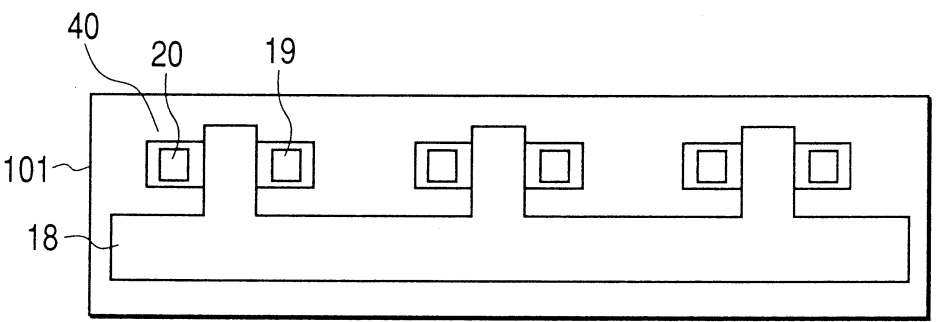
第 6 圖(b)



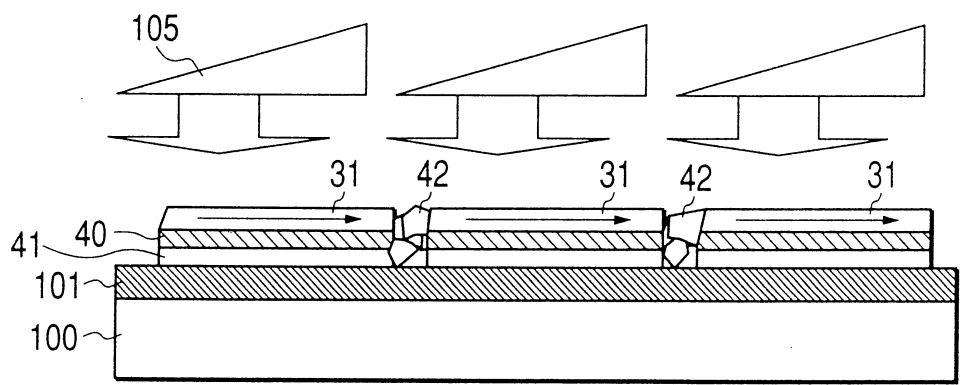
第 7 圖(a)



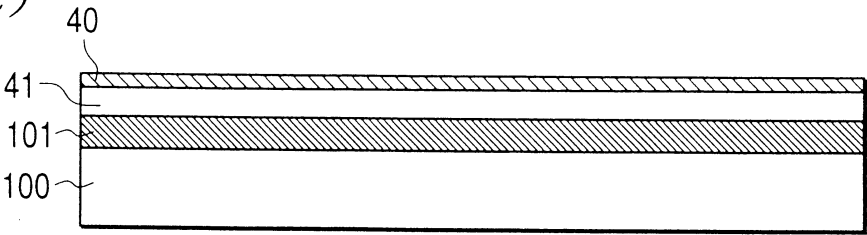
第 7 圖(b)



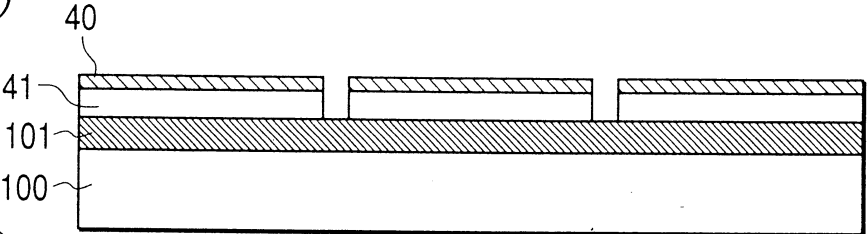
第 7 圖(c)



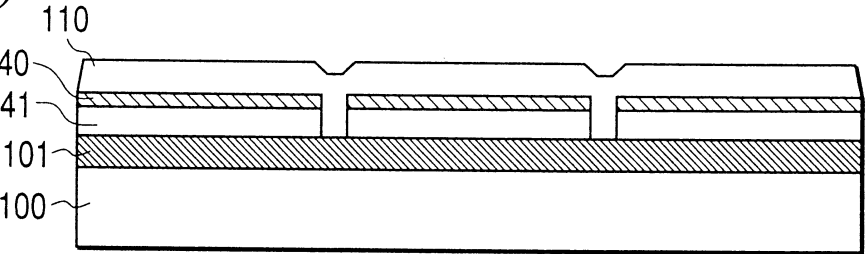
第 8 圖(a)



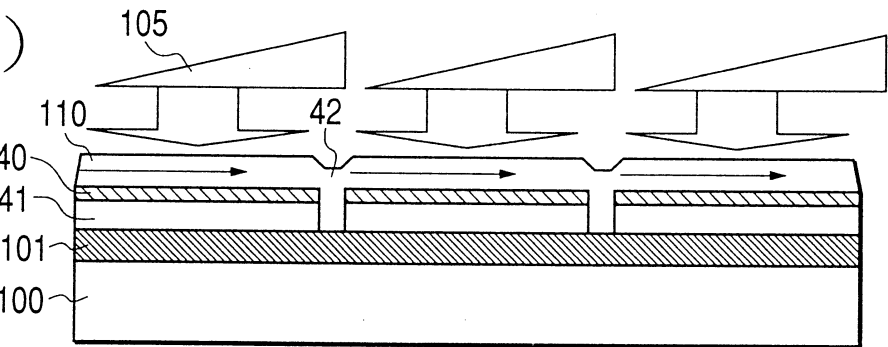
第 8 圖(b)



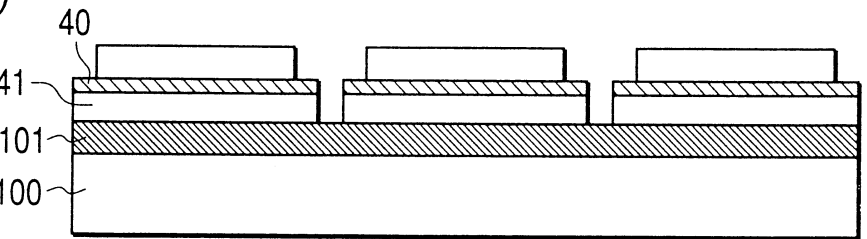
第 8 圖(c)



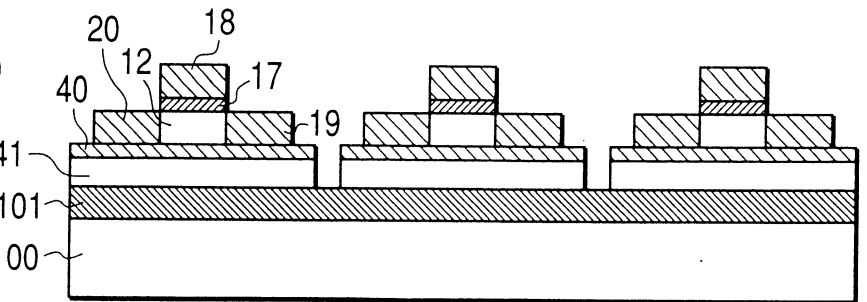
第 8 圖(d)



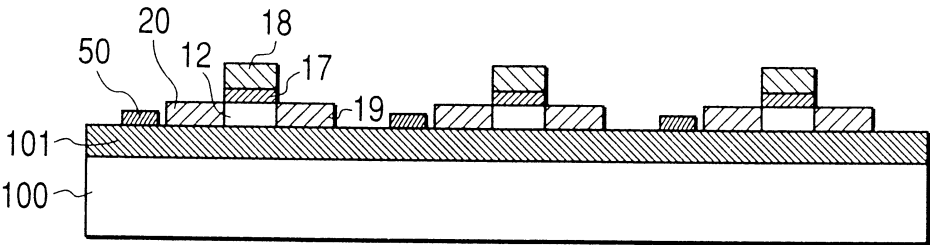
第 8 圖(e)



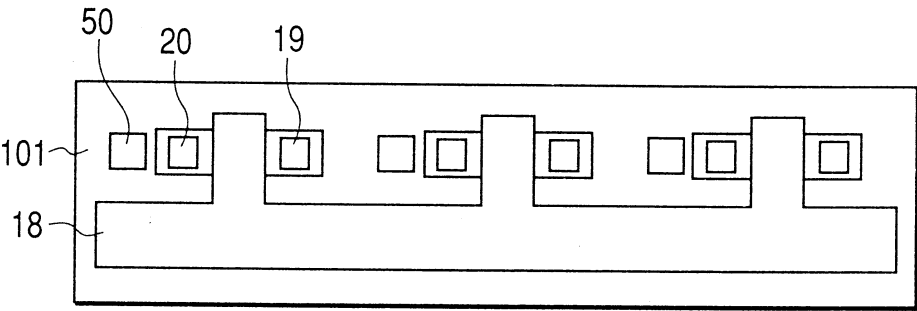
第 8 圖(f)



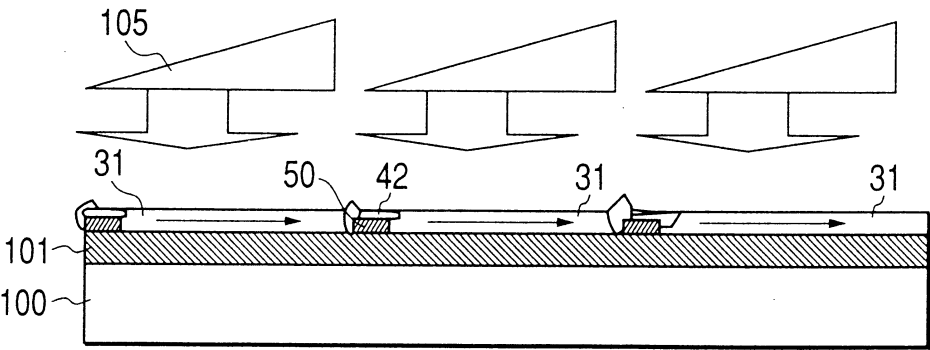
第 9 圖(a)



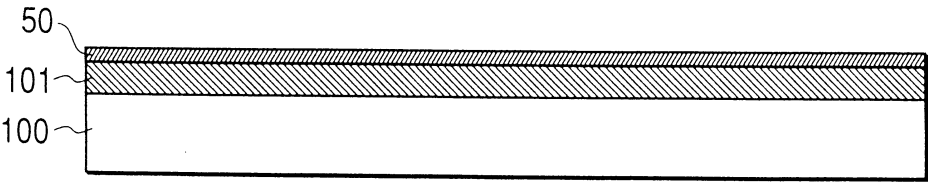
第 9 圖(b)



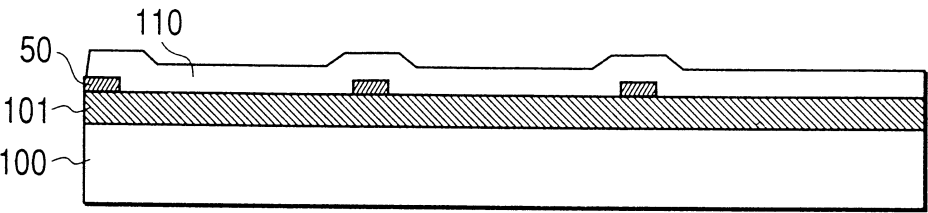
第 9 圖(c)



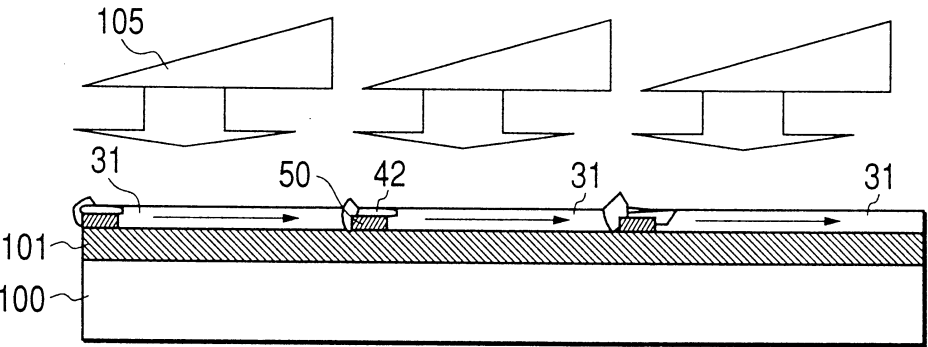
第 10 圖(a)



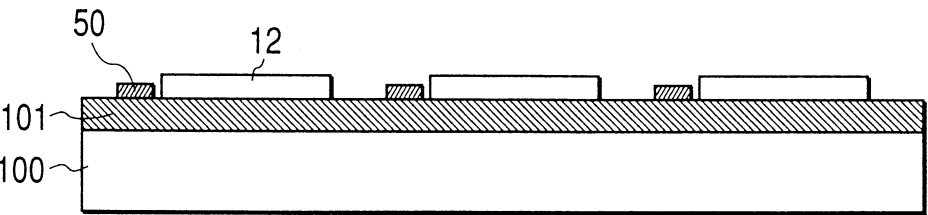
第 10 圖(b)



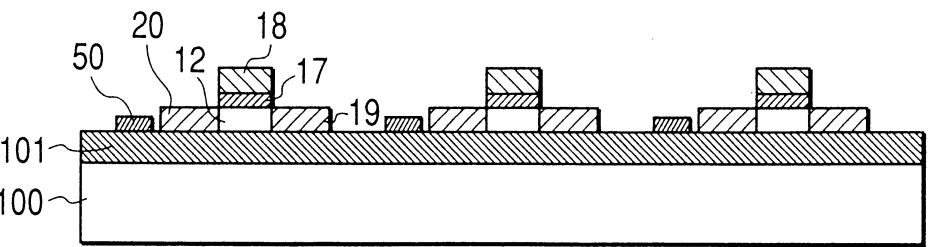
第 10 圖(c)



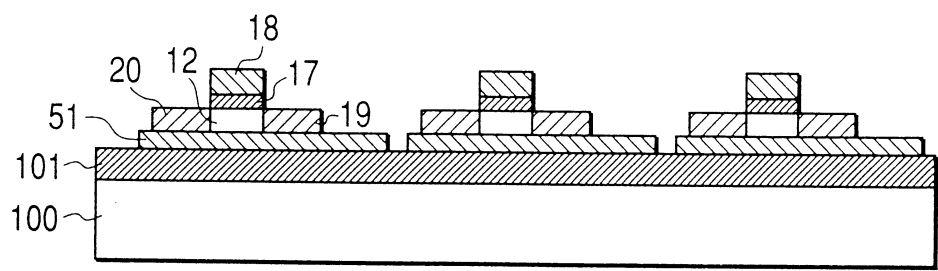
第 10 圖(d)



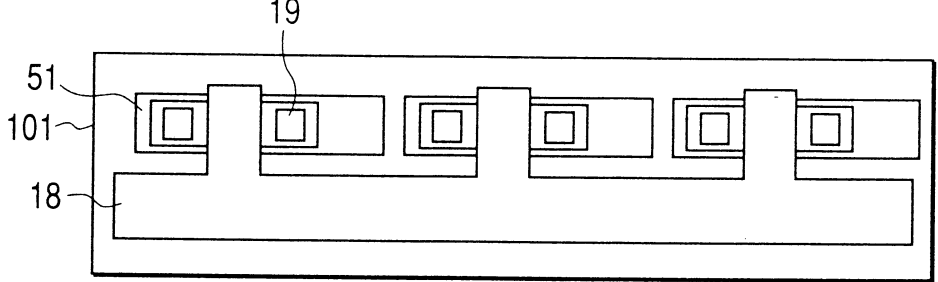
第 10 圖(e)



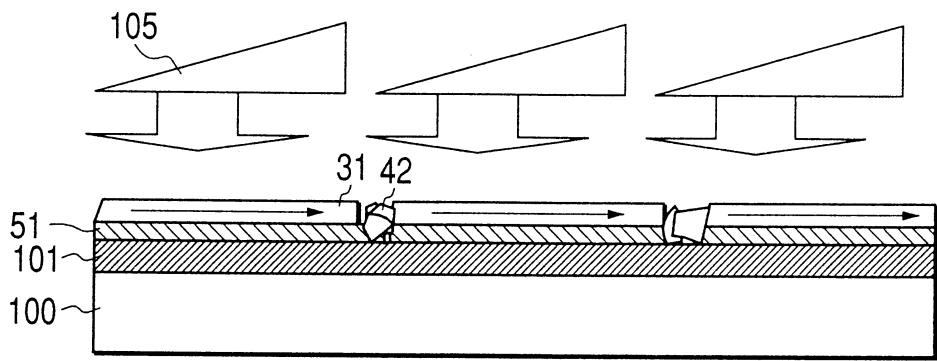
第 11 圖(a)



第 11 圖(b)



第 11 圖(c)



第 12 圖

