



## (19) 대한민국특허청(KR)

## (12) 공개특허공보(A)

(51) Int. Cl.

H05B 33/22 (2006.01)  
H05B 33/10 (2006.01)

(11) 공개번호 10-2006-0125303  
(43) 공개일자 2006년12월06일

(21) 출원번호 10-2005-0047273  
(22) 출원일자 2005년06월02일  
심사청구일자 없음

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 이동원  
경기 성남시 분당구 정자동 한솔마을청구아파트 110동 302호

(74) 대리인 허성원  
윤창일

전체 청구항 수 : 총 19 항

### (54) 디스플레이장치 및 그 제조방법

#### (57) 요약

본 발명은 디스플레이장치 및 그 제조방법에 관한 것이다. 본 발명에 따른 디스플레이장치는 복수의 박막트랜지스터와; 상기 박막트랜지스터 상에 형성되어 있는 보호막과; 상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극과; 상기 화소전극 둘레를 따라 형성되어 있으며, 적어도 일부분이 상기 화소전극과 이격되어 있는 격벽과; 상기 격벽 사이에 형성되어 있는 발광층을 포함한다. 이에 의해 균일한 발광이 이루어지는 디스플레이장치가 제공된다.

#### 대표도

도 1

#### 특허청구의 범위

#### 청구항 1.

복수의 박막트랜지스터와;

상기 박막트랜지스터 상에 형성되어 있는 보호막과;

상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극과;

상기 화소전극 둘레를 따라 형성되어 있으며, 적어도 일부분이 상기 화소전극과 이격되어 있는 격벽과;

상기 격벽 사이에 형성되어 있는 발광층을 포함하는 것을 특징으로 하는 디스플레이장치.

## 청구항 2.

제1항에 있어서,

상기 화소전극과 상기 격벽이 이격되어 있는 간격은  $0.5\sim30\mu\text{m}$  정도인 것을 특징으로 하는 디스플레이장치.

## 청구항 3.

제1항에 있어서,

상기 격벽에 의해 노출된 영역은 적어도 하나 이상의 곡선 형상의 모서리를 갖는 직사각형 형상으로 마련되는 것을 특징으로 하는 디스플레이장치.

## 청구항 4.

제1항에 있어서,

상기 격벽에 의해 노출된 영역은 직사각형 형상으로 마련되는 것을 특징으로 하는 디스플레이장치.

## 청구항 5.

제1항에 있어서,

상기 화소전극은 적어도 하나 이상의 곡선 형상의 모서리를 갖는 직사각형 형상으로 마련되는 것을 특징으로 하는 디스플레이장치.

## 청구항 6.

제1항에 있어서,

상기 격벽은 다중층으로 마련되는 것을 특징으로 하는 디스플레이장치.

## 청구항 7.

제6항에 있어서,

상기 격벽은 이중층으로 마련되며, 하부층은 무기막으로 이루어지고 상부층은 유기막으로 이루어지는 것을 특징으로 하는 디스플레이장치.

## 청구항 8.

제1항에 있어서,

상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결하는 접촉구를 포함하며,

상기 접촉구 상에는 상기 격벽이 형성되어 있는 것을 특징으로 하는 디스플레이장치.

### 청구항 9.

제1항에 있어서,

상기 보호막 중 적어도 일부는 상기 발광층으로 덮여 있는 것을 특징으로 하는 디스플레이장치.

### 청구항 10.

제1항에 있어서,

상기 발광층 상부에 형성되어 있는 캐소드 전극을 더 포함하는 것을 특징으로 하는 디스플레이장치.

### 청구항 11.

제1항에 있어서,

상기 화소전극과 상기 발광층 사이에 형성되어 있는 정공주입층을 더 포함하는 것을 특징으로 하는 디스플레이 장치.

### 청구항 12.

제11항에 있어서,

상기 보호막 중 적어도 일부는 상기 정공주입층으로 덮여 있는 것을 특징으로 하는 디스플레이장치.

### 청구항 13.

복수의 박막트랜지스터와;

상기 박막트랜지스터 상에 형성되어 있는 보호막과;

상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극과;

상기 보호막을 적어도 일부분 노출시키면서, 상기 화소전극 둘레를 따라 형성되어 있는 격벽과;

상기 격벽 사이에 형성되어 있는 발광층을 포함하는 것을 특징으로 하는 디스플레이장치.

### 청구항 14.

제13항에 있어서,

상기 격벽에 의해 노출된 영역은 적어도 하나 이상의 곡선 형상의 모서리를 갖는 직사각형 형상으로 마련되는 것을 특징으로 하는 디스플레이장치.

### 청구항 15.

제13항에 있어서,

노출된 상기 보호막은 상기 발광층으로 덮여 있는 것을 특징으로 하는 디스플레이장치.

### 청구항 16.

복수의 박막트랜지스터와;

상기 박막트랜지스터 상에 형성되어 있는 보호막과;

상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극과;

상기 화소전극 둘레를 따라 형성되어 있으며, 적어도 일부의 가장자리는 상기 화소전극과 이격되어 있으며, 적어도 일부의 가장자리는 상기 화소전극 상에 형성되어 있는 격벽과;

상기 격벽 사이에 형성되어 있는 발광층을 포함하는 것을 특징으로 하는 디스플레이장치.

### 청구항 17.

기판소재 상에 복수의 박막트랜지스터 및 보호막을 마련하는 단계와;

상기 보호막 상에 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극을 마련하는 단계와;

상기 화소전극 둘레를 따라 적어도 일부분이 상기 화소전극과 이격적으로 형성되는 격벽을 마련하는 단계와;

상기 격벽 사이에 발광층을 마련하는 단계를 포함하는 것을 특징으로 하는 디스플레이장치의 제조방법.

### 청구항 18.

제17항에 있어서,

상기 발광층은 잉크젯 방법을 이용하여 마련하는 것을 특징으로 하는 디스플레이장치의 제조방법.

### 청구항 19.

제17항에 있어서,

상기 발광층 상부 캐소드 전극을 마련하는 단계를 더 포함하는 것을 특징으로 하는 디스플레이장치의 제조방법.

명세서

## 발명의 상세한 설명

## 발명의 목적

### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 디스플레이장치 및 그 제조방법에 관한 것으로서, 보다 상세하게는 화소전극 상에 발광층이 형성된 디스플레이장치 및 그 제조방법에 관한 것이다.

평판 디스플레이 장치(flat panel display) 중 저전압 구동, 경량 박형, 광시야각 그리고 고속응답 등의 장점으로 인하여, 최근 OLED(organic light emitting diode)가 각광 받고 있다. OLED는 구동방식에 따라 수동형(passive matrix)과 능동형(active matrix)으로 나누어진다. 이중 수동형은 제조과정은 간단하지만 디스플레이 면적과 해상도가 증가할수록 소비전력이 급격히 증가하는 문제가 있다. 따라서 수동형은 주로 소형 디스플레이에 응용되고 있다. 반면 능동형은 제조과정은 복잡하지만 대화면과 고해상도를 실현할 수 있는 장점이 있다.

능동형 OLED는 박막트랜지스터가 각 화소 영역마다 연결되어, 각 화소 영역별로 발광층의 발광을 제어한다. 각 화소영역에는 화소전극이 위치하고 있는데, 각 화소전극은 독립된 구동을 위해 인접한 화소전극과 전기적으로 분리되어 있다. 또한 화소 영역간에는 화소영역보다 더 높은 격벽이 형성되어 있는데, 이 격벽은 화소전극간의 단락을 방지하고 각 화소 영역을 분리하는 역할을 한다. 격벽은 일반적으로 화소전극 둘레를 따라 화소전극을 직사각형의 형상으로 마련된다.

격벽을 사이에 두고 화소전극 상에 잉트ჯ트 방식으로 분사되는 잉크는 유체의 표면장력으로 인해 구형을 유지하려는 성질이 있다. 이러한 성질 때문에 직각 또는 예각을 가지는 격벽의 직사각형 모서리 부분에서는 잉크가 제대로 적혀되지 않는다. 잉크가 균일하게 도포되지 않음으로써 픽셀 불량이 발생하고, 화소전극과 캐소드 전극이 서로 단락되어 영상신호가 제대로 전달되지 못하는 문제점이 발생한다.

### 발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 균일한 발광이 이루어지는 디스플레이장치 및 그 제조방법을 제공하는 것이다.

## 발명의 구성

상기 목적은, 본 발명에 따라, 복수의 박막트랜지스터와; 상기 박막트랜지스터 상에 형성되어 있는 보호막과; 상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극과; 상기 화소전극 둘레를 따라 형성되어 있으며, 적어도 일부분이 상기 화소전극과 이격되어 있는 격벽과; 상기 격벽 사이에 형성되어 있는 발광층을 포함하는 디스플레이장치에 의해 달성된다.

요구되는 개구율을 위하여 상기 화소전극과 상기 격벽이 이격되어 있는 간격은 0.5~30 $\mu$ m 범위 내인 것이 바람직하며, 이는 공정 과정에 따라 가변적이다.

상기 격벽에 의해 노출된 영역은 적어도 하나 이상의 곡선 형상의 모서리를 갖는 직사각형 형상으로 마련될 수 있다. 곡선의 등근 정도에 따라 노출 영역이 타원형에 가깝게 형성될 수도 있다. 이처럼 격벽에 의해 노출된 영역을 곡선으로 처리함으로써 발광층이 모서리 부분까지 완전히 형성되는 효과가 발생한다.

상기 화소전극은 적어도 하나 이상의 곡선 형상의 모서리를 갖는 직사각형 형상으로 마련될 수 있다. 격벽에 의해 노출된 영역과 유사한 형태로 화소전극을 형성함으로써 개구율을 향상시키고, 공정을 용이하게 한다.

상기 격벽은 단일층 또는 다중층으로 마련될 수 있으며, 상기 격벽이 이중층으로 마련되는 경우 하부층은 무기막으로 이루어지고 상부층은 유기막으로 이루어질 수 있다.

상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결하는 접촉구를 포함하며, 상기 접촉구 상에는 상기 격벽이 형성되어 있다.

노출된 상기 보호막 중 적어도 일부는 상기 발광층으로 덮여 있다. 발광층이 형성되어 있더라도 화소전극이 형성되어 있지 않기 때문에 정공이 제공되지 않으며 보호막 상부는 비발광 영역이 된다. 비발광 영역에서는 발광층이 충분히 형성되지 않더라도 개구율에 영향이 없다.

상기 발광층 상부에 형성되어 있는 캐소드 전극을 더 포함하며, 상기 캐소드 전극은 전자를 발광층에 제공하는 역할을 한다. 화소전극에 의해 제공된 정공과 캐소드 전극에서 제공된 전자는 발광층에서 여기됨으로써 광을 발생시킨다.

상기 화소전극과 상기 발광층 사이에 형성되어 있는 정공주입층을 더 포함할 수 있으며, 이로 인해 정공의 제공이 더욱 효율적으로 이루어진다.

여기서, 노출된 상기 보호막 중 적어도 일부는 상기 정공주입층으로 덮여 있다.

한편, 상기 목적은, 본 발명에 따라, 복수의 박막트랜지스터와; 상기 박막트랜지스터 상에 형성되어 있는 보호막과; 상기 보호막 상에 형성되며, 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극과; 상기 보호막을 적어도 일부분 노출시키면서, 상기 화소전극 둘레를 따라 형성되어 있는 격벽과; 상기 격벽 사이에 형성되어 있는 발광층을 포함하는 디스플레이장치에 의해서도 달성될 수 있다.

또한, 상기 목적은, 본 발명의 따라, 기판소재 상에 복수의 박막트랜지스터 및 보호막을 마련하는 단계와; 상기 보호막 상에 상기 박막트랜지스터와 전기적으로 연결되어 있는 복수의 화소전극을 마련하는 단계와; 상기 화소전극 둘레를 따라 적어도 일부분이 상기 화소전극과 이격적으로 형성되는 격벽을 마련하는 단계와; 상기 격벽 사이에 발광층을 마련하는 단계를 포함하는 디스플레이장치의 제조방법에 의해서도 달성될 수 있다.

상기 발광층은 잉크젯 방법을 이용하여 마련될 수 있으며, 발광층 형성 방법은 이에 한정되지 않고 노즐 코팅(nozzle coating) 또는 스픬 코팅(spin coating) 방법을 이용하여 형성할 수도 있다.

상기 발광층 상부 캐소드 전극을 마련하는 단계를 더 포함함으로써 디스플레이장치의 제조가 완성된다.

이하에서는 첨부도면을 참조하여 본 발명에 대하여 설명한다.

여러 실시예에 있어서 동일한 구성요소에 대하여는 동일한 참조번호를 부여하였으며, 동일한 구성요소에 대하여는 제1실시예에서 대표적으로 설명하고 다른 실시예에서는 생략될 수 있다.

제1실시예는 도1 내지 도4를 참조하여 설명된다.

도 1은 본 발명의 제1실시예에 따른 디스플레이장치의 개략도이고, 도 2는 도1의 Ⅱ-Ⅱ에 따른 단면도, 도 3은 도1의 Ⅲ-Ⅲ에 따른 단면도를 나타낸다.

도시된 바와 같이 디스플레이장치(1)는 기판소재(10)에 형성된 복수의 박막트랜지스터(20), 박막트랜지스터(20)를 덮고 있는 보호막(28), 보호막(28) 상에 형성되며 박막트랜지스터(20)와 접촉구(27)를 통해 전기적으로 연결되어 있는 화소전극(30), 화소전극(30) 사이에 화소전극(30)과 이격되어 마련되어 있는 격벽(40), 격벽(40) 사이의 노출된 부분에 형성되어 있는 발광층(50) 및 발광층(50) 상에 형성되어 있는 캐소드 전극(60)을 포함한다.

제1실시예에서는 비정질 실리콘을 사용한 박막트랜지스터(20)를 예시하였으나 폴리실리콘을 사용하는 박막트랜지스터를 사용할 수 있음은 물론이다. 박막트랜지스터(20)를 자세히 살펴보면 다음과 같다.

유리, 석영, 세라믹 또는 플라스틱 등의 절연성 재질을 포함하여 만들어진 기판 소재(10) 상에 게이트 전극(21)이 형성되어 있다.

기판 소재(10)와 게이트 전극(21) 위에는 실리콘 질화물(SiNx) 등으로 이루어진 게이트 절연막(22)이 형성되어 있다. 게이트 전극(21)이 위치한 게이트 절연막(22) 상에는 비정질 실리콘으로 이루어진 반도체층(23)과 n형 불순물이 고농도 도핑된 n+ 수소화 비정질 실리콘으로 이루어진 저항성 접촉층(24)이 순차적으로 형성되어 있다. 여기서, 저항성 접촉층(24)은 게이트 전극(21)을 중심으로 양쪽으로 분리되어 있다.

저항 접촉층(24) 및 게이트 절연막(22) 위에는 소스 전극(25)과 드레인 전극(26)이 형성되어 있다. 소스 전극(25)과 드레인 전극(26)은 게이트 전극(21)을 중심으로 분리되어 있다.

소스 전극(25)과 드레인 전극(26) 및 이들이 가리지 않는 반도체층(23)의 상부에는 보호막(30)이 형성되어 있다. 보호막(28)은 실리콘 질화물(SiNx) 또는/그리고 유기막으로 이루어질 수 있다. 보호막(28)에는 드레인 전극(26)을 드러내는 접촉구(27)가 형성되어 있다.

보호막(28)의 상부에는 화소전극(30)이 대략 직사각형의 형상으로 형성되어 있다. 화소전극(30)은 양극(anode)라고도 불리며 발광층(50)에 정공을 공급한다. 화소전극(30)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide) 등의 투명한 도전물질로 이루어져 있다.

각 화소전극(30) 간에는 화소전극(30)의 둘레를 따라 형성되어 있으며, 적어도 일부분이 화소전극(30)과 이격되어 있는 격벽(40)이 형성되어 있다. 격벽(40)은 화소전극(30) 간의 단락을 방지하고, 화소영역(A)을 정의하는 역할을 한다. 박막트랜지스터(30)와 화소전극(40)이 박막트랜지스터(30)와 전기적으로 연결되도록 하는 접촉구(27) 상의 화소전극(30)은 격벽(40)으로 덮여 있다.

격벽(40)은 다중층으로 형성될 수 있으며, 본 실시예에서는 이중층(41, 42)으로 형성되어 있다. 격벽(40)의 하부층(41)은 무기막, 특히  $\text{SiO}_2$ 로 이루어지고, 상부층(42)은 유기막을 포함한다. 격벽(40)은 유기물로 구성된 상부층(42)이 대부분의 체적을 차지하므로 소수성 물질에 해당한다. 소수성인 격벽(40)으로 인해 친수성인 발광 물질이 격벽(40) 부근에 분사되더라도 쉽게 화소전극(30)으로 이동할 수 있다. 하지만, 이러한 격벽(40)의 성질은 격벽(40)의 모서리 부분에는 발광 물질이 완전히 형성되지 않아 발광층이 균일하지 못한 굀셀 불량을 야기시킨다.

따라서, 본 실시예에 따른 디스플레이장치(1)의 격벽(40)은 도1에 도시된 바와 같이 화소전극(30)과 소정의 간격을 두고 이격되어 형성된다. 격벽(40)에 의해 노출된 영역으로 정의되는 화소영역(A)은 화소전극(40)의 둘레를 따라 직사각형의 형상을 가지며, 화소전극(30)과 겹쳐지지 않는 부분은 보호막(28)이 노출되어 있다. 격벽(40) 간의 화소영역(A)에는 발광층(50)이 형성되어 있다. II-II에 따른 단면에서와 같이 박막트랜지스터(20) 및 접촉구(27)의 상부는 격벽(40)으로 덮여 있지만, 그 맞은 편 화소전극(30)은 격벽(40)과 이격되어 있다. 화소전극(30)과 격벽(40)이 이격되어 형성되기 때문에 화소전극(30) 하부의 보호막(28)이 노출되고, 노출된 보호막(28) 상에는 정공주입층(51) 및 발광층(50)이 형성되어 있다. 격벽(40)이 형성되지 않은 화소전극(30) 부분으로 발광이 이루어지며, 노출된 보호막(28) 부분은 비발광 영역이 된다.

도3에 도시된 바와 같이 화소전극(30)의 양 끝은 모두 격벽(40)과 이격되어 있다. 발광영역으로 표시된 부분 즉, 화소전극(30) 상에 형성되어 있는 발광층(50)에서만 발광이 이루어지며, 격벽(40) 사이에 발광층(50)이 형성되어 있는 부분일지라도 화소전극(30) 없이 보호막(28)이 노출된 부분은 정공의 공급이 이루어지지 않아 비발광 영역이 된다.

화소전극(30)과 격벽(40)이 이격되어 있는 비발광 영역의 간격(d1)은  $0.5\sim30\mu\text{m}$  정도이다. 이러한 간격(d1)은 공정 마진 또는 요구되는 개구율 등에 따라 가변적이다. 또한, 화소전극(40)에 인접하게 형성되어 있는 다른 배선(미도시)들과의 관계를 고려하여 직사각형의 단변 또는 장변으로부터의 이격 간격(d1)은 동일하지 않고 상이할 수 있다.

종래에는 격벽(40)이 화소전극(30)과 겹쳐져 있었기 때문에 격벽(40)과 화소전극(30)이 겹쳐지는 격벽(40)의 모서리 부분에는 발광 물질이 제대로 형성되지 않는 문제점이 있었다. 하지만, 본 실시예와 같이 격벽(40)의 모서리 부분에는 화소전극(30)을 형성하지 않음으로써 발광을 제한할 수 있으며 이로 인해 모서리 부분에서 발생했던 굀셀불량을 해소할 수 있다. 만약, 격벽(40)의 모서리 부분에 발광 물질이 충분히 채워지지 않아 발광층(50)이 균일하게 형성되지 못한다 하여도, 모서리 부분에는 화소전극(40)이 형성되어 있지 않으므로 캐소드 전극(60)과 단락되는 문제는 발생하지 않는다.

격벽(40) 사이에는 정공주입층(51) 및 발광층(50)이 순차적으로 형성되어 있다. 정공주입층(51)은 폴리(3,4-에틸렌디옥시티오펜; PEDOT)과 폴리스티렌슬픈산(PSS)과 같은 정공 주입 물질로 이루어져 있으며, 이를 정공 주입 물질을 물에 혼합시켜 수상 서스펜션 상태에서 잉크젯 방법으로 형성될 수 있다.

정공주입층(51)의 상부에는 발광층(50)이 형성되어 있다. 화소전극(32)에서 전달된 정공과 캐소드 전극(60)에서 전달된 전자는 발광층(50)에서 결합하여 여기자(exciton)가 된 후, 여기자의 비활성화 과정에서 빛을 발생시킨다. 발광층(50)은 고분자 물질로 이루어져 있으며 청색, 적색 및 황색을 발광하는 물질로 이루어져 있다.

발광층(50)의 상부에는 캐소드 전극(60)이 위치한다. 캐소드 전극(60)은 발광층(50)에 전자를 공급한다. 캐소드 전극(60)은 알루미늄과 같은 불투명한 재질로 만들어 질 수 있으며, 이 경우 발광층(50)에서 발광된 빛은 기판 소재(10) 방향으로 출사되며 이를 바텀 에미션(bottom emission) 방식이라 한다.

도시하지는 않았지만 디스플레이장치(1)는 정공주입층(51)과 발광층(50) 사이에 정공수송층(hall transfer layer), 발광층(50)과 캐소드 전극(60) 사이에 전자수송층(electron transfer layer)과 전자주입층(electron injection layer)을 더 포함할 수 있다. 또한 캐소드 전극(60)의 보호를 위한 보호막, 발광층(50)으로의 수분 및 공기 침투를 방지하기 위한 봉지부재를 더 포함할 수 있다.

도4a 내지 도4c는 본 발명의 제1실시예에 따른 디스플레이장치의 제조방법을 설명하기 위한 도면이다.

먼저 도 4a와 같이 기판소재(10) 상에 박막트랜지스터(20)를 형성한다. 박막트랜지스터(20)는 채널부가 비정질 실리콘으로 이루어져 있으며 공지의 방법으로 제조될 수 있다. 박막트랜지스터(20) 형성 후 박막트랜지스터(20) 상에 보호막(28)을 형성한다. 보호막(28)이 실리콘 질화물인 경우 화학기상증착법을 사용할 수 있다. 이 후 보호막(28)을 사진식각하여 드레인 전극(26)을 드러내는 접촉구(27)를 형성한다. 접촉구(27)를 형성한 후 접촉구(27)를 통해 드레인 전극(26)과 연결되어 있는 화소전극(30)을 형성한다. 화소전극(30)은 ITO를 스퍼터링 방식으로 증착한 후 패터닝하여 형성할 수 있다. 화소전극(30)은 발광층에 정공을 제공하므로 애노드(anode) 전극이라고도 한다.

그 후 도 4b와 같이 인접한 화소전극(30) 간에 격벽(40)을 형성한다. 격벽(40)은 이중층으로 마련되며, 하부층(41)은  $\text{SiO}_2$ 와 같은 무기막으로 이루어지고 상부층(42)은 유기막으로 이루어진다. 격벽(40)은 다중층으로 형성될 수 있으며 층을 형성하는 물질의 증착 및 사진 식각을 통해 형성된다. 또한, 격벽(40)은 상부로 갈수록 단면적이 좁아지게 형성되며 박막트랜지스터(20)와 접촉구(27)의 상부에 위치하고 있다.

그 후 도 4c와 같이 격벽(40)이 가리지 않는 화소전극(30) 및 노출된 보호막(27) 상에 정공주입층(51) 및 발광층(50)을 형성한다. 정공주입층(51) 및 발광층(50)은 도시된 바와 같이 노즐(70)을 이용하여 유체를 적하시키는 잉크젯 방식으로 형성된다. 정공주입물질 및 발광잉크를 적재한 노즐(70)은 기판소재(10) 상을 상대 이동하면서 소정의 위치에 정공주입물질 및 발광잉크를 적하시킨다. 도시하지 않았지만 디스플레이장치(1)는 노즐(70)의 이동 및 유체의 적하를 제어하는 제어부를 더 포함한다.

정공주입층(51) 및 발광층(50)은 잉크를 각각 용매에 용해시켜 노즐 코팅(nozzle coating) 또는 스판 코팅(spin coating) 방법을 이용하여 형성할 수도 있다.

이후 발광층(50)상에 캐소드 전극(60)을 형성하면 도 2과 같은 디스플레이장치가 완성된다.

도5는 본 발명의 제2실시예에 따른 디스플레이장치의 화소영역을 나타낸 것으로 격벽(40)에 의해 노출된 화소영역(B)은 직사각형 형상을 기본으로 하면서 모서리는 둥근 곡선 형상을 하고 있다. 모서리의 둥근 정도 및 그 모양은 다양하게 변형될 수 있다.

격벽(40)은 대부분 직사각형의 형상으로 마련되기 때문에 화소영역은 주로 직각 또는 예각의 모서리를 가졌다. 이러한 모서리 부분에서는 원 또는 타원 등의 둥근 형상을 유지하려는 유체의 표면 장력 때문에 발광층(50)이 충분히 형성되지 못하는 문제점이 있었다. 이를 개선하기 위하여 격벽(40)의 모서리 부분을 둥근 곡선 형태로 처리함으로써 발광층(50)이 완전히 화소영역(B)에 채워지도록 한다.

도6은 본 발명의 제3실시예에 따른 디스플레이장치의 화소영역을 나타낸 것으로 화소전극(31)은 직각의 모서리를 갖는 직사각형이 아닌 둥근 모서리를 갖는 타원 형상을 가진다. 격벽(40)으로 인해 형성되는 화소영역(B)은 도5의 제2실시예와 동일하며 화소전극(31)의 형상만 상이하다. 이처럼 화소전극(31)을 화소영역(B)과 유사한 둥근 형상으로 형성하면 개구율이 향상되고, 화소전극 모서리 부분에서의 격벽(40)의 형성이 용이해지는 효과가 있다.

화소전극(30, 31) 및 격벽(40)에 의해 노출된 영역(A, B)의 형상은 상술한 것에 한정되지 않으며, 다양한 형태로 변형될 수 있다.

비록 본 발명의 몇몇 실시예들이 도시되고 설명되었지만, 본 발명이 속하는 기술분야의 통상의 지식을 가진 당업자라면 본 발명의 원칙이나 정신에서 벗어나지 않으면서 발광층을 균일하게 형성하기 위한 본 실시예를 변형할 수 있음을 알 수 있을 것이다. 발명의 범위는 첨부된 청구항과 그 균등물에 의해 정해질 것이다.

## 발명의 효과

이상 설명한 바와 같이, 본 발명에 따르면 균일한 발광이 이루어지는 디스플레이장치 및 그 제조방법이 제공된다.

### 도면의 간단한 설명

도 1은 본 발명의 제1실시예에 따른 디스플레이장치의 개략도,

도 2는 도1의 II-II에 따른 단면도,

도 3은 도1의 III-III에 따른 단면도,

도4a 내지 도4c는 본 발명의 제1실시예에 따른 디스플레이장치의 제조방법을 설명하기 위한 도면,

도5는 본 발명의 제2실시예에 따른 디스플레이장치의 화소영역을 나타내는 도면,

도6은 본 발명의 제3실시예에 따른 디스플레이장치의 화소영역을 나타내는 도면이다.

\* 도면의 주요 부분에 대한 부호의 설명

10 : 기판소재 20 : 박막트랜지스터

28 : 보호막 30, 31 : 화소전극

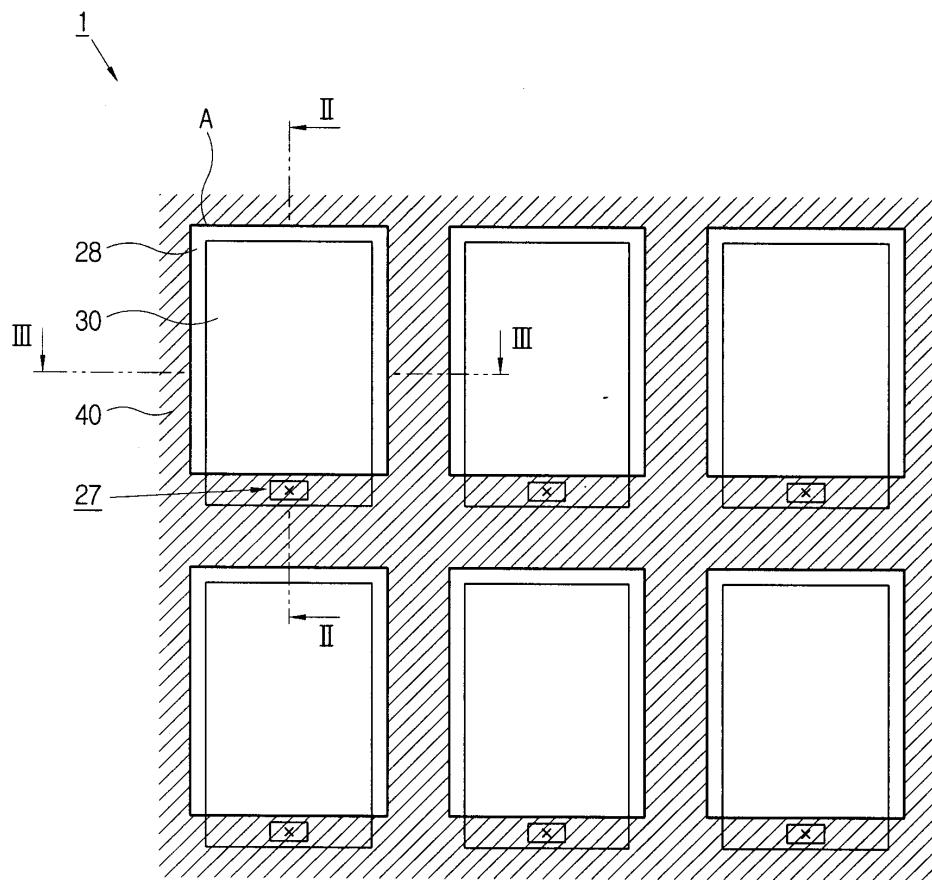
40 : 격벽 50 : 발광층

51 : 정공주입층 60 : 캐소드 전극

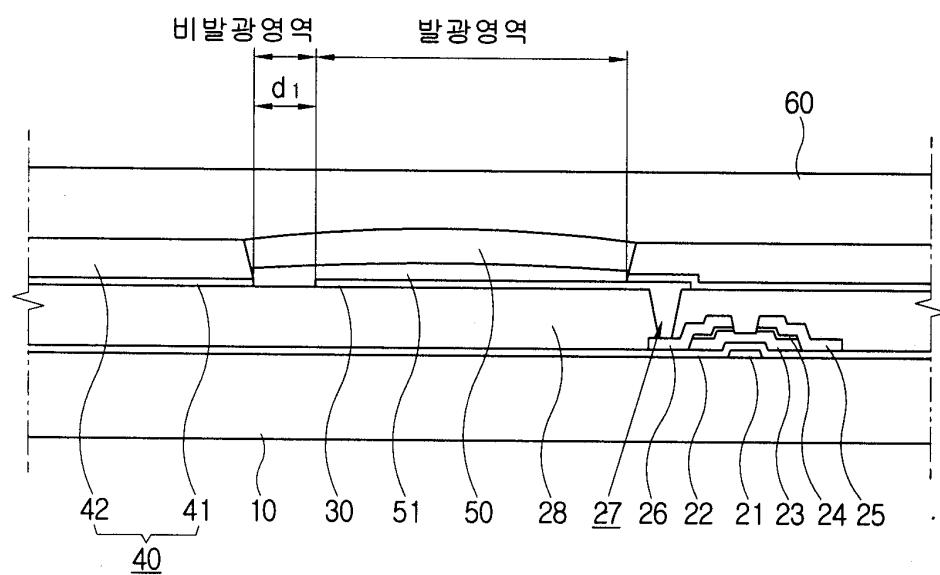
A, B : 화소영역

도면

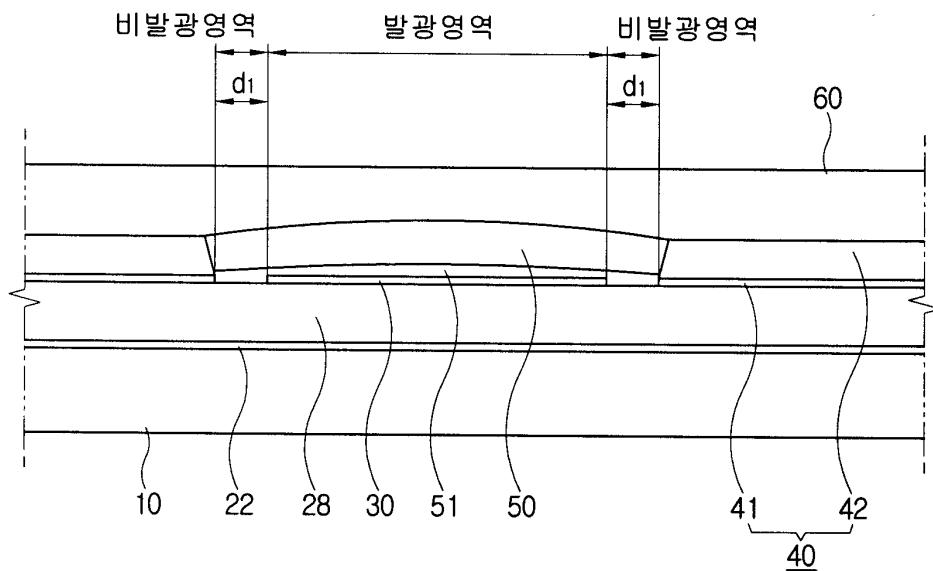
도면1



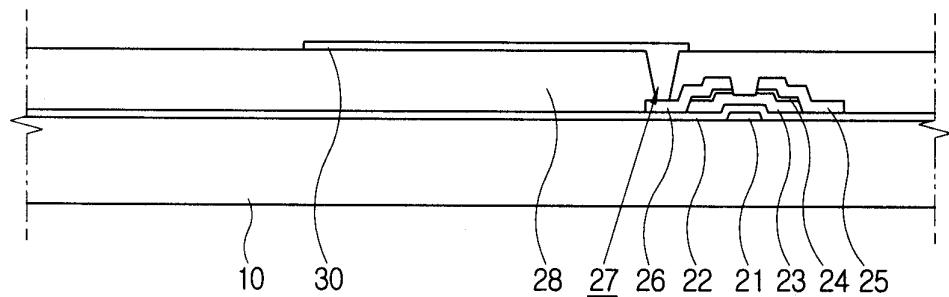
도면2



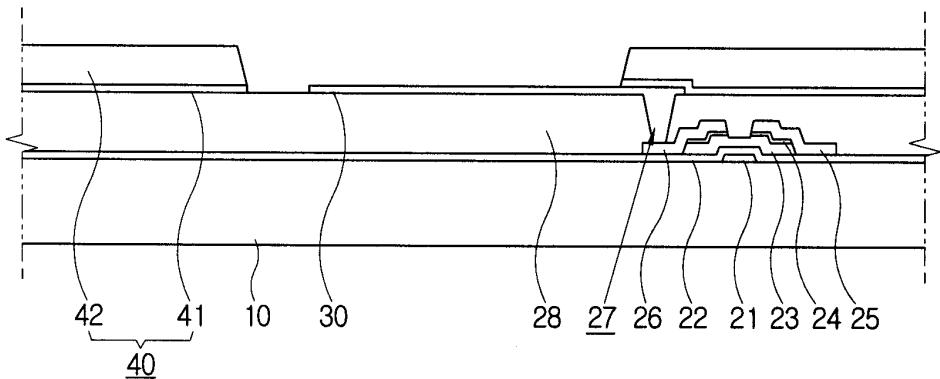
도면3



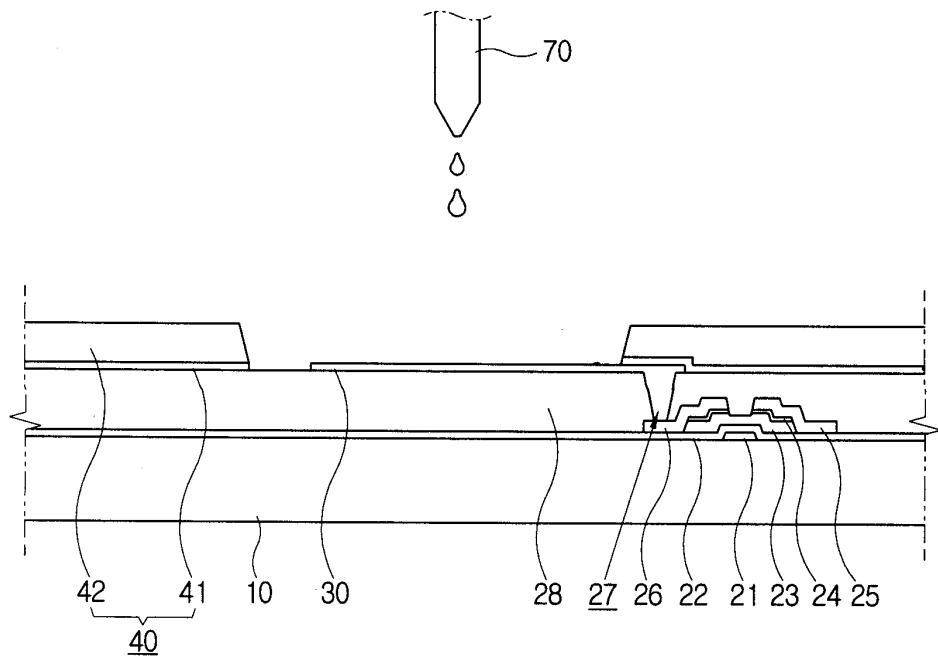
도면4a



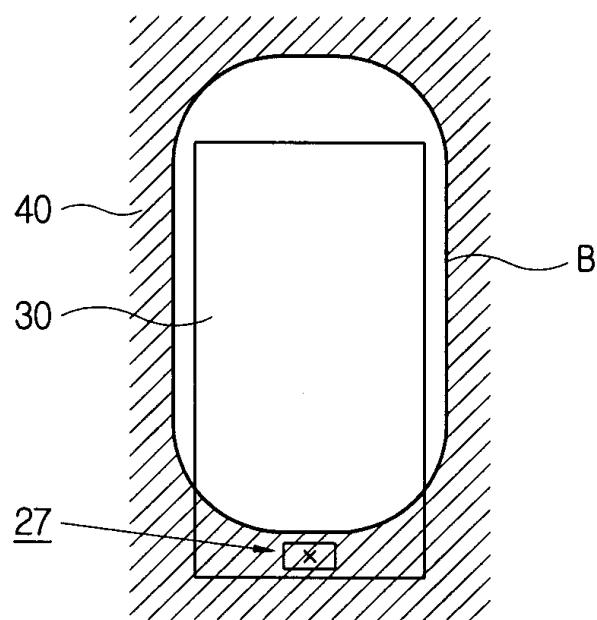
도면4b



도면4c



도면5



도면6

