



(12) 发明专利申请

(10) 申请公布号 CN 118382927 A

(43) 申请公布日 2024. 07. 23

(21) 申请号 202280075278.8

(22) 申请日 2022.10.20

(30) 优先权数据

2021-185249 2021.11.12 JP

(85) PCT国际申请进入国家阶段日

2024.05.11

(86) PCT国际申请的申请数据

PCT/JP2022/039095 2022.10.20

(87) PCT国际申请的公布数据

W02023/085033 JA 2023.05.19

(71) 申请人 罗姆股份有限公司

地址 日本

(72) 发明人 池田真人

(74) 专利代理机构 北京尚诚知识产权代理有限公司 11322

专利代理师 龙淳 徐飞跃

(51) Int.Cl.

H01L 23/50 (2006.01)

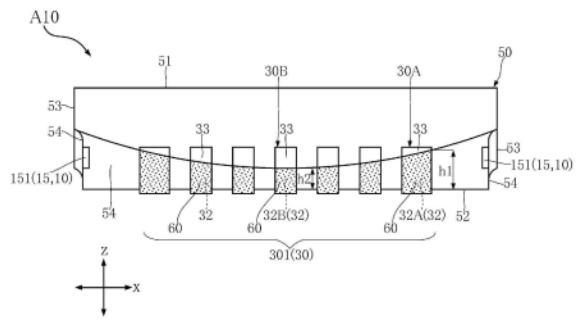
权利要求书2页 说明书11页 附图18页

(54) 发明名称

半导体装置

(57) 摘要

半导体装置包括:沿着第一方向排列的多个端子;与多个端子中的至少任一个导通的半导体元件;和覆盖多个端子各自的一部分和半导体元件的密封树脂。多个端子分别具有从密封树脂露出的安装面和侧面。多个端子包含:位于离密封树脂的第一方向的一侧的端部最近的位置的第一端子;和位于与第一端子隔开距离的位置的第二端子。第二端子的侧面的厚度方向上的尺寸与第一端子的侧面的厚度方向上的尺寸不同。



1. 一种半导体装置,其特征在于,包括:
沿着相对于厚度方向正交的第一方向排列的多个端子;
与所述多个端子中的至少任一个导通的半导体元件;和
覆盖所述多个端子各自的一部分和所述半导体元件的密封树脂,
所述多个端子分别具有安装面和与所述安装面相连的侧面,
所述安装面朝向所述厚度方向且从所述密封树脂露出,
所述侧面朝向相对于所述厚度方向和所述第一方向正交的第二方向,并且从所述密封树脂露出,
所述多个端子包含:位于离所述密封树脂的所述第一方向的一侧的端部最近的位置的第一端子;和位于与所述第一端子隔开距离的位置的第二端子,
所述多个端子的所述侧面包含所述第一端子所具有的第一侧面和所述第二端子所具有的第二侧面,
所述第二侧面的所述厚度方向上的第二尺寸与所述第一侧面的所述厚度方向上的第一尺寸不同。
2. 根据权利要求1所述的半导体装置,其特征在于:
所述第二端子位于离所述密封树脂的所述第一方向的中央最近的位置。
3. 根据权利要求2所述的半导体装置,其特征在于:
所述第二尺寸比所述第一尺寸小。
4. 根据权利要求3所述的半导体装置,其特征在于:
所述多个端子的所述侧面各自的所述厚度方向上的尺寸之中,所述第一尺寸最大。
5. 根据权利要求3或4所述的半导体装置,其特征在于:
所述第一侧面的所述第一方向上的尺寸比所述第二侧面的所述第一方向上的尺寸大。
6. 根据权利要求5所述的半导体装置,其特征在于:
所述多个端子的所述侧面各自的所述第一方向上的尺寸之中,所述第一侧面的所述第一方向上的尺寸最大。
7. 根据权利要求2所述的半导体装置,其特征在于:
所述第二尺寸比所述第一尺寸大。
8. 根据权利要求3或4所述的半导体装置,其特征在于:
所述第二侧面的所述第一方向上的尺寸比所述第一侧面的所述第一方向上的尺寸小。
9. 根据权利要求1所述的半导体装置,其特征在于:
所述第二端子位于离所述密封树脂的所述第一方向的另一侧的端部最近的位置。
10. 根据权利要求1~9中任一项所述的半导体装置,其特征在于:
还包括覆盖所述安装面和所述侧面的覆盖层,
所述覆盖层包含金属元素。
11. 根据权利要求1~10中任一项所述的半导体装置,其特征在于:
所述多个端子分别具有朝向所述第二方向且从所述密封树脂露出的端面,
所述端面在所述厚度方向和所述第二方向上分别以所述侧面为基准位于与所述安装面相反侧,
所述端面与所述侧面相连。

12. 根据权利要求11所述的半导体装置,其特征在于:

所述第一侧面与所述第一端子的所述端面的第一边界线相对于所述第一方向倾斜。

13. 根据权利要求12所述的半导体装置,其特征在于:

所述第二侧面与所述第二端子的所述端面的第二边界线相对于所述第一方向倾斜,所述第二边界线相对于所述第一方向的倾斜角比所述第一边界线相对于所述第一方向的倾斜角小。

14. 根据权利要求12或13所述的半导体装置,其特征在于:

所述多个端子的所述侧面与所述端面的边界线的各自相对于所述第一方向的倾斜角之中,所述第一边界线相对于所述第一方向的倾斜角最大。

15. 根据权利要求11~13中任一项所述的半导体装置,其特征在于:

所述多个端子分别具有在所述厚度方向上朝向与所述安装面相反侧并且与所述端面相连的连接面,

所述连接面的面积比所述安装面的面积大。

16. 根据权利要求15所述的半导体装置,其特征在于:

还包括与所述半导体元件和所述多个端子中的任一个端子的所述连接面导电接合的导线。

17. 根据权利要求1~16中任一项所述的半导体装置,其特征在于:

还包括位于与所述多个端子隔开距离的位置的裸片焊盘,

所述半导体元件搭载于所述裸片焊盘,

所述裸片焊盘具有朝向所述厚度方向上的与所述安装面相同侧的背面,

所述背面从所述密封树脂露出。

半导体装置

技术领域

[0001] 本发明涉及半导体装置。

背景技术

[0002] 在专利文献1中公开了一种半导体装置的一例,该半导体装置包括:沿着规定的方向排列的多个端子;与多个端子中的至少任一个导通的半导体元件;和覆盖多个端子各自的一部分和半导体元件的密封树脂。各端子具有从密封树脂露出的端子背面和端子外侧面。在将该半导体装置安装于配线基板时,在多个端子各自的端子外侧面形成同样的焊脚。

[0003] 焊脚的形成有助于提高半导体装置相对于配线基板的接合强度。在此,在使用专利文献1所公开的半导体装置时,对多个端子分别作用不同大小的热应力。其结果,有时在形成于某特定的端子的焊脚产生龟裂。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开2018-190875号公报。

发明内容

[0007] 发明要解决的问题

[0008] 本发明的一个目的在于,提供一种改良后的半导体装置。作为一个例子,本发明的目的在于提供一种在安装于配线基板时能够使分别形成于多个端子的焊脚的高度不同的半导体装置。

[0009] 用于解决问题的技术手段

[0010] 通过本发明提供一种半导体装置,其包括:沿着相对于厚度方向正交的第一方向排列的多个端子;与所述多个端子中的至少任一个导通的半导体元件;和覆盖所述多个端子各自的一部分和所述半导体元件的密封树脂。所述多个端子分别具有安装面和与所述安装面相连的侧面。所述安装面朝向所述厚度方向且从所述密封树脂露出,所述侧面朝向相对于所述厚度方向和所述第一方向正交的第二方向,并且从所述密封树脂露出。所述多个端子包含:位于离所述密封树脂的所述第一方向的一侧的端部最近的位置的第一端子;和位于与所述第一端子隔开距离的位置的第二端子。所述多个端子的所述侧面包含所述第一端子所具有的第一侧面和所述第二端子所具有的第二侧面。所述第二侧面的所述厚度方向上的第二尺寸与所述第一侧面的所述厚度方向上的第一尺寸不同。

[0011] 发明效果

[0012] 作为一个例子,根据上述的半导体装置,在安装于配线基板时,能够使形成于多个端子的焊脚的高度不同。

[0013] 本发明的其他特征和优点通过基于附图在以下进行的详细的说明而能够更加明确。

附图说明

- [0014] 图1是本发明的第一实施方式的半导体装置的俯视图,透视了密封树脂。
- [0015] 图2是图1所示的半导体装置的仰视图。
- [0016] 图3是图1所示的半导体装置的主视图。
- [0017] 图4是图1所示的半导体装置的左视图。
- [0018] 图5是沿着图1的V-V线的截面图。
- [0019] 图6是沿着图1的VI-VI线的截面图。
- [0020] 图7是图5的局部放大图。
- [0021] 图8是图3所示的第一端子及其附近的局部放大图。
- [0022] 图9是图3所示的第二端子及其附近的局部放大图。
- [0023] 图10是说明图1所示的半导体装置的制造工序的截面图。
- [0024] 图11是说明图1所示的半导体装置的制造工序的截面图。
- [0025] 图12是说明图1所示的半导体装置的制造工序的截面图。
- [0026] 图13是说明图1所示的半导体装置的制造工序的截面图。
- [0027] 图14是本发明的第二实施方式的半导体装置的俯视图,透视了密封树脂。
- [0028] 图15是图14所示的半导体装置的主视图。
- [0029] 图16是图14所示的半导体装置的左视图。
- [0030] 图17是沿着图14的XVII-XVII线的截面图。
- [0031] 图18是图15所示的第一端子及其附近的局部放大图。
- [0032] 图19是图15所示的第二端子及其附近的局部放大图。
- [0033] 图20是本发明的第三实施方式的半导体装置的俯视图,透视了密封树脂。
- [0034] 图21是图20所示的半导体装置的主视图。
- [0035] 图22是图20所示的半导体装置的左视图。
- [0036] 图23是图21所示的第一端子及其附近的局部放大图。
- [0037] 图24是图21所示的第二端子及其附近的局部放大图。

具体实施方式

- [0038] 基于附图对用于实施本发明的方式进行说明。
- [0039] 第一实施方式:
- [0040] 基于图1~图9,对本发明的第一实施方式的半导体装置A10进行说明。半导体装置A10表面安装于各种电子设备的电路基板。半导体装置A10的封装形式是QFN(Quad Flat Non-leaded package:四方扁平无引线封装)。半导体装置A10包括裸片焊盘10、半导体元件20、多个端子30、多个导线40和密封树脂50。在此,为了便于理解,图1透视了密封树脂50。在图1中,用假想线(双点划线)表示透视的密封树脂50。在图2~图4、图8和图9中,用多个点的区域表示覆盖层60。
- [0041] 在半导体装置A10的说明中,为了方便,将各端子30(或者裸片焊盘10、半导体元件20等)的厚度方向称为“厚度方向z”。将与厚度方向z正交的方向称为“第一方向x”。将与厚度方向z和第一方向x双方正交的方向称为“第二方向y”。
- [0042] 如图5所示,密封树脂50覆盖半导体元件20、裸片焊盘10和多个端子30各自的一部

分。密封树脂50具有电绝缘性。密封树脂50例如包含黑色的环氧树脂。如图3和图4所示,密封树脂50具有顶面51、底面52、第一侧面53和第二侧面54。

[0043] 如图3~图5所示,顶面51朝向厚度方向z的一侧。如图2~图5所示,底面52朝向厚度方向z上的与顶面51相反侧。

[0044] 如图2~图6所示,第一侧面53朝向与厚度方向z正交的方向,且与顶面51相连。在图示的例子中,第一侧面53包括朝向第一方向x的两个区域(更准确而言,在第一方向x上彼此朝向相反侧的两个区域,以下相同)和朝向第二方向y的两个区域。如图2~图4和图6所示,第二侧面54朝向与厚度方向z正交的方向,且与底面52和第一侧面53相连。第二侧面54包括朝向第一方向x的两个区域和朝向第二方向y的两个区域。在厚度方向z上观察,第二侧面54位于比第一侧面53靠密封树脂50的内方(靠近半导体元件20)的位置。如图3和图4所示,在第二方向y和第一方向x上分别观察时,密封树脂50的第一侧面53与第二侧面54的边界线,与朝向底面52呈凸状的圆弧重叠。

[0045] 如图1和图5所示,裸片焊盘10位于与多个端子30隔开距离的位置。裸片焊盘10包含金属元素。该金属元素例如为铜(Cu)。裸片焊盘10和多个端子30由同一引线框架获得。如图1和图2所示,裸片焊盘10具有搭载面11、背面12、周面13、周槽14及多个悬吊部15。

[0046] 如图5所示,搭载面11朝向厚度方向z上的与密封树脂50的顶面51相同的一侧。搭载面11与半导体元件20相对。如图5所示,背面12朝向厚度方向z上的与搭载面11相反侧。背面12从密封树脂50的底面52露出。背面12的面积小于搭载面11的面积。

[0047] 如图1、图2和图5所示,周面13朝向相对于厚度方向z正交的方向,且与搭载面11相连。在厚度方向z上观察,周面13包围背面12。如图1和图5所示,周槽14从背面12和周面13向裸片焊盘10的内侧凹陷。在厚度方向z上观察,周槽14包围背面12。周槽14与密封树脂50相接。

[0048] 如图1所示,在厚度方向z上观察,多个悬吊部15从搭载面11的四角呈放射状延伸。如图6所示,各悬吊部15与搭载面11成同一平面。多个悬吊部15用于将裸片焊盘10联结于引线框架。各悬吊部15的厚度方向z的尺寸比从搭载面11到背面12的厚度方向z的距离小。如图1所示,各悬吊部15具有端面151,该端面151朝向第一方向x和第二方向y。更准确地说,各端面151具有朝向第一方向x的区域和朝向第二方向y的区域。各端面151从密封树脂50的第二侧面54露出(参照图3和图4)。

[0049] 如图1和图5所示,半导体元件20搭载于裸片焊盘10的搭载面11。在本实施方式中,半导体元件20例如是构成有用于点亮LED等光源的驱动电路的集成电路(IC)。半导体元件20具有多个电极21。

[0050] 如图5所示,多个电极21设置于半导体元件20的厚度方向z的一侧。多个电极21与在半导体元件20的内部构成的电路导通。多个电极21的组成例如包含铝(Al)。如图1所示,各电极21与多个端子30中的至少任一个导通。

[0051] 如图5所示,接合层29插设于裸片焊盘10的搭载面11与半导体元件20之间。接合层29例如由以含有银的环氧树脂为主剂的膏(所谓的Ag膏)构成。半导体元件20经由接合层29接合于搭载面11。

[0052] 如图1和图2所示,多个端子30包含两个第一端子组301和两个第二端子组302。2个第一端子组301在第二方向y上位于相互隔开距离的位置,属于各端子组的多个端子30沿着

第一方向x排列。2个第二端子组302在第一方向x上位于相互隔开距离的位置,属于各端子组的多个端子30沿着第二方向y排列。2个第一端子组301和2个第二端子组302各自的组包含1个第一端子30A和1个第二端子30B。多个端子30的结构在这些组的各自中均相同。因此,关于多个端子30的结构,以两个第一端子组301中的任一个为代表进行说明。

[0053] 如图3所示,第一端子30A位于离密封树脂50的第一方向x的一侧的端部最近的位置。第二端子30B位于与第一端子30A隔开距离的位置。在半导体装置A10中,第二端子30B位于离密封树脂50的第一方向x的中央最近的位置。如图1、图2和图7所示,多个端子30分别具有安装面31、侧面32、端面33、连接面34、内侧面35、内端面36和弯曲面37。

[0054] 如图2和图7所示,安装面31朝向厚度方向z上的与裸片焊盘10的背面12相同侧。安装面31从密封树脂50的底面52露出。在将半导体装置A10安装于配线基板时,安装面31与该配线基板相对。

[0055] 如图2、图3和图7所示,侧面32朝向第二方向y,且与安装面31相连。侧面32从密封树脂50的第二侧面54露出。

[0056] 如图3所示,多个端子30的侧面32包含第一侧面32A和第二侧面32B。第一侧面32A相当于第一端子30A的侧面32。第二侧面32B相当于第二端子30B的侧面32。第二侧面32B的厚度方向z上的第二尺寸h2与第一侧面32A的厚度方向z上的第一尺寸h1不同。在此,第一尺寸h1是第一侧面32A的厚度方向z的尺寸的最大值。第二尺寸h2是第二侧面32B的厚度方向z的尺寸的最大值。在半导体装置A10中,第二尺寸h2小于第一尺寸h1。并且,在半导体装置A10中,多个端子30的侧面32各自的厚度方向的尺寸中,第一尺寸h1最大。

[0057] 如图3所示,在半导体装置A10中,多个端子30中的位于第一端子30A与第二端子30B之间的多个端子30的侧面32各自的厚度方向z的尺寸小于第一尺寸h1且大于第二尺寸h2。在多个端子30中,从第一端子30A到第二端子30B,侧面32的厚度方向z的尺寸逐渐变小。

[0058] 如图8和图9所示,第一侧面32A的第一方向x上的尺寸b1大于第二侧面32B的第一方向x上的尺寸b2。

[0059] 如图7所示,端面33朝向第二方向y且与侧面32相连。端面33在厚度方向z和第二方向y上分别以侧面32为基准位于与安装面31相反侧。端面33从密封树脂50的第一侧面53露出。

[0060] 如图8和图9所示,多个端子30分别具有侧面32与端面33的边界线331。多个端子30的边界线331包含第一边界线331A和第二边界线331B。第一边界线331A是第一端子30A所具有的边界线331。第二边界线331B是第二端子30B所具有的边界线331。第一边界线331A相对于第一方向x倾斜。第二边界线331B相对于第一方向x倾斜。第二边界线331B相对于第一方向x的倾斜角 θ_2 (图9)小于第一边界线331A相对于第一方向x的倾斜角 θ_1 (图8)。多个端子30的边界线331各自相对于第一方向x的倾斜角 θ 中,第一边界线331A相对于第一方向x的倾斜角 θ_1 最大。在第二方向y上观察时,多个端子30的边界线331与朝向密封树脂50的底面52呈凸状的圆弧重叠。因此,倾斜角 θ (包括倾斜角 θ_1 及倾斜角 θ_2)例如作为沿着第一方向x延伸的直线与相对于边界线331的切线的交叉角中的锐角的最大值被赋予。取而代之,也可以将关于各端子的上述倾斜角 θ 形成为沿第一方向x延伸的直线与相对于边界线331的切线的交叉角中的锐角的最小值(或者中间值等)。

[0061] 如图1和图7所示,连接面34朝向厚度方向z上的与安装面31相反侧。连接面34与端

面33相连。连接面34的面积大于安装面31的面积。

[0062] 如图1和图2所示,内侧面35朝向第一方向x,且与安装面31和连接面34相连。内侧面35包括在第一方向x上位于相互隔开距离的位置的两个区域。内侧面35与密封树脂50相接。

[0063] 如图1、图2和图7所示,内端面36在第二方向y上朝向与端面33相反侧。内端面36与连接面34和内侧面35相连。多个端子30的内端面36的面积相互相等。内端面36与密封树脂50相接。

[0064] 如图1、图2和图7所示,弯曲面37与安装面31、内侧面35和内端面36相连,并且朝向多个端子30中的任一个的内侧弯曲。在厚度方向z上观察,弯曲面37与连接面34重叠。弯曲面37与密封树脂50相接。

[0065] 如图1和图5所示,多个导线40分别与半导体元件20的多个电极21中的任一个和多个端子30的连接面34中的任一个导电接合。由此,半导体元件20与多个端子30的至少任一个导通。多个导线40的组成例如含有金(Au)。

[0066] 如图2~图5所示,覆盖层60覆盖多个端子30的安装面31和侧面32。覆盖层60包含金属元素。该金属元素例如为锡(Sn)。

[0067] 接着,基于图10~图13,对半导体装置A10的制造方法的一例进行说明。图10~图13的截面位置与图5的截面位置相同。

[0068] 首先,如图10所示,形成覆盖裸片焊盘10和多个端子30各自的一部分和半导体元件20的密封树脂50。密封树脂50通过压缩成型而形成。裸片焊盘10的背面12和多个端子30的安装面31从密封树脂50的底面52露出。

[0069] 接着,如图11所示,在多个端子30和密封树脂50形成从安装面31和底面52向厚度方向z凹陷的多个槽80。多个槽80分别沿着第一方向x和第二方向y中的任一方向延伸。由此,多个槽80在厚度方向z上观察时呈格子状。多个槽80利用切割刀片而形成。经由本工序,在多个端子30的各自形成侧面32。在形成多个槽80的各个时,适当调整切割刀片相对于多个端子30和密封树脂50的厚度方向z的位置。由此,多个端子30的侧面32各自的厚度方向z的尺寸不同。

[0070] 接着,如图12所示,形成覆盖多个端子30的安装面31和侧面32的覆盖层60。覆盖层60通过将多个端子30连结而成的引线框架作为导电路径的电解电镀而形成。

[0071] 最后,如图13所示,在将带81粘贴于密封树脂50的顶面51之后,利用刀片82沿着多个槽80切断多个端子30和密封树脂50。此时,刀片82的宽度比多个槽80各自的宽度小。通过经由本工序,在多个端子30分别形成端面33。经由以上的工序,得到半导体装置A10。

[0072] 接着,对半导体装置A10的作用效果进行说明。

[0073] 半导体装置A10包括沿着第一方向x排列的多个端子30。多个端子30分别具有安装面31和侧面32。安装面31和侧面32从密封树脂50露出。多个端子30包含:位于离密封树脂50的第一方向x的一侧的端部最近的第一端子30A;和位于与第一端子30A隔开距离的位置的第二端子30B。多个端子30的侧面32包含第一端子30A所具有的第一侧面32A和第二端子30B所具有的第二侧面32B。第二侧面32B的厚度方向z上的第二尺寸h2与第一侧面32A的厚度方向z上的第一尺寸h1不同。由此,在将半导体装置A10安装于配线基板时,形成于第二侧面32B的焊脚的高度与形成于第一侧面32A的焊脚的高度不同。这是因为焊脚的高度依赖于多

个端子30的侧面32的厚度方向z上的尺寸。根据半导体装置A10,在将半导体装置A10安装于配线基板时,能够使形成于多个端子30的焊脚的高度不同。

[0074] 在半导体装置A10中,第二端子30B位于距密封树脂50的第一方向x的中央最近的位置(这包括距中央的距离为零的情况)。另外,第二侧面32B的第二尺寸h2比第一侧面32A的第一尺寸小。由此,能够将形成于第一侧面32A的焊脚的高度设定为比形成于第二侧面32B的焊脚的高度大。在此,在使用半导体装置A10时,由于从半导体元件20发出的热对多个端子30作用热应力。在多个端子30中,热应力最容易集中于第一端子30A。因此,通过采用本结构,能够使形成于第一端子30A的焊脚的体积比形成于第二端子30B的焊脚的体积大。由此,能够在第一端子30A产生的热应力释放到体积相对较大的焊脚,因此能够减少第一端子30A中的热应力的集中。

[0075] 在半导体装置A10中,多个端子30的侧面32各自的厚度方向z上的尺寸中,第一侧面32A的第一尺寸h1最大。由此,能够使形成于多个端子30的焊脚各自的体积中的、形成于第一端子30A的焊脚的体积最大。因此,能够有效地降低在第一端子30A产生的热应力的集中。在该情况下,通过使第一侧面32A的第一方向x的尺寸b1(图8)比第二侧面32B的第一方向x的尺寸b2(图9)大,能够进一步增加形成于第一端子30A的焊脚的体积。

[0076] 半导体装置A10还包括覆盖多个端子30的安装面31和侧面32的覆盖层60。覆盖层60包含金属元素。由此,在将半导体装置A10安装于配线基板时,焊料相对多个端子30的浸润性更加良好。

[0077] 多个端子30分别具有朝向第二方向y且从密封树脂50露出的端面33。端面33在厚度方向z和第二方向y上分别以侧面32为基准位于与安装面31相反侧。端面33与侧面32相连。由此,在半导体装置A10的制造工序中的图11所示的工序中,即使在多个端子30分别形成侧面32的情况下,多个端子30也维持与引线框架连结的状态。因此,在半导体装置A10的制造工序中的图12所示的工序中,能够通过将引线框架作为导电路径的电解电镀来形成覆盖层60。

[0078] 多个端子30分别具有连接面34和弯曲面37。连接面34的面积大于安装面31的面积。弯曲面37在厚度方向z上观察时与连接面34重叠,并且与安装面31重叠。弯曲面37与密封树脂50相接。由此,在多个端子30要从密封树脂50的底面52脱落时,弯曲面37被密封树脂50限制,因此能够防止多个端子30的脱落。

[0079] 半导体装置A10还包括位于与多个端子30隔开距离的位置的裸片焊盘10。半导体元件20搭载于裸片焊盘10。裸片焊盘10具有从密封树脂50露出的背面12。由此,能够提高半导体装置A10的散热性。并且,在裸片焊盘10形成有从背面12和周面13向裸片焊盘10的内侧凹陷的周槽14。周槽14与密封树脂50相接。由此,在裸片焊盘10要从密封树脂50的底面52脱落时,周槽14被密封树脂50限制,因此能够防止裸片焊盘10的脱落。

[0080] 第二实施方式:

[0081] 基于图14~图19,对本发明的第二实施方式的半导体装置A20进行说明。在本图中,对于与上述半导体装置A10相同或类似的要素标注相同的附图标记,省略重复的说明。在此,为了便于理解,图14透视了密封树脂50。在图14中,用假想线表示透视的密封树脂50。在图15、图16、图18和图19中,用多个点的区域表示覆盖层60。

[0082] 半导体装置A20的裸片焊盘10和多个端子30的结构与上述半导体装置A10的该结

构不同。

[0083] 如图15和图16所示,裸片焊盘10的多个悬吊部15的端面151从密封树脂50的第一侧面53露出。如图17所示,裸片焊盘10的背面12被覆盖层60覆盖。这是因为,多个悬吊部15在图11所示的工序中与多个端子30一起联结于引线框架。因此,在图12所示的工序中,通过电解电镀在背面12析出而成为覆盖层60的金属层。

[0084] 如图14~图16所示,在半导体装置A20中,构成多个端子30的两个第一端子组301和两个第二端子组302的各个组包括第一端子30A和第二端子30B。第一端子30A和第二端子30B的结构在任一组中均相同。因此,对于半导体装置A20的第一端子30A和第二端子30B的结构,以两个第一端子组301的任一个为代表进行说明。

[0085] 如图14和图15所示,第二端子30B位于离密封树脂50的第一方向x的中央最近的位置。如图19和图18所示,第二端子30B的第二侧面32B的厚度方向z上的第二尺寸h2比第一端子30A的第一侧面32A的厚度方向z上的第一尺寸h1大。

[0086] 如图15所示,在半导体装置A20中,多个端子30中的位于第一端子30A与第二端子30B之间的多个端子30的侧面32各自的厚度方向z的尺寸,大于第一尺寸h1且小于第二尺寸h2。在多个端子30中,侧面32的厚度方向z的尺寸从第一端子30A到第二端子30B逐渐变大。

[0087] 如图19和图18所示,第二侧面32B的第一方向x上的尺寸b2小于第一侧面32A的第一方向x上的尺寸b1。

[0088] 如图15和图16所示,在第一方向x和第二方向y上分别观察时,密封树脂50的第一侧面53与第二侧面54的边界线,与朝向密封树脂50的顶面51呈凸状的圆弧重叠。并且,如图15所示,在第二方向y上观察,多个端子30的边界线331与朝向密封树脂50的顶面51呈凸状的圆弧重叠。在该情况下,例如,包含倾斜角 θ_1 和倾斜角 θ_2 的倾斜角 θ 被赋予沿着第一方向x延伸的直线与相对于边界线331的切线的交叉角中的锐角的最大值,但本发明并不限定于此。

[0089] 接着,对半导体装置A20的作用效果进行说明。

[0090] 半导体装置A20包括沿着第一方向x排列的多个端子30。多个端子30分别具有安装面31和侧面32。安装面31和侧面32从密封树脂50露出。多个端子30包含:位于离密封树脂50的第一方向x的一侧的端部最近的位置的第一端子30A;和位于与第一端子30A隔开距离的位置的第二端子30B。多个端子30的侧面32包含第一端子30A所具有的第一侧面32A和第二端子30B所具有的第二侧面32B。第二侧面32B的厚度方向z上的第二尺寸h2与第一侧面32A的厚度方向z上的第一尺寸h1不同。因此,根据半导体装置A20,在将半导体装置A20安装于配线基板时,也能够使形成于多个端子30的焊脚的高度不同。

[0091] 在半导体装置A20中,第二端子30B位于离密封树脂50的第一方向x的中央最近的位置。在该情况下,第二侧面32B的第二尺寸h2比第一侧面32A的第一尺寸大。并且,第二侧面32B的第一方向x的尺寸b2比第一侧面32A的第一方向x的尺寸b1小。由此,即使在为了降低在第一端子30A产生的热应力的集中而将第一端子30A的安装面31的面积设定得比第二端子30B的安装面31的面积大的情况下,也能够将分别形成于多个端子30的焊脚的体积设定得相同。由此,例如能够抑制第二端子30B相对于配线基板的接合强度的降低。

[0092] 在半导体装置A20中,裸片焊盘10的背面12被覆盖层60覆盖。在覆盖层60的导热率比裸片焊盘10的导热率高的情况下,能够进一步提高半导体装置A20的散热性。

[0093] 进而,通过半导体装置A20具有与半导体装置A10同样的结构,在半导体装置A20中也起到基于该结构的作用效果。

[0094] 第三实施方式:

[0095] 基于图20~图24,对本发明的第三实施方式的半导体装置A30进行说明。在本图中,对上述半导体装置A10的相同或类似的要素标注相同的附图标记,省略重复的说明。在此,为了便于理解,图20透视了密封树脂50。在图20中,用假想线表示透视的密封树脂50。在图21~图24中,用多个点的区域表示覆盖层60。

[0096] 半导体装置A30的裸片焊盘10和多个端子30的结构与上述半导体装置A10的该结构不同。

[0097] 如图21和图22所示,裸片焊盘10的多个悬吊部15的端面151从密封树脂50的第一侧面53露出。

[0098] 如图20~图22所示,在半导体装置A30中,由多个端子30构成的两个第一端子组301和两个第二端子组302中,仅一个第一端子组301包含第一端子30A和第二端子30B。如图22所示,在不包含第一端子30A和第二端子30B的各组(另一个第一端子组301和两个第二端子组302)中,多个端子30的侧面32的厚度方向z上的尺寸均相等。

[0099] 如图21所示,第二端子30B位于离密封树脂50的第一方向x的另一侧的端部(该图中的左端)最近的位置。因此,第一端子30A和第二端子30B位于多个端子30(第一端子组301)的第一方向x的两侧。如图24和图23所示,第二端子30B的第二侧面32B的厚度方向z上的第二尺寸h2大于第一端子30A的第一侧面32A的厚度方向z上的第一尺寸h1。并且,第二侧面32B的第一方向x上的尺寸b2与第一侧面32A的第一方向x上的尺寸b1相等。如图21所示,在第二方向y上观察时,密封树脂50的第一侧面53与第二侧面54的边界线,与朝向密封树脂50的顶面51呈凸状的圆弧重叠。

[0100] 接着,对半导体装置A30的作用效果进行说明。

[0101] 半导体装置A30包括沿着第一方向x排列的多个端子30。多个端子30分别具有安装面31和侧面32。安装面31和侧面32从密封树脂50露出。多个端子30包含:位于离密封树脂50的第一方向x的一侧的端部最近的位置的第一端子30A;和位于与第一端子30A隔开距离的位置的第二端子30B。多个端子30的侧面32包含第一端子30A所具有的第一侧面32A和第二端子30B所具有的第二侧面32B。第二侧面32B的厚度方向z上的第二尺寸h2与第一侧面32A的厚度方向z上的第一尺寸h1不同。因此,根据半导体装置A30,在将半导体装置A20安装于配线基板时,也能够使形成于多个端子30的焊脚的高度不同。

[0102] 在半导体装置A30中,第二端子30B位于离密封树脂50的第一方向x的另一侧的端部最近的位置。由此,第一端子30A和第二端子30B位于多个端子30的第一方向x的两侧。在该情况下,形成于第一端子30A的焊脚的体积与形成于第二端子30B的焊脚的体积不同。因此,在将半导体装置A30安装于配线基板时,通过对形成于第一端子30A和第二端子30B的各自的焊脚进行比较,能够通过目视容易地确认半导体装置A30相对于配线基板的安装位置。

[0103] 并且,通过半导体装置A30具有与半导体装置A10相同的结构,在半导体装置A30中也起到基于该结构的同样的作用效果。

[0104] 本发明不限于上述实施例。本发明的各部分的具体结构能够自由地进行各种设计变更。

- [0105] 本发明包括以下的附记所记载的实施方式。
- [0106] 附记1.
- [0107] 一种半导体装置,其包括:
- [0108] 沿着相对于厚度方向正交的第一方向排列的多个端子;
- [0109] 与所述多个端子中的至少任一个导通的半导体元件;和
- [0110] 覆盖所述多个端子各自的一部分和所述半导体元件的密封树脂,
- [0111] 所述多个端子分别具有安装面和与所述安装面相连的侧面,
- [0112] 所述安装面朝向所述厚度方向且从所述密封树脂露出,
- [0113] 所述侧面朝向相对于所述厚度方向和所述第一方向正交的第二方向,并且从所述密封树脂露出,
- [0114] 所述多个端子包含:位于离所述密封树脂的所述第一方向的一侧的端部最近的位置的第一端子;和位于与所述第一端子隔开距离的位置的第二端子,
- [0115] 所述多个端子的所述侧面包含所述第一端子所具有的第一侧面和所述第二端子所具有的第二侧面,
- [0116] 所述第二侧面的所述厚度方向上的第二尺寸与所述第一侧面的所述厚度方向上的第一尺寸不同。
- [0117] 附记2.
- [0118] 根据附记1记载的半导体装置,其中,所述第二端子位于离所述密封树脂的所述第一方向的中央最近的位置。
- [0119] 附记3.
- [0120] 根据附记2记载的半导体装置,其中,所述第二尺寸比所述第一尺寸小。
- [0121] 附记4.
- [0122] 根据附记3记载的半导体装置,其中,所述多个端子的所述侧面各自的所述厚度方向上的尺寸之中,所述第一尺寸最大。
- [0123] 附记5.
- [0124] 根据附记3或4记载的半导体装置,其中,所述第一侧面的所述第一方向上的尺寸比所述第二侧面的所述第一方向上的尺寸大。
- [0125] 附记6.
- [0126] 根据附记5记载的半导体装置,其中,所述多个端子的所述侧面各自的所述第一方向上的尺寸之中,所述第一侧面的所述第一方向上的尺寸最大。
- [0127] 附记7.
- [0128] 根据附记2记载的半导体装置,其中,所述第二尺寸比所述第一尺寸大。
- [0129] 附记8.
- [0130] 根据附记3或4记载的半导体装置,其中,所述第二侧面的所述第一方向上的尺寸比所述第一侧面的所述第一方向上的尺寸小。
- [0131] 附记9.
- [0132] 根据附记1记载的半导体装置,其中,所述第二端子位于离所述密封树脂的所述第一方向的另一侧的端部最近的位置。
- [0133] 附记10.

- [0134] 根据附记1至9中任一项记载的半导体装置,其中,还包括覆盖所述安装面和所述侧面的覆盖层,
- [0135] 所述覆盖层包含金属元素。
- [0136] 附记11.
- [0137] 根据附记1至10中任一项记载的半导体装置,其中,所述多个端子分别具有朝向所述第二方向且从所述密封树脂露出的端面,
- [0138] 所述端面在所述厚度方向和所述第二方向上分别以所述侧面为基准位于与所述安装面相反侧,
- [0139] 所述端面与所述侧面相连。
- [0140] 附记12.
- [0141] 根据附记11记载的半导体装置,其中,所述第一侧面与所述第一端子的所述端面的第一边界线相对于所述第一方向倾斜。
- [0142] 附记13.
- [0143] 根据附记12记载的半导体装置,其中,所述第二侧面与所述第二端子的所述端面的第二边界线相对于所述第一方向倾斜,
- [0144] 所述第二边界线相对于所述第一方向的倾斜角比所述第一边界线相对于所述第一方向的倾斜角小。
- [0145] 附记14.
- [0146] 根据附记12或13记载的半导体装置,其中,所述多个端子的所述侧面与所述端面的边界线的各自相对于所述第一方向的倾斜角之中,所述第一边界线相对于所述第一方向的倾斜角最大。
- [0147] 附记15.
- [0148] 根据附记11至13中任一项记载的半导体装置,其中,所述多个端子分别具有在所述厚度方向上朝向与所述安装面相反侧并且与所述端面相连的连接面,
- [0149] 所述连接面的面积比所述安装面的面积大。
- [0150] 附记16.
- [0151] 根据附记15记载的半导体装置,其中,还包括与所述半导体元件和所述多个端子中的任一个端子的所述连接面导电接合的导线。
- [0152] 附记17.
- [0153] 根据附记1至16中任一项记载的半导体装置,其中,还包括位于与所述多个端子隔开距离的位置的裸片焊盘,
- [0154] 所述半导体元件搭载于所述裸片焊盘,
- [0155] 所述裸片焊盘具有朝向所述厚度方向上的与所述安装面相同侧的背面,
- [0156] 所述背面从所述密封树脂露出。
- [0157] 附图标记的说明
- [0158] A10、A20、A30:半导体装置10:裸片焊盘
- [0159] 11:搭载面12:背面
- [0160] 13:周面14:周槽
- [0161] 15:悬吊部151:端面

- [0162] 20:半导体元件21:电极
- [0163] 29:接合层30:端子
- [0164] 301:第一端子组302:第二端子组
- [0165] 30A:第一端子30B:第二端子
- [0166] 31:安装面32:侧面
- [0167] 32A:第一侧面32B:第二侧面
- [0168] 33:端面331:边界线
- [0169] 331A:第一边界线331B:第二边界线
- [0170] 34:连接面35:内侧面
- [0171] 36:第四接合层37:弯曲面
- [0172] 40:导线50:密封树脂
- [0173] 51:顶面52:底面
- [0174] 53:第一侧面54:第二侧面
- [0175] 60:覆盖层80:槽
- [0176] 81:带82:刀片
- [0177] h1:第一尺寸h2:第二尺寸
- [0178] θ_1 、 θ_2 、 θ :倾斜角z:厚度方向
- [0179] x:第一方向y:第二方向。

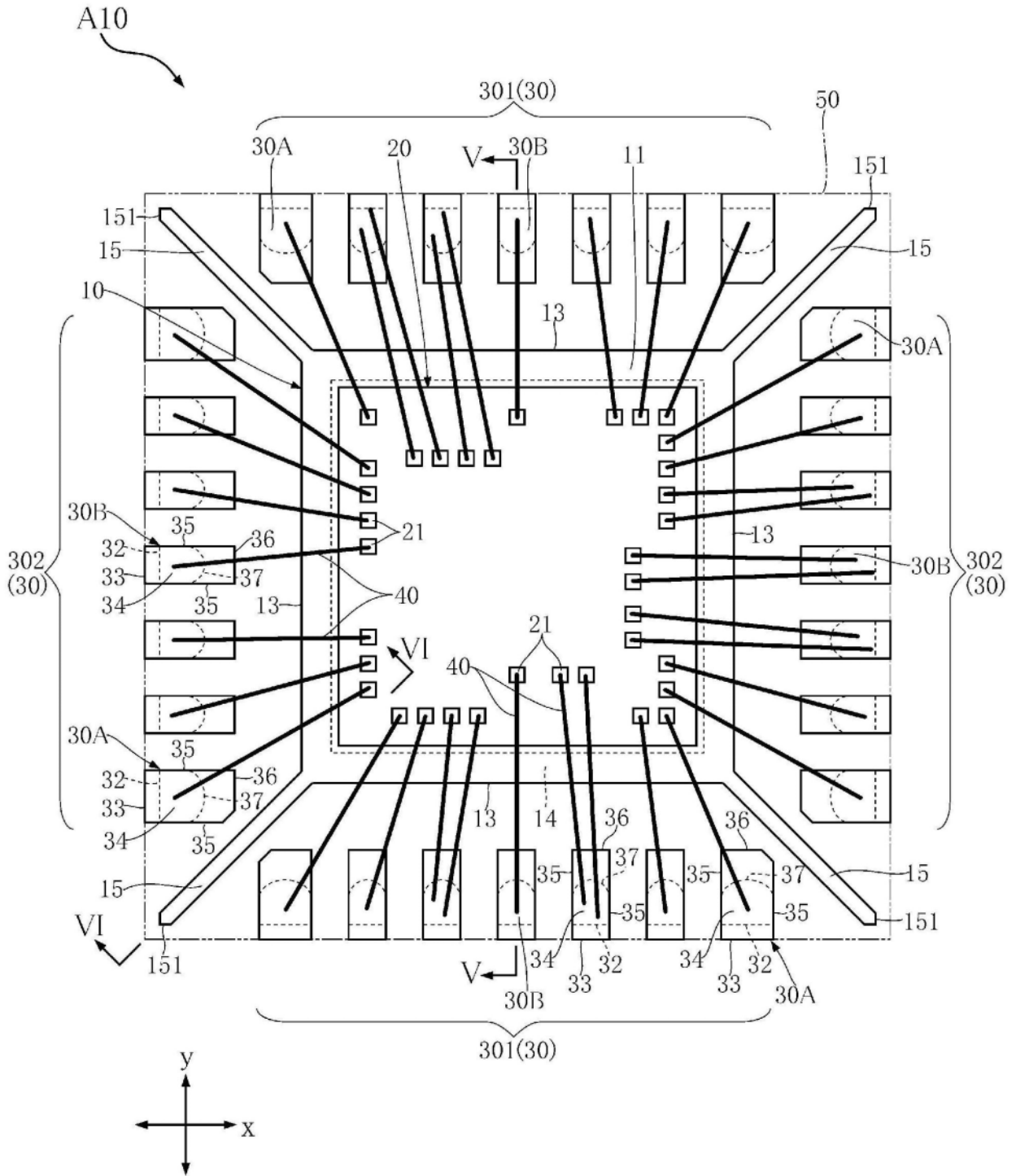


图1

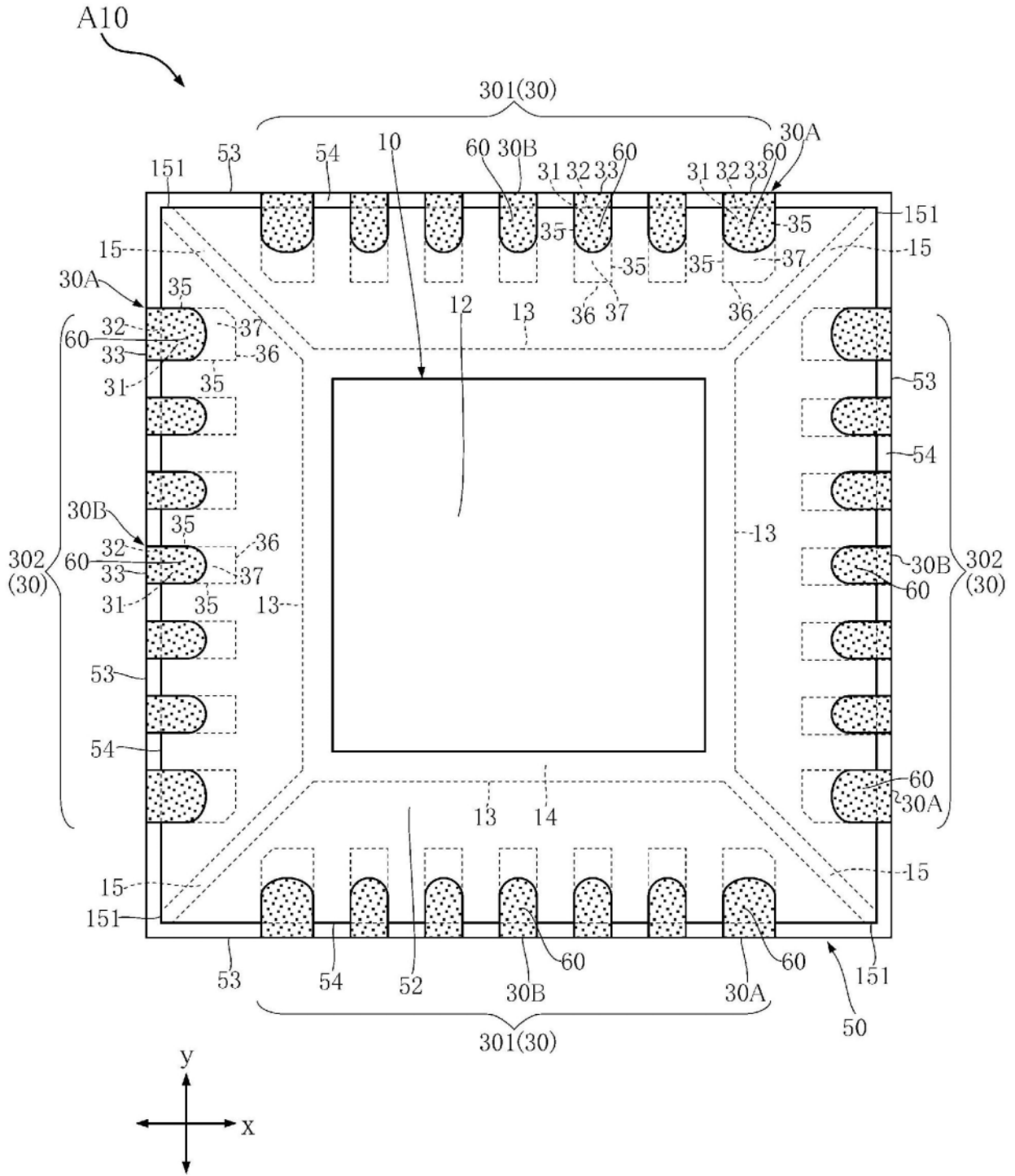


图2

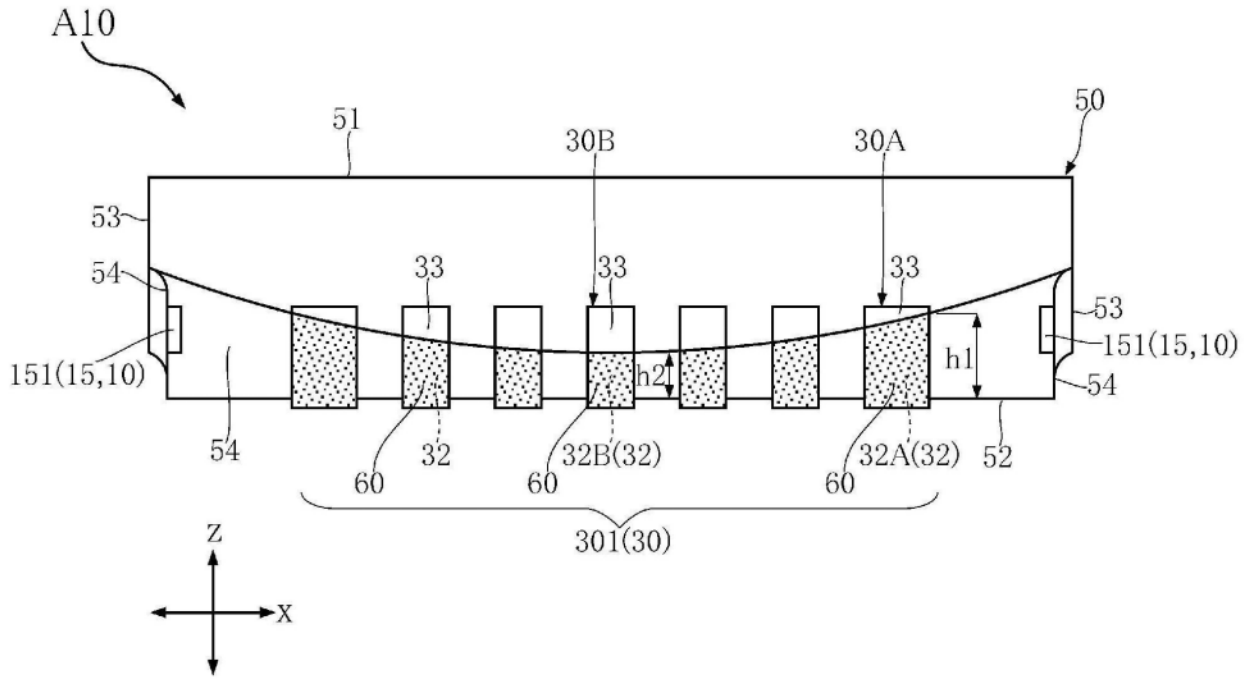


图3

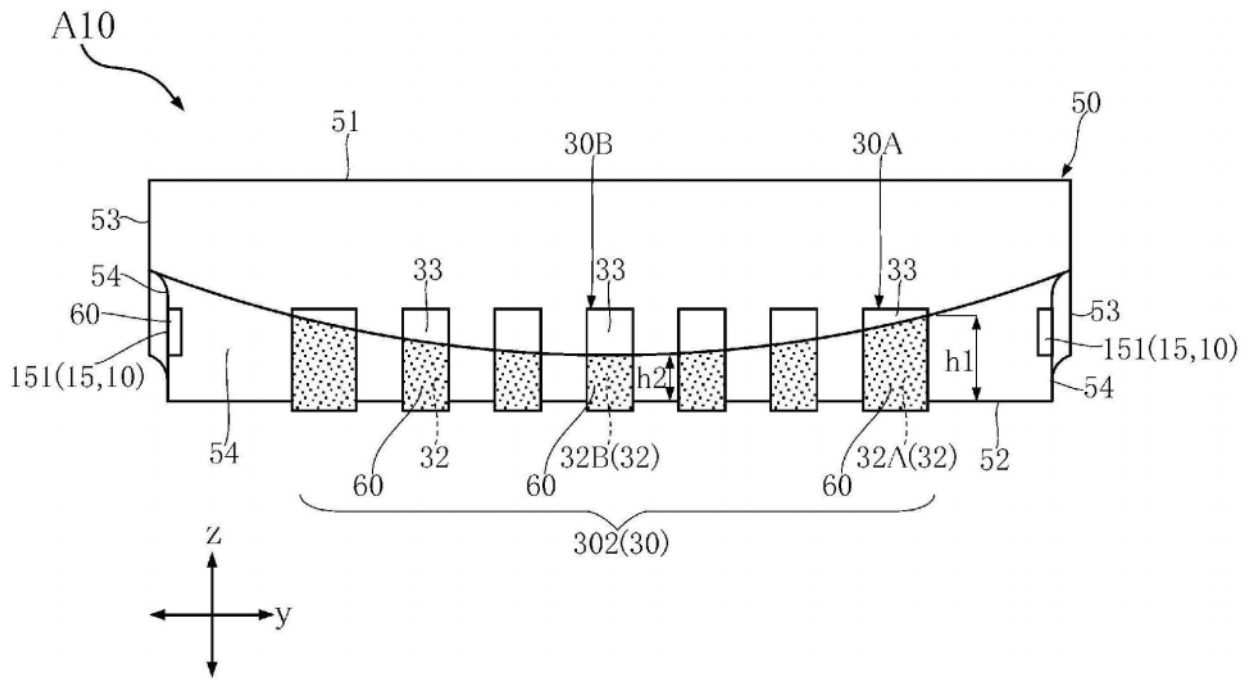


图4

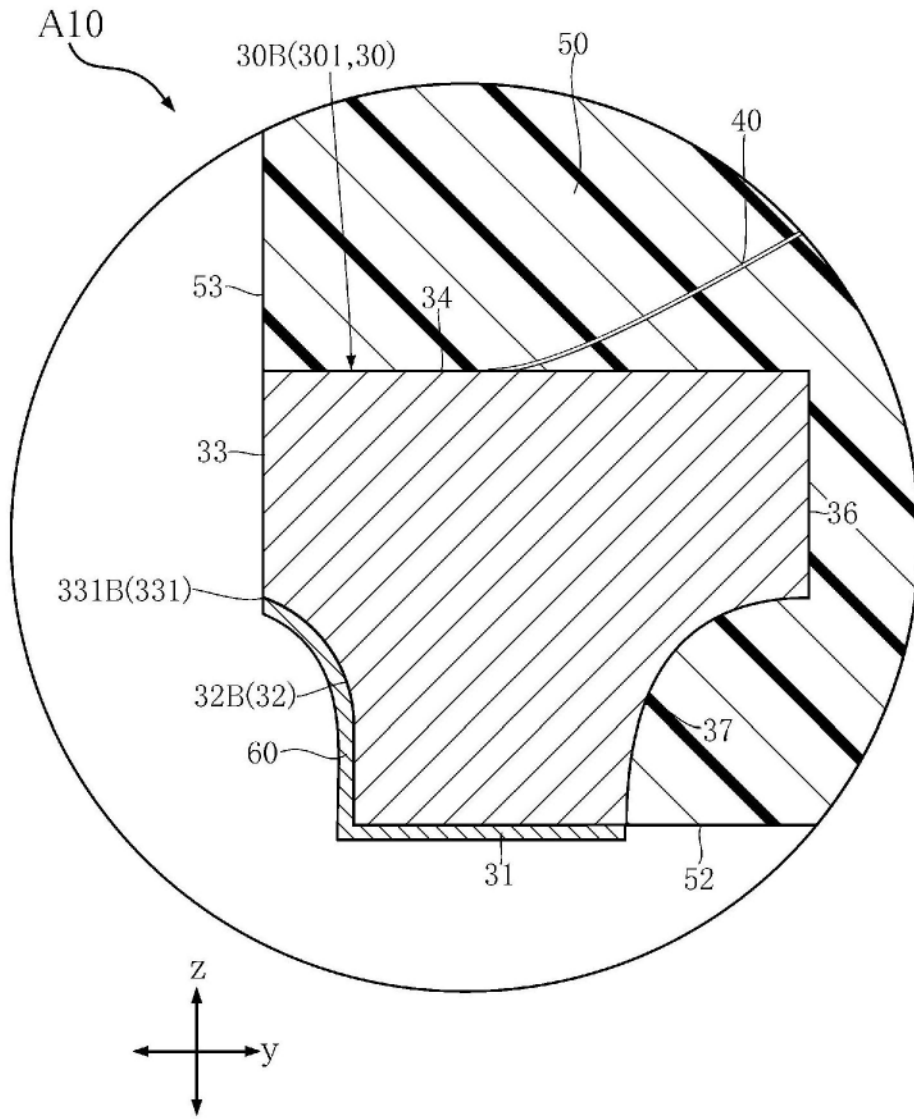


图7

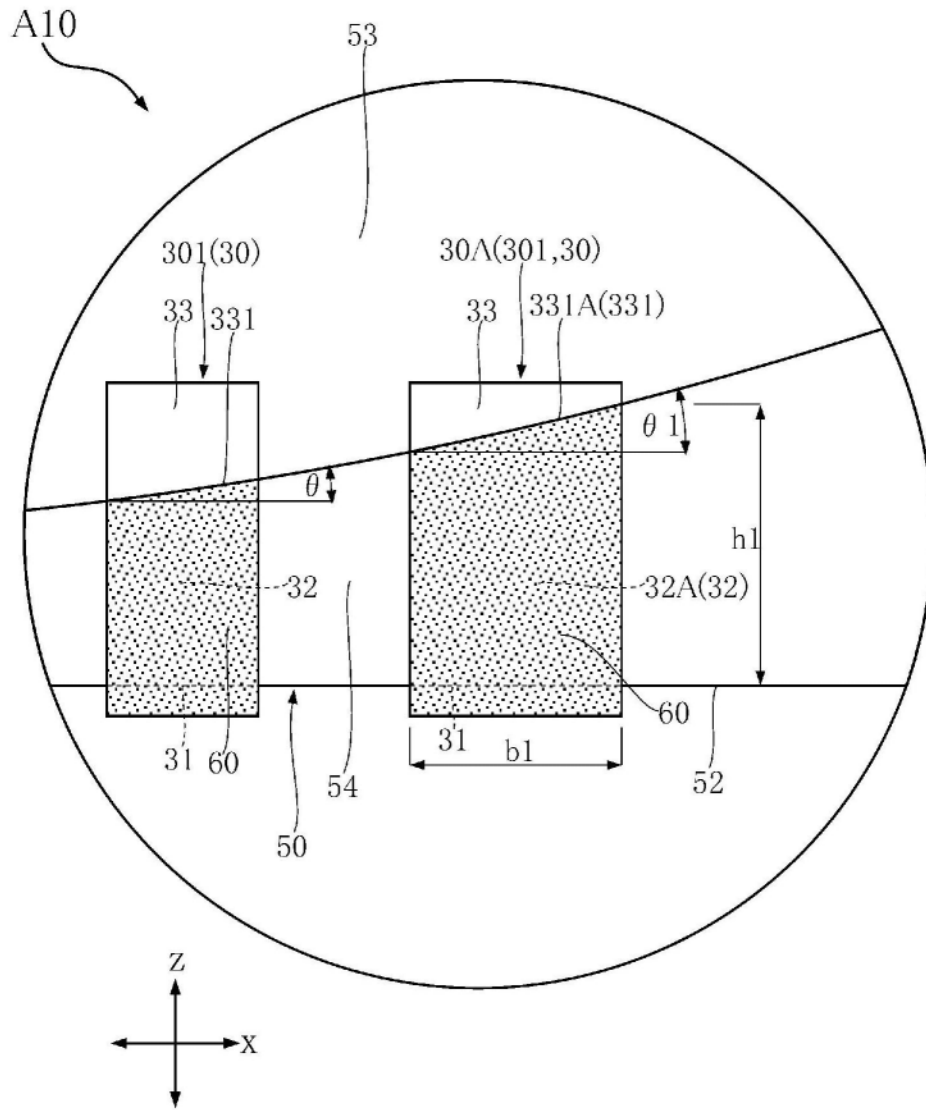


图8

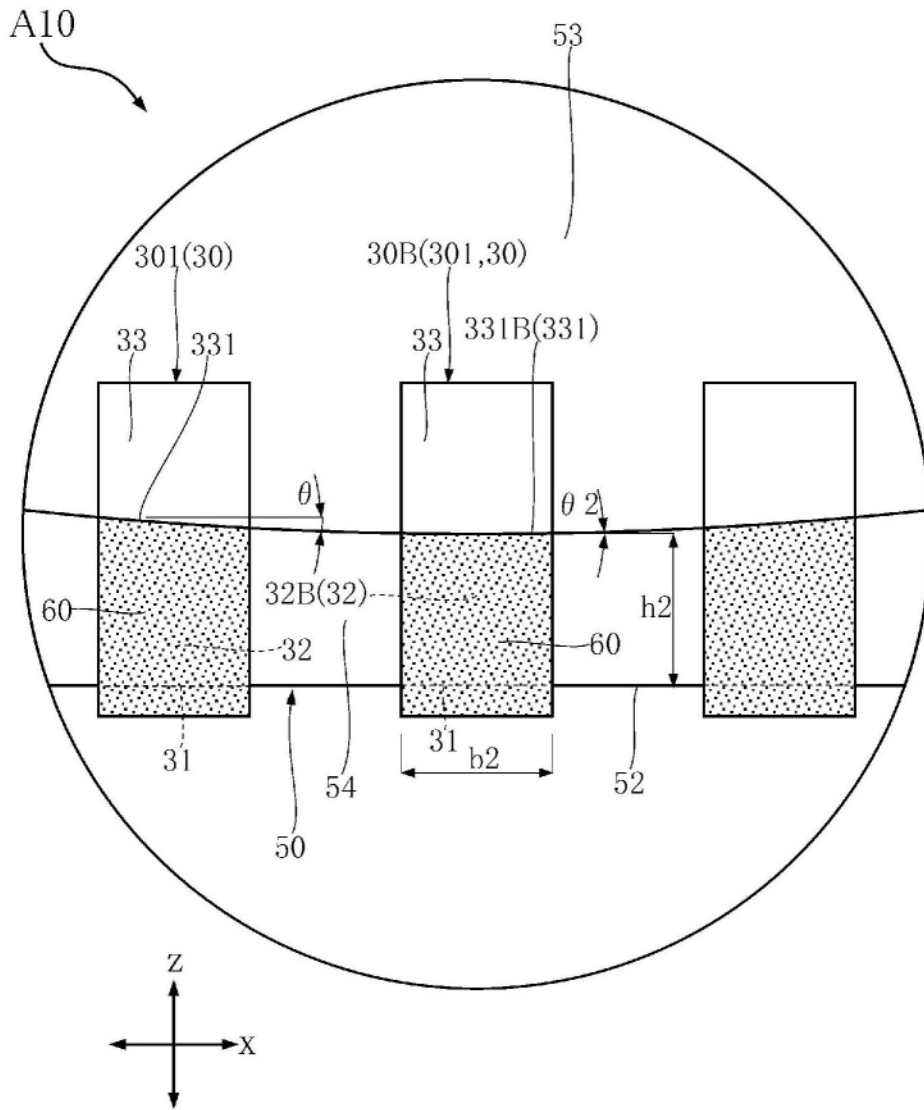


图9

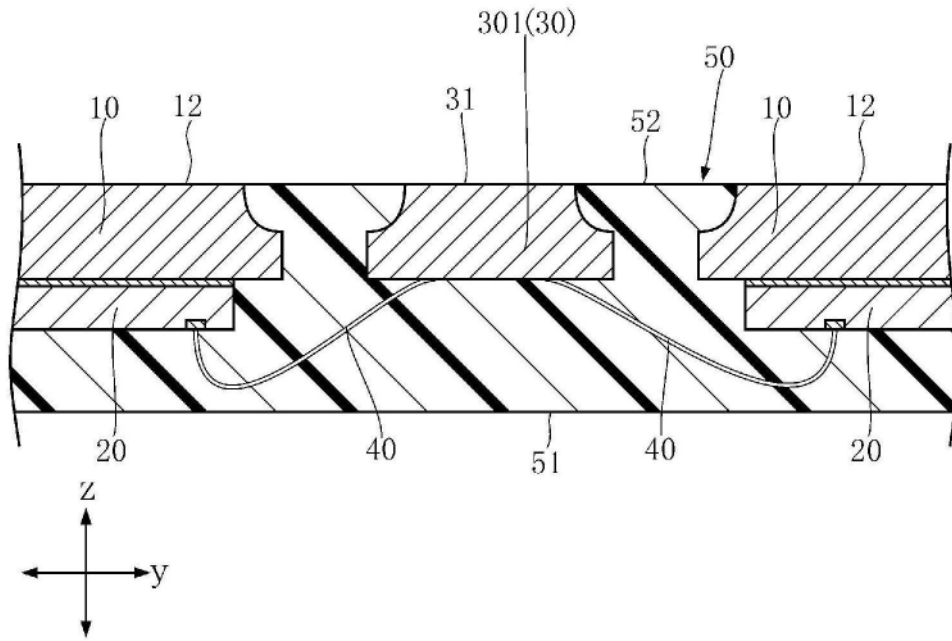


图10

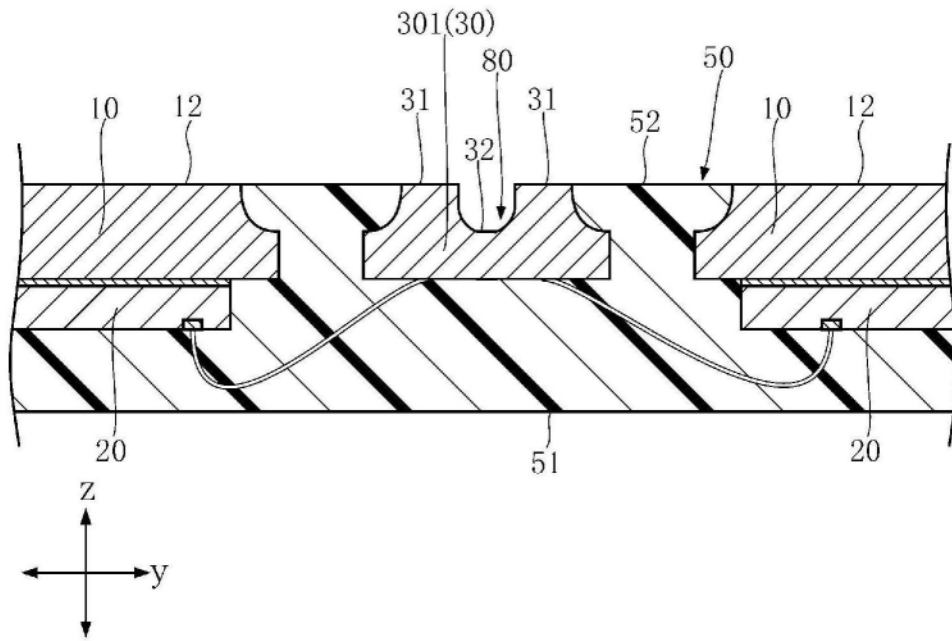


图11

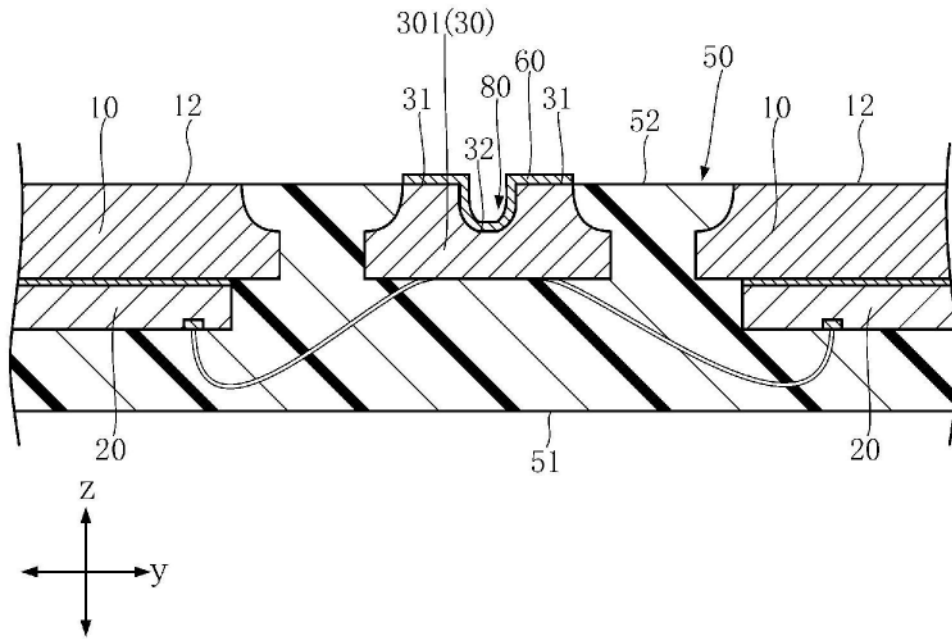


图12

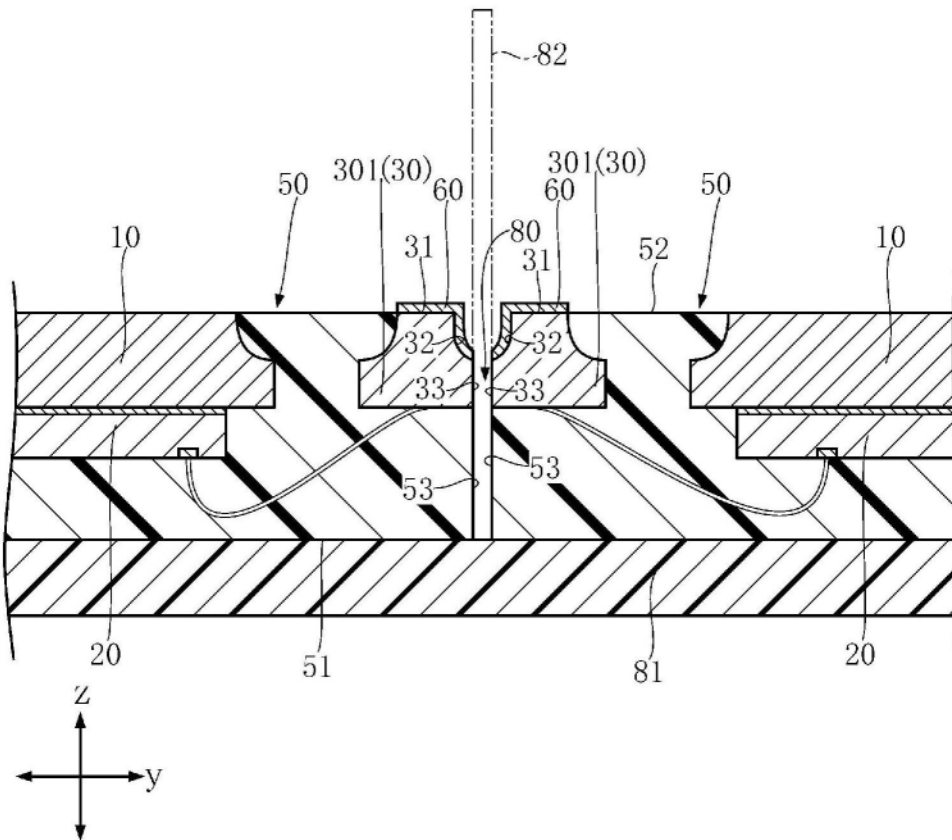


图13

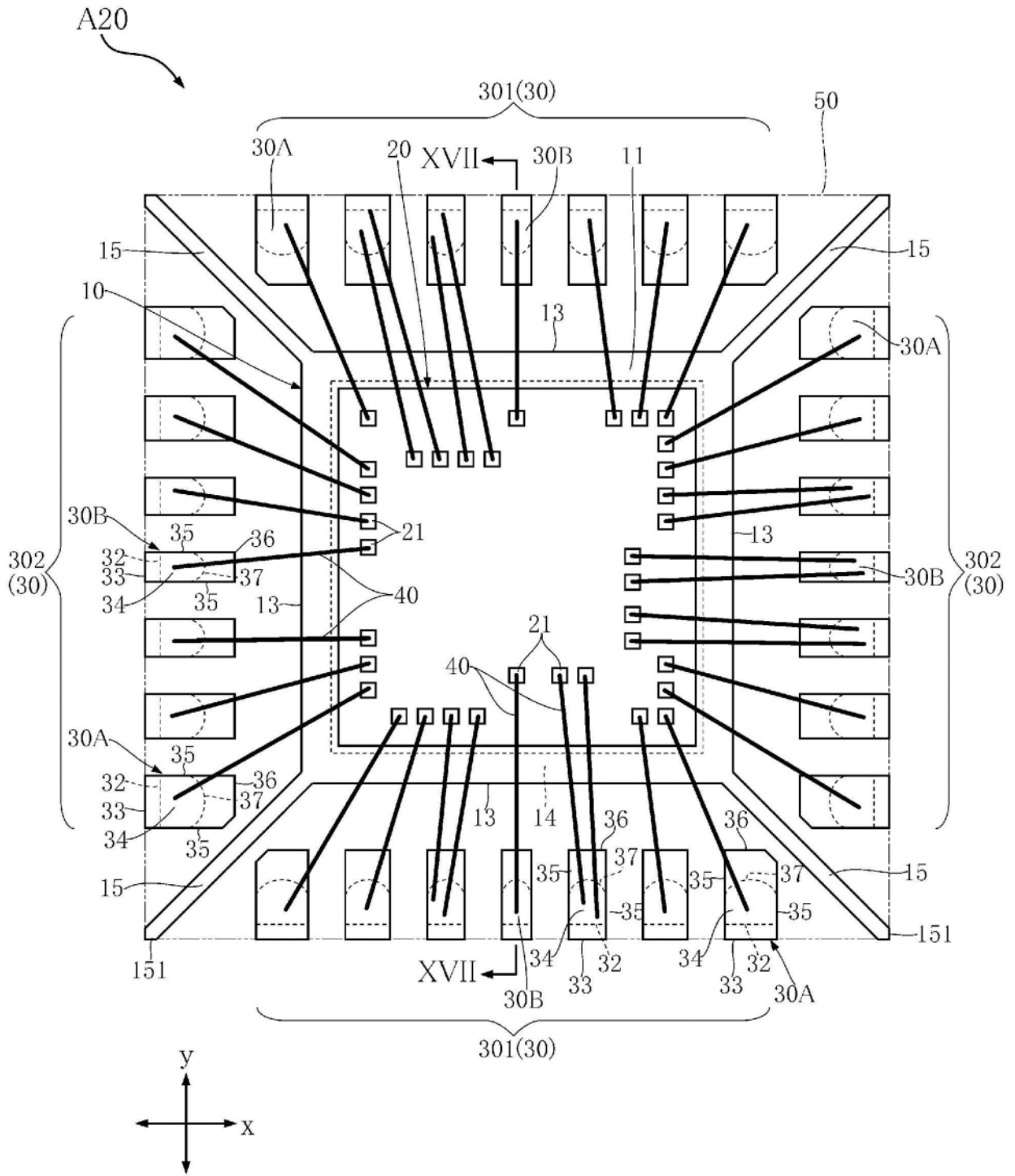


图14

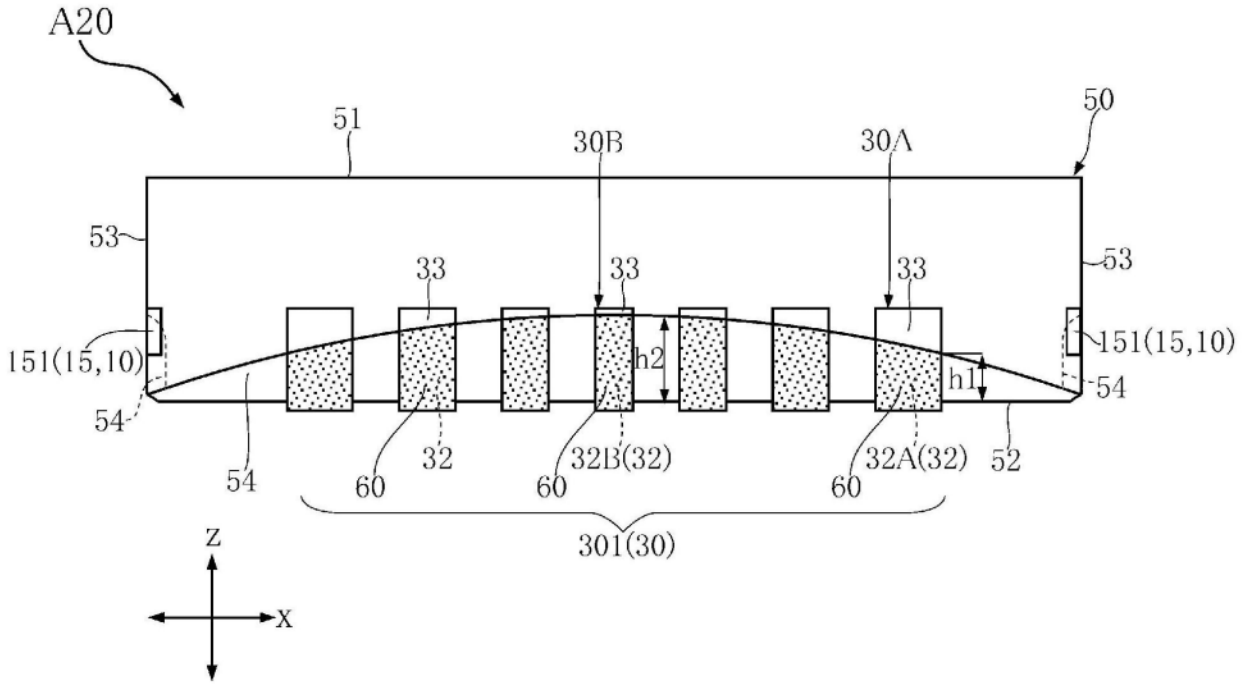


图15

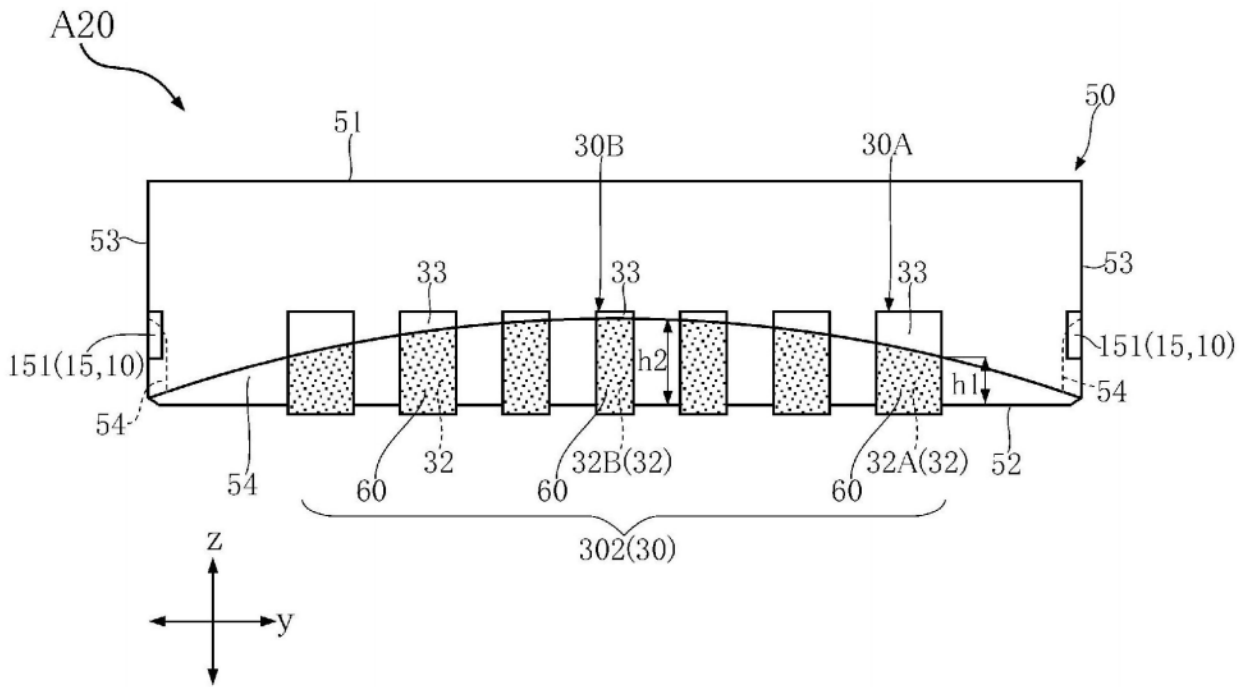


图16

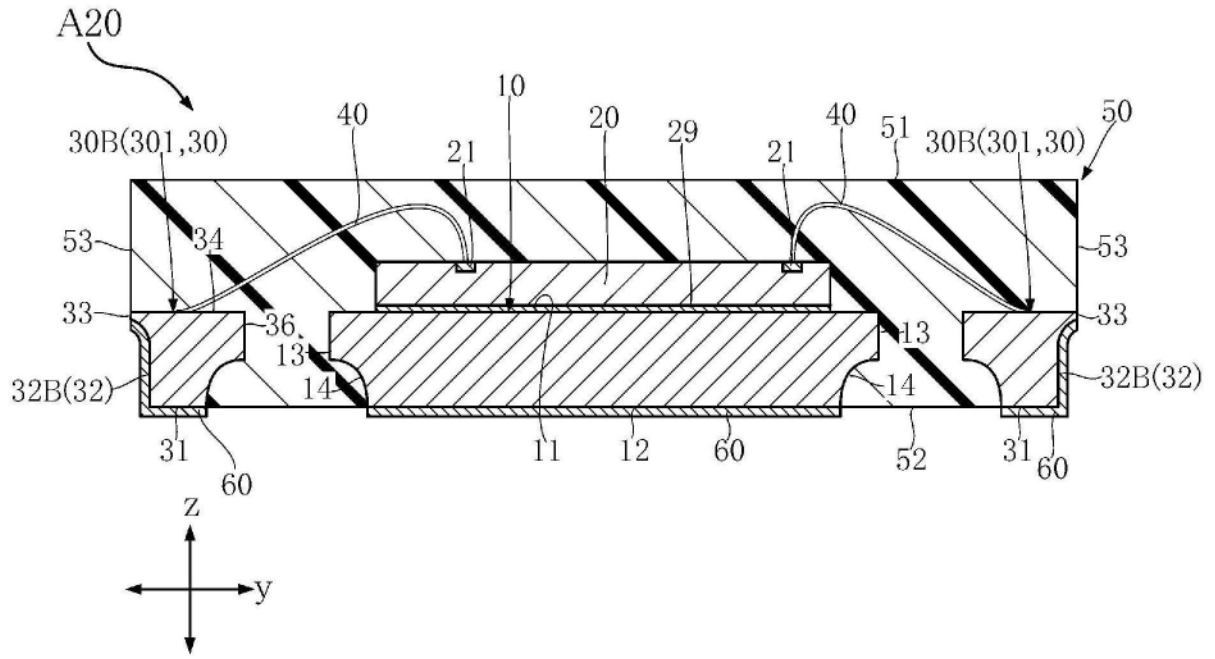


图17

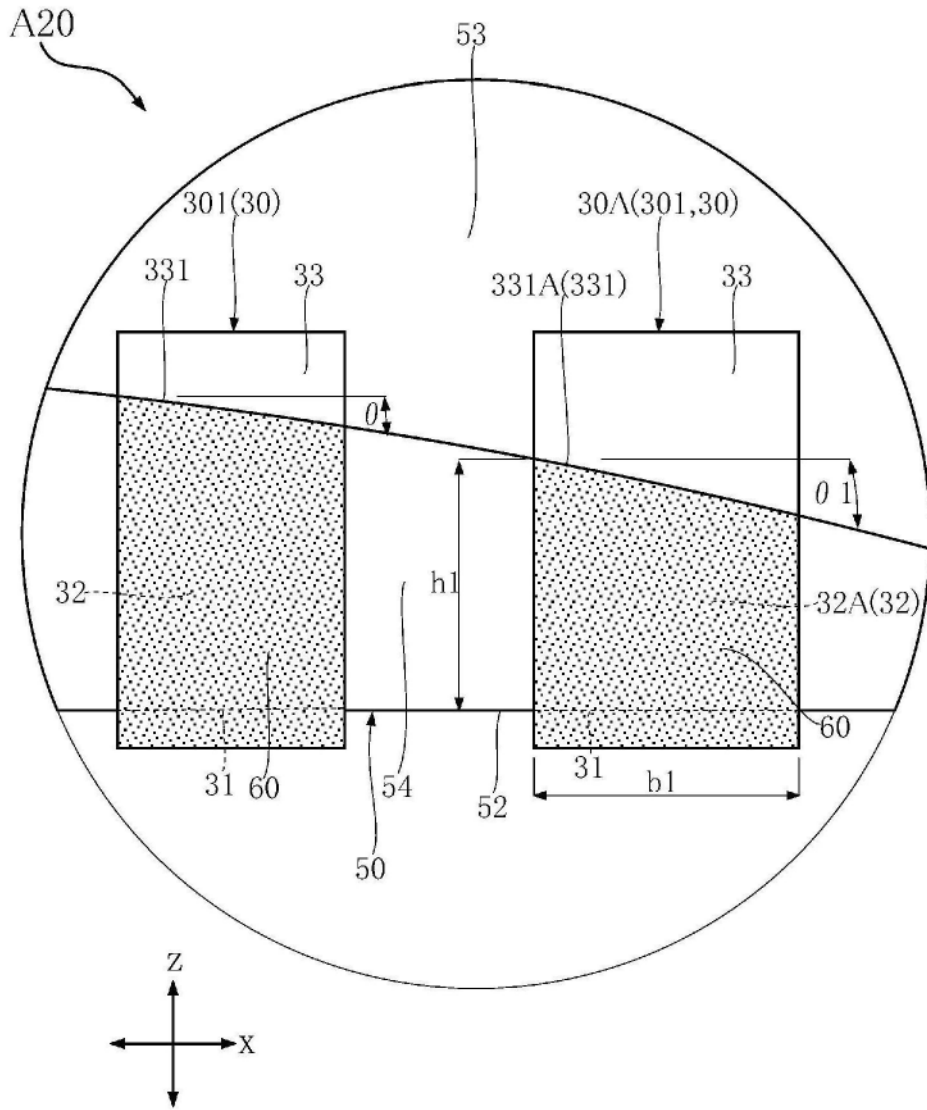


图18

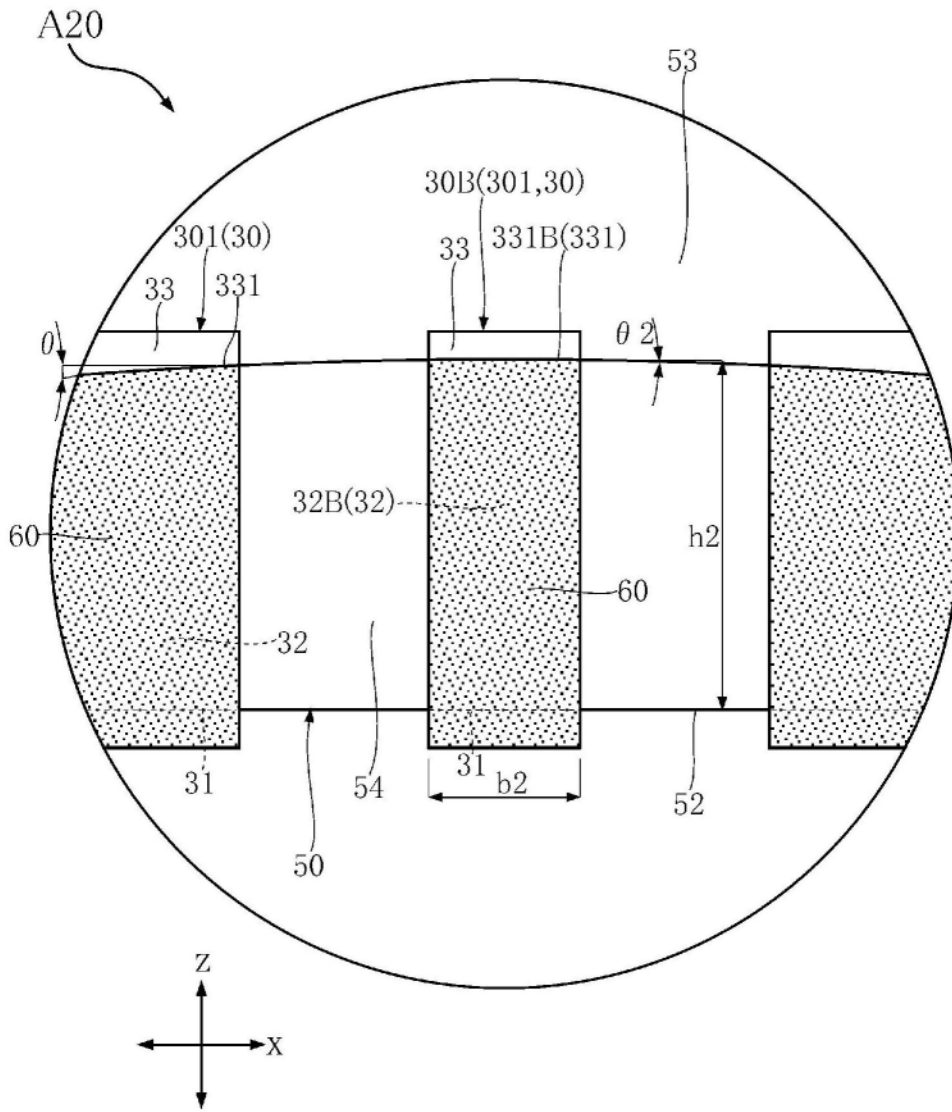


图19

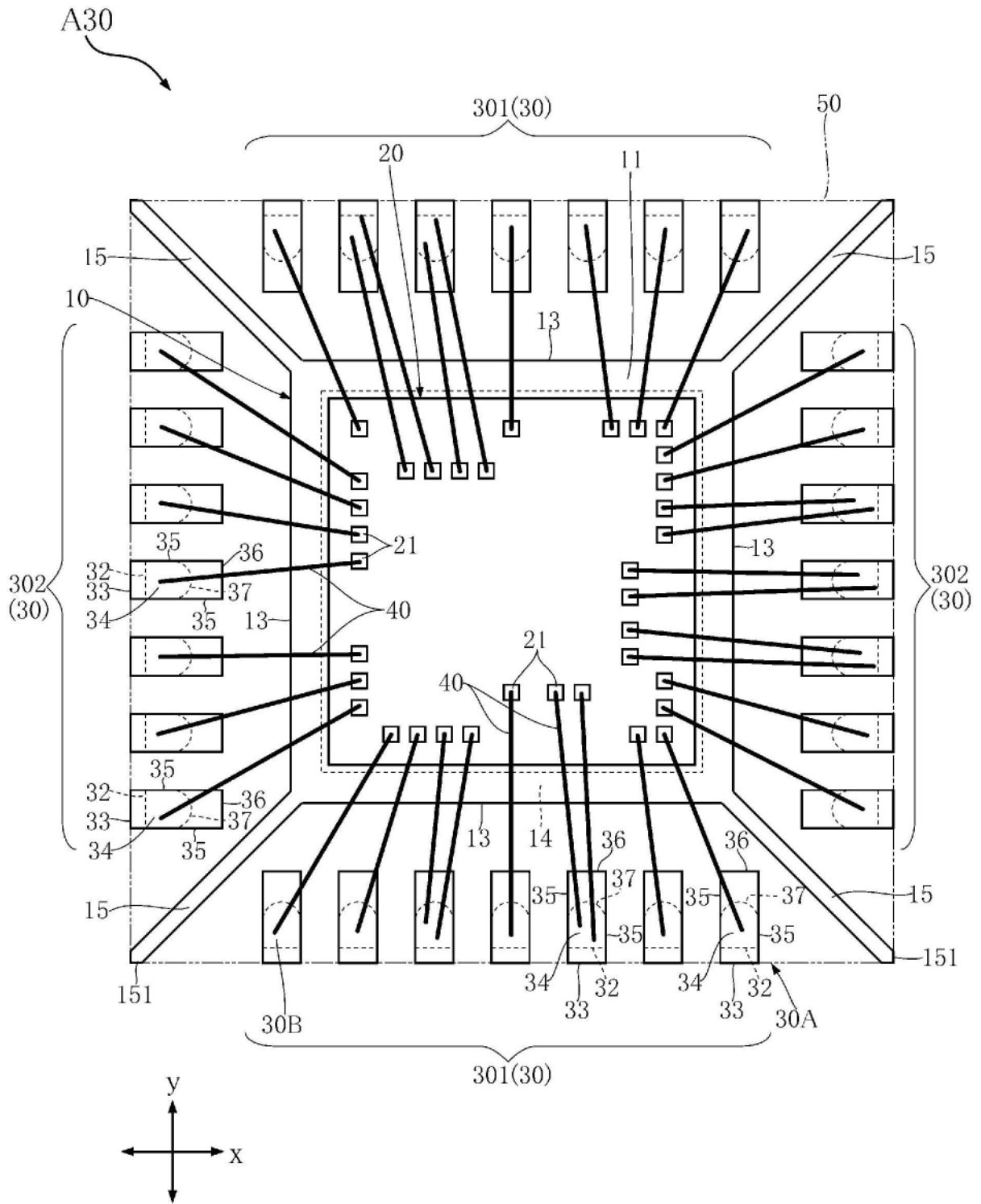


图20

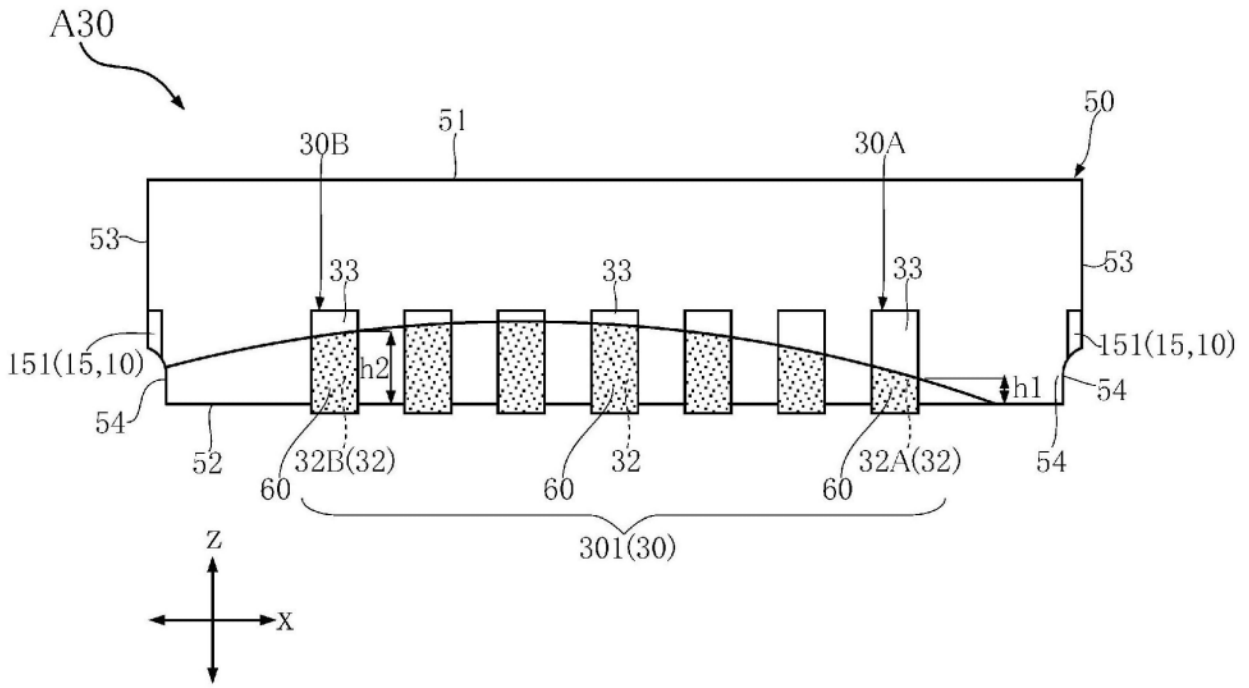


图21

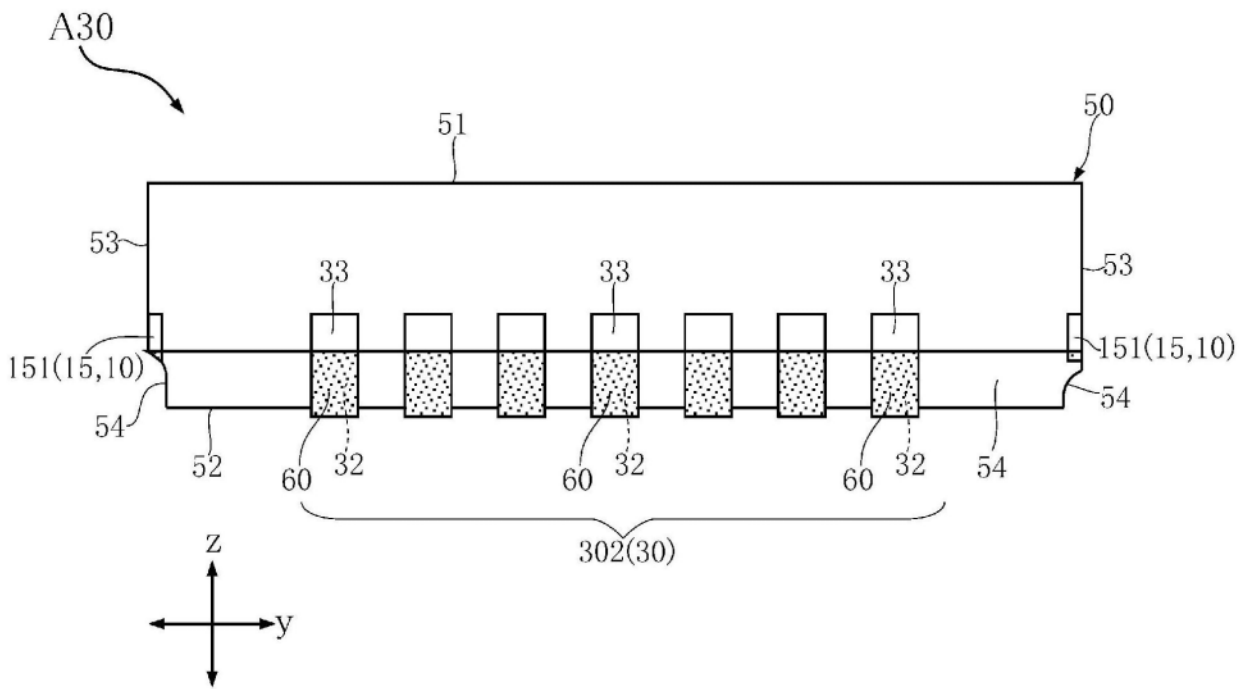


图22

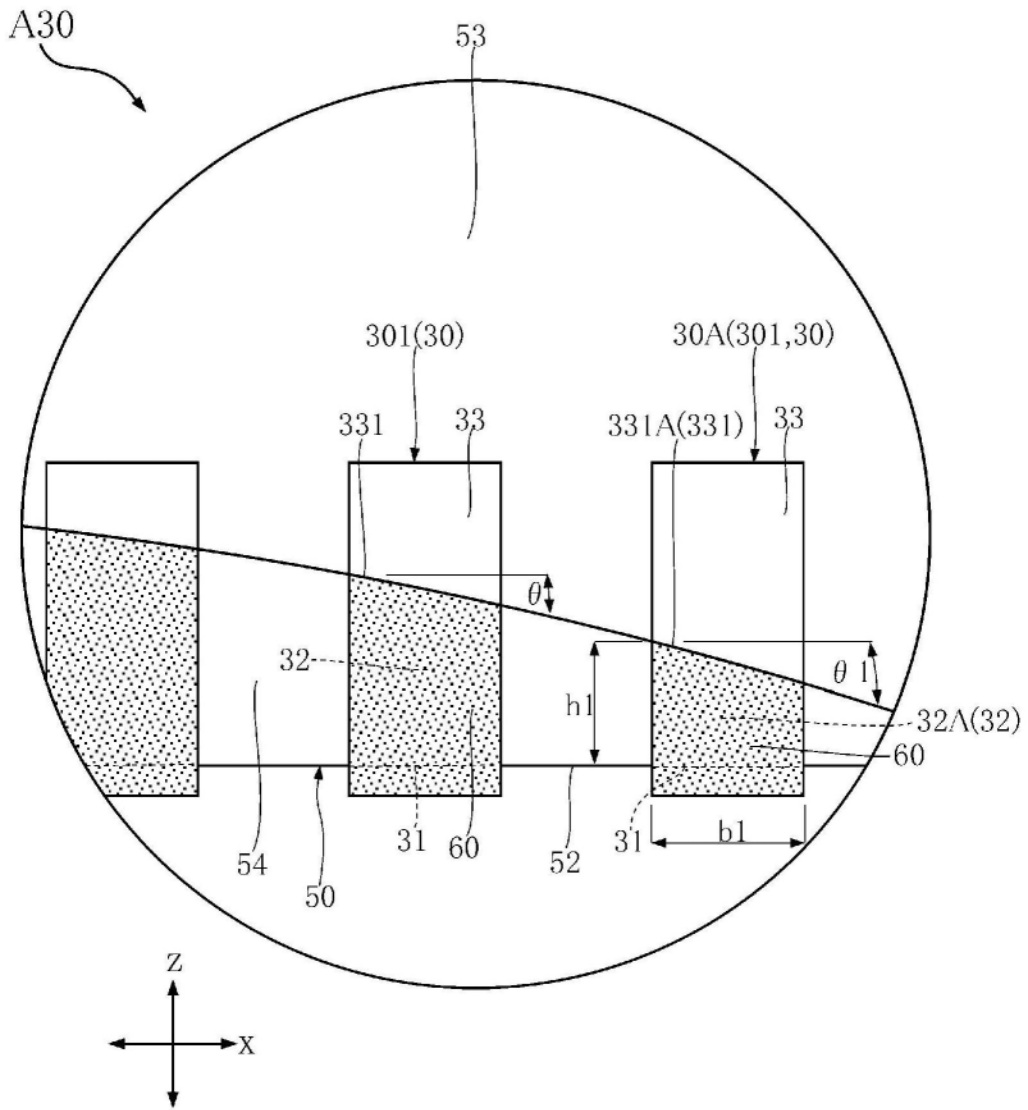


图23

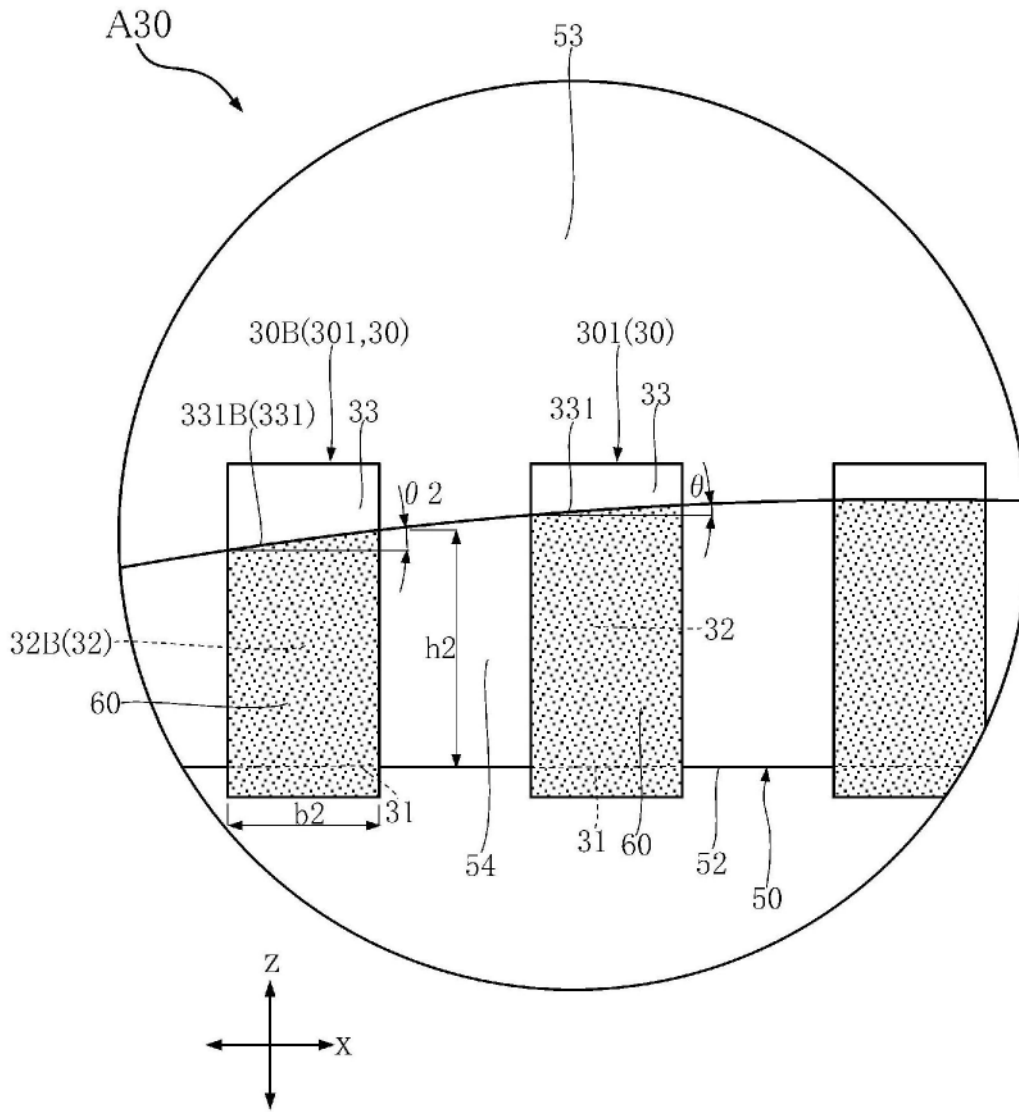


图24