



(12)实用新型专利

(10)授权公告号 CN 207264070 U

(45)授权公告日 2018.04.20

(21)申请号 201721218558.2

(22)申请日 2017.09.20

(73)专利权人 北京京东方显示技术有限公司
地址 100176 北京市大兴区经济技术开发区经海一路118号

专利权人 京东方科技集团股份有限公司

(72)发明人 黄海琴 崔晓鹏

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 郭润湘

(51)Int.Cl.

G02F 1/1343(2006.01)

G02F 1/1362(2006.01)

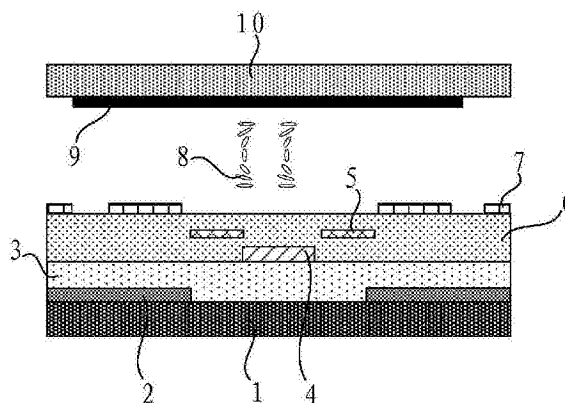
权利要求书1页 说明书5页 附图1页

(54)实用新型名称

一种显示面板及显示装置

(57)摘要

本实用新型涉及液晶显示技术领域,公开一种显示面板及显示装置,显示面板包括阵列基板以及形成于阵列基板的第一金属层和像素电极,第一金属层形成数据线,还包括第一电极,第一电极设置在第一金属层和像素电极所在层之间,能够屏蔽数据线与像素电极之间形成的耦合电容,减小了数据线与像素电极之间的耦合电容,进而减少数据线与像素电极之间形成的耦合电容对像素电压的影响,减小了奇偶行的像素电压之间的差异,进而能够减少由于奇偶行的像素电压不同所导致的显示面板在宏观上形成明暗相间的水平细纹,显示面板能够减少明暗相间的水平细纹,提升显示良率。



1. 一种显示面板,包括阵列基板以及形成于所述阵列基板的第一金属层和像素电极,所述第一金属层形成数据线,其特征在于,还包括第一电极,所述第一电极设置在所述第一金属层和像素电极所在层之间。

2. 根据权利要求1所述的显示面板,其特征在于,所述第一电极为透明电极。

3. 根据权利要求2所述的显示面板,其特征在于,所述透明电极由透明ITO制成。

4. 根据权利要求1所述的显示面板,其特征在于,还包括公共电极,其中:
所述公共电极靠近所述阵列基板,所述像素电极远离所述阵列基板;或
所述公共电极远离所述阵列基板,所述像素电极靠近所述阵列基板。

5. 根据权利要求4所述的显示面板,其特征在于,所述第一电极通过过孔与公共电极相连接。

6. 根据权利要求4所述的显示面板,其特征在于,所述第一电极在所述第一金属层上的正投影至少一部分与所述数据线无重叠。

7. 根据权利要求6所述的显示面板,其特征在于,所述第一电极外接com电压。

8. 根据权利要求6所述的显示面板,其特征在于,当所述像素电极靠近所述阵列基板时,所述第一电极在所述像素电极所在层上的正投影与所述像素电极无重叠。

9. 根据权利要求8所述的显示面板,其特征在于,所述第一电极在所述公共电极所在层上的正投影与所述公共电极有重叠。

10. 根据权利要求6所述的显示面板,其特征在于,还包括与所述阵列基板相对设置的对盒基板,所述对盒基板上形成黑矩阵,当所述像素电极远离所述阵列基板时,所述第一电极在所述黑矩阵所在层上的正投影落入所述黑矩阵所在区域内。

11. 一种显示装置,其特征在于,包括如权利要求1-10任一项所述的显示面板。

一种显示面板及显示装置

技术领域

[0001] 本实用新型涉及液晶显示技术领域,特别涉及一种显示面板及显示装置。

背景技术

[0002] 在液晶显示技术领域,随着TFT-LCD(薄膜晶体管液晶显示器)的广泛应用,各项能够提升显示效果的新型技术逐渐应用到TFT-LCD上,而目前为了降低功耗,采用Z-inversion(之型反转)结合列反转,即采用新型的像素结构—Z-inversion,配合使用Data线信号列反转方式,能够实现在保证显示效果的前提下,降低TFT-LCD的功耗。

[0003] 目前,现有采用Z-inversion结合列反转方式的TFT-LCD中,由于数据线与像素电极之间存在对位偏差等工艺波动,使得数据线与像素电极之间形成Cpd(耦合电容)发生偏转,进而数据线与像素电极之间的电容对奇偶行的像素电压产生的影响不同,受到影响的奇偶行的像素电压的作用,导致TFT-LCD的显示面板在宏观上形成明暗相间的水平细纹,使得TFT-LCD显示不良,影响用户的观赏效果。

实用新型内容

[0004] 本实用新型提供了一种显示面板及显示装置,该显示面板能够减少明暗相间的水平细纹,提升显示良率,具有该显示面板的产品良率较高。

[0005] 为实现上述目的,本实用新型提供如下的技术方案:

[0006] 一种显示面板,包括阵列基板以及形成于所述阵列基板的第一金属层和像素电极,所述第一金属层形成数据线,还包括第一电极,所述第一电极设置在所述第一金属层和像素电极所在层之间。

[0007] 在上述显示面板中,由于第一电极设置在第一金属层和像素电极所在层之间,能够屏蔽数据线与像素电极之间形成的耦合电容,减小了数据线与像素电极之间的耦合电容,进而减少数据线与像素电极之间形成的耦合电容对像素电压的影响,减小了奇偶行的像素电压之间的差异,进而能够减少由于奇偶行的像素电压不同所导致的显示面板在宏观上形成明暗相间的水平细纹,保证了显示面板的显示效果。

[0008] 因此,上述显示面板能够减少明暗相间的水平细纹,提升显示良率。

[0009] 优选地,所述第一电极为透明电极。

[0010] 优选地,所述透明电极由透明ITO制成。

[0011] 优选地,显示面板还包括公共电极,其中:

[0012] 所述公共电极靠近所述阵列基板,所述像素电极远离所述阵列基板;或

[0013] 所述公共电极远离所述阵列基板,所述像素电极靠近所述阵列基板。

[0014] 优选地,所述第一电极通过过孔与公共电极相连接。

[0015] 优选地,所述第一电极在所述第一金属层上的正投影至少一部分与所述数据线无重叠。

[0016] 优选地,所述第一电极外接com电压。

[0017] 优选地,当所述像素电极靠近所述阵列基板时,所述第一电极在所述像素电极所在层上的正投影与所述像素电极无重叠。

[0018] 优选地,所述第一电极在所述公共电极所在层上的正投影与所述公共电极有重叠。

[0019] 优选地,还包括与所述阵列基板相对设置的对盒基板,所述对盒基板上形成黑矩阵,当所述像素电极远离所述阵列基板时,所述第一电极在所述黑矩阵所在层上的正投影落入所述黑矩阵所在区域内。

[0020] 另外,本实用新型还提供了一种显示装置,包括如上述技术方案任一项所述的显示面板。

[0021] 由于该显示面板能够减少明暗相间的水平细纹,提升显示良率,因此,具有该显示面板的显示装置的产品良率较高。

附图说明

[0022] 图1是本实用新型提供的显示面板的结构示意图;

[0023] 图2是本实用新型提供的显示面板的另一结构示意图。

具体实施方式

[0024] 下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅是本实用新型一部分实施例,而不是全部的实施例。基于本实用新型中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0025] 如图1以及图2所示,一种显示面板,包括阵列基板1以及形成于阵列基板1的第一金属层和像素电极7,第一金属层形成数据线4,还包括第一电极5,第一电极5设置在第一金属层和像素电极7所在层之间。

[0026] 在上述显示面板中,由于第一电极5设置在第一金属层和像素电极7所在层之间,能够屏蔽数据线4与像素电极7之间形成的耦合电容,减小了数据线4与像素电极7之间的耦合电容,进而减少数据线4与像素电极7之间形成的耦合电容对像素电压的影响,减小了奇偶行的像素电压之间的差异,进而能够减少由于奇偶行的像素电压不同所导致的显示面板在宏观上形成明暗相间的水平细纹,保证了显示面板的显示效果。

[0027] 因此,上述显示面板能够减少明暗相间的水平细纹,提升显示良率。

[0028] 在上述显示面板减少明暗相间的水平细纹,提升显示良率的基础上,为了避免对像素开口率产生影响,一种优选实施方式,第一电极5为透明电极。

[0029] 在上述显示面板中,第一电极5可以为金属电极,第一电极5还可以为透明电极,而由于第一电极5为透明电极,故不会对像素开口率产生影响,因而,该显示面板采用透明电极作为第一电极5在解决宏观上形成明暗相间的水平细纹,使得显示不良问题的同时没有影响像素开口率。

[0030] 具体地,透明电极可以由透明ITO制成。

[0031] 在上述显示面板中,由于第一电极5为透明电极,第一电极5可以采用透明材料制成,如透明ITO(铟锡氧化物),还可以为其他能够实现透明电极的没有影响像素开口率功能

的材料制成,第一电极5的材料可以根据显示面板的实际情况进行选择。

[0032] 如图1以及图2所示,一种优选实施方式,显示面板还包括公共电极2,其中:

[0033] 公共电极2靠近阵列基板1,像素电极7远离阵列基板1;或

[0034] 公共电极2远离阵列基板1,像素电极7靠近阵列基板1。

[0035] 当上述显示面板适用于ADS模式时,如图1所示,公共电极2靠近阵列基板1,像素电极7远离阵列基板1,此时的显示面板中,在阵列基板1上依次形成公共电极2、第一绝缘层3、第一金属层、第二绝缘层6以及像素电极7,在像素电极7所在层和第一金属层之间设有第二绝缘层6,第二绝缘层6覆盖第一金属层,第一电极5设置在所示第二绝缘层6内,第一电极5位于第一金属层和像素电极7所在层之间,能够屏蔽数据线4与像素电极7之间形成的耦合电容,减小了数据线4与像素电极7之间的耦合电容,减小了奇偶行的像素电压的不同,进而能够减小了奇偶行的像素电压不同所导致的显示面板在宏观上形成明暗相间的水平细纹,保证了显示面板的显示效果。

[0036] 因此,上述显示面板能够减少明暗相间的水平细纹,提升显示良率。

[0037] 另外,对于在保证上述显示面板适用于ADS模式时,第二绝缘层6对坡度角位置起有效隔绝作用的前提下,第一电极5在第一电极5在垂直方向上的高度在第二绝缘层6内的厚度内可以任意设置。

[0038] 当上述显示面板适用于HADS模式时,如图2所示,公共电极2远离阵列基板1,像素电极7靠近阵列基板1,此时的显示面板中,在阵列基板1上依次形成像素电极7、第一绝缘层3、第一金属层、第二绝缘层6以及公共电极2,在像素电极7所在层和第一金属层之间设有第一绝缘层3,第一绝缘层3覆盖第一金属层,第一电极5设置在所示第一绝缘层3内,第一电极5位于第一金属层和像素电极7所在层之间,能够屏蔽数据线4与像素电极7之间形成的耦合电容,减小了数据线4与像素电极7之间的耦合电容,减小了奇偶行的像素电压的不同,进而能够减小奇偶行的像素电压不同所导致的显示面板在宏观上形成明暗相间的水平细纹,保证了显示面板的显示效果。

[0039] 因此,上述显示面板适用于HADS模式时能够减少明暗相间的水平细纹,提升显示良率。

[0040] 另外,对于在保证上述显示面板,第一绝缘层3对坡度角位置起有效隔绝作用的前提下,第一电极5在垂直方向上的高度在第一绝缘层3内的厚度内可以任意设置。

[0041] 在上述显示面板的基础上,为了避免对显示像素造成影响以及避免增加显示面板的功耗,具体地,第一电极5通过过孔与公共电极2相连接。

[0042] 在上述显示面板中,第一电极5和公共电极2通过过孔电连接,此时第一电极5和公共电极2同时采用通一个显示面板主com电压(公共电压),同一个显示面板主com电压使得虽然在第一金属层和像素电极7所在层之间增加了第一电极5,但是不会影响到像素的显示,保证了显示面板的显示效果,同时,第一电极5和公共电极2采用同一个显示面板主com电压,不需要对第一电极5额外外接电压,因此,虽然在第一金属层和像素电极7所在层之间增加了第一电极5,但是不会增加显示面板的功耗。

[0043] 在上述显示面板减少明暗相间的水平细纹,提升显示良率的基础上,为了进一步减小数据线4与像素电极7之间形成的耦合电容,一种优选实施方式,第一电极5在第一金属层上的正投影至少一部分与数据线4无重叠。

[0044] 在上述显示面板中,第一电极5在第一金属层上的正投影可以与数据线4没有重叠,此时,在第一金属层和像素电极7所在层之间增加第一电极5对数据线4与像素电极7之间形成的耦合电容所产生的影响最少,能够最小范围的减小数据线4与像素电极7之间的耦合电容;第一电极5在第一金属层上的正投影可以有较小一部分与数据线4相重叠,此时,在第一金属层和像素电极7所在层之间增加第一电极5对数据线4与像素电极7之间形成的耦合电容所产生的影响较少,能够使得数据线4与像素电极7之间的耦合电容至少减少一小部分。

[0045] 第一电极5在第一金属层上的正投影也可以有较大一部分与数据线4相重叠,此时,在第一金属层和像素电极7所在层之间增加第一电极5对数据线4与像素电极7之间形成的耦合电容所产生的影响较大,能够使得数据线4与像素电极7之间的耦合电容至少减少较大一部分;第一电极5在第一金属层上的正投影还可以全部与数据线4相重叠,此时,在第一金属层和像素电极7所在层之间增加第一电极5对数据线4与像素电极7之间形成的耦合电容所产生的影响达到最大,能够使得数据线4与像素电极7之间的耦合电容减少到最大范围。

[0046] 而显示面板中第一电极5在第一金属层上的正投影与数据线4之间重叠的范围,可以综合考虑显示面板的实际情况进行具体选择。

[0047] 在上述显示面板进一步减小数据线4与像素电极7之间形成的耦合电容的基础上,为了减小数据线4和公共电极2之间的电容对显示面板主显示面板主com电压的影响,具体地,第一电极5可以单独外接com电压。

[0048] 在上述显示面板中,在第一电极5在第一金属层上的正投影与数据线4无重叠时,此时,数据线4和公共电极2之间的电容对显示面板主显示面板主com电压的影响最小,而为了在较大范围的减小数据线4与像素电极7之间的耦合电容的同时减小数据线4和公共电极2之间的电容对显示面板主显示面板主com电压的影响,可以将第一电极5可以单独外接com电压,此时第一电极5的电压与显示面板的主com电压相分离,数据线4和公共电极2之间的电容对显示面板主显示面板主com电压的影响较小。

[0049] 如图2所示,在上述显示面板减少明暗相间的水平细纹,提升显示良率的基础上,一种优选实施方式,当像素电极7靠近阵列基板1时,第一电极5在像素电极7所在层上的正投影与像素电极7无重叠。

[0050] 当上述显示面板适用于HADS模式时,公共电极2远离阵列基板1,像素电极7靠近阵列基板1,此时的显示面板中,由于第一电极5在像素电极7所在层上的正投影与像素电极7无重叠,避免了增加的第一电极5影响像素电场,进而能够尽可能地避免像素显示的边缘与中心区域之间产生差异。

[0051] 在上述显示面板避免增加的第一电极5影响像素电场的基础上,为了进一步减小增加第一电极5的影响,具体地,第一电极5在公共电极2所在层上的正投影与公共电极2有重叠。

[0052] 在上述显示面板中,第一电极5在公共电极2所在层上的正投影与公共电极2有重叠,此时,第一电极5不超过公共电极2的边缘位置,减小了边缘位置处该第一电极5对像素电场的影响,进而能够尽可能地避免像素显示的边缘与中心区域之间产生差异。

[0053] 如图1所示,一种优选实施方式,还包括与阵列基板1相对设置的对盒基板10,对盒

基板10上形成黑矩阵9,当像素电极7远离阵列基板1时,第一电极5在黑矩阵9所在层上的正投影落入黑矩阵9所在区域内。

[0054] 当上述显示面板适用于ADS模式时,公共电极2靠近阵列基板1,像素电极7远离阵列基板1,此时的显示面板中,相对设置的阵列基板1和对盒基板10之间设有液晶层8,由于第一电极5在黑矩阵9所在层上的正投影落入黑矩阵9所在区域内,即第一电极5不超过和矩阵的边缘,在第一电极5对边缘像素显示产生影响时,可将影响区域通过黑矩阵9屏蔽。

[0055] 另外,本实用新型还提供了一种显示装置,包括如上述技术方案任一项所述的显示面板。

[0056] 由于该显示面板能够减少明暗相间的水平细纹,提升显示良率,因此,具有该显示面板的显示装置的产品良率较高。

[0057] 显然,本领域的技术人员可以对本实用新型实施例进行各种改动和变型而不脱离本实用新型的精神和范围。这样,倘若本实用新型的这些修改和变型属于本实用新型权利要求及其等同技术的范围之内,则本实用新型也意图包含这些改动和变型在内。

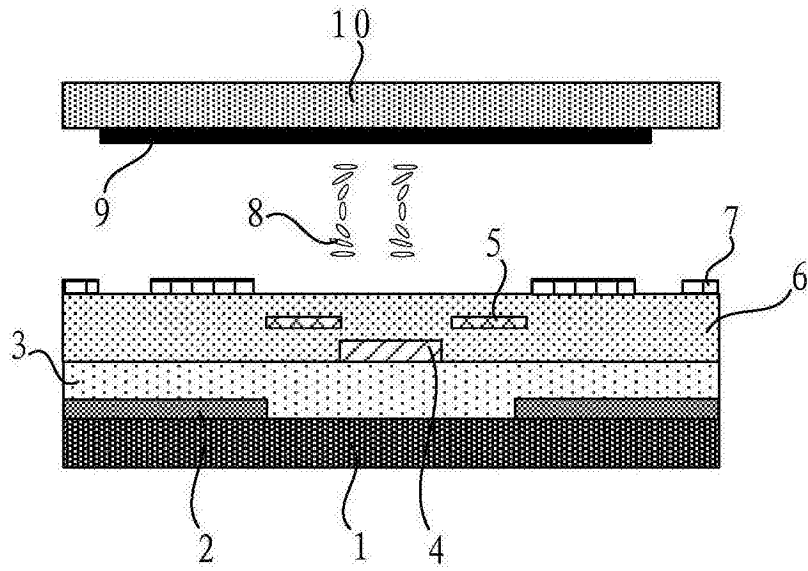


图1

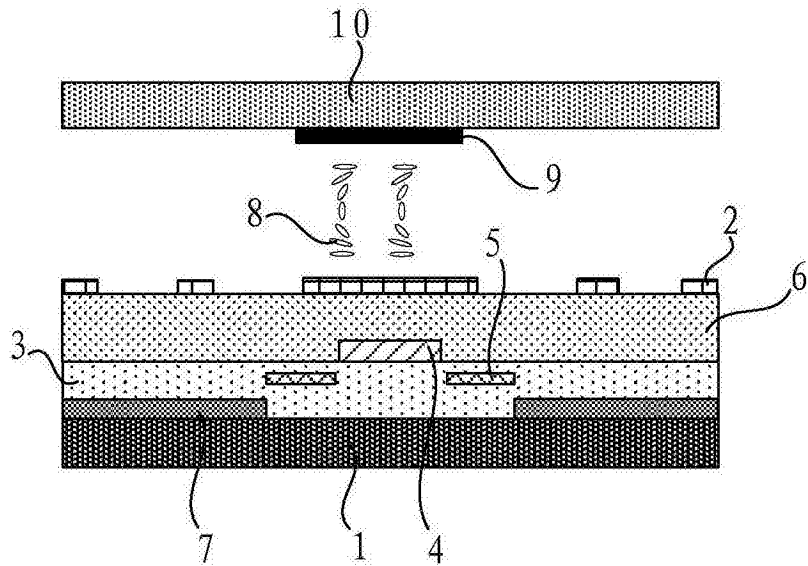


图2