

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-238331

(P2006-238331A)

(43) 公開日 平成18年9月7日(2006.9.7)

(51) Int. Cl.

H03K 5/08 (2006.01)

F I

H03K 5/08

E

テーマコード(参考)

5J039

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願2005-53384 (P2005-53384)

(22) 出願日 平成17年2月28日(2005.2.28)

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町2-1番地

(74) 代理人 100105924

弁理士 森下 賢樹

(72) 発明者 江崎 剛

京都府京都市右京区西院溝崎町2-1番地

ローム株式会社内

(72) 発明者 千田 泰輔

京都府京都市右京区西院溝崎町2-1番地

ローム株式会社内

Fターム(参考) 5J039 DA12 KK19 MM11

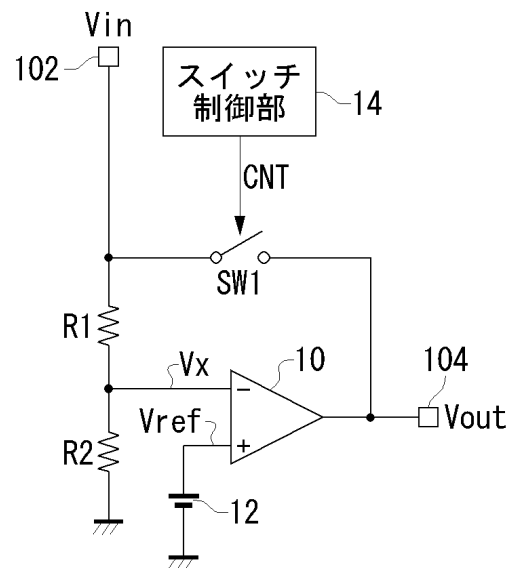
(54) 【発明の名称】 電圧比較器、それを用いた過電流検出回路ならびに半導体装置

(57) 【要約】

【課題】 しきい値電圧が簡易に検査可能な電圧比較器を提供する。

【解決手段】 基準電圧源12は、所定の基準電圧Vrefを生成する。演算増幅器10の、非反転入力端子には基準電圧Vrefが印加される。入力端子102と接地電位間には、抵抗R1、R2が直列に接続され、抵抗R1、R2の接続点は、演算増幅器10の反転入力端子と接続される。演算増幅器10の反転入力端子には、抵抗R1、R2によって検査電圧Vinが分圧された電圧Vxが印加される。スイッチSW1は、出力端子104と入力端子102間に設けられる。スイッチ制御部14は、電圧比較器100のしきい値電圧Vthを検査する検査モードにおいてスイッチSW1をオンし、検査電圧Vinとしきい値電圧Vthを比較する通常モードにおいてスイッチSW1をオフする。

【選択図】 図1



100

【特許請求の範囲】**【請求項 1】**

入力端子に印加される検査電圧と所定のしきい値電圧を比較する電圧比較器であって、
所定の基準電圧を生成する基準電圧源と、

前記検査電圧が反転入力端子に印加され、前記基準電圧が非反転入力端子に印加される
演算増幅器と、

前記演算増幅器の出力端子と前記入力端子間に設けられ、当該電圧比較器のしきい値電
圧を検査する検査モードにおいてオンし、前記検査電圧と前記しきい値電圧とを比較する
通常モードにおいてオフするスイッチと、

を備えることを特徴とする電圧比較器。

10

【請求項 2】

前記スイッチのオンオフ状態を制御するスイッチ制御部をさらに備えることを特徴とす
る請求項 1 に記載の電圧比較器。

【請求項 3】

前記入力端子に印加される検査電圧を分圧して前記演算増幅器の反転入力端子に出力す
る抵抗群をさらに備えることを特徴とする請求項 1 に記載の電圧比較器。

【請求項 4】

前記抵抗群に含まれるいずれかの抵抗はトリミング可能に形成されることを特徴とする
請求項 3 に記載の電圧比較器。

【請求項 5】

20

前記スイッチに替えてその部分を配線で直結し、当該配線によってスイッチのオン状態
を実現するとともに、当該配線を切断することによってスイッチのオフ状態を実現するこ
とを特徴とする請求項 1 に記載の電圧比較器。

【請求項 6】

検出対象となる電流を電圧に変換する電流電圧変換部と、

前記電流電圧変換部から出力される電圧が検査電圧として入力される請求項 1 から 5 の
いずれかに記載の電圧比較器と、を備え、

前記電流電圧変換部から出力される電圧が、前記電圧比較器のしきい値電圧を超えたと
きに過電流状態と判定することを特徴とする過電流検出回路。

【請求項 7】

30

請求項 6 に記載の過電流検出回路を備え、前記過電流検出回路が過電流状態を検出する
と、検出対象の電流を制限するよう動作することを特徴とする半導体装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電圧比較器に関し、特にその検査技術に関する。

【背景技術】**【0002】**

電圧を安定化させるレギュレータ回路などにおいては、パワー MOSFET (Metal Oxide Semiconductor Field Effect Transistor) や、IGBT (絶縁ゲート型バイポーラトランジスタ)、バイポーラパワー
トランジスタなどが出力トランジスタとして用いられている。これらのトランジスタは、
最大許容電流として、通常の動作時に流れる電流値に対して十分なマージンを持つよう設
計されている。

40

【0003】

ところが、このように十分な設計マージンを持つよう設計した場合においても、出力負
荷回路が短絡した場合などにおいては、最大許容電流を超す大きな過電流がトランジスタ
に流れ、その信頼性に影響を及ぼすという問題があった。また、トランジスタの最大許容
電流以下であっても、トランジスタに接続される負荷回路を保護するために、電流制限を
したい場合があった。

50

【0004】

そこで従来においては、過電流からパワートランジスタを保護し、あるいは、負荷回路に流れる電流を制限するために、過電流保護回路、電流制限回路などを設け、回路の保護を図っていた（特許文献1、特許文献2）。

【0005】

こうした過電流検出を行う回路（以下、過電流検出回路という）においては、特許文献1に開示されるように、演算増幅器が電圧比較器として用いられ、検出対象の電流を電圧に変換し、その電圧と所定のしきい値電圧を比較することによって過電流状態を検出する。

【0006】

ここで、電圧比較器として用いられる演算増幅器は、非反転入力端子と反転入力端子にオフセットを有する場合がある。このオフセットによって電圧比較器は、所定のしきい値電圧ではなく、オフセットによってシフトされたしきい値電圧と検出電圧を比較することになるため、過電流検出のしきい値電流がオフセット分シフトすることになり、回路の信頼性に影響を及ぼすおそれがあった。

【0007】

この問題を解決するために、演算増幅器のオフセットを予め測定する場合を考える。図4は、演算増幅器により構成される電圧比較器のオフセットを測定するための回路図の一例を示す。

電圧比較器200は、演算増幅器10、基準電圧源12、抵抗R1、R2を含む。入力端子102に印加される検査電圧 V_{in} は、抵抗R1、R2により分圧され、演算増幅器10の非反転入力端子に入力される。演算増幅器10の非反転入力端子には基準電圧源12から出力される基準電圧 V_{ref} が印加される。演算増幅器10にオフセットが存在しない理想状態において、この電圧比較器200は、しきい値電圧を $V_{th} = V_{ref} \times (R1 + R2) / R2$ として、 $V_{in} > V_{th}$ のときローレベルを、 $V_{in} < V_{th}$ のときハイレベルを出力端子104から出力する。

【0008】

【特許文献1】特開平5 - 315852号公報

【特許文献2】特開2002 - 304225号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

電圧比較器200のしきい値電圧は、実際には演算増幅器10のオフセットなどによって上述の理想状態からずれたものとなる。この電圧比較器200の実際のしきい値電圧 V_{th} を測定するために、電圧比較器200の入力端子102には、第1電圧計300、電圧源302が接続される。また、出力端子104には第2電圧計304が接続される。

電圧源302によって検査電圧 V_{in} をスイープさせ、第1電圧計300によって検査電圧 V_{in} を、第2電圧計304によって出力電圧 V_{out} を測定する。検査電圧 V_{in} をスイープさせると、ある値に達したときに、出力電圧 V_{out} がハイレベルからローレベルに切り替わる。このときの検査電圧 V_{in} の値が電圧比較器200のしきい値電圧となる。

【0010】

しかしながら、図4の回路によって電圧比較器200のしきい値電圧を測定する場合、検査電圧 V_{in} をスイープさせる必要があるため、検査に時間を要してしまうという問題があった。また、測定装置として、第1電圧計300、電圧源302、第2電圧計304が必要であり装置が複雑となるという問題もある。さらに、電圧比較器200がLSI (Large Scale Integration) の内部に集積化される場合、電圧源302や第2電圧計304を接続するために、入力端子102、出力端子104を検査パッドとして形成する必要があり、回路面積が増大するという問題もある。

【0011】

10

20

30

40

50

本発明はこうした課題に鑑みてなされたものであり、その目的は、しきい値電圧が簡易に検査可能で、また必要に応じてそのしきい値電圧を調節可能な電圧比較器、およびこれを用いた過電流検出回路の提供にある。

【課題を解決するための手段】

【0012】

本発明のある態様は電圧比較器に関する。この電圧比較器は、入力端子に印加される検査電圧と所定のしきい値電圧を比較する電圧比較器であって、所定の基準電圧を生成する基準電圧源と、検査電圧が反転入力端子に印加され、基準電圧が非反転入力端子に印加される演算増幅器と、演算増幅器の出力端子と入力端子間に設けられ、当該電圧比較器のしきい値電圧を検査する検査モードにおいてオンし、検査電圧としきい値電圧を比較する通常モードにおいてオフするスイッチと、を備える。

10

【0013】

この態様によると、通常モードにおいては、スイッチをオフすることにより演算増幅器の出力端子と入力端子への帰還経路が遮断され、演算増幅器は、電圧比較器として動作する。検査モードにおいては、スイッチをオンすることにより、演算増幅器の出力端子と非反転入力端子が接続され、帰還増幅器として動作する。入力端子への検査電圧の印加を停止した状態でスイッチをオンし、演算増幅器の出力端子に現れる電圧を測定することによって電圧比較器のしきい値電圧を測定することができる。

【0014】

電圧比較器は、スイッチのオンオフ状態を制御するスイッチ制御部をさらに備えてもよい。

20

【0015】

電圧比較器は、入力端子に印加される検査電圧を分圧して演算増幅器の反転入力端子に出力する抵抗群を備えると更によい。

検査電圧を分圧する抵抗群を設けた場合には、演算増幅器のオフセットや抵抗群の抵抗値のばらつきによって電圧比較器のしきい値電圧がシフトした場合にも、しきい値電圧を測定することができる。

【0016】

抵抗群に含まれるいずれかの抵抗はトリミング可能に形成すると更によい。抵抗をトリミング可能に形成することによって、検査モードにおいてしきい値電圧を測定した結果、所望の値からずれていた場合には、その抵抗をトリミングすることによって所望のしきい値電圧を有する電圧比較器を得ることができる。

30

【0017】

スイッチに替えてその部分を配線で直結し、当該配線によってスイッチのオン状態を実現するとともに、当該配線を切断することによってスイッチのオフ状態を実現してもよい。

この態様によれば、スイッチに替えて配線を用い、配線を切断することによって帰還増幅器と電圧比較器を切り替えることができ、しきい値電圧を測定した後、電圧比較器として使用することができる。「配線を切断」とは、配線を物理的に切断する他、0 の抵抗を外したり、ジャンパ線を外す場合等も含む。

40

【0018】

本発明の別の態様は、過電流検出回路である。この過電流検出回路は、検出対象となる電流を電圧に変換する電流電圧変換部と、電流電圧変換部から出力される電圧が検査電圧として入力される上述の電圧比較器と、を備え、電流電圧変換部から出力される電圧が、電圧比較器のしきい値電圧を超えたときに過電流状態と判定する。

【0019】

この態様によると、電圧比較器のしきい値電圧を検査モードにおいて測定することができるため、過電流状態の検出しきい値電流を測定し、またその検出しきい値電流を補正することができる。

【0020】

50

本発明の別の態様は、半導体装置である。この半導体装置は、上記過電流検出回路を備え、過電流検出回路が過電流状態を検出すると、検出対象の電流を制限するよう動作する。

この態様によれば、過電流状態の検出しきい値電流を正確に設定できるため、半導体装置の発熱などを好適に防止し、製品の信頼性を向上することができる。

【0021】

なお、以上の構成要素の任意の組合せや本発明の構成要素や表現を方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

【発明の効果】

【0022】

本発明に係る電圧比較器によれば、しきい値電圧を簡易に検査し、また必要に応じてそのしきい値電圧を補正することができる。また、本発明に係る過電流検出回路によれば、しきい値電流を補正することができる。さらに、本発明に係る半導体装置によれば、信頼性を向上することができる。

【発明を実施するための最良の形態】

【0023】

(第1の実施の形態)

図1は、本発明の第1の実施の形態に係る電圧比較器100の構成を示す回路図である。本実施の形態に係る電圧比較器100は、LSIに集積化されており、入力端子102に印加される検査電圧 V_{in} と、所定のしきい値電圧 V_{th} を比較する。出力端子104には、 $V_{in} > V_{th}$ のときローレベルの、 $V_{in} < V_{th}$ のときハイレベルの出力電圧 V_{out} が出力される。

【0024】

電圧比較器100は、演算増幅器10、基準電圧源12、抵抗 R_1 、 R_2 、スイッチ SW_1 、スイッチ制御部14を含む。

基準電圧源12は、所定の基準電圧 V_{ref} を生成する。演算増幅器10は、非反転入力端子に基準電圧源12が接続され、基準電圧 V_{ref} が印加される。

入力端子102と接地電位間には、抵抗 R_1 、 R_2 が直列に接続され、抵抗 R_1 、 R_2 の接続点は、演算増幅器10の反転入力端子と接続される。この抵抗 R_1 、 R_2 によって、検査電圧 V_{in} が分圧され、演算増幅器10の反転入力端子には、電圧 $V_x = V_{in} \times R_2 / (R_1 + R_2)$ が印加される。演算増幅器10の出力端子は、電圧比較器100の出力端子104となっている。

【0025】

スイッチ SW_1 は、演算増幅器10の出力端子、すなわち出力端子104と、入力端子102間に設けられる。スイッチ SW_1 は、電圧比較器100のしきい値電圧 V_{th} を検査する検査モードにおいてはオン状態となり、検査電圧 V_{in} としきい値電圧 V_{th} を比較する通常モードにおいてはオフ状態となる。スイッチ SW_1 のオン、オフ状態は、スイッチ制御部14から出力される制御信号CNTによって切り替えられる。スイッチ SW_1 は、たとえばMOSFETなどを用いたアナログスイッチで構成することができる。

スイッチ制御部14は、通常モードと検査モードを判別し、検査モードにおいてスイッチ SW_1 がオンし、通常モードにおいてスイッチ SW_1 がオフするように制御信号CNTを出力する。

【0026】

電圧比較器100が電圧比較を行う通常モードにおいては、制御信号CNTによってスイッチ SW_1 はオフ状態とされる。このとき、演算増幅器10の出力端子104と入力端子102への帰還経路が遮断され、演算増幅器10は電圧比較器として動作する。

演算増幅器10の出力電圧 V_{out} は、 $V_x > V_{ref}$ のときローレベル、 $V_x < V_{ref}$ のときハイレベルとなる。いま、 $V_x = V_{in} \times R_2 / (R_1 + R_2)$ が成り立っているから、電圧比較器100は、しきい値電圧 V_{th} が $V_{th} = V_{ref} \times (R_1 + R_2) / R_2$ で与えられる電圧比較器として動作し、 $V_{in} > V_{th}$ のときローレベルを、 V

10

20

30

40

50

$i_n < V_{th}$ のときハイレベルを出力する。

【0027】

以上のように構成された電圧比較器100のしきい値電圧 V_{th} を測定する検査モード時の動作について説明する。図2は、本実施の形態に係る電圧比較器100のしきい値電圧を測定するための回路図を示す。以降の図において、図1と同一もしくは同等の構成要素には同一の符号を付し、適宜説明を省略する。しきい値電圧 V_{th} を測定するために、入力端子102には、電圧計306が接続される。

【0028】

検査モードにおいては、制御信号CNTによってスイッチSW1がオン状態とされる。スイッチSW1をオンすることにより、演算増幅器10は、出力端子と反転入力端子が抵抗R1を介して接続され、帰還増幅器として動作する。

演算増幅器10の入力インピーダンスは十分に高く、スイッチSW1のオン抵抗が抵抗R1、R2の抵抗値に比べて十分に低い場合には、スイッチSW1には電流がほとんど流れないため、スイッチSW1での電圧降下は無視して差し支えない。したがって、入力端子102への検査電圧 V_{in} の印加を停止した状態でスイッチSW1をオンすると、入力端子102には、出力電圧 V_{out} が現れる。

【0029】

理想的な演算増幅器は、平衡状態において反転入力端子と非反転入力端子の電圧が等しくなるが、実際の演算増幅器では、オフセットによってこれらの電圧がずれることになる。このときの反転入力端子の電圧を V_{ref}' とすると、入力端子102、出力端子104の電圧は、 $V_{in} = V_{out} = V_{ref}' \times (R1 + R2) / R2$ となる。このときの V_{in} 、 V_{out} は、この電圧比較器100のしきい値電圧 V_{th} となる。

したがって、入力端子102に接続された電圧計306によって出力電圧 V_{out} を測定し、その値が V_{out1} であったとすると、電圧比較器100のしきい値電圧 V_{th} は、 V_{out1} となる。

【0030】

このように、本実施の形態に係る電圧比較器100によれば、演算増幅器10の出力端子104と検査電圧 V_{in} が印加される入力端子102間にスイッチを設け、検査モード時に、そのスイッチをオンすることによって、電圧比較器100のしきい値電圧を測定することができる。

【0031】

この場合、図4に示した測定方法と比較して、検査電圧 V_{in} を印加し、スイープさせる必要が無くなるため、検査時間を短縮することができる。また、電圧測定も、入力端子102もしくは出力端子104に現れる電圧のいずれか一方についてのみ行えばよい。検査装置を簡略化することができる。さらに、電圧測定を入力端子102、出力端子104のいずれかについてのみ行えばよく、いずれか一方のみに検査パッドを設ければよい。回路面積を小さくすることができる。

【0032】

図2では、電圧計306を入力端子102に接続した場合について説明したが、スイッチSW1の電圧降下が無視できる場合、電圧計306を出力端子104に接続してその電圧を測定してもよい。

【0033】

また、検査電圧 V_{in} を分圧する抵抗R1、R2はなくてもよく、抵抗R2をオープンとし、抵抗R1をショートしてもよい。このとき、電圧比較器100のしきい値電圧 V_{th} は、理想状態において基準電圧源12により生成される基準電圧 V_{ref} と等しくなる。

この場合においても、スイッチSW1をオンした状態で、入力端子102もしくは出力端子104に現れる電圧を測定することによって、電圧比較器100のしきい値電圧を測定することができる。

【0034】

10

20

30

40

50

(第2の実施の形態)

本発明の第2の実施の形態は、過電流検出回路である。

図3は、本実施の形態に係る過電流検出回路の構成を示す回路図である。過電流検出回路500は、電流電圧変換部400と、電圧比較器100を含む。

【0035】

電流電圧変換部400は、検出対象となる電流(以下、検出電流という) I_{det} を検出電圧 V_{det} に変換し、電圧比較器100の入力端子102へと出力する。電流電圧変換部400は、第1トランジスタM1、第2トランジスタM2、抵抗R3を含む。第1トランジスタM1は、P型のMOSFETであり、検出電流 I_{det} が流れる経路に設けられる。第2トランジスタM2は、第1トランジスタM1と同様にP型のMOSFETであり、第1トランジスタM1とゲート端子およびソース端子が共通に接続される。第2トランジスタM2は、第1トランジスタM1に流れる検出電流 I_{det} に比例した電流 $I_{m2} = S1 \times I_{det}$ を生成する。ここでS1は、第1トランジスタM1、第2トランジスタM2のサイズ比である。

10

【0036】

抵抗R3は、第2トランジスタM2のドレイン端子と接地電位間に設けられる。抵抗R3には、第2トランジスタM2に流れる電流 I_{m2} が流れ、 $R3 \times I_{m2} = R3 \times S1 \times I_{det}$ の電圧降下が発生する。電流電圧変換部400は、抵抗R3に発生する電圧降下を検出電圧 V_{det} として出力する。

【0037】

以上のように構成された過電流検出回路500の動作について説明する。

20

検査モードにおいては、第1の実施の形態で説明したように、スイッチSW1をオンして、しきい値電圧 V_{th} を測定することができる。

【0038】

本実施の形態に係る電圧比較器100の抵抗R2はトリミング可能に形成される。検査モードにおいて測定したしきい値電圧 V_{th} が所定の値からずれていた場合には、抵抗R2をトリミングすることによってしきい値電圧 V_{th} を調節することができる。

なお、抵抗R2に代えて、抵抗R1をトリミング可能に形成してもよく、あるいはその両方をトリミング可能に形成してもよい。

【0039】

過電流状態の検出を行う通常モードにおいては、スイッチSW1をオフする。

電圧比較器100は、 $V_{det} > V_{th}$ のときローレベルを、 $V_{det} < V_{th}$ のときハイレベルを出力する。検出電流 I_{det} が増加すると、検出電圧 V_{det} が高くなり、しきい値電流より大きくなったところで、電圧比較器100の出力はハイレベルからローレベルへと変化し、過電流状態を検出することができる。

30

【0040】

本実施の形態に係る過電流検出回路500によれば、電圧比較器200のしきい値電圧 V_{th} を簡易に測定でき、過電流検出のしきい値電流 I_{th} は、 $I_{th} = V_{th} / (R3 \times S1)$ により求めることができる。

さらに、抵抗R1、R2を測定したしきい値電圧にもとづいてトリミングすることによって、しきい値電圧 V_{th} 、すなわちしきい値電流 I_{th} を調節することができるため、正確な過電流状態の検出を行うことができる。なお、トリミングはヒューズ形式でもよいし、不揮発メモリを用いて回路的に行うようにしてもよい。

40

この過電流検出回路500を用いた半導体装置においては、正確な過電流状態の検出が可能となるため、発熱などを低減し、製品の信頼性を向上することができる。

【0041】

上記実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。

【0042】

50

実施の形態において、スイッチSW1はMOSFETである場合について説明したがこれには限定されず、バイポーラトランジスタや、その他のスイッチ素子を用いてもよい。また、しきい値電圧の測定をLSIの検査時にのみ行うような場合には、スイッチSW1を切断可能なアルミ配線などによって形成してもよい。この場合、LSIの検査時において、アルミ配線で電圧比較器100の出力端子104と入力端子102が接続された状態で、上述のようにしきい値電圧V_{th}の測定を行い、測定後にアルミ配線を切断することにより、スイッチSW1がオフした状態とすることができ、高精度の電圧比較器として動作させることができる。

【0043】

実施の形態において、スイッチSW1のオン、オフ状態はスイッチ制御部14によって制御されたがこれには限定されない。たとえば、スイッチSW1がMOSFETの場合、ゲート端子に外部から電圧が印加可能にパッドを設け、検査モードにおいてゲートソース間に外部から電圧を印加してMOSFETをオンさせてもよい。

10

【0044】

実施の形態においては、電流電圧変換部400等を使用するトランジスタはMOSFETの場合についてのみ説明したが、バイポーラトランジスタ等の別のタイプのトランジスタを用いてもよい。これらの選択は、電源装置に要求される設計仕様、使用する半導体製造プロセスなどによって決めればよい。

【0045】

実施の形態において、電圧比較器、過電流検出回路を構成する素子はすべて一体集積化されていてもよく、その一部がディスクリート部品で構成されていてもよい。どの部分を集積化するかは、使用する半導体製造プロセスや、コスト、占有面積などにもとづいて決めればよい。

20

【図面の簡単な説明】

【0046】

【図1】第1の実施の形態に係る電圧比較器の構成を示す回路図である。

【図2】図1の電圧比較器のしきい値電圧を測定するための回路図である。

【図3】第2の実施の形態に係る過電流検出回路の構成を示す回路図である。

【図4】演算増幅器により構成される電圧比較器のオフセットを測定するための回路図である。

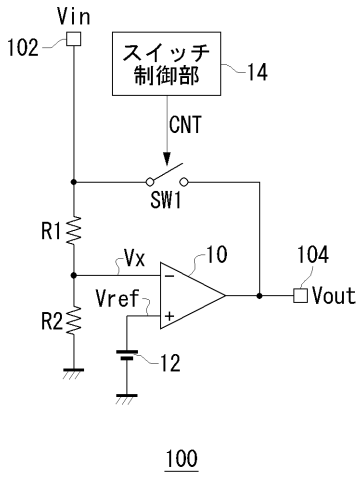
30

【符号の説明】

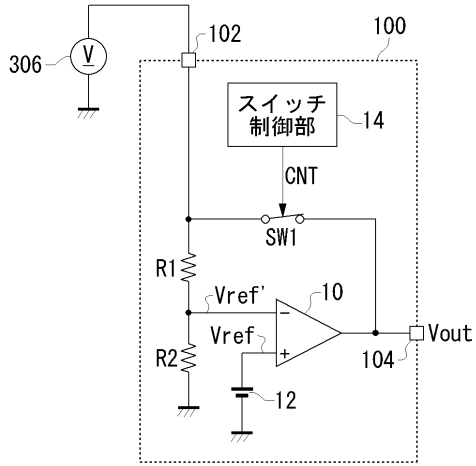
【0047】

10 演算増幅器、 12 基準電圧源、 14 スwitch制御部、 100 電圧比較器、 200 電圧比較器、 SW1 スwitch、 102 入力端子、 104 出力端子、 302 電圧源、 400 電流電圧変換部、 500 過電流検出回路、 R1 抵抗、 R2 抵抗。

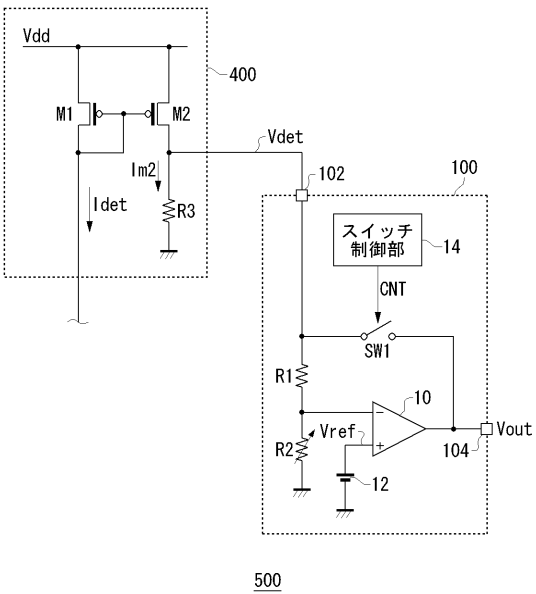
【図1】



【図2】



【図3】



【図4】

