(19)国家知识产权局

(12)发明专利

(10)授权公告号 CN 111010023 B
(45)授权公告日 2024.01.09

(21)申请号 201910919021.6

(22)申请日 2019.09.26

(65)同一申请的已公布的文献号
申请公布号 CN 111010023 A

(43)申请公布日 2020.04.14

(30)优先权数据
1859261 2018.10.05 FR

(73)专利权人 意法半导体(格勒诺布尔2)公司
地址 法国格勒诺布尔

(72)发明人 D·切斯诺 H·埃施 F·阿米德

(74)专利代理机构 北京市金杜律师事务所 11256
专利代理师 李春辉

(51)Int.Cl.
H02M 1/088(2006.01)
H02M 3/158(2006.01)

(56)对比文件
CN 102265510 A,2011.11.30
CN 102122886 A,2011.07.13
US 2005023443 A1,2005.02.03
CN 104811151 A,2015.07.29
US 6307433 B1,2001.10.23
CN 211481150 U,2020.09.11
US 2012326790 A1,2012.12.27
US 2011101949 A1,2011.05.05
US 2014266118 A1,2014.09.18
US 7253593 B1,2007.08.07
US 6804102 B2,2004.10.12

审查员 冯昊

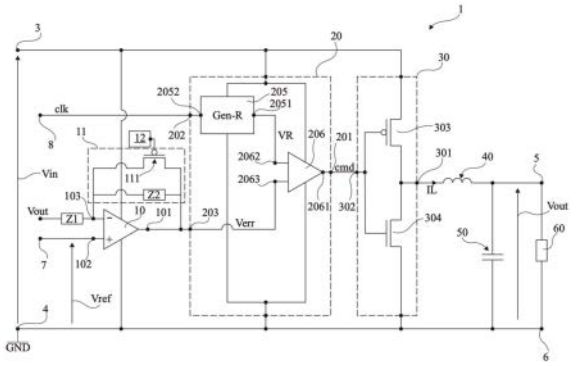
权利要求书3页 说明书8页 附图3页

(54)发明名称

开关模式功率转换器

(57)摘要

本公开涉及开关模式功率转换器。在一个实施例中,一种设备包括运算放大器和反馈回路。反馈回路耦合在运算放大器的第一输入与运算放大器的输出之间。反馈回路是根据运算放大器的饱和可控的。在一个示例中,该设备被并入微控制器中。



CN 111010023 B

1.一种电子设备,包括:

运算放大器;以及

反馈回路,耦合在所述运算放大器的第一输入与所述运算放大器的输出之间,所述反馈回路是根据所述运算放大器的饱和可控的;

其中所述反馈回路包括耦合在所述运算放大器的所述第一输入与所述输出之间的第一电路;

其中所述第一电路包括第一晶体管,所述第一晶体管具有耦合到所述运算放大器的所述第一输入的第一导电端子、以及耦合到所述运算放大器的所述输出的第二导电端子;

所述电子设备进一步包括放大器饱和检测电路,所述放大器饱和检测电路被配置为在所述运算放大器饱和时控制所述反馈回路,以线性地减小所述反馈回路的阻抗。

2.根据权利要求1所述的电子设备,其中所述放大器饱和检测电路被配置为检测所述运算放大器的饱和,并且基于所述运算放大器的内部信号来控制所述反馈回路。

3.根据权利要求2所述的电子设备,其中所述运算放大器包括第一晶体管,所述第一晶体管包括:

导电端子,形成所述运算放大器的所述输出;以及

控制端子,被配置为接收所述内部信号。

4.一种电子设备,包括:

运算放大器;

反馈回路,耦合在所述运算放大器的第一输入与所述运算放大器的输出之间,所述反馈回路是根据所述运算放大器的饱和可控的;其中所述反馈回路包括耦合在所述运算放大器的所述第一输入与所述输出之间的第一电路;

放大器饱和检测电路,所述放大器饱和检测电路被配置为在所述运算放大器饱和时控制所述反馈回路,以减小所述反馈回路的阻抗;其中所述放大器饱和检测电路被配置为检测所述运算放大器的饱和,并且基于所述运算放大器的内部信号来控制所述反馈回路;其中所述运算放大器包括第一晶体管,所述第一晶体管包括:导电端子,形成所述运算放大器的所述输出;以及控制端子,被配置为接收所述内部信号;并且

其中所述第一电路是开关,并且其中所述放大器饱和检测电路被配置为在检测到饱和时线性地控制所述开关导通。

5.根据权利要求4所述的电子设备,其中所述放大器饱和检测电路直接连接在所述第一晶体管(104)的控制端子与所述开关的控制端子之间。

6.一种电子设备,包括:

运算放大器;

反馈回路,耦合在所述运算放大器的第一输入与所述运算放大器的输出之间,所述反馈回路是根据所述运算放大器的饱和可控的;其中所述反馈回路包括耦合在所述运算放大器的所述第一输入与所述输出之间的第一电路;

放大器饱和检测电路,所述放大器饱和检测电路被配置为在所述运算放大器饱和时控制所述反馈回路,以减小所述反馈回路的阻抗;其中所述放大器饱和检测电路被配置为检测所述运算放大器的饱和,并且基于所述运算放大器的内部信号来控制所述反馈回路;其中所述运算放大器包括第一晶体管,所述第一晶体管包括:导电端子,形成所述运算放大器

的所述输出;以及控制端子,被配置为接收所述内部信号;并且

其中所述第一电路包括可控可变电阻器,并且其中所述放大器饱和检测电路被配置为在检测到饱和时线性地控制所述可控可变电阻器的值减小。

7.根据权利要求6所述的电子设备,其中所述可控可变电阻器包括晶体管。

8.根据权利要求6所述的电子设备,

其中所述放大器饱和检测电路包括第一电阻器和第二晶体管,所述第一电阻器耦合在所述运算放大器的第一电源端子与中间节点之间,所述第二晶体管耦合在所述中间节点与所述运算放大器的第二电源端子之间,其中所述第二晶体管包括耦合到所述第一晶体管的控制端子的控制端子,并且其中所述中间节点耦合到所述可控可变电阻器的控制端子。

9.根据权利要求1所述的电子设备,其中所述饱和是所述运算放大器以绝对值在高电源电势处的饱和。

10.根据权利要求1所述的电子设备,其中所述第一输入是所述运算放大器的反相输入。

11.根据权利要求1所述的电子设备,进一步包括:

电感元件,具有耦合到所述电子设备的输出端子的第一端子;

开关电路,耦合到所述电感元件的第二端子;以及

控制电路,被配置为至少部分地基于所述运算放大器的输出信号来控制所述开关电路。

12.根据权利要求1所述的电子设备,其中所述电子设备为降压类型、降压升压类型或反相类型的开关模式电压转换器。

13.一种微控制器,包括根据权利要求12所述的开关模式电压转换器。

14.一种操作开关模式电压转换器的方法,所述方法包括:

利用开关电路接收输入电压;

产生输出电压;

利用放大器的第一输入接收参考电压;

利用所述放大器的第二输入接收反馈信号,所述反馈信号基于所述输出电压;

在所述放大器的输出处产生误差信号,其中所述开关电路基于所述误差信号进行切换;

检测所述放大器的饱和;以及

在检测到所述放大器的饱和时,线性地减小所述放大器的所述输出与所述放大器的所述第二输入之间的阻抗。

15.根据权利要求14所述的方法,其中减小所述阻抗包括将所述阻抗减小至零。

16.根据权利要求14所述的方法,其中减小所述阻抗包括导通晶体管,所述晶体管直接连接在所述放大器的所述输出与所述放大器的所述第二输入之间。

17.一种降压转换器,包括:

输出级,具有被配置为耦合到电感器的输出端子;

比较器,具有耦合到所述输出级的输出;

放大器,包括:

第一输入,被配置为接收参考电压;

第二输入,耦合到所述输出级的所述输出端子;以及

输出,耦合到所述比较器的输入;

反馈回路电路,耦合在所述放大器的所述第二输入与所述放大器的所述输出之间;以及

第一电路,被配置为检测所述放大器的饱和,并且在所述放大器饱和时线性地减小所述反馈回路电路的阻抗。

18.根据权利要求17所述的降压转换器,其中所述放大器进一步包括第一晶体管,所述第一晶体管具有耦合到所述放大器的所述输出的第一导电端子,其中所述第一电路包括第二晶体管,所述第二晶体管具有耦合到所述第一晶体管的控制端子的控制端子,并且其中所述反馈回路电路包括第三晶体管,所述第三晶体管具有耦合到所述第二晶体管的控制端子和耦合到所述第一晶体管的所述第一导电端子的第一导电端子。

开关模式功率转换器

[0001] 相关申请的交叉引用

[0002] 本申请要求于2018年10月5日提交的美国临时申请No.1859261的权益,由此该申请通过引用并入本文。

技术领域

[0003] 本公开总体上涉及电子电路,并且在特定实施例中涉及开关模式功率转换器。

背景技术

[0004] 在开关模式功率转换器中,通过一个或多个截止开关的切换,对递送到转换器的输入的DC电压进行斩波,以实现电感元件中的功率存储的阶段和存储在电感元件中的功率朝向负载放电的阶段,负载连接到转换器输出。

[0005] 已知的开关模式功率转换器具有各种缺点。

发明内容

[0006] 一些实施例涉及开关模式电源类型的DC/DC功率转换器,其将DC电压转换为另一DC电压。

[0007] 一个实施例提供了一种开关模式功率转换器,其克服了常见的开关模式功率转换器的全部或部分缺点。

[0008] 更具体地,一个实施例克服了与诸如开关模式转换器之类的设备的误差放大器的饱和相关联的全部或部分缺点。

[0009] 一个实施例提供了一种设备,其包括:运算放大器;以及连接在放大器的第一输入与放大器的输出之间的反馈回路,反馈回路是根据放大器的饱和可控的。

[0010] 根据一个实施例,反馈回路包括连接在放大器的第一输入与输出之间的开关、或者连接在放大器的第一输入与输出之间的可控可变电阻器。

[0011] 根据一个实施例,设备进一步包括放大器饱和检测电路,放大器饱和检测电路被配置为在放大器饱和时控制反馈回路,以优选地减小反馈回路的阻抗或将反馈回路的阻抗降低为零。

[0012] 根据一个实施例,该电路被配置为检测放大器的饱和,并且根据放大器的内部信号控制反馈回路。

[0013] 根据一个实施例,放大器包括第一晶体管,第一晶体管具有形成放大器的输出的导电端子,内部信号由第一晶体管的控制端子接收。

[0014] 根据一个实施例,该电路被配置为当检测到饱和时控制开关导通,或者当检测到饱和时控制可变电阻器的值减小。

[0015] 根据一个实施例,该电路是第一晶体管的控制端子与开关的控制端子之间的直接连接。

[0016] 根据一个实施例,该电路包括串联连接在放大器的电源端子之间的第一电阻器和

第二晶体管,第二晶体管的控制端子连接到第一晶体管的控制端子,并且第一电阻器与第二晶体管之间的连接节点连接到可变电阻器的控制端子。

[0017] 根据一个实施例,开关或可变电阻器对应于第三晶体管,第三晶体管具有连接到放大器的第一输入的第一导电端子,并且具有连接到放大器的输出的第二导电端子。

[0018] 根据一个实施例,饱和是放大器以绝对值在高电源电势处的饱和。

[0019] 根据一个实施例,第一输入是放大器的反相输入。

[0020] 根据一个实施例,设备进一步包括:电感元件,其具有耦合、优选地连接到设备的输出端子的第一端子;开关元件,其耦合到电感元件的第二端子;以及控制电路,控制电路优选地以脉冲宽度调制(PWM)被配置为部分地基于放大器的输出信号来控制开关电路。

[0021] 根据一个实施例,设备是开关模式电压转换器,优选地是降压、降压升压或反相转换器。

[0022] 另一实施例提供了一种微控制器,其包括诸如先前限定的开关模式电压转换器。

[0023] 另一实施例提供了一种控制设备的方法,该设备包括运算放大器和可控反馈回路,可控反馈回路连接在放大器的输出与放大器的第一输入(优选地反相输入)之间,该方法包括在检测到放大器的饱和时减小反馈回路的阻抗或将反馈回路的阻抗降低到零的步骤。

[0024] 在结合附图对具体实施例的以下非限制性描述中,将详细讨论前述以及其他特征和优点。

附图说明

[0025] 图1示意性地示出了例如降压型开关模式转换器的一个实施例;

[0026] 图2以更详细的方式示出了根据一个实施例的图1的转换器的一部分;

[0027] 图3以更详细的方式示出了根据另一实施例的图1的转换器的一部分;以及

[0028] 图4示出了仿真结果。

具体实施方式

[0029] 在不同的附图中,相同的元件用相同的附图标记表示。特别地,不同实施例共同的结构和/或功能元件可以用相同的附图标记表示,并且可以具有相同的结构、尺寸和/或材料特性。

[0030] 为清楚起见,仅示出了并且详细描述了对理解所描述的实施例有用的那些步骤和元件。特别地,没有详细描述包括开关模式转换器的一个或多个截止开关的各种开关电路、以及用于(尤其是以脉冲宽度调制(PWM))控制这样的截止开关的电路和/或方法,所描述的实施例与常见的开关模式转换器兼容。

[0031] 在整个本公开中,术语“连接”用于表示除了导体之外没有中间元件的电路元件之间的直接电连接,而术语“耦合”用于表示电路元件之间的电连接,其可以是直接的,或者可以是经由一个或多个中间元件。

[0032] 在以下描述中,除非另有说明,否则当提及限定绝对位置的术语(诸如术语“前”、“后”、“顶”、“底”、“左”、“右”等)或限定相对位置的术语(诸如术语“上方”、“下方”、“上”、“下”等)或限定方向的术语(诸如术语“水平”、“竖直”等)时,参考附图的定向。

[0033] 本文中使用术语“约”、“基本上”和“近似”来表示所讨论的值的正或负10％、优选地正或负5％的公差。

[0034] 图1示意性地示出了开关模式转换器的一个实施例,并且更具体地DC/DC开关模式转换器的一个实施例,即,将DC电源电压转换为另一DC电压的开关模式转换器。在该示例中,转换器是降压型的,即,其供应给负载的DC电压Vout具有比其接收的DC电源电压Vin小的值(绝对值)。

[0035] 转换器1包括旨在接收DC电源电压Vin的两个端子或节点3和4、以及旨在供应DC输出电压Vout的两个输出端子或节点5和6。例如,电压Vin是正的并且参考节点4,其中节点4通常是地GND。例如,电压Vout是正的并且参考节点6,节点4和6在这里被混同。在该示例中,转换器1进一步包括输入端子7。输入端子7和4旨在接收DC参考电压Vref,例如,DC参考电压Vref是正的并且参考端子4。在该示例中,转换器1还包括输入端子8,输入端子8旨在接收周期性二进制信号或时钟信号clk。

[0036] 转换器1包括运算放大器10。放大器10具有连接到相应端子3和4以用电压Vin供电的两个电源端子。放大器10是误差放大器。换言之,放大器10被配置为以其输出端子101的电平来供应输出信号Verr,输出信号Verr表示电压Vout与参考电压Vref之间的差。例如,信号Verr是在端子101和4之间可获得的电压,例如,该电压参考地4。放大器10在输入端子102、优选地其非反相输入(+)上接收参考电压Vref。换言之,放大器的端子102耦合、优选地连接到端子7。放大器10在第二输入端子103、优选地其反相输入(-)上接收电压Vout或表示电压Vout的电压。在该示例中,放大器10的端子103通过复阻抗Z1耦合到转换器1的端子5,其中复阻抗Z1可以包括例如具有阻抗Z1作为等效阻抗的一个或多个电阻和电容组件。优选地,阻抗Z1连接到相应的端子5和103,或者换言之,在端子5和103之间仅存在阻抗Z1。

[0037] 反馈回路11(优选地负反馈回路)将放大器10的输出端子101耦合到其输入端子103。在该实施例中,提供了可根据放大器10的饱和来控制反馈回路11。更具体地,提供了当检测到放大器10的饱和时,减小反馈回路11的阻抗或甚至将该阻抗降低到零。换言之,当放大器10饱和时,放大器10的输出101和放大器10的输入103趋向于短路。优选地,当放大器10不再饱和时,反馈回路11被控制,使得其阻抗恢复其标称值,即,在没有放大器的饱和的情况下的其值。优选地,反馈回路11的阻抗的标称值被选择,以确保放大器的稳定性,并且更具体地,确保包括放大器的回路的稳定性。

[0038] 在该示例中,反馈回路11包括连接在相应的端子101和103之间的复阻抗Z2,即,具有阻抗Z2作为等效阻抗的一个或多个电阻和电容组件。反馈回路11进一步包括可控组件111,可控组件111连接在相应的端子101和103之间,在该示例中与阻抗Z2并联,可控组件111对应于开关或可控的可变电阻器。在该示例中,组件111是晶体管,优选地是金属氧化物半导体(MOS)晶体管,优选地具有P沟道,该晶体管的导电端子(源极/漏极)耦合、优选地连接到相应端子101和103。

[0039] 尽管反馈回路11在该示例中对应于复阻抗Z2和可控组件111的并联连接,但是作为变型,反馈回路可以仅包括连接在端子101和103之间的可控复阻抗。在该变型中,当放大器10饱和时,复阻抗可控制,以减小端子101和103之间的反馈回路11的阻抗或甚至将该阻抗降低到零。

[0040] 在该实施例中,转换器1包括用于控制反馈回路11(即,在该示例中,可控组件111)

的电路12。更具体地,电路12被配置为检测放大器10的饱和,并且相应地控制反馈回路11。作为一个示例,电路12检测放大器10的饱和,并且通过使用放大器的内部信号来控制反馈回路11,在图1中未示出电路12连接到放大器以便获得内部信号。此外,尽管在图1的示例中未示出,但是电路12可以连接在端子3和4之间以被供应电压Vin。

[0041] 转换器1还包括开关控制电路或截止控制电路20,例如,开关控制电路或截止控制电路20连接在端子3和4之间,使得它可以用电压Vin供电。电路20被配置为至少部分地基于放大器10的输出信号Verr,确定至少一个截止控制信号或开关控制信号。截止控制信号优选地是脉冲宽度调制(PWM)信号,例如,具有取决于电压Verr的值的占空比的信号。例如,截止控制信号还根据信号clk被确定。

[0042] 在所示示例中,电路20以其输出端子201的电平来供应单个截止控制信号cmd。此外,电路20包括输入端子202和输入端子203,输入端子202耦合、优选地连接到端子8以便接收信号clk,输入端子203耦合、优选地连接到放大器10的输出端子101以便接收电压Verr。

[0043] 在该示例中,更具体地,电路20包括斜坡发生器205(Gen-R)和比较器206,发生器205和/或比较器206例如连接在端子3和4之间以被供应电压Vin。

[0044] 发生器205被配置为以其输出端子2051的电平来递送斜坡信号VR。优选地,信号VR是周期性的,具有与信号clk相同的周期,发生器205的输入端子2052从输入202接收信号clk。例如,信号VR是端子2051和4之间可获得的电压,并且参考地端子4。作为一个示例,电压VR的值在信号clk的每个周期开始时为零,并且在信号clk的每个周期结束时增加到最大值,该最大值优选地为电源电压Vin的值。

[0045] 比较器206在这里被配置为以其输出端子2061的电平来递送信号cmd,输出端子2061耦合、优选地连接到端子201。比较器206根据其在其相应输入端子2062和2063上接收的信号或电压VR和Verr来确定信号cmd,端子2062耦合、优选地连接到端子2051,并且端子2061耦合、优选地连接到端子203。

[0046] 转换器1进一步包括开关电路30(在图1中的虚线中)。电路30连接在端子3和4之间以接收电源电压Vin。电路30包括输出端子301。根据它从电路20接收的截止控制信号,电路30被配置为将端子102选择性地耦合到端子3、端子4、或可能不耦合到端子3和4两者,在该示例中,截止控制信号为电路30在其输入端子302上接收的信号cmd。端子301到端子3、端子4、或者不到端子3和4两者的选择性耦合借助于由截止控制信号控制的电路30的一个或多个截止开关来实现。

[0047] 在所示示例中,电路30包括两个截止开关303和304,这两个截止开关303和304串联连接在端子3和4之间,并且由信号cmd控制。这里,开关303和304的连接节点对应于输出端子301。在该示例中,开关303是MOS晶体管,例如,该MOS晶体管具有P沟道,该MOS晶体管的源极和漏极分别连接到端子301和3,并且开关304是MOS晶体管,例如,该MOS晶体管具有N沟道,该MOS晶体管的漏极和源极分别连接到端子301和4,晶体管303和304的栅极耦合、优选地连接到端子302。

[0048] 转换器1进一步包括电感元件40,例如电感,电感元件40将电路30的端子301耦合到转换器1的端子5,电感元件40优选地连接到相应端子301和5。作为变型,电感元件40可以在转换器1外部。此外,在该示例中,电容元件50(例如,电容器)耦合端子5和6,电容元件50优选地连接到相应端子5和6。电容元件可以形成转换器1的一部分,或者在转换器外部。

[0049] 在操作中,信号clk以及电压Vref和Vin被供应给转换器1。负载60(转换器1向负载60供应电压Vout)连接在端子5和6之间。根据信号clk以及电压Vref、Vin和Vout,并且更具体地,根据电压VR和Verr,电路20生成信号cmd,以在负载60和电容元件50的组合件两端保持电压Vout,电压Vout的值取决于参考电压Vref,优选地,电压Vout的值基本上等于、优选地等于电压Vref的值。更具体地,在所描述的示例中,当开关303和304分别导通和关断时,例如,当信号cmd处于低逻辑状态(例如,等于地)并且电压Vout小于电压Vin时,功率被存储在电感元件40中,并且电感元件中的电流IL增加。相反,当开关303和304分别关断和导通时,例如,当信号cmd处于高逻辑状态(例如,等于Vin)时,电感元件40将功率归还给负载60和电容元件50的组合件,并且电感元件中的电流IL减小。

[0050] 优选地,当电压Vout等于电压Vref时,转换器1(并且更具体地是放大器10)被配置为使得电压Verr等于电压Vref。

[0051] 当负载60汲取的电流增加时,这通常造成电压Vout相对于参考电压Vref的对应减小。这导致电压Verr增加,并且因此导致针对信号cmd的每个周期,其低逻辑状态的持续时间增加,这趋向于使电压Vout回到电压Vref。

[0052] 当电压Vout相对于电压Vref的减小造成放大器10饱和时,即,当其供应的电压Verr达到最大值(即,放大器的电源电压Vin的值)时,电路12控制反馈回路11以减小其阻抗或者甚至将其阻抗降低到零。结果,电压Verr趋向于放大器的输入103上存在的电压,特别地,这是由于端子5和6之间的电容50是端子101和4之间存在的电容(即,节点101的电容)的例如至少5倍,优选地至少10倍。由于电压Vout小于电压Vin,端子103和4之间的电压小于放大器10的饱和电压Vin,并且反馈回路11趋向于施加小于放大器10的饱和电压Vin的值的电压值Verr。这允许相对于转换器1不包括可控反馈回路11并且不包括电路12的情况,减少放大器10离开饱和状态所需要的时间。

[0053] 实际上,在没有可控反馈回路11和电路12的情况下,尽管在电压Vout的减小造成放大器10饱和之后,电压Vout增加到一值使得电压Verr应当小于放大器10的饱和电压,但是放大器可能仍然保持饱和一会儿,这可能导致电压Vout的振荡和/或显著的电流峰IL。

[0054] 为了避免这种现象,功率放大器10可以被设计为具有足够高的电压Vin,以使放大器10决不会饱和。然而,这会导致转换器功耗的增加,这是不希望的。这将进一步导致限制转换器1的最小操作电源电压,当电压Vin由电池单元或电池供应时,这可能会特别令人不安。

[0055] 图2以更详细的方式示出了根据一个实施例的转换器1的一部分。更具体地,图2示出了电路12、可控组件111、端子3和4、以及放大器10的仅一部分,即,放大器10的输入端子103及其供应电压Verr的输出级。

[0056] 在该实施例中,放大器10的输出级或增益级包括例如具有P沟道的MOS晶体管104、以及偏置晶体管104的电流源105。晶体管104和电流源105串联连接在端子3和4之间,晶体管104在这里连接到端子3。放大器10的输出端子101对应于晶体管104与电流源105之间的连接节点,即,这里,对应于晶体管104的源极。晶体管104的控制端子(栅极)106接收放大器10的内部信号Vint,内部信号Vint表示放大器10的差分电压,即,表示放大器10的输入102和103之间的电压差。作为一个示例,信号Vint是差分对的输出信号。在所示示例中,在放大器10的输出级中提供米勒补偿,电阻器R和电容器C串联连接在晶体管104的栅极106和源极

101之间。

[0057] 在该实施例中,电路12是晶体管104的控制端子(栅极)106与组件111的控制端子(即,在该示例中,晶体管111的栅极)之间的直接连接。在该实施例中,以离散的方式(全有或全无)来控制晶体管111。换言之,组件111对应于开关。

[0058] 放大器10的饱和或非饱和状态取决于控制晶体管104的信号Vint。因此,信号Vint允许检测放大器10的饱和。更具体地,在所示示例中,在放大器10的饱和期间,晶体管104的栅极与端子4之间的电压Vint为零或接近零。因此,当放大器饱和时,应用到开关111的控制端子的信号Vint造成其导通。换言之,晶体管111的控制端子与端子4之间的电压Vint使得晶体管111导通。

[0059] 图3以更详细的方式示出了根据另一实施例的转换器1的一部分。图3的实施例与图2的实施例的不同之处仅在于:其电路12以及组件111对应于可控可变电阻器。

[0060] 在该实施例中,电路12连接到端子3和4以用电压Vin供电。电路12包括串联连接在端子3和4之间的电阻器107和MOS晶体管108,例如,MOS晶体管108具有P沟道。在该示例中,晶体管108的导电端子(这里是源极)连接到端子4,电阻器107的端子连接到端子3,并且晶体管108与电阻器107之间的连接节点109形成电路12的输出,节点109连接到可控可变电阻器111的控制端子,即,在该示例中,节点109连接到晶体管111的控制端子(栅极)。此外,晶体管108的控制端子连接到放大器10的晶体管104的控制端子,以接收内部信号Vint。

[0061] 操作类似于关于图2描述的操作,不同之处在于:代替以离散方式控制组件111(开关111关断或导通),组件111(在该示例中为晶体管111)在这里被线性地控制,可变电阻器111的值随着放大器10接近其饱和状态而减小,当放大器饱和时,可变电阻器111的值减小到最小值。这导致反馈回路11的阻抗不太会如在关于图2描述的实施例中那样突然减小,这导致在放大器10饱和之后转换器1的不那么突然的响应。

[0062] 关于图2和图3描述的电路12和组件111(特别是当组件111是晶体管时)特别易于实现,具有低体积和低功耗。

[0063] 图4示出了仿真结果。

[0064] 图4包括针对根据图3的实施例的转换器1而获得的时序图401、402和403、以及针对与时序图401、402和403的转换器不同的转换器而获得的时序图404、405和406,不同之处在于时序图404、405和406的转换器不包括组件111和电路12。时序图401、402、403、404、405和406共享横坐标中并且以微秒(μs)为单位的相同的时间标尺t,并且图示了在造成放大器10饱和的负载60的电流汲取期间转换器的操作。在图4的示例中,两个连续横坐标分级之间的差对应于2μs。在该示例中,电压Vin等于1.6V,并且电压Vref等于1.2V。

[0065] 更具体地,时序图401和404示出了以毫安(mA)为单位的电感元件40(图1)中的电流IL的变化,时序图402和405示出了以伏特(V)为单位的电压Vout的变化,并且时序图403和406示出了以伏特(V)为单位的电压Verr的变化。

[0066] 在时间t0,在电流汲取之后电压Vout减小,这导致电压Verr增加到其饱和值(在该示例中为1.6V),电压Verr在下一时间t1达到其饱和值。只要电压Verr保持等于其最大值,电路20(图1)就控制电路30(图1),使得电感元件40的端子102耦合到端子3并且电流IL增加。

[0067] 在时间t1之后的时间t2(在该示例中等于t0加50μs),电压Vout达到最小值,放大

器10仍然饱和,并且电压Verr等于1.6V。

[0068] 在时间t2之后的时间t3,在电压Vout增加的同时,在与时序图401、402和403相对应的转换器中,由于反馈回路11的阻抗因为放大器10的饱和(时间t1)而减小或甚至为零,电压Verr开始下降。相比之下,在与时序图404、405和406相对应的转换器中,电压Verr仅从时间t3之后的时间t4开始减小。

[0069] 因此,从时间t3,时序图401、402和403的转换器的电路20和30操作,使得电流IL的增加阶段与电流IL的减小阶段交替,而在时序图404、405和406的转换器中,这仅从时间t4发生。

[0070] 然后可以观察到,时序图401、402和403的转换器的电压Vout逐渐增加到1.2V的值,而没有振荡,这与时序图404、405和406的转换器中发生的情况相反。由于电压Verr取决于电压Vout,电压Verr在时序图401、402和403的转换器中表现出很小的振荡或没有振荡,这与时序图404、405和406的转换器的电压Verr相反。此外,时序图401、402和403的转换器的电压Verr比时序图404、405和406的转换器的电压Verr更快地恢复稳定值,该稳定值等于电压Vref。

[0071] 然后还可以观察到,与时序图404、405和406的转换器的电流IL相比,时序图401、402和403的转换器的电流IL或多或少地表现出其值的增加阶段和减小阶段的规律交替,并且进一步表现出具有较小最大值的电流IL。

[0072] 在上文中已经描述了开关模式转换器的各种实施例。例如,这样的实施例适于在微控制器中使用,例如,在形成微控制器的各种元件(例如,诸如RAM之类的易失性存储器、诸如闪存之类的非易失性存储器、数据、地址和/或控制总线、处理单元、输入/输出接口等)的功率管理单元(PMU)中使用。在这种情况下,转换器属于微控制器。

[0073] 此外,尽管上文中已经描述了降压型电压转换器的情况,但是基于本公开的结构和/或功能指示,在本领域技术人员的能力范围内的是:使所描述的实施例适于使用误差放大器来实现脉冲宽度调制控制的切换操作的任何功率转换器,例如,升压转换器、降压升压转换器,其可以是反相(正电压Vin和负电压Vout)或者不是反相的。这样的其他转换器可以进一步具有一个或多个输出,诸如例如具有多个输出的降压转换器、具有正输出和负输出的降压/升压转换器等。

[0074] 此外,尽管更具体地描述了放大器10以绝对值在其电源电压Vin的高值处的饱和,但是在本领域技术人员的能力范围内的是:使所描述的实施例适于放大器以绝对值在其低值处饱和的情况。在这种情况下,放大器10的输出级的晶体管104(图2和图3)可以例如是N沟道晶体管,然后电流源105连接在晶体管104与端子3之间。然后,可以用N沟道晶体管形成可控组件111以及图3的实施例中的晶体管108。

[0075] 更一般地,尽管已经描述了晶体管是MOS晶体管的实施例,但是在本领域技术人员的能力范围内的是:使这些实施例适于所使用的晶体管中的至少一些晶体管是双极晶体管的情况。

[0076] 已经描述了各种实施例和变型。本领域技术人员将理解,可以组合这些各种实施例和变型的某些特征,并且本领域技术人员将会想到其他变型。特别地,上文中描述的实施例不限于图1所示的电路20和30。例如,控制电路20可以包括状态机,和/或供应多个截止控制信号(电路30的每个截止开关一个)。例如,控制电路可以适于实现申请人的法国申请

No.1855400中描述的控制方法。

[0077] 更一般地,可以在除了电压转换器之外的其他电路中,提供运算放大器10、将输入(优选地反相输入)耦合到放大器输出的可控组件111(可变开关或电阻器)、以及可控组件的控制电路12的组合件。例如,这样的组合件可以在如下电路中被提供:其中放大器是参考电压与电路的输出电压之间的误差放大器,放大器的输出信号确定电路内部的控制信号。

[0078] 最后,基于上文中给出的功能指示,所描述的实施例和变型的实际实现方式在本领域技术人员的能力范围内。特别地,关于组件111和/或电路12,提供其他实现方式在本领域技术人员的能力范围内。

[0079] 这样的更改、修改和改进旨在成为本公开的一部分,并且旨在落入本发明的精神和范围内。因此,前面的描述仅是通过示例的方式,而非旨在是限制性的。本发明仅如所附权利要求及其等同物所限定的那样而被限制。

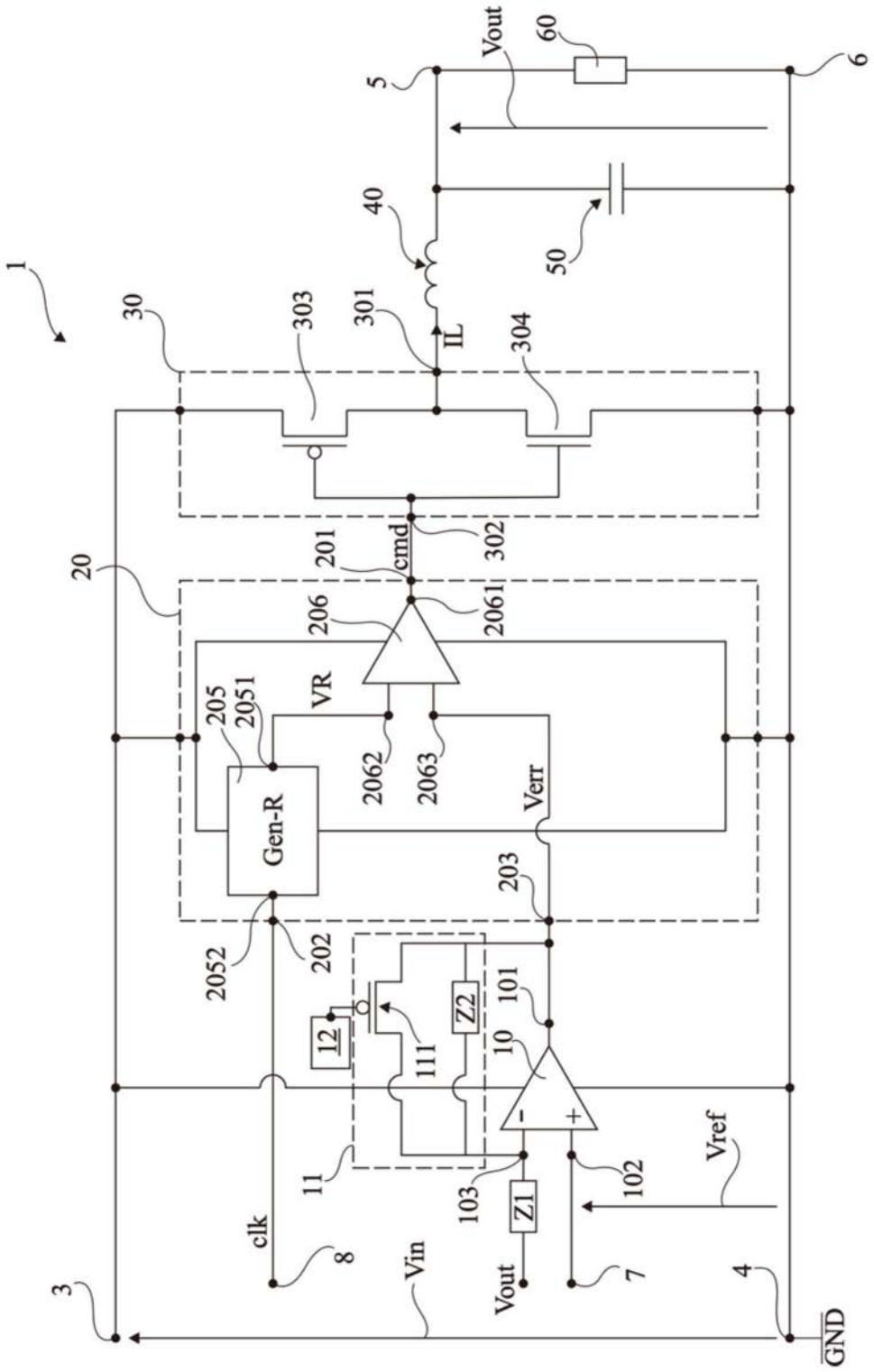

Vout
60
5
6
40
50
1
30
303
301
IL
304
201
cmd
302
20
206
2061
205
2051
VR
2062
2063
Verr
Gen-R
203
2052
202
12
111
Z2
101
10
11
103
Z1
102
Vref
clk
8
Vin
Vout
7
4
3
GND

图1

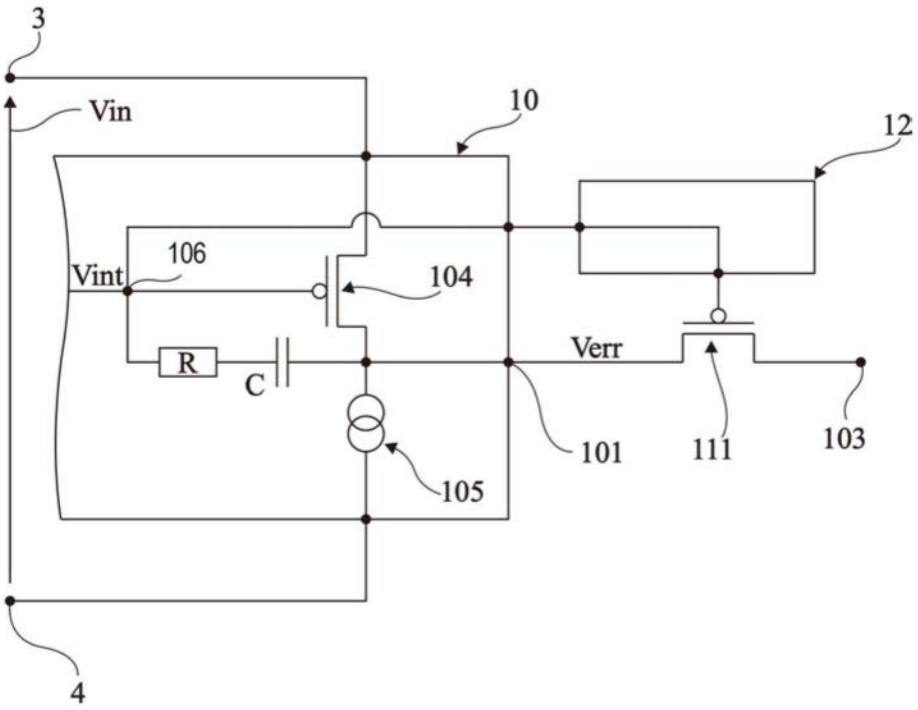

3
Vin
10
12
Vint
106
104
R
C
Verr
101
111
103
105
4

图2

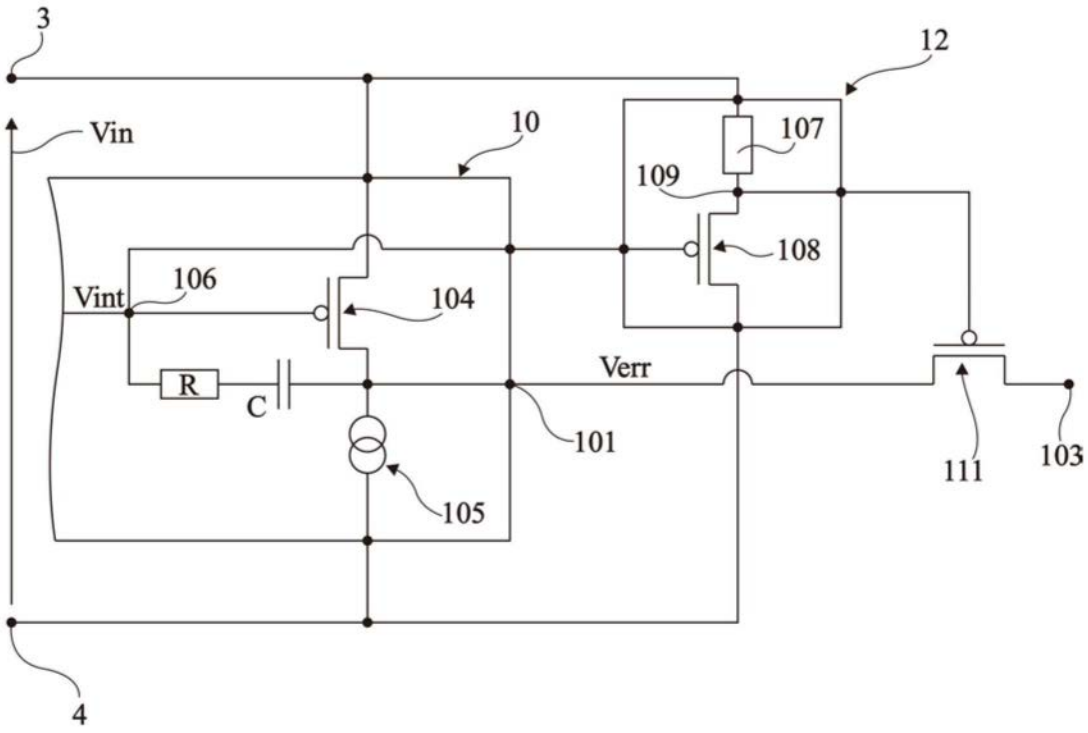

3
12
Vin
10
107
109
108
Vint
106
104
R
C
Verr
101
111
103
105
4

图3

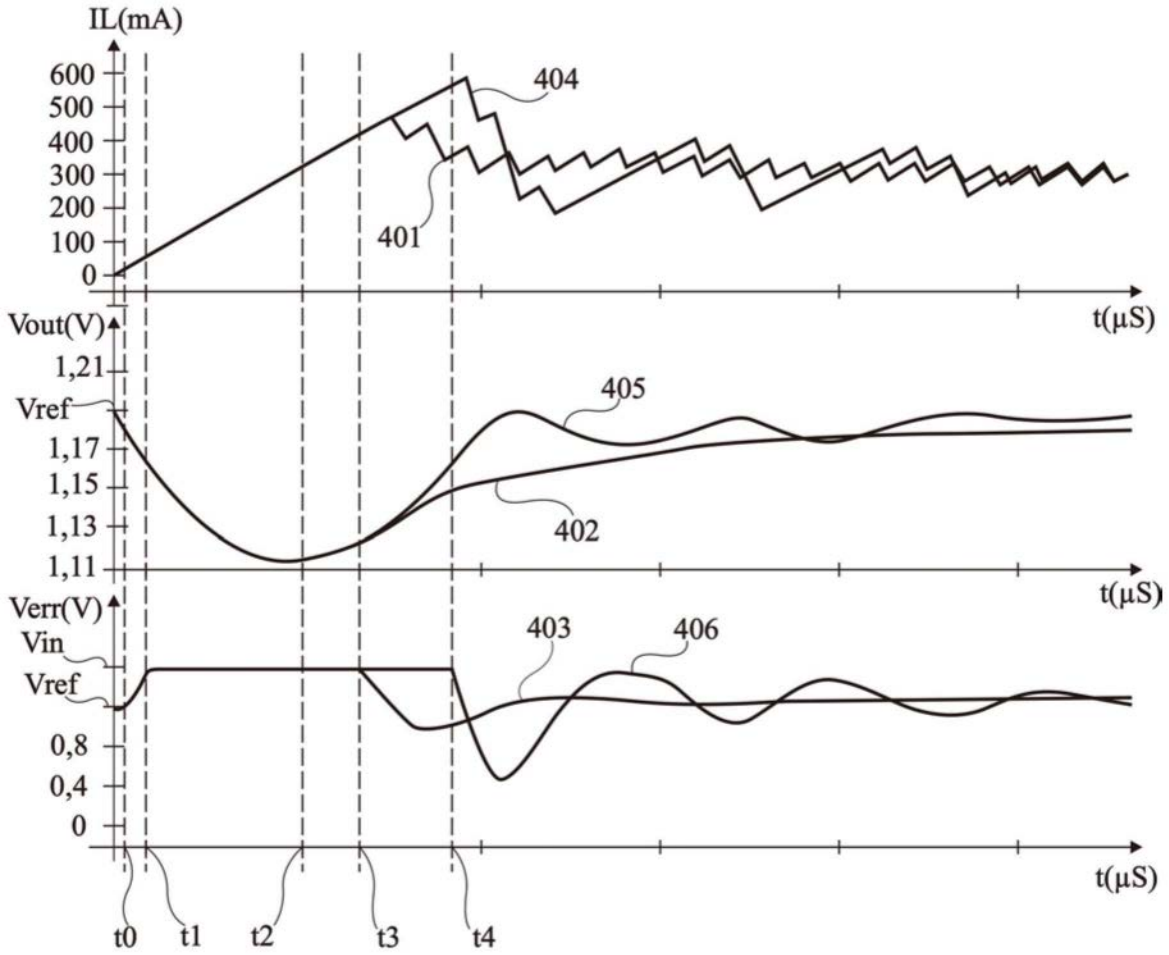

IL(mA)
600
500
400
300
200
100
0
404
401
t(μS)
Vout(V)
1,21
Vref
1,17
1,15
1,13
1,11
405
402
t(μS)
Verr(V)
Vin
Vref
0,8
0,4
0
403
406
t(μS)
t0
t1
t2
t3
t4

图4