



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2010-0124265
(43) 공개일자 2010년11월26일

(51) Int. Cl.

H01L 21/027 (2006.01) *G03F 7/00* (2006.01)

(21) 출원번호 10-2010-7019452

(22) 출원일자(국제출원일자) 2009년01월12일

심사청구일자 없음

(85) 번역문제출일자 2010년08월31일

(86) 국제출원번호 PCT/US2009/030709

(87) 국제공개번호 WO 2009/099713

국제공개일자 2009년08월13일

(30) 우선권주장

12/025,615 2008년02월04일 미국(US)

(71) 출원인

어플라이드 머티어리얼스, 인코포레이티드

미국 95054 캘리포니아 산타 클라라 바우어스 애브뉴 3050

(72) 발명자

라티, 수드하

미국 95132 캘리포니아 샌에제이 스콜른 코트 1431

김의균

미국 95008 캘리포니아 캠벨 애브뉴 #35 바스콤 에스 3685

(뒷면에 계속)

(74) 대리인

남상선

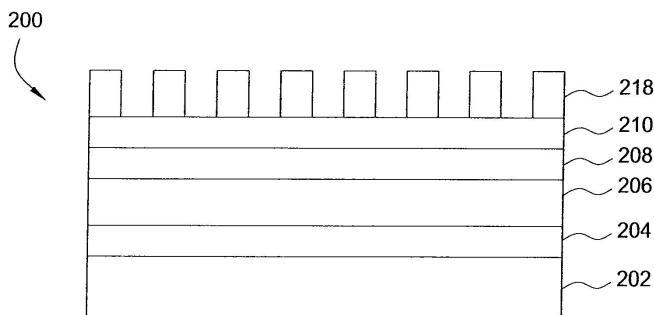
전체 청구항 수 : 총 15 항

(54) 건식 또는 침지식 리소그래피를 이용한 포토레지스트 재료의 봉과 및 45 nm 회로선풍에서 포이즈닝의 제거

(57) 요약

90 nm 및 그 미만의 회로선풍을 갖는 반도체 소자들의 제조 방법 및 구조물이 제공된다. 본 발명의 일 실시예에서, 반사 방지 코팅 층을 기판의 표면 상에 증착하는 단계와, 접착력 개선 층을 상기 반사 방지 코팅 층 상에 증착하는 단계, 및 레지스트 재료를 상기 접착력 개선 층 상에 증착하는 단계를 포함한다. 본 발명의 다른 실시예에서, 유전체 층과, 상기 유전체 층 상에 증착되는 비정질 탄소 층과, 상기 비정질 탄소 층 상에 증착되는 반사 방지 코팅 층과, 상기 반사 방지 코팅 층 상에 증착되는 접착력 개선 층, 및 상기 접착력 개선 층 상에 증착되는 레지스트 재료를 포함하는 상기 유전체 반도체 기판 구조물이 제공된다.

대표도 - 도2d



(72) 발명자

김복현

미국 95120 캘리포니아 샌어제이 페블우드 코트
6656

세아몬스, 마틴 제이

미국 95119 캘리포니아 샌어제이 페플 세이지 코트
6177

슈미트, 프란시마 씨.

미국 95051 캘리포니아 산타 클라라 포베스 애브뉴
2846

특허청구의 범위

청구항 1

기판 처리 방법으로서,
반사 방지 코팅 층을 기판의 표면 상에 증착하는 단계와,
유기질 접착력 개선 층을 상기 반사 방지 코팅 층 상에 증착하는 단계, 및
레지스트 재료를 상기 유기질 접착력 개선 층 상에 증착하는 단계를 포함하는,
기판 처리 방법.

청구항 2

제 1 항에 있어서,
상기 반사 방지 코팅 층은 실리콘-부화 산화물, 실리콘 질화물, 실리콘 산질화물, 실리콘 카바이드, 실리콘 옥시카바이드, 질소 도프된 실리콘 카바이드, 질소 도프된 실리콘 옥시카바이드, 및 이들의 조합물로 이루어지는 그룹으로부터 선택되는 유전체 반사 방지 재료를 포함하는,
기판 처리 방법.

청구항 3

제 1 항에 있어서,
상기 유기질 접착력 개선 층은 비정질 탄소 재료를 포함하는,
기판 처리 방법.

청구항 4

제 1 항에 있어서,
상기 기판 표면은 비정질 탄소 층을 더 포함하며 상기 반사 방지 코팅 층은 상기 비정질 탄소 층 위에
증착되는,
기판 처리 방법.

청구항 5

제 1 항에 있어서,
상기 유기질 접착력 개선 층의 증착 이전에 산화물 캡 층을 상기 반사 방지 코팅 층 상에 증착하는 단계를 더
포함하는,
기판 처리 방법.

청구항 6

제 1 항에 있어서,

상기 유기질 접착력 개선 층은 탄화 수소 전구체의 플라즈마 강화 화학 기상 증착에 의해 증착되는,
기판 처리 방법.

청구항 7

제 1 항에 있어서,

상기 레지스트 재료의 증착 이전에 상기 유기질 접착력 개선 층을 헥사메틸 디실라제인(disilazane)에 노출시키는 단계를 더 포함하는,

기판 처리 방법.

청구항 8

제 1 항에 있어서,

상기 유기질 접착력 개선 층은 탄소-탄소 단일 결합, 탄소-탄소 이중 결합, 또는 이들의 조합을 가지는,

기판 처리 방법.

청구항 9

제 1 항에 있어서,

상기 반사 방지 코팅 층 및 상기 유기질 접착력 개선 층은 동일한 처리 챔버 또는 처리 시스템 내에서 인 시츄 (in situ) 증착되는,

기판 처리 방법.

청구항 10

제 1 항에 있어서,

상기 레지스트 재료의 증착 이전에 상기 유기질 접착력 개선 층을 헥사메틸 디실라제인에 노출시키는 단계를 더 포함하는,

기판 처리 방법.

청구항 11

반도체 기판 구조물로서,

유전체 기판과,

상기 유전체 기판 상에 증착되는 비정질 탄소 층과,

상기 비정질 탄소 층 상에 증착되는 반사 방지 코팅 층과,

상기 반사 방지 코팅 층 상에 증착되는 유기질 접착력 개선 층, 및

상기 유기질 접착력 개선 층 상에 증착되는 레지스트 재료를 포함하는,

반도체 기판 구조물.

청구항 12

제 11 항에 있어서,

상기 유기질 접착력 개선 층과 상기 레지스트 재료 층 사이에 형성되는 헥사메틸 디실라제인 재료를 더 포함하는,

반도체 기판 구조물.

청구항 13

제 11 항에 있어서,

상기 유기질 접착력 개선 층은 비정질 탄소 재료를 포함하는,

반도체 기판 구조물.

청구항 14

제 11 항에 있어서,

상기 반사 방지 코팅 층과 상기 유기질 접착력 개선 층 사이에 배열되는 산화물 캡 층을 더 포함하는,

반도체 기판 구조물.

청구항 15

제 11 항에 있어서,

상기 유기질 접착력 개선 층은 탄소-탄소 단일 결합, 탄소-탄소 이중 결합, 또는 이들의 조합을 가지는,

반도체 기판 구조물.

명세서**기술 분야**

[0001]

본 발명의 실시예들은 대체로, 반도체 산업에 있어서 기판의 제조에 관한 것이다. 특히, 본 발명은 레지스트 내에 패턴을 현상하는 중에 표면에 대한 레지스트의 접착력을 유지하는 방법에 관한 것이다.

배경기술

[0002]

레지스트 재료는 기판 및 기판 상에 증착된 재료들이 회로 기판, 평판 디스플레이, 태양 전지, 또는 접적 회로의 제조에 사용되든지 간에, 기판 상에 증착된 재료 내에 구조물을 형성하기 위해 패터닝 기술 및 에칭 기술과 함께 사용된다.

[0003]

특히, 접적 회로 소자(integrated circuit geometrics)들은 제일 먼저 도입된 지가 수십 년이 지났으므로, 그 크기가 급격히 감소되었다. 그때부터, 접적 회로는 일반적으로, 칩 상의 소자들의 수가 2년마다 두 배로 됨을 의미하는 2년/절반 크기 법칙(종종 무어의 법칙으로 지칭됨)을 따랐다. 오늘날의 제조 설비는 90 nm 및 심지어 65 nm 회로 선폭을 갖는 소자들이 일상적으로 제조되어 왔으며, 오늘날의 설비들은 빠른 시일 내에 45 nm 및 그 미만과 같은 훨씬 더 작은 회로 선폭을 갖는 소자들을 제조할 것이다.

[0004]

접적 회로의 회로 선폭이 감소되면서, 피쳐들(features)을 접적 회로 내에 패터닝하는데 사용되는 포토레지스트 재료의 피쳐들도 감소되었다. 포토레지스트 재료는 포토레지스트 패턴을 형성하기 위해 증착, 노출, 및 현상될 수 있다. 현상이 침지식 현상이면, 현상 용액은 탈이온수에 의해 접적 회로로부터 수세될 수 있다. 보다 작은

회로 선폭의 경우에, 반사 방지 코팅(ARC) 및 심지어 ARC 층 상에 증착되는 접착력 개선 층에 대한 포토레지스트 재료의 접착력은 건수의 모세관 힘이 접착력을 초과하는 지점에 도달할 수 있다. 모세관 힘이 접착력을 초과하면, 패턴이 붕괴될 수 있다. 패턴이 붕괴되면, 접적 회로는 접적 회로 내측으로 피쳐의 에칭이 수행되지 않기 때문에 불량품이 될 것이다.

[0005] 포토레지스트를 현상하는데 있어서 추가의 문제점은 노출될 레지스트의 임의의 부분이 필요시 완전히 제거되지 않으며 따라서 구조물이 이후의 에칭 공정 중에 하부 재료로 정확히 전사되지 않는다는 점이다. 포토레지스트의 불충분한 노출 및 현상의 효과는 레지스트 포이즈닝(resist poisoning)으로도 지칭된다. 레지스트 감도의 상당한 변화는 질소와 질소로부터의 질소 라디칼 및/또는 재료 스택 내에 존재하는 질소 화합물과 레지스트 층과의 상호 작용에 의한 것이며 그에 따라, 레지스트의 노출 및 사후-노출 소성(bake) 중의 광 산 발생제[PAG(Photo Acid Generator)] 효과를 국부적으로 차단함으로써 레지스트 현상(푸팅: footing) 후의 레지스트 구조물을 국부적으로 변형시키는 것으로 여겨진다.

[0006] 그러므로, 접적 회로에 대한 포토레지스트의 접착력을 증가시키고 접적 회로 내의 패턴 붕괴를 감소시키기 위한 방법이 본 기술 분야에 요구된다.

발명의 내용

[0007] 본 발명은 일반적으로, 레지스트 내에 패턴을 현상하는 동안에 표면에 대한 레지스트의 접착력을 유지하는 것에 관한 것이다. 본 발명의 일 실시예에서, 반사 방지 코팅 층을 기판의 표면 상에 증착하는 단계와, 접착력 개선 층을 상기 반사 방지 코팅 층 상에 증착하는 단계, 및 레지스트 재료를 상기 접착력 개선 층 상에 증착하는 단계를 포함한다.

[0008] 본 발명의 다른 실시예에서, 유전체 층과, 상기 유전체 층 상에 증착되는 비정질 탄소 층과, 상기 비정질 탄소 층 상에 증착되는 반사 방지 코팅 층과, 상기 반사 방지 코팅 층 상에 증착되는 접착력 개선 층, 및 상기 접착력 개선 층 상에 증착되는 레지스트 재료를 포함하는 반도체 기판 구조물이 제공된다.

[0009] 전술한 본 발명의 특징들이 더 상세히 이해될 수 있는 방식으로, 위에서 간단히 요약한 본 발명에 대해 첨부 도면에 일부 도시된 실시예들을 참조하여 더욱 상세히 설명된다. 그러나, 첨부 도면은 본 발명의 단지 전형적인 실시예들만을 도시한 것이므로 본 발명의 범주를 제한한 것이 아니며 다른 균등한 효과적인 실시예들이 있을 수 있다고 이해해야 한다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 실시예에 사용될 수 있는 장치의 개략도이며,

도 2a 내지 도 2d는 본 발명의 일 실시예에 따른 다양한 처리 단계에서 형성되는 포토레지스트 재료를 갖는 접적 회로(200)의 개략도이다.

발명을 실시하기 위한 구체적인 내용

[0011] 이해를 촉진시키기 위해, 도면들에 있어서 공통인 동일한 구성 요소들을 지칭하기 위해 가능한 한 동일 참조 부호가 사용되었다. 일 실시예에서 설명된 구성 요소들은 특별한 언급 없이도 다른 실시예에 유리하게 사용될 수 있다고 이해해야 한다.

[0012] 본 발명은 일반적으로 90 nm 및 그 미만 범위의 회로 선폭을 갖는 반도체 소자의 제조에 관한 것이다. 본 발명의 일 실시예에서, 기판의 표면 상에 반사 방지 코팅(ARC)을 증착하는 단계와, 상기 ARC 층 상에 유기질 접착력 개선 층을 증착하는 단계, 및 상기 접착력 개선 층 상에 레지스트 재료를 증착하는 단계를 포함하는 기판 처리 방법이 제공된다. 상기 방법은 무기질 표면에 대한 유기질 필름의 접착력을 개선하는데 사용될 수 있다.

[0013] 이후의 설명이 포토레지스트 재료에 관한 것이지만, e-비임 레지스트와 같은 다른 레지스트 재료가 이후에 설명되는 본 발명에 사용될 수 있다. 이후의 설명은 또한, 약 45 nm 또는 그 미만의 회로 선폭에 관한 것이지만, 본 발명은 다양한 회로 선폭에 적용될 수 있으며 45 nm 이상의 회로 선폭에도 적용될 수 있다.

[0014] 도 1은 무 질소 ARC 층과 같은 ARC 층, 및 비정질 탄소 층과 같은 유기질 접착력 개선 층을 증착하는데 사용될

수 있는 기판 처리 시스템(10)을 개략적으로 도시한다. 이러한 시스템은 일반적으로, 처리 챔버(100), 가스 패널(130), 제어 유닛(110), 및 집적 회로 구성 요소들을 제조하는데 사용되는 본 기술 분야에 공지된 전력 공급원, 진공 펌프 등과 같은 다른 하드웨어 구성 요소들을 포함한다. 시스템(10)의 예에는 CENTURA(등록상표) 시스템, PRECISION 5000(등록 상표), 및 PRODUCER(등록상표) 시스템이 포함되며, 이들 모두는 미국 캘리포니아 산타클라라 소재의 어플라이드 머티리얼즈 인코포레이티드에 의해 상업적으로 이용가능하다.

[0015] 처리 챔버(100)는 일반적으로, 반도체 기판(190)과 같은 기판을 지지하는데 사용되는 지지 받침대(150)를 포함한다. 이러한 받침대(150)는 통상적으로 변위 기구(160)를 사용하여 챔버(190) 내측으로 수직 방향으로 이동될 수 있다. 특정 공정 중에, 기판(190)은 내장형 가열 부재(170)에 의해 소정의 온도로 가열될 수 있다. 예를 들어, 받침대(150)는 전력 공급원(106)으로부터 가열 부재(170)로 전류를 가함으로써 저항 가열된 후에 기판(190)을 가열한다. 예를 들어, 열전쌍과 같은 온도 센서(172)가 기판 지지 받침대(150) 내에 내장되어, 공정 제어 시스템(도시 않음)과의 협동을 통해 받침대(150)의 온도를 모니터링할 수 있다. 열전쌍에 의해 판독된 온도는 특정 공정에의 적용에 적합한 소정의 온도로 기판 온도가 유지 또는 제어될 수 있도록 가열 부재(170)용 전력 공급원(106)을 제어하기 위한 피드백 루프에 사용될 수 있다. 이와는 달리, 받침대(150)는 플라즈마 및/또는 방사 가열 구성 또는 냉각 채널(도시 않음)과 같은 본 기술 분야에 공지된 선택적인 가열 및/또는 냉각 구성을 사용할 수 있다.

[0016] 진공 펌프(102)는 처리 챔버(100)를 배기하고 챔버(100) 내측에 소정의 가스 유동 및 동압(dynamic pressure)을 유지하는데 사용될 수 있다. 처리 가스를 챔버(100) 내측으로 도입할 수 있는 샤워헤드(120)가 기판 지지 받침대(150) 위에 위치될 수 있다. 샤워헤드(120)는 일반적으로 가스 패널(130)에 연결될 수 있으며, 가스 패널은 공정 시퀀스의 상이한 단계들에 사용되는 다양한 가스를 제어 및 공급한다.

[0017] 샤워헤드(120) 및 기판 지지 받침대(150)도 한 쌍의 이격된 전극을 형성할 수 있다. 그러므로, 전기장이 이들 전극 사이에서 발생될 때, 샤워헤드(120)에 의해 챔버(100) 내측으로 도입되는 처리 가스가 플라즈마로 점화될 수 있으며, 이격된 전극 사이의 전위는 플라즈마를 점화 및 유지하는데 충분하리라고 가정된다. 통상적으로, RF 전력 공급원은 동조 네크워크(도시 않음)를 통해 샤워헤드(120)에 일차적으로 연결되거나, 선택적으로 각각의 동조 네크워크를 통해 기판 지지 받침대(150)와 샤워헤드(120)에 연결된다. 이와는 달리, 플라즈마용 구동 전기장은 기판 지지 받침대(150)를 동조 네크워크(도시 않음)를 통해 RF 전력 공급원(104)에 연결함으로써 발생된다.

[0018] 플라즈마 강화 화학 증착(PECVD) 기술은 일반적으로 전기장을 기판 표면 근처의 반응 영역에 적용함으로써 반응 가스의 여기 및/또는 분해를 촉진시키며, 그에 따라 반응 종 플라즈마를 기판 표면 바로 위에 형성할 수 있다. 플라즈마 내의 반응 종의 반응성은 발생될 화학 반응에 필요한 에너지를 감소시키며, 실제로 그와 같은 PECVD 공정에 필요한 온도를 낮춘다.

[0019] 본 발명의 실시예에서, ARC 층 및 유기질 접착력 개선 층이 플라즈마 강화 화학 증착 공정에 의해 증착될 수 있다. 증착될 상기 층을 위한 전술한 증착 가스가 가스 패널(130)의 제어 하에서 처리 챔버(100) 내측으로 도입될 수 있다. 증착 가스는 샤워헤드(120)를 통해 조절된 유동을 갖는 가스로서 처리 챔버 내측으로 도입될 수 있다.

[0020] 가스 패널(130)을 통한 가스 유동의 적합한 제어와 조절은 하나 또는 그보다 많은 질량 유동 제어기(도시 않음)와 컴퓨터와 같은 제어 유닛(110)에 의해 수행될 수 있다. 샤워헤드(120)는 가스 패널(130)로부터의 처리 가스가 처리 챔버 내측의 기판(190) 표면 근처로 균일하게 분포 및 도입될 수 있게 한다. 도시된 대로, 제어 유닛(110)은 중앙 처리 유닛(112: CPU), 지원 회로(114), 및 관련 제어 소프트(116) 및/또는 공정 관련 데이터를 포함하는 다양한 메모리 유닛을 포함할 수 있다. 제어 유닛(110)은 기판 이송, 가스 유동 제어, 온도 제어, 챔버 배기, 및 전자 제어기에 의해 제어될 본 기술 분야에 공지된 다른 공정과 같은 기판 처리에 필요한 다양한 단계에 대한 자동 제어를 수행할 수 있다. 제어 유닛(110)과 장치(10)의 다수의 구성 요소 간의 양방향 통신은 일부가 도 1에 도시되어 있는 신호 버스(118)로서 통칭되는 다수의 신호 케이블을 통해 처리될 수 있다.

[0021] 본 발명에 사용되는 가열식 받침대(150)는 알루미늄 질화물 또는 알루미늄으로 제조될 수 있으며, 받침대(150)의 기판 지지면(192) 아래에 거리를 두고 내장되는 가열 부재(170)를 포함할 수 있다. 가열 부재(170)는 INCOLOY(등록 상표) 외장 튜브 내에 캡슐화되는 니켈-크롬 와이어로 제조될 수 있다. 가열 부재(170)로 공급되는 전류를 적절히 조정함으로써, 기판(190) 및 받침대(150)는 기판 준비 및 필름 증착 공정 중에 상당히 일정한 온도에서 유지될 수 있다. 전류의 적절한 조정은 받침대(150)의 온도가 받침대(150) 내에 내장된 온도 센서(172)에 의해 연속적으로 모니터링되는 피드백 제어 루프를 통해 수행될 수 있다. 정보는 전력 공급원(106)으

로 필요한 신호를 송신함으로써 응답할 수 있는 신호 베스(118)를 통해 제어 유닛(110)으로 전송될 수 있다. 조정은 계속해서 전력 공급원(106)에서 수행될 수 있어서 소정 온도(즉, 특정 공정 적용에 적합한 온도)로 받침대(150)를 유지 및 제어할 수 있다. 그러므로, 공정 가스 혼합물이 기판(190) 위로 샤퍼헤드(120)를 빠져 나가면, 탄화수소 화합물의 플라즈마 강화 화학 기상 증착이 기판(190)의 표면에서 발생되어, 기판(190) 상에 비정질 탄소 층이 증착되게 된다. 이와는 달리, 비정질 탄소 재료는 열 화학 기상 증착 방법에 의해 증착될 수 있다.

[0022] 도 2a 내지 도 2d는 본 발명의 일 실시예에 따른 공정의 여러 단계에서 형성되는 포토레지스트 재료를 갖는 집적 회로(200)의 개략도이다. 도 2a 내지 도 2d는 기판 표면 상에 반사 방지 코팅 층을 증착하는 단계와, 반사 방지 코팅 층 상에 유기질 접착력 개선 층을 증착하는 단계, 및 접착력 개선 층 상에 포토레지스트 재료를 증착하는 단계를 포함하는 기판 처리를 위한 일 실시예를 도시한다.

[0023] 도 2a에 도시한 바와 같이, 집적 회로(200)는 기판(202)을 포함한다. 일반적으로, 기판(202)은 공정이 수행되는 임의의 피가공재(workpiece)를 지칭한다. 기판(202)은 좁은 트렌치 격리(STI) 구조물, 트랜지스터용 게이트 소자, DRAM 소자, 또는 이중 다마신 구조물과 같은 대형 구조물(도시 않음)의 일부일 수 있다. 공정의 특정 단계에 따라, 기판(202)은 실리콘 기판 또는 기판 상에 형성되는 다른 재료 층에 대응할 수 있다. 예를 들어, 도 2a는 상부에 통상적으로 형성되는 재료 층(204)을 갖는 집적 회로(200)의 횡단면도이다. 재료 층(204)은 산화물(예를 들어, SiO_2)일 수 있다. 일반적으로, 기판(202)은 실리콘, 실리사이드, 금속, 또는 다른 재료의 층을 포함할 수 있다. 도 2a는 기판(202)이 상부에 형성되는 실리콘 산화물의 재료 층(204)을 갖는 실리콘인 일 실시예를 도시한다.

[0024] 비정질 탄소 층(206)은 재료 층(204) 상에 증착될 수 있다. 비정질 탄소 층의 일 실시예에서, 층(206)은 반응 조건 하의 불활성 가스와 탄화수소 화합물의 가스 혼합물로부터 증착될 수 있다. 화학 기상 증착(CVD) 또는 플라즈마 강화 화학 기상 증착(PECVD) 방법에 의해 증착된 비정질 탄소 층이 사용될 수 있다. 사용될 수 있는 비정질 탄소 층의 예는 어플라이드 머티리얼즈 인코포레이티드로부터 이용가능한 APF(등록 상표) 필름이다.

[0025] 비정질 탄소 층 증착 공정의 일 예에서, 탄화수소 화합물은 x가 1 내지 10 범위이고 y가 2 내지 22 범위인 화학식(C_xH_y)을 가진다. 예를 들어, 메탄(CH_4), 에탄(C_2H_6), 에텐(C_2H_4), 프로필렌(C_3H_6), 프로핀(C_3H_4), 프로판(C_3H_8), 부탄(C_4H_{10}), 부틸렌(C_4H_8), 부타디엔(C_4H_6), 아세틸렌(C_2H_2), 펜탄, 펜텐, 펜타디엔, 사이클로펜타디엔, 벤젠, 톨루엔, 알파 테르페넨, 페놀, 시멘, 노르보나디엔(norbornadiene)뿐만 아니라, 이들의 조합물이 탄화수소 화합물로서 사용될 수 있다. 액체 전구체가 비정질 탄소 필름을 증착하는데 사용될 수 있다. 이를 중에서도 수소(H_2), 암모니아(NH_3), 또는 이의 조합물과 같은 다양한 가스들이 비정질 탄소 층의 수소 비율을 제어하는데 바람직하다면, 가스 혼합물에 추가될 수 있다. 적합한 불활성 가스에는 아르곤(Ar), 헬륨(He), 질소(N_2)이며, 이들은 유기질 접착력 개선 층의 밀도와 증착률을 제어하는데 사용될 수 있다.

[0026] 일반적으로, 다음의 증착 공정 변수들이 비정질 탄소 층(206)을 형성하는데 사용될 수 있다. 공정 변수들에는 약 100 °C 내지 약 700 °C 범위의 기판 온도, 약 0.5 Torr 내지 약 20 Torr 범위의 챔버 압력, (예를 들어, 12 인치 기판 당) 약 50 sccm 내지 약 50,000 sccm 범위의 탄화수소 가스(C_xH_y) 유동률, 약 0.5 W/in²(0.07 W/cm²) 내지 약 10 W/in²(1.6 W/cm²) 범위의 RF 전력, 및 약 200 mils 내지 약 1,200 mils 범위의 판 간극이 포함된다. 비정질 탄소 층(206)의 두께는 공정의 특정 단계에 따라 가변적이다. 비정질 탄소 층(206)은 약 400 Å 내지 약 10,000 Å 범위와 같은 약 100 Å 내지 약 20,000 Å 범위의 두께로 증착될 수 있다. 위의 공정 변수들은 약 100 Å 내지 약 20,000 Å 범위의 비정질 탄소 층을 위한 전형적인 증착률을 제공하며 미국 캘리포니아 산타 클라라 소재의 어플라이드 머티리얼즈 인코포레이티드로부터 이용가능한 증착 챔버 내의 300 mm 기판에 대해 수행될 수 있다.

[0027] 비정질 탄소 층은 미국 특허 제 6,573,030호, 발명의 명칭이 "비정질 탄소 층의 저온 증착 방법"이며 2006년 6월 13일자로 출원된 미국 특허 출원번호 11/451,916호, 및 발명의 명칭이 "개선된 밀도와 스텝 커버리지를 갖는 비정질 탄소 필름을 증착하는 방법"이며 2006년 6월 28일자로 출원된 미국 특허 출원 번호 11/427,324호에 설명된 비정질 탄소 증착 공정을 포함한 추가의 공정에 의해 증착될 수 있으며, 상기 공보들은 공동 양도되었으며, 본 발명에 참조되었다. 적합한 비정질 탄소 재료는 2003년 4월 1일자로 허여된 미국 특허 제 6,541,397호에 설명되어 있으며, 상기 특허는 본 발명의 특허청구범위 및 상세한 설명의 특징과 불일치되지 않는 범위에서 본 발명에 참조되었다.

- [0028] ARC 층(208)은 하부 층의 반사를 억제하고 포토레지스트 층의 정확한 패턴 복제를 제공하기 위해 비정질 탄소 층(206) 위에 증착된다. ARC 층(208)은 PECVD와 같은 다양한 화학 기상 증착(CVD) 공정을 사용하여 비정질 탄소 층(206) 상에 통상적으로 형성될 수 있다. 일 실시예에서, ARC 층(208)은 선별될 수 있다. ARC 층(208)은 무기질 무질소 반사 방지 코팅 층일 수 있다. ARC 층(208)은 실리콘 카바이드, 실리콘 부화 산화물($\text{Si}_{x,y}$), 또는 실리콘 옥시카바이드($\text{SiO}_{x,y}:\text{C}$)와 같은 무질소 재료; 또는 실리콘 질화물($\text{Si}_{x,y}$), 실리콘 산질화물($\text{SiN}_{x,y}$), 수화 실리콘 산질화물, 질소 도프 실리콘 카바이드, 또는 질소 도프 실리콘 옥시카바이드와 같은 질소 함유 재료일 수 있다. 무질소 재료 및 질소 함유 재료의 조합물은 이중 층 ARC 층들을 포함한 ARC 층을 위해 사용될 수 있다. 적합한 ARC 층(208) 재료의 예는 어플라이드 머티리얼즈 인코포레이트드로부터 이용가능한 DARC(등록 상표) 및 DARC 193(등록 상표), 및 이들의 조합물이다.
- [0029] ARC 층(208)은 실리콘 소오스, 및 탄소 소오스, 실리콘 소오스, 산소 소오스, 질소 소오스, 또는 이들의 조합물 중의 적어도 하나, 그리고 선택적으로 불활성 가스와의 가스 혼합물의 플라즈마를 생성함으로써 형성될 수 있다. 실리콘 소오스는 실란, 디실란, 클로로실란, 디클로로실란, 트리메틸실란, 테트라메틸실란, 및 이의 조합물을 포함한다. 실리콘 소오스는 또한, 테트라에톡시시란(TEOS), 트리에톡시플루오로실란(TEFS), 디에톡시메틸실란(DEMS), 1,3,5,7-테트라메틸사이클로테트라실록산(TMCTS), 디메틸디에톡시 실란(DMDE), 옥타메틸사이클로테트라실록산(OMCTS), 및 이들의 조합물과 같은 유기질 실리콘 화합물을 포함한다. 탄소 소오스는 x가 2 내지 10 범위이고 y가 2 내지 22 범위인 화학식(C_xH_y)을 갖는 탄화수소 화합물일 수 있다. 적합한 탄화수소 화합물은 에탄(C_2H_6), 에텐(C_2H_4), 프로필렌(C_3H_6), 프로핀(C_3H_4), 프로판(C_3H_8), 부탄(C_4H_{10}), 부틸렌(C_4H_8), 부타디엔(C_4H_6), 아세틸렌(C_2H_2), 펜탄, 펜텐, 펜타디엔, 사이클로펜탄, 사이클로펜타디엔, 벤젠, 톨루엔, 알파테르피넨, 페놀, 시멘, 노르보나디엔(norbornadiene), 및 이들의 조합물로 이루어지는 그룹으로부터 선택될 수 있다. 이와는 달리, 탄화수소 화합물은 전술한 탄화 수소 화합물 중의 하나 또는 그보다 많은 화합물과 결합되어 사용될 수도 있는 메탄을 포함할 수 있다. 질소 소오스는 암모니아(NH_3), 질소(N_2), 또는 이들의 조합물일 수 있다. 질소와 산소 소오스들은 중착 가스 내에 질소 산화물을 사용할 때와 같이, 조합될 수 있다. 불활성 가스는 아르곤, 헬륨, 네온, 크립톤, 제논, 및 이들의 조합물을 포함하는 그룹으로부터 선택될 수 있다.
- [0030] 일 실시예에서, 가스 혼합물은 약 10 sccm 내지 약 2,000 sccm 범위의 유동률의 실란, 약 100 sccm 내지 약 30,000 sccm 범위의 유동률의 이산화탄소, 및 약 1 sccm 내지 약 10,000 sccm 범위의 유동률의 헬륨을 포함한다. ARC 층(208)에 대한 가변적인 광학 특성들은 전술한 가스들의 유동률을 변경함으로써 달성될 수 있다. ARC 층(208)은 약 250 nm 보다 적은 파장에서 약 0 내지 약 1.0 범위의 흡수 계수(k) 및 약 1.0 내지 2.2 범위의 굴절 지수(n)를 가짐으로써, DUV 파장에서 ARC로서의 사용에 적합하다. ARC 층(208)은 플라즈마를 발생시키기 위해, 단일 13.56 주파수 RF 전력 소오스 및 약 13.56 kHz의 고주파수 전력과 약 350 kHz와 같은 약 200 kHz 내지 약 600 kHz 범위의 저주파수 전력을 사용하는 이중 주파수 RF 전력 소오스를 사용하는 플라즈마 강화 화학 증착 공정으로 증착될 수 있다.
- [0031] ARC 층(208)은 약 50 Å 내지 약 800 Å, 예를 들어, 약 250 Å을 포함하는 약 1 Å 내지 약 3,000 Å 범위의 두께로 증착될 수 있다.
- [0032] 일 실시예에서, 비정질 탄소 층(206) 및 ARC 층(208)은 진공의 해제 없이 동일 시스템 또는 공정 챔버 내의 원래 위치(인-시츄)에서 형성될 수 있다. 인-시츄(in-situ) ARC 층(208)은 비정질 탄소 층(206)과 동일한 조건 하에서 증착될 수 있으나, 트리메틸실란 또는 실란과 같은 실리콘 소오스가 산소 전구체에 뒤이어 추가된다. 챔버 내의 가스 유동 조절에 의해 인-시츄 층의 선별된 증착이 가능하다.
- [0033] 도시하지 않았지만, 선택적인 산화물 캡 층이 접착력 개선 층(210)의 증착 이전에 ARC 층(208) 위에 증착될 수 있다. 산화물 캡은 약 10 Å 내지 약 1,000 Å 범위, 예를 들어 약 50 Å 두께로 증착될 수 있다. 산화물 캡 재료는 예를 들어, 실란(SiH_4)와 같은 실리콘 소오스, 이산화탄소(CO_2) 또는 질소 산화물(N_2O)과 같은 산소 소오스, 헬륨과 같은 선택적인 불활성 가스의 처리 가스로부터 단일 주파수 플라즈마 증착 공정으로 생성될 수 있다.
- [0034] 포토레지스트 패턴 붕괴를 감소 또는 방지하기 위해, 유기질 접착력 개선 층(APL:210)이 ARC 층(208) 위에 증착된다.
- [0035] 유기질 접착력 개선 층(210)은 약 45도 내지 약 70도, 예를 들어 약 60도와 같은 45도보다 큰 젖음 각(wetting angle)을 갖는 재료를 포함할 수 있다. 유기질 접착력 개선 재료의 일 실시예는 포토레지스트 재료로서 동일

또는 유사한 젖음 각, 즉 ± 10도의 젖음 각을 가질 수 있다. 상기 젖음 각은 수평 기판 면과 물방울 에지에 있는 물방울의 곡률을 따라 그려지는 법선 사이에 위치되는 물방울과 표면 사이의 접촉 각이다.

[0036] 또한, 유기질 접착력 개선 층(210)은 비극성 재료일 수 있으며 일 실시예에서 포토레지스트 재료와 동일 또는 유사한 비극성 특성을 가질 수 있다. 또한, 유기질 접착력 개선 층(210)은 소수성 재료일 수 있으며 일 실시예에서 포토레지스트 재료와 동일 또는 유사한 소수성 특성을 가질 수 있다. 추가로, 유기질 접착력 개선 층(210)은 유전체 재료 스택을 통한 질소 및 질소 라디칼 이동을 감소 또는 제거함으로써 질소 및 질소 라디칼에 대한 노출을 제한하고 레지스트 포이즈닝을 감소 또는 제거하기 위한 배리어 재료로서 수행될 수 있다.

[0037] 유기질 접착력 개선 층(210)은 바람직하게, 하나 또는 그보다 많은 탄소 단일 결합(C-C), 하나 또는 그보다 많은 이중 결합(C=C), 또는 이들의 조합을 갖는 재료를 포함한다. 탄소 단일 결합, 하나 또는 그보다 많은 탄소 이중 결합은 포토레지스트 재료와 유기질 접착력 개선 층 재료 간의 탄소-탄소 화학 결합을 형성하도록 포토레지스트 재료와 반응함으로써, 두 개의 재료들 사이의 접착력을 증가시키는 것으로 여겨진다. 상기 반응은 포토레지스트 디벨로퍼[(CH₃)₄N⁺OH⁻]로부터와 같은 베이스(OH-) 촉매화 반응일 수 있다.

[0038] 일 실시예에서, 유기질 접착력 개선 층(210)은 비정질 탄소를 포함할 수 있다. 유기질 접착력 개선 층(210)은 비정질 탄소 층(206)에 대해 전술한 비정질 탄소 증착 공정에 의해 형성될 수 있다. 비정질 탄소 증착 공정의 일 예에서, 유기질 접착력 개선 층(210)은 탄화 수소 화합물과 불활성 가스를 처리 챔버 내측으로 도입함으로써 형성될 수 있다. 탄화 수소 화합물은 x가 2 내지 10 범위이고 y가 2 내지 22 범위인 화학식(C_xH_y)을 갖는, 예를 들어, 에탄(C₂H₆), 에텐(C₂H₄), 프로필렌(C₃H₆), 프로핀(C₃H₄), 프로판(C₃H₈), 부탄(C₄H₁₀), 부틸렌(C₄H₈), 부타디엔(C₄H₆), 아세틸렌(C₂H₂), 웬탄, 웬타디엔, 사이클로펜탄, 사이클로펜타디엔, 벤젠, 틀루엔, 알파테르피넨, 페놀, 시멘, 노르보나디엔(norbornadiene), 및 이들의 조합물일 수 있으며, 불활성 가스로는 아르곤, 헬륨, 질소, 및 이들의 조합물이 포함될 수 있다. 이와는 달리, 탄화 수소 화합물은 전술한 하나 또는 그보다 많은 탄화 수소 화합물과 조합하여 사용될 수도 있는 메탄을 포함할 수 있다. 탄화수소 화합물은 약 100 sccm 내지 약 5,000 sccm 범위의 유동률로 처리 챔버로 도입될 수 있으며 불활성 가스는 약 100 sccm 내지 약 10,000 sccm 범위의 유동률로 처리 챔버로 도입될 수 있다.

[0039] 유기질 접착력 개선 층(210)은 샤크헤드와 기판 지지대가 바이어스되는 이중 주파수 바이어스를 사용하거나 단일 주파수 RF 바이어스를 샤크헤드에 사용함으로써 증착될 수 있다. 단일 주파수 공정에서, RF 전류는 약 100 와트 내지 약 2,000와트 범위 전력 레벨에서 약 13.56 MHz로 가해질 수 있다. 유기질 접착력 개선 층(210)은 약 10 Å 내지 약 20 Å 범위의 두께와 같은 약 5 Å 내지 약 100 Å 범위의 두께를 포함하는 약 1 Å 내지 약 3,000 Å 범위의 두께로 증착될 수 있다.

[0040] 유기질 접착력 개선 층(210)은 ARC 층(208), 비정질 탄소 층(206), 또는 두 층(206, 208)과 동일한 챔버 또는 동일한 처리 시스템 내에서 인-시츄 증착될 수 있다. 인-시츄 유기질 접착력 개선 층(210)은 유기질 접착력 개선 층(210) 증착 공정의 끝을 이루는 ARC 층(208)의 실리콘 소오스에 의해 ARC 층(208)과 동일한 조건 하에서 증착될 수 있다.

[0041] 또한, 유기질 접착력 개선 층(210)은 폴리머 재료와 같은 스핀-온 유기질 유전체 재료, 예를 들어 (얼라이드(A11ied) 시그널 컴파니로부터 이용가능한 FLARE 1.0 및 2.0으로서 상업적으로 공지된)불화 및 비-불화 폴리(아릴렌) 에테르, (슈마처(Schumacher) 컴파니로부터 이용가능한 PAE 2-3으로서 상업적으로 공지된)폴리(아릴렌) 에테르, 디비닐 실록산 벤조사이클로부탄(DVS-BCB) 또는 유사한 제품 및 에어로-젤을 포함할 수 있다.

[0042] 본 발명의 대체 실시예에서, 비정질 실리콘 재료가 유기질 접착력 개선 층(210) 대신에 ARC 층(208) 위에 증착될 수 있다. 비정질 실리콘 층은 동일 챔버 내에서 ARC 층(208)으로 인-시츄 증착될 수 있다.

[0043] 유기질 접착력 개선 층(210)을 증착한 후에, 유기질 접착력 개선 층(210)은 포토레지스트 재료(212)를 유기질 접착력 개선 층(210)과 결합시키는 역할을 하는 헥사메틸디실라제인(HMDS)과 같은 선택적인 접착력 개선 재료에 노출될 수 있다. 포토레지스트 재료(212)는 현상시 제거되는 포토레지스트 재료의 패턴 영역에 산(acid)를 생성하는 화학적으로 증폭된 포지티브 포토레지스트 재료일 수 있다. 포토레지스트 재료는 탄소-탄소 결합을 갖는 폴리머계 재료를 포함할 수 있으며 스핀-온 공정에 의해 증착될 수 있다. 접착력 개선 층은 포토레지스트 재료, e-비임 레지스트 재료, 또는 유기질 필름과 무기질 재료 또는 필름 간에 개선된 접착력을 필요로 하는 다른 재료로 사용될 수 있다.

[0044] 도 2b 및 도 2c에 도시된 바와 같이, 포토레지스트 재료(212)는 도 2c에 도시한 바와 같은 현상에 의해 제거되

는 도 2b에 도시된 바와 같이 포토레지스트 재료(212) 내에 노출 영역(216)과 비노출 영역(214)을 형성하도록 패턴 노출될 수 있다. 도면에 예시된 포토레지스트가 포지티브 포토레지스트임에 따라 노출된 부분이 제거되지만, 네가티브 포토레지스트가 사용되어 포토레지스트의 비노출된 부분이 현상 중에 제거될 수도 있다고 이해해야 한다. 현상 후, 현상 용액은 도 2d에 도시된 바와 같은 구조물을 형성하도록 탈이온수(220)에 의해 제거될 수 있다. 그 이후에, 피쳐(218)에 의해 한정된 패턴은 하나 또는 그보다 많은 에칭 단계들에서 유기질 접착력 개선 층(210), ARC 층(208) 및 비정질 탄소 층(206)을 통해 전사될 수 있다.

[0045]

인 시츄는 폭넓게 이해되어야 하며 틀 내에서 처리 단계들 간의 또는 처리 챔버들 간의 진공 해제와 같은 오염 물 개재 환경에 재료가 노출됨이 없이, 플라즈마 챔버 내에서와 같이 주어진 챔버 내에서, 또는 집적 클러스터 틀 장치와 같은 시스템 내에서라는 의미를 포함하는 것이지 이러한 의미로 한정되어서는 안 된다. 인 시츄 공정은 통상적으로 다른 처리 챔버 또는 처리 영역으로 기판을 재 위치시키는 것에 비해서 공정 시간과 오염 가능성을 최소화한다.

[0046]

예 1

[0047]

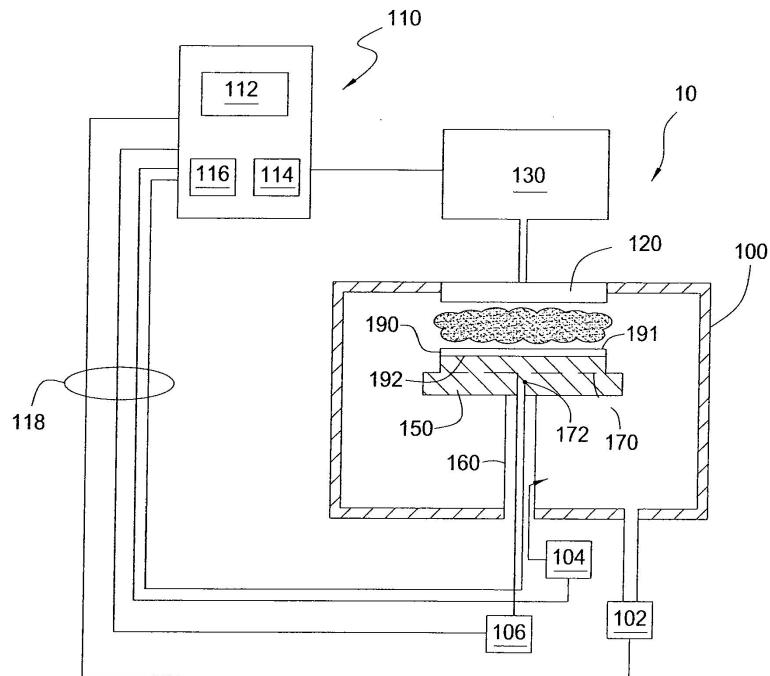
비정질 탄소 층 접착력 개선 층이 하나의 재료 층, 비정질 탄소 층, 및 ARC 층으로 구성되는 층 스택을 갖는 기판 위에 증착되었다. 접착력 개선 층 중착 공정의 일 실시에는 약 100 sccm의 유동률을 갖는 프로필렌과 약 2000 sccm의 유동률을 갖는 헬륨의 처리 가스를 350 °C 내지 400 °C의 온도와 약 5 Torr의 압력으로 유지되는 처리 챔버 내측으로 도입하는 단계, 및 13.56 MHz의 RF 주파수를 갖는 약 250 와트의 전력 레벨을 기판 표면으로부터 약 380 mils에 배열된 샤크웨드에 가하는(바이어스시키는) 단계를 포함한다. 비정질 탄소 층 접착력 개선 층이 약 10 내지 약 20 Å의 두께로 증착되었다.

[0048]

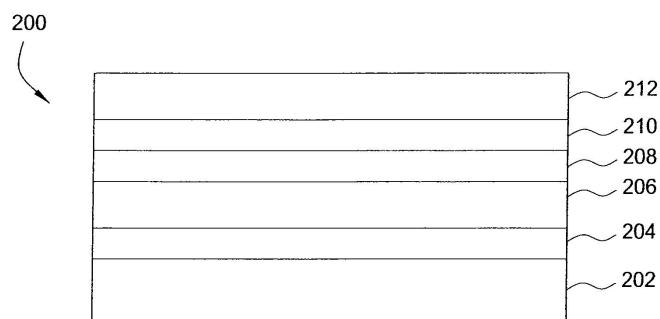
본 발명의 실시예들에 대해 설명하였지만, 본 발명의 다른 추가의 실시예들이 본 발명의 기본 사상으로부터 이탈함이 없이 창안될 수 있으며 본 발명의 범주는 다음의 특허청구범위에 의해 결정된다.

도면

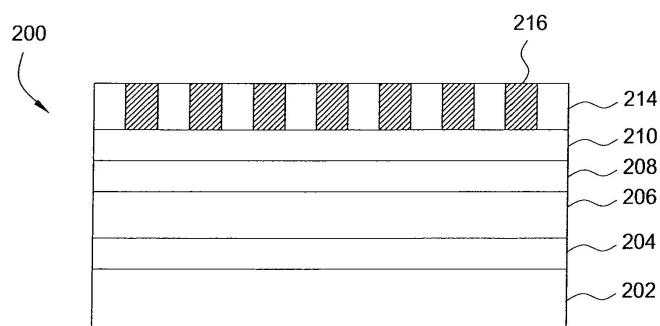
도면1



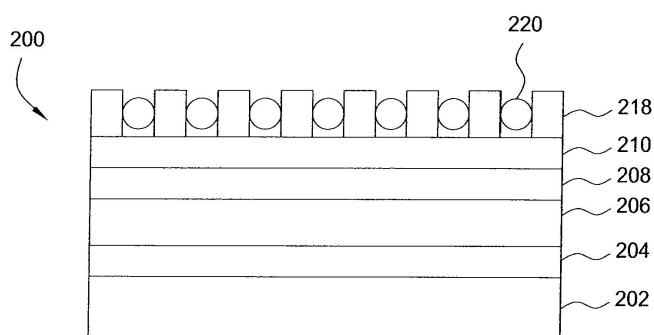
도면2a



도면2b



도면2c



도면2d

