



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0057662
(43) 공개일자 2024년05월03일

(51) 국제특허분류(Int. Cl.)
G06T 3/40 (2024.01) G06F 30/27 (2020.01)
G06N 20/00 (2019.01)
(52) CPC특허분류
G06T 3/4076 (2024.01)
G06F 30/27 (2020.01)
(21) 출원번호 10-2022-0138121
(22) 출원일자 2022년10월25일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
고려대학교 산학협력단
서울특별시 성북구 안암로 145, 고려대학교 (안암
동5가)
(72) 발명자
홍진석
경기도 수원시 영통구 삼성로 129
석준희
서울특별시 강남구 역삼로 315-1, 502동 2404호
(뒷면에 계속)
(74) 대리인
박영우

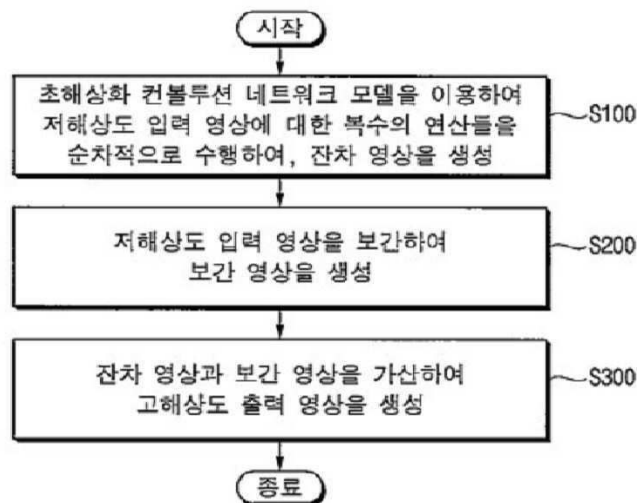
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 딥 러닝을 이용한 초해상화 기반 영상 처리 방법 및 이를 이용한 반도체 소자의 특성 예측 방법

(57) 요약

초해상화 기반 영상 처리 방법에서, 잔차 학습 및 사후 업샘플링 기반의 초해상화 컨볼루션 네트워크 모델을 이용하여 저해상도 입력 영상에 대한 복수의 연산들을 순차적으로 수행하여, 잔차 영상을 생성한다. 저해상도 입력 영상을 보간하여 보간 영상을 생성한다. 잔차 영상과 보간 영상을 가산하여 저해상도 입력 영상보다 높은 해상도를 가지는 고해상도 출력 영상을 생성한다. 초해상화 컨볼루션 네트워크 모델은 복수의 연산들을 위한 복수의 연산 레이어들을 포함한다. 복수의 연산 레이어들은 복수의 컨볼루션 레이어들 및 사후 업샘플링을 위한 디컨볼루션 레이어를 포함한다. 디컨볼루션 레이어는 복수의 연산 레이어들 중 가장 마지막 연산 레이어에 대응하도록 배치된다.

대표도 - 도1



(52) CPC특허분류

G06N 20/00 (2021.08)

G06T 3/4007 (2024.01)

G06T 3/4046 (2024.01)

(72) 발명자

서장원

서울특별시 마포구 백범로37길 12, 111동 401호

이규일

경기도 수원시 영통구 삼성로 129

명세서

청구범위

청구항 1

잔차 학습(residual learning) 및 사후 업샘플링(post-up-sampling) 기반의 초해상화 컨볼루션 네트워크 모델(super-resolution convolutional network model)을 이용하여 저해상도 입력 영상에 대한 복수의 연산들을 순차적으로 수행하여, 잔차 영상(residual image)을 생성하는 단계;

상기 저해상도 입력 영상을 보간하여 보간 영상(interpolation image)을 생성하는 단계; 및

상기 잔차 영상과 상기 보간 영상을 가산하여 상기 저해상도 입력 영상보다 높은 해상도를 가지는 고해상도 출력 영상을 생성하는 단계를 포함하고,

상기 초해상화 컨볼루션 네트워크 모델은 상기 복수의 연산들을 위한 복수의 연산 레이어들을 포함하며,

상기 복수의 연산 레이어들은 복수의 컨볼루션 레이어들 및 상기 사후 업샘플링을 위한 디컨볼루션(deconvolution) 레이어를 포함하고,

상기 디컨볼루션 레이어는 상기 복수의 연산 레이어들 중 가장 마지막 연산 레이어에 대응하도록 배치되는 초해상화 기반 영상 처리 방법.

청구항 2

제 1 항에 있어서,

상기 복수의 연산 레이어들은 복수의 리키(leaky) RELU(rectified linear unit) 레이어들을 더 포함하고,

상기 복수의 컨볼루션 레이어들 및 상기 복수의 리키 RELU 레이어들은 교번적으로 배치되는 것을 특징으로 하는 초해상화 기반 영상 처리 방법.

청구항 3

제 1 항에 있어서,

상기 잔차 영상 및 상기 보간 영상은 상기 저해상도 입력 영상보다 높은 해상도를 가지고,

상기 잔차 영상 및 상기 보간 영상은 상기 고해상도 출력 영상과 동일한 해상도를 가지는 것을 특징으로 하는 초해상화 기반 영상 처리 방법.

청구항 4

제 1 항에 있어서,

상기 저해상도 입력 영상에 대한 쌍삼차 보간(bicubic interpolation)을 수행하여 상기 보간 영상을 생성하는 것을 특징으로 하는 초해상화 기반 영상 처리 방법.

청구항 5

제 1 항에 있어서,

상기 초해상화 컨볼루션 네트워크 모델에 대한 학습 프로세스를 수행하는 단계를 더 포함하는 것을 특징으로 하는 초해상화 기반 영상 처리 방법.

청구항 6

제 5 항에 있어서, 상기 학습 프로세스를 수행하는 단계는,

복수의 저해상도 샘플 입력 영상들 및 상기 복수의 저해상도 샘플 입력 영상들에 대응하는 복수의 고해상도 샘플 기준 영상들을 획득하는 단계;

상기 복수의 저해상도 샘플 입력 영상들 및 상기 복수의 고해상도 샘플 기준 영상들에 기초하여 상기 초해상화 컨볼루션 네트워크 모델을 학습시키는 단계;

학습된 상기 초해상화 컨볼루션 네트워크 모델 및 저해상도 예측 입력 영상에 기초하여 고해상도 예측 출력 영상을 획득하는 단계; 및

상기 저해상도 예측 입력 영상에 대응하는 고해상도 예측 기준 영상 및 상기 고해상도 예측 출력 영상에 기초하여 학습된 상기 초해상화 컨볼루션 네트워크 모델의 오차 값을 확인하는 단계를 포함하는 것을 특징으로 하는 초해상화 기반 영상 처리 방법.

청구항 7

제 6 항에 있어서,

학습된 상기 초해상화 컨볼루션 네트워크 모델의 상기 오차 값이 기준 값보다 큰 경우에, 상기 초해상화 컨볼루션 네트워크 모델을 재학습시키는 단계를 더 포함하는 것을 특징으로 하는 초해상화 기반 영상 처리 방법.

청구항 8

제 6 항에 있어서,

학습된 상기 초해상화 컨볼루션 네트워크 모델의 상기 오차 값이 기준 값보다 작거나 같은 경우에, 상기 학습 프로세스를 종료하는 단계를 더 포함하는 것을 특징으로 하는 초해상화 기반 영상 처리 방법.

청구항 9

잔차 학습(residual learning) 및 사후 업샘플링(post-up-sampling) 기반의 초해상화 컨볼루션 네트워크 모델(super-resolution convolutional network model) 및 반도체 소자에 대한 저해상도 입력 특성 데이터에 기초하여 상기 반도체 소자에 대한 고해상도 출력 특성 데이터를 획득하는 단계; 및

상기 고해상도 출력 특성 데이터에 기초하여 상기 반도체 소자의 특성을 확인하는 단계를 포함하고,

상기 고해상도 출력 특성 데이터를 획득하는 단계는,

상기 초해상화 컨볼루션 네트워크 모델을 이용하여 상기 저해상도 입력 특성 데이터에 대한 복수의 연산들을 순차적으로 수행하여, 잔차 특성 데이터를 생성하는 단계;

상기 저해상도 입력 특성 데이터를 보간하여 보간 특성 데이터를 생성하는 단계; 및

상기 잔차 특성 데이터와 상기 보간 특성 데이터를 가산하여 상기 저해상도 입력 특성 데이터보다 높은 해상도를 가지는 상기 고해상도 출력 특성 데이터를 생성하는 단계를 포함하고,

상기 초해상화 컨볼루션 네트워크 모델은 상기 복수의 연산들을 위한 복수의 연산 레이어들을 포함하며,

상기 복수의 연산 레이어들은 복수의 컨볼루션 레이어들 및 상기 사후 업샘플링을 위한 디컨볼루션(deconvolution) 레이어를 포함하고,

상기 디컨볼루션 레이어는 상기 복수의 연산 레이어들 중 가장 마지막 연산 레이어에 대응하도록 배치되는 반도체 소자의 특성 예측 방법.

청구항 10

제 9 항에 있어서,

상기 반도체 소자는 복수의 픽셀들을 포함하는 이미지 센서인 것을 특징으로 하는 반도체 소자의 특성 예측 방법.

발명의 설명

기술 분야

[0001] 본 발명은 반도체 집적 회로에 관한 것으로서, 더욱 상세하게는 딥 러닝을 이용한 초해상화 기반 영상 처리 방법 및 상기 영상 처리 방법을 이용한 반도체 소자의 특성 예측 방법에 관한 것이다.

배경 기술

[0002] 초해상화(super-resolution)는 저해상도 영상을 고해상도 영상으로 변환하는 프로세스를 나타낸다. 초해상화는 보안 감시(security surveillance), 의료 사진 촬영(medical photography) 등과 같은 다양한 컴퓨터 비전(computer vision) 작업들에 널리 사용되고 있다. 또한, 최근에 딥 러닝(deep learning) 등과 같은 기계 학습(machine learning)이 급속하게 발전함에 따라, 기계 학습을 기반으로 하는 다양한 초해상화 알고리즘이 연구되고 있다. 예를 들어, 고해상도 영상을 생성하기 위해, CNN(convolutional neural network)을 이용하여 저해상도 영상에서 고해상도 영상으로의 비선형 매핑(nonlinear mapping)을 학습하는 방식이 연구되고 있다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 일 목적은 신경망 모델(neural network model)을 이용하여 고해상도 영상을 효과적으로 생성할 수 있는 초해상화 기반 영상 처리 방법을 제공하는 것이다.

[0004] 본 발명의 일 목적은 상기 초해상화 기반 영상 처리 방법을 이용하여 반도체 소자의 특성을 효과적으로 예측하는 방법을 제공하는 것이다.

과제의 해결 수단

[0005] 상기 일 목적을 달성하기 위해, 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서, 잔차 학습(residual learning) 및 사후 업샘플링(post-up-sampling) 기반의 초해상화 컨볼루션 네트워크 모델(super-resolution convolutional network model)을 이용하여 저해상도 입력 영상에 대한 복수의 연산들을 순차적으로 수행하여, 잔차 영상(residual image)을 생성한다. 상기 저해상도 입력 영상을 보간하여 보간 영상(interpolation image)을 생성한다. 상기 잔차 영상과 상기 보간 영상을 가산하여 상기 저해상도 입력 영상보다 높은 해상도를 가지는 고해상도 출력 영상을 생성한다. 상기 초해상화 컨볼루션 네트워크 모델은 상기 복수의 연산들을 위한 복수의 연산 레이어들을 포함한다. 상기 복수의 연산 레이어들은 복수의 컨볼루션 레이어들 및 상기 사후 업샘플링을 위한 디컨볼루션(deconvolution) 레이어를 포함한다. 상기 디컨볼루션 레이어는 상기 복수의 연산 레이어들 중 가장 마지막 연산 레이어에 대응하도록 배치된다.

[0006] 상기 일 목적을 달성하기 위해, 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법에서, 잔차 학습(residual learning) 및 사후 업샘플링(post-up-sampling) 기반의 초해상화 컨볼루션 네트워크 모델(super-resolution convolutional network model) 및 반도체 소자에 대한 저해상도 입력 특성 데이터에 기초하여 상기 반도체 소자에 대한 고해상도 출력 특성 데이터를 획득한다. 상기 고해상도 출력 특성 데이터에 기초하여 상기 반도체 소자의 특성을 확인한다. 상기 고해상도 출력 특성 데이터를 획득하는데 있어서, 상기 초해상화 컨볼루션 네트워크 모델을 이용하여 상기 저해상도 입력 특성 데이터에 대한 복수의 연산들을 순차적으로 수행하여, 잔차 특성 데이터를 생성한다. 상기 저해상도 입력 특성 데이터를 보간하여 보간 특성 데이터를 생성한다. 상기 잔차 특성 데이터와 상기 보간 특성 데이터를 가산하여 상기 저해상도 입력 특성 데이터보다 높은 해상도를 가지는 상기 고해상도 출력 특성 데이터를 생성한다. 상기 초해상화 컨볼루션 네트워크 모델은 상기 복수의 연산들을 위한 복수의 연산 레이어들을 포함한다. 상기 복수의 연산 레이어들은 복수의 컨볼루션 레이어들 및 상기 사후 업샘플링을 위한 디컨볼루션(deconvolution) 레이어를 포함한다. 상기 디컨볼루션 레이어는 상기 복수의 연산 레이어들 중 가장 마지막 연산 레이어에 대응하도록 배치된다.

발명의 효과

[0007] 상기와 같은 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서는, 잔차 학습 및 사후 업샘플링 기반의 초해상화 컨볼루션 네트워크 모델에 저해상도 영상을 적용하여 고해상도 영상을 생성할 수 있다. 이에 따라, 학습 시에 오버피팅, 기울기 소멸 등의 문제가 해결되고 연산량이 감소되며, 보다 실제 영상에 가까운 영상을 보다 짧은 시간 내에 생성할 수 있다. 따라서, 영상 처리 성능 및 효율이 향상될 수 있다.

[0008] 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법에서는, 초해상화 컨볼루션 네트워크 모델에 저해상도 특성 데이터를 적용하여 고해상도 특성 데이터를 생성할 수 있다. 이에 따라, 보다 적은 양의 특성 값으로 보다

많은 양의 특성 값을 획득할 수 있고, 보다 향상된 정확도의 특성 값을 보다 짧은 시간 내에 획득할 수 있다. 따라서, 반도체 소자의 설계 및 제조 효율이 향상될 수 있다.

도면의 간단한 설명

[0009]

도 1은 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법을 나타내는 순서도이다.

도 2 및 3은 본 발명의 실시예들에 따른 영상 처리 장치를 나타내는 블록도들이다.

도 4a, 4b 및 4c는 도 2의 영상 처리 장치의 입력 및 출력인 저해상도 입력 영상 및 고해상도 출력 영상을 나타내는 도면들이다.

도 5a, 5b, 5c, 6a, 6b 및 6c는 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서 이용되는 초해상화 컨볼루션 네트워크 모델을 설명하기 위한 도면들이다.

도 7은 도 2의 영상 처리 장치에 포함되는 고해상도 영상 획득 모듈의 일 예를 나타내는 블록도이다.

도 8은 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법을 나타내는 순서도이다.

도 9는 본 발명의 실시예들에 따른 영상 처리 장치를 나타내는 블록도이다.

도 10은 도 8의 학습 프로세스를 수행하는 단계의 일 예를 나타내는 순서도이다.

도 11은 도 10의 학습된 초해상화 컨볼루션 네트워크 모델의 오차 값을 확인하는 단계의 일 예를 나타내는 순서도이다.

도 12는 도 9의 도 2의 영상 처리 장치에 포함되는 학습 모듈의 일 예를 나타내는 블록도이다.

도 13, 14a, 14b, 14c, 15a, 15b, 15c, 15d, 15e 및 16은 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법의 성능을 설명하기 위한 도면들이다.

도 17은 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법을 나타내는 순서도이다.

도 18은 도 17의 고해상도 출력 특성 데이터를 획득하는 단계의 일 예를 나타내는 순서도이다.

도 19는 본 발명의 실시예들에 따른 특성 예측 장치를 나타내는 블록도이다.

도 20은 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법의 적용 대상이 되는 이미지 센서의 일 예를 나타내는 블록도이다.

도 21은 도 20의 이미지 센서의 픽셀 어레이에 포함되는 픽셀의 일 예를 나타내는 회로도이다.

도 22a 및 22b는 도 20의 이미지 센서의 픽셀 구조의 예들을 나타내는 도면들이다.

도 23은 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법을 나타내는 순서도이다.

도 24는 도 23의 학습 프로세스를 수행하는 단계의 일 예를 나타내는 순서도이다.

도 25는 본 발명의 실시예들에 따른 특성 예측 장치를 나타내는 블록도이다.

도 26은 본 발명의 실시예들에 따른 반도체 소자의 설계 방법을 나타내는 순서도이다.

도 27은 본 발명의 실시예들에 따른 반도체 소자의 제조 방법을 나타내는 순서도이다.

발명을 실시하기 위한 구체적인 내용

[0010]

이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예를 보다 상세하게 설명하고자 한다. 도면상의 동일한 구성요소에 대해서는 동일한 참조부호를 사용하고 동일한 구성요소에 대해서 중복된 설명은 생략한다.

[0011]

도 1은 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법을 나타내는 순서도이다.

[0012]

도 1을 참조하면, 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법은 영상 처리 장치에 의해 수행된다. 상기 영상 처리 장치의 구성에 대해서는 도 2, 7 등을 참조하여 후술하도록 한다.

[0013]

본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서, 잔차 학습(residual learning) 및 사후 업샘플링(post-up-sampling) 기반의 초해상화 컨볼루션 네트워크 모델(super-resolution convolutional network

model)(또는 신경망 모델)을 이용하여 저해상도 입력 영상(또는 입력 데이터)에 대한 복수의 연산들을 순차적으로 수행하여, 잔차 영상(residual image)(또는 잔차 데이터)을 생성한다(단계 S100).

[0014] 상기 초해상화 컨볼루션 네트워크 모델은 신경망을 기반으로 구현되며, 예를 들어 컨볼루션 신경망을 기반으로 구현된다. 머신 러닝(machine learning)을 통하여 데이터를 처리(process) 또는 분류(classify)하는 방법은 여러 가지가 있다. 그 중에서 신경망(neural network) 또는 인공 신경망(artificial neural network, ANN) 기반의 데이터 처리/분류 방법이 대표적이다. 신경망이란 연결 선으로 연결된 많은 수의 인공 뉴런들을 사용하여 생물학적인 시스템의 계산 능력을 모방하는 소프트웨어나 하드웨어로 구현된 연산 모델을 나타낸다. 신경망에서는 생물학적인 뉴런의 기능을 단순화시킨 인공 뉴런을 사용하게 된다. 그리고 연결 강도를 갖는 연결 선을 통해 상호 연결시켜 인간의 인지 작용이나 학습/추론 과정을 수행하게 된다.

[0015] 구체적으로, 상기 초해상화 컨볼루션 네트워크 모델은 상기 복수의 연산들을 위한 복수의 연산 레이어들을 포함한다. 상기 복수의 연산 레이어들은 복수의 컨볼루션 레이어들 및 상기 사후 업샘플링을 위한 디컨볼루션(deconvolution) 레이어를 포함한다. 상기 디컨볼루션 레이어는 상기 복수의 연산 레이어들 중 가장 마지막 연산 레이어에 대응하도록 배치된다. 상기 초해상화 컨볼루션 네트워크 모델에 대해서는 도 5, 6 등을 참조하여 후술하도록 한다.

[0016] 상기 저해상도 입력 영상을 보간하여 보간 영상(interpolation image)(또는 보간 데이터)을 생성한다(단계 S200). 상기 잔차 영상과 상기 보간 영상을 가산하여 상기 저해상도 입력 영상보다 높은 해상도를 가지는 고해상도 출력 영상(또는 출력 데이터)을 생성한다(단계 S300).

[0017] 일 실시예에서, 상기 잔차 영상 및 상기 보간 영상은 상기 저해상도 입력 영상보다 높은 해상도를 가질 수 있고, 상기 잔차 영상 및 상기 보간 영상은 상기 고해상도 출력 영상과 동일한 해상도를 가질 수 있다.

[0018] 초해상화는 저해상도 영상을 고해상도 영상으로 변환하는 프로세스를 나타내며, 다양한 분야에서 활용되고 있다. 또한, 최근에 데이터 기반의 딥 러닝 기술이 발전하면서, 이를 기반으로 하는 다양한 초해상화 알고리즘이 연구되고 있다. 영상의 초해상화는 사용하는 영상의 개수에 따라서 단일 영상 초해상화(single image super-resolution, SISR)와 다중 영상 초해상화(multi image super-resolution, MISR)로 구분될 수 있다.

[0019] 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법은 단일 영상 초해상화에 관한 것으로, 상기 초해상화 컨볼루션 네트워크 모델에 저해상도 영상을 적용하여 고해상도 영상을 생성할 수 있다. 이 때, 상기 초해상화 컨볼루션 네트워크 모델은 상기 잔차 학습 및 상기 사후 업샘플링을 이용하며 구현되며, 따라서 학습 시에 오버피팅(overfitting), 기울기 소멸(gradient vanishing) 등의 문제가 해결되고 연산량이 감소될 수 있다. 또한, 상기 초해상화 컨볼루션 네트워크 모델을 이용하여 고해상도 영상을 생성하는 경우에, 보다 실제 영상에 가까운 영상을 보다 짧은 시간 내에 생성할 수 있다. 따라서, 영상 처리 성능 및 효율이 향상될 수 있다.

[0020] 도 2 및 3은 본 발명의 실시예들에 따른 영상 처리 장치를 나타내는 블록도들이다.

[0021] 도 2를 참조하면, 영상 처리 장치(100)는 고해상도 영상 획득 모듈(200)을 포함한다.

[0022] 이하에서 사용되는 "모듈"이라는 용어는 소프트웨어, FPGA(field programmable gate array) 또는 ASIC(application-specific integrated circuit)과 같은 하드웨어 또는 소프트웨어와 하드웨어의 조합을 나타낼 수 있다. "모듈"은 소프트웨어의 형태로서 어드레싱할 수 있는 저장 매체에 저장될 수 있고, 하나 또는 그 이상의 프로세서들에 의해 실행되도록 구성될 수도 있다. 예를 들어, "모듈"은 소프트웨어 구성요소들, 객체지향 소프트웨어 구성요소들, 클래스 구성요소들 및 태스크 구성요소들과 같은 구성요소들과, 프로세스들, 함수들, 속성들, 프로시저들, 서브루틴들, 프로그램 코드의 세그먼트들, 드라이버들, 펌웨어, 마이크로 코드, 회로, 데이터, 데이터베이스, 데이터 구조들, 테이블들, 어레이들, 및 변수들을 포함할 수 있다. "모듈"은 세부적인 기능들을 수행하는 복수의 "모듈"들로 분리될 수도 있다.

[0023] 고해상도 영상 획득 모듈(200)은 저해상도 입력 영상(LR_IIMG)에 기초하여 고해상도 출력 영상(HR_OIMG)을 획득/생성한다. 예를 들어, 고해상도 영상 획득 모듈(200)은 잔차 학습 및 사후 업샘플링 기반의 초해상화 컨볼루션 네트워크 모델을 실행하여 동작할 수 있다. 예를 들어, 고해상도 영상 획득 모듈(200)은 상기 초해상화 컨볼루션 네트워크 모델을 이용하여 저해상도 입력 영상(LR_IIMG)에 대한 복수의 연산들을 순차적으로 수행하여 잔차 영상을 생성하고, 저해상도 입력 영상(LR_IIMG)을 보간하여 보간 영상을 생성하며, 상기 잔차 영상과 상기 보간 영상을 가산하여 고해상도 출력 영상(HR_OIMG)을 생성할 수 있다. 다시 말하면, 고해상도 영상 획득 모듈(200)은 도 1의 단계 S100, S200 및 S300을 수행할 수 있다. 고해상도 영상 획득 모듈(200)의 구체적인 구성에 대해

서는 도 7을 참조하여 후술하도록 한다.

- [0024] 고해상도 영상 획득 모듈(200)은 소프트웨어의 형태로 구현될 수 있으나, 본 발명이 반드시 이에 제한되는 것은 아니다. 고해상도 영상 획득 모듈(200)이 소프트웨어 형태로 구현될 경우, 저장 장치에 코드(code) 형태로 저장될 수도 있다.
- [0025] 도 3을 참조하면, 영상 처리 장치(2000)는 프로세서(2100), 입출력(input/output, I/O) 장치(2200), 네트워크 인터페이스(2300), RAM(random access memory)(2400), ROM(read only memory)(2500) 및 저장 장치(2600)를 포함한다. 도 3은 도 2의 고해상도 영상 획득 모듈(200)이 소프트웨어 형태로 구현되는 경우를 예시하고 있다.
- [0026] 영상 처리 장치(2000)는 컴퓨팅 시스템에 포함될 수 있으며, 상기 컴퓨팅 시스템은 데스크탑 컴퓨터, 워크스테이션, 서버 등과 같이 고정형 컴퓨팅 시스템일 수도 있고, 랩탑 컴퓨터 등과 같이 휴대형 컴퓨팅 시스템일 수도 있다.
- [0027] 프로세서(2100)는 도 2의 고해상도 영상 획득 모듈(200)이 연산을 수행하는데 이용될 수 있다. 예를 들어, 프로세서(2100)는 마이크로프로세서(micro-processor), AP(application processor), CPU(central processing unit), GPU(graphic processing unit), NPU(neural processing unit) 등을 포함할 수 있다. 예를 들어, 프로세서(2100)는 임의의 명령어 세트(예를 들어, IA-32(Intel Architecture-32), 64비트 확장 IA-32, x86-64, PowerPC, Sparc, MIPS, ARM, IA-64 등)를 실행할 수 있는 코어를 포함할 수 있다. 예를 들어, 프로세서(2100)는 버스를 통해서 메모리, 즉 RAM(2400) 또는 ROM(2500)에 액세스할 수 있고, RAM(2400) 또는 ROM(2500)에 저장된 명령어들을 실행할 수 있다. 도 3에 도시된 것처럼, RAM(2400)은 도 2의 고해상도 영상 획득 모듈(200)에 대응하는 프로그램(PR)의 전부 또는 일부를 저장할 수 있고, 프로그램(PR)은 프로세서(2100)로 하여금 고해상도 영상을 획득하기 위한 동작(즉, 도 1의 단계 S100, S200 및 S300)을 수행하도록 할 수 있다.
- [0028] 다시 말하면, 프로그램(PR)은 프로세서(2100)에 의해서 실행 가능한 복수의 명령어들 및/또는 프로시저(procedure)들을 포함할 수 있고, 프로그램(PR)에 포함된 복수의 명령어들 및/또는 프로시저(procedure)들은 프로세서(2100)로 하여금 본 발명의 실시예들에 따른 고해상도 영상을 획득하기 위한 동작들을 수행하도록 할 수 있다. 프로시저는 특정 태스크를 수행하기 위한 일련의 명령어들을 나타낼 수 있다. 프로시저는 함수(function), 루틴(routine), 서브루틴(subroutine), 서브프로그램(subprogram) 등으로도 지칭될 수 있다. 프로시저들 각각은 외부로부터 제공된 데이터 또는 다른 프로시저가 생성한 데이터를 처리할 수 있다.
- [0029] 일 실시예에서, RAM(2400)은 SRAM(static random access memory), DRAM(dynamic random access memory) 등과 같은 휘발성 메모리를 포함할 수 있다.
- [0030] 저장 장치(2600)는 프로그램(PR)을 저장할 수 있고, 프로그램(PR)이 프로세서(2100)에 의해서 실행되기 이전에 저장 장치(2600)로부터 프로그램(PR)의 전부 또는 일부가 RAM(2400)으로 로딩될 수 있다. 저장 장치(2600)는 프로그램 언어로 작성된 파일을 저장할 수도 있고, 컴파일러 등에 의해서 생성된 프로그램(PR)의 전부 또는 일부가 RAM(2400)으로 로딩될 수도 있다.
- [0031] 저장 장치(2600)는 프로세서(2100)에 의해서 처리될 데이터 또는 프로세서(2100)에 의해서 처리된 데이터를 저장할 수도 있다. 즉, 프로세서(2100)는 프로그램(PR)에 따라, 저장 장치(2600)에 저장된 데이터를 처리함으로써 새로운 데이터를 생성할 수 있고, 생성된 데이터를 저장 장치(2600)에 저장할 수도 있다.
- [0032] 일 실시예에서, 저장 장치(2600)는 컴퓨터로 읽을 수 있는 저장 매체로서, 데이터 및/또는 컴퓨터에 의해 실행되는 명령어들을 저장하는 임의의 저장 매체를 포함할 수 있다. 예를 들어, 컴퓨터로 읽을 수 있는 저장 매체는 SRAM, DRAM 등의 휘발성 메모리, 플래시 메모리(flash memory), MRAM(magnetic random access memory), PRAM(phase change random access memory), RRAM(resistive random access memory) 등과 같은 비휘발성 메모리들을 포함할 수 있다. 컴퓨터로 읽을 수 있는 저장 매체는 컴퓨터에 삽입 가능하거나, 컴퓨터 내에 집적되거나, 네트워크 및/또는 무선 링크와 같은 통신 매개체를 통해서 컴퓨터와 결합될 수 있다.
- [0033] 일 실시예에서, 저장 장치(2600)는 SSD(Solid State Drive)일 수 있다. 다른 실시예에서, 저장 장치(2600)는 UFS(Universal Flash Storage), MMC(Multi Media Card), eMMC(embedded MMC), SD(Secure Digital) 카드, 마이크로 SD 카드, 메모리 스틱(memory stick), 칩 카드(chip card), USB(Universal Serial Bus) 카드, 스마트 카드(smart card), CF(Compact Flash) 카드 또는 이와 유사한 형태로 구현될 수 있다.
- [0034] 입출력 장치(2200)는 키보드, 포인팅 장치 등과 같은 입력 장치를 포함할 수 있고, 디스플레이 장치, 프린터 등과 같은 출력 장치를 포함할 수 있다. 예를 들어, 사용자는 입출력 장치(2200)를 통해서, 프로세서(2100)에 의

해 프로그램(PR)의 실행을 트리거(trigger)하거나 다양한 입력들을 제공할 수도 있으며, 입력 데이터, 출력 데이터, 학습 결과 및/또는 오류 메시지 등을 확인할 수도 있다.

- [0035] 네트워크 인터페이스(2300)는 영상 처리 장치(2000) 외부의 네트워크에 대한 액세스를 제공할 수 있다. 예를 들어, 네트워크는 다수의 컴퓨팅 시스템들 및 통신 링크들을 포함할 수 있고, 통신 링크들은 유선 링크들, 광학 링크들, 무선 링크들 또는 임의의 다른 형태의 링크들을 포함할 수 있다. 다양한 입력들이 네트워크 인터페이스(2300)를 통해서 영상 처리 장치(2000)에 제공될 수도 있고, 다양한 출력들이 네트워크 인터페이스(2300)를 통해서 다른 컴퓨팅 시스템에 제공될 수도 있다.
- [0036] 도 4a, 4b 및 4c는 도 2의 영상 처리 장치의 입력 및 출력인 저해상도 입력 영상 및 고해상도 출력 영상을 나타내는 도면들이다.
- [0037] 도 4a를 참조하면, 도 2의 영상 처리 장치(100)에 제공/입력되는 저해상도 입력 영상(LR_IIMG)의 일 예를 나타내고 있다. 예를 들어, 도 4a는 저해상도 입력 영상(LR_IIMG)이 $4 \times 4 = 16$ 개의 픽셀들에 의해 표현되는 경우를 예시하고 있다. 도 4a 및 이후의 도면에서, 하나의 작은 사각형이 하나의 픽셀에 대응할 수 있다.
- [0038] 도 4b 및 4c를 참조하면, 도 2의 영상 처리 장치(100)에서 생성/출력되는 고해상도 출력 영상(HR_OIMG)의 예를 나타내고 있다. 예를 들어, 도 4b 및 4c는 고해상도 출력 영상들(HR_OIMG1, HR_OIMG2)이 $8 \times 8 = 64$ 개의 픽셀들에 의해 표현되는 경우를 예시하고 있다.
- [0039] 영상의 해상도는 영상이 가지고 있는 디테일(detail)을 나타내며, 디지털 영상, 필름 영상 및 기타 유형의 영상에 대해 사용된다. 고해상도는 더 많은 영상 디테일을 의미한다. 영상의 해상도는 다양한 방법으로 측정할 수 있으며, 해상도의 단위는 하나의 픽셀의 물리적 크기, 영상의 전체 크기 등과 연관될 수 있다. 예를 들어, 해상도라는 용어는 디지털 이미징의 픽셀 수와 동일한 것으로 간주될 수 있고, 유효 픽셀 수(number of effective pixels), PPI(pixels per inch) 등과 같이 표현될 수 있다.
- [0040] 일 실시예에서, 도 4a 및 4b에 도시된 것처럼 저해상도 입력 영상(LR_IIMG) 및 고해상도 출력 영상(HR_OIMG1)의 전체 영상 크기는 동일할 수 있고, 이 경우 고해상도 출력 영상(HR_OIMG1)의 하나의 픽셀의 크기는 저해상도 입력 영상(LR_IIMG)의 하나의 픽셀의 크기보다 작은 것으로 설명될 수 있다.
- [0041] 일 실시예에서, 도 4a 및 4c에 도시된 것처럼, 저해상도 입력 영상(LR_IIMG)의 하나의 픽셀의 크기 및 고해상도 출력 영상(HR_OIMG2)의 하나의 픽셀의 크기는 동일할 수 있고, 이 경우 고해상도 출력 영상(HR_OIMG2)의 전체 영상 크기는 저해상도 입력 영상(LR_IIMG)의 전체 영상 크기보다 큰 것으로 설명될 수 있다.
- [0042] 도 5a, 5b, 5c, 6a, 6b 및 6c는 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서 이용되는 초해상화 컨볼루션 네트워크 모델을 설명하기 위한 도면들이다.
- [0043] 도 5a, 5b 및 5c는 본 발명의 실시예들에 따른 초해상화 컨볼루션 네트워크 모델을 설명하기에 앞서 신경망들의 기본적인 구조를 예시하고 있다. 도 6a는 본 발명의 실시예들에 따른 초해상화 컨볼루션 네트워크 모델의 특징적인 구조를 예시하고 있다. 도 6b 및 6c는 각각 일반적인 정정 선형 유닛(rectified linear unit, RELU) 연산 및 본 발명의 실시예들에 따른 초해상화 컨볼루션 네트워크 모델에 포함되는 리키(leaky) 정정 선형 유닛 연산에 대한 활성화 함수(activation function)를 예시하고 있다.
- [0044] 도 5a를 참조하면, 일반적인 신경망(또는 인공 신경망)의 네트워크 구조는 입력 레이어(IL), 복수의 히든 레이어들(HL1, HL2, ..., HLn) 및 출력 레이어(OL)를 포함할 수 있다.
- [0045] 입력 레이어(IL)는 i (i 는 자연수)개의 입력 노드들($x_1, x_2, \dots, x_i$)을 포함할 수 있고, 길이가 i 인 벡터 입력 데이터(IDAT)(예를 들어, 입력 영상)가 각 입력 노드에 입력될 수 있다.
- [0046] 복수의 히든 레이어들(HL1, HL2, ..., HLn)은 n (n 은 자연수)개의 히든 레이어들을 포함하며, 히든 노드들($h_1^1, h_2^1, h_3^1, \dots, h_m^1, h_1^2, h_2^2, h_3^2, \dots, h_m^2, h_1^n, h_2^n, h_3^n, \dots, h_m^n$)을 포함할 수 있다. 예를 들어, 히든 레이어(HL1)는 m (m 은 자연수)개의 히든 노드들($h_1^1, h_2^1, h_3^1, \dots, h_m^1$)을 포함할 수 있고, 히든 레이어(HL2)는 m 개의 히든 노드들($h_1^2, h_2^2, h_3^2, \dots, h_m^2$)을 포함할 수 있으며, 히든 레이어(HLn)는 m 개의 히든 노드들($h_1^n, h_2^n, h_3^n, \dots, h_m^n$)을 포함할 수 있다.

- [0047] 출력 레이어(OL)는 분류할 클래스에 대응하는 j (j 는 자연수)개의 출력 노드들($y_1, y_2, \dots, y_j$)을 포함할 수 있고, 입력 데이터(IDAT)에 대하여 각 클래스 별로 결과(예를 들어, 점수 또는 class score)를 출력 데이터(ODAT)로서 출력할 수 있다. 출력 레이어(OL)는 fully connected 레이어라고 지칭될 수 있으며, 예를 들어 입력 데이터(IDAT)가 자동차에 대응할 확률을 수치로 나타낼 수 있다.
- [0048] 도 5a에 도시된 네트워크 구조는, 두 개의 노드들 사이에 직선으로 도시된 노드들 간의 연결(branch)과, 도시되지는 않았지만 각 연결에서 사용되는 가중치(weight)를 포함할 수 있다. 이 때, 하나의 레이어 내의 노드들 간에는 연결이 되지 않을 수 있고, 서로 다른 레이어들에 포함되는 노드들은 완전하게 혹은 부분적으로 연결될 수 있다.
- [0049] 도 5a의 각 노드(예를 들어, h_1^1)는 이전 노드(예를 들어, x_1)의 출력을 입력 받아 연산할 수 있고, 연산 결과 이후 노드(예를 들어, h_1^2)에 출력할 수 있다. 이 때, 각 노드는 입력된 값을 특정 함수, 예를 들어 비선형 함수에 적용하여 출력할 값을 연산할 수 있다.
- [0050] 일반적으로 신경망의 네트워크 구조는 미리 결정되어 있으며, 노드들 간의 연결에 따른 가중치들은 이미 어떤 클래스에 속할지 정답이 알려진 데이터를 이용하여 적절한 값을 산정하게 된다. 이와 같이 이미 정답이 알려진 데이터들을 '학습 데이터'라고 하고, 가중치를 결정하는 과정을 '학습'이라고 한다. 또한, 독립적으로 학습이 가능한 구조와 가중치의 묶음을 '모델'이라고 가정하고, 가중치가 결정된 모델이 입력 데이터가 어느 클래스에 속할지를 예측하여 그 예측 값을 출력하는 것을 '테스트' 과정이라고 한다.
- [0051] 도 5b를 참조하면, 도 5a의 신경망에 포함되는 하나의 노드(ND)에서 수행되는 연산의 일 예를 나타낸다.
- [0052] 하나의 노드(ND)에 N (N 은 2 이상의 자연수)개의 입력들($a_1, a_2, a_3, \dots, a_N$)이 제공되는 경우에, 노드(ND)는 N 개의 입력들($a_1, a_2, a_3, \dots, a_N$) 및 이에 대응하는 N 개의 가중치들($w_1, w_2, w_3, \dots, w_N$)을 각각 곱하여 합산하고, 상기 합산된 입력 값에 오프셋(b)을 더하며, 상기 오프셋이 반영된 입력 값을 특정 함수(σ)에 적용하여 하나의 출력(예를 들어, z)을 생성할 수 있다.
- [0053] 도 5a에 도시된 신경망에 포함되는 하나의 레이어가 도 5b에 도시된 노드(ND)를 M (M 은 2 이상의 자연수)개 포함하는 경우에, 상기 하나의 레이어의 출력들은 하기의 [수학식 1]과 같이 획득될 수 있다.
- [0054] [수학식 1]
- [0055] $W \cdot A = Z$
- [0056] 상기의 [수학식 1]에서, W 는 상기 하나의 레이어에 포함된 모든 연결들에 대한 가중치들(또는 가중치 세트)을 나타내며, $M \times N$ 매트릭스 형태로 구현될 수 있다. A 는 상기 하나의 레이어에서 수신되는 N 개의 입력들(또는 입력 세트)($a_1, a_2, a_3, \dots, a_N$)을 나타내며, $N \times 1$ 매트릭스 형태로 구현될 수 있다. Z 는 상기 하나의 레이어에서 출력되는 M 개의 출력들(또는 출력 세트들)($z_1, z_2, z_3, \dots, z_M$)을 나타내며, $M \times 1$ 매트릭스 형태로 구현될 수 있다.
- [0057] 한편, 도 5a에 도시된 일반적인 신경망은 각 노드(예를 들어, h_1^1)가 앞쪽 레이어(previous layer)(예를 들어, IL)의 모든 노드들(예를 들어, $x_1, x_2, \dots, x_i$)과 연결되어 있어, 입력 데이터(IDAT)가 영상(또는 음성)인 경우에 영상의 크기가 증가할수록 필요한 가중치의 개수가 기하급수적으로 증가하며, 따라서 영상을 다루기에 적절하지 않을 수 있다. 이에 따라, 신경망에 필터 기술을 병합하여, 신경망이 2차원 영상을 잘 습득할 수 있도록 구현된 컨볼루션 신경망이 연구되고 있다.
- [0058] 도 5c를 참조하면, 컨볼루션 신경망의 네트워크 구조는 복수의 레이어들(CONV1, RELU1, CONV2, RELU2, POOL1, CONV3, RELU3, CONV4, RELU4, POOL2, CONV5, RELU5, CONV6, RELU6, POOL3, FC)을 포함할 수 있다.
- [0059] 일반적인 신경망과 다르게, 컨볼루션 신경망의 각 레이어는 가로(또는 폭, width), 세로(또는 높이, height), 깊이(depth)의 3개의 차원을 가질 수 있다. 이에 따라, 각 레이어에 입력되는 데이터 또한 가로, 세로, 깊이의 3개의 차원을 가지는 볼륨 데이터일 수 있다. 예를 들어, 도 5c에서 입력 영상이 가로 32, 세로 32의 크기를 가지고 세 개의 컬러 채널(R, G, B)을 가지는 경우에, 상기 입력 영상에 대응하는 입력 데이터(IDAT)는 $32 \times 32 \times 3$ 의 크기를 가질 수 있다. 도 5c의 입력 데이터(IDAT)는 입력 볼륨 데이터 또는 입력 액티베이션 볼륨(activation

volume)이라고 지칭될 수 있다.

- [0060] 컨볼루션 레이어들(CONV1, CONV2, CONV3, CONV4, CONV5, CONV6)은 입력에 대한 컨볼루션 연산을 수행할 수 있다. 영상 처리에서 컨볼루션이란 가중치를 갖는 마스크를 이용하여 데이터를 처리하는 것을 의미할 수 있으며, 입력 값과 마스크의 가중치를 곱한 후에 그 합을 출력 값으로 정하는 것을 나타낼 수 있다. 이 때, 마스크를 필터(filter), 윈도우(window) 또는 커널(kernel)이라고 지칭될 수 있다.
- [0061] 구체적으로, 각 컨볼루션 레이어의 파라미터들은 일련의 학습 가능한 필터들로 이루어져 있을 수 있다. 각 필터는 가로/세로 차원으로는 각 레이어의 전체 크기보다 작지만 깊이 차원으로는 각 레이어의 전체 깊이를 아우를 수 있다. 예를 들어, 각 필터를 입력 볼륨의 가로/세로 차원으로 슬라이딩(정확히는 convolve) 시키며 필터와 입력의 요소들 사이의 내적 연산(dot product)을 수행하여 2차원의 액티베이션 맵(activation map)을 생성할 수 있고, 이러한 액티베이션 맵을 깊이 차원을 따라 쌓아서 출력 볼륨을 생성할 수 있다. 예를 들어, 컨볼루션 레이어(CONV1)가 32*32*3의 크기의 입력 볼륨 데이터(IDAT)에 네 개의 필터들을 제로 패딩(zero-padding)과 함께 적용하면, 컨볼루션 레이어(CONV1)의 출력 볼륨은 32*32*12의 크기를 가질 수 있다 (즉, 깊이 증가).
- [0062] RELU 레이어들(RELU1, RELU2, RELU3, RELU4, RELU5, RELU6)은 입력에 대한 정정 선형 유닛 연산을 수행할 수 있다. 예를 들어, 정정 선형 유닛 연산은 $\max(0, x)$ 와 같이 음수에 대해서만 0으로 처리하는 함수를 나타낼 수 있다. 예를 들어, RELU 레이어(RELU1)가 컨볼루션 레이어(CONV1)로부터 제공된 32*32*12의 크기의 입력 볼륨에 정정 선형 유닛 연산을 수행하면, RELU 레이어(RELU1)의 출력 볼륨은 32*32*12의 크기를 가질 수 있다 (즉, 볼륨 유지).
- [0063] 풀링 레이어들(POOL1, POOL2, POOL3)은 입력 볼륨의 가로/세로 차원에 대해 다운 샘플링을 수행할 수 있다. 예를 들어, 2*2 필터를 적용하는 경우에 2*2 영역의 네 개의 입력들을 하나의 출력으로 변환할 수 있다. 구체적으로, 2*2 최대 값 풀링과 같이 2*2 영역의 네 개의 입력들 중 최대 값을 선택하거나, 2*2 평균 값 풀링과 같이 2*2 영역의 네 개의 입력들의 평균 값을 연산할 수 있다. 예를 들어, 풀링 레이어(POOL1)가 32*32*12의 크기의 입력 볼륨에 2*2 필터를 적용하면, 풀링 레이어(POOL1)의 출력 볼륨은 16*16*12의 크기를 가질 수 있다 (즉, 가로/세로 감소, 깊이 유지, 볼륨 감소).
- [0064] 일반적으로 컨볼루션 신경망에서는 컨볼루션 레이어들이 반복 배치될 수 있으며, 컨볼루션 레이어들이 반복 배치되는 중간 중간에 풀링 레이어를 삽입함으로써, 영상을 줄여나가면서 영상의 특징을 추출할 수 있다.
- [0065] 출력 레이어 또는 fully connected 레이어(FC)는 입력 볼륨 데이터(IDAT)에 대하여 각 클래스 별로 결과를 출력할 수 있다. 예를 들어, 컨볼루션 및 서브 샘플링을 반복 수행함에 따라 2차원 영상에 대응하는 입력 볼륨 데이터(IDAT)가 1차원 행렬(또는 벡터)로 변환될 수 있다. 예를 들어, fully connected 레이어(FC)는 입력 볼륨 데이터(IDAT)가 자동차(CAR), 트럭(TRUCK), 비행기(AIRPLANE), 배(SHIP), 말(HORSE)에 대응할 확률을 수치로 나타낼 수 있다.
- [0066] 한편, 도 5c에 도시된 컨볼루션 신경망의 네트워크 구조는 예시적일 뿐이며, 컨볼루션 신경망에 포함되는 레이어들의 종류, 배치 및 개수는 실시예에 따라서 다양하게 결정될 수 있다. 또한, 도시하지는 않았으나, 실시예에 따라서 컨볼루션 신경망은 예측된 결과인 점수(score) 값을 확률 값으로 변환하는 Softmax 레이어, 바이어스(bias)를 추가하는 Bias add 레이어 등을 더 포함할 수 있다.
- [0067] 도 6a를 참조하면, 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서 이용되는 초해상화 컨볼루션 네트워크 모델(또는 신경망 모델)의 네트워크 구조는 복수의 연산들을 위한 복수의 레이어들 또는 연산 레이어들(CONV1, LRELU1, CONV2, LRELU2, ..., CONVX, LRELUX, DCONV)(X는 2 이상의 자연수)을 포함할 수 있다.
- [0068] 복수의 연산 레이어들(CONV1, LRELU1, CONV2, LRELU2, ..., CONVX, LRELUX, DCONV)은 복수의 컨볼루션 레이어들(CONV1, CONV2, ..., CONVX) 및 디컨볼루션 레이어(DCONV)를 포함하며, 복수의 리키(leaky) RELU(rectified linear unit) 레이어들(LRELU1, LRELU2, ..., LRELUX)을 더 포함할 수 있다.
- [0069] 복수의 컨볼루션 레이어들(CONV1, CONV2, ..., CONVX)은 도 5c의 컨볼루션 레이어들(CONV1, CONV2, CONV3, CONV4, CONV5, CONV6)과 실질적으로 동일하며, 입력에 대한 컨볼루션 연산을 수행할 수 있다.
- [0070] 복수의 리키 RELU 레이어들(LRELU1, LRELU2, ..., LRELUX)은 도 5c의 RELU 레이어들(RELU1, RELU2, RELU3, RELU4, RELU5, RELU6)과 유사하며, 복수의 컨볼루션 레이어들(CONV1, CONV2, ..., CONVX) 및 복수의 리키 RELU 레이어들(LRELU1, LRELU2, ..., LRELUX)은 교번적으로 배치될 수 있다. 다만 RELU 레이어들(RELU1, RELU2, RELU3, RELU4, RELU5, RELU6)과 다르게, 복수의 리키 RELU 레이어들(LRELU1, LRELU2, ..., LRELUX)은 입력에

대한 리키 정정 선형 유닛 연산을 수행할 수 있다.

[0071] 디컨볼루션 레이어(DCONV)는 입력에 대한 디컨볼루션 연산을 수행할 수 있다. 디컨볼루션 연산은 컨볼루션 연산의 역 연산이며, 어느 정도의 정확도를 갖는 디컨볼루션 방법을 사용하여 필터(즉, 컨볼루션) 후의 원래 신호를 복구하는 것이 가능할 수 있다.

[0072] 상술한 것처럼, 상기 초해상화 컨볼루션 네트워크 모델은 상기 복수의 연산들을 수행하는 복수의 연산 레이어들을 여러 개 쌓는(연결하는) 방식으로 구축될 수 있다. 상기 초해상화 컨볼루션 네트워크 모델은 FRSR(fast residual learning super-resolution convolutional network model)로 명명될 수 있다.

[0073] 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서 이용되는 초해상화 컨볼루션 네트워크 모델은, 잔차 학습 및 사후 업샘플링 기반으로 구현될 수 있다.

[0074] 일반적으로 신경망에 대한 학습을 진행할 때, 모델의 깊이가 깊어짐에 따라 필연적으로 발생하는 문제로서 오버피팅, 기울기의 소멸, 연산량의 증가 등이 있을 수 있다. 하지만 잔차 학습을 적용하는 경우에, 이전 층의 결과를 다시 이용함으로써 모델의 깊이가 깊어짐에 따라 발생하는 상술한 문제점들을 해결할 수 있다. 예를 들어, 하기의 [수학식 2] 및 [수학식 3]에 기초하여 잔차 학습이 수행될 수 있다.

[0075] [수학식 2]

$$F(X) = H(X) - X_{identity}$$

[0077] [수학식 3]

$$F(X) = H(X) - X_{interpolation}$$

[0079] 상기의 [수학식 2] 및 [수학식 3]에서, X는 각 연산 레이어의 입력이고, H(X)는 각 연산 레이어의 출력이며, F(X)는 X에 대한 잔차 함수를 나타낸다. $X_{identity}$ 는 X와 동일한 영상, $X_{interpolation}$ 은 X를 보간한 영상을 나타낸다. 일반적인 신경망은 H(X) 자체를 훈련하지만 잔차 학습을 적용하는 경우에 잔차 함수 F(X)를 훈련할 수 있다. 잔차 학습을 적용함에 따라, 입력 데이터(IDAT)에 대응하는 잔차 데이터(RDAT)가 생성/출력될 수 있다.

[0080] 또한, 사후 업샘플링을 적용하여 연산량을 줄일 수 있다. 저해상도 영상을 고해상도 영상과 동일한 크기로 변환해주는 업샘플링 동작이 필요하며, 컨볼루션 레이어 기준으로 업샘플링 동작이 앞에 있을 경우 사전 업샘플링(pre-up-sampling), 뒤에 있을 경우 사후 업샘플링(post-up-sampling)으로 정의할 수 있다.

[0081] 사후 업샘플링과 관련하여, 디컨볼루션 레이어(DCONV)가 사후 업샘플링을 위한 연산 레이어이며, 복수의 연산 레이어들(CONV1, LRELU1, CONV2, LRELU2, ..., CONVX, LRELUX, DCONV) 중 가장 마지막 연산 레이어에 대응하도록 배치될 수 있다. 예를 들어, 복수의 컨볼루션 레이어들(CONV1, CONV2, ..., CONVX) 및 복수의 리키 RELU 레이어들(LRELU1, LRELU2, ..., LRELUX)은 입력 볼륨 및 출력 볼륨이 동일하지만, 디컨볼루션 레이어(DCONV)는 입력 볼륨 및 출력 볼륨이 서로 다르며 출력 볼륨이 입력 볼륨보다 커질 수 있다(예를 들어, 가로/세로 증가).

[0082] 도 6b를 참조하면, 도 5c의 RELU 레이어들(RELU1, RELU2, RELU3, RELU4, RELU5, RELU6)에 의해 수행되는 일반적인 정정 선형 유닛 연산에 대한 활성화 함수를 예시하고 있다. 입력(y)이 0보다 크거나 같은 경우에는 입력(y)과 동일한 출력(f(y))이 제공되며(즉, f(y)=y), 입력(y)이 0보다 작은 경우에는 0이 출력될 수 있다.

[0083] 도 6c를 참조하면, 도 6a의 리키 RELU 레이어들(LRELU1, LRELU2, ..., LRELUX)에 의해 수행되는 리키 정정 선형 유닛 연산에 대한 활성화 함수를 예시하고 있다. 일반적인 정정 선형 유닛 연산과 유사하게 입력(y)이 0보다 크거나 같은 경우에는 입력(y)과 동일한 출력(f(y))이 제공되며(즉, f(y)=y), 다만 입력(y)이 0보다 작은 경우에도 0이 아닌 입력(y)에 비례하는 값(ay)이 출력될 수 있다(즉, f(y)=ay, a는 0보다 크고 1보다 작은 실수).

[0084] 도 6b의 정정 선형 유닛 연산은 0보다 작은 입력을 모두 0으로 만들어 데드(dead) RELU 또는 다잉(dying) RELU의 문제가 발생할 수 있다. 이러한 정정 선형 유닛 연산의 문제점을 해결하기 위해 0보다 작은 음수를 일부 반영해주는 리키 정정 선형 유닛 연산이 적용될 수 있다.

[0085] 다만 본 발명은 이에 한정되지 않으며, 파라미터(parameter) 정정 선형 유닛 연산, 지수(exponential) 선형 유닛 연산 등이 적용될 수도 있고, 그 밖에 sigmoid, tanh 등이 활성화 함수로서 이용될 수도 있다.

[0086] 도 7은 도 2의 영상 처리 장치에 포함되는 고해상도 영상 획득 모듈의 일 예를 나타내는 블록도이다.

- [0087] 도 7을 참조하면, 고해상도 영상 획득 모듈(200)은 잔차 모듈(210), 보간 모듈(220) 및 가산 모듈(230)을 포함할 수 있다.
- [0088] 잔차 모듈(210)은 상기 초해상화 컨볼루션 네트워크 모델을 이용하여 저해상도 입력 영상(LR_IMG)에 대한 상기 복수의 연산들을 순차적으로 수행하여 잔차 영상(RES_IMG)을 생성할 수 있다. 다시 말하면, 잔차 모듈(210)은 도 1의 단계 S100을 수행할 수 있다. 예를 들어, 잔차 모듈(210)은 도 6a의 초해상화 컨볼루션 네트워크 모델을 실행하도록 구현될 수 있다.
- [0089] 보간 모듈(220)은 저해상도 입력 영상(LR_IMG)을 보간하여 보간 영상(ITP_IMG)을 생성할 수 있다. 다시 말하면, 보간 모듈(220)은 도 1의 단계 S200을 수행할 수 있다.
- [0090] 일 실시예에서, 잔차 영상(RES_IMG) 및 보간 영상(ITP_IMG)은 저해상도 입력 영상(LR_IMG)보다 높은 해상도를 가질 수 있고, 고해상도 출력 영상(HR_OIMG)과 동일한 해상도를 가질 수 있다.
- [0091] 일 실시예에서, 보간 모듈(220)은 저해상도 입력 영상(LR_IMG)에 대한 쌍삼차 보간(bicubic interpolation)을 수행하여 보간 영상(ITP_IMG)을 생성할 수 있다. 잔차 학습을 적용하기 위해, 저해상도 입력 영상(LR_IMG)의 해상도(또는 크기)를 고해상도 출력 영상(HR_OIMG)과 동일하게 만들 필요가 있다. 예를 들어, 하기의 [수학식 4]를 기초로 쌍삼차 보간을 수행하여 보간 영상(ITP_IMG)을 생성할 수 있다. 쌍삼차 보간은 인접한 16개 격자의 격자 값과 거리에 따른 가중치의 곱을 사용하여 결정하는 방법이다.
- [0092] [수학식 4]
- $$f(x, y) = \sum_{i=0}^3 \sum_{j=0}^3 a_{ij} x^i y^j$$
- [0093]
- [0094] 가산 모듈(230)은 잔차 영상(RES_IMG)과 보간 영상(ITP_IMG)을 가산하여 고해상도 출력 영상(HR_OIMG)을 생성할 수 있다. 다시 말하면, 가산 모듈(230)은 도 1의 단계 S300을 수행할 수 있다.
- [0095] 일 실시예에서, 모듈들(210, 220, 230)의 일부 또는 전부는 하드웨어의 형태로 구현될 수 있다. 예를 들어, 모듈들(210, 220, 230)의 일부 또는 전부는 컴퓨터 기반의 전자 시스템에 포함될 수 있다. 다른 실시예에서, 모듈들(210, 220, 230)의 일부 또는 전부는 소프트웨어, 예를 들어 명령어 코드들 또는 프로그램 루틴들의 형태로 구현될 수도 있다. 예를 들어, 상기 명령어 코드들 또는 프로그램 루틴들은 컴퓨터 기반의 전자 시스템에 의해 실행되며 컴퓨터 기반의 전자 시스템의 내부 또는 외부에 배치되는 임의의 저장부에 저장될 수 있다.
- [0096] 도 8은 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법을 나타내는 순서도이다. 이하 도 1과 중복되는 설명은 생략한다.
- [0097] 도 8을 참조하면, 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법에서, 먼저 상기 초해상화 컨볼루션 네트워크 모델에 대한 학습 프로세스를 수행할 수 있다(단계 S400). 예를 들어, 상기 초해상화 컨볼루션 네트워크 모델에 대해 순전파(forward propagation) 프로세스 및 역전파(backpropagation) 프로세스가 수행될 수 있다. 순전파 프로세스는 학습 시에 입력을 순방향으로 통과시켜 출력을 구하는(즉, 연산하는) 과정을 나타내고, 역전파 프로세스(또는 오류 역전파 프로세스)는 학습 시에 출력을 미리 확보된 정답 정보(ground truth)인 레이블과 비교하여 손실(loss)을 계산하고 계산된 손실을 역방향으로 통과하여 손실이 줄어드는 방향으로 가중치의 기울기(gradient)를 구하고 가중치를 업데이트하는 과정을 나타낼 수 있다. 단계 S400에 대해서는 도 10 및 11을 참조하여 후술하도록 한다.
- [0098] 이후에, 학습이 완료된 상기 초해상화 컨볼루션 네트워크 모델을 이용하여 단계 S100, S200 및 S300이 수행될 수 있다. 단계 S100, S200 및 S300은 도 1을 참조하여 상술한 것과 실질적으로 동일할 수 있다.
- [0099] 도 9는 본 발명의 실시예들에 따른 영상 처리 장치를 나타내는 블록도이다. 이하 도 2와 중복되는 설명은 생략한다.
- [0100] 도 9를 참조하면, 영상 처리 장치(102)는 고해상도 영상 획득 모듈(200)을 포함하며, 학습 모듈(300)을 더 포함할 수 있다.
- [0101] 학습 모듈(300)을 더 포함하는 것을 제외하면, 영상 처리 장치(102)는 도 2의 영상 처리 장치(100)와 실질적으로 동일할 수 있다.

- [0102] 학습 모듈(300)은 고해상도 영상 획득 모듈(200)에 의해 실행되는 상기 초해상화 컨볼루션 네트워크 모델에 대한 학습 프로세스를 수행할 수 있다. 다시 말하면, 학습 모듈(300)은 도 1의 단계 S400을 수행할 수 있다. 학습 모듈(300)의 구체적인 구성에 대해서는 도 12를 참조하여 후술하도록 한다.
- [0103] 실시예에 따라서, 고해상도 영상 획득 모듈(200) 및 학습 모듈(300)은 하나의 통합된 모듈로 구현될 수도 있고, 각각 분리된 별개의 모듈들로서 구현될 수도 있다. 일 실시예에서, 고해상도 영상 획득 모듈(200) 및 학습 모듈(300)은 일부 구성요소를 공유하도록 구현될 수도 있다. 예를 들어, 고해상도 영상 획득 모듈(200) 및 학습 모듈(300) 모두는 상기 초해상화 컨볼루션 네트워크 모델을 실행하도록 구현되며, 따라서 상기 초해상화 컨볼루션 네트워크 모델을 실행하기 위한 구성요소들을 공유할 수 있다.
- [0104] 일 실시예에서, 영상 처리 장치(102) 또한 도 3에 도시된 것처럼 구현될 수 있다. 예를 들어, 고해상도 영상 획득 모듈(200) 및 학습 모듈(300)은 모두 소프트웨어 형태로 구현되고, 이 경우 도 3의 프로그램(PR)은 고해상도 영상 획득 모듈(200) 및 학습 모듈(300)에 대응할 수 있다.
- [0105] 도 10은 도 8의 학습 프로세스를 수행하는 단계의 일 예를 나타내는 순서도이다.
- [0106] 도 8 및 10을 참조하면, 상기 초해상화 컨볼루션 네트워크 모델에 대한 상기 학습 프로세스를 수행하는데 있어서(단계 S400), 복수의 저해상도 샘플 입력 영상들 및 상기 복수의 저해상도 샘플 입력 영상들에 대응하는 복수의 고해상도 샘플 기준 영상들을 획득/생성할 수 있다(단계 S410). 예를 들어, 상기 고해상도 샘플 기준 영상들은 상기 저해상도 샘플 입력 영상들에 대한 정답 정보를 나타낼 수 있다.
- [0107] 상기 복수의 저해상도 샘플 입력 영상들 및 상기 복수의 고해상도 샘플 기준 영상들에 기초하여 상기 초해상화 컨볼루션 네트워크 모델을 학습시킬 수 있다(단계 S420). 예를 들어, 상기 저해상도 샘플 입력 영상들을 상기 초해상화 컨볼루션 네트워크 모델에 적용하여 복수의 고해상도 샘플 출력 영상들을 생성하고, 상기 고해상도 샘플 기준 영상들과 상기 고해상도 샘플 출력 영상들을 비교하는 방식으로 단계 S420이 수행될 수 있다. 예를 들어, 상기 초해상화 컨볼루션 네트워크 모델을 학습시킴에 따라 상기 초해상화 컨볼루션 네트워크 모델에 포함되는 복수의 가중치들이 업데이트될 수 있다.
- [0108] 학습된 상기 초해상화 컨볼루션 네트워크 모델 및 저해상도 예측 입력 영상에 기초하여 고해상도 예측 출력 영상을 획득/생성할 수 있다(단계 S430). 단계 S430은 도 1의 단계 S100, S200 및 S300과 유사하게 수행될 수 있다. 예를 들어, 학습된 상기 초해상화 컨볼루션 네트워크 모델을 이용하여 상기 저해상도 예측 입력 영상에 대한 상기 복수의 연산들을 순차적으로 수행하여 예측 잔차 영상을 생성하고, 상기 저해상도 예측 입력 영상을 보간하여 예측 보간 영상을 생성하며, 상기 예측 잔차 영상과 상기 예측 보간 영상을 가산하여 상기 저해상도 예측 입력 영상보다 높은 해상도를 가지는 상기 고해상도 예측 출력 영상을 생성할 수 있다.
- [0109] 상기 저해상도 예측 입력 영상에 대응하는 고해상도 예측 기준 영상 및 상기 고해상도 예측 출력 영상에 기초하여(즉, 비교하여) 학습된 상기 초해상화 컨볼루션 네트워크 모델의 오차 값을 확인할 수 있다(단계 S440). 예를 들어, 상기 고해상도 예측 기준 영상은 상기 저해상도 예측 입력 영상에 대한 정답 정보를 나타낼 수 있다. 예를 들어, 상기 오차 값은 상기 고해상도 예측 기준 영상과 상기 고해상도 예측 출력 영상의 차이를 나타낼 수 있다.
- [0110] 상기 저해상도 예측 입력 영상, 상기 고해상도 예측 기준 영상 및 상기 고해상도 예측 출력 영상은 상기 초해상화 컨볼루션 네트워크 모델을 학습시키는데 이용되지 않으며, 상기 초해상화 컨볼루션 네트워크 모델에 대한 학습 결과를 확인하기 위해 이용될 수 있다.
- [0111] 도 11은 도 10의 학습된 초해상화 컨볼루션 네트워크 모델의 오차 값을 확인하는 단계의 일 예를 나타내는 순서도이다.
- [0112] 도 10 및 11을 참조하면, 학습된 상기 초해상화 컨볼루션 네트워크 모델의 상기 오차 값을 확인하는데 있어서(단계 S440), 학습된 상기 초해상화 컨볼루션 네트워크 모델의 상기 오차 값과 미리 정해진 기준 값(또는 문턱 값)을 비교할 수 있다(단계 S450).
- [0113] 학습된 상기 초해상화 컨볼루션 네트워크 모델의 상기 오차 값이 상기 기준 값보다 큰 경우에(단계 S450: 예), 즉 상기 초해상화 컨볼루션 네트워크 모델의 정합성이 목표 정합성에 도달하지 못한 경우에, 상기 초해상화 컨볼루션 네트워크 모델을 재학습시킬 수 있다(단계 S460). 단계 S460은 단계 S410, S420 및 S430과 유사하게 수행될 수 있다. 예를 들어, 추가 저해상도 샘플 입력 영상들 및 이에 대응하는 추가 고해상도 샘플 기준 영상들을 획득하고, 상기 추가 저해상도 샘플 입력 영상들 및 상기 추가 고해상도 샘플 기준 영상들에 기초하여 상기

초해상화 컨볼루션 네트워크 모델을 재학습시키고, 재학습된 상기 초해상화 컨볼루션 네트워크 모델 및 추가 저해상도 예측 입력 영상에 기초하여 추가 고해상도 예측 출력 영상을 획득하며, 추가 고해상도 예측 기준 영상 및 상기 추가 고해상도 예측 출력 영상에 기초하여 상기 오차 값을 업데이트할 수 있다.

- [0114] 학습된 상기 초해상화 컨볼루션 네트워크 모델의 상기 오차 값이 상기 기준 값보다 작거나 같은 경우에(단계 S450: 아니오), 즉 상기 초해상화 컨볼루션 네트워크 모델의 정합성이 목표 정합성에 도달한 경우에, 학습 결과(예를 들어, 최종적으로 업데이트된 가중치들)를 저장하고, 상기 학습 프로세스가 종료될 수 있다.
- [0115] 도 11을 참조하여 미리 정해진 조건(예를 들어, 기준 값 또는 목표 정합성)을 만족할 때까지 상기 초해상화 컨볼루션 네트워크 모델이 재학습되는 것으로 설명하였으나, 본 발명은 이에 한정되지 않으며, 동작 초기에 미리 설정된 반복 횟수만큼 상기 초해상화 컨볼루션 네트워크 모델이 재학습될 수도 있다.
- [0116] 도 12는 도 9의 도 2의 영상 처리 장치에 포함되는 학습 모듈의 일 예를 나타내는 블록도이다.
- [0117] 도 12를 참조하면, 학습 모듈(300)은 데이터 제공 모듈(310), 네트워크 모델 실행 모듈(320), 모델 업데이트 모듈(330) 및 학습 확인 모듈(340)을 포함할 수 있다.
- [0118] 데이터 제공 모듈(310)은 저해상도 샘플 입력 영상들(LR_SAM_IIMG) 및 이에 대응하는 고해상도 샘플 기준 영상들(HR_SAM_RIMG)을 제공하고, 저해상도 예측 입력 영상(LR_PRED_IIMG) 및 이에 대응하는 고해상도 예측 기준 영상(HR_PRED_RIMG)을 제공할 수 있다. 다시 말하면, 데이터 제공 모듈(310)은 도 10의 단계 S410을 수행하며, 단계 S430 및 S440을 수행하기 위한 데이터를 제공할 수 있다.
- [0119] 네트워크 모델 실행 모듈(320)은 저해상도 샘플 입력 영상들(LR_SAM_IIMG)에 기초하여 고해상도 샘플 출력 영상들(HR_SAM_OIMG)을 생성하고, 저해상도 예측 입력 영상(LR_PRED_IIMG)에 기초하여 고해상도 예측 출력 영상(HR_PRED_OIMG)을 생성할 수 있다. 다시 말하면, 네트워크 모델 실행 모듈(320)은 도 10의 단계 S420의 일부 및 단계 S430을 수행할 수 있다. 예를 들어, 네트워크 모델 실행 모듈(320)은 도 6a의 초해상화 컨볼루션 네트워크 모델을 실행하도록 구현될 수 있다. 예를 들어, 네트워크 모델 실행 모듈(320)은 도 7의 잔차 모듈(210)과 상기 초해상화 컨볼루션 네트워크 모델을 실행하기 위한 구성요소들을 공유하도록 구현될 수 있다.
- [0120] 모델 업데이트 모듈(330)은 고해상도 샘플 기준 영상들(HR_SAM_RIMG) 및 고해상도 샘플 출력 영상들(HR_SAM_OIMG)에 기초하여 상기 초해상화 컨볼루션 네트워크 모델을 학습 및/또는 업데이트하기 위한 업데이트 신호(U_SIG)를 생성할 수 있다. 다시 말하면, 모델 업데이트 모듈(330)은 도 10의 단계 S420의 일부를 수행할 수 있다.
- [0121] 학습 확인 모듈(340)은 고해상도 예측 기준 영상(HR_PRED_RIMG) 및 고해상도 예측 기준 영상(HR_PRED_RIMG)에 기초하여 상기 초해상화 컨볼루션 네트워크 모델의 학습 결과를 나타내는 결과 신호(R_SIG)를 생성할 수 있다. 다시 말하면, 학습 확인 모듈(340)은 도 10의 단계 S440을 수행할 수 있다. 결과 신호(R_SIG)에 기초하여 상기 초해상화 컨볼루션 네트워크 모델이 재학습되거나 상기 학습 프로세스가 종료될 수 있다.
- [0122] 한편, 실시예에 따라서, 도 10의 학습 프로세스는 본 발명의 실시예들에 따른 초해상화 컨볼루션 네트워크 모델의 학습 방법으로 설명될 수도 있고, 도 12의 학습 모듈(300)은 본 발명의 실시예들에 따른 초해상화 컨볼루션 네트워크 모델을 학습시키기 위한 학습 장치로 설명될 수도 있다.
- [0123] 도 13, 14a, 14b, 14c, 15a, 15b, 15c, 15d, 15e 및 16은 본 발명의 실시예들에 따른 초해상화 기반 영상 처리 방법의 성능을 설명하기 위한 도면들이다.
- [0124] 도 13을 참조하면, 다양한 초해상화 기법들에 대한 성능을 나타내고 있다. 도 13 및 이후의 도면에서, CASE1은 보간법을 이용한 경우를 나타내고, CASE2는 기존의 SRCNN(super-resolution convolutional neural network)을 이용한 경우를 나타내고, CASE3은 기존의 FSRCNN(fast super-resolution convolutional neural network)을 이용한 경우를 나타내고, CASE4는 기존의 VDSR(very deep super-resolution convolutional network)을 이용한 경우를 나타내며, CASE5는 본 발명의 실시예들에 따른 FRSR을 이용한 경우를 나타낸다.
- [0125] 평가를 위한 지표로서 평균 제곱근 오차(root mean square error, RMSE)와 결정 계수(R^2 score)가 이용될 수 있다. 평균 제곱근 오차는 예측 값과 실제 데이터 값의 차이를 나타내는 지표로 하기의 [수학식 5]에 기초하여 계산되며, 값이 작을수록 성능이 우수함을 나타낼 수 있다. 결정 계수는 추정된 모델이 주어진 자료에 적합한 정도를 나타내는 지표로 하기의 [수학식 6]에 기초하여 계산되며, 값이 클수록 성능이 우수함을 나타낼 수 있다.

[0126] [수학식 5]

$$RMSE = \sqrt{\frac{\sum_{i=1}^n (Y_i - \bar{Y})^2}{n}}$$

[0127]

[0128] [수학식 6]

$$R^2 = \frac{\sum_{i=1}^n (X_i - \bar{X})(Y_i - \bar{Y})}{\sqrt{\sum_{i=1}^n (X_i - \bar{X})^2} \sqrt{\sum_{i=1}^n (Y_i - \bar{Y})^2}}$$

[0129]

[0130] 도 13에 도시된 것처럼, 본 발명의 실시예들에 따른 FRSR을 이용한 CASE5의 경우에, CASE1, CASE2, CASE3 및 CASE4와 비교하여 평균 제공근 오차 및 결정 계수 평가에서 우수한 성능을 가짐을 확인할 수 있다.

[0131] 도 14a, 14b 및 14c를 참조하면, 24개의 파장에 대한 샘플들에 기초하여 평균 제공근 오차와 결정 계수를 비교한 결과를 나타낸다. 본 발명의 실시예들에 따른 FRSR을 이용한 CASE5의 경우에, CASE2, CASE3 및 CASE4와 비교하여 모든 파장에서 평균 제공근 오차 성능이 가장 좋았고, 결정 계수 평가에서 우수한 성능을 보였다.

[0132] 도 15a, 15b, 15c, 15d 및 15e를 참조하면, 나노 광학 소자 시뮬레이션 공간에 적용해서 초해상화 과정으로 고해상도 이미지를 생성한 결과를 나타낸다. 약 800nm 파장에서 특정 슬릿 디자인에 대한 전자기장 크기 이미지의 E_x 성분을 히트맵으로 보였다. 도 15a는 예시로 사용된 슬릿 디자인을 나타내고, 도 15b 및 15c는 각각 저해상도 영상 및 이에 대응하는 고해상도 기준 영상(즉, 정답 영상)을 나타내고, 도 15d는 본 발명의 실시예들에 따른 FRSR을 이용하여 생성된 고해상도 영상을 나타내며(즉, CASE5에 대응), 도 15e는 보간법을 이용하여 생성된 고해상도 영상을 나타낸다(즉, CASE1에 대응). 본 발명의 실시예들에 따른 FRSR을 이용한 CASE5의 경우에, CASE1과 비교하여 보다 선명한 고해상도 영상이 생성됨을 확인할 수 있다.

[0133] 도 16을 참조하면, 약 6,720개의 데이터를 학습시키기 위한 소요 시간을 나타낸다. 본 발명의 실시예들에 따른 FRSR을 이용한 CASE5의 경우에, CASE2, CASE3 및 CASE4와 비교하여 소요 시간이 감소하였으며 우수한 성능을 보였다.

[0134] 도 17은 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법을 나타내는 순서도이다.

[0135] 도 17을 참조하면, 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법은 반도체 소자의 설계 및/또는 제조 시에 수행되며, 특성 예측 장치에 의해 수행된다. 상기 특성 예측 장치의 구성에 대해서는 도 19, 25 등을 참조하여 후술하도록 한다.

[0136] 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법에서, 간차 학습 및 사후 업샘플링 기반의 초해상화 컨볼루션 네트워크 모델 및 반도체 소자에 대한 저해상도 입력 특성 데이터에 기초하여 상기 반도체 소자에 대한 고해상도 출력 특성 데이터를 획득한다(단계 S1100). 초해상화 컨볼루션 네트워크 모델은 도 5, 6 등을 참조하여 상술한 것처럼 구현될 수 있다.

[0137] 상기 고해상도 출력 특성 데이터에 기초하여 상기 반도체 소자의 특성을 확인한다(단계 S1200). 예를 들어, 상기 반도체 소자는 나노 광학 소자일 수 있다. 예를 들어, 상기 반도체 소자는 복수의 픽셀들을 포함하는 이미지 센서이며, CMOS(complementary metal-oxide semiconductor) 이미지 센서일 수 있다. 이미지 센서의 구성에 대해서는 도 19 등을 참조하여 후술하도록 한다.

[0138] 예를 들어, 상기 반도체 소자의 특성은 상기 이미지 센서에 포함되는 상기 복수의 픽셀들 각각의 광 효율을 나타낼 수 있다. 예를 들어, 상기 반도체 소자의 특성(즉, 나노 광학 특성)은 전자기장 크기로 2개의 전기장 성분(E_x , E_y)과 1개의 자기장 성분(H_z)으로 구성되며, 영상의 R, G, B와 유사하게 3개의 성분으로 구성될 수 있다.

[0139] 나노 광학에서 초해상화는, 격자 단위의 시뮬레이션 공간 안에 각 격자마다 포함되어 있는 소자 특성 값을 더 미세한 격자 단위로 계산 가능하도록 적용할 수 있다. 격자가 큰 경우 저해상도 특성 데이터(즉, 저해상도 영상), 격자가 작은 경우 고해상도 특성 데이터(즉, 고해상도 영상)로 정의할 수 있다.

[0140] 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법에서는, 상기 초해상화 컨볼루션 네트워크 모델에 저해상도 특성 데이터를 적용하여 고해상도 특성 데이터를 생성할 수 있다. 상기 초해상화 컨볼루션 네트워크 모델을 이용하는 경우에, 보다 적은 양의 특성 값으로 보다 많은 양의 특성 값을 획득할 수 있고, 보다 향상된 정

확도의 특성 값을 보다 짧은 시간 내에 획득할 수 있다. 따라서, 반도체 소자의 설계 및 제조 효율이 향상될 수 있다.

- [0141] 도 18은 도 17의 고해상도 출력 특성 데이터를 획득하는 단계의 일 예를 나타내는 순서도이다. 이하 도 1과 중복되는 설명은 생략한다.
- [0142] 도 17 및 18을 참조하면, 상기 반도체 소자에 대한 상기 고해상도 출력 특성 데이터를 획득하는데 있어서(단계 S1100), 상기 초해상도 컨볼루션 네트워크 모델을 이용하여 상기 저해상도 입력 특성 데이터에 대한 복수의 연산들을 순차적으로 수행하여, 잔차 특성 데이터를 생성한다(단계 S1110). 상기 저해상도 입력 특성 데이터를 보간하여 보간 특성 데이터를 생성한다(단계 S1120). 상기 잔차 특성 데이터와 상기 보간 특성 데이터를 가산하여 상기 저해상도 입력 특성 데이터보다 높은 해상도를 가지는 상기 고해상도 출력 특성 데이터를 생성한다(단계 S1130).
- [0143] 용어 "영상"이 "특성 데이터"로 변경된 것을 제외하면, 도 18의 단계 S1110, S1120 및 S1130은 각각 도 1의 단계 S100, S200 및 S300과 실질적으로 동일할 수 있다. 특성 데이터가 2차원 데이터의 형태로 구현되는 경우에, 용어 "특성 데이터"는 "영상"과 동일한 것으로 이해/설명될 수 있다.
- [0144] 도 19는 본 발명의 실시예들에 따른 특성 예측 장치를 나타내는 블록도이다. 이하 도 2 및 7과 중복되는 설명은 생략한다.
- [0145] 도 19를 참조하면, 특성 예측 장치(400)는 고해상도 특성 획득 모듈(500) 및 특성 확인 모듈(600)을 포함한다.
- [0146] 고해상도 특성 획득 모듈(500)은 저해상도 입력 특성 데이터(LR_IN_CDAT)에 기초하여 고해상도 출력 특성 데이터(HR_OUT_CDAT)를 획득/생성한다. 예를 들어, 고해상도 특성 획득 모듈(500)은 도 2의 고해상도 영상 획득 모듈(200)과 유사하며, 도 7을 참조하여 상술한 것처럼 잔차 모듈, 보간 모듈 및 가산 모듈을 포함할 수 있다. 다시 말하면, 고해상도 특성 획득 모듈(500)은 도 17의 단계 S1100을 수행하며, 도 18의 단계 S1110, S1120 및 S1130을 수행할 수 있다.
- [0147] 특성 확인 모듈(600)은 고해상도 출력 특성 데이터(HR_OUT_CDAT)에 기초하여 반도체 소자의 특성을 나타내는 결과 데이터(R_DAT)를 생성한다. 다시 말하면, 특성 확인 모듈(600)은 도 17의 단계 S1200을 수행할 수 있다.
- [0148] 실시예에 따라서, 고해상도 특성 획득 모듈(500) 및 특성 확인 모듈(600)은 하나의 통합된 모듈로 구현될 수도 있고, 각각 분리된 별개의 모듈들로서 구현될 수도 있다. 일 실시예에서, 특성 예측 장치(400) 또한 도 3에 도시된 것처럼 구현될 수 있다. 예를 들어, 고해상도 특성 획득 모듈(500) 및 특성 확인 모듈(600)은 모두 소프트웨어 형태로 구현되며, 이 경우 도 3의 프로그램(PR)은 고해상도 특성 획득 모듈(500) 및 특성 확인 모듈(600)에 대응할 수 있다.
- [0149] 도 20은 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법의 적용 대상이 되는 이미지 센서의 일 예를 나타내는 블록도이다.
- [0150] 도 20을 참조하면, 이미지 센서(800)는 픽셀 어레이(810) 및 이미지 센서 구동 집적 회로를 포함한다. 상기 이미지 센서 구동 집적 회로는 로우 드라이버(820), 상관 이중 샘플링(Correlated Double Sampling; CDS) 블록(830), 아날로그-디지털 변환(Analog-to-Digital Conversion; ADC) 블록(840), 디지털 신호 처리(Digital Signal Processing; DSP)부(850), 램프 신호 생성기(860) 및 타이밍 컨트롤러(880)를 포함할 수 있다.
- [0151] 픽셀 어레이(810)는 매트릭스 형태로 배열된 복수의 픽셀들(또는 단위 픽셀들)(PX)을 포함한다. 복수의 픽셀들(PX) 각각은 복수의 로우(row)들(RW1, RW2, ..., RWX; X는 2 이상의 자연수) 중 하나 및 복수의 컬럼(column)들(CL1, CL2, ..., CLY; Y는 2 이상의 자연수) 중 하나와 연결될 수 있다. 픽셀 어레이(810)는 입사광을 감지하여 상기 입사광에 상응하는 복수의 아날로그 픽셀 신호들(VP1, VP2, ..., VPY)을 생성한다. 각 픽셀(PX)의 예시적인 구조에 대해서는 도 21을 참조하여 후술하도록 한다.
- [0152] 로우 드라이버(820)는 픽셀 어레이(810)의 복수의 로우들(RW1~RWX)과 연결되고, 복수의 로우들(RW1~RWX)을 구동하는 구동 신호를 생성할 수 있다. 예를 들어, 로우 드라이버(820)는 픽셀 어레이(810)에 포함되는 복수의 픽셀들(PX)을 로우 단위로 구동할 수 있다.
- [0153] 상관 이중 샘플링 블록(830)은 복수의 상관 이중 샘플링 회로들(830a, 830b, ..., 830c)을 포함할 수 있다. 복수의 상관 이중 샘플링 회로들(830a~830c)은 픽셀 어레이(810)의 복수의 컬럼들(CL1~CLY)과 연결되고, 픽셀 어레이(810)로부터 출력되는 복수의 아날로그 픽셀 신호들(VP1~VPY)에 대해 CDS 동작을 수행할 수 있다.

- [0154] 아날로그-디지털 변환 블록(840)은 복수의 아날로그-디지털 변환기들(840a, 840b, ..., 840c)을 포함한다. 복수의 아날로그-디지털 변환기들(840a~840c)은 복수의 상관 이중 샘플링 회로들(830a~830c)을 통해 픽셀 어레이(810)의 복수의 컬럼들(CL1~CLY)과 연결되고, 픽셀 어레이(810)로부터 출력되는 복수의 아날로그 픽셀 신호들(VP1~VPY)(즉, 복수의 상관 이중 샘플링 회로들(830a~830c)로부터 출력되는 CDS된 아날로그 픽셀 신호들)을 병렬로(즉, 동시에) 복수의 디지털 신호들(CNT1, CNT2, ..., CNTY)로 변환하는 컬럼 ADC를 수행한다.
- [0155] 복수의 아날로그-디지털 변환기들(840a~840c) 각각은 복수의 비교기들(842a, 842b, ..., 842c) 중 하나 및 복수의 카운터(counter, CNT)들(844a, 844b, ..., 844c) 중 하나를 포함할 수 있다. 예를 들어, 제1 아날로그-디지털 변환기(840a)는 제1 아날로그 픽셀 신호(VP1)와 램프 신호(VRAMP)를 비교하여 제1 비교 신호(CS1)를 생성하는 제1 비교기(842a), 및 제1 비교 신호(CS1)의 레벨 천이 시간을 카운트하여 제1 디지털 신호(CNT1)를 생성하는 제1 카운터(844a)를 포함할 수 있다.
- [0156] 상술한 상관 이중 샘플링 블록(830) 및 아날로그-디지털 변환 블록(840)의 동작은 픽셀 어레이(810)의 로우 단위로 수행될 수 있다.
- [0157] 복수의 상관 이중 샘플링 회로들(830a~830c) 및 복수의 아날로그-디지털 변환기들(840a~840c)은 복수의 컬럼 구동 회로들을 형성할 수 있다. 예를 들어, 제1 상관 이중 샘플링 회로(830a) 및 제1 아날로그-디지털 변환기(840a)는 제1 컬럼 구동 회로를 형성할 수 있다.
- [0158] 디지털 신호 처리부(850)는 복수의 디지털 신호들(CNT1~CNTY)에 기초하여 디지털 신호 처리를 수행할 수 있다. 디지털 신호 처리부(850)는 상기 디지털 신호 처리에 의해 생성되는 프레임 데이터(FDAT)를 출력할 수 있다.
- [0159] 램프 신호 생성기(860)는 램프 신호(VRAMP)를 생성할 수 있다. 타이밍 컨트롤러(880)는 이미지 센서(800)의 전반적인 동작 타이밍을 제어하고, 카운트 인에이블 신호(CNT_EN), 클럭 신호(미도시) 등의 제어 신호들을 생성할 수 있다.
- [0160] 도 21은 도 20의 이미지 센서의 픽셀 어레이에 포함되는 픽셀의 일 예를 나타내는 회로도이다.
- [0161] 도 21을 참조하면, 픽셀(또는 단위 픽셀)(900)은 광전 변환부(910) 및 신호 생성부(912)를 포함한다.
- [0162] 광전 변환부(910)는 광전 변환을 수행한다. 즉, 광전 변환부(910)는 광 집적 모드(integration mode)에서 입사광을 변환하여 광전하들을 생성한다. 픽셀(900)을 포함하는 이미지 센서가 CMOS 이미지 센서인 경우에, 상기 광 집적 모드에서 CMOS 이미지 센서의 셔터가 개방되어 입사광에 의해 전자-정공 쌍과 같은 전하 캐리어가 광전 변환부(910)에 생성되어 피사체의 영상에 관한 정보가 수집된다.
- [0163] 신호 생성부(912)는 독출 모드(readout mode)에서 상기 광전 변환에 의해 생성된 광전하들에 기초하여 아날로그 픽셀 신호(VP)를 생성한다. 픽셀(900)을 포함하는 이미지 센서가 CMOS 이미지 센서인 경우에, 상기 광 집적 모드 후의 상기 독출 모드에서 상기 셔터가 폐쇄되고, 전하 캐리어의 형태로 수집된 상기 피사체의 영상에 관한 정보에 기초하여 아날로그 픽셀 신호(VP)가 생성된다. 도 21에서는 4-트랜지스터 구조의 신호 생성부(912)를 예시하였다.
- [0164] 구체적으로, 신호 생성부(912)는 전송 트랜지스터(920), 리셋 트랜지스터(940), 드라이브 트랜지스터(950) 및 선택 트랜지스터(960)를 포함할 수 있으며, 플로팅 확산 노드(930)를 포함할 수 있다. 전송 트랜지스터(920)는 광전 변환부(910)와 플로팅 확산 노드(930) 사이에 연결되고, 전송 신호(TX)가 인가되는 게이트를 포함할 수 있다. 리셋 트랜지스터(940)는 전원 전압(VDD)과 플로팅 확산 노드(930) 사이에 연결되고, 리셋 신호(RX)가 인가되는 게이트를 포함할 수 있다. 드라이브 트랜지스터(950)는 전원 전압(VDD)과 선택 트랜지스터(960) 사이에 연결되고, 플로팅 확산 노드(930)와 연결된 게이트를 포함할 수 있다. 선택 트랜지스터(960)는 드라이브 트랜지스터(950)와 아날로그 픽셀 신호(VP)를 출력하는 출력 단자 사이에 연결되고, 선택 신호(SEL)가 인가되는 게이트를 포함할 수 있다.
- [0165] 도 22a 및 22b는 도 20의 이미지 센서의 픽셀 구조의 예들을 나타내는 도면들이다.
- [0166] 도 22a 및 22b를 참조하면, 제1 이미지 센서(800a)는 제1 개수의 제1 픽셀들(PX1)을 포함하고, 제2 이미지 센서(800b)는 제2 개수의 제2 픽셀들(PX2)을 포함할 수 있다. 예를 들어, 제2 이미지 센서(800b)에 포함되는 제2 픽셀들(PX2)의 크기는 제1 이미지 센서(800a)에 포함되는 제1 픽셀들(PX1)의 크기보다 작을 수 있다. 예를 들어, 제2 이미지 센서(800b)에 포함되는 제2 픽셀들의 제2 개수는 제1 이미지 센서(800a)에 포함되는 제1 픽셀들(PX1)의 제1 개수보다 많을 수 있다.

- [0167] 일 실시예에서, 저해상도 입력 특성 데이터(LR_IN_CDAT)는 제1 이미지 센서(800a)의 특성을 나타내고, 고해상도 출력 특성 데이터(HR_OUT_CDAT)는 제2 이미지 센서(800b)의 특성을 나타낼 수 있다. 본 발명의 실시예들에 따르면, 픽셀 단위(크기)의 변화에 따른 특성을 미리 예측할 수 있다. 예를 들어, 픽셀 단위를 변화시키면서 각 픽셀의 특성 값을 시뮬레이션을 통해 수집하거나 이미 제조된 이미지 센서를 이용하여 픽셀의 특성 값을 수집하고, 수집된 특성 값들을 이용하여 초해상화 컨볼루션 네트워크 모델을 학습시킨 후, 초해상화 컨볼루션 네트워크 모델 이용하여 더 작은 단위의 픽셀의 특성 값을 예측할 수 있다. 따라서, 픽셀 크기의 한계를 확인할 수 있고, 제조 전에 픽셀 특성을 미리 확인할 수 있다.
- [0168] 도 23은 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법을 나타내는 순서도이다. 이하 도 8 및 17과 중복되는 설명은 생략한다.
- [0169] 도 23을 참조하면, 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법에서, 단계 S1300은 도 8의 단계 S400과 실질적으로 동일하고, 단계 S1100 및 S1200은 도 17을 참조하여 상술한 것과 실질적으로 동일할 수 있다.
- [0170] 도 24는 도 23의 학습 프로세스를 수행하는 단계의 일 예를 나타내는 순서도이다. 이하 도 10과 중복되는 설명은 생략한다.
- [0171] 도 23 및 24를 참조하면, 상기 초해상화 컨볼루션 네트워크 모델에 대한 상기 학습 프로세스를 수행하는데 있어서(단계 S400), 복수의 저해상도 샘플 입력 특성 데이터들 및 상기 복수의 저해상도 샘플 입력 특성 데이터들에 대응하는 복수의 고해상도 샘플 기준 특성 데이터들을 획득하고(단계 S1310), 상기 복수의 저해상도 샘플 입력 특성 데이터들 및 상기 복수의 고해상도 샘플 기준 특성 데이터들에 기초하여 상기 초해상화 컨볼루션 네트워크 모델을 학습시키고(단계 S1320), 학습된 상기 초해상화 컨볼루션 네트워크 모델 및 저해상도 예측 입력 특성 데이터에 기초하여 고해상도 예측 출력 특성 데이터를 획득하며(단계 S1330), 상기 저해상도 예측 입력 특성 데이터에 대응하는 고해상도 예측 기준 특성 데이터 및 상기 고해상도 예측 출력 특성 데이터에 기초하여 학습된 상기 초해상화 컨볼루션 네트워크 모델의 오차 값을 확인할 수 있다(단계 S1340). 용어 "영상"이 "특성 데이터"로 변경된 것을 제외하면, 도 24의 단계 S1310, S1320, S1330 및 S1340은 각각 도 10의 단계 S410, S420, S430 및 S440과 실질적으로 동일할 수 있다.
- [0172] 도 25는 본 발명의 실시예들에 따른 특성 예측 장치를 나타내는 블록도이다. 이하 도 9 및 19와 중복되는 설명은 생략한다.
- [0173] 도 25를 참조하면, 특성 예측 장치(402)는 고해상도 특성 획득 모듈(500) 및 특성 확인 모듈(600)을 포함하며, 학습 모듈(700)을 더 포함할 수 있다.
- [0174] 학습 모듈(700)을 더 포함하는 것을 제외하면, 특성 예측 장치(402)는 도 19의 특성 예측 장치(402)와 실질적으로 동일할 수 있다. 학습 모듈(700)은 도 9의 학습 모듈(300)과 실질적으로 동일할 수 있다. 예를 들어, 학습 모듈(700)은 도 12를 참조하여 상술한 것처럼 데이터 제공 모듈, 네트워크 모델 실행 모듈, 모델 업데이트 모듈 및 학습 확인 모듈을 포함할 수 있다.
- [0175] 도 26은 본 발명의 실시예들에 따른 반도체 소자의 설계 방법을 나타내는 순서도이다.
- [0176] 도 26을 참조하면, 본 발명의 실시예들에 따른 반도체 소자의 설계 방법에서, 반도체 소자의 특성을 예측하고(단계 S2100), 예측 결과에 기초하여 상기 반도체 소자를 설계한다(단계 S2200). 단계 S2100의 상기 특성 예측 동작은 도 17 내지 25를 참조하여 상술한 본 발명의 실시예들에 따른 반도체 소자의 특성 예측 방법에 기초하여 수행될 수 있다.
- [0177] 도 27은 본 발명의 실시예들에 따른 반도체 소자의 제조 방법을 나타내는 순서도이다.
- [0178] 도 27을 참조하면, 본 발명의 실시예들에 따른 반도체 소자의 제조 방법에서, 반도체 소자를 설계하고(단계 S3100), 설계 결과에 기초하여 상기 반도체 소자를 제조한다(단계 S3200). 단계 S3100의 상기 설계 동작은 도 26을 참조하여 상술한 본 발명의 실시예들에 따른 반도체 소자의 설계 방법에 기초하여 수행될 수 있다.
- [0179] 한편, 이미지 센서에 기초하여 본 발명의 실시예들을 설명하였으나, 본 발명은 이에 한정되지 않으며, 임의의 반도체 소자의 특성을 예측하고 이를 이용하여 설계 및/또는 제조하는 것으로 확대 적용될 수 있다.
- [0180] 한편, 본 발명의 실시예들은 컴퓨터로 판독 가능한 매체에 저장된 컴퓨터로 판독 가능한 프로그램 코드를 포함하는 제품 등의 형태로 구현될 수도 있다. 상기 컴퓨터로 판독 가능한 프로그램 코드는 다양한 컴퓨터 또는 다

른 데이터 처리 장치의 프로세서로 제공될 수 있다. 상기 컴퓨터로 판독 가능한 매체는 컴퓨터로 판독 가능한 신호 매체 또는 컴퓨터로 판독 가능한 기록 매체일 수 있다. 상기 컴퓨터로 판독 가능한 기록 매체는 명령어 실행 시스템, 장비 또는 장치 내에 또는 이들과 접속되어 프로그램을 저장하거나 포함할 수 있는 임의의 유형의 매체일 수 있다. 예를 들어, 상기 컴퓨터로 판독 가능한 매체는 비일시적(non-transitory) 저장 매체의 형태로 제공될 수 있다. 여기서, 비일시적은 저장 매체가 신호(signal)를 포함하지 않으며 실재(tangible)하다는 것을 의미할 뿐 데이터가 저장 매체에 반영구적 또는 임시적으로 저장됨을 구분하지 않는다.

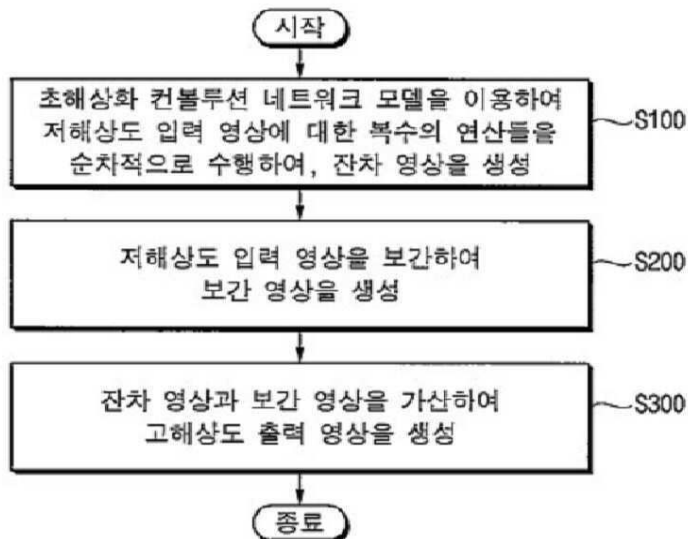
산업상 이용가능성

[0181] 본 발명의 실시예들은 영상 처리를 수행하는 장치 및 시스템과, 반도체 소자의 설계 과정에서 유용하게 이용될 수 있다. 예를 들어, 본 발명의 실시예들은 다양한 반도체 소자 및 그 설계 과정에 유용하게 적용되며, 또한 상기와 같은 반도체 소자를 포함하는 PC(Personal Computer), 서버 컴퓨터(server computer), 클라우드 컴퓨터(cloud computer), 데이터 센터(data center), 워크스테이션(workstation), 노트북(laptop), 핸드폰(cellular), 스마트폰(smart phone), MP3 플레이어, PDA(Personal Digital Assistant), PMP(Portable Multimedia Player), 디지털 TV, 디지털 카메라, 포터블 게임 콘솔(portable game console), 네비게이션(navigation) 기기, 웨어러블(wearable) 기기, IoT(Internet of Things) 기기, IoE(Internet of Everything) 기기, e-북(e-book), VR(Virtual Reality) 기기, AR(Augmented Reality) 기기, 드론(drone), 오토모티브(automotive) 등과 같은 전자 시스템에 더욱 유용하게 적용될 수 있다.

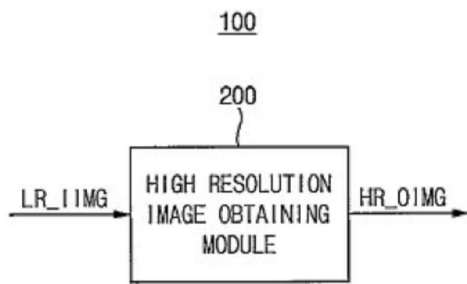
[0182] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 것이다.

도면

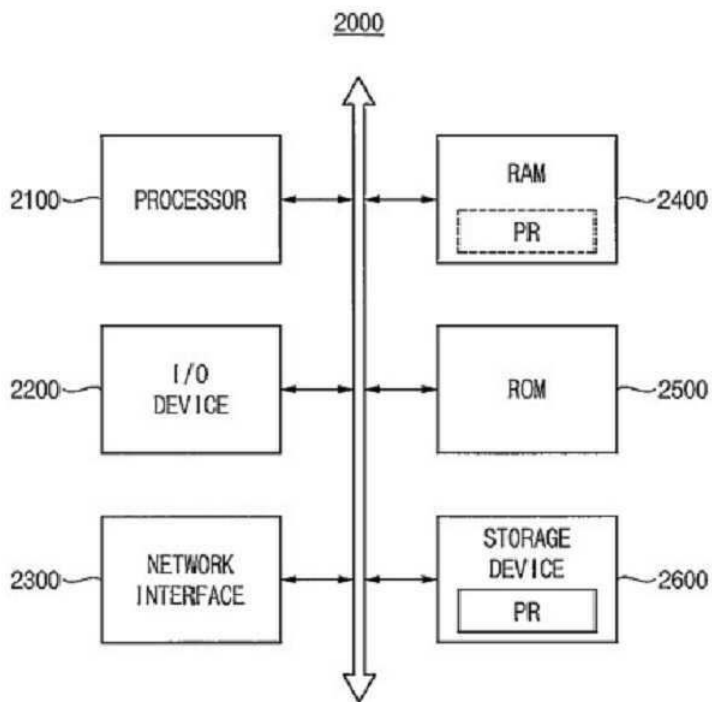
도면1



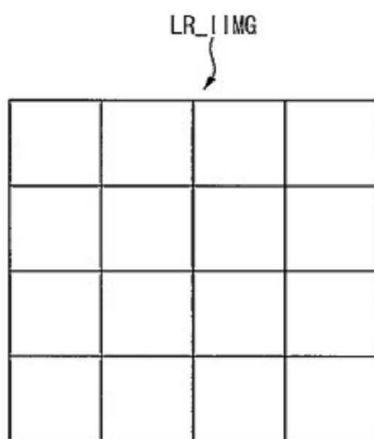
도면2



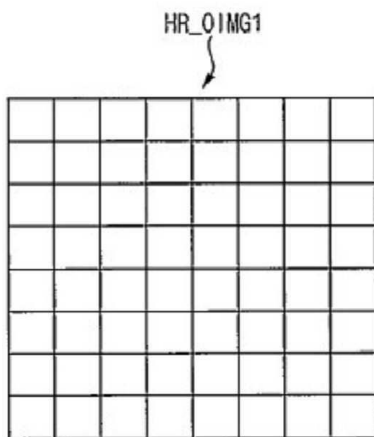
도면3



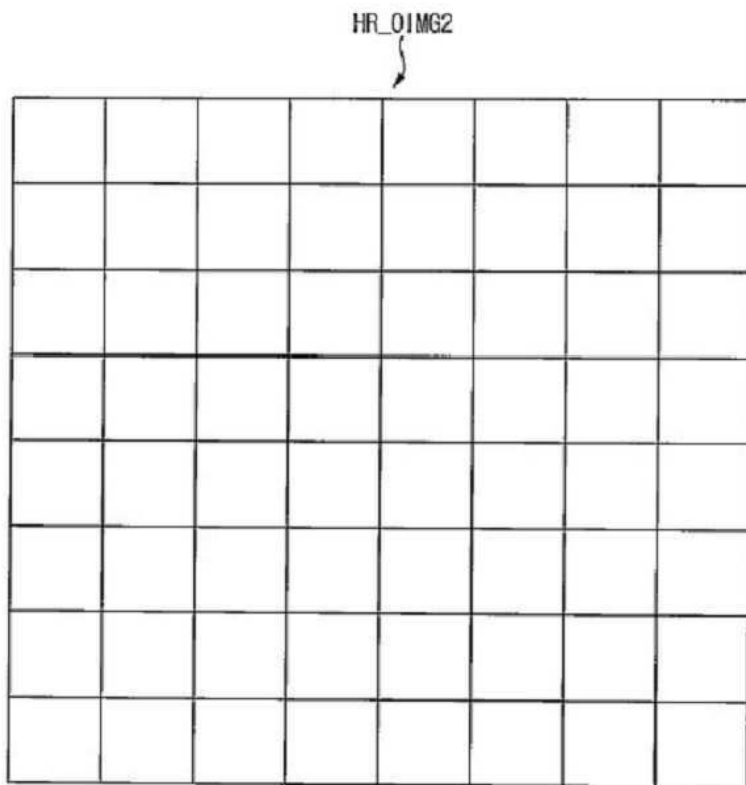
도면4a



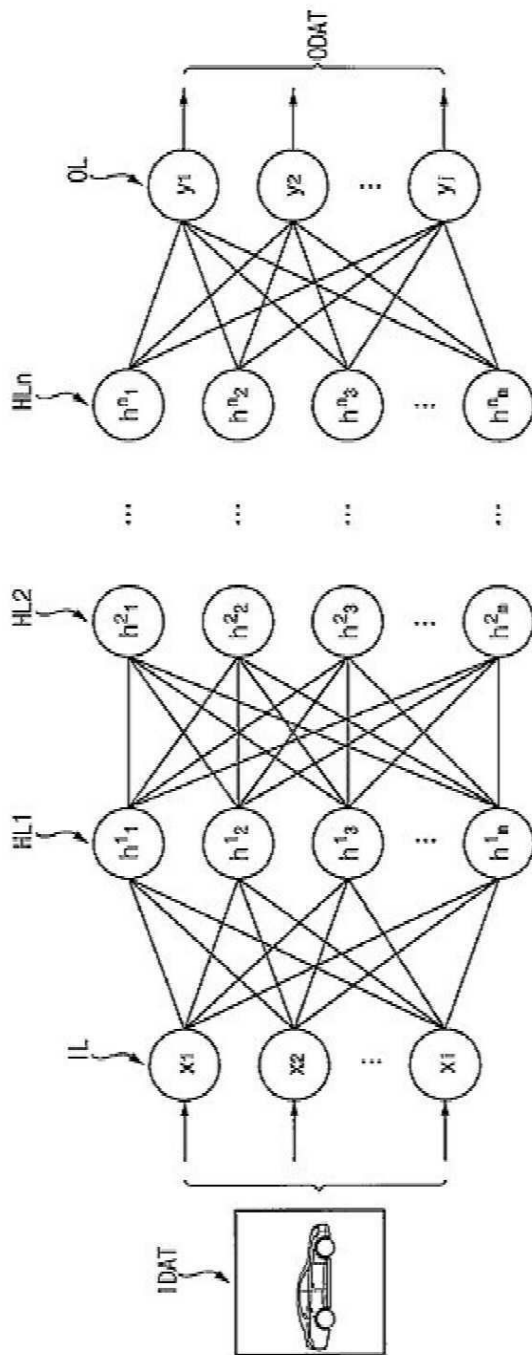
도면4b



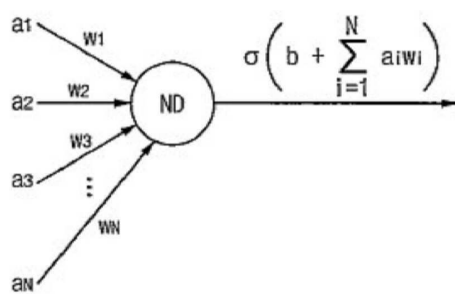
도면4c



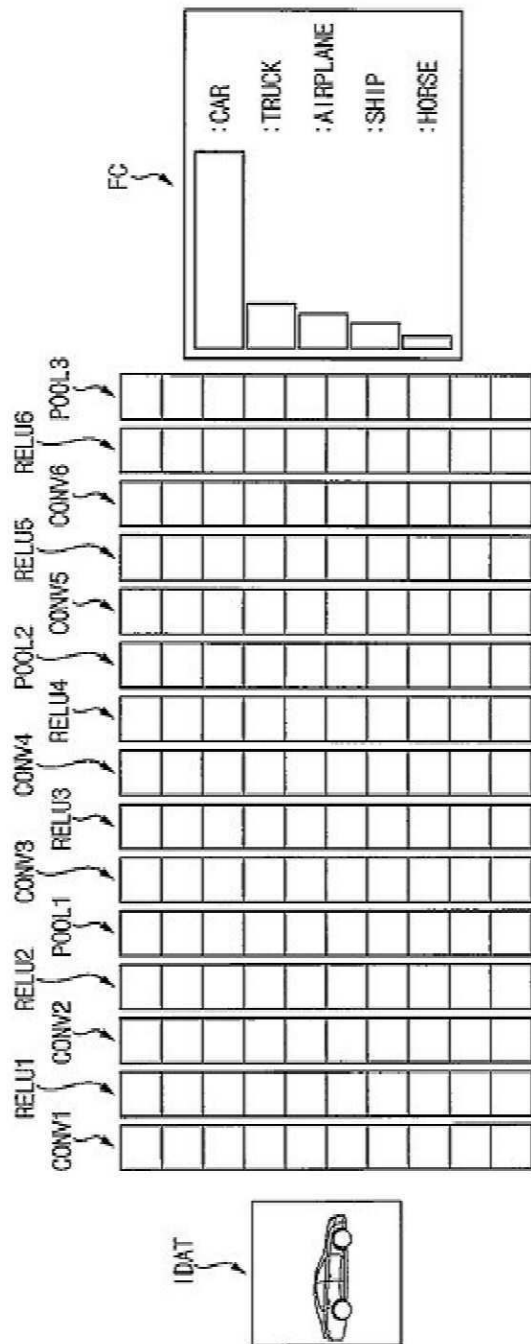
도면5a



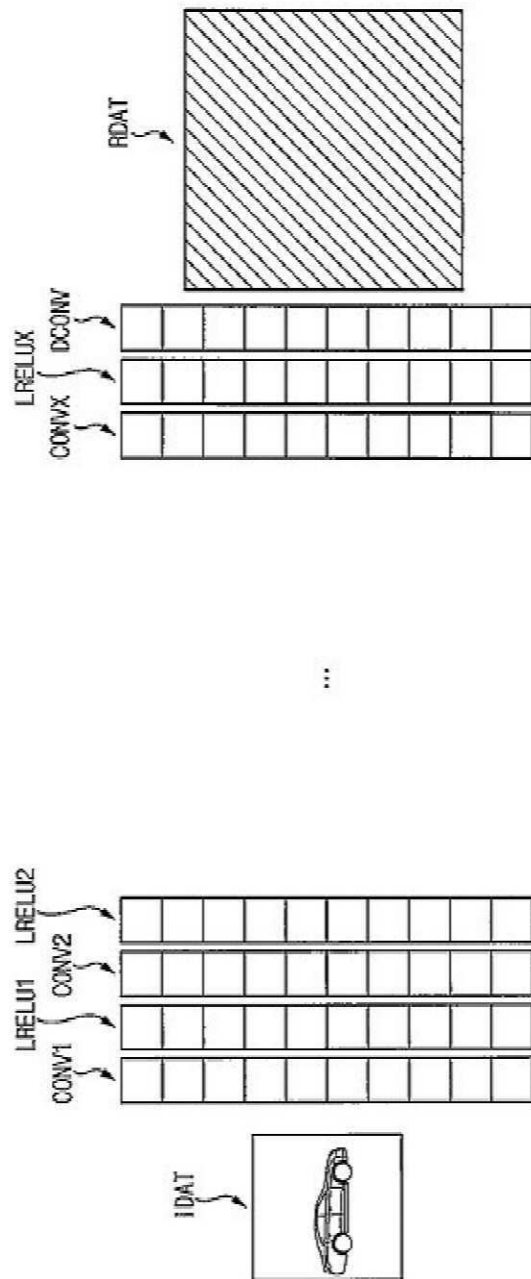
도면5b



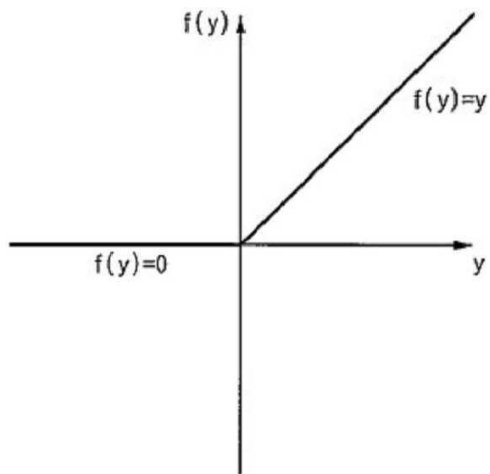
도면5c



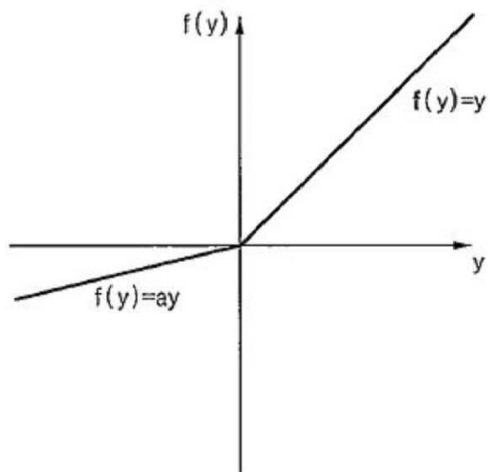
도면6a



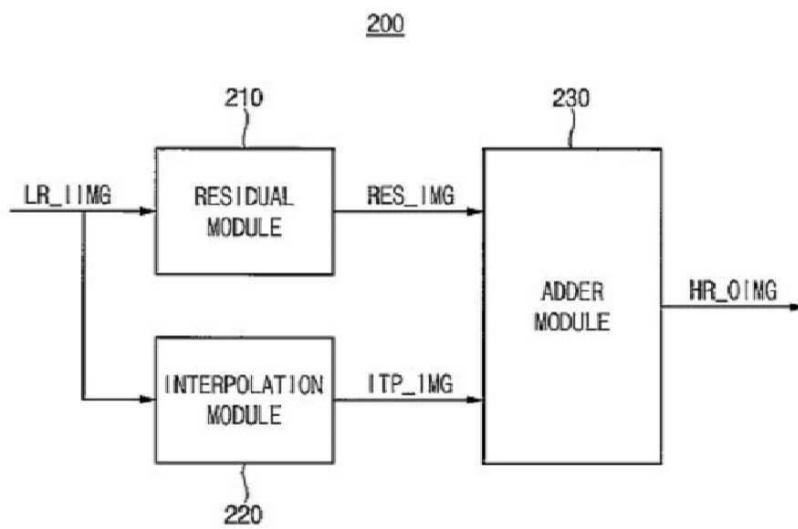
도면6b



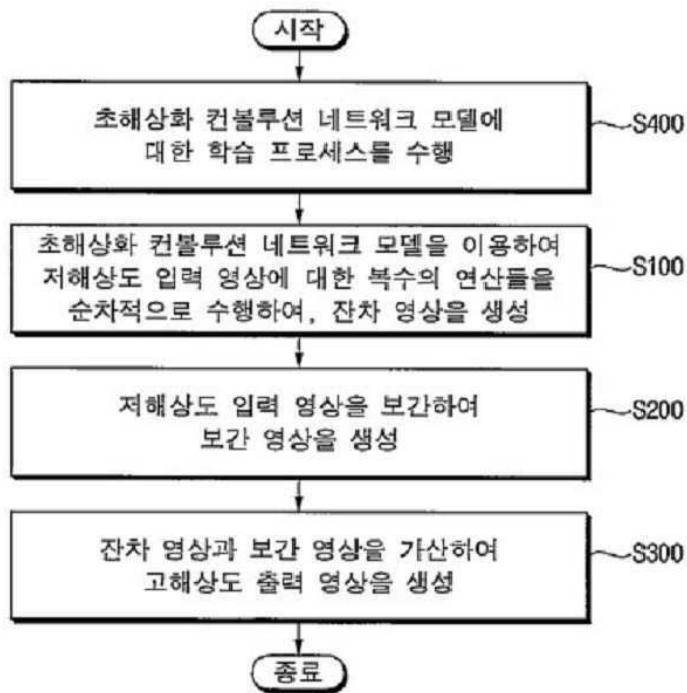
도면6c



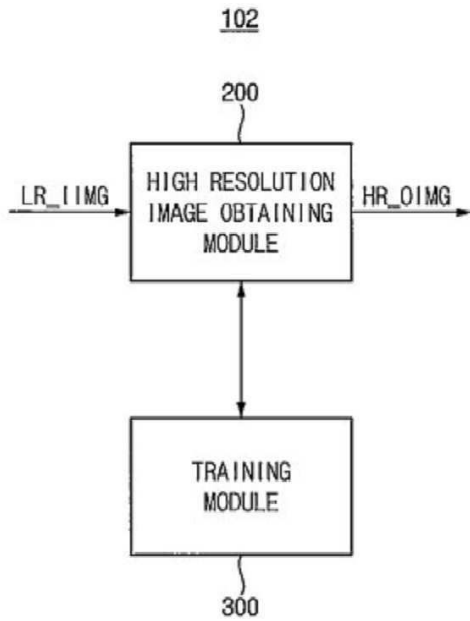
도면7



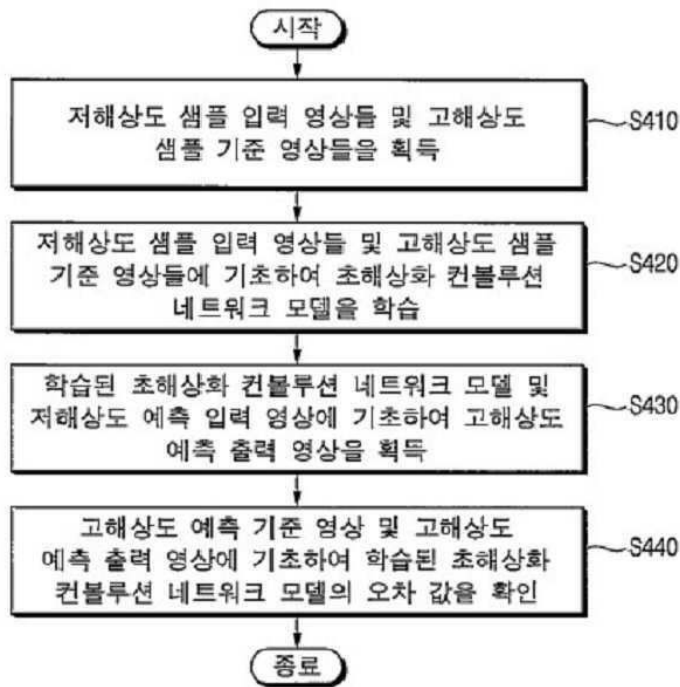
도면8



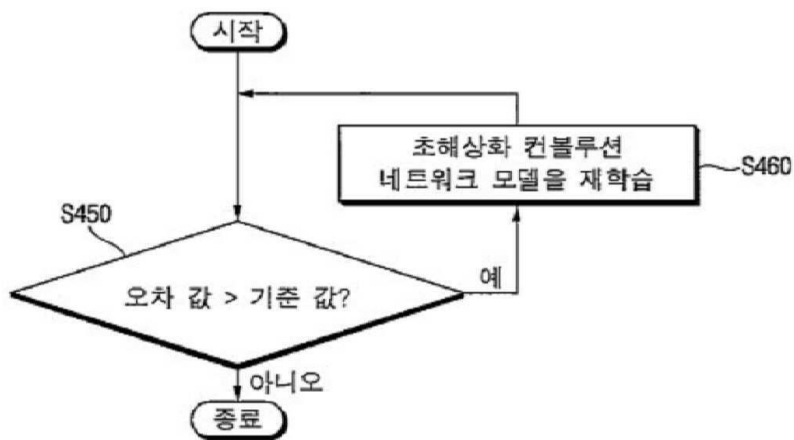
도면9



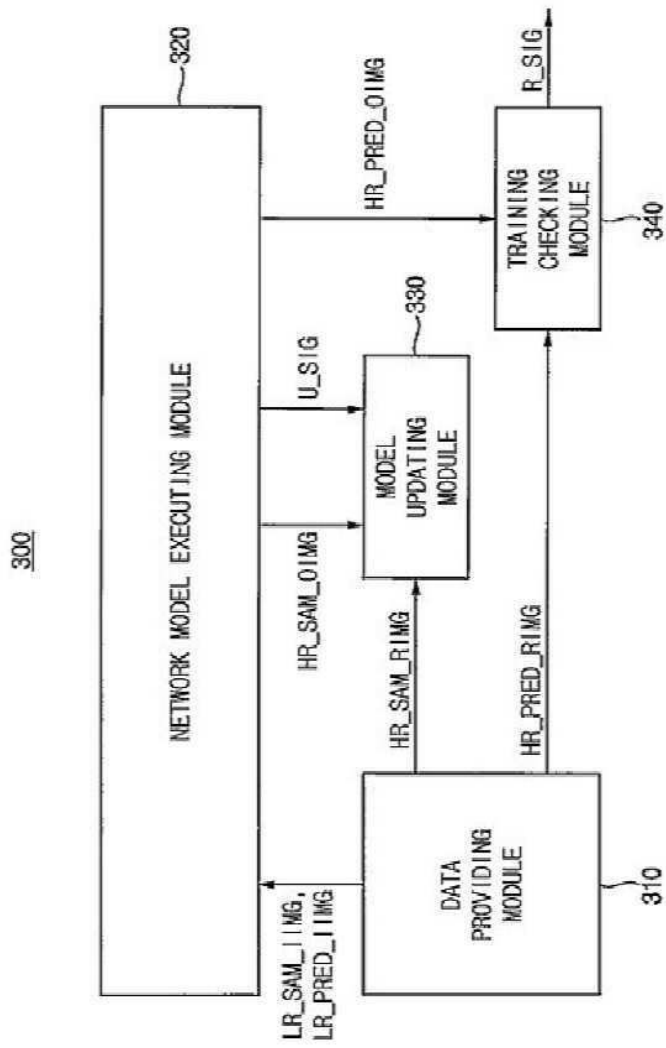
도면10



도면11



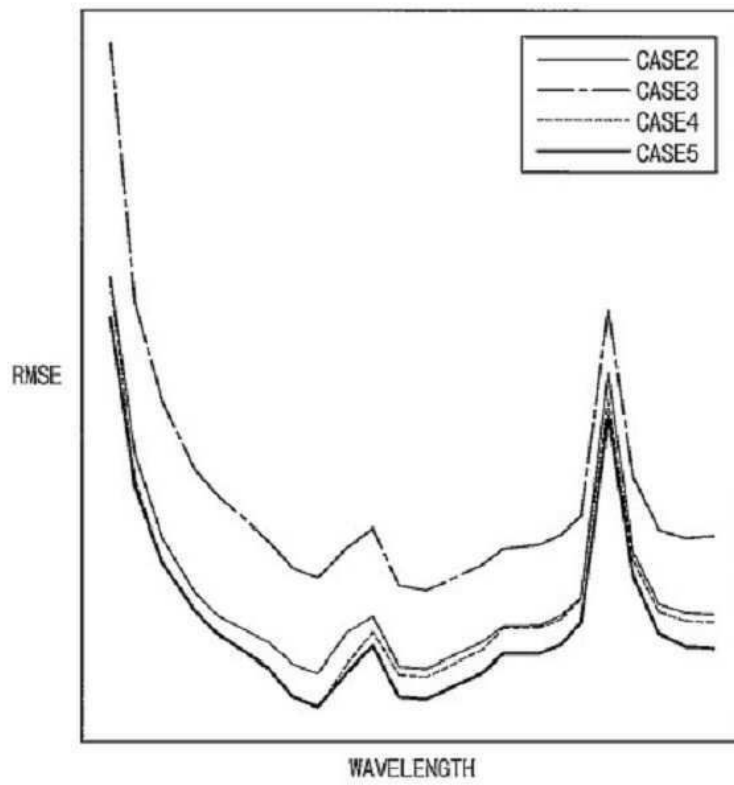
도면12



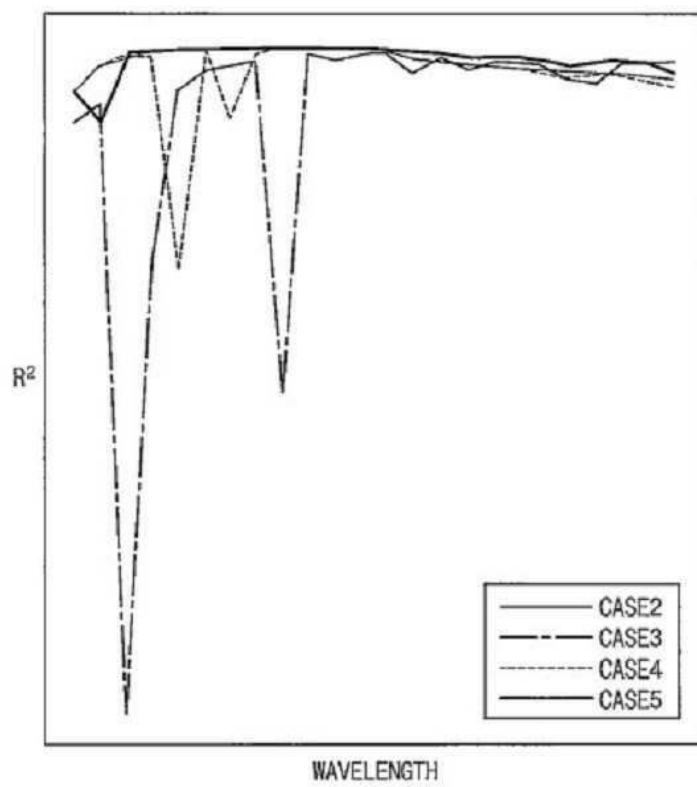
도면13

	CASE1		CASE2		CASE3		CASE4		CASE5	
	RMSE	R ²	RMSE	R ²	RMSE	R ²	RMSE	R ²	RMSE	R ²
E _x	0.0536	0.5151	0.0043	0.9872	0.0064	0.9791	0.0035	0.9929	0.0033	0.9936
E _y	0.0120	0.9011	0.0028	0.9903	0.0040	0.9828	0.0023	0.9948	0.0022	0.9945
E _z	0.0207	0.7850	0.0037	0.9891	0.0056	0.9818	0.0031	0.9945	0.0030	0.9942
AVERAGE	0.0288	0.7337	0.0036	0.9889	0.0053	0.9813	0.0030	0.9940	0.0028	0.9941

도면14a



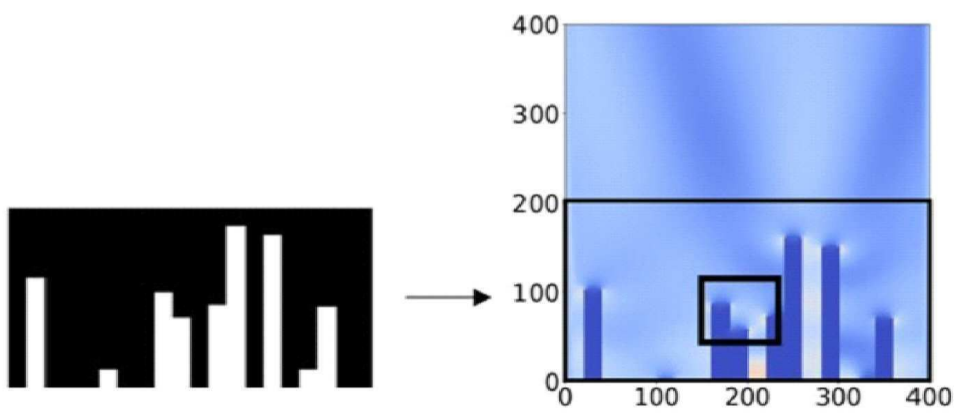
도면14b



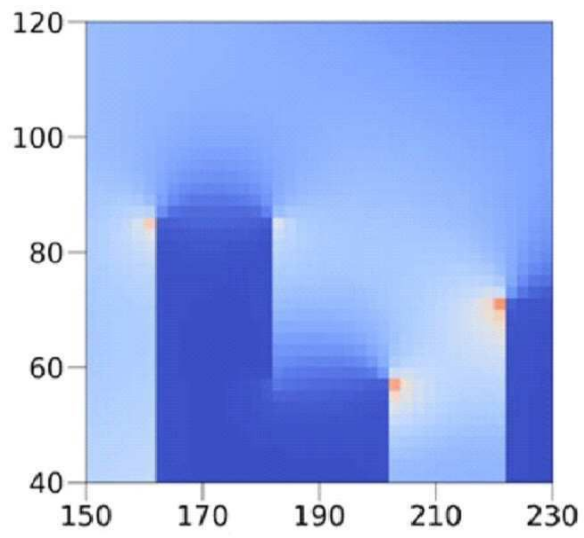
도면14c

	CASE2	CASE3	CASE4	CASE5
AVERAGE OF RMSE	0.0043	0.0061	0.0041	0.0038
AVERAGE OF R ²	0.9684	0.8628	0.9435	0.9738

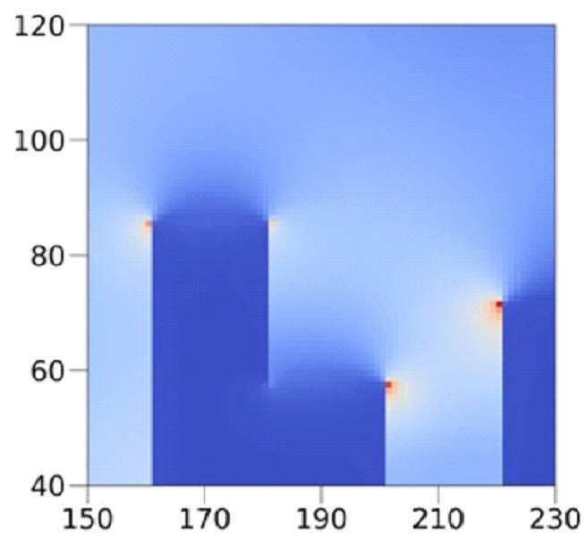
도면15a



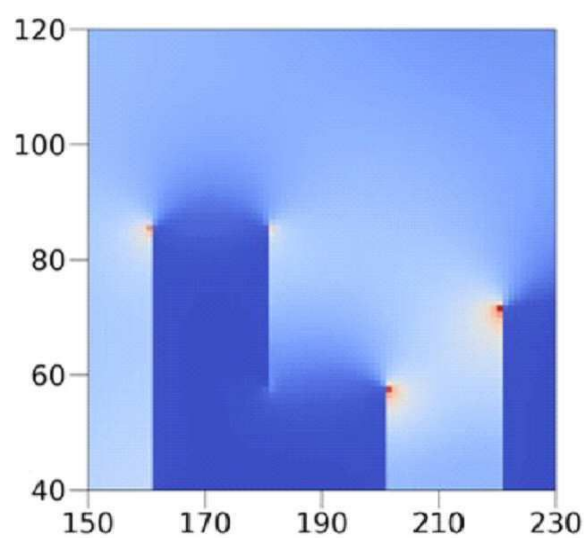
도면15b



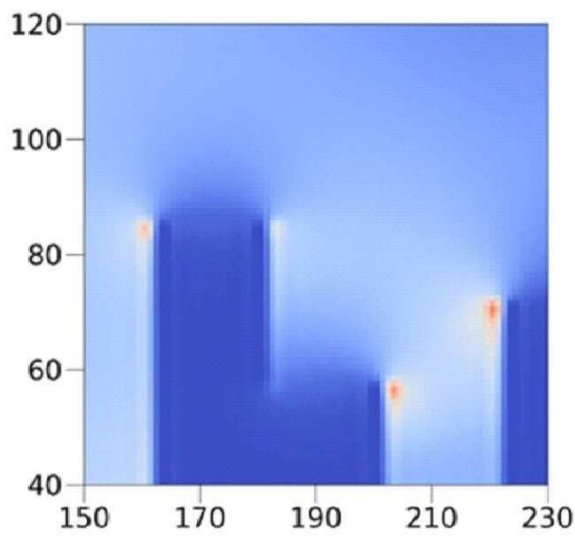
도면15c



도면15d



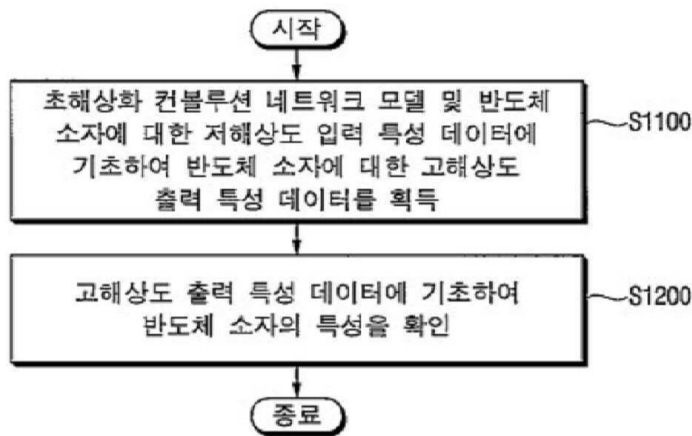
도면15e



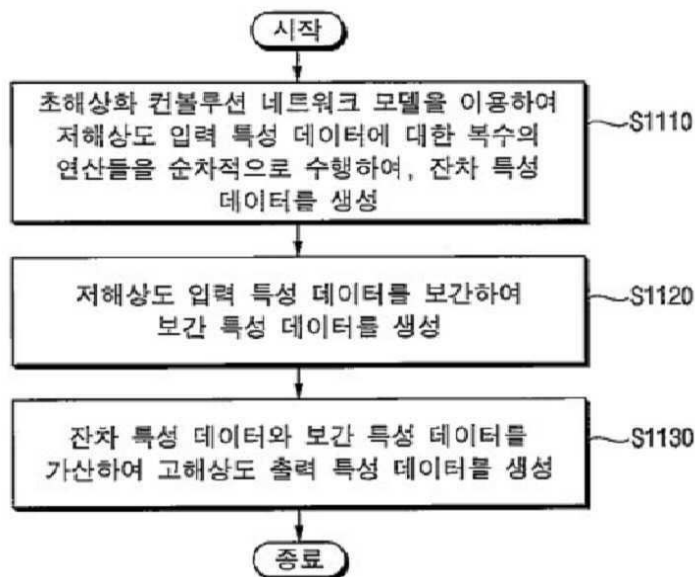
도면16

CASE5	7,000
CASE4	24,083
CASE3	8,076
CASE2	13,361
	TRAINING TIME

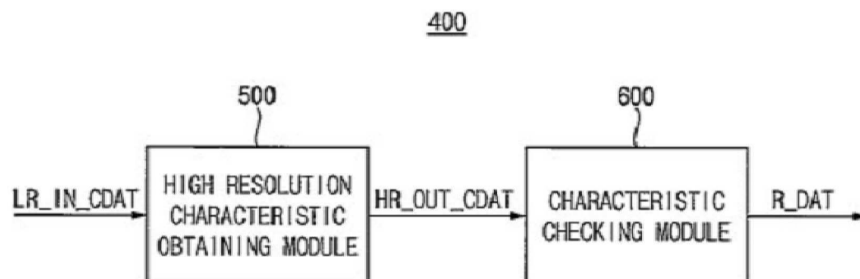
도면17



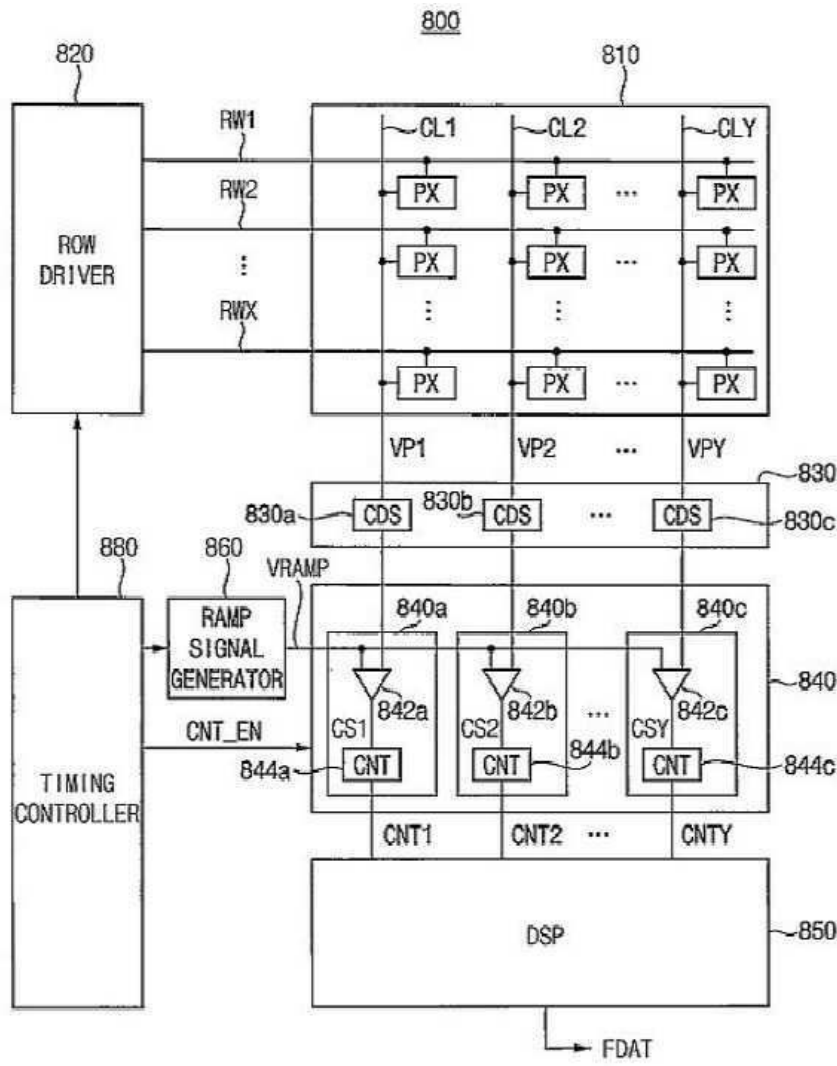
도면18



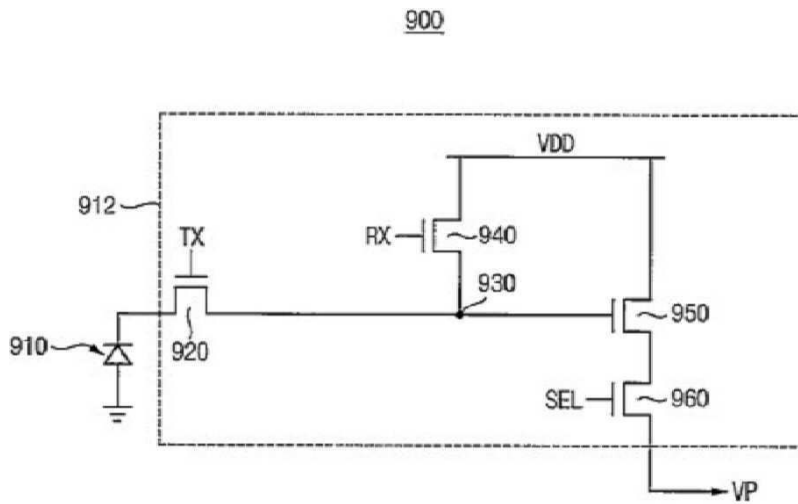
도면19



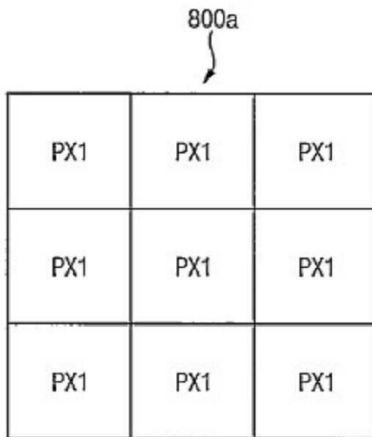
도면20



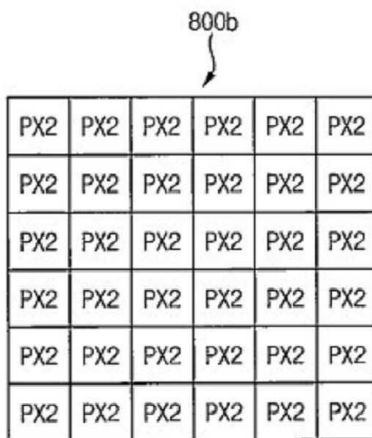
도면21



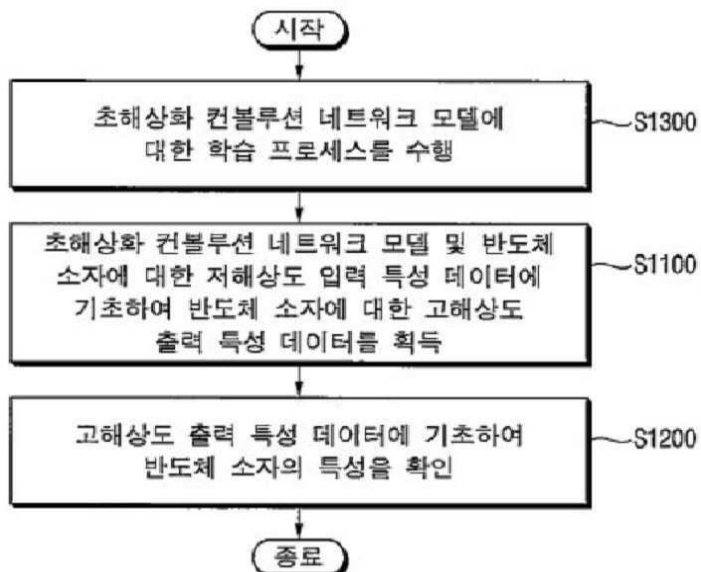
도면22a



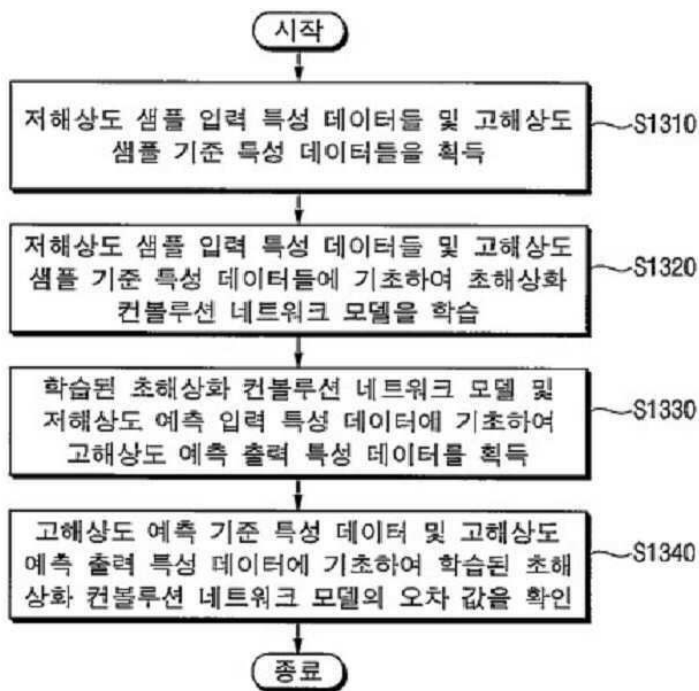
도면22b



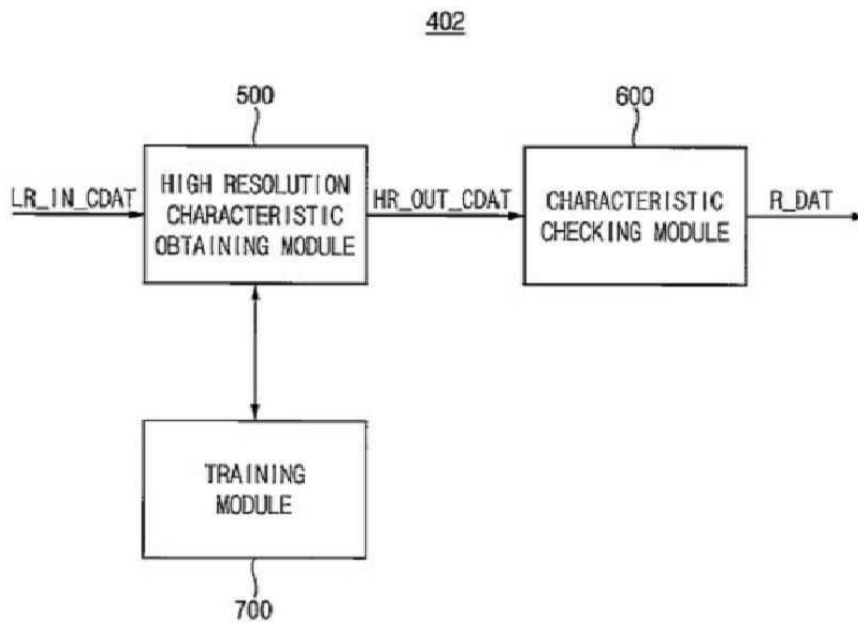
도면23



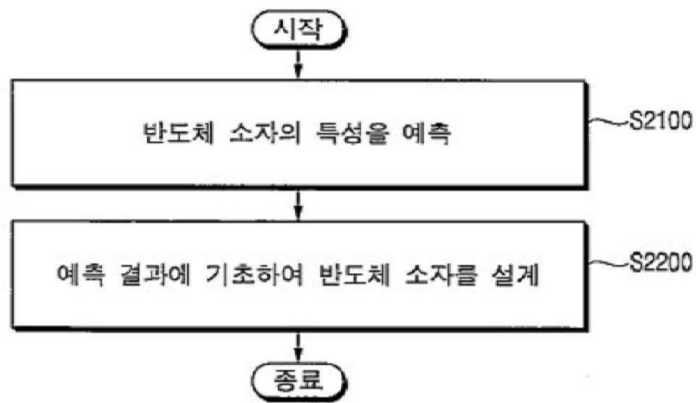
도면24



도면25



도면26



도면27

