

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成21年4月30日(2009.4.30)

【公表番号】特表2009-511988(P2009-511988A)

【公表日】平成21年3月19日(2009.3.19)

【年通号数】公開・登録公報2009-011

【出願番号】特願2008-535640(P2008-535640)

【国際特許分類】

G 03 F 1/08 (2006.01)

H 01 L 21/82 (2006.01)

【F I】

G 03 F 1/08 A

H 01 L 21/82 C

H 01 L 21/82 D

【手続補正書】

【提出日】平成21年2月13日(2009.2.13)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

マスク・レイアウトを設計する方法であって、

二次元平面上に配置された構造体を含み、第3の次元に沿って互いに位置あわせされた、複数の設計層を含む回路設計を準備するステップと、

基板上に形成される重要な構造体を含む前記複数の設計層のうちの選択された1つの設計層を特定するステップと、

前記選択された設計層とは異なる前記複数の設計層のうちの1つの設計層における影響を与える構造体と関連する制約領域を特定するステップであって、前記影響を与える構造体は前記重要な構造体と相互作用し、前記制約領域は1つ又は複数の制約と関連する、ステップと、

前記重要な構造体と関連する公差バンドを決定するステップであって、前記公差バンドは、前記重要な構造体が基板上に形成されたときに所定の基準を満たす領域を定めるものであり、前記制約領域と関連する前記1つ又は複数の制約に従って制約される縁部を含む、ステップと、

を含む方法。

【請求項2】

前記制約領域は、前記影響を与える構造体と関連する公差バンドを含む、請求項1に記載の方法。

【請求項3】

前記制約領域は、前記影響を与える構造体についての公称プロセス・バイアス、CD(クリティカル寸法)公差、若しくは電気的公差、又はそれらの組み合わせを含む、請求項1に記載の方法。

【請求項4】

前記複数の設計層のうちの前記選択された1つの設計層における前記重要な構造体が、前記選択された設計層とは異なる設計層における構造体の影響を与える構造体となる場合には、前記公差バンドを制約領域として用いるステップをさらに含む、請求項1に記載の

方法。

【請求項 5】

前記制約領域は、

前記選択された設計層とは異なる前記複数の設計層のうちの前記1つの設計層における前記影響を与える構造体のC D公差と、

前記複数の設計層のうちの前記選択された1つの設計層における前記重要な構造体に関する前記影響を与える構造体の重なり公差と、
をさらに含む、請求項1に記載の方法。

【請求項 6】

前記制約領域は、

前記選択された設計層とは異なる前記複数の設計層のうちの前記1つの設計層における前記影響を与える構造体についての公差バンドと、

前記複数の設計層のうちの前記選択された1つの設計層における前記重要な構造体に関する前記影響を与える構造体の重なり公差と、
をさらに含む、請求項1に記載の方法。

【請求項 7】

前記1つ又は複数の制約は前記制約領域内で異なるものである、請求項1に記載の方法。

【請求項 8】

前記1つ又は複数の制約は、統計的なプロセス変動を含む、請求項1に記載の方法。

【請求項 9】

前記複数の設計層のサブセットを、その各々が重要な構造体を含むように予め選択するステップと、

選択された1つの設計層を特定する前記ステップの前に、所定の基準に従って前記サブセットの順位付けを行うステップと、

選択された1つの設計層を特定するステップ、制約領域を特定するステップ、及び、前記サブセットの各々についての公差バンドを前記順位付けの順番に決定するステップを実施するステップと、
をさらに含む、請求項1に記載の方法。

【請求項 10】

前記順位付けは、イメージ処理の難度が増す順番に行われる、請求項9に記載の方法。

【請求項 11】

1つ又は複数の平滑化された制約を形成するように、前記1つ又は複数の制約に対して平滑化操作を行うステップをさらに含み、前記公差バンドの前記縁部は、前記1つ又は複数の平滑化された制約に従って制約される、請求項1に記載の方法。

【請求項 12】

コンピュータにマスク・レイアウトを設計するためのステップを実行させるためのコンピュータ・プログラムであって、前記ステップは

二次元平面上に配置された構造体を含み、第3の次元に沿って互いに位置あわせされた、複数の設計層を含む回路設計を準備するステップと、

基板上に形成される重要な構造体を含む前記複数の設計層のうちの選択された1つの設計層を特定するステップと、

前記選択された設計層とは異なる前記複数の設計層のうちの1つの設計層における影響を与える構造体と関連する制約領域を特定するステップであって、前記影響を与える構造体は前記重要な構造体と相互作用し、前記制約領域は1つ又は複数の制約と関連する、ステップと、

前記重要な構造体と関連する公差バンドを決定するステップであって、前記公差バンドは、前記重要な構造体が基板上に形成されたときに所定の基準を満たす領域を定めるものであり、前記制約領域と関連する前記1つ又は複数の制約に従って制約される縁部を含む、ステップと、

を含む、コンピュータ・プログラム。

【請求項 1 3】

前記コンピュータに、

前記複数の設計層のサブセットを、その各々が重要な構造体を含むように予め選択するステップと、

選択された1つの設計層を特定する前記ステップの前に、所定の基準に従って前記サブセットの順位付けを行うステップと、

選択された1つの設計層を特定するステップ、制約領域を特定するステップ、及び、前記サブセットの各々についての公差バンドを前記順位付けの順番に決定するステップを実施するステップと、

をさらに実行させる、請求項12に記載のコンピュータ・プログラム。

【請求項 1 4】

前記コンピュータに、1つ又は複数の平滑化された制約を形成するように、前記1つ又は複数の制約に対して平滑化操作を行うステップをさらに実行させ、前記公差バンドの前記縁部は、前記1つ又は複数の平滑化された制約に従って制約される、請求項12に記載のコンピュータ・プログラム。

【請求項 1 5】

リソグラフィ・プロセスにおいて用いられる設計パラメータを伝達する方法であって、二次元平面上に配置された構造体を含み、第3の次元に沿って互いに位置あわせされた、複数の設計層を含む回路設計を準備するステップと、

基板上に形成される重要な構造体を含む前記複数の設計層のうちの選択された1つの設計層を特定するステップと、

前記選択された設計層とは異なる前記複数の設計層のうちの1つの設計層における影響を与える構造体と関連する制約領域を特定するステップであって、前記影響を与える構造体は前記重要な構造体と相互作用し、前記制約領域は1つ又は複数の制約と関連する、ステップと、

前記重要な構造体と関連する公差バンドを決定するステップであって、前記公差バンドは、前記重要な構造体が基板上に形成されたときに所定の基準を満たす領域を定めるものであり、前記制約領域と関連する前記1つ又は複数の制約に従って制約される縁部を含む、ステップと、

を含む方法。

【請求項 1 6】

前記複数の設計層のサブセットを、その各々が重要な構造体を含むように予め選択するステップと、

選択された1つの設計層を特定する前記ステップの前に、所定の基準に従って前記サブセットの順位付けを行うステップと、

選択された1つの設計層を特定するステップ、制約領域を特定するステップ、及び、前記サブセットの各々についての公差バンドを前記順位付けの順番に決定するステップを実施するステップと、

をさらに含む、請求項15に記載の方法。

【請求項 1 7】

マスク・レイアウトの設計の際に用いられるように前記公差バンドを提供するステップをさらに含む、請求項15に記載の方法。

【請求項 1 8】

O P Cツール、マスク設計検証ツール、タイミング解析ツール、電気的検証ツール、又はそれらの組み合わせから成る群から選択される前記ソフトウェア・ツールに、前記公差バンドを提供するステップをさらに含む、請求項15に記載の方法。

【請求項 1 9】

1つ又は複数の平滑化された制約を形成するように、前記1つ又は複数の制約に対して平滑化操作を行うステップをさらに含み、前記公差バンドの前記縁部は、前記1つ又は複

数の平滑化された制約に従って制約される、請求項 1 5 に記載の方法。