



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2019년05월13일
(11) 등록번호 10-1977832
(24) 등록일자 2019년05월07일

- (51) 국제특허분류(Int. Cl.)
H01P 5/18 (2006.01) H03H 7/01 (2006.01)
- (52) CPC특허분류
H01P 5/18 (2013.01)
H03H 7/0115 (2013.01)
- (21) 출원번호 10-2017-0156681
- (22) 출원일자 2017년11월22일
심사청구일자 2017년11월22일
- (56) 선행기술조사문헌
Christophe Caloz외 1인, "A Novel Mixed Conventional Microstrip and Composite Right/Left-Handed Backward-Wave Directional Coupler With Broadband and Tight Coupling Characteristics", IEEE MTT, 2004년*
Ryszard W. Vogel, "Analysis and Design of Lumped- and Lumped-Distributed-Element Directional Couplers for MIC and MMIC Applications", IEEE MTT 1992년.
Ryszard W. Vogel, "Analysis and Design of LumpNhut-Tan Doan외 3인, "A Wideband On-Chip Directional ed- and Lumped-Distributed-Element Directional Couplers for MIC and MMIC Applications", IEEE MTT 1992년.
US05124674 A
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
경희대학교 산학협력단
경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)
- (72) 발명자
윤상웅
경기도 용인시 기흥구 덕영대로 1732 전자정보대학 608호
- (74) 대리인
서재승

전체 청구항 수 : 총 5 항

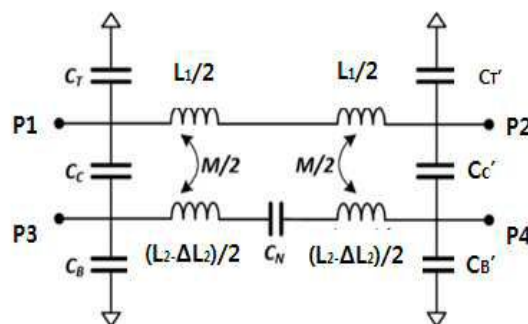
심사관 : 김상철

(54) 발명의 명칭 비대칭 구조의 집중소자 기반 방향성 결합기

(57) 요약

본 발명은 집중소자 기반의 방향성 결합기에 관한 것으로, 보다 구체적으로 전송선로 대신 집중소자를 이용하여 집적화가 가능하며, 집중소자를 서로 비대칭적으로 배치하여 광대역의 특징을 가지며, 추가적으로 음의 커패시터를 삽입하거나 더욱 바람직하게 손실있는 음의 커패시터를 삽입하여 대역폭을 더 증대시킬 수 있는 집중소자 기반의 방향성 결합기에 관한 것이다.

대표도 - 도5



이 발명을 지원한 국가연구개발사업

과제고유번호 IITP-2016-R2718-16-0012
 부처명 미래창조과학부
 연구관리전문기관 정보통신기술진흥센터
 연구사업명 2016년 대학ICT연구센터육성지원사업
 연구과제명 ITRC LOS/NLOS 환경에서 3차원 선택적 공간 무선전력전송
 기 여 율 1/2
 주관기관 경희대학교 산학협력단
 연구기간 2016.06.01 ~ 2019.12.31

이 발명을 지원한 국가연구개발사업

과제고유번호 NRF-2017R1A2B4002134
 부처명 미래창조과학부
 연구관리전문기관 한국연구재단
 연구사업명 이공분야기초연구사업/중견연구자지원사업/중견연구
 연구과제명 전기적 가변 성질을 제공하는 인공물질의 플랫폼 설계 및 응용에 대한 연구
 기 여 율 1/2
 주관기관 경희대학교 산학협력단
 연구기간 2017.03.01 ~ 2022.02.28

명세서

청구범위

청구항 1

입력단자, 출력단자, 결합단자 및 고립단자를 구비하는 방향성 결합기에 있어서,

상기 입력단자와 상기 출력단자 사이의 임피던스 크기 및 상기 결합단자와 상기 고립단자 사이의 임피던스 크기는 서로 상이하며,

상기 입력단자와 상기 결합단자 사이의 임피던스 크기 및 상기 결합단자와 상기 고립단자 사이의 임피던스 크기는 서로 동일한 것을 특징으로 하는 방향성 결합기.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 입력단자와 상기 출력단자에 각각 접속되어 있는 제1 커패시터와 제2 커패시터의 용량 크기는 서로 동일하며,

상기 결합단자와 상기 고립단자에 각각 접속되어 있는 제3 커패시터와 제4 커패시터의 용량 크기는 서로 동일하며,

상기 제1 커패시터와 상기 제3 커패시터의 용량 크기는 서로 상이한 것을 특징으로 하는 방향성 결합기.

청구항 4

제 3 항에 있어서,

상기 입력단자와 상기 출력단자 사이에는 제1 인덕터 및 제2 인덕터가 직렬 접속되어 있으며,

상기 결합단자와 상기 고립단자 사이에는 상기 제1 인덕터와 유도 결합되는 제3 인덕터 및 상기 제2 인덕터와 유도 결합되는 제4 인덕터가 직렬 접속되어 있으며,

상기 제3 인덕터와 상기 제4 인덕터 사이에는 양의 리액턴스 성분을 가지는 음의 커패시터 소자가 상기 제3 인덕터와 상기 제4 인덕터에 직렬 접속되어 있는 것을 특징으로 하는 방향성 결합기.

청구항 5

제 4 항에 있어서, 상기 음의 커패시터 소자는

상기 제3 인덕터에 직렬로 접속되어 있으며 상기 제3 인덕터에 양의 리액턴스 성분을 제공하는 제1 음의 커패시터 소자와,

상기 제4 인덕터와 직렬로 접속되어 있으며 상기 제4 인덕터에 양의 리액턴스 성분을 제공하는 제2 음의 커패시터 소자를 구비하는 것을 특징으로 하는 방향성 결합기.

청구항 6

제 4 항 또는 제 5 항에 있어서,

상기 제3 인덕터와 상기 제4 인덕터가 각각 $((L-\Delta L)/2)$ 크기의 리액턴스를 가지는 경우,

상기 음의 커패시터 소자는 상기 제3 인덕터와 상기 제4 인덕터에 각각 $\Delta L/2$ 크기의 리액턴스를 제공하는 것을 특징으로 하는 방향성 결합기.

발명의 설명

기술 분야

- [0001] 본 발명은 비대칭 구조의 집중소자 기반 방향성 결합기에 관한 것으로, 보다 구체적으로 전송선로 대신 집중소자를 이용하여 소형으로 집적화가 가능하며, 집중소자를 서로 비대칭적으로 배치하여 광대역의 특징을 가지며, 추가적으로 음의 커패시터 소자를 삽입하거나 더욱 바람직하게 손실있는 음의 커패시터 소자를 삽입하여 대역폭을 더 증대시킬 수 있는 집중소자 기반의 방향성 결합기에 관한 것이다.

배경 기술

- [0002] 방향성 결합기는 RF 시스템에 있는 매우 중요한 부품이다. 방향성 결합기는 RF 시스템 내의 원하는 노드에서 진행하는 신호의 전력 세기를 측정하고자 하는 경우 사용된다. 이는 신호의 세기 정보를 통해 전체 RF 시스템의 동작을 제어하기 위해서이다.
- [0003] 방향성 결합기는 신호가 진행하는 방향으로 신호의 작은 부분을 뽑아 측정할 수 있어야 하며, 진행하는 신호가 특정한 로드(load)에서 반사되어 반대 방향으로 진행하는 반사파는 진행하는 신호의 세기 측정을 왜곡하지 못하도록 설계되어야 한다.
- [0004] 통상적으로 종래 방향성 결합기는 도 1(a)와 같이 전송선로를 이용하여 설계된다. 그러나 전송선로를 사용할 경우 전송선로의 길이가 중심주파수의 1/4파장의 길이로 설계되어 많은 무선통신 RF 시스템이 사용하고 있는 1~2 GHz의 주파수 대역에서는 전송선로의 길이가 매우 길어져 방향성 결합기를 소형으로 집적화하기가 매우 어렵다. 따라서 온칩(OnChip)으로 집적화하기 위해 반도체 기술을 사용할 경우 도 1(b)에 도시되어 있는 바와 같이 인덕터 및 커패시터 등과 같은 집중소자(lumped element)를 사용하여 설계한다.
- [0005] 그러나 집중소자 기반의 방향성 결합기는 좁은 주파수 대역에서 동작하는 협대역 특성을 보인다. 도 1(b)에 도시되어 있는 바와 같이 단자1을 입력단자, 단자2를 출력단자로 사용할 경우, 단자3은 결합단자가 되며 단자4는 고립단자가 된다.
- [0006] 이때 방향성 결합기의 성능은 결합특성 (coupling, S_{31}), 고립특성 (isolation, S_{41}), 전달특성 (transmission, S_{21}), 입력정합특성 (matching, S_{11})으로 나타낸다. 네 가지의 성능 중 집중소자 기반의 방향성 결합기의 대역폭은 일반적으로 고립특성에 의해 결정된다.
- [0007] 도 1(b)에 도시되어 있는 바와 같이 종래의 집중소자를 이용한 방향성 결합기는 상하 및 좌우 대칭 구조로 설계되는데, 이러한 대칭구조의 방향성 결합기에서 중심주파수가 1 GHz인 입력신호로부터 10 dB 낮은 전력의 신호를 얻도록 대칭구조를 가지는 집중소자 기반의 방향성 결합기를 설계하는 경우, 도 2에 도시되어 있는 바와 같이 대역폭을 고립특성이 -40 dB 이하인 주파수 대역으로 설정하면 1 GHz를 중심으로 90 MHz의 협대역 특성을 보인다.
- [0008] 따라서 집중소자 기반의 방향성 결합기를 설계함에 있어서, 고립특성의 광대역화를 통해 대역폭을 개선시킨 집중소자 기반의 방향성 결합기에 대한 요구가 존재한다.

발명의 내용

해결하려는 과제

- [0009] 본 발명에 따른 방향성 결합기는 전송선로 대신 집중소자를 이용하여 집적화가 가능하며, 집중소자를 서로 비대칭적으로 배치하여 광대역의 특징을 가진다.
- [0010] 한편, 본 발명에 따른 방향성 결합기는 음의 커패시터 소자를 삽입하거나 더욱 바람직하게 음의 커패시터 소자의 손실을 이용하여 대역폭을 더 증대시킬 수 있다.

과제의 해결 수단

- [0011] 본 발명의 목적을 달성하기 위하여, 본 발명에 따른 방향성 결합기는 입력단자와 출력단자 사이의 임피던스 크기 및 결합단자와 고립단자 사이의 임피던스 크기는 서로 상이한 것을 특징으로 한다.
- [0012] 여기서 입력단자와 결합단자 사이의 임피던스 크기 및 결합단자와 고립단자 사이의 임피던스 크기는 서로 동일

한 것을 특징으로 한다.

[0013] 바람직하게, 입력단자와 출력단자에 각각 접속되어 있는 제1 커패시터와 제2 커패시터의 용량 크기는 서로 동일하며, 결합단자와 고립단자에 각각 접속되어 있는 제3 커패시터와 제4 커패시터의 용량 크기는 서로 동일하며, 제1 커패시터와 제3 커패시터의 용량 크기는 서로 상이한 것을 특징으로 한다.

[0014] 바람직하게, 입력단자와 출력단자 사이에는 제1 인덕터 및 제2 인덕터가 직렬 접속되어 있으며, 결합단자와 고립단자 사이에는 제1 인덕터와 유도 결합되는 제3 인덕터 및 제2 인덕터와 유도 결합되는 제4 인덕터가 직렬 접속되어 있으며, 제3 인덕터와 제4 인덕터 사이에는 양의 리액턴스 성분을 가지는 음의 커패시터 소자가 제3 인덕터와 제4 인덕터에 직렬 접속되어 있는 것을 특징으로 한다.

[0015] 여기서 음의 커패시터 소자는 제3 인덕터에 직렬로 접속되어 있으며 제3 인덕터에 양의 리액턴스 성분을 제공하는 제1 음의 커패시터 소자와, 제4 인덕터와 직렬로 접속되어 있으며 제4 인덕터에 양의 리액턴스 성분을 제공하는 제2 음의 커패시터 소자를 구비하는 것을 특징으로 한다.

[0016] 바람직하게, 제3 인덕터와 제4 인덕터가 각각 $(L-\Delta L)/2$ 크기의 리액턴스를 가지는 경우, 음의 커패시터 소자는 제3 인덕터와 제4 인덕터에 각각 $\Delta L/2$ 크기의 리액턴스를 제공하는 것을 특징으로 한다.

발명의 효과

[0017] 본 발명에 따른 집중소자 기반의 방향성 결합기는 전송선로 대신 집중소자를 이용하여 집적화가 가능하며, 집중소자를 서로 비대칭적으로 배치하여 대칭적으로 집중소자를 배치한 종래 방향성 결합기에 비해 대역폭을 증가시킬 수 있다.

[0018] 또한, 본 발명에 따른 방향성 결합기는 음의 커패시터 소자를 삽입하거나 더욱 바람직하게 손실있는 음의 커패시터 소자를 삽입함으로써, 방향성 결합기가 가지는 대역폭을 더 증대시킬 수 있다.

도면의 간단한 설명

[0019] 도 1은 종래 집중소자 기반의 대칭구조 방향성 결합기의 회로도들을 도시하고 있다.

도 2는 종래 집중소자 기반의 대칭구조 방향성 결합기가 가지는 대역폭을 도시하고 있다.

도 3은 본 발명의 일 실시예에 따른 집중소자 기반의 방향성 결합기를 설명하기 위한 회로도이다.

도 4는 본 발명의 일 실시예에 따른 집중소자 기반의 방향성 결합기에서 제1 기준선을 기준으로 우수 모드(even mode)와 기수 모드(odd mode)의 등가회로를 도시하고 있다.

도 5는 본 발명의 다른 실시예에 따른 집중소자 기반의 방향성 결합기를 설명하기 위한 회로도이다.

도 6은 본 발명의 다른 실시예에 따른 방향성 결합기의 대역폭을 도시하고 있다.

도 7은 음의 커패시터를 구현하는 회로도의 일 예를 도시하고 있다.

도 8은 음의 커패시터의 손실이 3 dB인 경우 고립특성을 음의 커패시터(NCAP)가 손실 가지지 않는 경우와, 음의 커패시터를 사용하지 않는 경우와 비교하여 도시한 도면이다.

도 9는 본 발명의 일 실시예에 따른 비대칭 구조의 집중소자 기반 방향성 결합기의 대역폭을 도시하고 있다.

도 10은 소자 종류별 리액턴스-주파수 관계를 설명하기 위한 도면이다.

발명을 실시하기 위한 구체적인 내용

[0020] 본 발명에서 사용되는 기술적 용어는 단지 특정한 실시 예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아님을 유의해야 한다. 또한, 본 발명에서 사용되는 기술적 용어는 본 발명에서 특별히 다른 의미로 정의되지 않는 한, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 의미로 해석되어야 하며, 과도하게 포괄적인 의미로 해석되거나, 과도하게 축소된 의미로 해석되지 않아야 한다. 또한, 본 발명에서 사용되는 기술적인 용어가 본 발명의 사상을 정확하게 표현하지 못하는 잘못된 기술적 용어 일 때에는, 당업자가 올바르게 이해할 수 있는 기술적 용어로 대체되어 이해되어야 할 것이다.

[0021] 또한, 본 발명에서 사용되는 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한 복수의 표현을 포함한다. 본 발명에서, "구성된다" 또는 "포함한다" 등의 용어는 발명에 기재된 여러 구성 요소들, 또는 여러 단계를 반

드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다.

[0022] 또한, 첨부된 도면은 본 발명의 사상을 쉽게 이해할 수 있도록 하기 위한 것일 뿐, 첨부된 도면에 의해 본 발명의 사상이 제한되는 것으로 해석되어서는 아니 됨을 유의해야 한다.

[0023] 도 3은 본 발명의 일 실시예에 따른 집중소자 기반의 방향성 결합기를 설명하기 위한 회로도이다.

[0024] 도 3을 참고로 살펴보면, 입력단자(P1)에는 제1 커패시터(C_T)와 제2 커패시터(C_C)가 서로 병렬로 접속되어 있으며, 제1 커패시터(C_T)와 제2 커패시터(C_C)의 사이에는 제1 인덕터(L_1)가 제1 커패시터(C_T)와 제2 커패시터(C_C)에 병렬로 접속되어 있다. 출력단자(P2)에 병렬로 접속된 제3 커패시터(C_T')와 제4 커패시터(C_C')의 사이에는 제1 인덕터가 제3 커패시터(C_T')와 제4 커패시터(C_C')에 병렬로 접속되어 있다.

[0025] 한편, 결합단자(P3)에는 제2 커패시터(C_C)와 제5 커패시터(C_B)가 서로 병렬로 접속되어 있으며, 제2 커패시터(C_C)와 제5 커패시터(C_B)의 사이에는 제2 인덕터(L_2)가 제2 커패시터(C_C)와 제5 커패시터(C_B)에 병렬로 접속되어 있다. 고립단자(P4)에 병렬로 접속된 제4 커패시터(C_C')와 제6 커패시터(C_B')의 사이에는 제2 인덕터(L_2)가 제4 커패시터(C_C')와 제6 커패시터(C_B')에 병렬로 접속되어 있다.

[0026] 즉, 본 발명의 일 실시예에 따른 방향성 결합기는 전송선로 대신 커패시터 또는 인덕터와 같은 집중소자를 사용하며, 이를 통해 방향성 결합기를 소형으로 집적화하여 제작 가능하다는 장점을 가진다.

[0027] 여기서 제1 커패시터(C_T)와 제3 커패시터(C_T')의 커패시턴스 크기는 서로 동일하며, 제2 커패시터(C_C)와 제4 커패시터(C_C')의 커패시턴스 크기는 서로 동일하며, 제5 커패시터(C_B)와 제 6 커패시터(C_B')의 커패시턴스 크기는 서로 동일하다. 한편, 제1 커패시터(C_T)와 제5 커패시터(C_B)의 크기는 서로 상이하다.

[0028] 따라서 본 발명의 일 실시예에 따른 집중소자 기반의 방향성 결합기는 제1 기준선(S1)을 기준으로 좌우 대칭 구조이며, 제2 기준선(S2)를 기준으로 상하 비대칭 구조를 가진다. 이로 인하여 입력단자(P1)와 결합단자(P3) 사이의 임피던스 값과 출력단자(P2)와 고립단자(P4) 사이의 임피던스 값은 서로 동일한 반면, 입력단자(P1)와 출력단자(P2) 사이의 임피던스 값과 결합단자(P3)와 고립단자(P4) 사이의 임피던스 값은 서로 상이한 것을 특징으로 한다.

[0029] 도 4는 본 발명의 일 실시예에 따른 집중소자 기반의 방향성 결합기에서 제1 기준선을 기준으로 우수 모드(even mode)와 기수 모드(odd mode)의 등가회로를 도시하고 있다.

[0030] 도 4를 참고로 보다 구체적으로 살펴보면, 기수모드 등가회로에서 L_1 과 L_2 의 크기는 트랜스포머의 파라미터인 L 과 M 을 이용하여 아래의 수학적식(1)과 같이 계산된다.

[0031] [수학적식 1]

$$L_1 = (L - M) + \frac{(L - M)^2}{2M}, \quad L_2 = \frac{L + M}{2}$$

[0032]

[0033] 각 성분들의 값을 이용하여 우수모드 등가회로와 기수모드 등가회로는 ABCD 파라미터로 아래의 수학적식(2)와 수학적식(3)과 같이 표현된다.

[0034] [수학적식2]

$$\begin{bmatrix} A_e & B_e \\ C_e & D_e \end{bmatrix}_{\text{even-mode}} = \begin{bmatrix} \frac{C_B + 1}{C_C} & \frac{1}{j\omega C_C} \\ \frac{j\omega(C_C C_T + C_C C_B + C_T C_B)}{C_C} & \frac{C_T}{C_C} + 1 \end{bmatrix}$$

[0035]

[0036] [수학식3]

$$\begin{bmatrix} A_o & B_o \\ C_o & D_o \end{bmatrix}_{odd-mode} = \begin{bmatrix} 1 + \frac{L_1}{L_2} \cdot \frac{1-\omega^2 L_2 C_B}{1-\omega^2 L_1 C_C} & \frac{j\omega L_1}{1-\omega^2 L_1 C_C} \\ \frac{2-\omega^2 L_2 (C_T+C_B)}{j\omega L_2} - \frac{j\omega L_1}{1-\omega^2 L_1 C_C} \cdot \frac{(1-\omega^2 L_2 C_T)(1-\omega^2 L_2 C_B)}{\omega^2 L_2} & 1 + \frac{L_1}{L_2} \cdot \frac{1-\omega^2 L_2 C_T}{1-\omega^2 L_1 C_C} \end{bmatrix}$$

[0037]

[0038] ABCD 파라미터를 이용하면 전달계수(transmission coefficient, T)를 아래의 수학식(4)와 같이 구할 수 있다. Z_0 는 회로의 특성임피던스이다.

[0039] [수학식 4]

$$T = \frac{2}{A + \frac{B}{Z_0} + CZ_0 + D}$$

[0040]

[0041] 본 발명의 일 실시예에 따른 집중소자 기반의 방향성 결합기의 고립특성은 우수모드 및 기수모드의 전달계수를 이용하여 아래의 수학식(5)와 같이 계산할 수 있다.

[0042] [수학식 5]

$$S_{isolation}(S_{41}) = \frac{T_{even} - T_{odd}}{2} = \frac{1}{\underbrace{A_e + D_e}_{real} + \underbrace{\frac{B_e}{Z_0} + C_e Z_0}_{imaginary}} - \frac{1}{\underbrace{A_o + D_o}_{real} + \underbrace{\frac{B_o}{Z_0} + C_o Z_0}_{imaginary}}$$

[0043]

[0044] 수학식(5)에서 $S_{isolation}$ 을 0으로 만들기 위한 식은 아래의 수학식(6)과 같다.

[0045] [수학식 6]

$$A_e + D_e = A_o + D_o, \quad \frac{B_e}{Z_0} + C_e Z_0 = \frac{B_o}{Z_0} + C_o Z_0$$

[0046]

[0047] 수학식(6)을 이용하면 아래와 같은 수학식(7)과 수학식(8)을 얻을 수 있다. 수학식(7)은 본 발명의 일 실시예에 따른 집중소자 기반 방향성 결합기에서 고립특성을 얻을 수 있는 수학식이며, 수학식(8)은 본 발명의 일 실시예에 따른 집중소자 기반의 방향성 결합기에서 고립특성을 원하는 주파수(ω_0)로 얻을 수 있는 수학식이다.

[0048] [수학식 7]

$$2C_c = \frac{L_2}{L_1} (C_T + C_B) = \frac{M}{L - M} (C_T + C_B)$$

[0049]

[0050] [수학식 8]

$$\omega_0^2 = \frac{Z_0^2 C_C (2L_2 + L_1) - L_2^2}{(2L_1^2 C_C^2 + 2C_C^2 L_1 L_2 - L_2^2 C_B C_T) Z_0^2}$$

[0051]

[0052] 종래 대칭 구조의 집중소자 기반 방향성 결합기와 본 발명의 일 실시예에 따른 비대칭 구조의 집중소자 기반 방향성 결합기의 대역폭을 고립특성이 -40dB 이하인 주파수 대역으로 설정하면, 도 9에 도시되어 있는 바와 같이 본 발명의 일 실시예에 따른 비대칭 구조의 집중소자 기반 방향성 결합기가 종래 대칭 구조의 집중소자 기반 방향성 결합기와 비교하여 1GHz를 중심으로 대역폭이 증가하였음을 알 수 있다.

- [0053] 도 5는 본 발명의 다른 실시예에 따른 집중소자 기반의 방향성 결합기를 설명하기 위한 회로도이다.
- [0054] 도 5를 참고로 보다 구체적으로 살펴보면, 입력단자(P1)에는 제1 커패시터(C_T)와 제2 커패시터(C_C)가 서로 병렬로 접속되어 있으며, 제1 커패시터(C_T)와 제2 커패시터(C_C)의 사이에는 제1 인덕터($L_1/2$)가 제1 커패시터(C_T)와 제2 커패시터(C_C)에 병렬로 접속되어 있다. 제1 인덕터($L_1/2$)에는 제2 인덕터($L_1/2$)가 직렬로 접속되어 있다. 출력단자(P2)에 병렬로 접속된 제3 커패시터(C_T')와 제4 커패시터(C_C')의 사이에는 제2 인덕터($L_1/2$)가 제3 커패시터(C_T')와 제4 커패시터(C_C')에 병렬로 접속되어 있다.
- [0055] 한편, 결합단자(P3)에는 제2 커패시터(C_C)와 제5 커패시터(C_B)가 서로 병렬로 접속되어 있으며, 제2 커패시터(C_C)와 제5 커패시터(C_B)의 사이에는 제3 인덕터($(L_2-\Delta L_2)/2$)가 제2 커패시터(C_C)와 제5 커패시터(C_B)에 병렬로 접속되어 있다. 제3 인덕터($(L_2-\Delta L_2)/2$)에는 음의 커패시터 소자(C_N)가 직렬로 접속되어 있으며 음의 커패시터 소자(C_N)에는 제4 인덕터($(L_2-\Delta L_2)/2$)가 직렬로 접속되어 있다. 고립단자(P4)에 병렬로 접속된 제4 커패시터(C_C')와 제6 커패시터(C_B')의 사이에는 제4 인덕터($(L_2-\Delta L_2)/2$)가 제4 커패시터(C_C')와 제6 커패시터(C_B')에 병렬로 접속되어 있다.
- [0056] 즉, 본 발명의 다른 실시예에 따른 방향성 결합기는 음의 커패시터 소자가 삽입된 비대칭 구조로 형성되어 있다.
- [0057] 여기서 제1 커패시터(C_T)와 제3 커패시터(C_T')의 크기는 서로 동일하며, 제2 커패시터(C_C)와 제4 커패시터(C_C')의 크기는 서로 동일하며, 제5 커패시터(C_B)와 제6 커패시터(C_B')의 크기는 서로 동일하다. 한편, 제1 커패시터(C_T)와 제5 커패시터(C_B)의 크기는 서로 상이하다.
- [0058] 여기서 음의 커패시터 소자에 대해 보다 구체적으로 설명하면, 모든 수동소자들은 도 10(a)와 같이 리액턴스-주파수 관계가 양의 기울기를 가지는 Foster의 리액턴스 법칙을 만족한다. 이러한 법칙을 만족하는 수동소자를 이용한 정합에는 한계가 존재할 수밖에 없다. 예를 들어, 회로 정합을 위해 인덕터로부터 생기는 리액턴스의 값을 상쇄시켜야 할 경우 커패시터의 리액턴스를 이용하여 그 값을 상쇄시켜줄 수 있는데, 두 리액턴스의 값이 상쇄되는 주파수영역은 매우 좁을 수밖에 없다. 광대역으로 정합하고자 하는 경우 반사손실은 그에 따라 증가하여 전력 전달 효율은 감소하게 되며 이를 Bode-Fano limit이라 한다.
- [0059] 한편, 기존의 수동소자와는 달리 음의 인덕턴스($-L$)를 가지는 음의 인덕터 또는 음의 커패시턴스($-C$)를 가지는 음의 커패시터는 도 10(b)와 같이 Foster의 리액턴스 법칙에 반하는 음의 기울기를 가진다. 이러한 소자가 존재할 경우 모든 주파수에서 임피던스를 상쇄 가능하므로 Bode-Fano limit를 넘어서는 정합이 가능한데, 이러한 소자들을 통상적으로 Non-foster 소자라 언급한다. Non-Foster 소자는 기존의 수동소자들로는 구현이 불가능하며, 트랜지스터와 같은 능동회로의 조합으로 구현될 수 있다.
- [0060] 본 발명에서 음의 커패시터 소자는 위상만 상이할 뿐 인덕터와 동일하게 동작함을 이용하여 제3 인덕터와 제4 인덕터 사이에 음의 커패시터 소자를 추가하여 대역폭을 증가시킬 수 있다. 보다 구체적으로 살펴보면 제3 인덕터와 제4 인덕터가 각각 $L_2/2$ 의 인덕턴스 크기를 가져야 하다면, 제3 인덕터와 제4 인덕터의 인덕턴스 크기를 각각 $(L_2-\Delta L_2)/2$ 로 하고 제3 인덕터와 제4 인덕터 사이에 Non-foster 소자 중 하나인 음의 커패시터 소자(C_N)를 삽입하여 음의 커패시터 소자(C_N)가 $\Delta L_2/2$ 의 크기에 해당하는 양의 리액턴스를 제3 인덕터와 제4 인덕터에 각각 제공함으로써, 대역폭이 증대되는 효과가 발생되었음을 확인하였다.
- [0061] 본 발명에서 음의 커패시터 소자의 용량 크기를 증가시키는 대신 제3 인덕터 또는 제4 인덕터의 인덕턴스를 줄이면 대역폭이 증대되는 효과가 발생하는데, 이로 인하여 제1 인덕터와 제3 인덕터 사이의 유도결합 크기가 작아지거나 제2 인덕터와 제4 인덕터 사이의 유도결합 크기가 작아져 분배되는 전력 크기가 줄어들게 된다. 따라서 본 발명이 적용되는 분야에 따라 음의 커패시터 소자의 용량 크기를 조절하여 대역폭과 분배 전력을 조정할 수 있다.
- [0062]
- [0063] 도 7은 음의 커패시터 소자에 대한 회로도의 일 예를 도시하고 있는데, 음의 커패시터 소자를 이용할 경우 양단자의 임피던스는 아래의 수학적식(9)와 같이 표현된다.

[0064] [수학식 9]

$$Z_{in} = \frac{2}{g_m} + \frac{1}{s(-C_L)}$$

[0065]

[0066] 음의 커패시터 소자에서 용량 크기는 C_L 의 크기에 의해 결정되고, 음의 커패시터 소자의 손실은 교차 결합을 구성하고 있는 두 MOS 트랜지스터 M_1 과 M_2 가 가지는 트랜스컨덕턴스(g_m)에 의해 결정된다. 음의 커패시터 소자가 보이는 손실은 고립특성의 대역폭을 증가시킬 수 있었는데, 본 발명의 다른 실시예에서 음의 커패시터 소자의 손실을 증가시킬수록 대역폭이 증대되는 효과를 가진다.

[0067] 본 발명이 적용되는 분야에 따라 음의 커패시터 소자(C_N)는 제3 인덕터에 $\Delta L_2/2$ 의 크기에 해당하는 양의 리액턴스를 제공하는 제1 음의 커패시터 소자와 제4 인덕터에 $\Delta L_2/2$ 의 크기에 해당하는 양의 리액턴스를 제공하는 제2 음의 커패시터 소자로 구현할 수 있으며 이는 본 발명에 속한다. 앞서 설명한 바와 같이 음의 커패시터 소자는 능동소자와 수동소자의 조합으로 제작될 수 있는데, 음의 커패시터 소자를 제1 음의 커패시터 소자와 제2 음의 커패시터 소자로 분리하여 구현함으로써, 음의 커패시터 소자의 부피를 줄이면서 동시에 음의 커패시터 소자가 가지는 손실을 증대시킬 수 있다는 장점을 가진다.

[0068] 도 8은 음의 커패시터 소자의 손실이 3 dB인 경우 고립특성을 음의 커패시터 소자가 손실 가지지 않는 경우와, 음의 커패시터 소자를 사용하지 않는 경우와 비교하여 도시한 도면이다. 도 8에 도시되어 있는 바와 같이 -40 dB의 고립특성을 기준으로 하면 3 dB의 손실을 가지는 음의 커패시터 소자를 사용할 경우 고립특성은 260 MHz의 대역폭을 보인다. 손실이 없는 음의 커패시터 소자를 사용한 경우 보다 대역폭이 53% 증가하였고, 음의 커패시터 소자를 사용하지 않는 일반적인 대칭 구조보다 대역폭이 189% 증가하였다.

[0069] 한편, 상술한 본 발명의 실시 예들은 컴퓨터에서 실행될 수 있는 프로그램으로 작성 가능하고, 컴퓨터로 읽을 수 있는 기록 매체를 이용하여 상기 프로그램을 동작시키는 범용 디지털 컴퓨터에서 구현될 수 있다.

[0070] 상기 컴퓨터로 읽을 수 있는 기록 매체는 마그네틱 저장 매체(예를 들어, 롬, 플로피 디스크, 하드디스크 등), 광학적 판독 매체(예를 들면, 시디롬, 디브이디 등) 및 캐리어 웨이브(예를 들면, 인터넷을 통한 전송)와 같은 저장 매체를 포함한다.

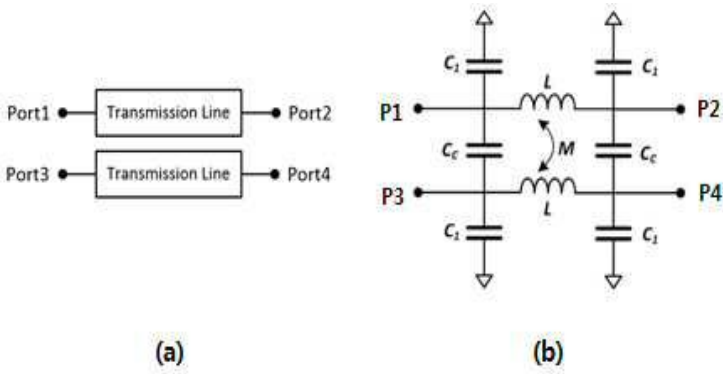
[0071] 본 발명은 도면에 도시된 실시예를 참고로 설명되었으나 이는 예시적인 것에 불과하며, 본 기술 분야의 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위는 첨부된 등록청구범위의 기술적 사상에 의해 정해져야 할 것이다.

부호의 설명

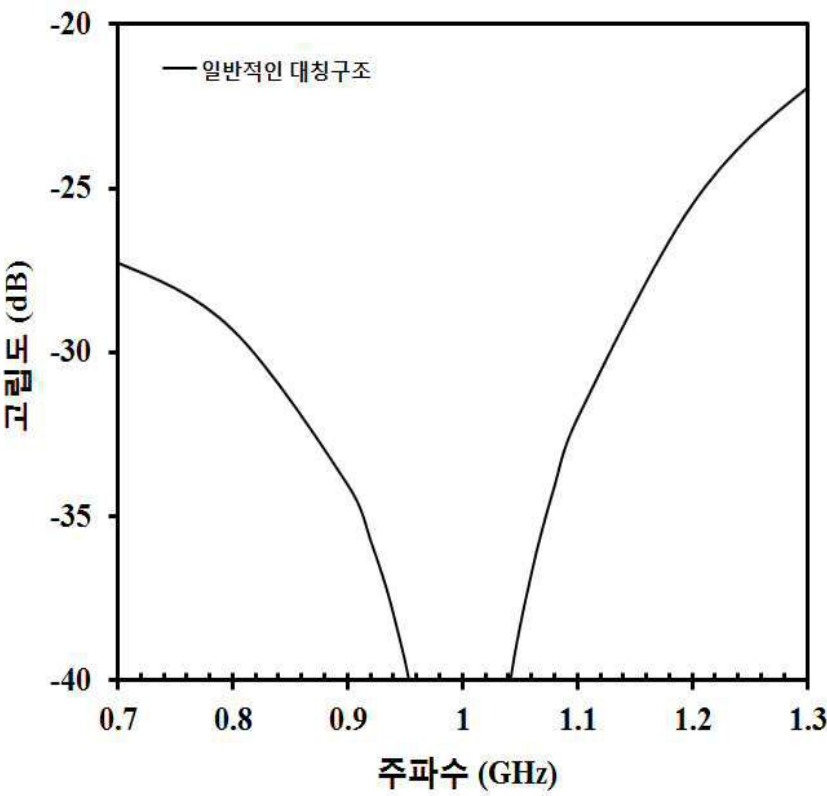
[0072] C_T : 제1 커패시터
 C_C : 제2 커패시터
 C_T' : 제3 커패시터
 C_C' : 제4 커패시터
 C_B : 제5 커패시터
 C_B' : 제6 커패시터
 L_1 : 제1 인덕터
 L_2 : 제2 인덕터
 C_N : 음의 커패시터 소자

도면

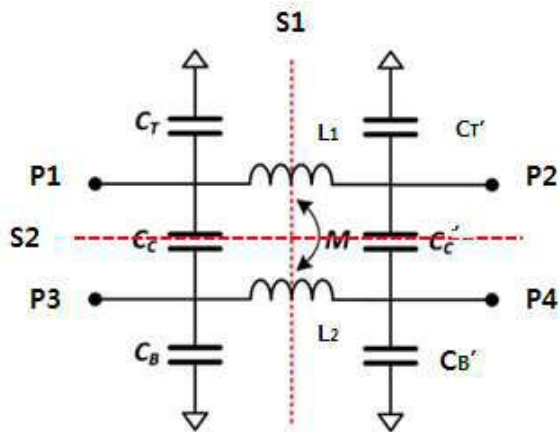
도면1



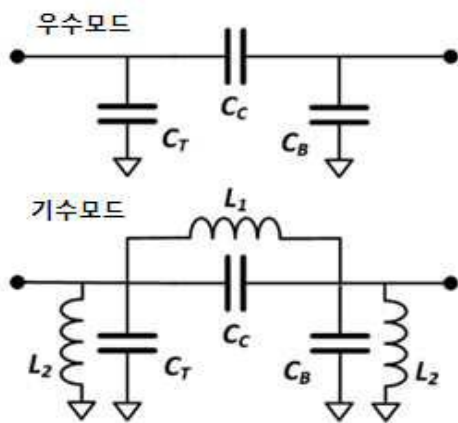
도면2



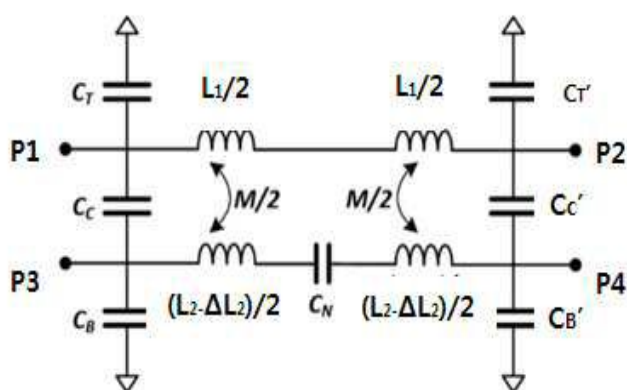
도면3



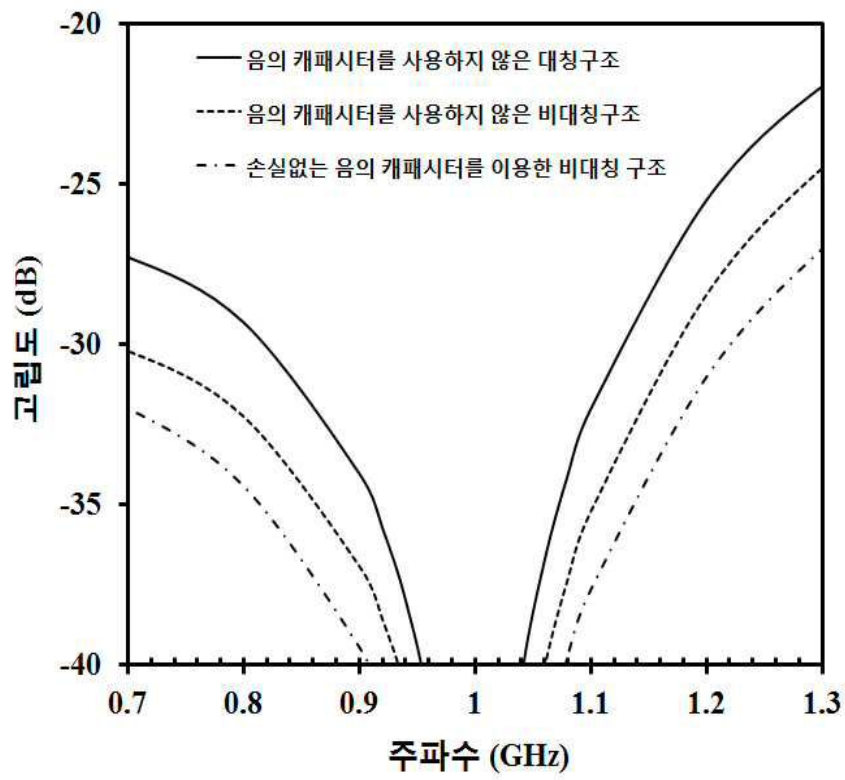
도면4



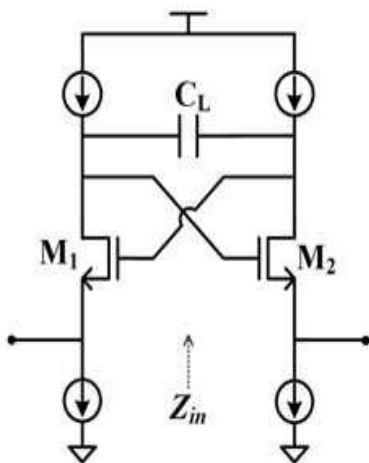
도면5



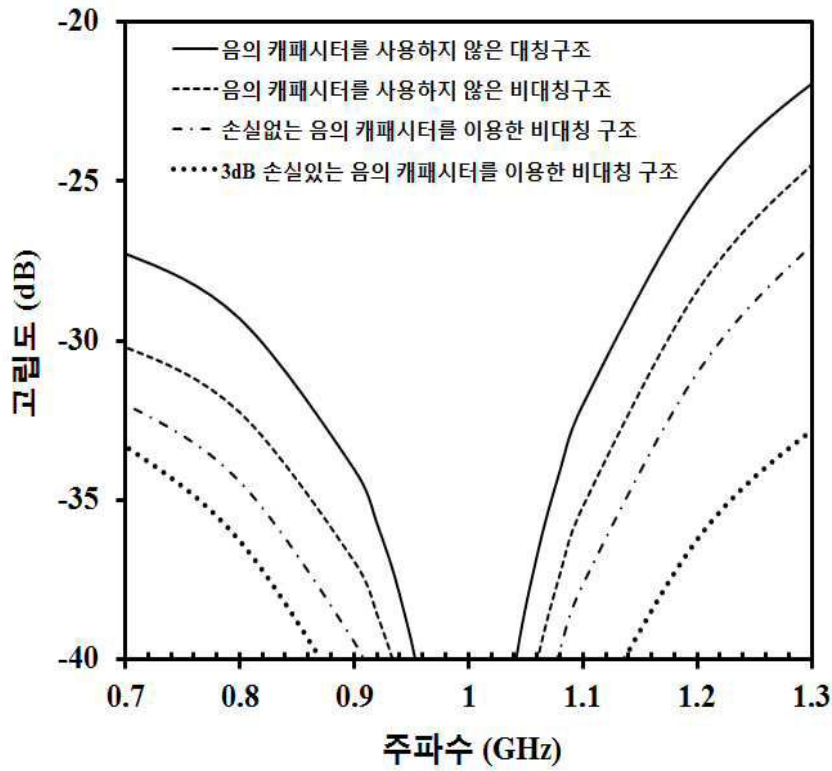
도면6



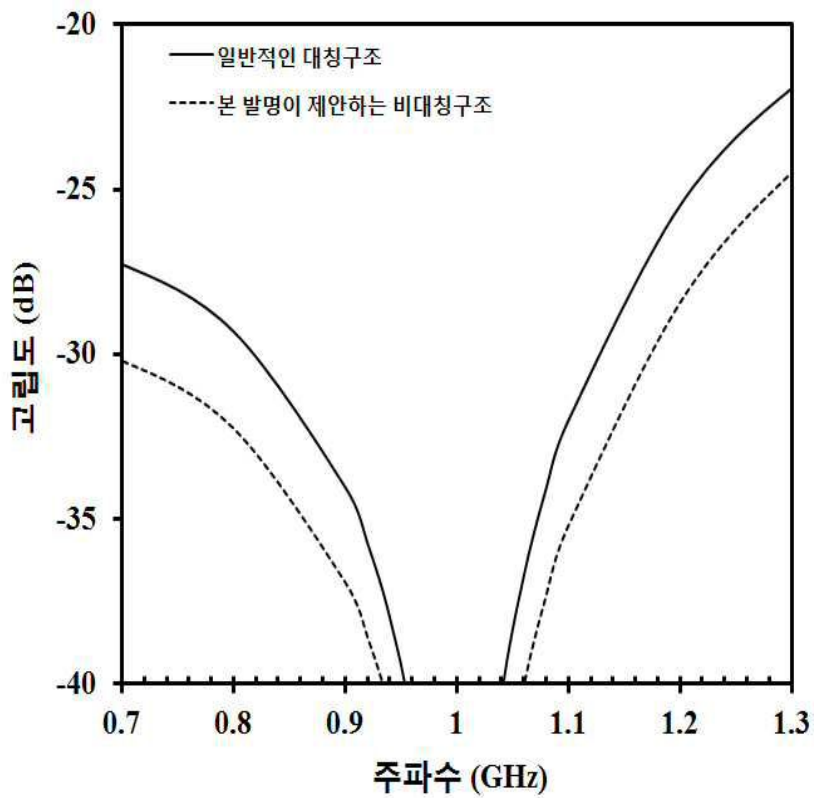
도면7



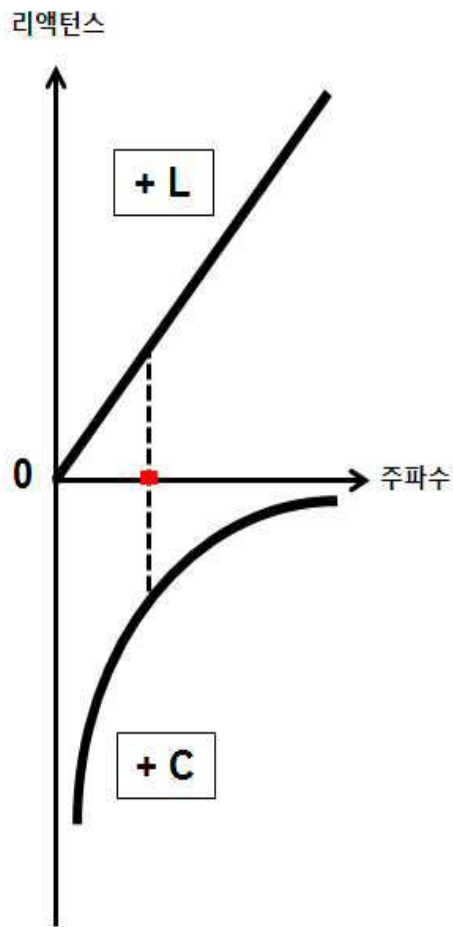
도면8



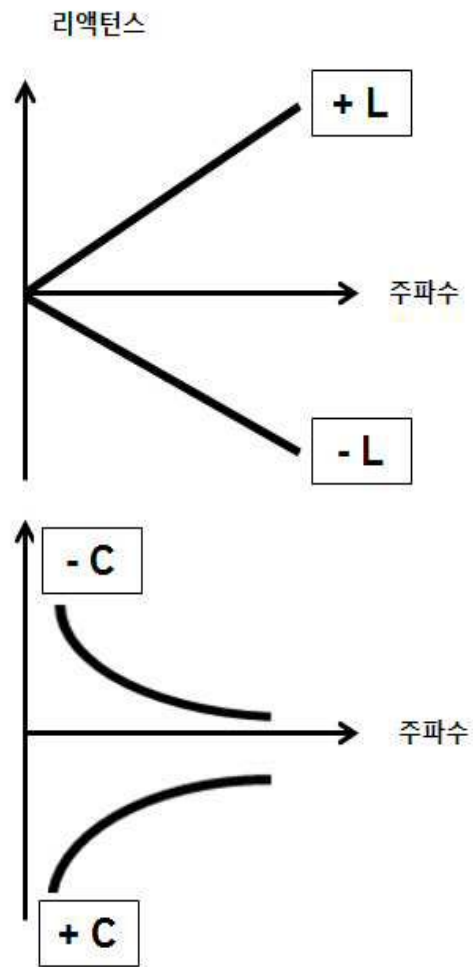
도면9



도면10



(a)



(b)