

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年3月5日(05.03.2015)



(10) 国際公開番号
WO 2015/029337 A1

- (51) 国際特許分類:
G09G 3/30 (2006.01) *H01L 51/50* (2006.01)
G09G 3/20 (2006.01) *H05B 33/14* (2006.01)
- (21) 国際出願番号: PCT/JP2014/004057
- (22) 国際出願日: 2014年8月4日(04.08.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-181547 2013年9月2日(02.09.2013) JP
- (71) 出願人: 凸版印刷株式会社(TOPPAN PRINTING CO., LTD.) [JP/JP]; 〒1100016 東京都台東区台東1丁目5番1号 Tokyo (JP).
- (72) 発明者: 小林 賢次(KOBAYASHI, Kenji).
- (74) 代理人: 特許業務法人 小笠原特許事務所(OGASAWARA PATENT OFFICE); 〒5640063 大阪

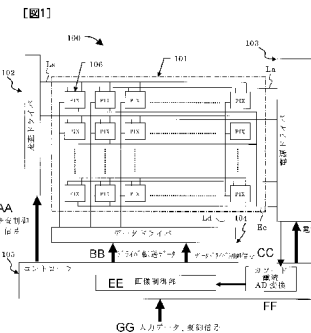
府吹田市江坂町1丁目23番101号 大同生命江坂ビル13階 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,

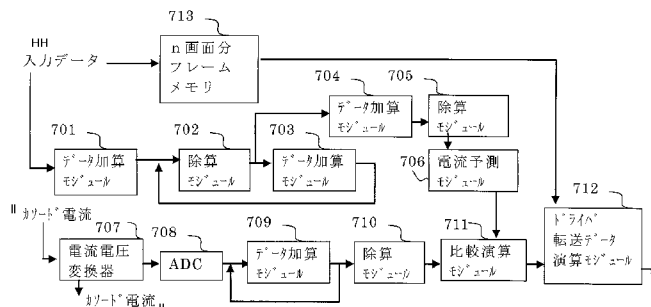
[続葉有]

(54) Title: DISPLAY CONTROL DEVICE

(54) 発明の名称: 表示制御装置



【図1】



- 102 Scanning driver
103 Power supply driver
104 Data driver
105 Controller
AA Scanning control signal
BB Driver transfer data
CC Data driver control signal
DD Power supply control signal
EE Image control unit
FF Cathode current A/D conversion
- GG Input data, control signal
701, 703, 704, 709 Data addition module
702, 705, 710 Division module
706 Current prediction module
707 Current-voltage converter
711 Comparison calculation module
712 Driver transfer data calculation module
713 n screen frame memory
HH Input data
II Cathode current

(57) Abstract: Provided is a display control device that can suppress temperature increases in a display panel by controlling current values flowing in pixel circuits and can suppress changes in image quality. A display control device that supplies a gradient signal, according to image data, to a light-emitting panel in which a plurality of pixels each having light-emitting elements is arranged in two dimensions and makes image information be displayed on the light-emitting panel is provided with: a calculation circuit for finding an average of image data; a calculation circuit for finding a predicted value for current flowing in common electrodes in the light-emitting panel from the average of the image data; a calculation circuit for finding an actual value for current flowing in the common electrodes when the light-emitting elements are emitting light; a calculation circuit for comparing the predicted value and actual value; and a correction circuit for correcting, according to the results of comparison, the gradient signal according to the image data.

(57) 要約:

[続葉有]



NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI 添付公開書類:

(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, — 国際調査報告 (条約第 21 条(3))
MR, NE, SN, TD, TG).

画素回路に流す電流値を制御することで表示パネルの温度上昇を抑制し、画質の変化を抑えることができる表示制御装置を提供する。 各々が発光素子を有する複数の画素が2次元配列された発光パネルに対して、画像データに応じた階調信号を供給し、発光パネルに画像情報を表示させる表示制御装置は、画像データの平均を求める演算回路と、画像データの平均から発光パネルの共通電極に流れる電流の予測値を求める演算回路と、発光素子が発光したときに共通電極に流れる電流の実測値を求める演算回路と、予測値と実測値を比較する演算回路と、比較結果に応じて画像データに応じた階調信号を補正する補正回路とを備える。

明 細 書

発明の名称：表示制御装置

技術分野

[0001] 本発明は、表示制御装置に関し、より詳しくは、画素回路に流す電流値を制御することで表示パネルの温度上昇を抑制し、画質の変化を抑えることができる表示制御装置に関する。

背景技術

[0002] 近年、液晶表示装置に続く次世代の表示デバイスとして、発光素子をマトリクス状に配列した表示パネル（画素アレイ）を備えた発光素子型の表示装置（発光装置）が注目されている。このような発光素子としては、例えば有機エレクトロルミネッセンス素子（有機ＥＬ素子）や無機エレクトロルミネッセンス素子（無機ＥＬ素子）、発光ダイオード（ＬＥＤ）等のような電流駆動型の発光素子が知られている。

[0003] 特に、アクティブマトリクス型の駆動方式を適用した発光素子型の表示装置においては、周知の液晶表示装置に比較して、表示応答速度が速く、また、視野角依存性もほとんどなく、高輝度・高コントラスト化、表示画質の高精細化等が可能であるという優れた表示特性を有している。また、発光素子型の表示装置は、液晶表示装置のようにバックライトや導光板を必要としないので、一層の薄型軽量化が可能であるという極めて優位な特徴を有している。そのため、今後様々な電子機器への適用が期待されている。

[0004] このような発光素子型の表示装置として、例えば、特許文献１に記載されたような有機ＥＬディスプレイ装置が知られている。この有機ＥＬディスプレイ装置は、電圧信号によって電流制御されるアクティブマトリクス駆動表示装置であって、画像データに応じた電圧信号がゲートに印加されて、発光素子としての有機ＥＬ素子に電流を流す電流制御用薄膜トランジスタと、この電流制御用薄膜トランジスタのゲートに画像データに応じた電圧信号を供給するためのスイッチングを行うスイッチ用薄膜トランジスタとを有する回

路（便宜的に、「画素回路」と記す）が、画素ごとに設けられている。また、表示映像データと電源容量から1画面に点灯している水平走査線数（点灯率）を制御することで、明るさを制御するようにしている。

先行技術文献

特許文献

[0005] 特許文献1：特開2005-189636号公報

発明の概要

発明が解決しようとする課題

[0006] しかし、有機ELディスプレイ装置のような発光素子は、環境温度および自らの発光による発熱に伴い表示パネル温度が上昇することで、画素回路に流れる電流値が本来の表示に必要な電流値よりも上昇してしまい、その結果発光輝度が高くなる傾向がある。そのため、同じ表示映像データであっても表示パネルの温度によって画質が変化してしまうという問題がある。また、電流値の上昇により表示パネル温度が上昇し、その結果、さらに電流値が上昇するという悪循環も生じてしまう。

[0007] 本発明は、上述した課題においてなされたものであって、画素回路に流す電流値を制御することで表示パネルの温度上昇を抑制し、画質の変化を抑えることができる表示制御装置を提供することを目的とする。

課題を解決するための手段

[0008] 上記課題を解決するための本発明の一局面は、各々が発光素子を有する複数の画素が2次元配列された発光パネルに対して、画像データに応じた階調信号を供給し、発光パネルに画像情報を表示させる表示制御装置において、画像データの平均を求める演算回路と、画像データの平均から発光パネルの共通電極に流れる電流の予測値を求める演算回路と、発光素子が発光したときに共通電極に流れる電流の実測値を求める演算回路と、予測値と実測値とを比較する演算回路と、予測値と実測値との比較結果に応じて、画像データに応じた階調信号を補正する補正回路とを備える、表示制御装置である。

発明の効果

[0009] 本発明に係る表示制御装置によれば、発光による表示パネル温度上昇による所望の輝度以上での発光を抑制でき、また発光による過剰な温度上昇を防止できる。すなわち、画素回路に流す電流値を制御することで表示パネルの温度上昇を抑制し、画質の変化を抑えることができる表示制御装置を提供することができる。

図面の簡単な説明

[0010] [図1]図1は、本発明の一実施形態に係る表示制御装置を適用した表示装置を示す概略構成図である。

[図2]図2は、本発明の一実施形態に係る表示パネルに適用される画素の一例を示す回路構成図である。

[図3]図3は、表示パネルにおいて、初期輝度 $100\text{cd}/\text{m}^2$ で全面発光する有機EL電流の時間的推移を観測した実測例を示すグラフである。

[図4]図4は、表示パネルにおいて、初期輝度 $200\text{cd}/\text{m}^2$ で全面発光する有機EL電流の時間的推移を観測した実測例を示すグラフである。

[図5]図5は、表示パネルにおいて、初期輝度 $100\text{cd}/\text{m}^2$ 、 $200\text{cd}/\text{m}^2$ で全面発光する表示パネル表面の中心温度の時間的推移を観測した実測例を示すグラフである。

[図6]図6は、本発明の一実施形態に係る表示パネルにおいて、全面発光させたときのカソード電流値の実測値から、電流値予測で用いられる近似多項式を求めて示す図である。

[図7]図7は、本発明の一実施形態に係るコントローラの回路構成を示す図である。

[図8]図8は、本発明の一実施形態に係る平均予測電流値算出処理を示すフローチャートである。

[図9]図9は、本発明の一実施形態に係る平均カソード電流値算出処理を示すフローチャートである。

[図10]図10は、本発明の一実施形態に係るドライバ転送データの演算処理

を示すフローチャートである。

[図11]図 1 1 は、本発明の一実施形態での検証結果（表示パネル表面温度の推移）である。

[図12]図 1 2 は、本発明の一実施形態での検証結果（輝度推移）である。

[図13]図 1 3 は、本発明の一実施形態での検証結果（電流推移）である。

発明を実施するための形態

[0011] 以下、本発明の実施形態に係る、表示パネルの表示制御装置について、実施形態を示して、詳しく説明する。

[0012] 図 1 は、本発明の一実施形態に係る表示制御装置を適用した表示装置を示す概略構成図である。図 1 に示すように、本実施形態に係る表示装置（発光装置）100は、概略、表示パネル（発光パネル）101と、走査ドライバ102と、電源ドライバ103と、データドライバ104と、コントローラ105と、を備えている。

[0013] 表示パネル101は、図 1 に示すように、走査方向（図面上下方向）及び列方向（図面左右方向）に2次元配列（例えばp行×q列；p、qは正の整数）された複数の画素P106と、各々走査方向（行方向）に配列された画素P106に接続するように配設された複数の走査ラインLs及び複数の電源ラインLaと、全画素P106に共通に設けられた共通電極Ecと、列方向に配列された画素P106に接続するように配設された複数のデータラインLdと、を有している。ここで、共通電極Ecを流れる電流を便宜的に以降、カソード電流と呼ぶ。コントローラ105には、共通電極Ecに対して電流電圧変換を行い、そのアナログ値をデジタル値に変換する機能を有し、本発明におけるカソード電流を利用した制御を実施する。

[0014] また、表示パネル101に配列された画素P106は、後述するように、電流駆動型の発光素子と、発光素子を発光駆動するための電流を生成する発光駆動回路と、を備えている。

[0015] 走査ドライバ102は、上記の表示パネル101の走査方向に配設された各走査ラインLsに接続されている。走査ドライバ102は、後述するコン

トローラ 105 から供給される走査制御信号に基づいて、各走査ライン L_s に所定のタイミングで所定の電圧レベル（走査レベル又は非走査レベル）の走査信号 S_{sel} を順次印加することにより、各走査の画素 P_{ix} 106 を順次走査状態に設定する。

[0016] このような走査ドライバ 102 としては、例えば、シフトレジスタと出力回路とを備えた構成が適用される。シフトレジスタは、コントローラ 105 から供給される走査制御信号（走査クロック信号、走査スタート信号）に基づいて、各走査ライン L_s に対応するシフト信号を順次出力する。出力回路は、シフトレジスタからのシフト信号を所定の信号レベル（走査レベル；例えばハイレベル）に変換し、コントローラ 105 から供給される走査制御信号（出力イネーブル信号）に基づいて、各走査ライン L_s に走査信号 S_{sel} として順次出力する。

[0017] さらに、本実施形態に適用される走査ドライバ 102 においては、コントローラ 105 から供給される走査制御信号（シフト切替信号）に基づいて、シフトレジスタにおけるシフト信号の出力順序（シフト方向）が順方向又は逆方向に切り替え制御されるように構成されている。これにより、走査ドライバ 102 は、走査信号 S_{sel} を、表示パネル 101 の 1 行目の走査ライン L_s から最終行目の走査ライン L_s 方向の順方向に順次出力する状態と、最終行目の走査ライン L_s から 1 行目の走査ライン L_s 方向の逆方向に順次出力する状態とに、走査方向が切り替え設定される。なお、走査ドライバ 102 における走査信号 S_{sel} の具体的な出力制御については後述する。

[0018] 電源ドライバ 103 は、表示パネル 101 の走査方向に配設された各電源ライン L_a に接続されている。電源ドライバ 103 は、後述するコントローラ 105 から供給される電源制御信号（例えば出力制御信号）に基づいて、各走査の電源ライン L_a に所定のタイミングで所定の電圧レベル（発光レベル及び非発光レベル）の電源電圧 V_{sa} を印加する。

[0019] データドライバ 104 は、表示パネル 101 に配設された複数のデータライン L_d に接続され、各データドライバ 104 は、後述するコントローラ 1

05から供給されるデータドライバ制御信号に基づいて駆動され、少なくとも表示動作（発光動作）時に、画像データに応じた階調信号（階調電圧 V_{data} ）を生成して、各データライン L_d を介して画素 $P_{1 \times 106}$ へ一斉に供給する。

[0020] 図2は、本実施形態に係る表示パネル101に適用される画素 $P_{1 \times 106}$ の一例を示す構成図である。ここでは、アクティブマトリクス型の駆動方式に対応した画素の構成を示し、また、発光素子として有機EL素子OELを適用した場合について説明する。

[0021] 本実施形態に係る表示パネル101に適用される画素 $P_{1 \times 106}$ は、図2に示すように、走査ドライバ102に接続された走査ライン L_s とデータドライバ104に接続されたデータライン L_d との各交点近傍に配置されている。各画素 $P_{1 \times 106}$ は、電流駆動型の発光素子である有機EL素子OELと、有機EL素子OELを発光駆動するための電流を生成する発光駆動回路DCと、を備えている。

[0022] 図2に示す発光駆動回路DCは、概略、トランジスタ $Tr_{11} \sim Tr_{13}$ と、キャパシタ C_s と、を備えた回路構成を有している。トランジスタ Tr_{11} は、ゲート端子が走査ライン L_s に接続され、また、ドレイン端子が電源ライン L_a に接続され、また、ソース端子が接点 N_{11} に接続されている。トランジスタ Tr_{12} は、ゲート端子が走査ライン L_s に接続され、また、ソース端子がデータライン L_d に接続され、また、ドレイン端子が接点 N_{12} に接続されている。トランジスタ（駆動制御素子） Tr_{13} は、ゲート端子が接点 N_{11} に接続され、ドレイン端子が電源ライン L_a に接続され、ソース端子が接点 N_{12} に接続されている。また、キャパシタ（容量素子） C_s は、トランジスタ Tr_{13} のゲート端子（接点 N_{11} ）及びソース端子（接点 N_{12} ）間に接続されている。ここで、キャパシタ C_s は、トランジスタ Tr_{13} のゲート・ソース端子間に形成される寄生容量であってもよいし、寄生容量に加えて接点 N_{11} 及び接点 N_{12} 間に別個の容量素子を並列に接続したものであってもよい。

- [0023] また、有機EL素子OELは、アノード（アノード電極）が上記発光駆動回路DCの接点N12に接続され、カソード（カソード電極）が共通電極Ecに接続されている。共通電極Ecは、図示を省略した定電圧源に接続され、所定の基準電圧Vsc（例えば接地電位GND）が印加されている。
- [0024] なお、図2に示した画素PIX106において、トランジスタTr11～Tr13については、例えば同一のチャネル型を有する薄膜トランジスタ（TFET）を適用することができる。トランジスタTr11～Tr13は、アモルファスシリコン薄膜トランジスタであってもよいし、ポリシリコン薄膜トランジスタであってもよい。
- [0025] 特に、図2に示すように、トランジスタTr11～Tr13として、例えばnチャネル型の薄膜トランジスタを適用し、かつ、トランジスタTr11～Tr13としてアモルファスシリコン薄膜トランジスタを適用した場合には、すでに確立されたアモルファスシリコン製造技術を適用して、多結晶型や単結晶型のシリコン薄膜トランジスタに比較して、簡易な製造プロセスで動作特性（電子移動度等）が均一で安定したトランジスタを実現することができる。
- [0026] また、トランジスタTr11～Tr13がポリシリコン薄膜トランジスタである場合、トランジスタTr11～Tr13はpチャネル型の薄膜トランジスタであってもよい。この場合には発光駆動回路DCの構成において、各トランジスタTr11～Tr13のソース端子とドレイン端子とが逆になる。
- [0027] また、上述した画素PIX106においては、発光駆動回路DCとして3個のトランジスタTr11～Tr13を備えた回路構成を示した。本発明はこの実施形態に限定されるものではなく、発光駆動回路DCが3個以上のトランジスタを備えた他の回路構成を有するものであってもよい。
- [0028] 次いで、このような回路構成を有する画素PIX106を備えた表示装置の表示動作について、簡単に説明する。図2に示した画素PIX106を備えた表示装置の表示動作は、まず、走査期間において、走査ドライバ102

から特定の行の走査ライン L_s に走査レベル（例えばハイレベル）の走査電圧 V_{se1} を印加するとともに、電源ドライバ103から当該走査ライン L_s の電源ライン L_a に非発光レベル（基準電圧 V_{sc} 以下の電圧レベル；例えば負電圧）の電源電圧 V_{sa} を印加する。これにより、各画素 $P1X106$ のトランジスタ $Tr11$ 、 $Tr12$ がオン動作して、当該行の画素 $P1X106$ が走査状態に設定される。このタイミングに同期して、画像データに応じた負の電圧値の階調電圧 V_{data} を、データドライバ104から各列のデータライン L_d に印加することにより、階調電圧 V_{data} に応じた電位が各画素 $P1X106$ の接点 $N12$ に印加される。

[0029] これにより、各画素 $P1X106$ のトランジスタ $Tr13$ がオン動作して、トランジスタ $Tr13$ のゲート・ソース間に生じた電位差に応じた書込電流が、電源ライン L_a からトランジスタ $Tr13$ 、接点 $N12$ 、トランジスタ $Tr12$ を介してデータライン L_d 方向に流れる。このとき、各画素 $P1X106$ のキャパシタ C_s には、接点 $N11$ 及び $N12$ 間に生じた電位差に応じた電荷が蓄積される。

[0030] ここで、電源ライン L_a には、基準電圧 V_{sc} 以下の電源電圧 V_{sa} が印加され、さらに、書込電流が画素 $P1X106$ からデータライン L_d 方向に引き抜かれるように設定されている。これにより、有機EL素子OELのアノード（接点 $N12$ ）に印加される電位は、カソードの電位（基準電圧 V_{sc} ）よりも低くなるため、有機EL素子OELには電流が流れず、有機EL素子OELは発光しない（非発光動作）。そして、このような書込動作を、表示パネル101に2次元配列された全ての走査ラインの画素 $P1X106$ について順次実行する。

[0031] 次に、非走査期間において、走査ドライバ102から走査ライン L_s に非走査レベル（例えばローレベル）の走査電圧 V_{se1} を印加することにより、各画素 $P1X106$ のトランジスタ $Tr11$ 、 $Tr12$ がオフ動作して、当該行の画素 $P1X106$ が非走査状態に設定される。これにより、各画素 $P1X106$ のキャパシタ C_s に走査期間において蓄積された電荷が保持

されるので、トランジスタ T_{r13} はオン状態を維持する。そして、電源ドライバ 103 から電源ライン L_a に発光レベル（基準電圧 V_{sc} よりも高い電圧レベル）の電源電圧 V_{sa} を印加することにより、電源ライン L_a からトランジスタ T_{r13} 、接点 N_{12} を介して、有機 EL 素子 OEL に所定の発光駆動電流が流れる。

[0032] このとき、各画素 P_{1X106} のキャパシタ C_s に蓄積される電荷（電圧成分）は、トランジスタ T_{r13} において階調電圧 V_{data} に対応する書込電流を流す場合の電位差に相当するので、有機 EL 素子 OEL に流れる発光駆動電流は、書込電流と略同等の電流値となる。これにより、各画素 P_{1X} の有機 EL 素子 OEL は、書込動作時に書き込まれた画像データ（階調電圧 V_{data} ）に応じた輝度階調で発光し、表示パネル 101 に所望の画像情報が表示される。

[0033] 図3・図4は、前述した画素 P_{1X106} を有する表示パネル 101 において、それぞれ初期輝度 $100\text{cd}/\text{m}^2$ 、 $200\text{cd}/\text{m}^2$ で全面発光する画素データでの連続発光時の共通電極 E_c の電流及び輝度の時間的推移を観測した実測例を示すグラフである。また図5は、その時の表示パネル 101 表面の中心温度を示すグラフである。連続した発光状態で、いずれも時間とともに平衡状態に移行していくが、有機 EL 素子 OEL は、温度上昇に伴い発光輝度が高くなる傾向を有している。ディスプレイとしてみたときに、入力された画像データからの所望の表示とは見えない。初期輝度 $200\text{cd}/\text{m}^2$ においては、温度上昇が 100°C 近くあり、有機 EL 素子 OEL 自身に劣化を生じさせ、有機 EL 素子 OEL の寿命を短くする要因ともなってしまう。

[0034] そこで本発明では、共通電極 E_c を流れる電流について、複数画面（複数フレーム）分の入力される画像データから、本来の表示に必要であると予測される全画素の平均電流値を求めるとともに、実際に画像を表示しているときの電流実測値から同画面分の平均電流値を求めて、両者を比較することにより、表示画像の明るさを制御し、過度の温度上昇を防止する。

[0035] 図6は、前述の図3、図4、図5で使用した表示パネル 101 において、

環境温度が25℃で階調値（画素値）100～255（2の8乗）の入力データに対し、全面発光させたときのカソード電流の実測値から、後述する電流値予測で用いられる近似多項式を求めて示す図である。近似多項式を求める際、発光による温度上昇が影響することのないよう、表示パネル101には熱容量の大きな放熱ヒートシンクを両面に接触配置し表示部中心温度が上昇しないことを確認してカソード電流を実測する。入力データ（階調値）を256階調の中で100以上としたのは、表示パネル101へのストレスが大きい、ある程度の発光を想定したためであり、実使用環境等において、これに限定するものではない。そして、この近似多項式で求められるカソード電流のデジタル値を、予測される電流値として使用する。また、本例では近似多項式をカソード電流の実測値から算出したが、トランジスタ特性、有機EL素子の発光効率、表示パネル画素サイズから求めてもよい。

[0036] 図7は、本発明の一実施形態に係るコントローラ105の回路構成を示す図である。図8は、本発明の一実施形態に係る平均予測電流値算出処理を示すフローチャートであり、複数画面分の入力される画像データ（濃淡を示す階調値）から全画素の画像データの平均を算出するフローチャートを示す。図9は、本発明の一実施形態に係る平均カソード電流値算出処理を示すフローチャートであり、実際の表示している前述複数画面分の平均電流値を算出するフローチャートを示す。図10は、本発明の一実施形態に係るドライバ転送データの演算処理を示すフローチャートであり、図8・図9に示したフローチャートによって算出した結果を比較して、コントローラ105からデータドライバ104へ転送する発光画像データを演算して明るさを制御するフローチャートを示す。

[0037] 次に、図7に示した回路構成による制御方法を図8、図9、図10に基づいて説明する。

まずS801において、図7にて図示していないが垂直同期信号の入力に基づいてデータ加算モジュール701への入力が始まる。

[0038] 次にS802において、入力された画像データ（階調値）を、データ加算

モジュール 701 にて列方向に加算していく。

- [0039] 次に S803 において、表示パネル 101 の 1 走査の列方向画素数分、すなわち列方向画素の全データが加算されたかを判断し、到達していなければ S802 に戻る。
- [0040] 次に S804 において、1 走査の列方向の全加算データに対し除算モジュール 702 にて列方向画素数で除算する。
- [0041] 次に S805 において、S804 で算出された結果を、データ加算モジュール 703 にて走査方向に加算する。
- [0042] 次に S806 において表示パネル 101 の走査方向画素数分、データ加算モジュール 703 にて加算がなされたかを判断し、到達していなければ S802 に戻る。到達していれば表示パネル 101 の 1 走査の列方向の画素平均値が全走査分、データ加算モジュール 703 にて加算されている。
- [0043] 次に S807 においてデータ加算モジュール 703 の結果に対して、除算モジュール 702 にて走査方向画素数で除算する。すなわち、除算結果は 1 画面分の入力データの全画素平均となる。
- [0044] 次に S808 において S807 で算出された結果をデータ加算モジュール 704 にて加算し、任意の n 画面分データが加算されたかを判断し、到達していなければ S801 に戻り、垂直同期信号を待つ。到達していれば、1 画面分の入力データの全画素平均が n 画面分加算された結果が、データ加算モジュール 704 に格納されている。
- [0045] 次に S809 において除算モジュール 705 にてデータ加算モジュール 704 に格納されているデータを n で除算する。すなわち、この結果は n 画面分の入力データの画素平均となる。このように、データ加算モジュール 701、除算モジュール 702、データ加算モジュール 703、データ加算モジュール 704、除算モジュール 705 は、入力データ（画像データ）の全画素の平均を求める演算回路を構成する。
- [0046] 次に S810 において、除算モジュール 705 にて算出された結果に基づいて電流予測モジュール 706 にて近似多項式（図 6 参照）に従った演算を

行って、全画素平均データから本来の表示に必要とされるべき電流値を算出する（必要電流値の予測）。この必要電流値は、デジタル変換されたものとなる。このように、電流予測モジュール 706 は、入力データ（画像データ）の平均から表示パネル 101 の共通電極 E c に流れる電流の予測値を求める演算回路である。

[0047] 続いて図 9 に示すフローチャートに従って説明する。

まず、共通電極 E c を流れるカソード電流はコントローラ 105 内の電流電圧変換器 707 にてカソード電流に従った電圧値に変換されて ADC (Analog Digital Converter) 708 によってデジタルデータとしてある。

[0048] 次に S 901 において垂直同期信号の入力に基づいて処理が開始される。

[0049] 次に S 902 においてデータ加算モジュール 709 にてデジタル変換されたカソード電流値が各画面について加算される。

[0050] 次に S 903 においてデータ加算モジュール 709 にて加算されたカソード電流値が n 画面分加算されたかを判断し、到達していなければ S 901 に戻る。到達していれば、n 画面分のカソード電流値が加算された結果がデータ加算モジュール 709 に格納されている。

[0051] 次に S 904 において除算モジュール 710 にてカソード電流値を n で除算する。

すなわち、この結果が実際の n 画面分のカソード電流平均値となる。このように、電流電圧変換器 707、ADC 708、データ加算モジュール 709、除算モジュール 710 は、発光素子が発光したときに共通電極 E c に流れる電流の実測値を求める演算回路に対応する。

[0052] 続いて図 10 に従って説明する。

まず S 101 において、n 画面分の全画素平均データから S 810 の処理にて算出された本来の表示に必要とされるべき電流値（共通電極 E c に流れる電流の予測値）と、S 904 の処理にて算出された n 画面分のカソード電流平均値（共通電極 E c に流れる電流の実測値）とを比較する演算回路であ

る比較演算モジュール711にて比較する。n画面分のカソード電流平均値が、n画面分の全画素平均データから算出された本来の表示に必要とされるべき電流値よりも大きい場合はS102の処理に進み、逆に小さい場合はS103の処理に進む。

[0053] 次にS102の処理において、実際に流れているカソード電流の平均値（実測値の平均）が、本来の表示に必要であると予測される電流値よりも大きいので、上述の比較結果に応じて、画像データに応じた階調信号を補正する補正回路に対応するドライバ転送データ演算モジュール712は、n画面分フレームメモリ713に格納されているn画面分の入力データを入力し、そのデータに対して演算処理を行う。具体的には、コントローラ105がデータドライバ104に入力データをそのまま転送する場合よりも有機EL素子OELの輝度を下げるよう、ドライバ転送データ演算モジュール712は入力データの階調値を補正して（減少させて）転送する。

[0054] S102の処理に対してS103の処理は、実際に流れているカソード電流の平均値が、本来の表示に必要であると予測される電流値よりも小さいので、ドライバ転送データ演算モジュール712は、n画面分フレームメモリ713に格納されているn画面分の入力データを入力し、そのデータに対して演算処理を行う。具体的には、コントローラ105がデータドライバ104に入力データをそのまま転送する場合よりも有機EL素子OELの輝度を上げるよう、ドライバ転送データ演算モジュール712は入力データの階調値を補正して（増加させて）転送する。

実施例

[0055] 図3、図4、図5の試験で使用した表示パネル101を本実施形態に係るコントローラ105を用いて制御することにより検証を行った結果を示す。図11は表示部中心温度、図12は輝度、図13はカソード電流の時間的推移である。環境温度は28℃、表示パネル101にはヒートシンク等の熱対策は実施せず、自然対流による放熱のみである。入力データは全画素同一データにて初期輝度を170cd/m²、370cd/m²、775cd/m²と

した。いずれの結果も過度の上昇を抑制しており、目的である温度上昇抑制に対して顕著な効果を奏している。

産業上の利用可能性

[0056] 本発明は、画素回路に流す電流値を制御することで表示パネルの温度上昇を抑制し、画質の変化を抑えることができる表示制御装置等に利用可能である。

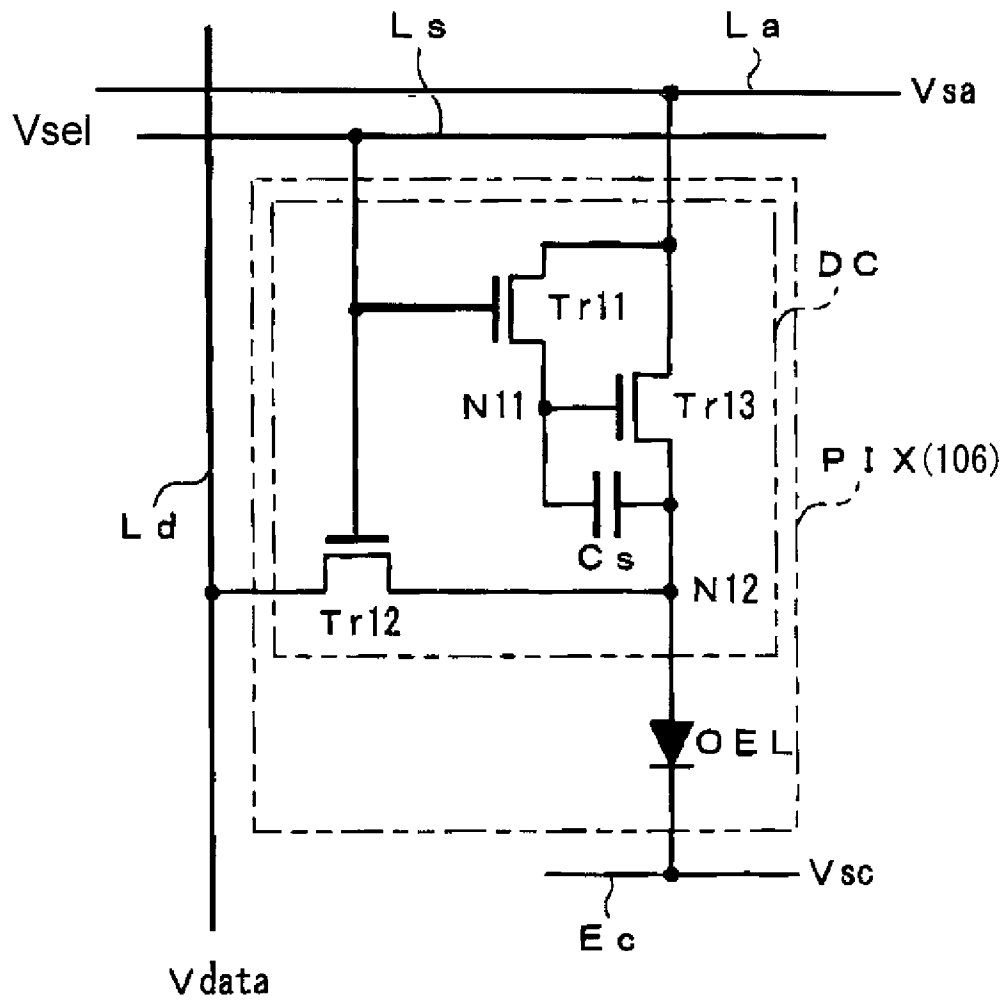
符号の説明

[0057] 100 表示装置
101 表示パネル
102 走査ドライバ
103 電源ドライバ
104 データドライバ
105 コントローラ
106 画素PIX
120 選択ドライバ
PIX 画素
DC 発光駆動回路
Tr11、Tr12、Tr13 トランジスタ
Cs キャパシタ
OEL 有機EL素子
701、703、704、709 データ加算モジュール
702、705、710 除算モジュール
706 電流予測モジュール
707 電流電圧変換器
708 ADC
711 比較演算モジュール
712 ドライバ転送データ演算モジュール
713 n画面分フレームメモリ

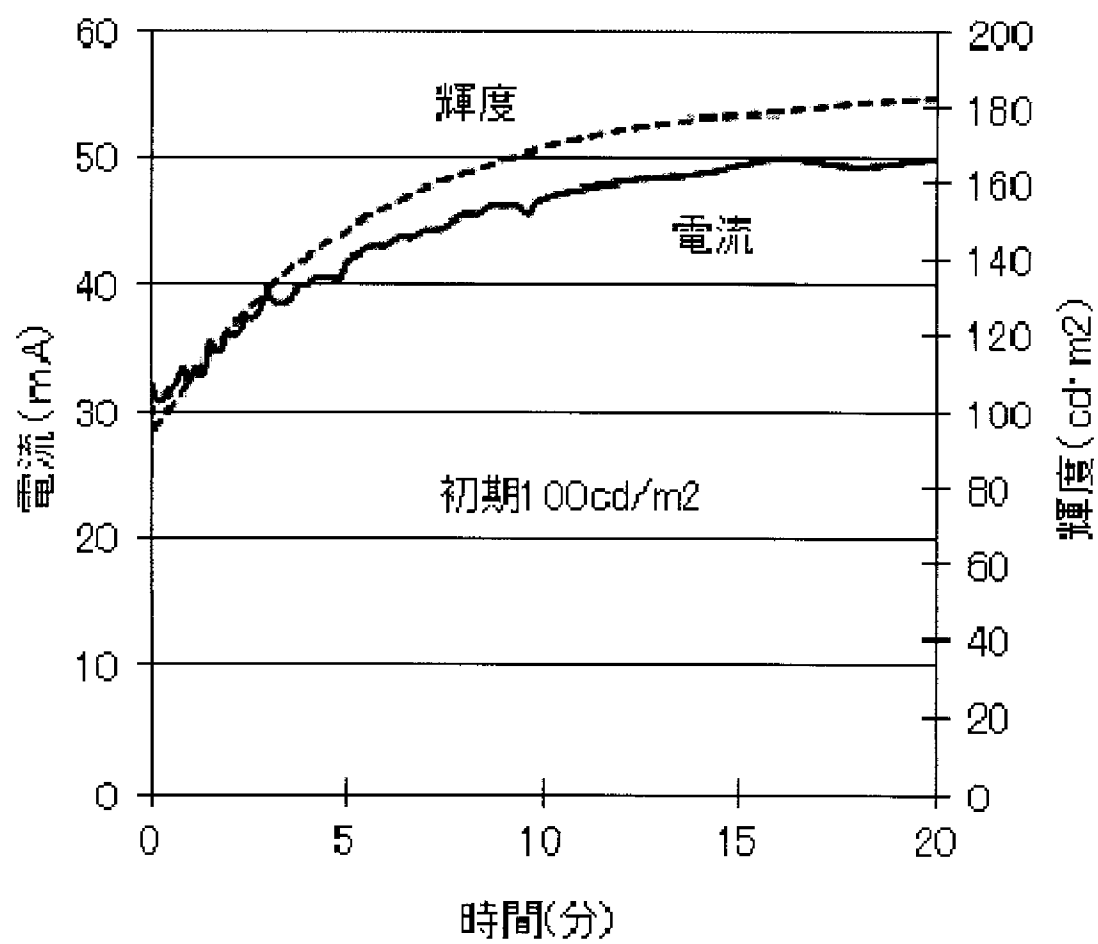
請求の範囲

- [請求項1] 各々が発光素子を有する複数の画素が2次元配列された発光パネルに対して、画像データに応じた階調信号を供給し、前記発光パネルに画像情報を表示させる表示制御装置において、
- 前記画像データの平均を求める演算回路と、
- 前記画像データの平均から前記発光パネルの共通電極に流れる電流の予測値を求める演算回路と、
- 前記発光素子が発光したときに前記共通電極に流れる電流の実測値を求める演算回路と、
- 前記予測値と前記実測値とを比較する演算回路と、
- 前記予測値と前記実測値との比較結果に応じて、前記画像データに応じた階調信号を補正する補正回路とを備える、表示制御装置。
- [請求項2] 前記予測値を求める演算回路は、連続した複数フレームを構成する画像データから全画素の画像データの平均を算出し、前記全画素の画像データの平均から前記発光パネルの共通電極に流れる電流の予測値を求める、請求項1に記載の表示制御装置。
- [請求項3] 前記実測値を求める演算回路は、連続した複数フレームにおいて前記共通電極に流れる電流をそれぞれ計測し、その平均電流値を求める、請求項1に記載の表示制御装置。

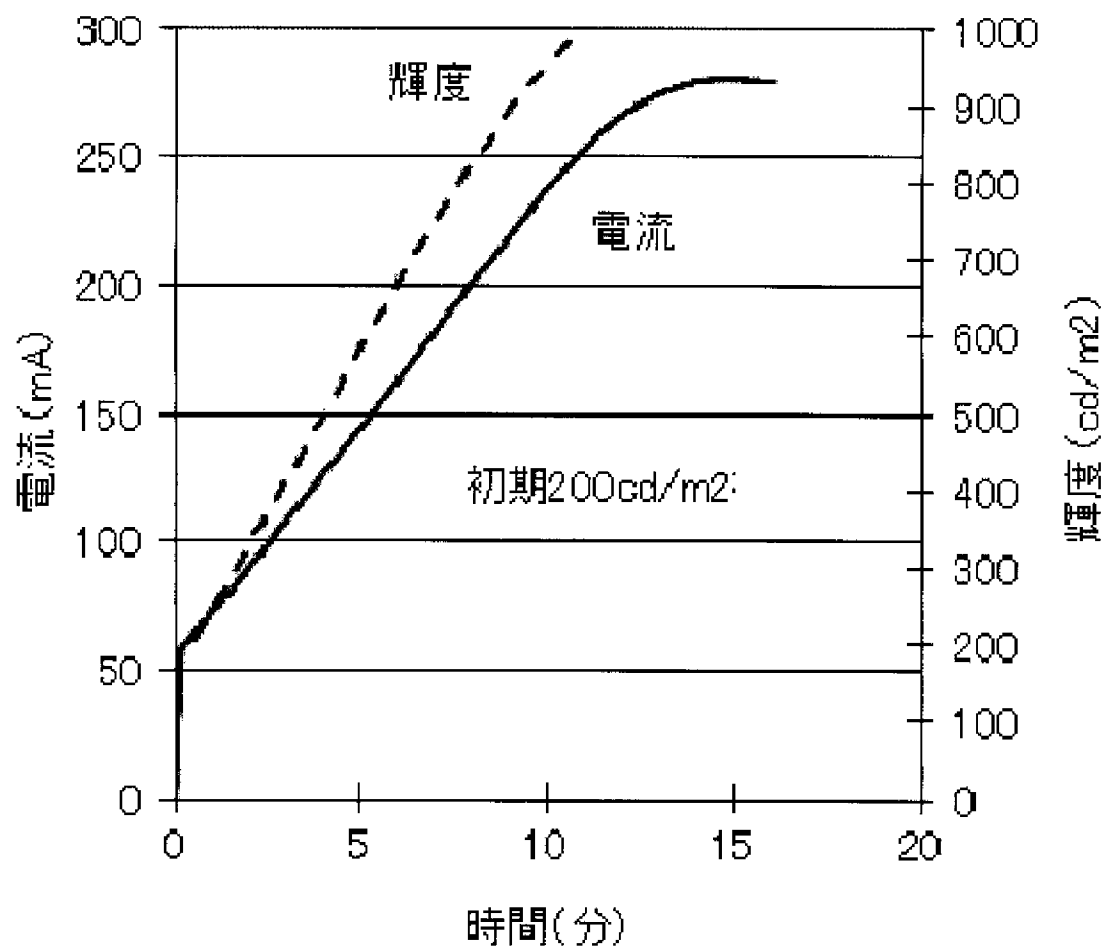
[図2]



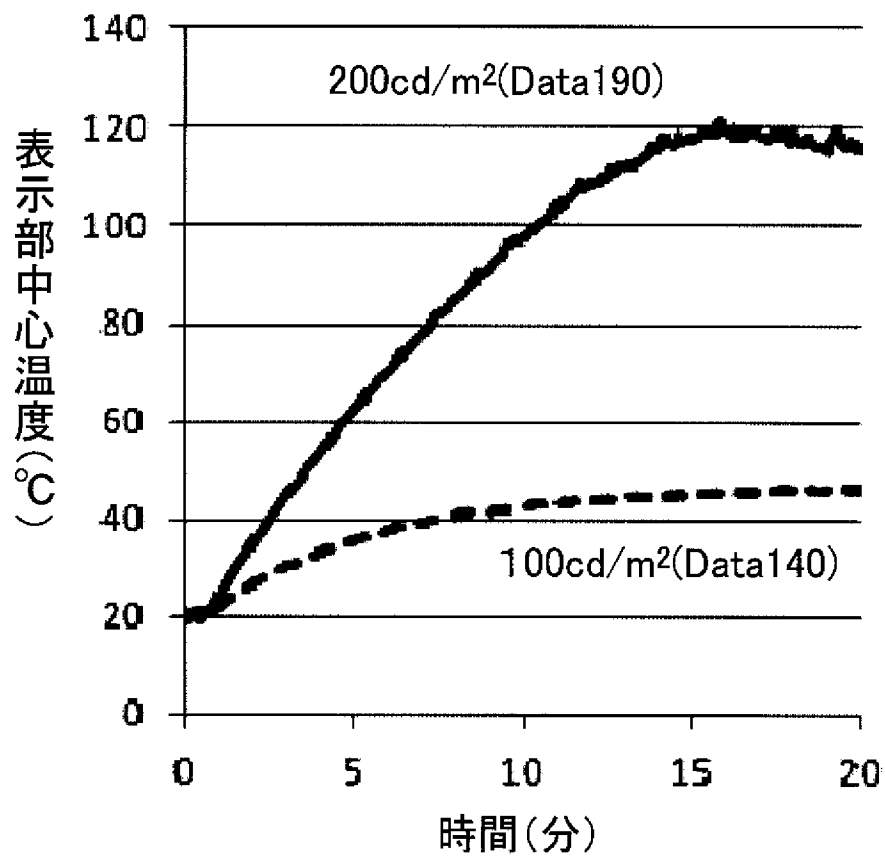
[図3]



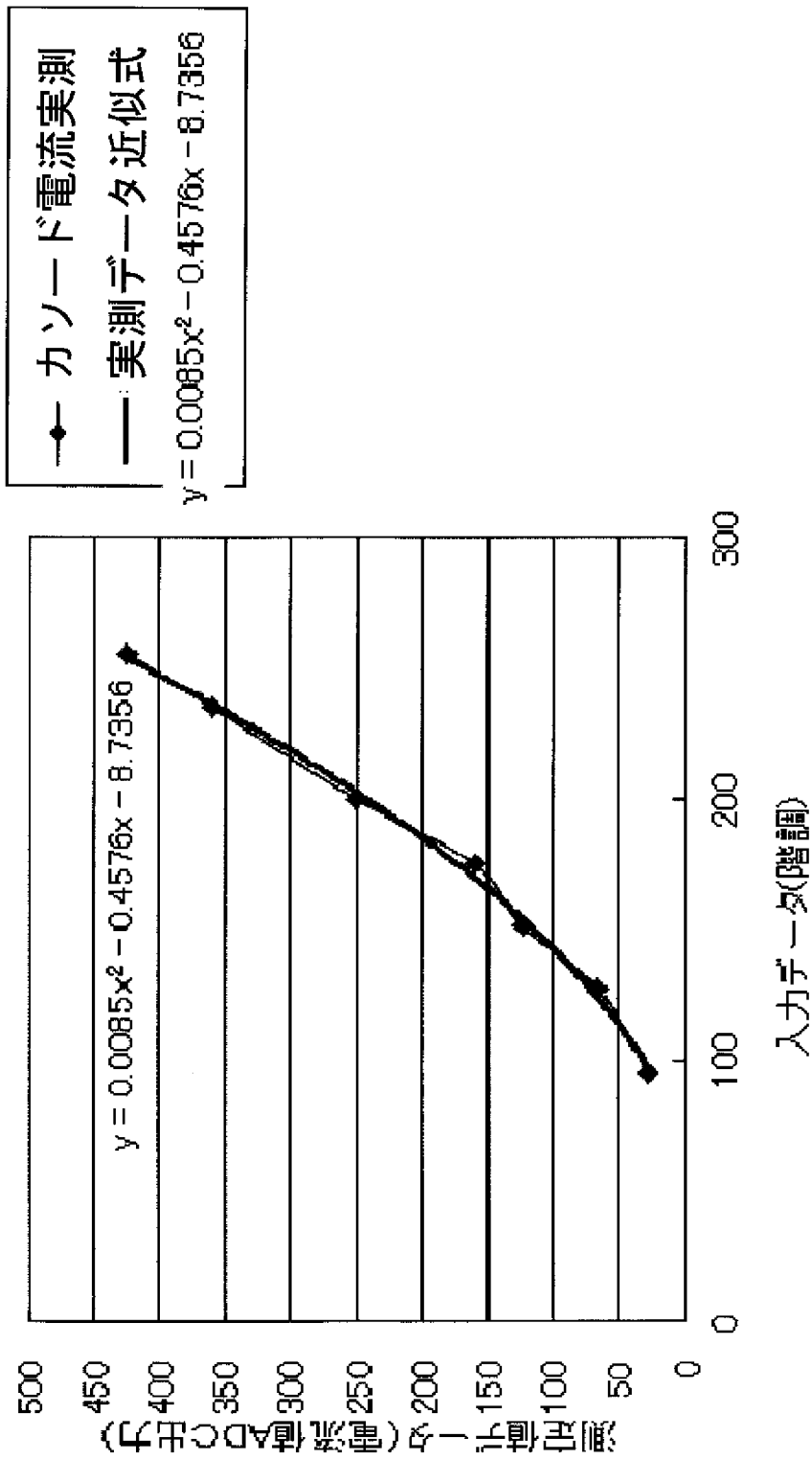
[図4]



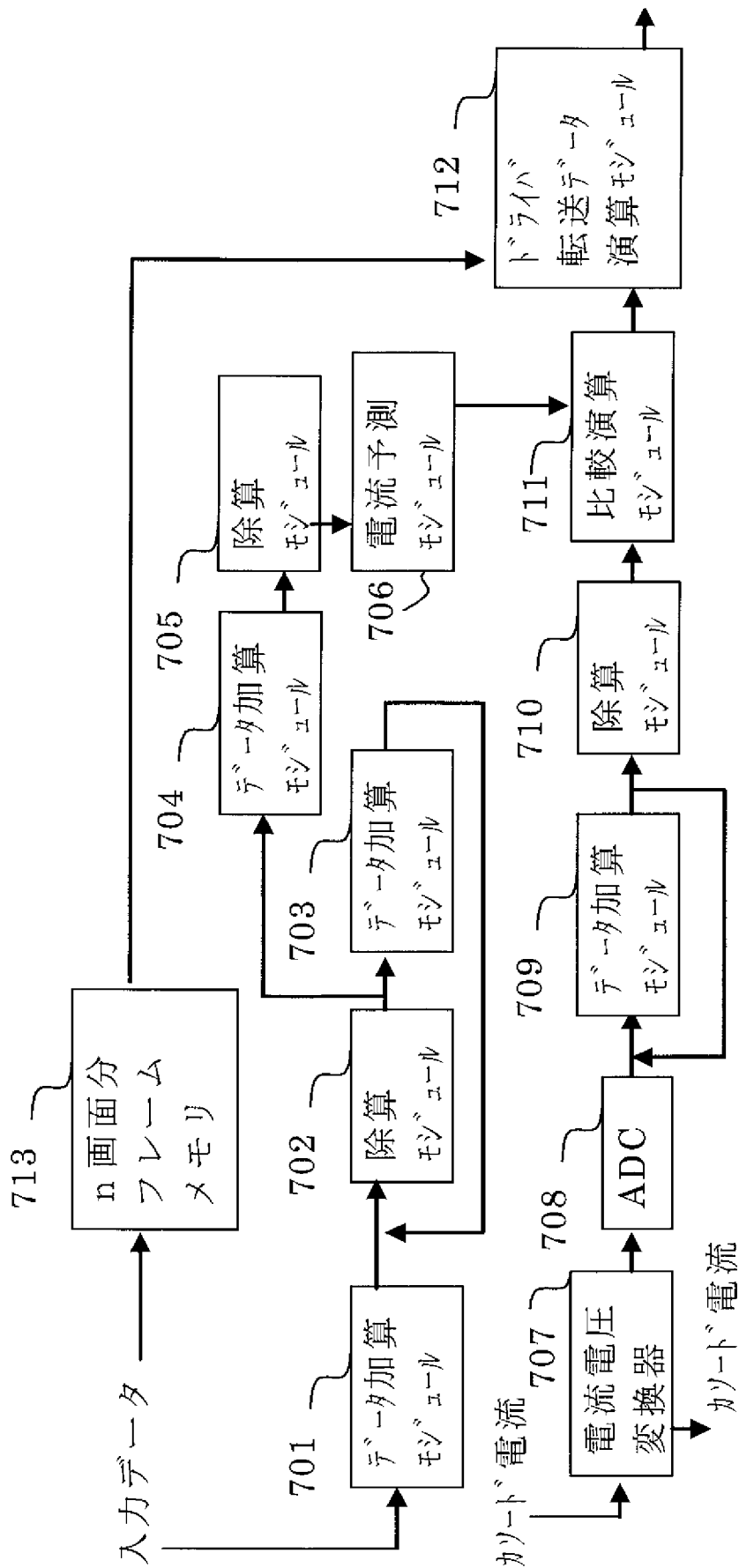
[図5]



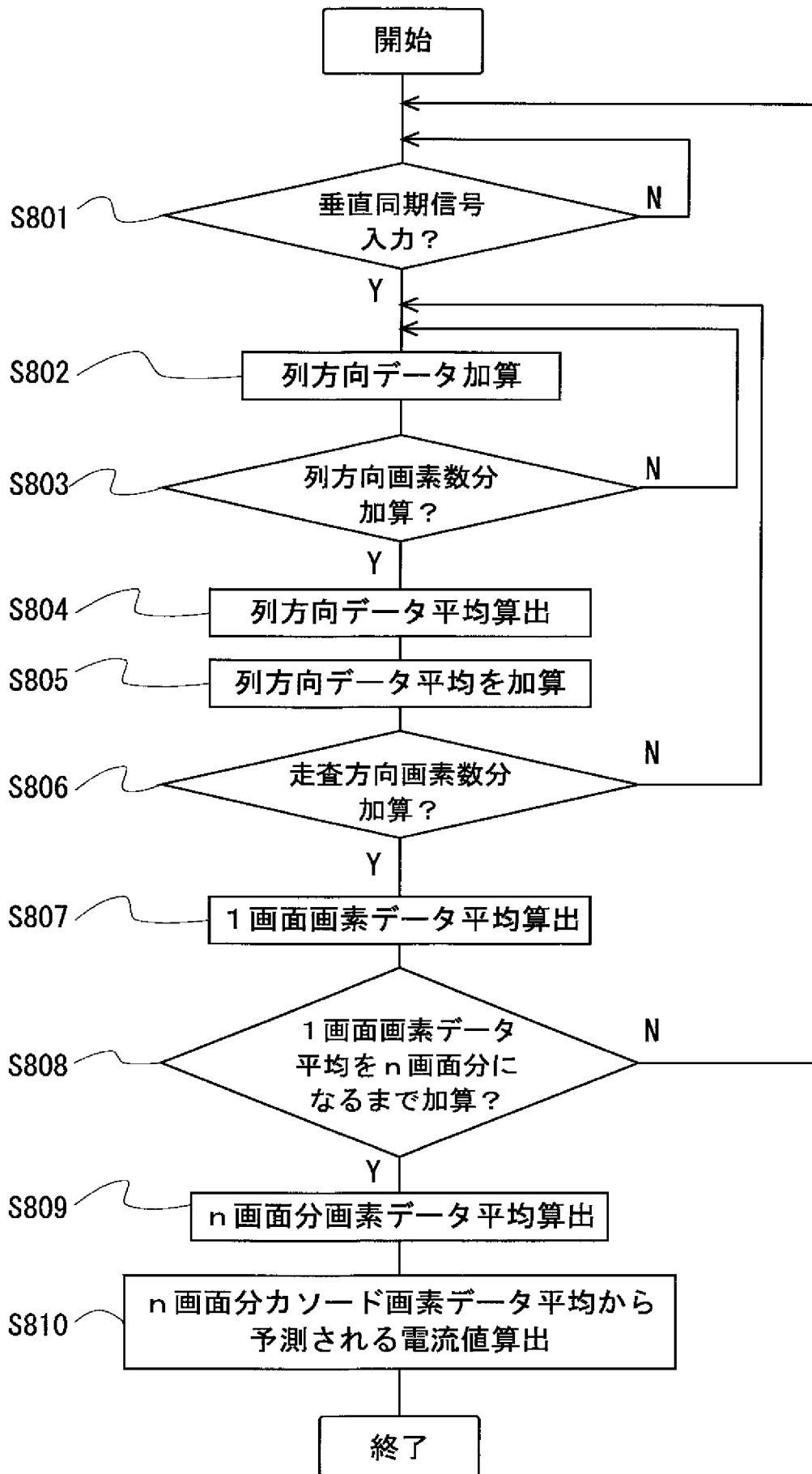
[図6]



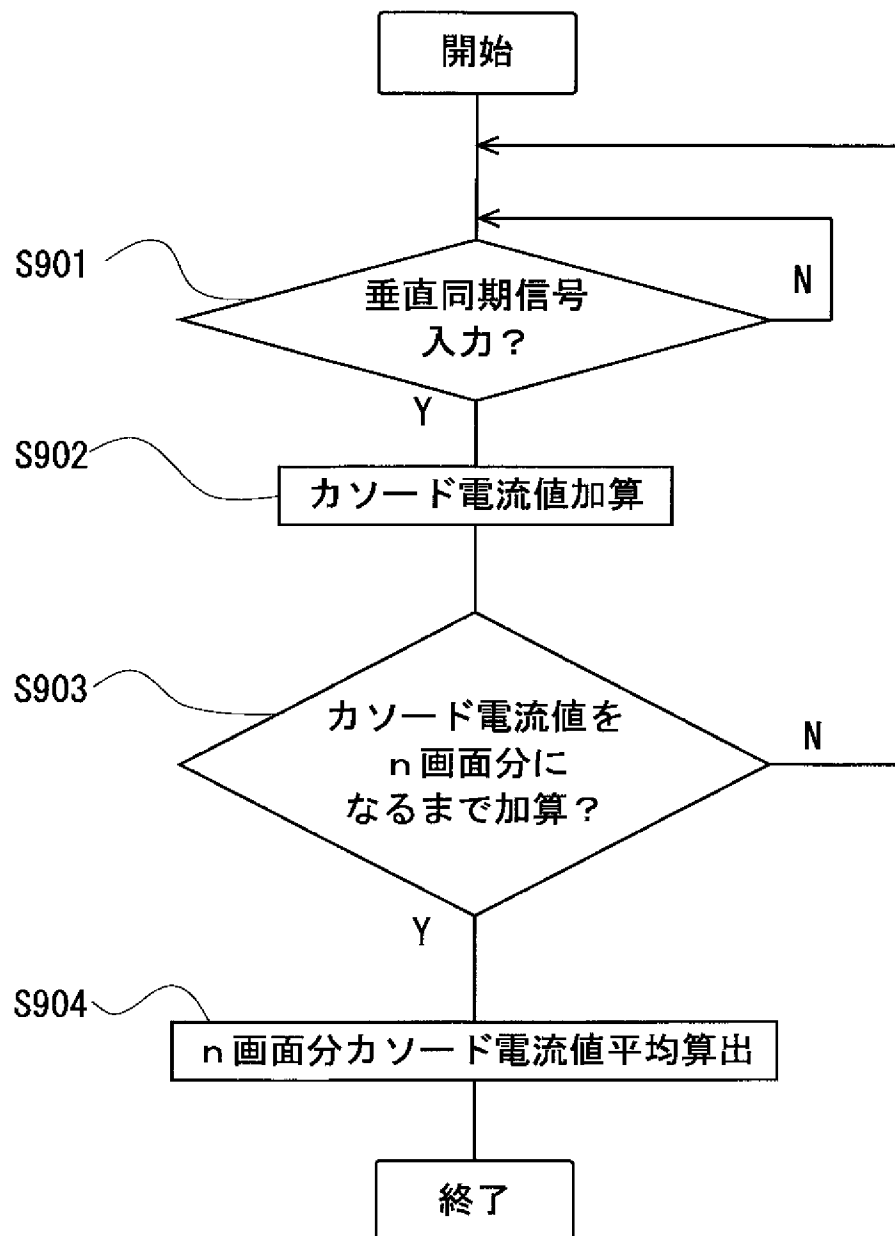
[図7]



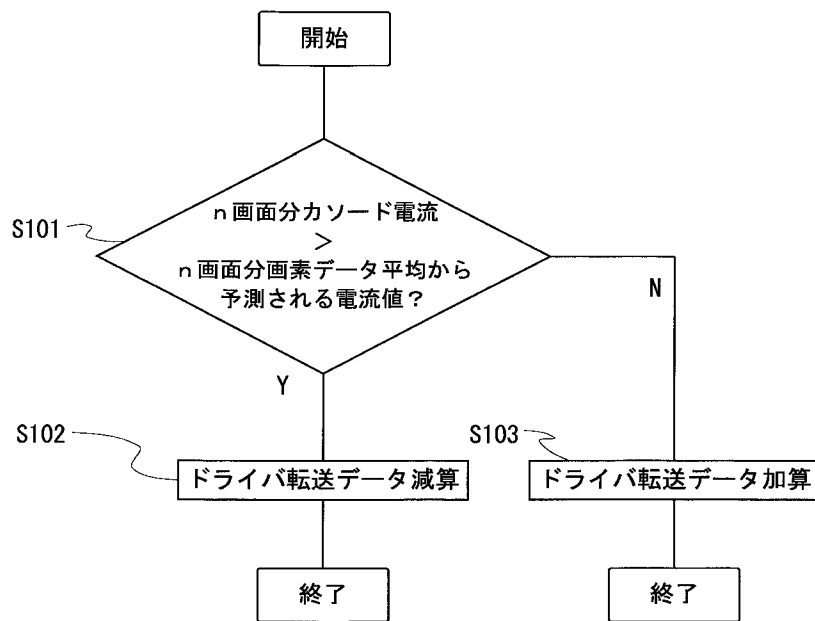
[図8]



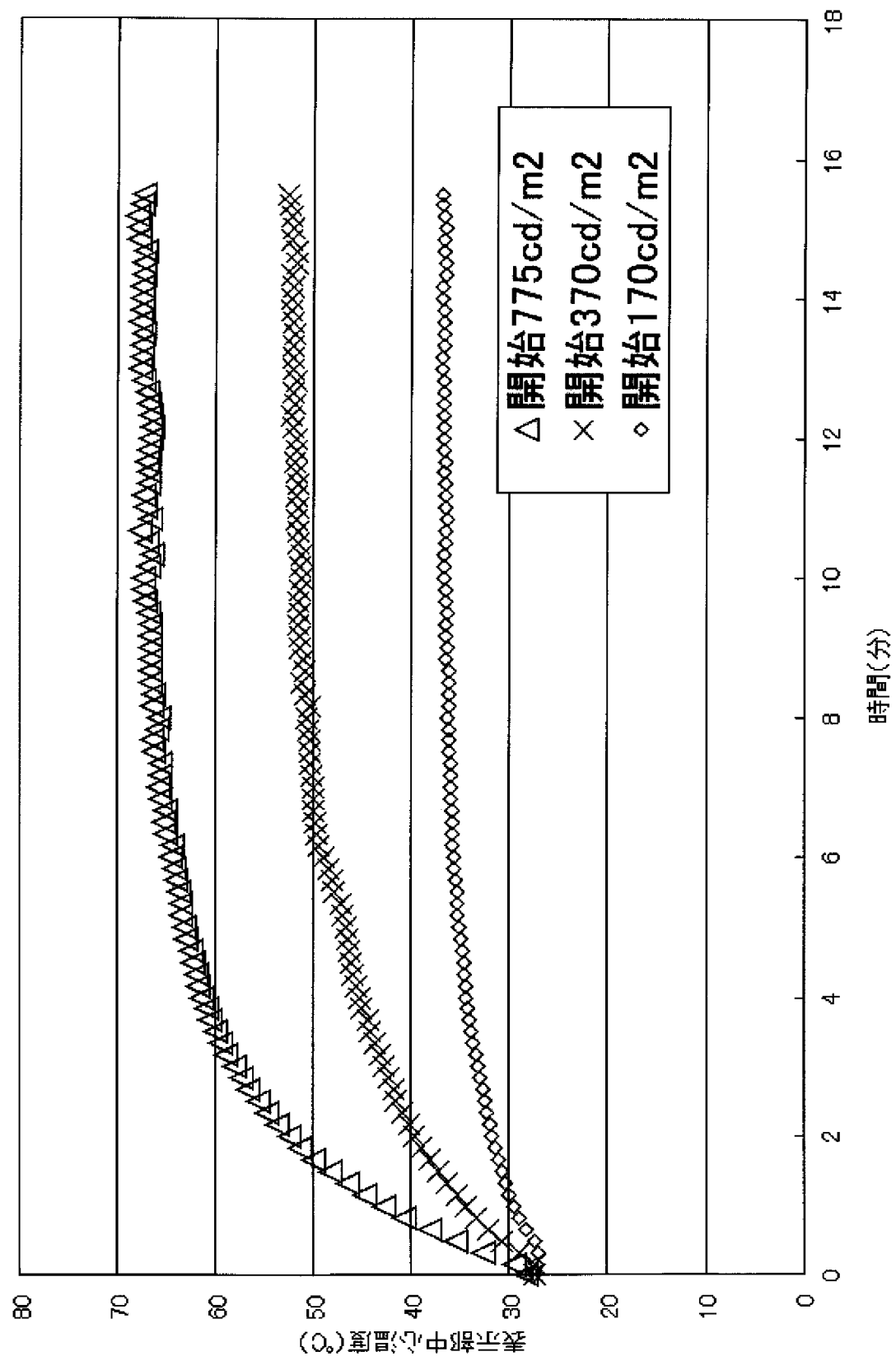
[図9]



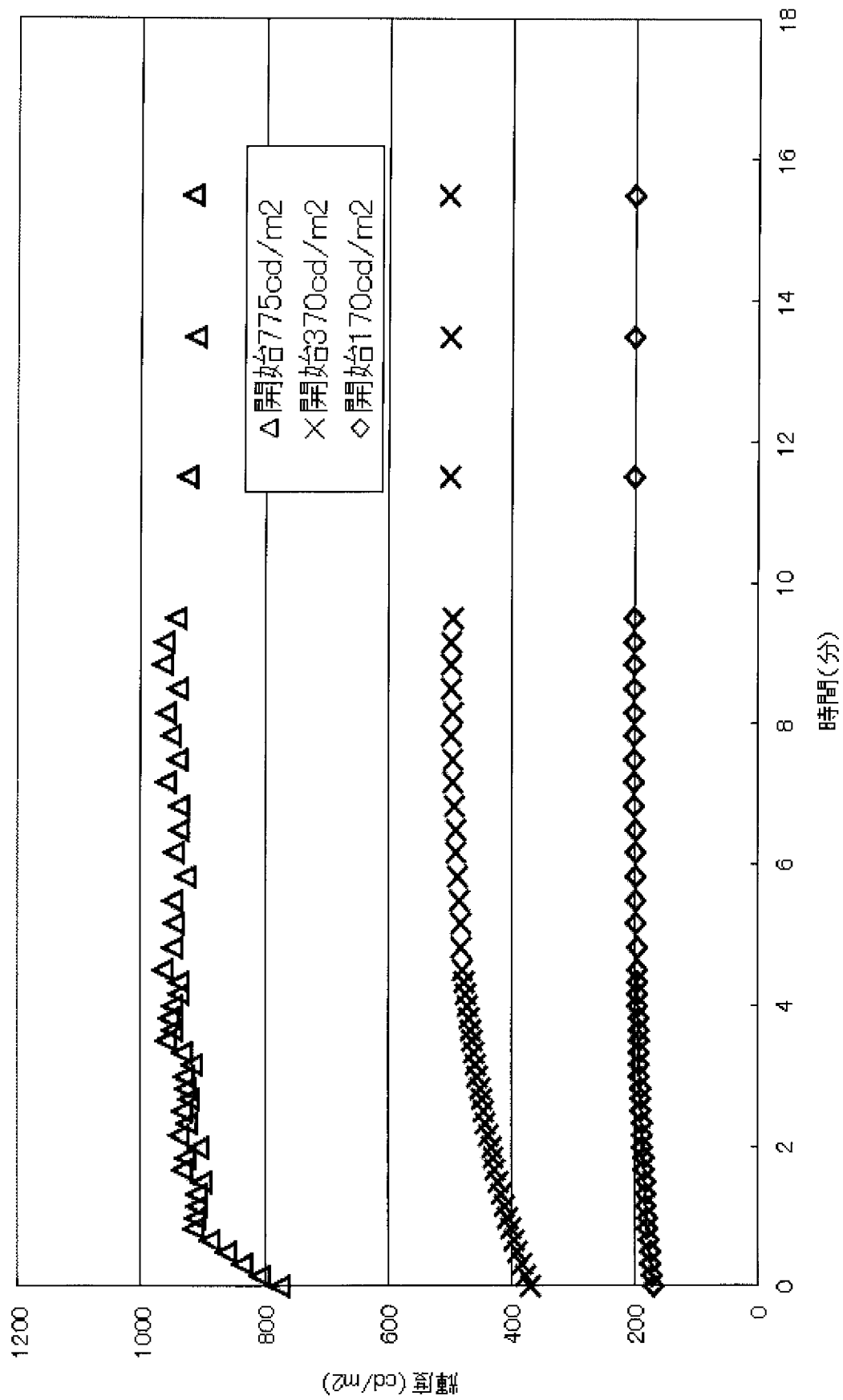
[図10]



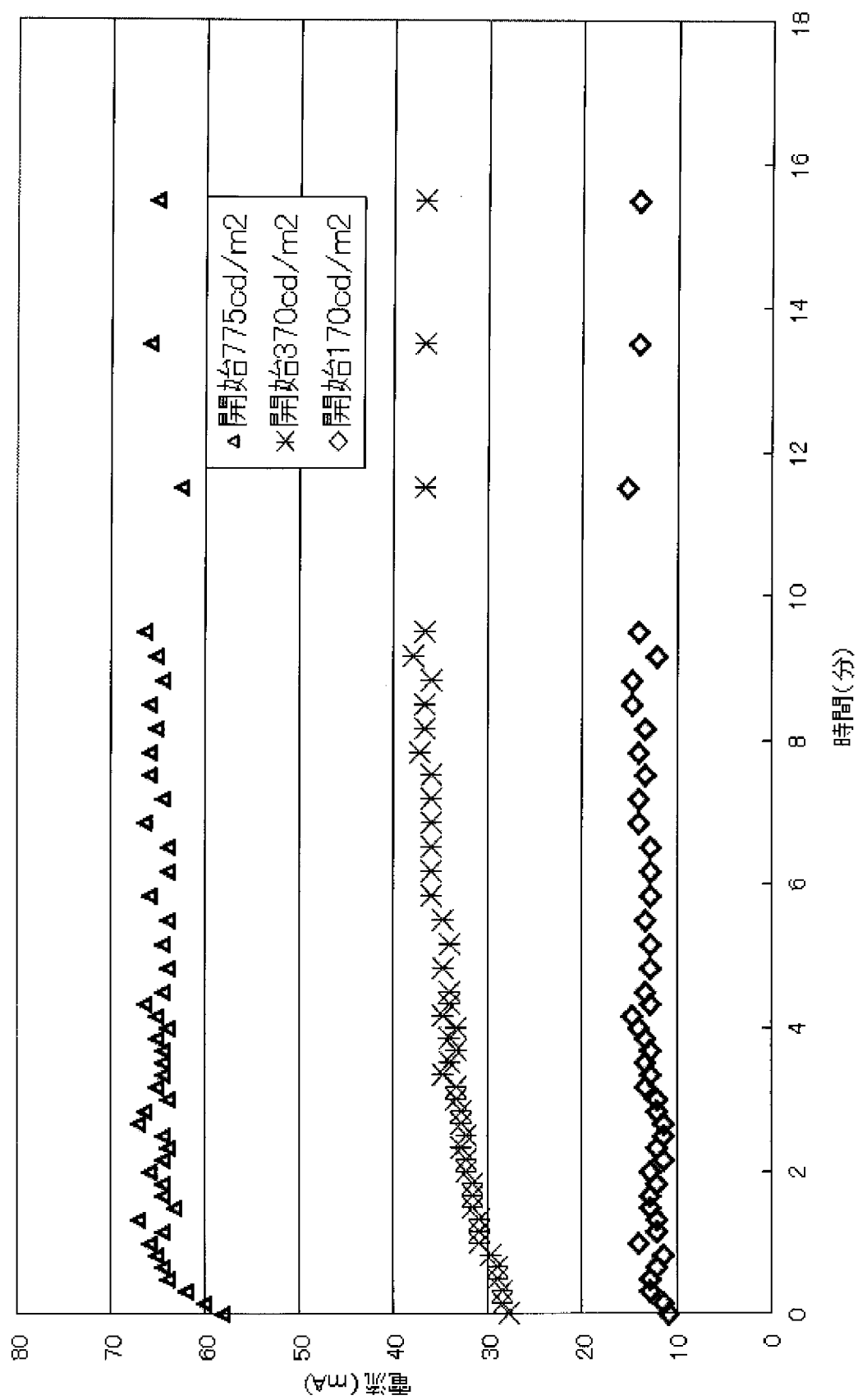
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/004057

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i, H05B33/14(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/30, G09G3/20, H01L51/50, H05B33/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2004-271755 A (Kodak Kabushiki Kaisha),	1-3
Y	30 September 2004 (30.09.2004), paragraphs [0015] to [0039]; fig. 1 to 6 & US 2005/0052350 A1	1-3
Y	JP 2005-107059 A (Sanyo Electric Co., Ltd.), 21 April 2005 (21.04.2005), paragraphs [0027] to [0028], [0032] to [0039]; fig. 1 to 8 & US 2005/0110786 A1 & CN 1604163 A	1-3
Y	WO 2009/017156 A1 (Kyocera Corp.), 05 February 2009 (05.02.2009), paragraphs [0014] to [0081], [0132] to [0133]; fig. 1 to 5, 15 & US 2010/0171733 A1 & KR 10-2009-0118081 A & CN 101675462 A	1-3

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
07 October, 2014 (07.10.14)

Date of mailing of the international search report
28 October, 2014 (28.10.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/004057

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-38209 A (Seiko Epson Corp.), 05 February 2004 (05.02.2004), paragraphs [0091] to [0113]; fig. 1 to 7 & US 2002/0180721 A1 & EP 923067 A1 & WO 1998/040871 A1 & KR 2000-0010923 A	1-3
A	JP 2002-311898 A (Semiconductor Energy Laboratory Co., Ltd.), 25 October 2002 (25.10.2002), paragraphs [0021] to [0070]; fig. 1 to 7 & US 2002/0105279 A1 & EP 1231592 A2 & KR 2002-0066209 A & CN 1369870 A	1-3
A	JP 2008-268914 A (Samsung SDI Co., Ltd.), 06 November 2008 (06.11.2008), paragraphs [0001] to [0007], [0058] to [0098]; fig. 1 to 5 & US 2008/0266216 A1 & EP 1986179 A2 & KR 10-2008-0095462 A & CN 101295464 A	1-3

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. G09G3/30(2006.01)i, G09G3/20(2006.01)i, H01L51/50(2006.01)i, H05B33/14(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. G09G3/30, G09G3/20, H01L51/50, H05B33/14

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2004-271755 A（コダック株式会社）2004.09.30, 段落【0015】－【0039】、【図1】－【図6】 & US 2005/0052350 A1	1－3 1－3
Y	JP 2005-107059 A（三洋電機株式会社）2005.04.21, 段落【0027】－【0028】、【0032】－【0039】、【図1】－【図8】 & US 2005/0110786 A1 & CN 1604163 A	1－3
Y	WO 2009/017156 A1（京セラ株式会社）2009.02.05, 段落[0014]－[0081], [0132]－[0133], [図1]－[図5],	1－3

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 7 . 1 0 . 2 0 1 4

国際調査報告の発送日

2 8 . 1 0 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

西島 篤宏

2 G

9 3 0 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 2 2 6

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
	[図 15] & US 2010/0171733 A1 & KR 10-2009-0118081 A & CN 101675462 A	
A	JP 2004-38209 A (セイコーエプソン株式会社) 2004. 02. 05, 段落【0091】—【0113】, 【図 1】—【図 7】 & US 2002/0180721 A1 & EP 923067 A1 & WO 1998/040871 A1 & KR 2000-0010923 A	1 — 3
A	JP 2002-311898 A (株式会社半導体エネルギー研究所) 2002. 10. 25, 段落【0021】—【0070】, 【図 1】—【図 7】 & US 2002/0105279 A1 & EP 1231592 A2 & KR 2002-0066209 A & CN 1369870 A	1 — 3
A	JP 2008-268914 A (三星エスディアイ株式会社) 2008. 11. 06, 【0001】—【0007】, 【0058】—【0098】, 【図 1】—【図 5】 & US 2008/0266216 A1 & EP 1986179 A2 & KR 10-2008-0095462 A & CN 101295464 A	1 — 3