

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4353225号
(P4353225)

(45) 発行日 平成21年10月28日(2009.10.28)

(24) 登録日 平成21年8月7日(2009.8.7)

(51) Int.Cl.

G 1 0 H 1/02 (2006.01)

F 1

G 1 0 H 1/02

請求項の数 2 (全 20 頁)

(21) 出願番号 特願2006-267167 (P2006-267167)
 (22) 出願日 平成18年9月29日(2006.9.29)
 (65) 公開番号 特開2008-89642 (P2008-89642A)
 (43) 公開日 平成20年4月17日(2008.4.17)
 審査請求日 平成19年11月20日(2007.11.20)

前置審査

(73) 特許権者 000004075
 ヤマハ株式会社
 静岡県浜松市中区中沢町10番1号
 (74) 代理人 100102635
 弁理士 浅見 保男
 (74) 代理人 100106459
 弁理士 高橋 英生
 (74) 代理人 100105500
 弁理士 武山 吉孝
 (74) 代理人 100103735
 弁理士 鈴木 隆盛
 (74) 代理人 100118821
 弁理士 祖父江 栄一

最終頁に続く

(54) 【発明の名称】 楽音形成装置

(57) 【特許請求の範囲】

【請求項 1】

同期書込み対象のパラメータと同期書込み対象外のパラメータが入力されるインターフェースと、同期書込み対象のパラメータを書込み先のアドレスと共に一時保存する同期書込用バッファと、楽音形成のための各種パラメータが設定されるレジスタとを備え、該レジスタに設定されたパラメータに基づいて、複数のチャンネルについて処理サイクル内で各チャンネルに割り当てられた時分割区間にて処理されて楽音波形を形成して出力する音源手段と、

該音源手段の前記レジスタの所定のアドレスに楽音形成のための各種パラメータを書き込むと共に、前記レジスタの所定のアドレスから所定のパラメータの現在の値を読み込むことができると共に、ランダムなタイミングにおいて前記音源手段の所望のアドレスへの書込みと前記音源手段の所望のアドレスからの読み込みを行うことができる制御手段とを備え、

前記音源手段における前記レジスタは、同期書込み対象のパラメータが格納される第1レジスタと、同期書込み対象外のパラメータが格納される第2レジスタからなり、

前記制御手段は、各チャンネルにおける同期書込み対象のパラメータおよび同期書込み対象外のパラメータを前記インターフェースを介して前記音源手段に書き込むと共に読み出しており、さらに、前記制御手段は、前記同期書込用バッファへの全ての同期書込み対象のパラメータの書込み終了に応じて、同期書込指示を前記音源手段に出力することにより、同期書込み対象のパラメータを書き込み中の期間であることを示すビジーフラグをオン

10

20

とし、

該ビジーフラグは、前記処理サイクルの区切りでオフされるものであり、前記音源手段においては、

前記制御手段がパラメータの書込み先の書込みアドレスを前記第 1 レジスタとしているときには、同期書込み対象のパラメータについて、

前記ビジーフラグがオフとなっている期間は、書込みが指示された同期書込み対象のパラメータを書込み先のアドレスと共に、前記同期書込用バッファに書き込むと共に、読み出しが指示された同期書込み対象のパラメータを前記第 1 のレジスタの指示されたアドレスから読み出し、

前記ビジーフラグがオンとなっている期間は、同期書込み対象のパラメータを前記同期書込用バッファへ書き込む処理および同期書込バッファからの読み出し処理を前記ビジーフラグがオフとされるまで待機させてから実行すると共に、前記複数のチャンネルに割り当てられた時分割区間の終了から前記処理サイクルの区切りまでの期間において、前記同期書込指示が実行されて、前記書込用バッファに一時保存されている同期書込み対象のパラメータと書込みアドレスを読み出して前記第 1 のレジスタの対応する書込みアドレスに書き込むようにし、

前記制御手段がパラメータの書込み先の書込みアドレスを前記第 2 レジスタとしている時には、同期書込み対象外のパラメータについて、前記ビジーフラグがオンとなっている期間においてもオフとなっている期間においても、前記インターフェースを介して前記書込用バッファを経由することなく前記第 2 レジスタに同期書込み対象外のパラメータの書込 / 読込を行うことができることを特徴とする楽音形成装置。

【請求項 2】

前記制御手段は、発音チャンネル割当時に空いた発音チャンネルがない場合に、前記同期書込対象外のパラメータとされる各発音チャンネルの出力レベル情報を前記第 2 レジスタから読み込み、出力レベル情報が読み込まれた発音チャンネルの内の最も出力レベル情報が小さい発音チャンネルを開放して新たな発音チャンネルとして割り当てるようにしたことを特徴とする請求項 1 記載の楽音形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、発音指示があった際に発音遅れが生じることなく直ちに発音することのできる楽音形成装置に関する。

【背景技術】

【0002】

従来、電子楽器等に用いられる楽音形成装置として、自然楽器音の立上りから終了までの楽音波形サンプルの波形データを記憶した波形メモリを用意して、この波形メモリから順次楽音波形サンプルを読み出すことにより楽音信号を発生させるようにした波形メモリタイプの音源が知られている。この音源は、楽音形成装置全体の動作を制御する CPU (Central Processing Unit) とデータバスやアドレスバスを介して接続されている。音源は、バスを介して各種音源パラメータ情報を受けて内蔵するレジスタの各バッファに書き込んでいる。この場合、バッファに書き込まれるパラメータは、波形制御用パラメータ、フィルタ係数、エンベロープパラメータや音量パラメータ、ミキサー情報、エフェクト情報等とされる。

【特許文献 1】特開平 7 - 160262 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

従来の楽音形成装置が備える波形メモリタイプの音源の構成を示すブロック図を図 11 に示す。

図 11 において、CPU (Central Processing Unit) 110 は、楽音形成装置に備え

10

20

30

40

50

られ楽音形成装置全体の動作を制御している。音源１００は波形メモリタイプの音源とされており、ＣＰＵインターフェース１１１を介してＣＰＵ１１０とバスにより接続されている。音源１００は、ＣＰＵインターフェース１１１を介して各種音源パラメータ情報をＣＰＵ１１０から受けてレジスタ１１４の各バッファに書き込んでいる。レジスタ１１４には、波形制御用パラメータ、フィルタ係数、エンベロープパラメータや音量パラメータ、ミキサー情報等が格納されるバッファがそれぞれ用意されている。また、発音チャンネルから読み出された現在の出力レベルが書き込まれるバッファもレジスタ１１４に用意されている。レジスタ１１４にＣＰＵ１１０から受けたパラメータを書き込む際に、同期書込対象とされているパラメータは同期書込用バッファ１１２に一時格納されて、同期書込期間となったタイミングでセクタ１１３から出力されてレジスタ１１４に書き込まれる。また、同期書込対象外のパラメータは同期書込用バッファ１１２に書き込まれることなくセクタ１１３から出力されてレジスタ１１４に書き込まれる。

10

【０００４】

波形形成部１１９は複数の発音チャンネルの各発音チャンネルにおいて、サンプリング周期毎に波形サンプルを形成している。この際に、レジスタ１１４から読込／書込（Ｒ／Ｗ）回路１１７により読み出された波形サンプルを形成する発音チャンネルのパラメータに基づいて波形メモリ１２０から波形データを読み出して、当該発音チャンネルの波形サンプルを形成している。波形形成部１１９により形成された各発音チャンネルの波形サンプルは合成されて出力される楽音波形のサンプリング周期毎にＤＡＣ（デジタル・アナログ変換器）１２１に出力されてアナログ信号に変換され放音される。また、音量演算回路

20

【０００５】

次に、図１１に示す従来の楽音形成装置における楽音形成装置が備えるＣＰＵ１１０と音源１００との動作タイミングを図１２に示す。

図１２において、横軸は時間とされており２ＤＡＣサイクル分が示されている。ＤＡＣサイクルは、最終的に出力する波形データのサンプリング周期である。発音チャンネル数が１２８チャンネルとされる場合の例が図１２に示されており、１ＤＡＣサイクル内に１２８の時分割区間が設定されている。時分割区間は、それぞれの発音チャンネルにおいて波形形成に割り当てられる１２８区間とされており、各発音チャンネルにおいて波形形成する際に必要とされるパラメータの読み出しタイミングが $t_1, t_2, t_3, \dots, t_{128}$ のタイミングとされている。そして、タイミング t_{128} と次の１ＤＡＣサイクルが開始されるタイミング t_0' までの区間における空き時間が同期書込を行うタイミングとされている。各発音チャンネルに割り当てられた各時分割区間においては、その発音チャンネルに対応する $t_1 \sim t_{128}$ の読み出しタイミングで読み出された当該発音チャンネルのパラメータに基づいて波形メモリ１２０から読み出された波形データから当該発音チャンネルの楽音波形が形成される。

30

【０００６】

図１２において、ＣＰＵ１１０は音源１００におけるＤＡＣサイクルの管理を行っていないことから、ＣＰＵ１１０から音源１００へのパラメータの書き込みや読み込みのコマンドは図１２に示すようにＤＡＣサイクルの各タイミングとは無関係なランダムなタイミングでＣＰＵ１１０において実行される。例えば、タイミング t_1 付近のタイミングで同期書込を行わないパラメータ a を音源１００におけるレジスタ１１４の第１０チャンネル（１０ｃｈ）の位置へ書き込む書込コマンドがＣＰＵ１１０において実行されたとする。すると、このパラメータ a が同期書込を行わないと判断される共に同期書込中であることを示すビジーフラグがオンとなっていないと判断されて、書込指示と書き込むパラメータ a のデータと、書込先のアドレス（１０ｃｈのアドレス）とがＣＰＵ１１０から音源１００に出力される。音源１００が、書込指示とパラメータ a とそのアドレスを受け取ると、受け取ったパラメータ a をセクタ１１３を介してパラメータ a のアドレスで示されるレジスタ１１４の位置（１０ｃｈ）に書き込む処理が行われる。

40

50

【 0 0 0 7 】

また、タイミング t_2 とタイミング t_3 との間でレジスタ 114 の第 3 チャンネル (3 c h) からパラメータ b を読み込む読込コマンドが C P U 110 において実行されると、同期書込中であることを示すビジーフラグがオンとなっていないと判断されて、この読込指示と読込先のアドレス (3 c h のアドレス) とを音源 100 に出力する。音源 100 が読込指示と読込先のアドレスとを受け取ると、読込先のアドレスで指定されるレジスタ 114 の位置 (3 c h) からパラメータ b を読み込んで、読み込んだパラメータ b を音源 100 から C P U 110 に出力する処理が行われる。

さらに、タイミング t_4 付近で同期書込を行わないパラメータ c を音源 100 におけるレジスタ 114 の第 25 チャンネル (25 c h) の位置へ書き込む書込コマンドが C P U 110 において実行されると、前記したパラメータ a を書き込む処理と同様の処理が行われて、パラメータ c がレジスタ 114 の第 25 チャンネル (25 c h) の位置へ書き込まれる。

10

【 0 0 0 8 】

そして、その後のタイミングにおいて同期書込を行うパラメータ d を音源 100 におけるレジスタ 114 の第 12 チャンネル (12 c h) の位置へ書き込む書込コマンドが C P U 110 において実行されると、C P U 110 は同期書込中であることを示すビジーフラグがオンとなっていないと判断して、パラメータ d および書込先のアドレス (12 c h のアドレス) と、これらを同期書込用バッファ 112 に書き込む書込指示を音源 100 に出力する。音源 100 は、この書込指示を受け取ると受け取ったパラメータ d およびアドレス (12 c h のアドレス) を同期書込用バッファ 112 に書き込む処理を行う。

20

この後のタイミングにおいて、レジスタ 114 の第 27 チャンネル (27 c h) からパラメータ e を読み込む読込コマンドが C P U 110 において実行されると、まだ、同期書込中であることを示すビジーフラグがオンとなっていないと C P U 110 で判断されて、この読込指示と読込先のアドレス (27 c h のアドレス) とを音源 100 に出力する。音源 100 が読込指示と読込先のアドレスとを受け取ると、読込先のアドレスで指定されるレジスタ 114 の位置 (27 c h) からパラメータ b を読み込んで C P U 110 に出力する処理が行われる。

【 0 0 0 9 】

さらに後のタイミングにおいて、同期書込を行うパラメータ f を音源 100 におけるレジスタ 114 の第 20 チャンネル (20 c h) の位置へ書き込む書込コマンドが C P U 110 において実行されると、C P U 110 は同期書込中であることを示すビジーフラグがオンとなっていないと判断して、パラメータ f および書込先のアドレス (20 c h のアドレス) と、これらを同期書込用バッファ 112 に書き込む書込指示を音源 100 に出力する。音源 100 は、この書込指示を受け取ると受け取ったパラメータ f およびアドレス (20 c h のアドレス) を同期書込用バッファ 112 に書き込む処理を行う。

30

さらに後のタイミングにおいて、レジスタ 114 の第 10 チャンネル (10 c h) からパラメータ g を読み込む読込コマンドが C P U 110 において実行されると、同期書込中であることを示すビジーフラグがオンとなっていないと C P U 110 で判断されて、この読込指示と読込先のアドレス (10 c h のアドレス) とを音源 100 に出力する。音源 100 が読込指示と読込先のアドレスとを受け取ると、読込先のアドレスで指定されるレジスタ 114 の位置 (10 c h) からパラメータ g を読み込んで C P U 110 に出力する処理が行われる。

40

【 0 0 1 0 】

ここで、C P U 110 が同期書込を行うパラメータが全て同期書込用バッファ 112 に書き込まれたと判断すると、C P U 110 は同期書込指示 h を音源 100 に出力する。音源 100 がこの同期書込指示 h を受け取ると、同期書込中であることを示すビジーフラグをオン状態にして現在の D A C サイクルにおいて同期書き込みする期間が到来するまで待機される。同期書き込みは、タイミング t_{128} と次の 1 D A C サイクルが開始されるタイミング t_0 ' までの期間における空き時間とされている。これは、1 D A C サイクルの

50

途中において同期書き込みを行うと、各発音チャンネルにおける波形データの形成はそれぞれ割り当てられた異なる時分割区間で行われているため、同期書込のタイミングによっては書き込まれたパラメータが反映される発音チャンネルと反映されない発音チャンネルとが生じてしまい、発音チャンネル間の波形データの位相がずれて聴取した際に違和感を生じるからである。このため、全ての発音チャンネルにおいて楽音波形の形成が終了してから同期書込を行うようにしている。

【 0 0 1 1 】

C P U 1 1 0 は同期書込指示 h を出力するが、同期書き込みが終了したか否かについては管理しておらず、同期書込中のタイミングにおいても C P U 1 1 0 はパラメータの書込コマンドや読込コマンドを実行する。例えば、ビジーフラグがオンとなっている同期書込中のタイミングにおいて同期書込を行わないパラメータ i を音源 1 0 0 におけるレジスタ 1 1 4 の第 5 0 チャンネル (5 0 c h) の位置へ書き込む書込コマンドを C P U 1 1 0 において実行する。この場合、パラメータ i が同期書込を行うパラメータではないと判断されるものの、同期書込中であることを示すビジーフラグがオンとなっていると判断されて、ビジーフラグがオフとなるまで C P U 1 1 0 から書込指示等を音源 1 0 0 に送出する処理が待機される。ここで、音源 1 0 0 においてタイミング t 1 2 8 が経過したと判断されると、空き時間において同期書込 h ' の処理が実行され、同期書込用バッファ 1 1 2 に格納されたパラメータ d がその書込先のアドレスで指定されるレジスタ 1 1 4 の位置 (1 2 c h) に書き込まれると共に、パラメータ f がその書込先のアドレスで指定されるレジスタ 1 1 4 の位置 (2 0 c h) に書き込まれる。なお、ビジーフラグは現在の D A C サイクルが終了するまで (タイミング t 0 ') までオンを維持する。

【 0 0 1 2 】

さらに、その後のタイミングにおいてレジスタ 1 1 4 の第 1 7 チャンネル (1 7 c h) からのパラメータ j の読込コマンドが C P U 1 1 0 において実行されると、同期書込中であることを示すビジーフラグがオンとなっていると判断されて、ビジーフラグがオフとなるまで C P U 1 1 0 から読込指示と読込先のアドレス (1 7 c h のアドレス) とを音源 1 0 0 に出力する処理が待機される。

ここで、現在の D A C サイクルが終了すると同期書込中であることを示すビジーフラグはオフ状態となり、次の D A C サイクルの開始タイミング t 0 ' の後のタイミング i ' において C P U 1 1 0 からパラメータ i に関する書込指示等が音源 1 0 0 に出力され、音源 1 0 0 においてパラメータ i が、その書込先のアドレスで示されるレジスタの位置 (5 0 c h) に書き込まれる。

【 0 0 1 3 】

次いで、タイミング i ' の後のタイミングにおいて同期書込を行うパラメータ k を音源におけるレジスタの第 1 2 チャンネル (1 2 c h) の位置へ書き込む書込コマンドが C P U 1 1 0 において実行される。この場合、パラメータ k が同期書込を行うパラメータと判断されると共に、同期書込中であることを示すビジーフラグがオフと判断されるが、パラメータ j の読込処理が C P U 1 1 0 において待機されていることから、この処理が終了するまで C P U 1 1 0 から書込指示等を音源 1 0 0 に送出する処理が待機される。

そして、タイミング t 1 ' とタイミング t 2 ' との間のタイミング j ' において C P U 1 1 0 からパラメータ j の読込指示と読込先のアドレス (1 7 c h のアドレス) とが音源 1 0 0 に出力されて、音源 1 0 0 においてパラメータ j の読込処理が実行される。この結果、その読込先のアドレスで指定されるレジスタの位置 (1 7 c h) からパラメータ j が読み込まれ C P U 1 1 0 に出力される。さらに、タイミング t 3 ' 付近のタイミング k ' において C P U 1 1 0 からパラメータ k とその書込先のアドレスを同期書込用バッファ 1 1 2 に書き込む書込指示が音源 1 0 0 に出力され、音源 1 0 0 において同期書込用バッファ 1 1 2 にパラメータ k のデータと書込先のアドレス (1 2 c h のアドレス) とが書き込まれる。

【 0 0 1 4 】

このように、従来の楽音形成装置における音源 1 0 0 が内蔵するレジスタ 1 1 4 に書き

10

20

30

40

50

込まれるパラメータにおいては、同期書込を行うパラメータが存在している。同期書込が必要なパラメータは主に位相の操作を伴うパラメータ、例えば、ピッチにビブラートを印加したりピッチベンドのパラメータとされる。これは、ステレオのような複数の発音チャンネル間において楽音波形の位相がずれると聴取した際に違和感を生じるからである。また、同期書込が不必要なパラメータは例えばレベルに関係するパラメータとされる。なお、同期とは各発音チャンネルの波形データが合成された最終的な楽音波形のサンプリング周期を単位とする同期とされる。

そして、前述したように音源 100 が内蔵するレジスタ 114 に同期するパラメータの同期書き込み中においてはビジーフラグをオンとしているため同期書込対象外のパラメータの書込 / 読込を行うこともできなくなる。すると、同期を行うパラメータの書き込みが終了してビジーフラグがオフとなるまでは、例えば各発音チャンネルの現在の出力レベルを読み出すことができず新たな発音の発音開始が遅れるおそれがあるという問題点があった。なお、各発音チャンネルの現在の出力レベルを読み出す理由は次の通りである。新たな発音要求があった際に割り当てる発音チャンネルがない場合は、リリース状態となっている各発音チャンネルの現在の出力レベルを読み出して、その発音チャンネルの内の最も小さい出力レベルの発音チャンネルを開放して割り当てる必要があるからである。

【0015】

そこで、本発明は新たな発音の発音開始が遅れることのない楽音形成装置を提供することを目的としている。

【課題を解決するための手段】

【0016】

上記目的を達成するために、本発明の楽音形成装置における音源手段は、同期書込み対象のパラメータと同期書込み対象外のパラメータが入力されるインターフェースと、同期書込対象のパラメータを書込み先のアドレスと共に一時保存する同期書込用バッファと、楽音形成のための各種パラメータが設定されるレジスタとを備え、レジスタは、同期書込対象のパラメータが格納される第1レジスタと、同期書込対象外のパラメータが格納される第2レジスタからなり、制御手段は、各チャンネルにおける同期書込み対象のパラメータおよび同期書込み対象外のパラメータを前記インターフェースを介して前記音源手段に書き込むと共に読み出しており、さらに、前記制御手段は、前記同期書込用バッファへの全ての同期書込み対象のパラメータの書込み終了に応じて、同期書込指示を前記音源手段に出力することにより、同期書込み対象のパラメータを書き込み中の期間であることを示すビジーフラグをオンとし、該ビジーフラグは、前記処理サイクルの区切りでオフされるものであり、前記音源手段においては、前記制御手段がパラメータの書込み先の書込みアドレスを前記第1レジスタとしているときには、同期書込み対象のパラメータについて、前記ビジーフラグがオフとなっている期間は、書込みが指示された同期書込み対象のパラメータを書込み先のアドレスと共に、前記同期書込用バッファに書き込むと共に、読み出しが指示された同期書込み対象のパラメータを前記第1のレジスタの指示されたアドレスから読み出し、前記ビジーフラグがオンとなっている期間は、同期書込み対象のパラメータを前記同期書込用バッファへ書き込む処理および同期書込バッファからの読出し処理を前記ビジーフラグがオフとされるまで待機させてから実行すると共に、前記複数のチャンネルに割り当てられた時分割区間の終了から前記処理サイクルの区切りまでの期間において、前記書込用バッファに一時保存されている同期書込み対象のパラメータと書込みアドレスを読み出して前記第1のレジスタの対応する書込みアドレスに書き込むようにし、前記制御手段がパラメータの書込み先の書込みアドレスを前記第2レジスタとしている時には、同期書込み対象外のパラメータについて、前記ビジーフラグがオンとなっている期間においてもオフとなっている期間においても、前記インターフェースを介して前記書込用バッファを経由することなく前記第2レジスタに同期書込み対象外のパラメータの書込 / 読込を行うことができることを最も主要な特徴としている。

【発明の効果】

【0017】

本発明によれば、音源手段のレジスタは、同期書込対象のパラメータが格納される第 1 レジスタと、同期書込対象外のパラメータが格納される第 2 レジスタからなり、前記制御手段は、同期書込対象のパラメータを前記インタフェースを介して前記同期書込用バッファに書き込み、同期書込指示を前記音源手段に出力することにより、同期書込み対象のパラメータを書き込み中の期間であることを示すビジーフラグをオンとし、前記音源手段は前記同期書込用バッファに一時保存されている同期書込対象のパラメータを、複数のチャンネルに割り当てられた時分割区間の終了から前記処理サイクルの区切りまでの期間において、前記第 1 レジスタに書き込むと共に、前記ビジーフラグがオンとなっている期間においては、同期書込対象のパラメータを前記同期書込用バッファへ書き込む処理が待機されるが、同期書込対象外のパラメータについては前記ビジーフラグがオンとなっている期間においても、前記第 2 レジスタにアクセスして同期書込対象外のパラメータの書込 / 読込を行うことができるようになる。これにより、新たな発音の発音開始が遅れることのない楽音形成装置とすることができる。

10

【発明を実施するための最良の形態】

【0018】

本発明の実施例である楽音形成装置は、波形メモリタイプの音源を内蔵した構成とされている。図 1 は本発明にかかる楽音形成装置が備える音源の詳細構成を示すブロック図である。

図 1 において、CPU (Central Processing Unit) 10 は楽音形成装置に備えられ、楽音形成装置全体の動作を制御している。音源 1 は、波形メモリタイプの音源とされており CPU インターフェース 11 とデータバス、アドレスバス及び制御信号バスを介して CPU 10 と接続されている。楽音形成装置は、図示していないが CPU 10 の各種プログラムや各種データを格納する ROM (Read Only Memory) と、CPU 10 がプログラムを実行する際のワークエリアや各種データを一時的に記憶する RAM (Random Access Memory) を備えている。また、発音すべき楽音の音高を選択するための複数の鍵を備える鍵盤を有していてもよく、鍵盤を操作すると操作された鍵に応じてノートオン、ノートオフ、ベロシティ、ピッチデータ等の各種データが CPU 10 に出力される。さらに、ROM あるいは RAM に記憶されている演奏データを読み出したり、外部から所望の演奏データを入力するようにしてもよい。

20

【0019】

音源 1 は、CPU 10 と接続するための CPU インターフェース 11 を有し、CPU 10 からアドレスバス、データバス及び制御信号バスおよび CPU インターフェース 11 を介して音源 1 へ音源パラメータを書き込む書込指示や音源 1 から音源パラメータを読み出す読込指示を受け取る。書込指示の場合は、書き込む各種音源パラメータと書込先のアドレスも受け取り、読込指示の場合は読込先のアドレスも受け取る。書込指示で受け取った各種音源パラメータは、レジスタ 14 の書込先のアドレスで示されるバッファに書き込まれる。レジスタ 14 は、同期書込対象のパラメータが保存される第 1 バッファ群 15 と同期書込対象外のパラメータが保存される第 2 バッファ群 16 とから構成されている。同期書込対象のパラメータを保存する第 1 バッファ群 15 は、波形制御用パラメータを格納する波形制御用 RAM 15 a、フィルタ係数を格納するフィルタ制御用 RAM 15 b、エンベロープパラメータや音量パラメータが格納される音量制御 RAM 15 c、ミキサー情報が格納されるミキサー用 RAM 15 d の一部から構成されている。また、同期書込対象外のパラメータを保存する第 2 バッファ群 16 は、エフェクト情報が格納されるミキサー用 RAM 15 d の残る一部、リバーブ、コーラス、バリエーション等のエフェクトを付加する処理を行う DSP (Digital Signal Processor) 部 25 で実行される μ プログラムやエフェクトの係数が格納される DSP 用 RAM 16 a、発音チャンネルにおける現在の出力音量情報が格納される音量読出用 RAM 16 b とから構成されている。

30

40

【0020】

第 1 バッファ群 15 には、セレクト 13 を介して所定のバッファに同期書込対象のパラメータが書き込まれる。また、第 2 バッファ群 16 には CPU インターフェース 11 を介

50

して同期書込対象外のパラメータが書き込まれる。セクタ 13 は、同期書込を行う際に同期書込用バッファ 12 から読み出された同期書込を行うパラメータを選択し、当該パラメータにおける書込先のアドレスで示される第 1 バッファ群 15 の所定のバッファに選択された当該パラメータは書き込まれる。この場合、CPU 10 から同期書込を行うパラメータを音源 1 が CPU インターフェース 11 を介して受け取った場合に、当該パラメータが書込先のアドレスと共に同期書込用バッファ 12 に保存される。また、同期書込対象のパラメータではあっても同期書込を行わないパラメータを受け取った場合は、セクタ 13 は CPU インターフェース 11 から出力される同期書込を行わないパラメータを選択し、当該パラメータにおける書込先のアドレスで示される第 1 バッファ群 15 の所定のバッファに選択された当該パラメータは書き込まれる。さらに、同期書込対象外のパラメータを受け取った場合は、CPU インターフェース 11 から出力される同期書込対象外のパラメータが、当該パラメータにおける書込先のアドレスで示される第 2 バッファ群 16 の所定のバッファに書き込まれる。

10

【0021】

なお、同期書込対象のパラメータは主に位相の操作を伴うパラメータ、例えば、ピッチにビブラートを印加したりピッチベンドのパラメータとされる。これは、ステレオのような複数の発音チャンネルにおいては位相を揃える必要があり、このような発音チャンネルにおいて形成される楽音波形の位相がずれると聴取した際に違和感を生じるからである。そして、同期書込を行うパラメータはステレオのように複数の発音チャンネル間で位相を揃える必要がある複数の発音チャンネルにおける位相の操作を行うパラメータとされる。すなわち、同期書込用バッファ 12 には同期書込を行う複数の発音チャンネルにおけるそれぞれのパラメータが保存されるようになる。そして、CPU 10 が同期書込を行うパラメータの全てを同期書込用バッファ 12 に保存したと判断した際に、CPU 10 は同期書込指示を音源 1 に出力する。音源 1 は、同期書込用指示を受け取ると現在の DAC サイクルにおいて同期書込用に用意された期間が到来するまで待機して、当該期間が到来した際に同期書込用バッファ 12 から同期書込を行う複数のパラメータを読み出し、セクタ 13 を介してそれぞれのパラメータを第 1 バッファ群 15 の書込先のアドレスで示されるバッファに書き込む。この場合、同期書込指示を受け取ってから現在の DAC サイクルが終了するまでは同期書込中であることを示すビジーフラグがオンとされ、ビジーフラグがオンとなっている期間においては、セクタ 13 は同期書込用バッファ 12 の出力を選択するようになることから、同期書込対象のパラメータではあっても同期書込を行わないパラメータを第 1 バッファ群 15 に書き込んだり、第 1 バッファ群 15 から読み出すことはできないようになる。しかしながら、同期書込対象外のパラメータはセクタ 13 を介することなく第 2 バッファ群 16 から読込 / 書込を行うことができることから、ビジーフラグがオンとなっている期間においても、同期書込対象外のパラメータを第 2 バッファ群 16 に書き込んだり、第 2 バッファ群 16 から読み出すことはできるようになる。

20

30

【0022】

ここで、波形制御用 RAM 15 a、フィルタ制御用 RAM 15 b、音量制御 RAM 15 c の RAM の構造を図 2 (a) に示す。この図に示す RAM の構造は音源 1 に用意されている発音チャンネル数が 128 チャンネルの場合とされており、波形制御用 RAM 15 a、フィルタ制御用 RAM 15 b、音量制御 RAM 15 c は、128 チャンネルの各チャンネル毎の各種パラメータが格納されるバッファから構成されている。また、ミキサー用 RAM 15 d の RAM の構造を図 2 (b) に示す。ミキサー用 RAM 15 d の構造は音源 1 に用意されている発音チャンネル数が 128 チャンネルの場合とされており、128 チャンネルの各チャンネル毎のミキサー用のパラメータが格納されるバッファと、DSP 部 25 のエフェクトパラメータが格納されるバッファとから構成されている。さらに、DSP 用 RAM 16 a の RAM 構造を図 2 (c) に示す。DSP 用 RAM 16 a は、DSP 部 25 がエフェクトを付加する処理時に実行されるエフェクト種類毎の μ プログラムと、その係数が格納されるバッファから構成される。さらにまた、音量読出用 RAM 16 b の RAM 構造を図 2 (d) に示す。音量読出用 RAM 16 b は、音源 1 の発音チャンネル数によ

40

50

らず読み出されたある発音チャンネル (N c h) の音量情報が格納される 1 チャンネル分のバッファから構成される。

【 0 0 2 3 】

波形制御用 R A M 1 5 a、フィルタ制御用 R A M 1 5 b、音量制御 R A M 1 5 c、ミキサー用 R A M 1 5 d、D S P 用 R A M 1 6 a には、それぞれ読込 / 書込 (R / W) 回路 1 7 a、1 7 b、1 7 c、1 7 d、1 7 e により、それぞれの R A M 用のパラメータの読込 / 書込が行われる。また、音量読出用 R A M 1 6 b には、出力音量パラメータの読み出しが要求されたチャンネル (N c h) における現在の出力音量パラメータが書き込まれる。出力音量パラメータは、音量演算回路 1 8 により演算される。すなわち、音量演算回路 1 8 は波形制御部 1 9 における当該チャンネル (N c h) の波形の現在レベルと、音量制御部 2 2 における当該チャンネル (N c h) のエンベロープ等の音量制御パラメータの現在レベルとを読み込んで演算することにより、当該チャンネル (N c h) における現在の出力音量パラメータを算出している。

10

【 0 0 2 4 】

波形制御用 R A M 1 5 a から R / W 回路 1 7 a により読み出された波形制御用パラメータは波形制御部 1 9 に供給され、波形制御部 1 9 は波形制御パラメータにおける生成される楽音の音高を示すピッチ情報に基づいて、波形メモリ 2 0 から波形制御パラメータにより指定された波形サンプルを読み出している。波形メモリ 2 0 には、楽音の立上り部 (アタック部) と、その後の持続部 (ループ部) とからなる波形データが複数ずつ記憶されており、波形制御部 1 9 においてピッチ情報に基づく周波数ナンバを累算した整数部に対応するアドレス値により示される波形サンプルと、その次に位置する波形サンプルの 2 つの波形サンプルが少なくとも読み出されて、累算した小数部に応じてサンプル値間が補間される。補間された波形データはフィルタ制御部 2 1 に供給される。

20

【 0 0 2 5 】

フィルタ制御用 R A M 1 5 b から R / W 回路 1 7 b により読み出されたフィルタ係数はフィルタ制御部 2 1 に供給され、フィルタ制御部 2 1 はフィルタ係数に応じて波形制御部 1 9 から供給された楽音波形に所望のフィルタリング処理を施し、その周波数成分の調整された楽音波形を音量制御部 2 2 に出力する。

音量制御用 R A M 1 5 c から R / W 回路 1 7 c により読み出されたエンベロープパラメータや音量パラメータ等の音量制御パラメータは音量制御部 2 2 に供給され、音量制御部 2 2 はフィルタ制御部 2 1 から供給された波形データに音量制御パラメータを乗算することにより音量制御を行っている。音量制御された楽音波形のサンプルはミキサー部 2 3 に出力される。

30

【 0 0 2 6 】

ミキサー用 R A M 1 5 d から R / W 回路 1 7 d により読み出されたミキサー用のパラメータはミキサー部 2 3 に供給され、ミキサー部 2 3 はミキサー用のパラメータに応じて音量制御部 2 2 から供給された各発音チャンネルからの楽音波形のサンプルを合成して D A C (デジタル / アナログ変換器) 2 4 に出力している。また、ミキサー用 R A M 1 5 d から R / W 回路 1 7 d により読み出されたエフェクト用のパラメータはミキサー部 2 3 に供給され、D S P 部 2 5 はエフェクト用のパラメータに応じてミキサー部 2 3 から出力される楽音波形信号にリバーブ、コーラス、ディレイ、パン等の各種音響効果を付与している。エフェクトが付与されたミキサー部 2 3 からの楽音波形信号は D A C 2 4 においてアナログ信号に変換され、図示しないサウンドシステムから放音される。なお、D S P 用 R A M 1 6 a から R / W 回路 1 7 e により読み出された μ プログラムとエフェクト用の係数は D S P 部 2 5 に供給され、D S P 部 2 5 において付与するエフェクト種類に応じた μ プログラムが実行されることにより、ミキサー部 2 3 から出力される楽音波形信号にエフェクトが付与されるようになる。

40

【 0 0 2 7 】

次に、図 1 に示す音源 1 と楽音形成装置が備える C P U 1 0 の動作タイミングを図 3 に示す。

50

図3において、横軸は時間とされており2DACサイクル分が示されている。DACサイクルは、DAC24が変換する最終的に出力される楽音波形のサンプリング周期である。発音チャンネル数が128チャンネルとされる場合の例が図3に示されており、1DACサイクル内に128の時分割区間が設定されている。時分割区間は、 $t_1, t_2, t_3, \dots, t_{128}$ で区切られた128の区間とされており、タイミング $t_1 \sim t_{128}$ は各発音チャンネルにおいて波形形成する際に必要とされるパラメータをレジスタ14からR/W回路17a~17eが読み出す読み出しタイミングとされる。1DACサイクルが開始されるタイミング t_0 からタイミング t_1 との区間は空き時間とされている。この空き時間は、タイミング t_0 において複数の回路が同時に立ち上がった場合に、その競合を解消するための空き時間とされている。また、タイミング t_{128} と次の1DACサイクルが開始されるタイミング t_0' までの区間における空き時間において第1バッファ群15に同期書込を行うパラメータが書き込まれる。各発音チャンネルに割り当てられた時分割区間 $t_1 \sim t_{128}$ の各時分割区間においては、各発音チャンネルの波形サンプルが波形制御部19により波形メモリ20から読み出されて補間され、フィルタ制御部21においてフィルタリング処理されると共に音量制御部22において音量制御パラメータが乗算されてミキサー部23において他の発音チャンネルの楽音波形のサンプルと合成される。この際に、所望に応じてDSP部25においてエフェクトが付与される。

10

【0028】

CPU10は音源1におけるDACサイクルの管理を行っていないことから、CPU10から音源1におけるレジスタ14への書き込みや読み出しのコマンドの実行タイミングは図3に示すようにDACサイクルの各タイミングとは無関係なランダムなタイミングとされる。

20

図3において、タイミング t_1 付近のタイミングでパラメータaを音源1におけるレジスタ14の所望のバッファの第10チャンネル(10ch)の位置へ書き込む書込コマンドがCPU10において実行されたとする。すると、このパラメータaが同期書込対象のパラメータか否かが判断され、同期書込対象のパラメータと判断された場合は同期書込中であることを示すビジーフラグの状態が判断される。ここでは、ビジーフラグがオンとなっていないと判断されて、書込指示と書き込むパラメータaのデータと、書込先のアドレスとがCPU10から音源1に出力される。音源1が書込指示とパラメータaと書込先のアドレスをCPUインタフェース11を介して受け取ると、パラメータaの書込先のアドレスが同期書込対象のパラメータが保存される第1バッファ群15内のアドレスとされていることから、受け取ったパラメータaをセレクタ13を介して第1バッファ群15のパラメータaの書込先のアドレスで指定されるバッファの位置(10ch)に書き込む処理が行われる。

30

【0029】

また、CPU10においてパラメータaが同期書込対象外のパラメータと判断された場合は、そのまま書込指示と書き込むパラメータaのデータと、書込先のアドレスとがCPU10から音源1に出力される。音源1が書込指示とパラメータaと書込先のアドレスをCPUインタフェース11を介して受け取ると、パラメータaの書込先のアドレスが同期書込対象外のパラメータが保存される第2バッファ群16内のアドレスとされていることから、受け取ったパラメータaをセレクタ13を介することなく第2バッファ群16のパラメータaの書込先のアドレスで指定されるバッファの位置(10ch)に書き込む処理が行われる。

40

【0030】

次いで、タイミング t_2 とタイミング t_3 との間でレジスタ14の所望のバッファから第3チャンネル(3ch)のパラメータbを読み込む読込コマンドがCPU10において実行されると、パラメータbが同期書込対象のパラメータか否かが判断され、同期書込対象のパラメータと判断された場合は同期書込中であることを示すビジーフラグの状態が判断される。ここでは、ビジーフラグがオンとなっていないと判断されて、この読込指示と

50

読込先のアドレスとを音源 1 に出力する。そして、音源 1 が読込指示と読込先のアドレスとを受け取ると、セクタ 13 を介して第 1 バッファ群 15 の読込先のアドレスで示されるバッファの位置 (3 c h) からパラメータ b を読み込んで、読み込んだパラメータ b を音源 1 の C P U インタフェース 11 を介して C P U 10 に出力する処理が行われる。

【 0 0 3 1 】

また、C P U 10 においてパラメータ b が同期書込対象外のパラメータと判断された場合は、そのままパラメータ b の読込指示と読込先のアドレスとを音源 1 に出力する。そして、音源 1 が読込指示と読込先のアドレスとを受け取ると、セクタ 13 を介することなく第 2 バッファ群 16 の読込先のアドレスで示されるバッファの位置 (3 c h) からパラメータ b を読み込んで、読み込んだパラメータ b を音源 1 の C P U インタフェース 11 を介して C P U 10 に出力する処理が行われる。

10

さらに、タイミング t 4 付近でパラメータ c を音源 1 におけるレジスタ 14 の所望のバッファにおける第 25 チャンネル (25 c h) の位置へ書き込む書込コマンドが C P U 10 において実行された場合は、同期書込中であることを示すビジーフラグがオンとなっていないことから、パラメータ c が同期書込対象のパラメータであっても同期書込対象外のパラメータであっても前記したパラメータ a を書き込む処理と同様の処理が行われて、パラメータ c がレジスタ 14 の所望のバッファにおける第 25 チャンネル (25 c h) の位置へ書き込まれる。

【 0 0 3 2 】

次いで、その後のタイミングにおいて同期書込を行うパラメータ d を音源 1 における第 1 バッファ群 15 の所望のバッファにおける第 12 チャンネル (12 c h) の位置へ書き込む書込コマンドが C P U 10 において実行されると、パラメータ b が同期書込対象のパラメータと判断されて、同期書込中であることを示すビジーフラグの状態が判断される。ここでは、ビジーフラグがオンとなっていないと判断されて、C P U 10 はパラメータ d および書込先のアドレスと、これらを同期書込用バッファ 12 に書き込む書込指示を音源 1 に出力する。音源 1 は、この書込指示を受け取ると受け取ったパラメータ d および書込先のアドレス (12 c h のアドレス) を同期書込用バッファ 12 に書き込む処理を行う。

20

【 0 0 3 3 】

さらに、この後のタイミングにおいて、レジスタ 14 の所望のバッファから第 27 チャンネル (27 c h) のパラメータ e を読み込む読込コマンドが C P U 10 において実行されると、同期書込中であることを示すビジーフラグがオンとなっていないことから、パラメータ e が同期書込対象のパラメータであっても同期書込対象外のパラメータであっても、前述したパラメータ b を読み出す処理と同様の処理が行われて、レジスタ 14 の読込先のアドレスで示されるバッファの位置 (27 c h) からパラメータ e が読み出され、読み出されたパラメータ e が音源 1 の C P U インタフェース 11 を介して C P U 10 に出力される処理が行われる。

30

さらに後のタイミングにおいて、同期書込を行う 2 番目のパラメータ f を音源 1 における第 1 バッファ群 15 の所望のバッファにおける第 20 チャンネル (20 c h) の位置へ書き込む書込コマンドが C P U 10 において実行されると、パラメータ f が同期させる必要があるパラメータと判断されると共に、同期書込中であることを示すビジーフラグの状態が判断される。ここでは、ビジーフラグがオン状態ではないと判断されて、C P U 10 はパラメータ f のデータおよび書込先のアドレスと、これらを同期書込用バッファ 12 に書き込む書込指示を音源 1 に出力する。音源 1 は、この書込指示を受け取ると受け取ったパラメータ f および書込先のアドレス (20 c h のアドレス) を同期書込用バッファ 12 に書き込む処理を行う。

40

【 0 0 3 4 】

さらに後のタイミングにおいて、レジスタ 14 の所望のバッファから第 10 チャンネル (10 c h) のパラメータ g を読み込む読込コマンドが C P U 10 において実行されると、同期書込中であることを示すビジーフラグがオンとなっていないことから、パラメータ g が同期書込対象のパラメータであっても同期書込対象外のパラメータであっても前述し

50

たパラメータbを読み出す処理と同様の処理が行われて、レジスタ14の読込先のアドレスで示されるバッファの位置(10ch)からパラメータgが読み出され、読み出されたパラメータgが音源1のCPUインタフェース11を介してCPU10に出力される処理が行われる。

ここで、CPU10が同期書込を行う全てのパラメータを同期書込用バッファ12に書き込んだと判断すると、CPU10は同期書込指示hを音源1に出力する。音源1がこの同期書込指示hを受け取ると、同期書込中であることを示すビジーフラグをオンとして当該DACサイクルにおいて同期書き込みする期間が到来するまで同期書込の実行を待機させる。同期書き込みする期間は、タイミングt128と次の1DACサイクルが開始されるタイミングt0'までの期間における空き時間とされている。これは、1DACサイクルの途中において同期書き込みを行うと、各発音チャンネルにおける波形データの形成はそれぞれ割り当てられた異なる時分割区間で行われているため、同期書込のタイミングによっては書き込まれたパラメータが反映される発音チャンネルと反映されない発音チャンネルとが生じてしまい、ステレオ等の発音チャンネル間の楽音波形の位相がずれて聴取した際に違和感を生じるおそれがあるからである。そこで、全ての発音チャンネルにおいて楽音波形の形成が終了してから同期書込を行うようにしている。

【0035】

CPU10は同期書込指示hを出力するが、同期書き込みが終了したか否かについては管理しておらず、同期書込中のタイミングにおいてもCPU10はパラメータの書込コマンドや読込コマンドを実行する。例えば、ビジーフラグがオンとなっている同期書込中のタイミングにおいてパラメータiを音源1におけるレジスタ14の所望のバッファにおける第50チャンネル(50ch)の位置へ書き込む書込コマンドをCPU10は実行する。すると、このパラメータiが同期書込対象のパラメータか否かが判断され、同期書込対象のパラメータと判断された場合は同期書込中であることを示すビジーフラグの状態が判断される。ここでは、ビジーフラグがオンと判断されるため、ビジーフラグがオフと判断されるまで書込処理の実行が待機される。

一方、パラメータiが同期書込対象のパラメータではないと判断された場合は、ビジーフラグの状態に関わらず書込指示と書き込むパラメータiのデータと、書込先のアドレスとがCPU10から音源1に出力される。音源1が書込指示とパラメータiと書込先のアドレスをCPUインタフェース11を介して受け取ると、パラメータiのアドレスが同期書込対象外のパラメータが保存される第2バッファ群16内のアドレスとされていることから、受け取ったパラメータiはセクタ13を介することなく第2バッファ群16のパラメータiの書込先のアドレスで示されるバッファの位置(50ch)に書き込まれる。

【0036】

ここで、音源1においてタイミングt128が経過したと判断されると、タイミングt128以後の空き時間において同期書込h'の処理が実行され、同期書込用バッファ12に格納されたパラメータdがその書込先のアドレスで示される第1バッファ群15の位置(12ch)に書き込まれると共に、パラメータfがその書込先のアドレスで示される第1バッファ群15の位置(20ch)に書き込まれる。なお、次のDACサイクルが開始されるタイミングt0'までの期間における空き時間が同期書込のタイミングとして用意されていることから、ビジーフラグは次のDACサイクルが開始されるタイミングt0'までオンを維持する。

【0037】

次いで、レジスタ14の所望のバッファから第17チャンネル(17ch)のパラメータjを読み出す読込コマンドがCPU10において実行されると、パラメータjが同期書込対象のパラメータか否かが判断され、同期書込対象のパラメータと判断された場合は同期書込中であることを示すビジーフラグの状態が判断される。ここでは、ビジーフラグがオンと判断されるため、ビジーフラグがオフと判断されるまで読込処理の実行が待機される。

一方、CPU10においてパラメータjが同期書込対象のパラメータではないと判断さ

10

20

30

40

50

れた場合は、そのままパラメータ j の読込指示と読込先のアドレスとを音源 1 に出力する。そして、音源 1 が読込指示と読込先のアドレスとを受け取ると、セクタ 13 を介することなく第 2 バッファ群 16 の読込先のアドレスで示されるバッファの位置 (17ch) からパラメータ j を読み込んで、読み込んだパラメータ j を音源 1 の CPU インタフェース 11 を介して CPU 10 に出力する処理が行われる。

【0038】

ここで、現在の DAC サイクルが終了してビジーフラグがオフ状態になると、ビジーフラグがオフ状態になるまで待機されていた書き込み処理や読み込み処理がある場合はその処理が実行されるようになる。そして、時刻 t_0' となって次の DAC サイクルが開始された際に、同期書込を行うパラメータ k を音源 1 における第 1 バッファ群 15 の所望のバッファにおける第 12 チャンネル (12ch) の位置へ書き込む書込コマンドが CPU 10 において実行されると、パラメータ k が同期書込を行う必要のあるパラメータと判断されて、同期書込中であることを示すビジーフラグの状態が判断される。ここでは、ビジーフラグがオフ状態になったことから、CPU 10 はパラメータ k のデータおよび書込先のアドレスと、これらを同期書込用バッファ 12 に書き込む書込指示を音源 1 に出力する。音源 1 は、この書込指示を受け取ると受け取ったパラメータ k および書込先のアドレス (12ch のアドレス) を同期書込用バッファ 12 に書き込む処理を行う。

以降は、書込コマンドあるいは読込コマンドが CPU 10 において実行されるたびに前述したパラメータの書き込みの処理あるいは読み出しの処理が音源 1 において行われるようになる。

【0039】

次に、CPU 10 において書込コマンドが実行されることにより起動される書込指示処理のフローチャートを図 4 に示す。

書込指示処理は 1 書込コマンド毎に起動され、起動されるとステップ S10 にて書き込むデータが同期書込対象のパラメータか否かが判断される。ここで、書き込むデータが同期書込対象のパラメータと判断されると、同期あり系とされてステップ S11 に進み、同期書込中であることを示すビジーフラグの判定処理が行われる。このビジーフラグの判定処理においては、ビジーフラグがオン状態か否かが判断され、ビジーフラグがオフ状態と判断されるとそのまま判定処理は終了するが、ビジーフラグがオン状態と判断されるとビジーフラグがオフ状態と判断されるまで待機される。そして、ビジーフラグがオフ状態と判断されてビジーフラグの判定処理が終了するとステップ S12 にて書き込むデータが同期書込を行う必要があるパラメータか否かが判断される。ここで、書き込むデータがステレオ発音している発音チャンネルのパラメータ等の場合は同期書込が必要なパラメータと判断されてステップ S13 に進む。

【0040】

ステップ S13 では、同期書込を行うパラメータを音源 1 の同期書込用バッファ 12 にセットする。具体的には、同期書込を行うパラメータのデータおよび書込先のアドレスを同期書込用バッファ 12 に書き込む書込指示を音源 1 に出力する。次いで、ステップ S14 にて書き込むデータが同期書込を行う最後のパラメータか否かが判断されるが、ステップ S13 の処理の初回においては同期書込を行う複数のパラメータが揃っていないため NO と判断されて書込指示処理は終了する。この書込指示処理が複数回起動されてステップ S13 において同期書込を行う全てのパラメータが揃ったと判断された場合はステップ S15 に進み同期書込指示を音源 1 に出力し、書込指示処理は終了する。また、書き込むデータがステップ S10 にて同期書込対象外のパラメータあるいはステップ S12 にて同期書込が必要なパラメータではないと判断された場合は、ステップ S16 に進み音源 1 のレジスタに書き込むデータがセットされる。具体的には、書き込むパラメータのデータと、書込先のアドレスと書込指示とを音源 1 に出力し、書込指示処理は終了する。

【0041】

上述した書込指示処理のステップ S11 において実行されるビジーフラグの判定処理のフローチャートを図 5 に示す。ビジーフラグの判定処理が起動されると、ステップ S20

にて音源 1 における同期書込用バッファ 1 2 におけるビジーフラグ値が取得される。ついで、取得されたビジーフラグ値からビジーフラグがオン状態か否かが判断される。ここで、ビジーフラグがオフ状態と判断された場合は、そのままビジーフラグの判定処理は終了するが、ビジーフラグがオン状態と判断された場合はステップ S 2 0 に戻りステップ S 2 0 , S 2 1 の処理がビジーフラグがオフ状態と判断されるまで繰り返し行われる。このように、ビジーフラグの判定処理はビジーフラグがオフ状態になるまで待って、オフ状態になった時に終了するようになる。

【 0 0 4 2 】

次に、上述した書込指示処理のステップ S 1 5 において C P U 1 0 から出力された同期書込指示により音源 1 において起動される同期書込指示処理のフローチャートを図 6 に示す。

10

音源 1 において同期書込指示処理が起動されると、ステップ S 3 0 にてビジーフラグをオン状態にセットする。次いで、ステップ S 3 1 にて同期書込の期間が到来するまで待機される。同期書込の期間は、D A C サイクルにおいて各発音チャンネルに割り当てられた時分割区間の終了から次の D A C サイクルが開始されるタイミングまでの期間とされ、この期間における空き時間が同期書込を行うタイミングとされている。そして、同期書込のタイミングが到来すると、ステップ S 3 2 にて同期書込用バッファ 1 2 に格納されているパラメータとその書込先アドレスを読み込んで、書込先で指定される第 1 バッファ群 1 5 の所定のバッファに読み込まれたパラメータを書き込む。この場合、複数のパラメータのデータとその書込先アドレスが順次読み出されて、書込先アドレスで指定されるバッファにそれぞれ書き込むようになる。同期書込を行うパラメータが全て書き込まれると、ステップ S 3 3 にて現在の D A C サイクルが終了するまで待機される。そして、現在の D A C サイクルが終了するとステップ S 3 4 に進みビジーフラグをオフ状態にセットして、同期書込指示処理は終了する。

20

【 0 0 4 3 】

次に、C P U 1 0 において読込コマンドが実行されることにより起動される読込指示処理のフローチャートを図 7 に示す。

読込指示処理は 1 読込コマンド毎に起動され、起動されるとステップ S 4 0 にて読み込むデータが同期書込対象のパラメータか否かが判断される。ここで、読み込むデータが同期書込対象のパラメータと判断されると、同期あり系とされてステップ S 4 1 に進み、同期書込中であることを示す図 5 に示すビジーフラグの判定処理が行われる。このビジーフラグの判定処理において、ビジーフラグがオン状態か否かが判断され、ビジーフラグがオフ状態と判断されるとそのまま判定処理は終了するが、ビジーフラグがオン状態と判断されるとビジーフラグがオフ状態と判断されるまで待機される。そして、ビジーフラグがオフ状態と判断されてビジーフラグの判定処理が終了するとステップ S 4 2 に進む。また、読み込むデータがステップ S 4 0 にて同期書込対象外のパラメータと判断された場合は、同期なし系とされてステップ S 4 2 にジャンプする。ステップ S 4 2 では、読み込むデータを音源 1 におけるレジスタ 1 4 のバッファから取得し、読込指示処理は終了する。具体的には、読み込むパラメータの読込先のアドレスと読込指示とを音源 1 に出力することにより、音源 1 におけるレジスタ 1 4 の読込先のアドレスで指定されるバッファから読み込むパラメータを取得する。読み込むパラメータが取得されると、読込指示処理は終了する。

30

40

【 0 0 4 4 】

上述した書込 / 読込指示処理において、書き込む / 読み込むデータの種類の同期書込対象のパラメータと判断されて当該書込 / 読込処理の処理中において、次の書込 / 読込指示処理が起動された際に書き込む / 読み込むデータの種類の同期書込対象外のパラメータと判断された場合は、同期書込対象のパラメータにかかる書込 / 読込指示処理と同期書込対象外のパラメータにかかる書込 / 読込指示処理とを同時に処理することができる。これは、音源 1 において同期書込対象のパラメータが格納される第 1 バッファ群 1 5 と同期書込対象外のパラメータが格納される第 2 バッファ群 1 6 に対するアクセスは同時に行うこと

50

ができるからである。しかし、同じ種類のパラメータの書込 / 読込処理の処理を同時に複数行うことはできない。

【 0 0 4 5 】

次に、C P U 1 0 から発音チャンネルの出力レベルの読込指示があった際に音源 1 において起動されるレベルデータ取得処理のフローチャートを図 8 に示す。

図 8 に示すレベルデータ取得処理が起動されると、ステップ S 5 0 にて音量読出用 R A M 1 6 b に出力レベルを読み出す発音チャンネルがセットされる。この場合、C P U 1 0 は出力レベルの読込指示において音量読出用 R A M 1 6 b のアドレスと読み込む発音チャンネルの番号とを音源 1 に出力する。次いで、ステップ S 5 1 にて C P U 1 0 から指定された発音チャンネルのその時点の楽音波形のレベル (d B) が波形制御部 1 9 から取得され、ステップ S 5 2 にて C P U 1 0 から指定された発音チャンネルのその時点のエンベロープや音量パラメータの音量制御パラメータのレベル (d B) が音量制御部 2 2 から取得される。そして、ステップ S 5 3 にて楽音波形のレベルと音量制御パラメータのレベルとが加算されて得られた出力レベルが音量読出用 R A M 1 6 b にセットされる。この出力レベルは音量読出用 R A M 1 6 b から C P U 1 0 に読み込まれて、レベルデータ取得処理は終了する。

【 0 0 4 6 】

次に、C P U 1 0 が実行するチャンネル割当処理のフローチャートを図 9 に示す。

図 9 に示すチャンネル割当処理は、ノートオンが検出されて新たに発音チャンネルを割り当てる際に起動され、ステップ S 6 0 にて空いた発音チャンネルがあるか否かが判断される。ここで、空いた発音チャンネルがないと判断された場合はステップ S 6 1 にて発音チャンネルを開放するチャンネル開放処理が実行される。そして、チャンネル開放処理により空いた発音チャンネルがステップ S 6 2 にて新たな発音チャンネルとして割り当てられるようになる。また、ステップ S 6 0 にて空いている発音チャンネルがあると判断された場合は、ステップ S 6 2 にジャンプして空いている発音チャンネルが新たな発音チャンネルとして割り当てられるようになる。ステップ S 6 2 の処理が終了するとチャンネル割当処理は終了する。

【 0 0 4 7 】

次に、チャンネル割当処理のステップ S 6 1 にて実行されるチャンネル開放処理のフローチャートを図 1 0 に示す。

チャンネル割当処理が起動されると、ステップ S 7 0 にて全発音チャンネルの中からリリース状態に入っている発音チャンネルが選択される。次いで、ステップ S 7 1 にて選択されたリリース状態になっている発音チャンネルの中から最も出力レベルの小さい発音チャンネルが選択される。この場合の発音チャンネルの出力レベルは、前述した図 8 に示すレベルデータ取得処理により取得する。最も出力レベルの小さい発音チャンネルが選択されると、ステップ S 7 2 にて選択された発音チャンネルが開放され、チャンネル開放処理は終了する。

【 産業上の利用可能性 】

【 0 0 4 8 】

本発明において、波形制御部 1 9、フィルタ制御部 2 1、音量制御部 2 2、ミキサー部 2 3 の順で当該機能部が全発音チャンネルの楽音形成に関わる処理は終了する。すると、波形制御用 R A M 1 5 a、フィルタ制御用 R A M 1 5 b、音量制御用 R A M 1 5 c、ミキサー用 R A M 1 5 d の順に開放されることになることから、開放され次第に当該 R A M に同期書き込みを行うパラメータの書き込みを開始するのが好適とされる。

以上説明した本発明においては、波形メモリタイプの音源を内蔵した構成としたが、これに限ることはなく F M 音源や物理モデル音源を内蔵するようにしてよい。

【 図面の簡単な説明 】

【 0 0 4 9 】

【 図 1 】 本発明の実施例である楽音形成装置が備える音源の詳細構成を示すブロック図である。

10

20

30

40

50

【図 2】本発明の楽音形成装置における音源部の各種パラメータを格納するバッファの構造を示す図である。

【図 3】本発明の楽音形成装置における CPU と音源の動作タイミングを示す図である。

【図 4】本発明の楽音形成装置における CPU が実行する書込指示処理のフローチャートである。

【図 5】本発明の楽音形成装置において実行される書込指示処理におけるビジーフラグの判定処理のフローチャートである。

【図 6】本発明の楽音形成装置における音源が実行する同期書込指示処理のフローチャートである。

【図 7】本発明の楽音形成装置における CPU が実行する読込指示処理のフローチャートである。

10

【図 8】本発明の楽音形成装置における音源が実行するレベルデータ取得処理のフローチャートである。

【図 9】本発明の楽音形成装置における CPU が実行するチャンネル割当処理のフローチャートである。

【図 10】本発明の楽音形成装置において実行されるチャンネル割当処理におけるチャンネル開放処理のフローチャートである。

【図 11】従来の楽音形成装置が備える波形メモリタイプの音源の構成を示すブロック図である。

【図 12】従来の楽音形成装置における CPU と音源の動作タイミングを示す図である。

20

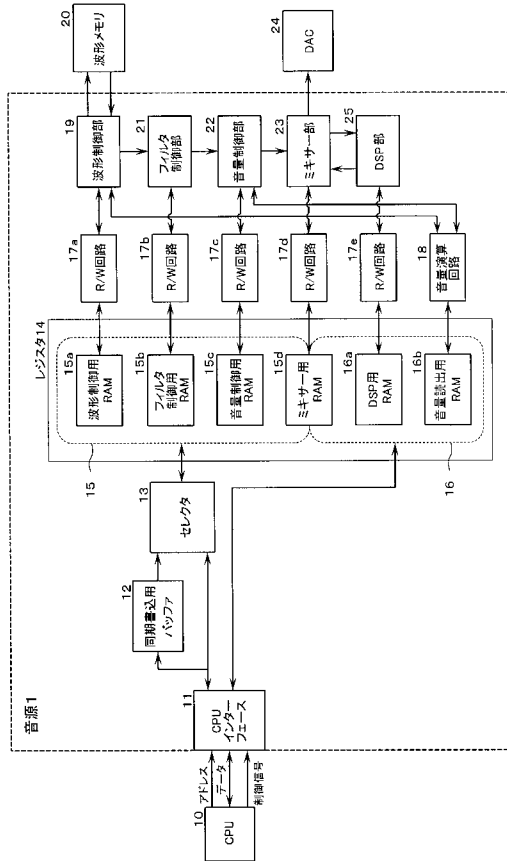
【符号の説明】

【0050】

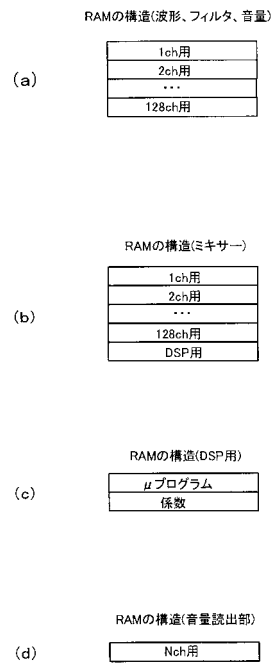
1 音源、11 CPU インタフェース、12 同期書込用バッファ、13 セレクタ、15 第1バッファ群、15a 波形制御用 RAM、15b フィルタ制御用 RAM、15c 音量制御 RAM、15c 音量制御用 RAM、15d ミキサー用 RAM、16 第2バッファ群、16a DSP 用 RAM、16b 音量読出用 RAM、17a R/W 回路、17b R/W 回路、17c R/W 回路、17d R/W 回路、17e R/W 回路、18 音量演算回路、19 波形制御部、20 波形メモリ、21 フィルタ制御部、22 音量制御部、23 ミキサー部、24 DAC、25 DSP 部、100 音源、110 CPU、111 CPU インターフェース、112 同期書込用バッファ、113 セレクタ、114 レジスタ、117 R/W 回路、118 音量演算回路、119 波形形成部、120 波形メモリ、121 DAC

30

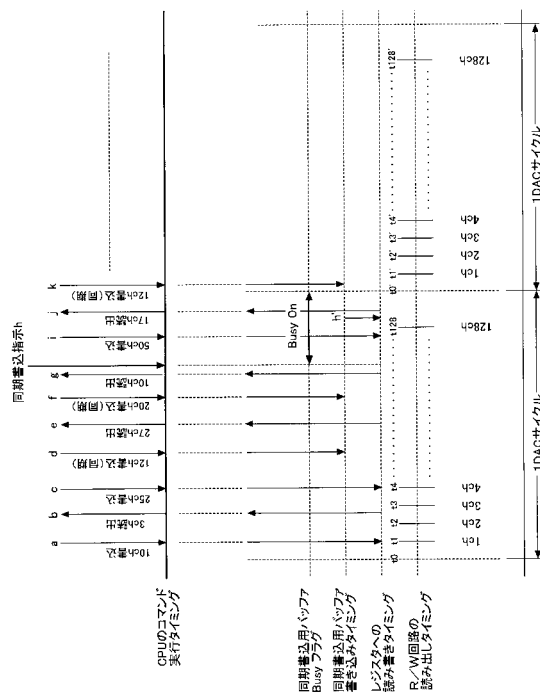
【 図 1 】



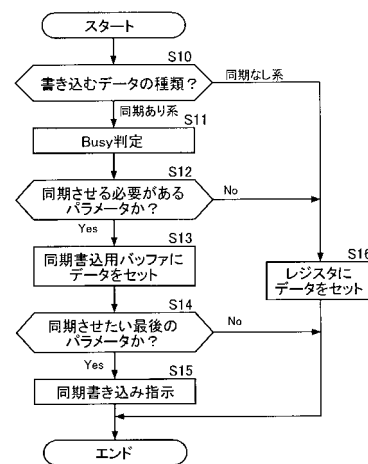
【 図 2 】



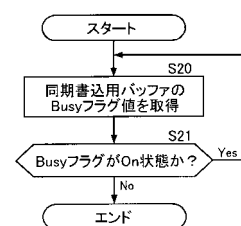
【圖 3】



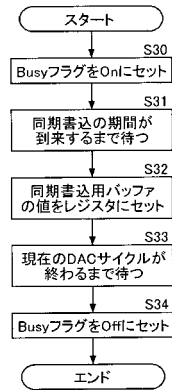
【圖 4】



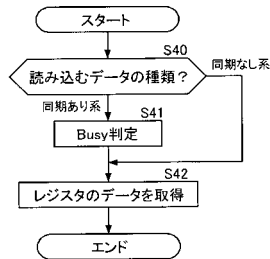
【 図 5 】



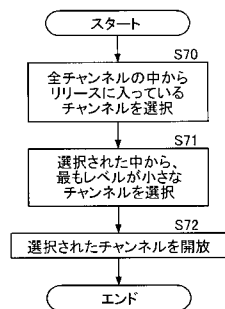
【図 6】



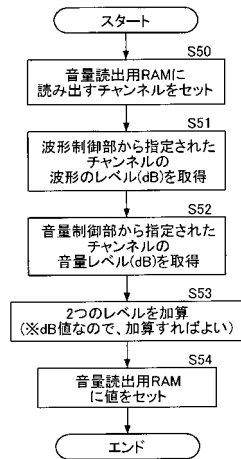
【図 7】



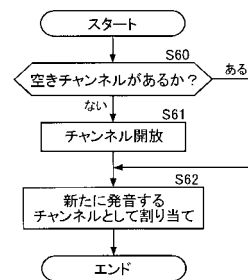
【図 10】



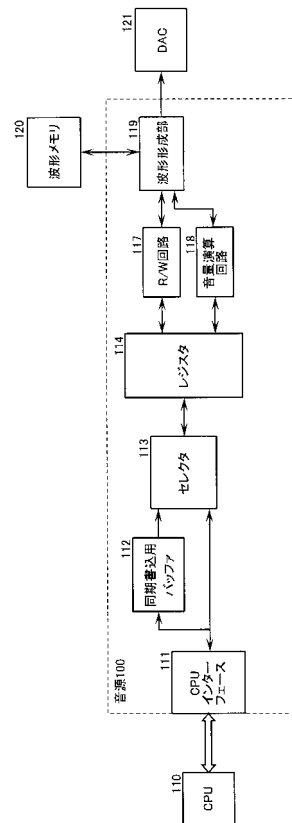
【図 8】



【図 9】



【図 11】



フロントページの続き

- (72)発明者 伊藤 一之
静岡県浜松市中沢町１０番１号 ヤマハ株式会社内
- (72)発明者 河本 隆一
静岡県浜松市中沢町１０番１号 ヤマハ株式会社内
- (72)発明者 白濱 太郎
静岡県浜松市中沢町１０番１号 ヤマハ株式会社内
- (72)発明者 岡村 和久
静岡県浜松市中沢町１０番１号 ヤマハ株式会社内

審査官 益戸 宏

(56)参考文献 特許第２６６１０５３（ＪＰ，Ｂ２）

(58)調査した分野(Int.Cl.，ＤＢ名)
G 1 0 H 1 / 0 0 - 7 / 1 2