

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成22年7月22日(2010.7.22)

【公開番号】特開2008-306037(P2008-306037A)

【公開日】平成20年12月18日(2008.12.18)

【年通号数】公開・登録公報2008-050

【出願番号】特願2007-152604(P2007-152604)

【国際特許分類】

H 01 L 25/00 (2006.01)

【F I】

H 01 L 25/00 B

【手続補正書】

【提出日】平成22年6月3日(2010.6.3)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のインターポーザと、

集積回路が形成された能動面及び前記能動面の反対面となる裏面を有し、前記裏面が前記第1のインターポーザに對向して配置された半導体チップと、

前記第1のインターポーザ及び前記半導体チップに電気的に接続してあり、前記半導体チップの前記能動面に對向して配置された第2のインターポーザと、

前記第1のインターポーザの前記半導体チップに對向する第1の面に実装された第1の受動部品と、

前記第2のインターポーザの前記半導体チップに對向する第1の面及び前記第1の面の反対面となる第2の面に実装された第2の受動部品と、

を備え、

前記第1のインターポーザの前記第1の面は、前記裏面より面積が大きく、

前記第2のインターポーザの前記第1の面は、前記能動面より面積が大きく、

前記第2のインターポーザの前記第1の面に実装された前記第2の受動部品は、前記第2のインターポーザの前記第1の面のうち前記半導体チップが実装された領域以外の領域に実装されており、

前記第1のインターポーザの前記第1の面に実装された前記第1の受動部品は、前記第1のインターポーザの前記第1の面のうち前記半導体チップが配置された領域以外の領域に実装されていることを特徴とする半導体モジュール。

【請求項2】

前記第2のインターポーザは、前記第2の受動部品に電気的に接続する第1の端子と、前記半導体チップに電気的に接続する第2の端子と、前記第1のインターポーザと電気的に接続する第3の端子と、を備えた多層配線基板からなり、

前記第2のインターポーザの前記第1の端子、前記第2の端子、及び前記第3の端子は、金めっきされており、

前記第1のインターポーザは、前記第2のインターポーザの前記第3の端子に電気的に接続する端子を備え、

該端子と前記第3の端子とがワイヤーボンディングによって接続されていることを特徴とする請求項1に記載の半導体モジュール。

**【請求項 3】**

集積回路が形成された能動面及び前記能動面の反対面となる裏面を有する半導体チップを用意し、

第1のインターポーラに、前記半導体チップを、前記裏面が前記第1のインターポーラと対向するようにして実装する工程と、

前記半導体チップの前記能動面側に、前記第2のインターポーラを電気的に接続するようにして実装する工程と、

前記第2のインターポーラの前記半導体チップと反対側の面に、受動部品を実装する工程と、

前記第1のインターポーラと前記第2のインターポーラとを電気的に接続する工程と、

前記第2のインターポーラの前記半導体チップに対向する面のうち前記半導体チップが実装された領域以外の領域に、受動部品を実装する工程と、

前記第1のインターポーラの前記半導体チップに対向する面のうち前記半導体チップが配置された領域以外の領域に、受動部品を実装する工程と、

を含むことを特徴とする半導体モジュールの製造方法。

**【手続補正2】**

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

本発明の半導体モジュールは、上記課題を解決するために、第1のインターポーラと、  
集積回路が形成された能動面及び前記能動面の反対面となる裏面を有し、前記裏面が前記第1のインターポーラに対向して配置された半導体チップと、前記第1のインターポーラ及び前記半導体チップに電気的に接続しており、前記半導体チップの前記能動面に対向して配置された第2のインターポーラと、前記第1のインターポーラの前記半導体チップに対向する第1の面に実装された第1の受動部品と、前記第2のインターポーラの前記半導体チップに対向する第1の面及び前記第1の面の反対面となる第2の面に実装された第2の受動部品と、を備え、前記第1のインターポーラの前記第1の面は、前記裏面より面積が大きく、前記第2のインターポーラの前記第1の面は、前記能動面より面積が大きく、前記第2のインターポーラの前記第1の面に実装された前記第2の受動部品は、前記第2のインターポーラの前記第1の面のうち前記半導体チップが実装された領域以外の領域に実装されており、前記第1のインターポーラの前記第1の面に実装された前記第1の受動部品は、前記第1のインターポーラの前記第1の面のうち前記半導体チップが配置された領域以外の領域に実装されていることを特徴とする。

**【手続補正3】**

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正の内容】

【0010】

また、前記第2のインターポーラは、前記第2の受動部品に電気的に接続する第1の端子と、前記半導体チップに電気的に接続する第2の端子と、前記第1のインターポーラと電気的に接続する第3の端子と、を備えた多層配線基板からなり、前記第2のインターポーラの前記第1の端子、前記第2の端子、及び前記第3の端子は、金めっきされており、前記第1のインターポーラは、前記第2のインターポーラの前記第3の端子に電気的に接続する端子を備え、該端子と前記第3の端子とがワイヤーボンディングによって接続されていることが好ましい。

このような構成によれば、第2のインターポーラに各端子間の接続配線を設けることにより、モジュール全体の高集積化が可能になる。

**【手続補正4】****【補正対象書類名】**明細書**【補正対象項目名】**0015**【補正方法】**変更**【補正の内容】****【0015】**

本発明の半導体モジュールの製造方法は、集積回路が形成された能動面及び前記能動面の反対面となる裏面を有する半導体チップを用意し、第1のインターポーラに、前記半導体チップを、前記裏面が前記第1のインターポーラと対向するようにして実装する工程と、前記半導体チップの前記能動面側に、前記第2のインターポーラを電気的に接続するようにして実装する工程と、前記第2のインターポーラの前記半導体チップと反対側の面に、受動部品を実装する工程と、前記第1のインターポーラと前記第2のインターポーラとを電気的に接続する工程と、前記第2のインターポーラの前記半導体チップに対向する面のうち前記半導体チップが実装された領域以外の領域に、受動部品を実装する工程と、前記第1のインターポーラの前記半導体チップに対向する面のうち前記半導体チップが配置された領域以外の領域に、受動部品を実装する工程と、を含むことを特徴とする。

本発明の半導体モジュールの製造方法によれば、半導体チップをその裏面を対向させるようにして第1のインターポーラに実装するとともに、半導体チップの能動面と対向させるようにして第2のインターポーラを配置し、少なくともその上面（半導体チップと反対側の第1の面）に受動部品を接続するようにしたので、半導体モジュールの小型化、特に第1、第2のインターポーラの表面と平行な面内における半導体モジュールの小型化を実現することができる。また、本発明によれば工程の複雑化等を抑制できる。なお、半導体チップを第1のインターポーラ及び第2のインターポーラのどちらに先に実装するかは適宜選択するものとする。

**【手続補正5】****【補正対象書類名】**明細書**【補正対象項目名】**0019**【補正方法】**変更**【補正の内容】****【0019】**

第2のインターポーラ40は、半導体チップ3の能動面3Aに対向する下面40B（第1の面）と、その下面40Bとは反対側の上面40A（第2の面）とを有している。