

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H01L 23/48 (2006.01)

H01L 23/52 (2006.01)



[12] 发明专利说明书

专利号 ZL 200380107276. X

[45] 授权公告日 2008 年 9 月 24 日

[11] 授权公告号 CN 100421240C

[22] 申请日 2003. 11. 21

[21] 申请号 200380107276. X

[30] 优先权

[32] 2002. 11. 22 [33] US [31] 10/303,523

[86] 国际申请 PCT/US2003/037314 2003. 11. 21

[87] 国际公布 WO2004/049435 英 2004. 6. 10

[85] 进入国家阶段日期 2005. 6. 22

[73] 专利权人 国际整流器公司

地址 美国加利福尼亚州

[72] 发明人 M·施坦丁

[56] 参考文献

CN1246729A 2000. 3. 8

US6469398B1 2002. 10. 22

US6307272B1 2001. 10. 23

US2002/0096749A1 2002. 7. 25

审查员 朱永全

[74] 专利代理机构 北京纪凯知识产权代理有限公司

代理人 程 伟

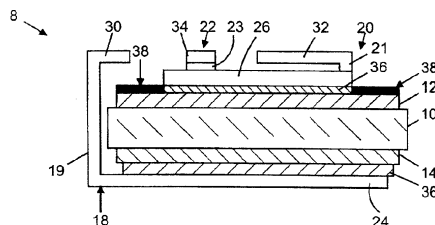
权利要求书 5 页 说明书 8 页 附图 8 页

[54] 发明名称

具有连接外部元件的引片的半导体装置

[57] 摘要

半导体装置包括具有至少两个反向主电极和一个控制电极的半导体芯片。具有基础部分和接触部分的导电引片通过一层导电材料在其基础部分与各电极相连。钝化层置于至少一个电极之上，并环绕导电材料层。引片的基础部分和接触部分通过延伸部分连接，其中延伸部分在半导体芯片的主表面间延展。



1. 一种半导体装置，包括：

半导体芯片，其包括第一主表面和与所述第一主表面反向的第二主表面；

置于半导体芯片的第一主表面上的第一主电极和控制电极，和置于半导体芯片的第二主表面上的第二主电极；

多个导电引片，其每一个上都具有与一个电极电连接的基础部分，以及与外部元件电接触的接触部分；

其中所述的第二主电极与导电引片连接，该导电引片包括连接基础部分和接触部分的延伸部分，该延伸部分通过气隙与所述芯片间隔开，并且该延伸部分至少在半导体芯片的第一主表面和半导体芯片的第二主表面间延展，以及其中引片具有自由开放的外表面，以便更好的散热。

2. 根据权利要求 1 所述的半导体装置，其中所述的多个导电引片，每一个都包括将接触部分与基础部分区隔的延伸部分。

3. 根据权利要求 2 所述的半导体装置，其中所述的每个导电引片的延伸部分与每个导电引片的基础部分基本垂直，而每个导电引片的接触部分与每个导电引片的基础部分基本平行。

4. 根据权利要求 1 所述的半导体装置，其中所述半导体芯片为 MOSFET。

5. 根据权利要求 1 所述的半导体装置，其中在控制电极和第一主电极之上设置钝化层，并且各导电引片的基础部分通过所述钝化层中的开孔与控制电极和第一主电极电连接。

6. 根据权利要求 1 所述的半导体装置，其中一层导电附着材料将

每个导电引片的基础部分与各电极相连。

7. 根据权利要求6所述的半导体装置，其中所述的导电附着材料层包含焊料。

8. 根据权利要求6所述的半导体装置，其中所述导电附着材料层包含导电环氧材料。

9. 根据权利要求1所述的半导体装置，其中所述多个导电引片包括将其基础部分与接触部分连接的延伸部分，其中每个延伸部分与基础部分和接触部分为一整体。

10. 根据权利要求1所述的半导体装置，其中至少一个导电引片包括基础部分和至少一个在平的基础部分表面上的接触部分。

11. 根据权利要求10所述的半导体装置，其中所述的至少一个接触部分为凸起。

12. 根据权利要求10所述的半导体装置，其中所述的至少一个接触部分为圆柱形并且有一个平的接触面。

13. 根据权利要求10所述的半导体装置，其中所述的至少一个接触部分为具有平接触面的凸起部分。

14. 一种半导体装置，包括：

半导体芯片，其包括第一主表面和与所述第一主表面反向的第二主表面；

置于半导体芯片的第一主表面上的第一主电极和控制电极，和置于半导体芯片的第二主表面上的第二主电极；

多个导电引片，其每一个上都具有与一个电极电连接的基础部分，

以及与外部元件电接触的接触部分；

其中所述的第二主电极与导电引片连接，该导电引片包括连接基础部分和接触部分的延伸部分，该延伸部分至少在半导体芯片的第一主表面和半导体芯片的第二主表面间延展，其中一层粘合剂加在至少一个导电引片的基础部分与半导体芯片间，以增强导电引片与半导体芯片的连接强度。

15. 一种半导体装置，包括：

半导体芯片，其包括第一主表面和与所述第一主表面反向的第二主表面；

置于半导体芯片的第一主表面上的第一主电极，和置于半导体芯片的第二主表面上的第二主电极；

至少一个导电引片，其具有与一个电极电连接的基础部分，和与外部元件电接触的接触部分，所述的至少一个导电引片包括连接基础部分和接触部分的延伸部分，所述的延伸部分至少在半导体芯片的第一主表面和半导体芯片的第二主表面间延展；和

至少另一个导电引片，其具有连接设置于半导体芯片主表面上的电极的基础部分，该电极与电连接到所述至少一个导电引片的一个电极相对，所述至少另一个导电引片包括与外部元件电接触的接触部分，其中所述接触部分在所述基础部分的外面延伸，以及其中所述接触部分占据的面积小于所述基础部分的整个外表面的面积，由此当所述装置安装在一个表面上时，冷空气可以循环并通过所述基础部分来冷却所述芯片。

16. 根据权利要求 15 所述的半导体装置，其中所述的半导体芯片为 MOSFET。

17. 根据权利要求 15 所述的半导体装置，其中在至少一个电极上设置钝化层，所述钝化层围绕用于将一个导电引片的基础部分电连接到各自的一个电极的导电层。

18. 根据权利要求 17 所述的半导体装置，其中所述的导电层包括焊料。

19. 根据权利要求 17 所述的半导体装置，其中所述的导电层包括导电环氧材料。

20. 根据权利要求 18 所述的半导体装置，其中所述的至少另一个导电引片包括连接基础部分与接触部分的延伸部分，所述的延伸部分与基础部分和接触部分为一个整体。

21. 根据权利要求 18 所述的半导体装置，其中所述的至少另一个导电引片包括平的基础部分和至少一个在所述平的基础部分表面上的接触部分。

22. 根据权利要求 21 所述的半导体装置，其中所述的至少一个接触部分是凸起。

23. 根据权利要求 21 所述的半导体装置，其中所述的至少一个接触部分为圆柱形并且有一个平的接触面。

24. 根据权利要求 21 所述的半导体装置，其中所述的至少一个基础部分为具有平接触面的凸起部分。

25. 根据权利要求 15 所述的半导体装置，其中所述的导电引片的接触部分在主表面之下。

26. 根据权利要求 15 所述的半导体装置，其中所述的至少一个导电引片基础部分从主表面下的区域延展，该主表面与至少另一个导电引片连接。

27. 一种半导体装置，包括：

半导体芯片，其包括第一主表面和与所述第一主表面反向的第二主表面；

置于半导体芯片的第一主表面上的第一主电极，和置于半导体芯片的第二主表面上的第二主电极；

至少一个导电引片，其具有与一个电极电连接的基础部分，和与外部元件电接触的接触部分，所述的至少一个导电引片包括连接基础部分和接触部分的延伸部分，所述的延伸部分至少在半导体芯片的第一主表面和半导体芯片的第二主表面间延展；和

至少另一个导电引片，其具有连接设置于半导体芯片主表面上的电极的基础部分，该电极与电连接到所述至少一个导电引片的一个电极相对，所述至少另一个导电引片包括与外部元件电接触的接触部分，其中所述的一层粘合剂加在基础部分与各个电极间，以增强导电引片与半导体芯片间的导电强度。

28. 一种半导体装置，包括：

半导体芯片，其包括第一主表面和与所述第一主表面反向的第二主表面；

置于半导体芯片的第一主表面上的第一主电极，和置于半导体芯片的第二主表面上的第二主电极；

至少一个导电引片，其具有与一个电极电连接的基础部分，和与外部元件电接触的接触部分，所述的至少一个导电引片包括连接基础部分和接触部分的延伸部分，所述的延伸部分至少在半导体芯片的第一主表面和半导体芯片的第二主表面间延展；和

至少另一个导电引片，其具有连接设置于半导体芯片主表面上的电极的基础部分，该电极与电连接到所述至少一个导电引片的一个电极相对，所述至少另一个导电引片包括与外部元件电接触的接触部分，其中所述的至少一个导电引片的接触部分位于与至少另一个导电引片连接的主表面之下。

具有连接外部元件的引片的半导体装置

本发明涉及由 Martin Standing 和 Hazel D. Schofield 在 2001 年 3 月 28 日提交的序列号为 09/819,774 的美国申请，名称是芯片规模表面组装器件及其制造过程。

技术领域

本发明涉及半导体装置，更具体地，涉及具有连接外部元件的引片的表面组装半导体装置。

背景技术

电子电路中一般使用到的半导体芯片被封装以形成可以直接与基板上的导电垫片这样的外部元件连接的半导体装置。电子器件的封装提供了一些功能。保护半导体芯片不变潮湿和不因其它环境要素而被损坏，电连接到外部元件，以及对半导体芯片产生的热量进行散热管理是电子封装最重要的功能。常规封装，如 DIP 和 SOIC 封装，也具备上述这些功能。这些封装通常使用一种引脚框架结构，这种结构有时是半导体芯片大小的 4-5 倍。所以，根据常规设计的半导体芯片封装通常会导致半导体装置比芯片本身大许多。

电子系统小型化的趋势迫使空间利用的最大化。一种增大空间使用的方法就是减小装置中组件的大小从而增大组件的密度。虽然增大组件的密度将使空间使用最大化，然而在任一设计中都必然遇到这样的挑战，即有效降低热度和由于连接电阻引起的寄生电效应。

发明内容

根据本发明，半导体装置包括半导体芯片，其含有至少两个置于主表面上的反向的主电极。每一个电极都连有一个导电引片。每一个引片包括一个与外部元件（例如，基板上的导电垫片）电接触的接触部分和一个与电极连接的基础部分。引片的接触部分都位于半导体芯

片的一侧。为了实现这种安排，为至少一个引片提供了一种能将基础部分与接触部分连接起来的延伸部分，该延伸部分在芯片的主表面间延展。引片提供了芯片背面电极到外部元件的最短的可能路径，从而减少封装中由连接本身引起的寄生电阻和电感。

根据本发明，为了减少半导体装置的占用面积，可以当该装置与基板上的导电垫片连接时，引片的接触部分直接置于半导体芯片下方。

作为选择，含有延伸部分的引片的接触部分可以与芯片下的区域相分离，为芯片下面的基板上的导电衬垫提供更多的空间。

根据本发明的半导体装置还可以使用变形的引片。例如，在第一实施例中，每一个引片可以包括由延伸部分连接和区隔的基础部分与接触部分。在其它实施例中，一些引片还可以包括平的基础部分和直接置于基础部分上的接触部分。其中，接触部分可以是半球型的，圆柱型的，或者由平的基础部分延伸的凸起部分。

通过以下的详细说明，并结合附图，可以更清楚地理解本发明的其他特点和优点。

附图说明

图 1A 示出了根据本发明第一实施例的半导体装置的侧视图；

图 1B 示出了图 1A 所示的装置的底视图；

图 2A 示出了图 1A 所示的装置中使用的引片的侧视图；

图 2B 示出了图 2A 中沿 2B-2B 线方向的引片的视图；

图 3A 示出了图 1A 所示的装置中所使用的引片的侧视图；

图 3B 示出了图 3A 中沿 3B-3B 线方向的引片的视图；

图 3C 示出了图 3A 中沿 3C-3C 线方向的引片的视图；

图 4 示出了根据现有技术制成的包含多个半导体芯片的半导体晶圆；

图 5 示出了图 4 所示的包含钝化层的晶圆，该钝化层形成于半导体芯片的顶部电极暴露部分的开孔上；

图 6 示出了图 5 所示的晶圆，其包含连接半导体芯片顶部电极的引片；

图 7A 示出了根据本发明的第二实施例的半导体装置的底视图；

图 7B 示出了图 7 中沿 8-8 线方向的装置的侧视图；

图 8A 和 8B 分别示出了本发明第二实施例中使用的引片的顶视图和侧视图（图 8A 中 8B-8B 方向）；

图 8C 和 8D 分别示出了本发明第二实施例中使用的引片的顶视图和侧视图（图 8C 中 8D-8D 方向）；

图 9 示出了图 7 中沿 9-9 线方向的装置的剖视图；

图 10A 和 10B 分别示出了本发明第二实施例中使用的引片的顶视图和侧视图；

图 11A 和 11B 分别示出了可以用于本发明第二实施例中的引片的另一实施例的顶视图和侧视图；

图 12A 和 12B 分别示出了可以用于本发明第二实施例中的引片的另一实施例的顶视图和侧视图；

图 13 示出了置于基板上的第一实施例的半导体装置；和

图 14 示出了置于基板上的第二实施例的半导体装置。

具体实施方式

参照图 1A 和 1B，根据本发明的半导体装置的第一实施例包括半导体芯片 10。根据一个优选的实施例，半导体芯片 10 可以是功率 MOSFET。然而，本发明并不仅限于功率 MOSFET。其它的电子半导体芯片，例如 IGBT、功率二极管等也可以用于替代 MOSFET。

半导体芯片 10 包括两个反向的主表面。半导体 10 在第一主表面上有第一主电极 12，在第二主表面上有第二主电极 14。半导体芯片 10 也包括控制电极 16，该控制电极 16 在半导体芯片 10 的第一主表面上且与第一主电极 12 绝缘。在优选实施例所使用的 MOSFET 中，当控制电极 16 按惯例作为栅极电极时，第一和第二主电极可以分别作为源极和漏极接触。

控制电极 16 接收来自外部控制器的控制信号，当本发明所述的半导体装置 8 并入电子电路中相应的位置时，该控制信号切换流动于第一主电极 12 和第二主电极 14 间的电流。

根据第一实施例，半导体装置 8 包括多个的引片 18、20 和 22。每一个引片包括基础部分 24、26、28 和接触部分 30、32、34。接触部分

30、32、34 实现与外部元件电接触的功能。基础部分 24、26、28 分别通过如焊料或载银环氧材料树脂这样的导电性环氧材料树脂等芯片附着材料 36 与第二主电极 14、第一主电极 12 和控制电极 16 电连接。除了其上有导电附着材料并分别与引片 20、22 的基础部分 26、28 电连接的部分，钝化层 38 还覆盖了第一主电极 12 和控制电极 16。

每一个引片 18、20、22 也包括延伸部分 19、21、23，其分别将基础部分 24、26、28 与接触部分 30、32、34 连接在一起。在优选实施例中，延伸部分 19、21、23 分别从引片 18、20、22 的基础部分 24、26、28 的边缘垂直延展。优选地，接触部分 30、32、34 通过延伸部分 19、21、23 分别与基础部分 24、26、28 分隔但平行。

接触部分 30、32、34 优选地相互共面，并且反向放置在芯片的主电极上。实现该安排的本发明的一个新特征是延伸部分 19，其在半导体芯片 10 的第一主表面和第二主表面间进行延展，并将基础部分 24 连接到接触部分 30，从而为从芯片 10 的第一主表面和第二主表面之上的位置延展的电连接提供了路径。这种结构考虑到了基板上半导体装置 8 的表面组装。

根据本发明的另一方面，基础部分，如 26、28，可以包含比实现半导体芯片 10 的电极电连接所必需的区域更大的区域。例如，与半导体芯片 10 的电极电连接的引片 22 的基础部分 28，可以比与控制电极 16 电连接的必需区域更大。一层粘合剂可以加在额外的区域下以进一步增强引片 22 到半导体芯片 10 顶部的连接。

参考图 2A 至 2B 和图 3A 至 3C，分别与第一主电极 12 和控制电极 16 连接的引片 20、22，是通过弯曲如一片铜这样的一片材料来形成的整体，并提供了通过延伸部分 21、23 分别连接与间隔的基础部分 26、28 和接触部分 32、34，其延伸部分是从基础部分 26、28 的边缘延展到接触部分 32、34 的边缘。在第一实施例中使用的引片 18 可以根据所述的其它引片 20、22 的相同制作方法制得。

根据本发明的半导体装置可通过以下过程制造。参照图 4，半导体晶圆 40，例如硅晶圆，其上包含多个独立的半导体芯片 10。晶圆 40 中的半导体芯片 10 是相同的，且可以是根据任何已知方法在硅基板上形成 MOSFET，IGBT，功率二极管等。半导体芯片被间隔 42 分开，

该间隔是从晶圆 40 的一个边缘到另一边缘。每一个半导体芯片至少包括一个第一主电极 12 和一个控制电极 16。半导体芯片 10 的第二主电极 14 位于晶圆 8 的反面（未示出）。电极 12、16 和 14 优选是可焊接的。

接着参照图 5，形成钝化层 38，其包含分别在第一主电极 12 和控制电极 16 上的开孔 44、46（图 1）。钝化层 38 可以通过将如公知的 Electra EP2793 这种材料的光敏环氧材料沉积在晶圆 40 的整个上表面并覆盖第一主电极 12 和控制电极 16 及其间的所有区域而形成。然后，环氧材料可以被干燥和暴露在穿过掩模的紫外线光线中来标识和分隔将被移除的区域以形成开孔 44、46。如此被标识的区域被移走来创建分别暴露了第一主电极 12 和控制电极 16 的部分的开孔 44、46。接着，感光性环氧材料通过如加热的方式来固化以创建含开孔 44、46 的钝化层 38（图 1）。

开孔 44、46 所需的区域只要与为第一主电极 12 和控制电极 16 与各引片的基础部分间提供良好电接触所必需的区域大小相同，而不需要延展到电极的整个表面。此外，开孔 44、46 不需要暴露与引片基础部分连接的相等的电极区域。还有，本发明不是仅仅限定在创建钝化层 38（图 1）的前述过程中，任何其它的适当的方法也可以被用于创建含开孔 44、46 的钝化层 38（图 1）。

开孔 44、46 一旦形成，导电附着材料 36（图 1A）就沉积在第一主电极 12 和控制电极 16 的暴露部分上。焊料或导电环氧材料可以被用作导电附着材料 36（图 1A）。

下面参照图 6，导电引片位于导电附着材料 36 的上面，其中导电附着材料在电极 12、16 的暴露部分之上。例如，图 6 示出了引片 20、22，其参照根据本发明的第一实施例的半导体装置 8 进行了描述，该引片 20、22 通过导电附着材料 36（图 1A）分别将各自的基础部分 26、28 连接到半导体芯片 10 的第一主电极 12 和控制电极 16。一旦导电引片（如，引片 20、22）在适当的位置上，如果焊料被用作附着材料，它就回流(reflow)，如果导电环氧材料作为导电附着材料，它就被固化。如果引片的基础部分比暴露区域大，粘合层可以被置于暴露区域以外的基础部分中，以增强导电引片和半导体芯片间的连接强度。任选地，

液体环氧材料可以沉积在晶圆上，至少覆盖引片基础部分和晶圆的其它区域，以提高半导体芯片 10 上引片的组装强度。其后，晶圆 40 被沿间隔 42 切割成方块，以制成单个的半导体芯片 10，每一个都至少含有一个与第一主电极 12 和控制电极 16 连接的导电引片。

根据本发明第一实施例的半导体装置 8 (图 1A)，另一个引片，如引片 18，通过焊料或导电环氧材料这样的导电附着材料 36 (图 1A) 电连接到半导体芯片 10 的第二主电极 14 上。其可以通过选取单个芯片 10，将第二主电极 14 放置在引片 18 的基础部分 24 上，再由一层如焊料或导电环氧材料这样的导电附着材料 36 (图 1A) 连接来实现。再者，如果使用焊料，则它就回流；如果使用导电环氧材料，则它就被固化。

作为选择，在钝化层中形成开孔后，芯片首先被切割机划片，然后使用导电附着材料将引片粘附于每个芯片的电极上。

引片 18、20、22 可以从铜矩阵引脚框架中切割出，其中引脚框架含有常规封装中使用的铜焊带或桥的相似形式。引片 18、20、22 可以使用常规芯片粘结工艺中的桥式冲压(bridge punch)和位置类型操作(place type operation)放入适当的位置。根据优选的方法，芯片 10 放在引片 18 上，并通过适当的导电附着材料与其基础部分 24 连接，导电附着材料回流或固化，然后从焊带上裁减出引片以获得半导体装置 8。

根据本发明的半导体装置可以由上述过程制得，且包括不同形式的引片。参照图 7 和图 8，其中相同数字标识相同的特征，根据本发明第二实施例，半导体装置 48 包括含引片 50、52、54 的半导体芯片 10，其中导电引片与电极相连。参照图 9，其中相同数字标识相同特征，引片 50、52 和 54 分别包括基础部分 51、53 和 55。通过导电附着材料 36 与第二主电极 14 连接的引片 50 包括延伸部分 56，该延伸部分将基础部分 51 连接到接触部分 58。延伸部分 56 与引片 50 的基础部分 51 和接触部分 58 形成整体。应该指出，延伸部分在半导体芯片 10 的主表面间延展。

引片 52 的基础部分 53 位于含多个接触件 60 的表面之上。基础部分 55 也位于含接触件 60 的表面之上。接触件 60 是从各基础部分 53、55 的开孔表面延展的凸起部分。引片 52、54 的基础部分 53、55 是通

过沉积在钝化层 38 的各开孔中的一层导电附着材料 36 与第一主电极 12 和控制电极 16 进行电连接的。引片 51 优选地由铜和镀银组成。引片 50 的基础部分 51 可以比芯片略大一些，以至在两者粘贴时，在围绕芯片的边缘形成框架。额外的区域可以有更厚的附着材料环绕在芯片的边缘。这样将使得附着材料有效地被控制并阻止其流到芯片的边缘上。

事实上，本发明的不同实施例可以使用其它形状的引片由上述过程制得。例如，参照图 10A 至 10B，11A 至 11B，和 12A 至 12B，所用的引片可以变为包括圆柱状的接触件 62（如图 11A 至 11B 所示其包含平接触表面 63）来代替如图 10A 至 10B 所示的应用在第二实施例中的含半球形的接触件 60，或者接触件 60 可以被多个具有平接触表面 65 的凸起部分 64 替代。

与芯片的电极相连的引片 52、54 的基础部分 53、55 的边可以是平的或微微凸起。凸起的边可以以引片 50 基础部分 51 额外区域中相同方式帮助控制附着材料的流动。引片 52、53 也可以由铜和成品银形成。

本发明的第二实施例可以在钝化层和开孔形成后，先由晶圆划片制得。每个划片都通过载银环氧材料这样适当的导电附着材料与引片 50 的基础部分 51 连接。然后，引片 52、53 使用相同的附着材料或合适的焊料被附着。根据第二实施例，引片 50 作为半导体装置的引脚框架的基础。在所引用的制造方式中，引片 50 将以高密度矩阵的形式出现，而引片 52、53 将使用桥冲压组件（bridge punch assembly）与芯片的相关电极粘合。

参照图 13，所示半导体装置 8 表面组装于基板 66 上。特别地，接触件 30、32、34 与导电垫片 68、70、72 电接触，其中导电垫片将半导体装置 8 的电极连接在电子电路中合适的位置上（未示出）。

参照图 14，根据第二实施例，所示半导体装置 48 表面组装于基板 66 上。类似半导体装置 8，半导体装置 48 是通过导电衬垫 68、70、72 与电子电路相连的表面组装装置，其中导电垫片分别与引片 50、52、54 的接触件 58、60 接触。由于这种安排，根据本发明，当半导体装置 8、48 置于基板上时，热量可以通过引片 18、50 的基础部分 24、51

从半导体芯片 10 的第二主电极 14 消散掉。

应该指出，半导体装置 8（图 13）的接触部分 30 在半导体芯片 10 的其它引片 20、22 粘附的相同主表面下放置它的方向上延展。这种结构具有减少半导体装置占用面积的优点。另一方面，半导体装置 48（图 14）的接触部分 58 在半导体芯片 10 中远离其它引片粘附的主表面下区域的方向中延展。虽然这种结构增加了半导体装置 48 的占用面积，但其使得导电垫片 70、72 在半导体装置 48 下有更大的区域。同样地，它的制造更加简单，当芯片的第二主电极与其各自的引片粘附时，它不要求精确对准。

根据本发明的半导体装置中的芯片和管脚比为 90%。根据本发明的装置的散热也改善了，这使得装置可以在更高的温度下运行。根据本发明，在装置中使用的芯片可以只有 0.100 毫米厚，这远比常规封装中所用的芯片要薄很多。根据本发明，装置能有不同的占用面积。同样地，根据本发明的装置被装配时，由不同的基板间的热不匹配产生的应力被吸收。因为这些特征，根据本发明的装置相比常规装置而言，能在更困难和更粗糙的条件下运行。

对于本领域的普通技术人员，根据本发明，不同形式的导电引片可以联合使用以设计半导体装置是显而易见的；所以，这里所示的装置不能理解为限制了本发明的范围。因此，虽然本发明被描述为与特定实施例有关，但是对本发明进行各种变化、改进和其他应用对本领域技术人员也是显见的。因此，本发明不仅限于这里的具体公开，而仅由所附的权利要求及其等同来限定。

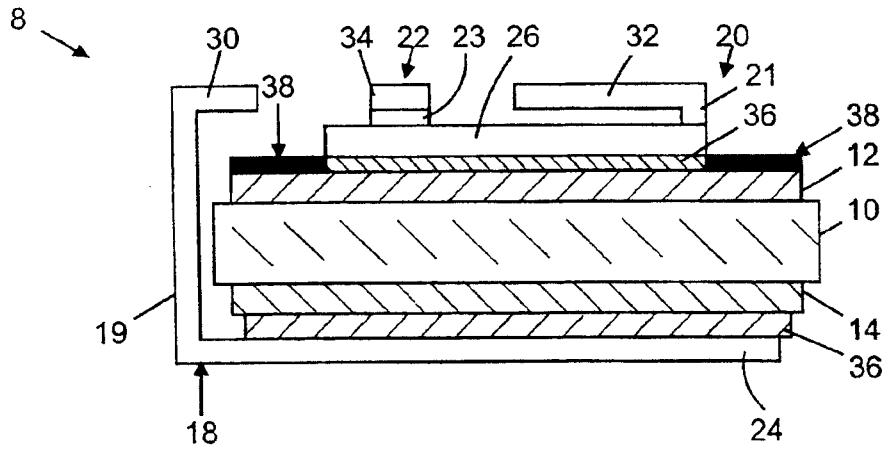


图1A

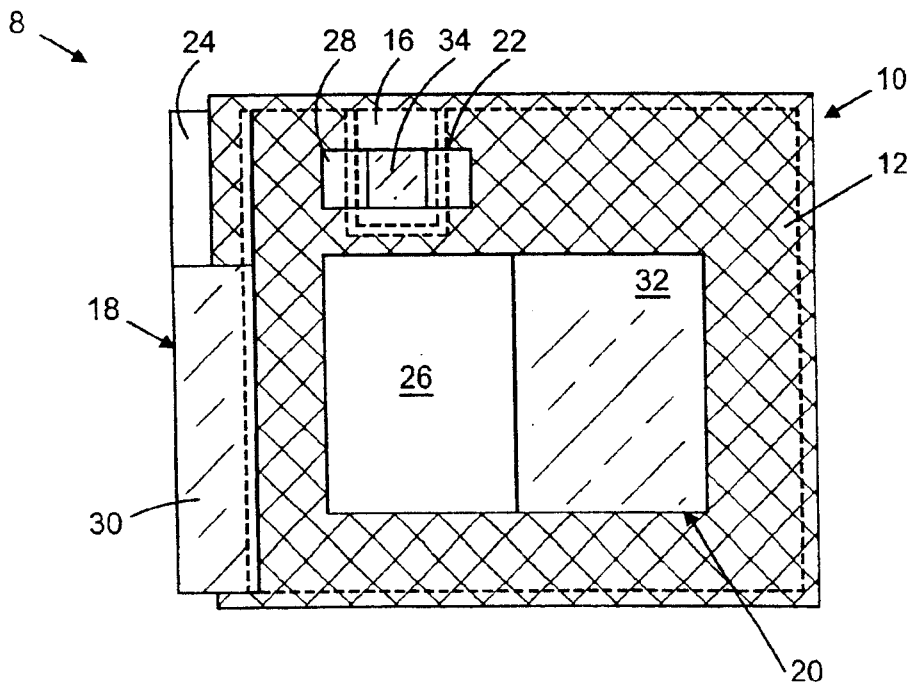


图1B

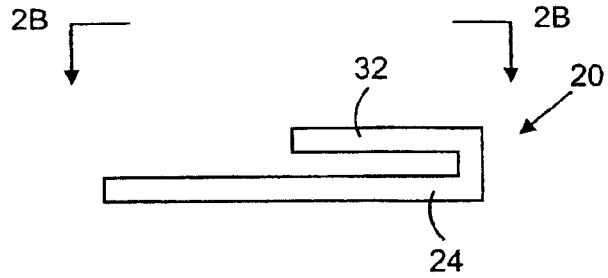


图2A

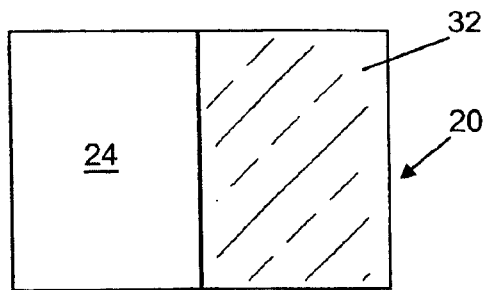


图2B

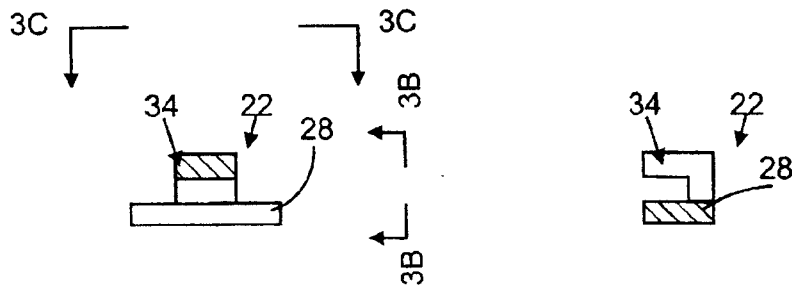


图3A

图3B

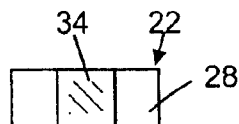


图3C

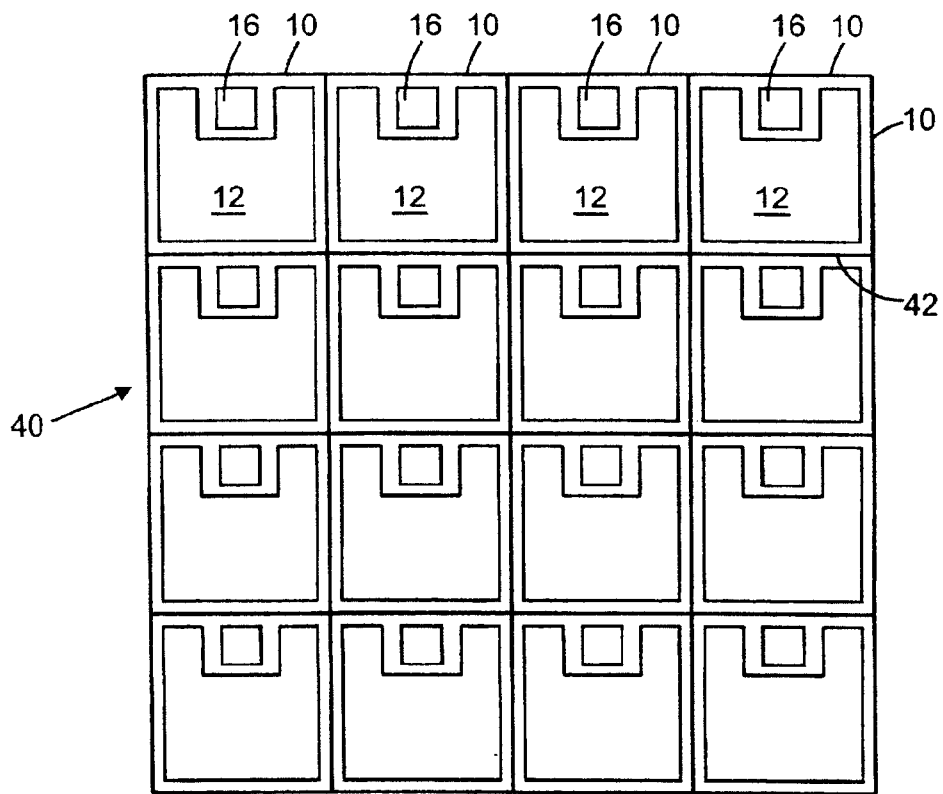


图4
(现有技术)

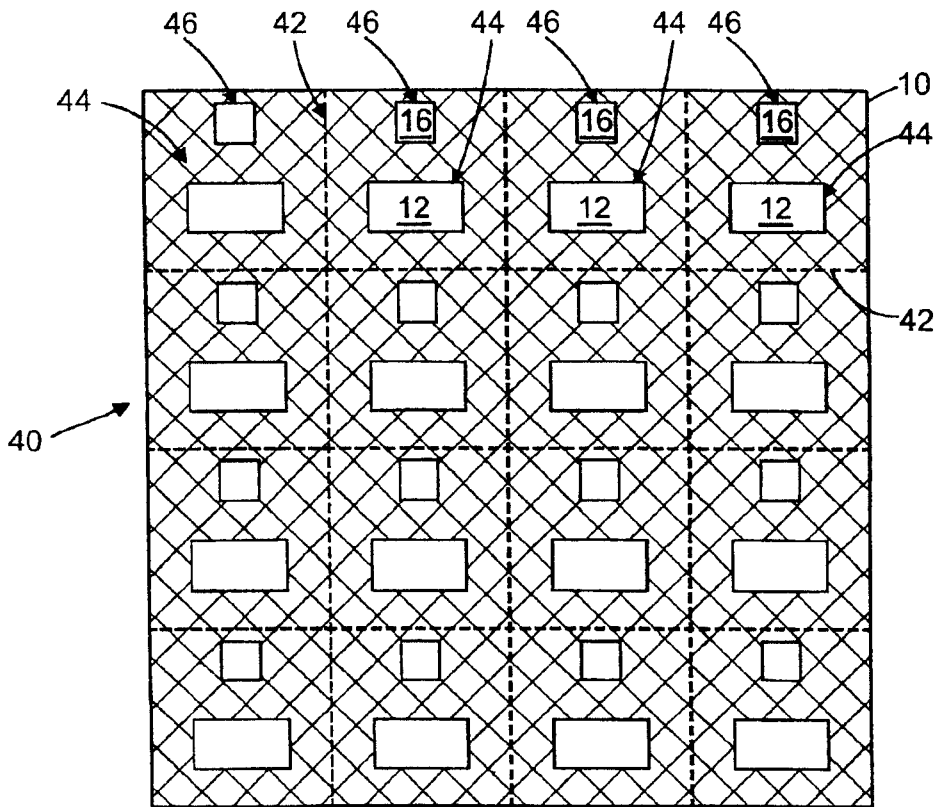


图5

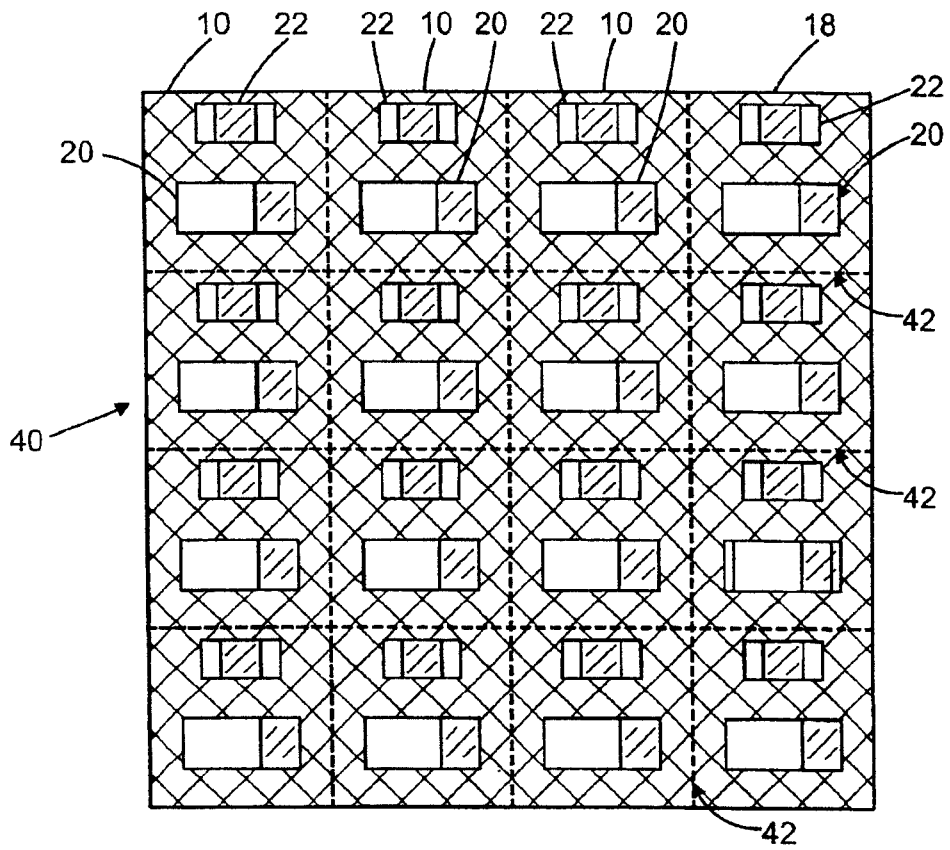


图6

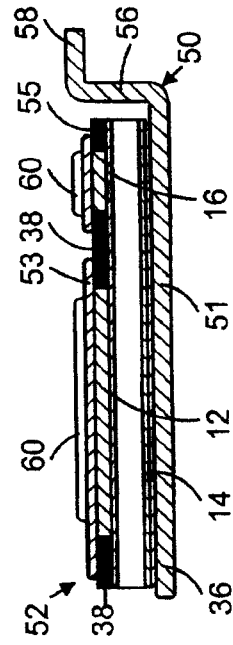
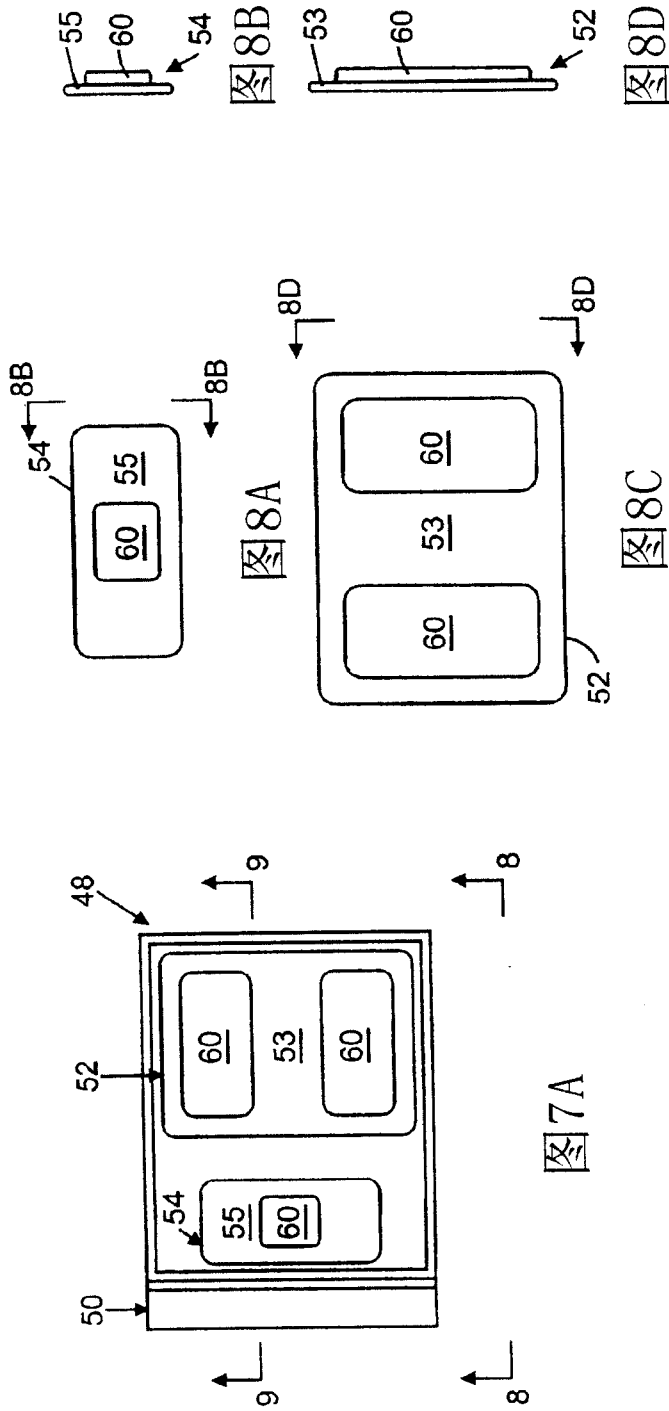


图9

图7B

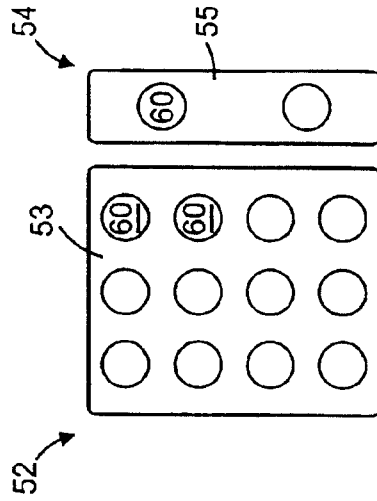


图10A

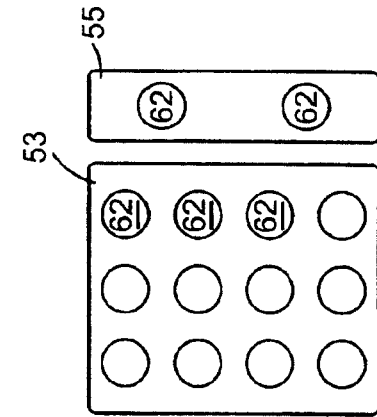


图11A

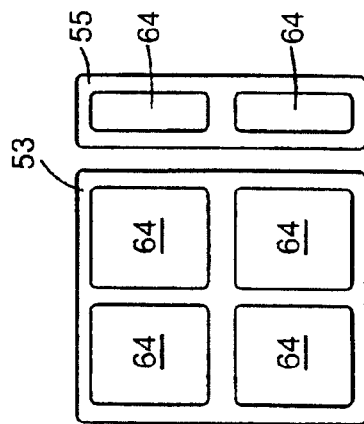


图12A

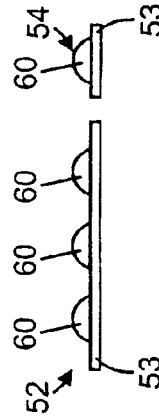


图10B

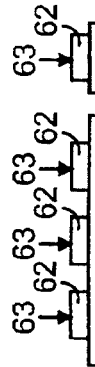


图11B

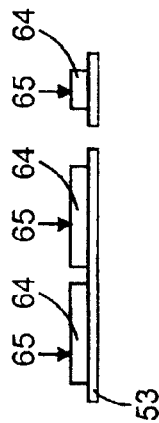


图12B

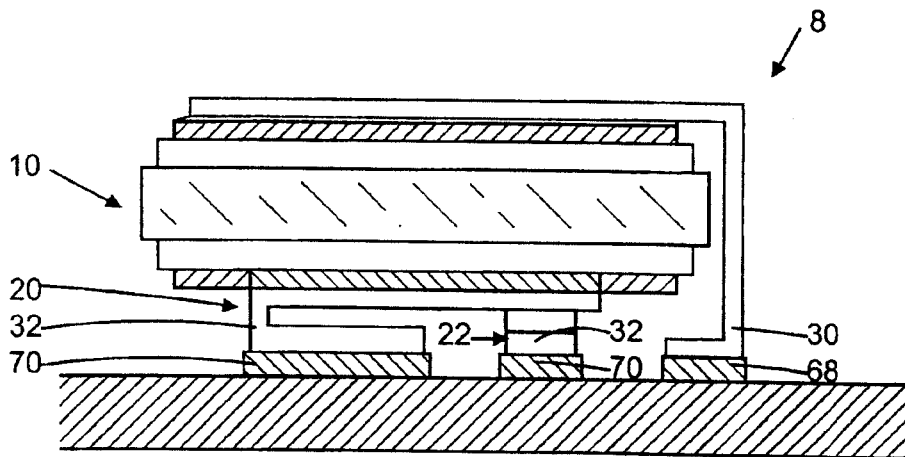


图13

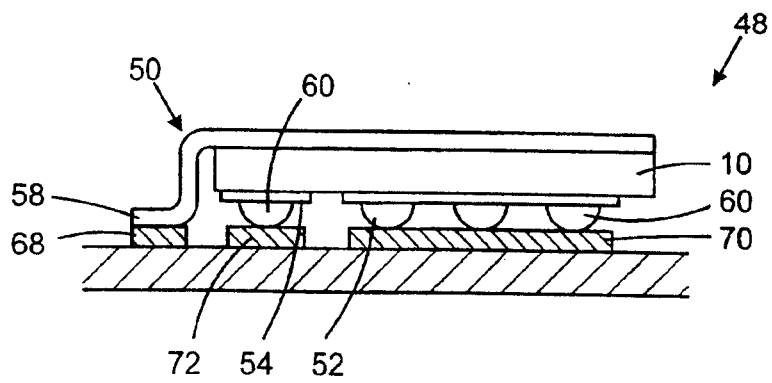


图14