



- (51) **국제특허분류:**
H01L 33/22 (2010.01) *H01L 33/20* (2010.01)
H01L 33/36 (2010.01)

(21) **국제출원번호:** PCT/KR2015/012053

(22) **국제출원일:** 2015년 11월 10일 (10.11.2015)

(25) **출원언어:** 한국어

(26) **공개언어:** 한국어

(30) **우선권정보:**
 10-2015-0088169 2015년 6월 22일 (22.06.2015) KR

(71) **출원인:** **엘지이노텍(주) (LG INNOTEK CO., LTD.)**
 [KR/KR]; 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR).

(72) **발명자:** **전용한 (JEON, Yong Han);** 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR). **서덕원 (SEO, Deok Won);** 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR). **김원호 (KIM, Won Ho);** 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR). **김태기 (KIM, Tae Ki);** 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR). **문효정 (MOON, Hyo Jung);** 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR). **이은형 (LEE, Eun Hyung);** 04637 서울시 중구 한강대로 416 (서울스퀘어), Seoul (KR).

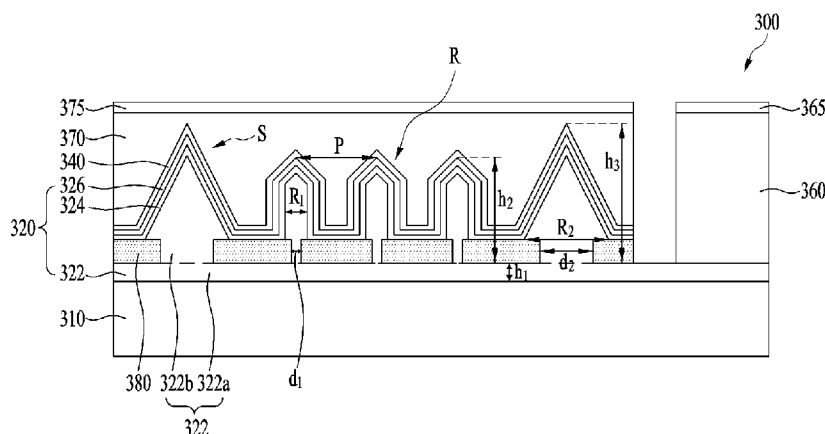
(74) **대리인:** **박영복 (PARK, Young Bok)** 등; 13494 경기도 성남시 분당구 판교역로 225-18 이룸빌딩 2층 KPH 어소시에이츠, Gyeonggi-do (KR).

(81) **지정국** (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) **지정국** (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).



- (54) 발명의 명칭 : 발광소자 및 이를 포함하는 발광소자 패키지



- (S7) Abstract:** An embodiment provides a light-emitting element comprising: a substrate; a first light-emitting structure, which is arranged in a first area of the substrate, which comprises a first conductive semiconductor layer, an active layer, and a second conductive semiconductor layer, and which has a dot shape; and a second light-emitting structure, which is arranged in a second area of the substrate, which comprises the first conductive semiconductor layer, the active layer, and the second conductive semiconductor layer, and which has a line shape.
- (S7) 요약서:** 실시예는 기판; 상기 기판의 제 1 영역에 배치되고, 제 1 도전형 반도체층과 활성층 및 제 2 도전형 반도체층을 포함하는 도트 형상의 제 1 발광 구조물; 및 상기 기판의 제 2 영역에 배치되고, 상기 제 1 도전형 반도체층과 상기 활성층 및 상기 제 2 도전형 반도체층을 포함하는 라인 형상의 제 2 발광 구조물을 포함하는 발광소자를 제공한다.

명세서

발명의 명칭: 발광소자 및 이를 포함하는 발광소자 패키지 기술분야

- [1] 실시예는 발광소자 및 이를 포함하는 발광소자 패키지에 관한 것이다.

배경기술

- [2] GaN, AlGaN 등의 3-5 족 화합물 반도체는 넓고 조정이 용이한 밴드 갭 에너지를 가지는 등의 많은 장점으로 인해 광 전자 공학 분야(optoelectronics)와 전자 소자를 위해 등에 널리 사용된다.
- [3] 특히, 반도체의 3-5족 또는 2-6족 화합물 반도체 물질을 이용한 발광 다이오드(Light Emitting Diode)나 레이저 다이오드와 같은 발광소자는 박막 성장 기술 및 소자 재료의 개발로 적색, 녹색, 청색 및 자외선 등 다양한 색을 구현할 수 있으며, 형광 물질을 이용하거나 색을 조합함으로써 효율이 좋은 백색 광선도 구현이 가능하며, 형광등, 백열등 등 기존의 광원에 비해 저소비전력, 반영구적인 수명, 빠른 응답속도, 안전성, 환경친화성의 장점을 가진다.
- [4] 따라서, 광 통신 수단의 송신 모듈, LCD(Liquid Crystal Display) 표시 장치의 백라이트를 구성하는 냉음극관(CCFL: Cold Cathode Fluorescence Lamp)을 대체하는 발광 다이오드 백라이트, 형광등이나 백열 전구를 대체할 수 있는 백색 발광 다이오드 조명 장치, 자동차 헤드 라이트 및 신호등에까지 응용이 확대되고 있다.
- [5] 도 1은 종래의 발광소자를 나타낸 도면이다.
- [6] 종래의 발광소자(100)는 사파이어 등으로 이루어진 기판(110) 위에 제1 도전형 반도체층(122)과 활성층(124) 및 제2 도전형 반도체층(126)을 포함하는 발광구조물(120)이 형성되고, 제1 도전형 반도체층(122)과 제2 도전형 반도체층(126) 상에 각각 제1 전극(150)과 제2 전극(160)이 배치된다.
- [7] 발광소자(100)는 제1 도전형 반도체층(122)을 통해서 주입되는 전자와 제2 도전형 반도체층(126)을 통해서 주입되는 정공이 서로 만나서 활성층(124)을 이루는 물질 고유의 에너지 밴드에 의해서 결정되는 에너지를 갖는 빛을 방출한다. 활성층(124)에서 방출되는 빛은 활성층(124)을 이루는 물질의 조성에 따라 다를 수 있으며, 청색광이나 자외선(UV) 또는 심자외선(Deep UV) 또는 다른 파장 영역의 광일 수 있다.
- [8] 활성층(124)은 이중 접합 구조(Double Hetero Junction Structure), 단일 양자 우물 구조, 다중 양자 우물 구조(MQW: Multi Quantum Well), 양자 선(Quantum-Wire) 구조, 또는 양자 점(Quantum Dot) 구조 등으로 형성될 수 있다.
- [9] 상술한 종래의 발광소자는 다음과 같은 문제점이 있다.
- [10] 기판과 발광 구조물은 이종의 재료이므로 격자 상수 부정합(lattice mismatch)이 매우 크고 이들 사이에 열 팽창 계수 차이도 매우 크기 때문에, 결정성을

악화시키는 전위(dislocation), 멜트 백(melt-back), 크랙(crack), 피트(pit), 표면 모폴로지(surface morphology) 불량 등이 발생할 수 있다.

[11] 상술한 문제점을 해결하고자 도 1에 도시된 바와 같이 버퍼층(115)을 형성할 수도 있으나, 전위가 여전히 형성되어 발광 구조물의 품질을 악화시킬 수도 있으며, 활성층에서 빛에너지가 아닌 발광 구조물에서 열에너지가 방출되어 발광소자 자체의 효율을 저하시킬 수 있다.

[12] 상술한 문제점을 해결하고자 도 2의 발광소자가 제안되고 있다.

[13] 도 2의 발광소자(300)는 발광 구조물(220)이 나노 로드(nano rod) 형상으로 배치되고 있다. 마스크층(280)를 통하여 부분적으로 성장된 제1 도전형 반도체층(222)의 둘레에 활성층(224)과 제2 도전형 반도체층(226)이 성장되고 있으며, 각각의 나노 로드 사이를 투광성 도전층(270)이 채우고, 제1 도전형 반도체층(222)과 투광성 도전층(270) 상에 각각 제1 전극(265)과 제2 전극(275)이 배치된다.

[14] 도 2의 발광소자(200)는 발광 구조물(220)이 나노 로드 형상으로 성장되어, 상술한 전위 등의 발생을 줄일 수 있다.

[15] 그러나, 나노 로드 형상의 발광 구조물(220)을 성장시키기 위하여 마스크층(280)에 홀 패턴을 형성하여야 하는데, 발광소자의 중앙 영역과 가장자리 영역에서 공급되는 원료 등이 불균일하게 분포하여, 도 3a와 도 3b에 도시된 바와 같이 나노 로드들의 크기가 불균일하거나 나노 로드 성장되지 않는 영역이 존재할 수 있다.

발명의 상세한 설명

기술적 과제

[16] 실시예는 발광소자의 품질을 향상시키고, 전 영역에서 광효율을 고르게 향상시키고자 한다.

과제 해결 수단

[17] 실시예는 기판; 상기 기판의 제1 영역에 배치되고, 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하는 도트 형상의 제1 발광 구조물; 및 상기 기판의 제2 영역에 배치되고, 상기 제1 도전형 반도체층과 상기 활성층 및 상기 제2 도전형 반도체층을 포함하는 라인 형상의 제2 발광 구조물을 포함하는 발광소자를 제공한다.

[18] 제1 영역의 둘레에 상기 제2 영역이 배치될 수 있다.

[19] 제1 발광 구조물과 상기 제2 발광 구조물은 각각 직경이 나노 스케일일 수 있다.

[20] 제2 발광 구조물은 상기 제1 발광 구조물들의 둘레에 폐곡면을 이룰 수 있다.

[21] 제2 발광 구조물은, 단면이 서로 평행한 2개의 라인 형상일 수 있다.

[22] 제2 발광 구조물은, 단면이 서로 평행한 3개 이상의 라인 형상일 수 있다.

[23] 제1 발광 구조물은, 나노 로드 형상일 수 있다.

[24] 제1 발광 구조물은 측면의 경사각과 상부면의 경사각이 서로 다를 수 있다.

- [25] 제2 발광 구조물의 측면은 경사를 이룰 수 있다.
- [26] 제2 발광 구조물의 측면의 경사각과 상기 제1 발광 구조물의 상부면의 경사각이 서로 다를 수 있다.
- [27] 제1 발광 구조물과 제2 발광 구조물은 각각 마스크 위에서 성장될 수 있다.
- [28] 마스크 사이에서 상기 제1 발광 구조물의 크기는, 상기 마스크 사이에서 상기 제2 발광 구조물의 크기보다 작을 수 있다.
- [29] 발광소자는 제1 발광 구조물들 사이와, 상기 제1 발광 구조물 및 제2 발광 구조물의 사이에 배치되는 갭 필링층을 더 포함할 수 있다.
- [30] 제1 발광 구조물과 제2 발광 구조물은 서로 다른 파장 영역의 광을 방출할 수 있다.
- [31] 제1 발광 구조물은 측면의 경사와 상부면의 경사각이 서로 다르고, 상기 측면과 상부면은 서로 다른 파장 영역의 광을 방출할 수 있다.
- [32] 다른 실시예는 기판; 상기 기판 상에 배치되고, 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하고, 제1 파장 영역의 광을 방출하는 도트 형상의 복수 개의 제1 발광 구조물; 및 상기 제1 도전형 반도체층과 상기 활성층 및 상기 제2 도전형 반도체층을 포함하고, 상기 제1 파장 영역과 다른 제2 파장 영역의 광을 방출하는 라인 형상의 제2 발광 구조물을 포함하는 발광소자를 제공한다.
- [33] 제1 발광 구조물은 측면의 경사와 상부면의 경사각이 서로 다르고, 상기 측면과 상부면은 서로 다른 파장 영역의 광을 방출할 수 있다.
- [34] 제2 발광 구조물은 상기 제1 발광 구조물들의 둘레에 폐곡면을 이룰 수 있다.
- [35] 제1 발광 구조물과 제2 발광 구조물은 각각 마스크 위에서 성장되고, 상기 마스크 사이에서 상기 제1 발광 구조물의 크기는 상기 마스크 사이에서 상기 제2 발광 구조물의 크기보다 작을 수 있다.
- [36] 또 다른 실시예는 회로 기판; 상기 회로 기판 상에 배치되는 제1 전극 패드와 제2 전극 패드; 및 상기 회로 기판 상에 배치되는 제1 행 내지 제19 행 중 어느 한 행의 발광소자를 포함하고, 상기 제1 전극 패드와 제2 전극 패드는, 상기 발광소자의 제1 전극 및 제2 전극과 각각 직접 접촉하는 발광소자 패키지를 제공한다.

발명의 효과

- [37] 실시예에 따른 발광소자는 도전층이 전기 도금법 등으로 갭 필링층으로 형성되어 발광 구조물을 안정적으로 지지하고, 또한 도전층은 플랫폼 표면을 가져서 발광소자를 발광소자 패키지에 배치할 때 범프를 사용하지 않고 회로기판 상의 전극 패드에 발광소자의 제1 전극과 제2 전극을 직접 본딩할 수 있다.
- [38] 또한, 제1 발광 구조물과 제2 발광 구조물 각각의 질화 갈륨(GaN)계 반도체의 결정면이 각각 상이하여 서로 다른 파장 영역의 광을 방출할 수 있으며, 따라서

하나의 발광소자에서 2개 이상의 과장 영역의 광이 결합되어 새로운 과장 영역의 광으로 혼합될 수도 있다.

도면의 간단한 설명

- [39] 도 1 및 도 2는 종래의 발광소자를 나타낸 도면이고,
- [40] 도 3a와 도 3b는 도 2의 발광소자에서 나노 로드의 불균일한 성장을 나타낸 도면이고,
- [41] 도 4a 내지 도 4c는 발광소자의 일실시예들을 나타낸 도면이고,
- [42] 도 5는 발광소자의 제1 실시예의 단면도이고,
- [43] 도 6a 내지 도 6d는 도 4의 발광소자의 제조공정을 나타낸 도면이고,
- [44] 도 7은 발광소자의 발광 구조물의 균일도 향상을 나타낸 도면이고,
- [45] 도 8은 발광소자에서 스트라이프 패턴의 형상과 각도 변화에 따른 과장 변화를 나타낸 도면이고,
- [46] 도 9는 발광소자가 플립 칩 타입으로 배치된 발광소자 패키지를 나타낸 도면이고,
- [47] 도 10은 발광소자 패키지를 포함하는 영상 표시장치의 일실시예를 나타낸 도면이고,
- [48] 도 11은 발광소자가 배치된 조명장치의 일실시예를 나타낸 도면이다.

발명의 실시를 위한 최선의 형태

- [49] 이하 상기의 목적을 구체적으로 실현할 수 있는 본 발명의 실시예를 첨부한 도면을 참조하여 설명한다.
- [50] 본 발명에 따른 실시예의 설명에 있어서, 각 element의 "상(위) 또는 하(아래)(on or under)"에 형성되는 것으로 기재되는 경우에 있어, 상(위) 또는 하(아래)(on or under)는 두개의 element가 서로 직접(directly)접촉되거나 하나 이상의 다른 element가 상기 두 element사이에 배치되어(indirectly) 형성되는 것을 모두 포함한다. 또한 "상(위) 또는 하(아래)(on or under)"으로 표현되는 경우 하나의 element를 기준으로 위쪽 방향 뿐만 아니라 아래쪽 방향의 의미도 포함할 수 있다.
- [51] 도 4a 내지 도 4c는 발광소자의 일실시예들을 나타낸 도면이다.
- [52] 도 4a 내지 도 4c에서는 발광소자의 발광 구조물들을 모식적으로 상면으로부터 도시하고 있다. 실시예에 따른 발광소자들은 중앙의 제1 영역에 나노 로드(nano rod) 형상의 발광 구조물이 도트(dot) 형상으로 배치되고, 가장 자리의 제2 영역에 스트라이프 패턴(stripe pattern)의 제2 발광 구조물이 배치될 수 있다.
- [53] 스트라이프 패턴의 제2 발광 구조물은 라인(line) 형상의 발광 구조물을 뜻하며, 복수 개가 서로 연결되며 배치될 수 있다. 중앙의 제1 영역의 둘레를 가장 자리의 제2 영역이 둘러싸며 배치되고, 도 4a 내지 도 4c의 상면도에서 제2 발광 구조물은 제1 발광 구조물들의 둘레에 폐곡면을 이루며 배치될 수 있다.
- [54] 도 4a에서 스트라이프 패턴의 제2 발광 구조물은 사각형 형상의 배열을 이루고

있으며, 도 4a의 상면도에서 단면이 서로 평행한 2개의 라인 형상의 발광 구조물(S_1, S_2)이 제2 발광 구조물을 이루고 있다.

- [55] 도 4b와 도 4c에서 스트라이프 패턴의 제2 발광 구조물은 육각형 형상의 배열을 이루고 있으며, 도 4b와 도 4c의 상면도에서 단면이 서로 평행한 3개의 라인 형상의 발광 구조물(S_1, S_2, S_3)이 제2 발광 구조물을 이루고 있다.
- [56] 도 4a 내지 도 4c의 형상 외에 중앙 영역의 복수 개의 나노 로드 형상의 제1 발광 구조물을 가장 자리의 제2 발광 구조물이 둘러싸며 다양한 형상으로 배치될 수 있는데, 후술하는 바와 같이 제2 발광 구조물은 원료 가스가 외부로 유출되지 않고 중앙 영역에 고르게 공급될 수 있도록 제1 발광 구조물의 둘레에 배치되면 충분하다. 그리고, 제2 발광 구조물의 단면은 반드시 제1 발광 구조물의 둘레에 폐곡면을 이루지 않고 일부 끊긴 구간이 있더라도, 원료 가스의 외부로의 유출을 막을 수 있으면 충분하다.
- [57] 도 5는 발광소자의 제1 실시예의 단면도이다.
- [58] 발광소자(300)는 기판(310)과, 기판 상의 로드 형상의 제1 발광 구조물(R)과 스트라이프 패턴의 제2 발광 구조물(S)과, 각각의 제1 발광 구조물(R)과 제2 발광 구조물(S) 사이의 갭(gap)을 채우는 갭 필링층(gap filling layer, 370)과 제1 전극(365)과 제2 전극(375)을 포함할 수 있다.
- [59] 기판(310)는 반도체 물질 성장에 적합한 물질이나 캐리어 웨이퍼로 형성될 수 있으며, 열 전도성이 뛰어난 물질로 형성될 수 있고, 전도성 기판 또는 절연성 기판을 포함할 수 있다. 예컨대, 사파이어(Al_2O_3), SiO_2 , SiC, Si, GaAs, GaN, ZnO, GaP, InP, Ge, Ga_2O_3 중 적어도 하나를 사용할 수 있다.
- [60] 사파이어 등으로 기판(310)를 형성하고, 기판(310) 상에 GaN이나 AlGaN 등을 포함하는 발광 구조물(320)이 배치될 때, GaN이나 AlGaN과 사파이어 사이의 격자 부정합(lattice mismatch)이 매우 크고 이들 사이에 열 팽창 계수 차이도 매우 크기 때문에, 결정성을 악화시키는 전위(dislocation), 멜트 백(melt-back), 크랙(crack), 피트(pit), 표면 모폴로지(surface morphology) 불량 등이 발생할 수 있으므로, AlN 등으로 버퍼층(미도시)을 형성할 수 있다.
- [61] 도시되지는 않았으나, 버퍼층(미도시)과 발광구조물(320)의 사이에는 언도프트 GaN층이나 AlGaN층이 배치되어, 발광구조물(220) 내로 상술한 전위 등이 전달되는 것을 방지할 수 있다.
- [62] 발광 구조물(320)은 제1 도전형 반도체층(322)과 활성층(324) 및 제2 도전형 반도체층(326)을 포함하여 이루어진다. 발광 구조물(320)은 복수 개의 나노 로드(nano rod) 형상의 제1 발광 구조물(R)이 중앙 영역에 배치되고, 제1 발광 구조물(R)의 가장 자리에 제2 발광 구조물(S)이 배치된다. 제1 발광 구조물(R)과 제2 발광 구조물(S)의 형상은 도 4a 내지 도 4c에서 설명한 바와 동일할 수 있다.
- [63] 제1 도전형 반도체층(322)은 베이스층(322a)과 돌출 구조물(322b)을 포함하는데, 베이스층(322a)은 기판(310)의 전면 상에 얇은 박막으로 형성될 수 있고, 돌출 구조물(322b)은 베이스층(322a) 상에 복수 개의 돌출 구조물이

성장되어 이루어진다.

- [64] 돌출 구조물(322b)은 도시된 바와 같이 베이스층(322a)으로부터 수직 한 방향으로 측면이 배치되고, 상부면은 상기 측면과 예각을 이루며 배치되고 있다. 또한, 돌출 구조물(322b)의 상부면은 플랫폼하여 상기 측면과 직각으로 구비될 수도 있으며 후술하는 실시예들에서도 동일하다.
- [65] 제1 발광 구조물(R)과 이를 이루는 돌출 구조물(322b)에 대하여 상세히 설명한다.
- [66] 돌출 구조물(322b)은 수평 방향의 크기(R_1)이 나노 스케일이나, 경우에 따라서 10 마이크로 미터 내외의 스케일을 가질 수 있다. 돌출 구조물(322b)의 수평 방향의 크기(R_1)은 인접한 마스크층(380) 사이의 거리(d_1)보다 클 수 있으며, 예를 들면 R_1 은 d_1 의 2배 이상일 수 있다. 상술한 거리(d_1)는 베이스층(322a)으로부터 돌출 구조물(322b)이 성장될 수 있는, 인접한 마스크층(380) 사이의 개구부의 직경일 수 있다.
- [67] 제1 도전형 반도체층(322)에서 베이스층(322a)의 높이(h_1)는 100 나노미터 내지 10 마이크로 미터일 수 있는데, 100 나노미터보다 작으면 제1 도전형 반도체층(322)의 성장에 충분하지 않을 수 있고, 10 마이크로 미터보다 크면 제1 발광 구조물(R)의 두께가 너무 증가할 수 있다.
- [68] 돌출 구조물(322b)의 높이(h_2)와 돌출 구조물(322b) 사이의 피치(pitch, P)은, 제1 발광 구조물(R)에서 방출되는 빛의 파장과 광량에 따라 다를 수 있다.
- [69] 돌출 구조물(322b)의 단면은 6각 기둥이거나 원형 또는 다각형일 수 있고, 각각의 돌출 구조물은 규칙적인 배열 외에 불규칙하게도 배치될 수 있으며, 각각의 돌출 구조물의 크기나 형상은 서로 같을 수 있으나 다를 수도 있다.
- [70] 이하에서, 제2 발광 구조물(S)과 이를 이루는 돌출 구조물(322b)에 대하여 상세히 설명한다.
- [71] 돌출 구조물(322b)은 수평 방향의 크기(R_2)가 나노 스케일이나, 경우에 따라서 10 마이크로 미터 내외의 스케일을 가질 수 있으며, 제1 발광 구조물(R)을 이루는 돌출 구조물(322b)의 수평 방향의 크기(R_1)보다 클 수 있다.
- [72] 돌출 구조물(322b)의 수평 방향의 크기(R_2)은 인접한 마스크층(380) 사이의 거리(d_2)보다 클 수 있으며, 예를 들면 R_2 는 d_2 의 2배 이상일 수 있다. 상술한 거리(d_2)는 베이스층(322a)으로부터 돌출 구조물(322b)이 성장될 수 있는, 인접한 마스크층(380) 사이의 개구부의 직경일 수 있다.
- [73] 돌출 구조물(322b)의 높이(h_3)는 제1 발광 구조물(R)을 이루는 돌출 구조물(322b)의 높이(h_2)보다 높을 수 있다.
- [74] 즉, 가장자리 영역의 제2 발광 구조물(S)은 중앙 영역의 제1 발광 구조물(R)의 둘레에 배치되고, 성장 공정에서 원료 가스 등이 제2 발광 구조물(S)에 부딪힌 후 중앙 영역으로 공급되어야 하므로 제2 발광 구조물(S)의 높이는 제1 발광 구조물(R)보다 클 수 있다.
- [75] 제2 발광 구조물(R)을 이루는 돌출 구조물(322b)의 단면은 마스크층(380)의

상부에서 삼각형 형상을 이룰 수 있다.

- [76] 도 5에서, 베이스층(322a)과 돌출 구조물(322b)을 점선으로 구획하고 있으나 동일한 재료로 이루어질 수 있고, 마스크층(380)를 사용하기 이전과 이후에 각각 성장될 수 있다. 마스크층(380)는 베이스층(322a)과 돌출 구조물(322b)을 나눌 수 있고, 또한 각각의 돌출 구조물(322b)을 나눌 수도 있다.
- [77] 제1 도전형 반도체층(322)은 III-V족, II-VI족 등의 화합물 반도체로 구현될 수 있으며, 제1 도전형 도펀트가 도핑될 수 있다. 제1 도전형 반도체층(322)은 $\text{Al}_x\text{In}_y\text{Ga}_{(1-x-y)}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질, AlGaN , GaN , InAlGaN , AlGaAs , GaP , GaAs , GaAsP , AlGaInP 중 어느 하나 이상으로 형성될 수 있다.
- [78] 제1 도전형 반도체층(322)이 n형 반도체층인 경우, 제1 도전형 도펀트는 Si, Ge, Sn, Se, Te 등과 같은 n형 도펀트를 포함할 수 있다. 제1 도전형 반도체층(322)은 단층 또는 다층으로 형성될 수 있으며, 이에 대해 한정하지는 않는다.
- [79] 활성층(324)은 돌출 구조물(322b)의 둘레에 얇은 박막으로 성장될 수 있고, 제2 도전형 반도체층(326)은 활성층(324)의 둘레와 마스크층(380) 상에 얇은 박막으로 각각 형성될 수 있다.
- [80] 활성층(324)은 제1 도전형 반도체층(322)과 제2 도전형 반도체층(326) 사이에 배치되며, 단일 우물 구조(Double Hetero Structure), 다중 우물 구조, 단일 양자 우물 구조, 다중 양자 우물(MQW: Multi Quantum Well) 구조, 양자점 구조 또는 양자선 구조 중 어느 하나를 포함할 수 있다.
- [81] 활성층(324)은 III-V족 원소의 화합물 반도체 재료를 이용하여 우물층과 장벽층, 예를 들면 $\text{AlGaN}/\text{AlGaN}$, InGaN/GaN , $\text{InGaN}/\text{InGaN}$, AlGaN/GaN , $\text{InAlGaN}/\text{GaN}$, $\text{GaAs}(\text{InGaAs})/\text{AlGaAs}$, $\text{GaP}(\text{InGaP})/\text{AlGaP}$ 중 어느 하나 이상의 페어 구조로 형성될 수 있으나 이에 한정되지는 않는다.
- [82] 우물층은 장벽층의 에너지 밴드 갭보다 작은 에너지 밴드 갭을 갖는 물질로 형성될 수 있다.
- [83] 제2 도전형 반도체층(326)은 반도체 화합물로 형성될 수 있다. 제2 도전형 반도체층(326)은 III-V족, II-VI족 등의 화합물 반도체로 구현될 수 있으며, 제2 도전형 도펀트가 도핑될 수 있다. 제2 도전형 반도체층(326)은 예컨대, $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $0 \leq x+y \leq 1$)의 조성식을 갖는 반도체 물질, AlGaN , GaN , AlInN , AlGaAs , GaP , GaAs , GaAsP , AlGaInP 중 어느 하나 이상으로 형성될 수 있으며, 예를 들어 제2 도전형 반도체층(326)이 $\text{Al}_x\text{Ga}_{(1-x)}\text{N}$ 으로 이루어질 수 있다.
- [84] 제2 도전형 반도체층(326)이 p형 반도체층인 경우, 제2 도전형 도펀트는 Mg, Zn, Ca, Sr, Ba 등과 같은 p형 도펀트일 수 있다. 제2 도전형 반도체층(326)은 단층 또는 다층으로 형성될 수 있으며, 이에 대해 한정하지는 않는다.
- [85] 도시되지는 않았으나, 활성층(324)과 제2 도전형 반도체층(326)의 사이에는 전자 차단층(Electron blocking layer)이 배치될 수 있다. 전자 차단층은 초격자(superlattice) 구조로 이루어질 수 있는데, 초격자는 예를 들어 제2 도전형

도펀트로 도핑된 AlGaIn이 배치될 수 있고, 알루미늄의 조성비를 달리하는 GaIn이 층(layer)을 이루어 복수 개 서로 교번하여 배치될 수도 있다.

- [86] 제1 발광 구조물(R)들의 사이, 그리고 가장 자리의 제2 발광 구조물(S)과 인접한 내측 영역에는 갭(gap)이 존재하고, 각각의 갭에는 갭 필링층(gap filling layer, 370)이 배치될 수 있으며, 갭 필링층(370)은 금속층으로 이루어지고 전기도금(electroplating)으로 형성될 수 있다.
- [87] 갭 필링층(370)은 도전성 재료로 이루어져서, 제1 발광 구조물(R)과 제2 발광 구조물(S)을 안정적으로 지지하고 또한 제2 도전형 반도체층(226)의 전영역에 고루 정공 내지 전자를 공급할 수 있다.
- [88] 제1 전극(365)을 제2 전극(375)과 동일한 높이에 형성하기 위하여, 제1,2 발광 구조물(R, S)과 인접하여 갭 필링층(360)을 별도로 형성할 수 있는데, 2개의 갭 필링층(360, 370)은 동일한 재료로 이루어질 수 있다.
- [89] 제2 도전형 반도체층(326)의 표면에는 도전층(340)이 배치될 수 있다.
- [90] 도전층(340)은 오믹 특성을 가지면서 광투과율이 높을 수 있고, 상세하게는 투명 전도성 산화물 또는 혼합 금속 산화물을 포함할 수 있고, 보다 상세하게는 투명 도전성 산화물은 ITO, IZO, AZO, ZnO, SnO_x일 수 있고, 혼합 금속 산화물은 RuO_x, IrO_x, PtO_x일 수 있다.
- [91] 도시되지는 않았으나, 도전층(340)의 둘레에는 도전층(340)과 갭 필링층(370)의 사이에 반사층이 배치될 수 있는데, 반사층은 은(Ag), 알루미늄(Al) 및 로듐(Rh) 중 어느 하나이거나 이들의 합금일 수 있다. 반사층은 특히 발광소자 패키지 내에서 발광소자(300)가 상,하가 역전되어 배치될 때, 활성층(324)에서 방출된 광을 상부면으로 반사시킬 수 있다.
- [92] 갭 필링층(360, 370) 상에는 각각 제1 전극(365)과 제2 전극(375)이 배치될 수 있다. 제1 전극(365)과 제2 전극(375)은 알루미늄(Al), 티타늄(Ti), 크롬(Cr), 니켈(Ni), 구리(Cu), 금(Au) 중 적어도 하나를 포함하여 단층 또는 다층 구조로 형성될 수 있다.
- [93] 나노 스케일의 발광 구조물(R, S)에 전극을 형성할 때 발광 구조물(R, S)의 종횡비로 인하여 안정적인 전극 배치가 어렵고, 발광 구조물(R, S)의 상부면에 전극이 형성되면 발광 구조물(R, S)의 전면적에 전류를 공급하기 어려울 수 있으나, 도전층이 전기 도금법 등으로 갭 필링층(370)으로 형성되어 발광 구조물(R, S)를 안정적으로 지지하고, 또한 도전층은 플랫폼한 표면을 가져서 발광소자를 발광소자 패키지에 배치할 때 범프를 사용하지 않고 회로기판 상의 전극 패드에 발광소자의 제1 전극(365)과 제2 전극(375)을 직접 본딩할 수 있다.
- [94] 또한, 제1 발광 구조물(R)과 제2 발광 구조물(S)은 각각 질화 갈륨(GaN)계 반도체의 결정면이 각각 상이하여 서로 다른 파장 영역의 광을 방출할 수 있으며, 따라서 하나의 발광소자(300)에서 2개 이상의 파장 영역의 광이 결합되어 새로운 파장 영역의 광으로 혼합될 수도 있다.
- [95] 도 6a 내지 도 6d는 도 4의 발광소자의 제조공정을 나타낸 도면이다.

- [96] 도 4a에 도시된 바와 같이, 기판(310) 상에 발광 구조물(320)을 성장시킬 수 있다. 구체적으로 설명하면 다음과 같다.
- [97] 기판(210) 상에 제1 도전형 반도체층(322) 중 베이스층(322a)을 성장시키고, 마스크층(280)를 선택적으로 배치한 후에 제1 도전형 반도체층 중 돌출 구조물(322b)을 성장시키는데, 돌출 구조물(322b)은 마스크층(380)의 사이에서 선택적으로 성장된다.
- [98] 이때, 마스크층(380)들 사이의 간격을 중앙 영역에서는 좁게 하고 가장자리 영역에서는 넓게 할 수 있다.
- [99] 제1 도전형 반도체층(322)이 도시된 바와 같이 돌출 구조물(322b) 형상으로 성장되어, 기판(310)과의 경계면에서 성장된 전위(dislocation)들이 도면의 윗 방향으로 성장하지 못하고 차단될 수 있다.
- [100] 그리고, 각각의 돌출 구조물(322b) 상에 활성층(324)과 제2 도전형 반도체층(326)을 성장시킨다. 제1 도전형 반도체층(322)과 활성층(324)과 제2 도전형 반도체층(326) 등의 조성은 상술한 바와 동일할 수 있다.
- [101] 도 6a에서 중앙 영역의 제1 발광 구조물(R)과 가장자리 영역의 제2 발광 구조물(S)이 성장되었다. 제1 발광 구조물(R)의 측면은 베이스층(322a)에 대하여 수직하게 경사를 이루고, 상부면은 베이스층(322a)에 대하여 예각인 제1 경사각(θ_1)을 이룰 수 있다. 제2 발광 구조물(S)의 측면은 베이스층(322a)에 대하여 예각인 제2 경사각(θ_2)을 이룰 수 있다.
- [102] 도 6a의 공정에서 제2 발광 구조물(S)이 가장자리 영역에서 중앙 영역을 둘러싸고 성장되며, 이때 원료 가스 등이 제2 발광 구조물(S)에 의하여 차단되어 중앙 영역에 고르게 공급되어 제1 발광 구조물(R)이 각각의 마스크층(380)의 사이의 전 영역에서 고르게 제2 발광 구조물(S)보다 작은 크기와 직경으로 성장될 수 있다. 또한, 제1 발광 구조물(R)과 제2 발광 구조물(S)은 각각 질화 갈륨의 결정면이 각각 상이하여 서로 다른 파장 영역의 광을 방출할 수 있다.
- [103] 도 6b에 도시된 바와 같이 제 2 도전형 반도체층(326)의 표면에 도전층(340)을 성장 내지 증착 등의 방법으로 형성한다. 도전층(340)은 돌출 구조물(322b)의 표면과 동일한 형상으로 형성될 수 있다.
- [104] 도 6c에 도시된 바와 같이, 제1,2 발광 구조물(R, S) 표면의 도전층(240) 상에 도전성 금속 등을 전기 도금 등의 방법으로 필링(filling)하여 갭 필링층(360, 370)을 형성한다.
- [105] 도 6d에 도시된 바와 같이, 각각의 갭 필링층(360, 370) 상에 제1 전극(365)과 제2 전극(375)을 형성하면 도 5의 발광소자가 완성될 수 있다.
- [106] 도 7은 발광소자의 발광 구조물의 균일도 향상을 나타낸 도면이다.
- [107] 발광 소자의 중앙 영역(center)에 나노 로드 형상의 제1 발광 구조물이 고르게 성장되었으며, 가장자리 영역에 스트라이프 패턴의 제2 발광 구조물이 제1 발광 구조물보다 크게 성장되었다.
- [108] 도 8은 발광소자에서 스트라이프 패턴의 형상과 각도 변화에 따른 파장 변화를

나타낸 도면이다.

- [109] 발광 구조물을 이루는 스트라이프 패턴의 형상과 각도에 따라 각 발광 구조물에서 방출되는 광의 피크(peak) 파장이 서로 다른 것을 알 수 있으며, 이에 따라 발광소자에서 다양한 파장 영역의 광이 방출되도록 설계할 수 있다.
- [110] 도 9는 도 5 등의 발광소자가 플립 칩 타입으로 배치된 발광소자 패키지를 나타낸 도면이다.
- [111] 캐비티를 가지는 지지 기판(400) 위에 제1 전극 패드(421)과 제2 전극 패드(422)가 접합층(410)을 통하여 고정될 수 있다. 도 7에서 지지 기판(400)에 형성되는 캐비티의 측벽은 바닥면과 둔각으로 배치되나, 직각으로 배치될 수도 있다.
- [112] 그리고, 발광소자(300)는 도 5와 비교하여 상/하가 역전되어 플립 칩 타입으로 배치될 수 있는데, 발광소자(300)의 제1 전극(365)과 제2 전극(375)이 각각 제1 전극 패드(421)와 제2 전극 패드(422)에 직접 본딩될 수 있다.
- [113] 이러한 구조는 전극과 전극 패드 사이의 결합을 위한 별도의 범프(bump)가 필요 없고, 발광 구조물(320)에서 방출된 빛은 도 7의 상부 방향으로 진행할 수 있다.
- [114] 발광소자 패키지는 상술한 구성 외에 형광체나 몰딩부 등의 구성을 포함할 수 있다.
- [115] 발광소자 패키지는 상술한 실시예들에 따른 발광소자 중 하나 또는 복수 개로 탑재할 수 있으며, 이에 대해 한정하지는 않는다.
- [116] 이하에서는 상술한 발광소자 패키지가 배치된 조명 시스템의 일실시예로서, 영상표시장치와 조명장치를 설명한다.
- [117] 도 10은 발광소자 패키지를 포함하는 영상 표시장치의 일실시예를 나타낸 도면이다.
- [118] 도시된 바와 같이, 본 실시예에 따른 영상표시장치(500)는 광원 모듈과, 바텀 커버(510) 상의 반사판(520)과, 상기 반사판(520)의 전방에 배치되며 상기 광원모듈에서 방출되는 빛을 영상표시장치 전방으로 가이드하는 도광판(540)과, 상기 도광판(540)의 전방에 배치되는 제1 프리즘시트(550)와 제2 프리즘시트(560)와, 상기 제2 프리즘시트(560)의 전방에 배치되는 패널(570)과 상기 패널(570)의 전반에 배치되는 컬러필터(580)를 포함하여 이루어진다.
- [119] 광원 모듈은 회로 기판(530) 상의 발광소자 패키지(535)를 포함하여 이루어진다. 여기서, 회로 기판(530)은 PCB 등이 사용될 수 있고, 발광소자 패키지(535)의 발광소자는 상술한 바와 같다.
- [120] 바텀 커버(510)는 영상표시장치(500) 내의 구성 요소들을 수납할 수 있다. 반사판(520)은 본 도면처럼 별도의 구성요소로 마련될 수도 있고, 도광판(540)의 후면이나, 상기 바텀 커버(510)의 전면에 반사도가 높은 물질로 코팅되는 형태로 마련되는 것도 가능하다.
- [121] 반사판(520)은 반사율이 높고 초박형으로 사용 가능한 소재를 사용할 수 있고,

- 폴리에틸렌 테레프탈레이트(PolyEthylene Terephthalate; PET)를 사용할 수 있다.
- [122] 도광판(540)은 발광소자 패키지 모듈에서 방출되는 빛을 산란시켜 그 빛이 액정 표시 장치의 화면 전영역에 걸쳐 균일하게 분포되도록 한다. 따라서, 도광판(530)은 굴절률과 투과율이 좋은 재료로 이루어지는데, 폴리메틸메타크릴레이트(PolyMethylMethAcrylate; PMMA), 폴리카보네이트(PolyCarbonate; PC), 또는 폴리에틸렌(PolyEthylene; PE) 등으로 형성될 수 있다. 또한, 도광판(540)이 생략되면 에어 가이드 방식의 표시장치가 구현될 수 있다.
- [123] 상기 제1 프리즘 시트(550)는 지지필름의 일면에, 투광성이면서 탄성을 갖는 중합체 재료로 형성되는데, 상기 중합체는 복수 개의 입체구조가 반복적으로 형성된 프리즘층을 가질 수 있다. 여기서, 상기 복수 개의 패턴은 도시된 바와 같이 마루와 골이 반복적으로 스트라이프 타입으로 구비될 수 있다.
- [124] 상기 제2 프리즘 시트(560)에서 지지필름 일면의 마루와 골의 방향은, 상기 제1 프리즘 시트(550) 내의 지지필름 일면의 마루와 골의 방향과 수직할 수 있다. 이는 광원 모듈과 반사시트로부터 전달된 빛을 상기 패넬(570)의 전방향으로 고르게 분산하기 위함이다.
- [125] 본 실시예에서 상기 제1 프리즘시트(550)과 제2 프리즘시트(560)가 광학시트를 이루는데, 상기 광학시트는 다른 조합 예를 들어, 마이크로 렌즈 어레이로 이루어지거나 확산시트와 마이크로 렌즈 어레이의 조합 또는 하나의 프리즘 시트와 마이크로 렌즈 어레이의 조합 등으로 이루어질 수 있다.
- [126] 상기 패넬(570)은 액정 표시 패넬(Liquid crystal display)가 배치될 수 있는데, 액정 표시 패넬(560) 외에 광원을 필요로 하는 다른 종류의 디스플레이 장치가 구비될 수 있다.
- [127] 상기 패넬(570)은, 유리 바디 사이에 액정이 위치하고 빛의 편광성을 이용하기 위해 편광판을 양 유리바디에 올린 상태로 되어있다. 여기서, 액정은 액체와 고체의 중간적인 특성을 가지는데, 액체처럼 유동성을 갖는 유기분자인 액정이 결정처럼 규칙적으로 배열된 상태를 갖는 것으로, 상기 분자 배열이 외부 전기에 의해 변화되는 성질을 이용하여 화상을 표시한다.
- [128] 표시장치에 사용되는 액정 표시 패넬은, 액티브 매트릭스(Active Matrix) 방식으로써, 각 화소에 공급되는 전압을 조절하는 스위치로서 트랜지스터를 사용한다.
- [129] 상기 패넬(570)의 전면에는 컬러 필터(580)가 구비되어 상기 패넬(570)에서 투사된 빛을, 각각의 화소마다 적색과 녹색 및 청색의 빛만을 투과하므로 화상을 표현할 수 있다.
- [130] 도 11은 발광소자가 배치된 조명장치의 일실시예를 나타낸 도면이다.
- [131] 본 실시예에 따른 조명 장치는 커버(1100), 광원 모듈(1200), 방열체(1400), 전원 제공부(1600), 내부 케이스(1700), 소켓(1800)을 포함할 수 있다. 또한, 실시 예에 따른 조명 장치는 부재(1300)와 홀더(1500) 중 어느 하나 이상을 더 포함할 수

있고, 광원 모듈(1200)은 상술한 실시예들에 따른 발광소자 패키지를 포함하여, 발광소자는 상술한 바와 같을 수 있다.

- [132] 커버(1100)는 벌브(bulb) 또는 반구의 형상을 가지며, 속이 비어 있고, 일 부분이 개구된 형상으로 제공될 수 있다. 상기 커버(1100)는 상기 광원 모듈(1200)과 광학적으로 결합될 수 있다. 예를 들어, 상기 커버(1100)는 상기 광원 모듈(1200)로부터 제공되는 빛을 확산, 산란 또는 여기 시킬 수 있다. 상기 커버(1100)는 일종의 광학 부재일 수 있다. 상기 커버(1100)는 상기 방열체(1400)와 결합될 수 있다. 상기 커버(1100)는 상기 방열체(1400)와 결합하는 결합부를 가질 수 있다.
- [133] 커버(1100)의 내면에는 유백색 도료가 코팅될 수 있다. 유백색의 도료는 빛을 확산시키는 확산재를 포함할 수 있다. 상기 커버(1100)의 내면의 표면 거칠기는 상기 커버(1100)의 외면의 표면 거칠기보다 크게 형성될 수 있다. 이는 상기 광원 모듈(1200)로부터의 빛이 충분히 산란 및 확산되어 외부로 방출시키기 위함이다.
- [134] 커버(1100)의 재질은 유리(glass), 플라스틱, 폴리프로필렌(PP), 폴리에틸렌(PE), 폴리카보네이트(PC) 등일 수 있다. 여기서, 폴리카보네이트는 내광성, 내열성, 강도가 뛰어나다. 상기 커버(1100)는 외부에서 상기 광원 모듈(1200)이 보이도록 투명할 수 있고, 불투명할 수 있다. 상기 커버(1100)는 블로우(blow) 성형을 통해 형성될 수 있다.
- [135] 광원 모듈(1200)은 상기 방열체(1400)의 일 면에 배치될 수 있다. 따라서, 광원 모듈(1200)로부터의 열은 상기 방열체(1400)로 전도된다. 상기 광원 모듈(1200)은 발광소자 패키지(1210), 연결 플레이트(1230), 커넥터(1250)를 포함할 수 있다.
- [136] 부재(1300)는 상기 방열체(1400)의 상면 위에 배치되고, 복수의 발광소자 패키지(1210)들과 커넥터(1250)가 삽입되는 가이드홈(1310)들을 갖는다. 가이드홈(1310)은 상기 발광소자 패키지(1210)의 기판 및 커넥터(1250)와 대응된다.
- [137] 부재(1300)의 표면은 빛 반사 물질로 도포 또는 코팅된 것일 수 있다. 예를 들면, 부재(1300)의 표면은 백색의 도료로 도포 또는 코팅된 것일 수 있다. 이러한 상기 부재(1300)는 상기 커버(1100)의 내면에 반사되어 상기 광원 모듈(1200)측 방향으로 되돌아오는 빛을 다시 상기 커버(1100) 방향으로 반사한다. 따라서, 실시 예에 따른 조명 장치의 광 효율을 향상시킬 수 있다.
- [138] 부재(1300)는 예로서 절연 물질로 이루어질 수 있다. 상기 광원 모듈(1200)의 연결 플레이트(1230)는 전기 전도성의 물질을 포함할 수 있다. 따라서, 상기 방열체(1400)와 상기 연결 플레이트(1230) 사이에 전기적인 접촉이 이루어질 수 있다. 상기 부재(1300)는 절연 물질로 구성되어 상기 연결 플레이트(1230)와 상기 방열체(1400)의 전기적 단락을 차단할 수 있다. 상기 방열체(1400)는 상기 광원 모듈(1200)로부터의 열과 상기 전원 제공부(1600)로부터의 열을 전달받아 방열한다.

- [139] 홀더(1500)는 내부 케이스(1700)의 절연부(1710)의 수납홈(1719)을 막는다. 따라서, 상기 내부 케이스(1700)의 상기 절연부(1710)에 수납되는 상기 전원 제공부(1600)는 밀폐된다. 홀더(1500)는 가이드 돌출부(1510)를 갖는다. 가이드 돌출부(1510)는 상기 전원 제공부(1600)의 돌출부(1610)가 관통하는 홀을 갖는다.
- [140] 전원 제공부(1600)는 외부로부터 제공받은 전기적 신호를 처리 또는 변환하여 상기 광원 모듈(1200)로 제공한다. 전원 제공부(1600)는 상기 내부 케이스(1700)의 수납홈(1719)에 수납되고, 상기 홀더(1500)에 의해 상기 내부 케이스(1700)의 내부에 밀폐된다. 상기 전원 제공부(1600)는 돌출부(1610), 가이드부(1630), 베이스(1650), 연장부(1670)를 포함할 수 있다.
- [141] 상기 가이드부(1630)는 상기 베이스(1650)의 일 측에서 외부로 돌출된 형상을 갖는다. 상기 가이드부(1630)는 상기 홀더(1500)에 삽입될 수 있다. 상기 베이스(1650)의 일 면 위에 다수의 부품이 배치될 수 있다. 다수의 부품은 예를 들어, 외부 전원으로부터 제공되는 교류 전원을 직류 전원으로 변환하는 직류변환장치, 상기 광원 모듈(1200)의 구동을 제어하는 구동칩, 상기 광원 모듈(1200)을 보호하기 위한 ESD(ElectroStatic discharge) 보호 소자 등을 포함할 수 있으나 이에 대해 한정하지는 않는다.
- [142] 상기 연장부(1670)는 상기 베이스(1650)의 다른 일 측에서 외부로 돌출된 형상을 갖는다. 상기 연장부(1670)는 상기 내부 케이스(1700)의 연결부(1750) 내부에 삽입되고, 외부로부터의 전기적 신호를 제공받는다. 예컨대, 상기 연장부(1670)는 상기 내부 케이스(1700)의 연결부(1750)의 폭과 같거나 작게 제공될 수 있다. 상기 연장부(1670)에는 "+ 전선"과 "- 전선"의 각 일 단이 전기적으로 연결되고, "+ 전선"과 "- 전선"의 다른 일 단은 소켓(1800)에 전기적으로 연결될 수 있다.
- [143] 내부 케이스(1700)는 내부에 상기 전원 제공부(1600)와 함께 몰딩부를 포함할 수 있다. 몰딩부는 몰딩 액체가 굳어진 부분으로서, 상기 전원 제공부(1600)가 상기 내부 케이스(1700) 내부에 고정될 수 있도록 한다.
- [144] 이상에서 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 실시예의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

산업상 이용가능성

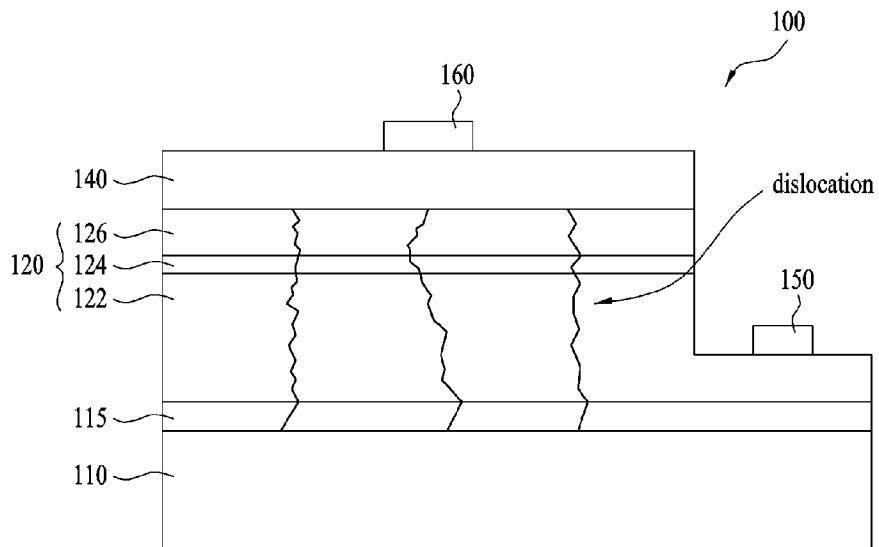
- [145] 실시예에 따른 발광소자는 품질이 향상되고, 전 영역에서 광효율이 고르게 향상되어, 조명 장치 등에 사용될 수 있다.

청구범위

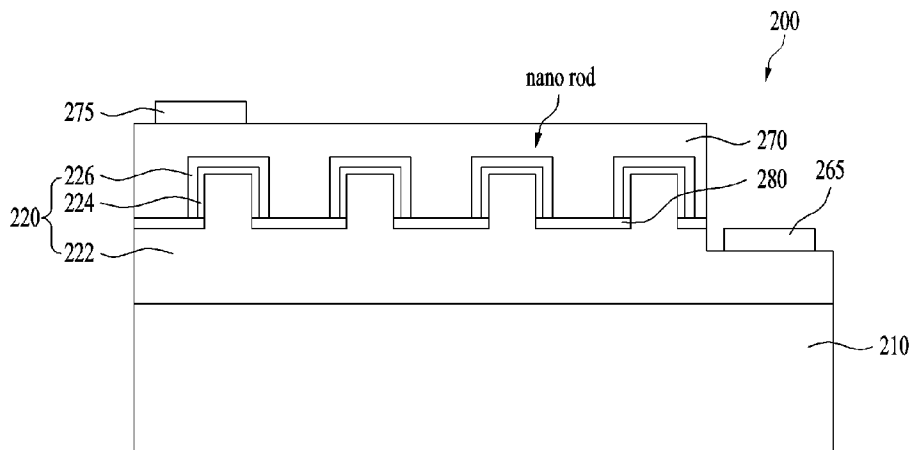
- [청구항 1] 기판;
상기 기판의 제1 영역에 배치되고, 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하는 도트 형상의 복수 개의 제1 발광 구조물; 및
상기 기판의 제2 영역에 배치되고, 상기 제1 도전형 반도체층과 상기 활성층 및 상기 제2 도전형 반도체층을 포함하는 라인 형상의 제2 발광 구조물을 포함하는 발광소자.
- [청구항 2] 제1 항에 있어서,
상기 제1 영역의 둘레에 상기 제2 영역이 배치된 발광소자.
- [청구항 3] 제1 항에 있어서,
상기 제1 발광 구조물과 상기 제2 발광 구조물은 각각 직경이 나노 스케일인 발광소자.
- [청구항 4] 제1 항에 있어서,
상기 제2 발광 구조물은 상기 제1 발광 구조물들의 둘레에 폐곡면을 이루는 발광소자.
- [청구항 5] 제1 항에 있어서,
상기 제2 발광 구조물은, 단면이 서로 평행한 2개의 라인 형상인 발광소자.
- [청구항 6] 제1 항에 있어서,
상기 제2 발광 구조물은, 단면이 서로 평행한 3개 이상의 라인 형상인 발광소자.
- [청구항 7] 제1 항에 있어서,
상기 제1 발광 구조물은, 나노 로드 형상인 발광소자.
- [청구항 8] 제1 항에 있어서,
상기 제1 발광 구조물은 측면의 경사각과 상부면의 경사각이 서로 다른 발광소자.
- [청구항 9] 제1 항에 있어서,
상기 제2 발광 구조물의 측면은 경사를 이루는 발광소자.
- [청구항 10] 제1 항에 있어서,
상기 제2 발광 구조물의 측면의 경사각과 상기 제1 발광 구조물의 상부면의 경사각이 서로 다른 발광소자.
- [청구항 11] 제1 항에 있어서,
상기 제1 발광 구조물과 제2 발광 구조물은 각각 마스크 위에서 성장되는 발광소자.
- [청구항 12] 제11 항에 있어서,
상기 마스크 사이에서 상기 제1 발광 구조물의 크기는, 상기

- [청구항 13] 마스크 사이에서 상기 제2 발광 구조물의 크기보다 작은 발광소자.
제1 항에 있어서,
상기 제1 발광 구조물들 사이와, 상기 제1 발광 구조물 및 제2 발광 구조물의 사이에 배치되는 겹 필링층을 더 포함하는 발광소자.
- [청구항 14] 제1 항에 있어서,
상기 제1 발광 구조물과 제2 발광 구조물은 서로 다른 파장 영역의 광을 방출하는 발광소자.
- [청구항 15] 제1 항에 있어서,
상기 제1 발광 구조물은 측면의 경사와 상부면의 경사각이 서로 다르고, 상기 측면과 상부면은 서로 다른 파장 영역의 광을 방출하는 발광소자.
- [청구항 16] 기판;
상기 기판 상에 배치되고, 제1 도전형 반도체층과 활성층 및 제2 도전형 반도체층을 포함하고, 제1 파장 영역의 광을 방출하는 도트 형상의 복수 개의 제1 발광 구조물; 및
상기 제1 도전형 반도체층과 상기 활성층 및 상기 제2 도전형 반도체층을 포함하고, 상기 제1 파장 영역과 다른 제2 파장 영역의 광을 방출하는 라인 형상의 제2 발광 구조물을 포함하는 발광소자.
- [청구항 17] 제16 항에 있어서,
상기 제1 발광 구조물은 측면의 경사와 상부면의 경사각이 서로 다르고, 상기 측면과 상부면은 서로 다른 파장 영역의 광을 방출하는 발광소자.
- [청구항 18] 제16 항에 있어서,
상기 제2 발광 구조물은 상기 제1 발광 구조물들의 둘레에 폐곡면을 이루는 발광소자.
- [청구항 19] 제16 항에 있어서,
상기 제1 발광 구조물과 제2 발광 구조물은 각각 마스크 위에서 성장되고, 상기 마스크 사이에서 상기 제1 발광 구조물의 크기는 상기 마스크 사이에서 상기 제2 발광 구조물의 크기보다 작은 발광소자.
- [청구항 20] 회로 기판;
상기 회로 기판 상에 배치되는 제1 전극 패드와 제2 전극 패드; 및
상기 회로 기판 상에 배치되는 제1 항 내지 제19 항 중 어느 한 항의 발광소자를 포함하고,
상기 제1 전극 패드와 제2 전극 패드는, 상기 발광소자의 제1 전극 및 제2 전극과 각각 직접 접촉하는 발광소자 패키지.

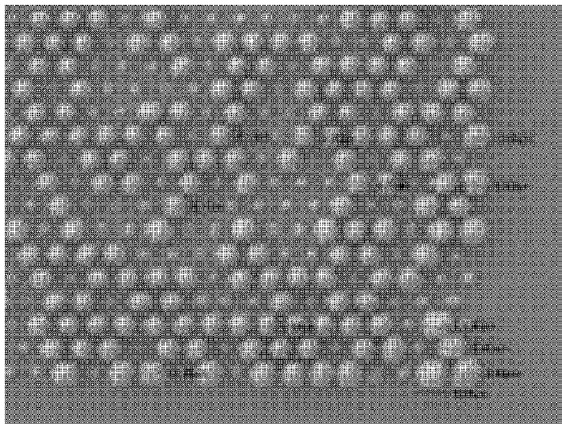
[Fig. 1]



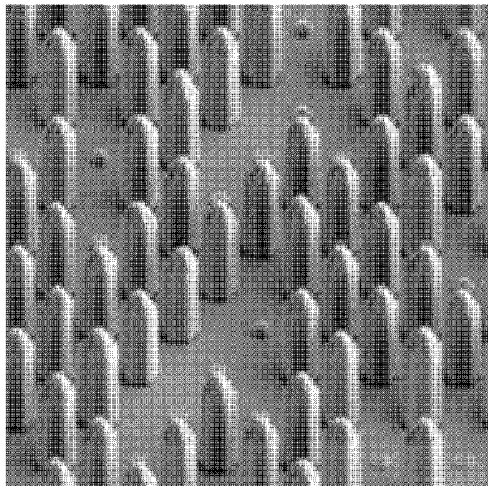
[Fig. 2]



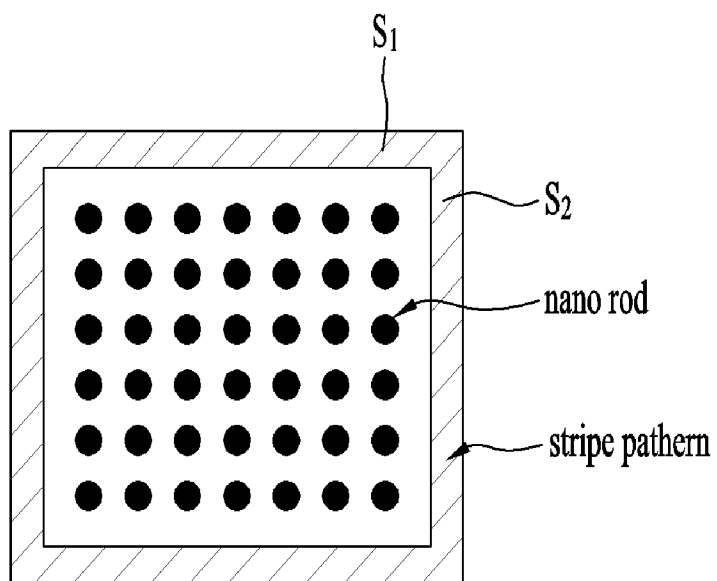
[Fig. 3a]



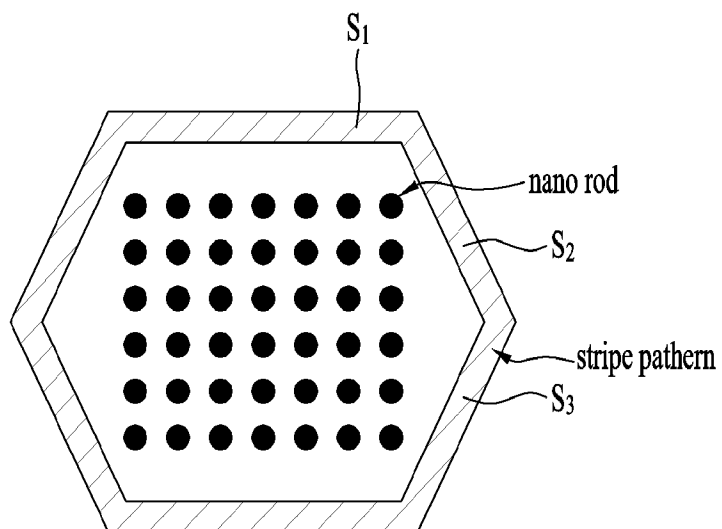
[Fig. 3b]



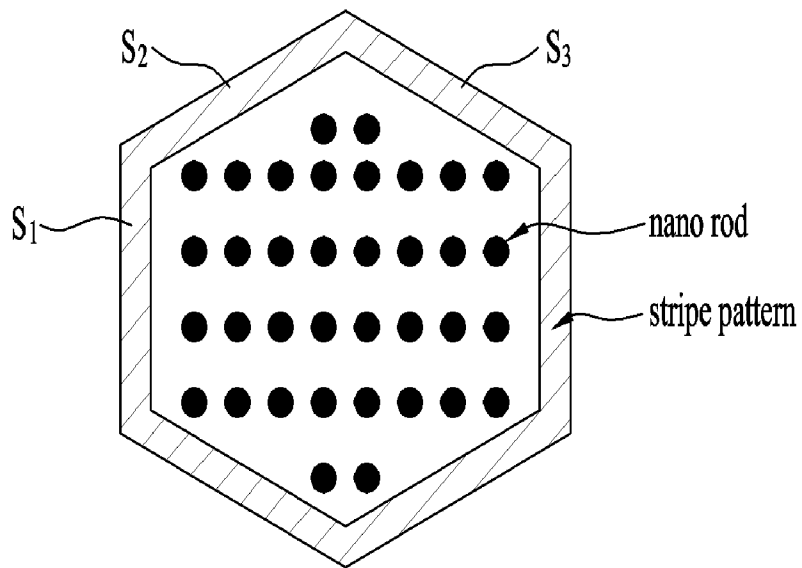
[Fig. 4a]



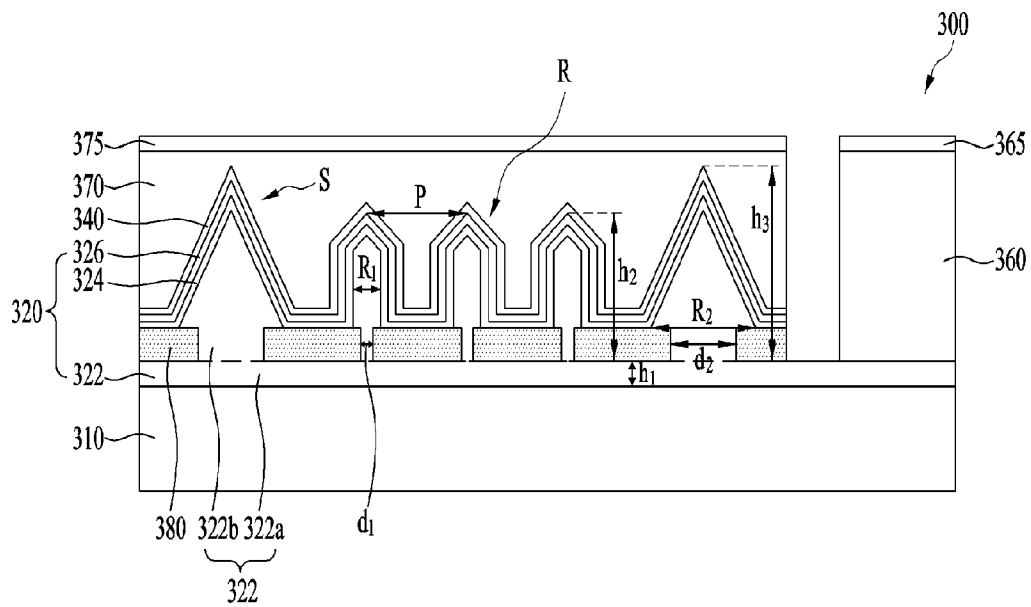
[Fig. 4b]



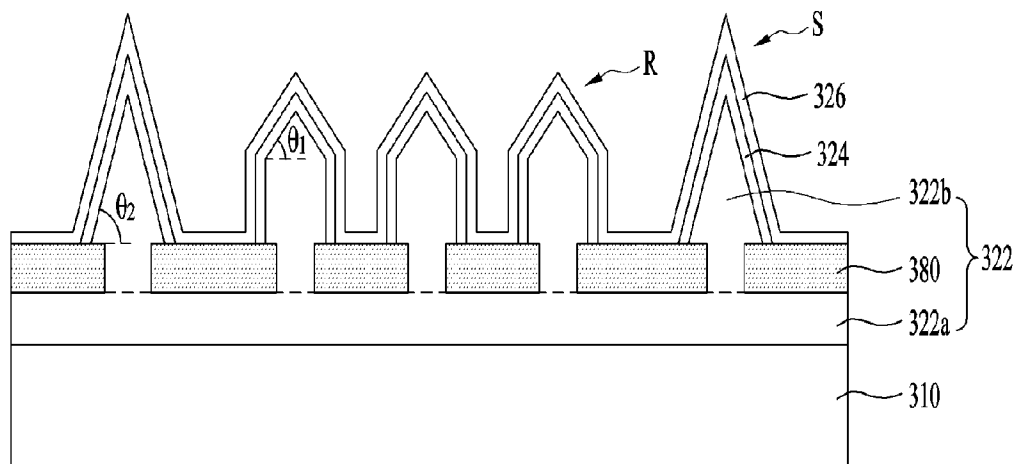
[Fig. 4c]



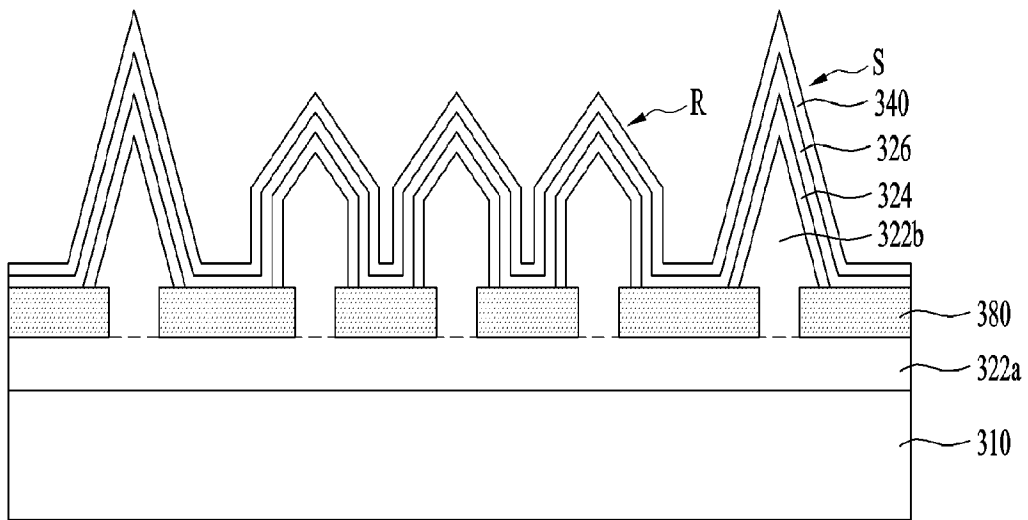
[Fig. 5]



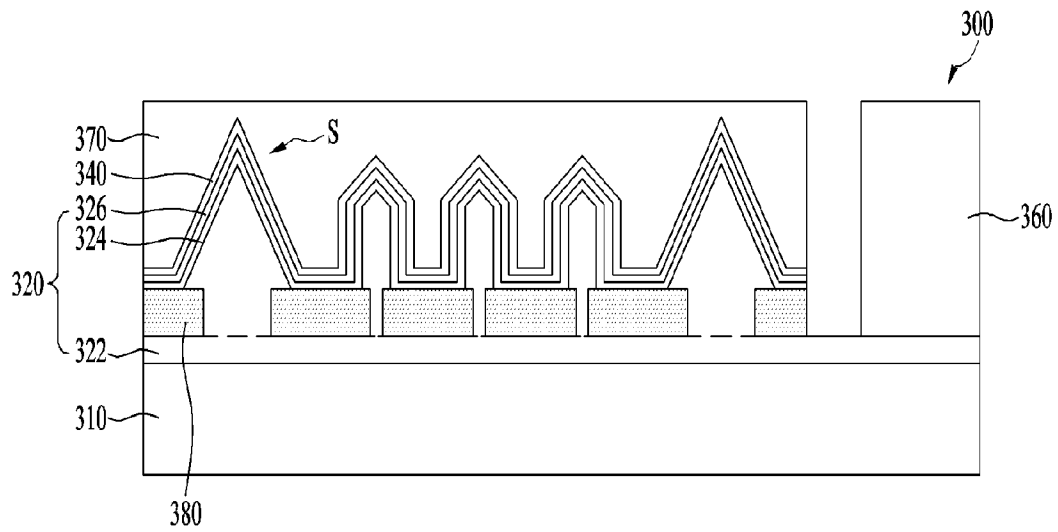
[Fig. 6a]



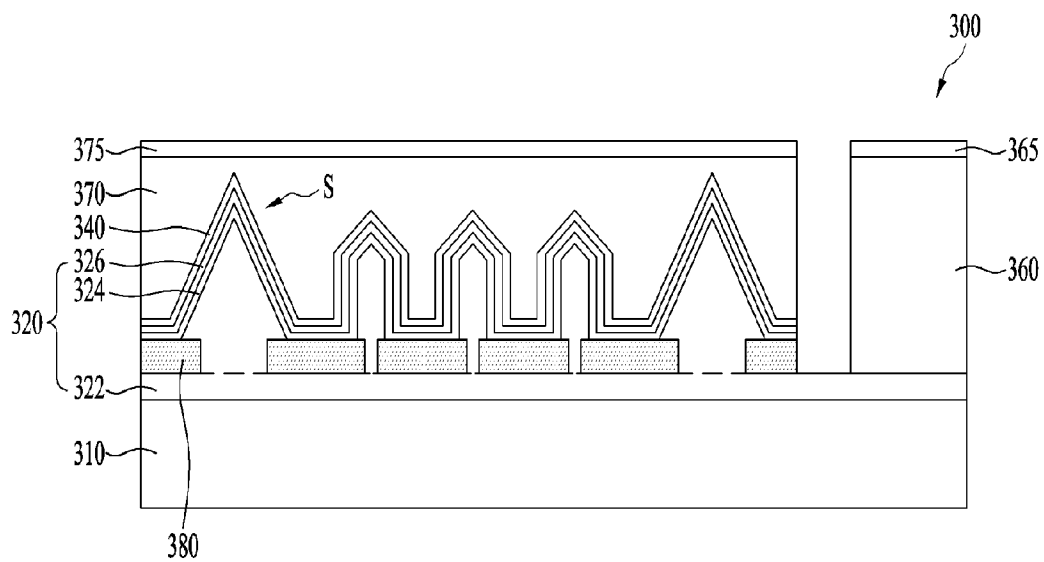
[Fig. 6b]



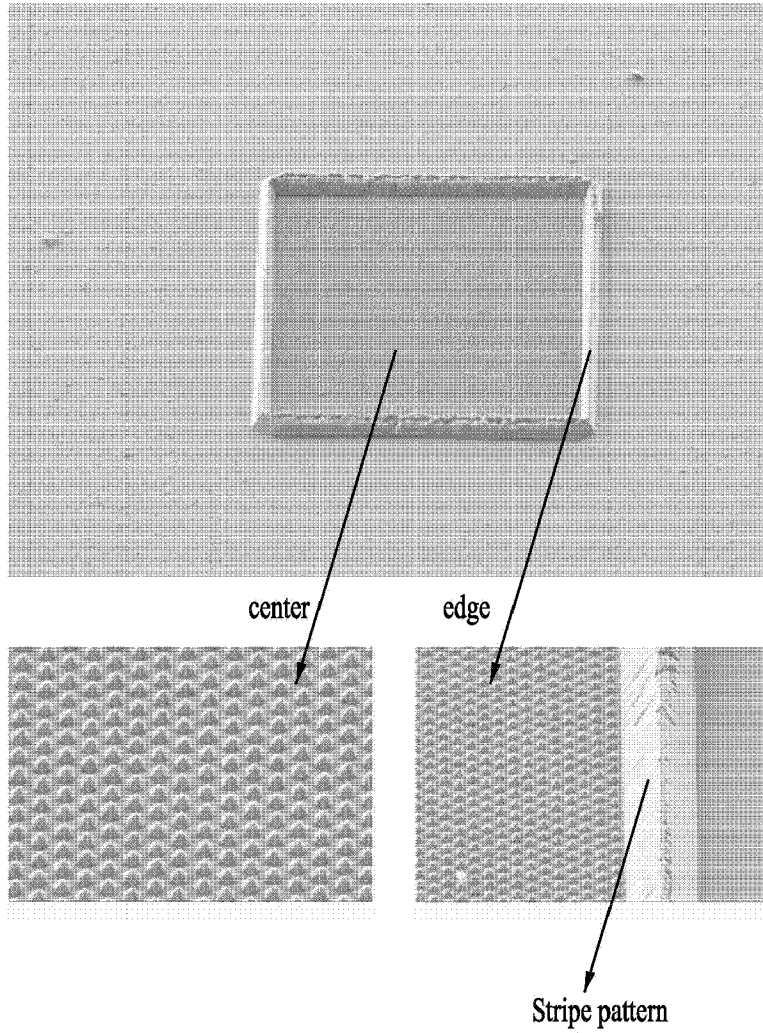
[Fig. 6c]



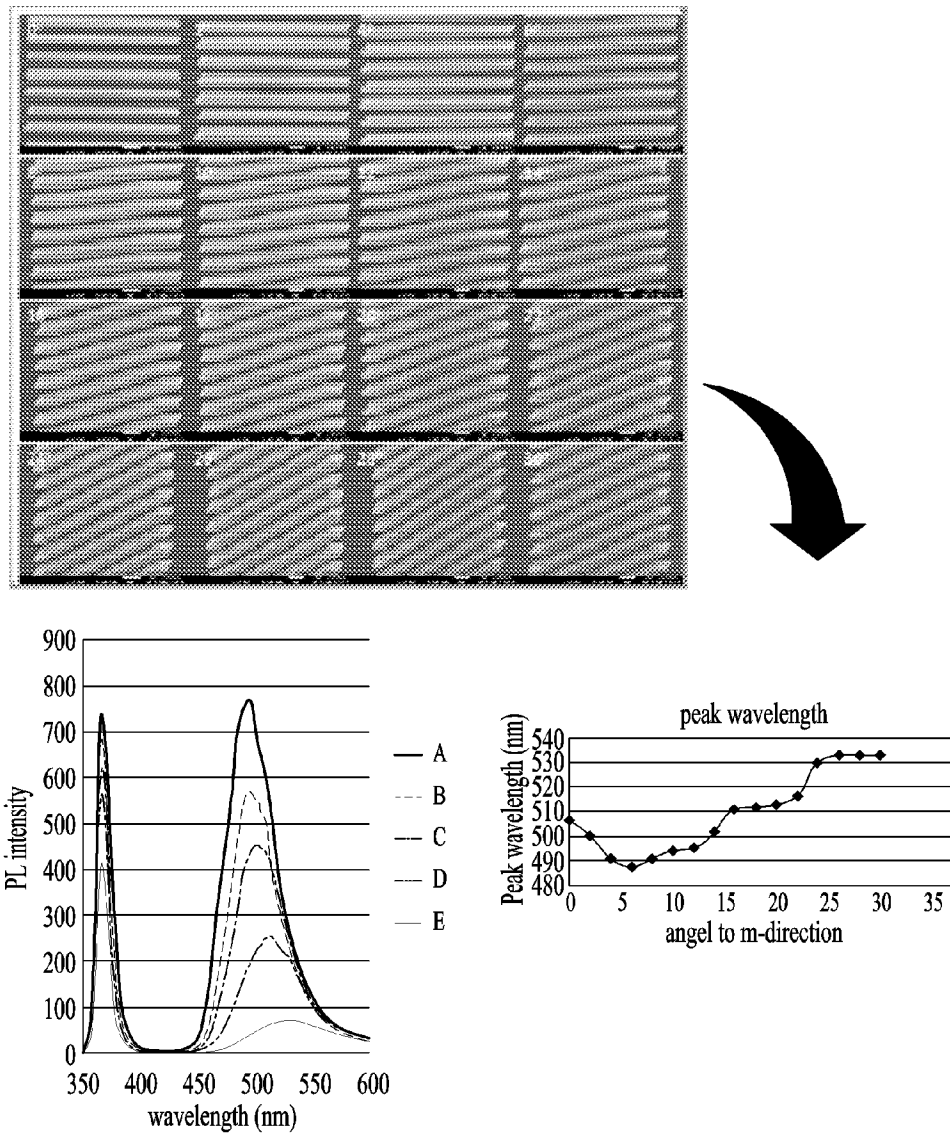
[Fig. 6d]



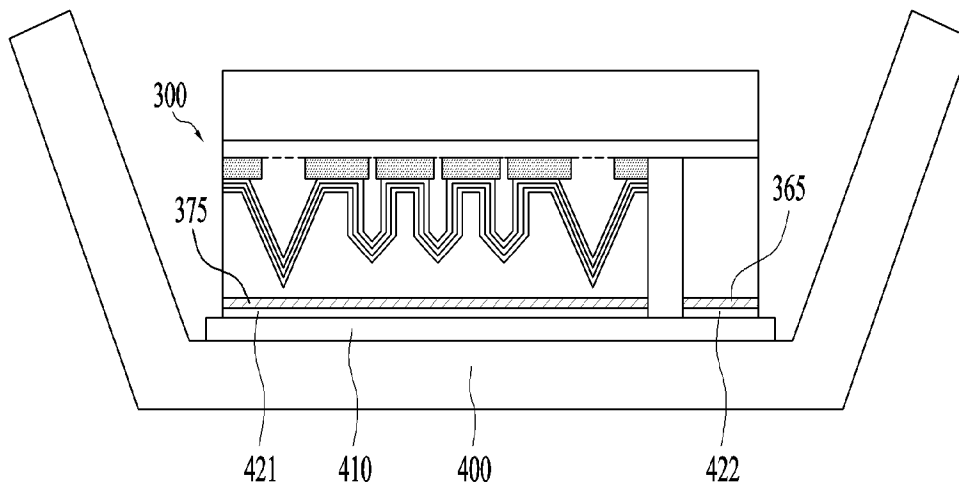
[Fig. 7]



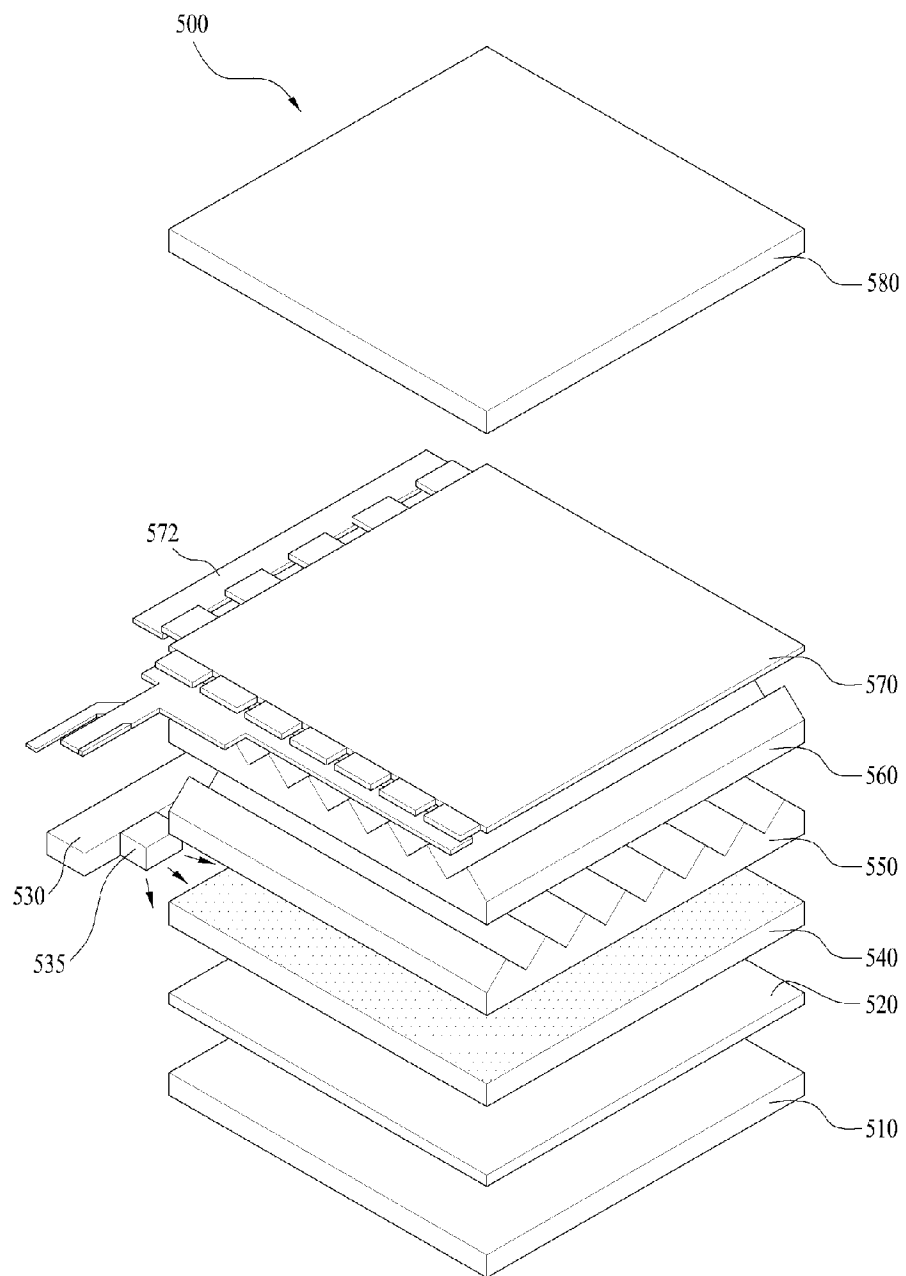
[Fig. 8]



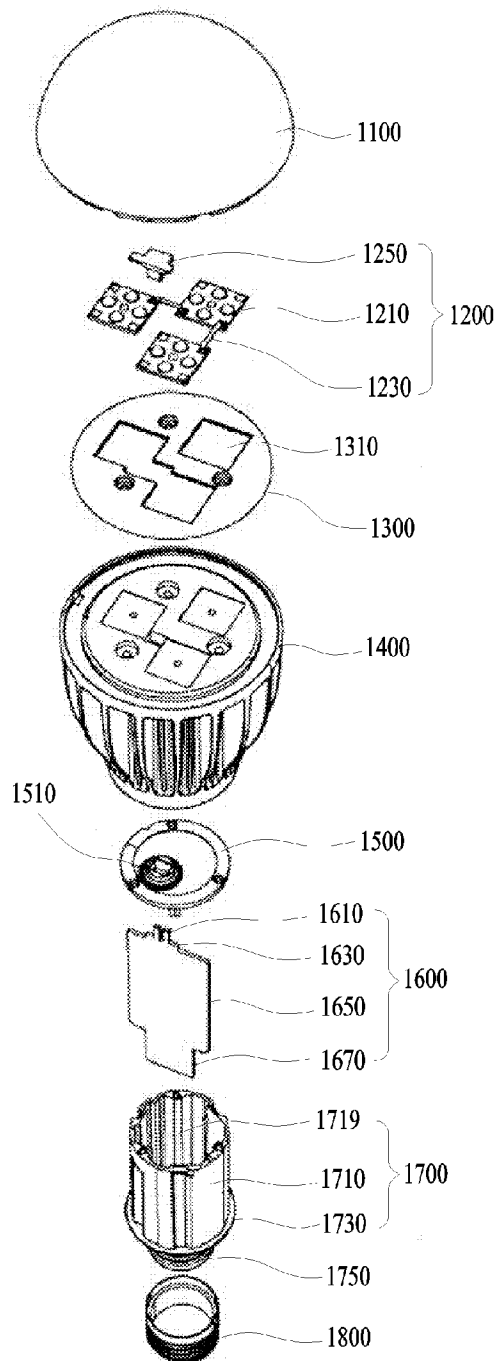
[Fig. 9]



[Fig. 10]



[Fig. 11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2015/012053**A. CLASSIFICATION OF SUBJECT MATTER****H01L 33/22(2010.01)i, H01L 33/36(2010.01)i, H01L 33/20(2010.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/22; H01L 33/20; H01L 33/24; H01L 21/205; H01L 33/08; H01L 33/44; H01L 33/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: line, dot, nanorod, wavelength, irregularity

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2015-0064413 A (SAMSUNG ELECTRONICS CO., LTD.) 11 June 2015 See paragraphs [20]-[45], [56], claims 1-10 and figures 6-7c.	1,3,7-17,19-20
A		2,4-6,18
Y	KR 10-2011-0102061 A (SAMSUNG LED CO., LTD.) 16 September 2011 See paragraphs [7]-[20], claims 1-9 and figure 2.	1,3,7-17,19-20
Y	KR 10-2015-0050284 A (SAMSUNG ELECTRONICS CO., LTD.) 08 May 2015 See paragraphs [35]-[50], claims 1-11 and figure 8c.	8-10,15,17
A	JP 2014-526799 A (SENSOR ELECTRONIC TECHNOLOGY, INC.) 06 October 2014 See paragraphs [20]-[45], claims 1-8 and figures 6-10.	1-20
A	JP 2011-155315 A (TOSHIBA CORP.) 11 August 2011 See paragraphs [30]-[48], claims 1-5 and figures 19-20.	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

18 MARCH 2016 (18.03.2016)

Date of mailing of the international search report

18 MARCH 2016 (18.03.2016)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2015/012053

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2015-0064413 A	11/06/2015	US 2015-0155432 A1 US 9184343 B2	04/06/2015 10/11/2015
KR 10-2011-0102061 A	16/09/2011	NONE	
KR 10-2015-0050284 A	08/05/2015	KR 10-1544772 B1 US 2015-0118777 A1 US 2015-0303350 A1 US 9099573 B2 WO 2015-065071 A1	17/08/2015 30/04/2015 22/10/2015 04/08/2015 07/05/2015
JP 2014-526799 A	06/10/2014	WO 2013-036589 A1	14/03/2013
JP 2011-155315 A	11/08/2011	JP 5462217 B2	02/04/2014

A. 발명이 속하는 기술분류(국제특허분류(IPC))

H01L 33/22(2010.01)i, H01L 33/36(2010.01)i, H01L 33/20(2010.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

H01L 33/22; H01L 33/20; H01L 33/24; H01L 21/205; H01L 33/08; H01L 33/44; H01L 33/36

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 라인, 도트, 나노로드, 확장, 불균일

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2015-0064413 A (삼성전자주식회사) 2015.06.11 단락 20-45, 56, 청구항 1-10 및 도면 6-7c 참조.	1, 3, 7-17, 19-20
A		2, 4-6, 18
Y	KR 10-2011-0102061 A (삼성엘이디 주식회사) 2011.09.16 단락 7-20, 청구항 1-9 및 도면 2 참조.	1, 3, 7-17, 19-20
Y	KR 10-2015-0050284 A (삼성전자주식회사) 2015.05.08 단락 35-50, 청구항 1-11 및 도면 8c 참조.	8-10, 15, 17
A	JP 2014-526799 A (SENSOR ELECTRONIC TECHNOLOGY, INC.) 2014.10.06 단락 20-45, 청구항 1-8 및 도면 6-10 참조.	1-20
A	JP 2011-155315 A (TOSHIBA CORP.) 2011.08.11 단락 30-48, 청구항 1-5 및 도면 19-20 참조.	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2016년 03월 18일 (18.03.2016)

국제조사보고서 발송일

2016년 03월 18일 (18.03.2016)

ISA/KR의 명칭 및 우편주소

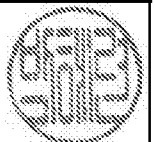
대한민국 특허청
(35208) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-472-7140

심사관

박혜련

전화번호 +82-42-481-3463



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2015-0064413 A	2015/06/11	US 2015-0155432 A1 US 9184343 B2	2015/06/04 2015/11/10
KR 10-2011-0102061 A	2011/09/16	없음	
KR 10-2015-0050284 A	2015/05/08	KR 10-1544772 B1 US 2015-0118777 A1 US 2015-0303350 A1 US 9099573 B2 WO 2015-065071 A1	2015/08/17 2015/04/30 2015/10/22 2015/08/04 2015/05/07
JP 2014-526799 A	2014/10/06	WO 2013-036589 A1	2013/03/14
JP 2011-155315 A	2011/08/11	JP 5462217 B2	2014/04/02