

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第6部門第3区分
 【発行日】平成29年11月30日(2017.11.30)

【公表番号】特表2017-504086(P2017-504086A)
 【公表日】平成29年2月2日(2017.2.2)
 【年通号数】公開・登録公報2017-005
 【出願番号】特願2016-528027(P2016-528027)
 【国際特許分類】

G 0 6 F 1/12 (2006.01)

【F I】

G 0 6 F 1/12 5 1 0

【手続補正書】

【提出日】平成29年10月19日(2017.10.19)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

センサクロックを同期させるための方法であって、

第1のセンサの第1のセンサクロックおよび第2のセンサの第2のセンサクロックを同時に第1の時点で補正するステップと、

前記第1のセンサがプロセッサによってポーリングされるときに、前記第1のセンサから前記プロセッサにデータサンプルを前記プロセッサに転送するステップと、

前記第2のセンサが前記プロセッサによってポーリングされるときに、前記第2のセンサからデータサンプルを転送するステップと、

前記第1のセンサクロックおよび前記第2のセンサクロックを同時に第2の時点で補正するステップとを含み、

前記第1のセンサのサンプリング周期は、前記第2のセンサのサンプリング周期とは異なり、かつ前記第2のセンサのサンプリング周期の倍数であり、

前記第1のセンサクロックの2回の補正間の時間間隔は、第1のセンサクロックが、その時間間隔にわたって前記プロセッサのプロセッサクロックと十分に整合するように選択され、前記時間間隔は、前記第1の時点と前記第2の時点との間であり、かつ前記第1のセンサの前記サンプリング周期の倍数であり、

前記時間間隔にわたって、前記第1のセンサおよび前記第2のセンサはそれぞれのサンプリング周期において厳密に一度だけポーリングされ、前記第1のセンサのあらゆるポーリングが、前記第2のセンサのポーリングと一致し、

前記プロセッサが、前記第1および第2のセンサをポーリングするためのスリープ状態から起動するように構成される、センサクロックを同期させるための方法。

【請求項2】

前記第1のセンサクロックを補正するステップは、

前記プロセッサのプロセッサクロックに関連する情報を受信するステップと、

前記情報に基づいて前記第1のセンサクロックを補正するステップとをさらに含む、請求項1に記載の方法。

【請求項3】

前記プロセッサクロックに関連する前記情報は、前記プロセッサと前記第1のセンサとの間の専用線、データレディ割込み(DRI)線、またはデータ接続を介して受信される、請

求項2に記載の方法。

【請求項4】

前記プロセッサクロックに関連する前記情報は周波数または周期を含む、請求項2に記載の方法。

【請求項5】

コンピューティングデバイスであって、

第1のセンサの第1のセンサクロックおよび第2のセンサの第2のセンサクロックを同時に第1の時点で補正するための手段と、

前記第1のセンサがプロセッサによってポーリングされるときに、前記第1のセンサから前記プロセッサにデータサンプルを転送するための手段と、

前記第2のセンサがプロセッサによってポーリングされるときに、前記第2のセンサから前記プロセッサにデータサンプルを転送するための手段と、

前記第1のセンサクロックおよび前記第2のセンサクロックを同時に第2の時点で補正するための手段とを含み、

前記第1のセンサのサンプリング周期は、前記第2のセンサのサンプリング周期とは異なり、かつ前記第2のセンサのサンプリング周期の倍数であり、

前記第1のセンサクロックの2回の補正間の時間間隔は、第1のセンサクロックが、その時間間隔にわたって前記プロセッサのプロセッサクロックと十分に整合するように選択され、前記時間間隔は、前記第1の時点と前記第2の時点との間であり、かつ前記第1のセンサの前記サンプリング周期の倍数であり、

前記時間間隔にわたって、前記第1のセンサおよび前記第2のセンサはそれぞれのサンプリング周期において厳密に一度だけポーリングされ、前記第1のセンサのあらゆるポーリングが、前記第2のセンサのポーリングと一致し、

前記プロセッサが、前記第1および第2のセンサをポーリングするためのスリープ状態から起動するように構成される、コンピューティングデバイス。

【請求項6】

前記第1のセンサクロックを補正するための前記手段は、

前記プロセッサのプロセッサクロックに関連する情報を受信するための手段と、

前記情報に基づいて前記第1のセンサクロックを補正するための手段とをさらに含む、請求項5に記載のコンピューティングデバイス。

【請求項7】

前記プロセッサクロックに関連する前記情報は、前記プロセッサと前記第1のセンサとの間の専用線、データレディ割込み(DRI)線、またはデータ接続を介して受信される、請求項6に記載のコンピューティングデバイス。

【請求項8】

前記プロセッサクロックに関連する前記情報は周波数または周期を含む、請求項6に記載のコンピューティングデバイス。

【請求項9】

プロセッサによって実行されるとき、前記プロセッサに、請求項1から4のいずれか一項に記載の方法を実行させるコードを含むコンピュータ可読記録媒体。