

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 2 区分

【発行日】平成 19 年 10 月 25 日 (2007.10.25)

【公開番号】特開 2007-233398 (P2007-233398A)

【公開日】平成 19 年 9 月 13 日 (2007.9.13)

【年通号数】公開・登録公報 2007-035

【出願番号】特願 2007-95049 (P2007-95049)

【国際特許分類】

G 0 9 G 3/30 (2006.01)

G 0 9 G 3/20 (2006.01)

H 0 1 L 51/50 (2006.01)

H 0 5 B 33/14 (2006.01)

【F I】

G 0 9 G 3/30 K

G 0 9 G 3/20 6 2 4 B

G 0 9 G 3/20 6 4 1 E

G 0 9 G 3/20 6 4 1 R

G 0 9 G 3/20 6 6 0 V

G 0 9 G 3/20 6 2 2 Q

H 0 5 B 33/14 A

H 0 5 B 33/14 Z

G 0 9 G 3/20 6 1 1 H

G 0 9 G 3/20 6 1 1 A

【手続補正書】

【提出日】平成 19 年 8 月 30 日 (2007.8.30)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

E L 素子を有する画素がマトリックス状に配置された E L 表示装置の駆動方法であって

—

前記 E L 表示装置の表示画面に帯状の非表示領域および表示領域を発生させ、前記非表示領域および表示領域を前記表示画面に移動させて画像を表示し、

前記非表示領域と前記表示領域との割合を変化させることにより、前記 E L 表示装置の画像の表示輝度を調整する、または前記画像の表示輝度を所定値に設定する、E L 表示装置の駆動方法。

【請求項 2】

前記 E L 表示装置は、外光の明るさを検出する検出手段を備え、

前記検出手段の出力値により、前記非表示領域と前記表示領域との前記割合を変化させる、または前記非表示領域と前記表示領域との前記割合を調整する、請求項 1 記載の E L 表示装置の駆動方法。

【請求項 3】

前記 E L 表示装置は、経過時間を把握する時間手段を備え、

一定の時間の経過後に、前記表示画面における前記非表示領域の割合を増加させる、請求項 1 記載の E L 表示装置の駆動方法。

【請求項 4】

ユーザーの操作により、前記非表示領域と前記表示領域との前記割合を変化できる、または所定割合に調整できる、請求項 1 記載の E L 表示装置の駆動方法。

【請求項 5】

前記 E L 表示装置は、
前記画素に接続されたソース信号線に信号を供給するソースドライバ回路と、
前記表示領域が形成された基板に形成され、かつ前記ソースドライバ回路の出力端子と前記ソース信号線との間に配置された選択回路と、を備え、
前記選択回路が、前記ソースドライバ回路の出力信号を、複数の前記ソース信号線から 1 つのソース信号線を選択して印加する、請求項 1 記載の E L 表示装置の駆動方法。

【請求項 6】

前記画素には、
前記 E L 素子に電流を供給する駆動用トランジスタと、
前記駆動用トランジスタへ、ソース信号線に印加された信号を供給するスイッチ用トランジスタと、
前記駆動用トランジスタのゲート端子と前記スイッチ用トランジスタの出力端子間に配置されたコンデンサと、が形成されている、請求項 1 記載の E L 表示装置の駆動方法。

【請求項 7】

前記画素には、
前記 E L 素子に電流を供給する駆動用トランジスタと、
前記 E L 素子と前記駆動用トランジスタとの間に配置されたスイッチ用トランジスタと、
が形成されており、
前記スイッチ用トランジスタをオンオフ制御することにより、前記非表示領域と前記表示領域との前記割合を変化させる、請求項 1 記載の E L 表示装置の駆動方法。

【請求項 8】

E L 素子を有する画素がマトリックス状に配置された表示領域と、
前記画素に接続されたゲート信号線にオンオフ信号を印加するゲートドライバ回路と、
前記画素に接続されたソース信号線に映像信号を印加するソースドライバ回路とを備えた E L 表示装置であって、
前記画素には、前記 E L 素子に電流を供給する駆動用トランジスタと、前記電流の経路に形成されたスイッチ用トランジスタとが形成され、
前記ゲートドライバ回路は、前記ゲート信号線にオンオフ信号を印加することにより、前記スイッチ用トランジスタをオンオフさせて、前記電流を制御し、
前記ゲートドライバ回路は、前記電流の制御により、前記 E L 表示装置の表示画面に帯状の非表示領域および表示領域を発生させ、前記非表示領域と前記表示領域との割合を変化させることにより、前記 E L 表示装置の画像の表示輝度を調整する、または前記画像の表示輝度を所定値に設定する、E L 表示装置。

【請求項 9】

外光の明るさを検出する検出手段を更に備え、
前記検出手段の出力値により、前記非表示領域と前記表示領域との前記割合を変化する、または前記非表示領域と前記表示領域との前記割合を調整する、請求項 8 記載の E L 表示装置。

【請求項 10】

経過時間を把握する時間手段を更に備え、
一定の時間の経過後には、前記表示画面における前記非表示領域の割合を増加させることにより、前記 E L 表示装置の画像の表示輝度を低下させる、請求項 8 記載の E L 表示装置。

【請求項 11】

前記ゲートドライバ回路への制御信号は、前記ソースドライバ回路から供給される、請求項 8 記載の E L 表示装置。

【請求項 1 2】

選択回路を更に備え、

前記選択回路は、1つの入力端子と複数の出力端子とを有し、

前記ソースドライバ回路の出力端子には、前記選択回路の入力端子が接続され、

前記選択回路の各出力端子には、前記ソース信号線が接続され、

前記選択回路は、前記選択回路の入力端子に印加された信号を、前記選択回路の各出力端子に接続された1つのソース信号線に選択して出力する、請求項 8 記載の E L 表示装置

。

【請求項 1 3】

選択回路を更に備え、

前記ソースドライバ回路は、半導体からなる I C チップであり、

前記選択回路は、前記表示領域が形成された基板にポリシリコン技術で形成され、

前記選択回路は、1つの入力端子と複数の出力端子を有し、

前記ソースドライバ回路の出力端子には、前記選択回路の入力端子が接続され、

前記選択回路の各出力端子には、前記ソース信号線が接続されている、請求項 8 記載の E L 表示装置。

【請求項 1 4】

前記 E L 素子に供給するアノード電圧の電位は、前記スイッチ用トランジスタをオフさせるオフ電圧の電位より低い、請求項 8 記載の E L 表示装置。

【請求項 1 5】

前記 E L 表示装置の表示画面は、赤色、緑色、青色および白色の画素がマトリックス状に配置されている、請求項 8 記載の E L 表示装置。

【請求項 1 6】

前記 E L 表示装置は、第 1 の色の画素と第 2 の色の画素がマトリックス状に配置され、

前記第 1 の色の画素サイズと、前記第 2 の色の画素サイズが異なっている、請求項 8 記載の E L 表示装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】E L 表示装置の駆動方法、および E L 表示装置

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 1

【補正方法】変更

【補正の内容】

【0 0 0 1】

本発明は、有機または無機エレクトロルミネッセンス (E L) 素子を用いた E L 表示装置などの自発光表示装置に関するものである。また、E L 表示パネルの駆動方法と駆動回路およびそれらを用いた情報表示装置などに関するものである。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 9

【補正方法】変更

【補正の内容】

【0 0 0 9】

図 6 2 の例では、P チャンネル型のトランジスタ 1 1 a のソース端子 (S) を V d d (電源電位) とし、E L 素子 1 5 のカソード (陰極) は接地電位 (V k) に接続される。一方、アノード (陽極) はトランジスタ 1 1 a のドレイン端子 (D) に接続されている。一

方、Pチャンネル型のトランジスタ11bのゲート端子はゲート信号線17aに接続され、ソース端子はソース信号線18に接続され、ドレイン端子は蓄積容量19およびトランジスタ11aのゲート端子(G)に接続されている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正の内容】

【0038】

本明細書において各図面は理解を容易にまたは／および作図を容易にするため、省略または／および拡大縮小した箇所がある。たとえば、図11に図示する表示パネルの断面図では封止膜111などを十分厚く図示している。一方、図10において、封止フタ85は薄く図示している。また、省略した箇所もある。たとえば、本発明の表示パネルなどでは、反射防止のために円偏光板などの位相フィルムを有する偏光板が必要である。しかし、本明細書の各図面では省略している。以上のことは以下の図面に対しても同様である。また、同一番号または、記号等を付した箇所は同一もしくは類似の形態もしくは材料あるいは機能もしくは動作を有する。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0040

【補正方法】変更

【補正の内容】

【0040】

なお、本明細書では、駆動用トランジスタ11、スイッチング用トランジスタ11などは薄膜トランジスタとして説明するが、これに限定するものではない。薄膜ダイオード(TFD)、リングダイオードなどでも構成することができる。また、薄膜素子に限定するものではなく、シリコンウエハに形成したトランジスタでもよい。もちろん、FET、MOS-FET、MOSトランジスタ、バイポーラトランジスタでもよい。これらも基本的に薄膜トランジスタである。その他、バリスタ、サイリスタ、リングダイオード、ホトダイオード、ホトトランジスタ、PLZT素子などでもよいことは言うまでもない。つまり、スイッチ素子11、駆動用素子11を構成するものはこれらのいずれでも使用することができる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0048

【補正方法】変更

【補正の内容】

【0048】

図10はガラスの封止フタ85を用いて封止する構成であるが、図11のようにフィルム(薄膜でもよい。つまり、薄膜封止膜である)111を用いた封止であってもよい。たとえば、封止フィルム(薄膜封止膜)111としては電解コンデンサのフィルムにDLC(ダイヤモンドライクカーボン)を蒸着したものをを用いることが例示される。このフィルムは水分浸透性が極めて悪い(防湿性能が高い)。このフィルムを封止膜111として用いる。なお、封止フタあるいは封止膜111の熱膨張係数は、アレイ基板71の熱膨張係数に対し、10%以内の差の材料を用いて形成あるいは構成することが好ましい。熱膨張係数がずれていると封止フタ111などとアレイ基板71などが剥離する。なお、封止膜111は、DLC膜などを電極106の表面に直接蒸着する構成でもよいことは言うまでもない。その他、樹脂薄膜と金属薄膜を多層に積層して、薄膜封止膜を構成してもよい。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0049

【補正方法】変更

【補正の内容】

【0049】

薄膜111の膜厚は $n \cdot d$ (n は薄膜の屈折率、複数の薄膜が積層されている場合はそれらの屈折率を総合(各薄膜の $n \cdot d$ を計算)にして計算する。 d は薄膜の膜厚、複数の薄膜が積層されている場合はそれらの複数の薄膜の膜厚屈折率を総合して計算する。)が、EL素子15の発光主波長以下となるようにするとよい。この条件を満足させることにより、EL素子15からの光取り出し効率が、ガラス基板で封止した場合に比較して2倍以上になる。また、アルミニウムと銀の合金あるいは混合物あるいは積層物を形成してもよい。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0050

【補正方法】変更

【補正の内容】

【0050】

以上のように封止フタ85を用いず、封止膜111で封止する構成を薄膜封止構成と呼ぶ。基板71側から光を取り出す「下取り出し(図10を参照、光取り出し方向は図10の矢印方向である)」の場合は、EL膜を形成後、EL膜上にカソードとなるアルミ電極を形成する。次にこのアルミ膜上に緩衝層としての樹脂層を形成する。緩衝層としては、アクリル、エポキシなどの有機材料が例示される。また、膜厚は $1 \mu\text{m}$ 以上 $10 \mu\text{m}$ 以下の厚みが適する。さらに好ましくは、膜厚は $2 \mu\text{m}$ 以上 $6 \mu\text{m}$ 以下の厚みが適する。この緩衝膜緩衝層上に封止膜111を形成する。緩衝膜がないと、応力によりEL膜構造が崩れ、筋状に欠陥が発生する。封止膜111は前述したように、DLC(ダイヤモンドライクカーボン)、あるいは電界コンデンサの層構造(誘電体薄膜とアルミ薄膜とを交互に多層蒸着した構造)が例示される。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0052

【補正方法】変更

【補正の内容】

【0052】

有機EL層15から発生した光の半分は、反射膜106で反射され、アレイ基板71と透過して出射される。しかし、反射膜106には外光を反射し写り込みが発生して表示コントラストを低下させる。この対策のために、アレイ基板71に/4位相板108および偏光板(偏光フィルム)109を配置している。これらは一般的に円偏光板(円偏光シート)と呼ばれる。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0054

【補正方法】変更

【補正の内容】

【0054】

画素の開口部以外にアクリル樹脂を塗布する(ブラックマトリックス(BM))ことにより、写りこみを抑制することができる。樹脂などは光吸収性を有するものであれば何でも良い。六価クロムなどの黒色の金属、塗料、表面に微細な凹凸を形成した薄膜あるいは厚膜もしくは部材、酸化チタン、酸化アルミニウム、酸化マグネシウム、オパールガラスなどの光拡散物でもよい。また、暗色、黒色でなくとも光変調層24が変調する光に対し

て補色の関係のある染料、顔料などで着色されたものでもよい。

【手続補正 1 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 6 0

【補正方法】変更

【補正の内容】

【0 0 6 0】

絶縁膜 6 8 1 を形成すること、あるいはパターニングにより E L 素子 1 5 の電極を取り除くことにより、E L 膜 1 5 には電荷が注入されなくなる。したがって、非発光領域での E L 素子 1 5 の発光は発生しなくなるから、電力効率は向上する。

【手続補正 1 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 6 2

【補正方法】変更

【補正の内容】

【0 0 6 2】

また、基板 7 1 から外部に放射（出射）される光量を増大させるためには、図 6 9 に図示するように回折格子を形成するとよい。回折格子により、E L 層 1 5 で発生した光が回折し、臨界角で反射される光量が少なくなる。したがって、基板 7 1 から出射する光量が増大し、高輝度表示を実現できるようになる。

【手続補正 1 4】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 1

【補正方法】変更

【補正の内容】

【0 0 9 1】

図 9 0 は、本発明の検査方法を実施するための検査回路の構成図である。各ソース信号線 1 8 の電極端子 9 9 6 にプローブ 9 9 7 を接続し、ソース信号線 1 8 にプログラム電流 I_w を印加している。プログラム電流 I_w は、基準電圧発生回路 9 9 1 の電圧値により変更あるいは調整できる。基準電圧発生回路 9 9 1 の基準電圧 V_a がオペアンプ 9 9 5 の + 端子（正極性端子）に入力される。オペアンプ 9 9 5 とトランジスタ 9 9 4 と抵抗 R_m で定電流回路を構成している。

【手続補正 1 5】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 3

【補正方法】変更

【補正の内容】

【0 0 9 3】

基準電圧発生回路 9 9 1 が出力する基準電圧 V_a は、オペアンプ 9 9 5 の + 端子に印加される。オペアンプの + 端子と - 端子は同一電位となるから、トランジスタ 9 9 4 にはソース信号線 1 8 に流れる電流 $I_w = V_a / R_m$ が流れる。したがって、すべてのソース信号線 1 8 には定電流 I_w が流れる。また、基準電圧 V_a の変更により、容易に電流 I_w を変更できる。

【手続補正 1 6】

【補正対象書類名】明細書

【補正対象項目名】0 0 9 7

【補正方法】変更

【補正の内容】

【0 0 9 7】

ソース信号線 1 8 には微小な電流が流れることから、インピーダンスが高い状態である

。この状態で、ソース信号線 18 の電位変化（あるいは絶対値）を良好に測定するためには、高インピーダンス回路（たとえば、FET回路で構成された入力オペアンプの+入力端子）をソース信号線 18 に接続する。つまり、プローブ 997 と入力回路 993 のオペアンプ（図示せず）の+入力端子とは電氣的に接続されている。

【手続補正 17】

【補正対象書類名】明細書

【補正対象項目名】0108

【補正方法】変更

【補正の内容】

【0108】

図 93 の (a) に図示するように、1 画素列（1 つのソース信号線 18 に接続された画素 16）のソース信号線 18 の信号線電位を測定することにより、最大電圧 V_{tmax} （画素 16 の駆動トランジスタ 11a の V_t （図 88 を参照のこと）の最大値）、最小電圧 V_{tmin} （画素 16 の駆動トランジスタ 11a の V_t （図 88 を参照のこと）の最小値）を検出することができる。この最大電圧と最小電圧との差が所定値以上の場合に、測定あるいは検査しているアレイまたはパネルを不良と判定する。

【手続補正 18】

【補正対象書類名】明細書

【補正対象項目名】0112

【補正方法】変更

【補正の内容】

【0112】

検査を高速に実施するためには、まず、複数本のゲート信号線 17a を選択し、概略の欠陥位置、欠陥モードを検出した後、欠陥がある箇所を再度、1 ゲート信号線 17a ずつオン電圧を印加して、欠陥位置あるいは欠陥状態を特定すればよい。

【手続補正 19】

【補正対象書類名】明細書

【補正対象項目名】0113

【補正方法】変更

【補正の内容】

【0113】

本発明の検査方式において、すべてのソース信号線 18 には一度にプロービングすることを要しない。たとえば、偶数番目のソース信号線 18b はオープンにし、奇数番目のソース信号線 18a の端子電極 996 にプローブ 997 をプロービングして、本発明の検査方式を実施してもよい。次に、奇数番目のソース信号線 18a はオープンにし、偶数番目のソース信号線 18b の端子電極 996 にプローブ 997 をプロービングして、本発明の検査方式を実施してもよい。

【手続補正 20】

【補正対象書類名】明細書

【補正対象項目名】0115

【補正方法】変更

【補正の内容】

【0115】

なお、図 90 などにおいて、ゲートドライバ回路 12 は内蔵ゲートドライバ回路（半導体チップとして外付けでない）としたが、これに限定するものではない。ゲートドライバ IC 12 を半導体チップで形成し、COG 工法などを用いてアレイ基板 71 に積載してもよい。

【手続補正 21】

【補正対象書類名】明細書

【補正対象項目名】0127

【補正方法】変更

【補正の内容】

【0127】

なお、トランジスタ11aのゲートとトランジスタ11cのゲートは同一のゲート信号線17aに接続している。しかし、トランジスタ11aのゲートとトランジスタ11cのゲートとを異なるゲート信号線17に接続してもよい(図32を参照のこと)。1画素のゲート信号線は3本(ゲート信号線17a、17b、17c)となる(図1の構成はゲート信号線17a、17bの2本である)。トランジスタ11bのゲートのON/OFFタイミングとトランジスタ11cのゲートのON/OFFタイミングを個別に制御することにより、トランジスタ11aのばらつきによるEL素子15の電流値バラツキをさらに低減することができる。

【手続補正22】

【補正対象書類名】明細書

【補正対象項目名】0132

【補正方法】変更

【補正の内容】

【0132】

図2では、トランジスタ11eのゲート端子に所定電圧を印加し、トランジスタ11eを低オン状態にする。このように構成することにより、駆動用トランジスタ11aの微小電流を精度よくEL素子15に流すことができるようになる。また、トランジスタ11eのゲート端子に印加する電圧(ゲート信号線17fに印加する)を制御することにより駆動用トランジスタ11aの電流出力状態を変化することができる。なお、ゲート信号線17fに印加する電圧は、表示領域の画素に同一電圧を印加する。もちろん、ゲート信号線17fを駆動するゲートドライバ回路12を形成し、このゲートドライバ回路12を駆動することにより、ゲート信号線17fに交流信号を印加するように構成してもよい。

【手続補正23】

【補正対象書類名】明細書

【補正対象項目名】0133

【補正方法】変更

【補正の内容】

【0133】

なお、ゲート信号線17a、ゲート信号線17b、ゲート信号線17fはそれぞれ別のゲートドライバ回路で駆動してもよく、また図2のように1つのゲートドライバ回路12で駆動してもよい。他の構成は、図1と同様であるので説明を省略する。

【手続補正24】

【補正対象書類名】明細書

【補正対象項目名】0137

【補正方法】変更

【補正の内容】

【0137】

切り替えスイッチ631のc端子にはEL素子15のカソード端子が接続されている。なお、切り替えスイッチ631はEL素子15に流れる電流をオンオフさせる機能を持つものであればいずれでもよい。したがって、図63の形成位置に限定されるものではなく、EL素子15の電流が流れる経路であればいずれでもよい。また、スイッチの機能の限定されるものでもなく、EL素子15に流れる電流をオンオフできればいずれでもよい。

【手続補正25】

【補正対象書類名】明細書

【補正対象項目名】0147

【補正方法】変更

【補正の内容】

【 0 1 4 7 】

また、画素を構成するトランジスタ 1 1 が、レーザー再結晶化方法（レーザーアニール）により形成されたポリシリコントランジスタで形成され、すべてのトランジスタにおけるチャンネルの方向がレーザーの照射方向に対して同一の方向であることが好ましい。特にレーザーの照射方向がソース信号線 1 8 の形成方向となるように照射することが好ましい。ソース信号線 1 8 に沿った画素の駆動用トランジスタ 1 1 a の特性が均一となり、電流プログラムを行う際のソース信号線 1 8 の振幅変動が小さくなるからである。振幅が小さくなると精度良く電流プログラムを実現することができる。

【 手 続 補 正 2 6 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 1 5 0

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 1 5 0 】

また、蓄積容量 1 9 の容量値を C_s (p F) 、第 2 のトランジスタ 1 1 b のオフ電流値を I_{off} (p A) とした場合、次式を満足させることが好ましい。

【 手 続 補 正 2 7 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 1 5 2

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 1 5 2 】

$$6 < C_s / I_{off} < 18$$

トランジスタ 1 1 b のオフ電流 I_{off} を 5 p A 以下とすることにより、E L を流れる電流値の変化を 2 % 以下に抑えることが可能である。これはリーク電流が増加すると、電圧非書き込み状態においてゲート - ソース間（コンデンサの両端）に貯えられた電荷を 1 フィールド間保持できないためである。したがって、コンデンサ 1 9 の蓄積用容量が大きければオフ電流の許容量も大きくなる。前記式を満たすことによって隣接画素間の電流値の変動を 2 % 以下に抑えることができる。

【 手 続 補 正 2 8 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 1 7 2

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 1 7 2 】

本発明において、ソースドライバ 1 4 は半導体シリコンチップで形成し、チップオンガラス（COG）技術で基板 7 1 のソース信号線 1 8 の端子と接続されている。ソース信号線 1 8 などの信号線の配線はクロム、銅、アルミニウム、銀などの金属配線が用いられる。細い配線幅で低抵抗の配線が得られるからである。配線は画素が反射型の場合は画素の反射膜を構成する材料で、反射膜と同時に形成することが好ましい。工程が簡略できるからである。

【 手 続 補 正 2 9 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 1 7 7

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 1 7 7 】

ソースドライバ 1 4 を低温ポリシリなどのポリシリ技術で基板 7 1 上に直接形成する場合も同様であり、ソース信号線 1 8 を駆動するトランスファークゲートなどのアナログスイッチのゲートとソースドライバ回路 1 4 のシフトレジスタ間には複数のインバータ回路が

形成される。以下の事項（シフトレジスタの出力と、信号線を駆動する出力段（出力ゲートあるいはトランスファークラップなどの出力段間に配置されるインバータ回路に関する事項））は、ソースドライブおよびゲートドライブ回路に共通の事項である。

【手続補正 30】

【補正対象書類名】明細書

【補正対象項目名】0186

【補正方法】変更

【補正の内容】

【0186】

また、EL素子15に電流を供給する駆動用トランジスタ（図1ではトランジスタ11a）もPチャンネルで構成することにより、EL素子15のカソードは、金属薄膜のべた電極に構成することができる。また、アノード電位V_{dd}から順方向にEL素子15に電流を流すことができる。以上の事項から、画素16のトランジスタをPチャンネルとし、ゲートドライバ12のトランジスタもPチャンネルとすることがよい。以上のことから、本発明の画素16を構成するトランジスタ（駆動用トランジスタ、スイッチング用トランジスタ）をPチャンネルで形成し、ゲートドライバ回路12のトランジスタをPチャンネルで構成するという事項は単なる設計事項ではない。

【手続補正 31】

【補正対象書類名】明細書

【補正対象項目名】0206

【補正方法】変更

【補正の内容】

【0206】

図170は図168の（b）の駆動状態の時に、ゲート信号線17bに出力される電圧の状態である。図170に図示するように、ゲート信号線17b（1）～ゲート信号線17b（4）と、ゲート信号線17b（5）～ゲート信号線17b（8）とが同一波形である。つまり、4画素行組で同一の動作が実施されている。

【手続補正 32】

【補正対象書類名】明細書

【補正対象項目名】0215

【補正方法】変更

【補正の内容】

【0215】

図168の（a）の駆動方式では、図171に図示するように、1Hの期間において左右対称にV_{g1}（オン電圧）となる期間が短くなる。図171では（a）が1H期間のすべてがV_{g1}（オン電圧）を出力している期間である（ただし、図113のPチャンネルのゲートドライバ回路12構成では、1H期間のすべてにLレベル出力をすることは不可能である。1Hと次の1Hとの間にはV_{gh}電圧（オフ電圧）の期間が発生する。図171は説明を容易にするためにあえて（a）のように図示している。

【手続補正 33】

【補正対象書類名】明細書

【補正対象項目名】0217

【補正方法】変更

【補正の内容】

【0217】

図168の（b）の駆動方式では、図172に図示するように、2Hの期間において左右対称にV_{g1}（オン電圧）となる期間が短くなる。図172では（a）が2H期間のすべてがV_{g1}（オン電圧）を出力している期間である（ただし、図113のPチャンネルのゲートドライバ回路12構成では、2H期間のすべてにLレベル出力をすることは不可能である。2Hと次の2Hとの間にはV_{gh}電圧（オフ電圧）の期間が発生する。このこ

とは、図 1 7 1 と同様である。

【手続補正 3 4】

【補正対象書類名】明細書

【補正対象項目名】0 2 2 8

【補正方法】変更

【補正の内容】

【0 2 2 8】

図 1 7 4 においても、点灯画素行数を変化させることにより、画面 5 0 の明るさを調整（変化）させることができる（図 1 6 8 と同様に、表示画素数 5 3 を変化あるいは調整すればよい）。また、黒挿入領域（図 1 7 4 の B 領域）の割合を変化させることにより、画像表示状態に応じて最適状態にすることができる。たとえば、静止画では、B 領域が長くなることを避けるべきである。フリッカの発生の原因となるからである。静止画の場合は、表示領域 5 3 を分散して表示（画面 5 0 内に配置）すべきである。たとえば、Q C I F パネルの場合は、画素行数が 2 2 0 本である。このうち、静止画で 5 5 画素行を表示するのであれば、 $220 / 55 = 4$ であるから、4 画素行ごとに 1 画素行を表示させればよい。2 2 0 画素行のうち 1 0 画素行を表示するのであれば、 $220 / 10 = 22$ 画素行に 1 画素行を表示させればよい。

【手続補正 3 5】

【補正対象書類名】明細書

【補正対象項目名】0 2 3 5

【補正方法】変更

【補正の内容】

【0 2 3 5】

図 1 7 7 は図 1 7 4 の（a）の駆動方式の場合の、ゲート信号線 1 7 b の出力波形である。図 1 の画素構成では、ゲート信号線 1 7 b に印加されるオンオフ信号（V g h がオフ電圧、V g l がオン電圧）でトランジスタ 1 1 d をオンオフ制御し、E L 素子 1 5 に流れる電流をオンオフさせる。図 1 7 7 において、上段は水平走査期間を示しており、L 記号は、画素行数 L（Q C I F パネルの場合は、 $L = 220$ 本）を示している。なお、図 1 6 8、図 1 7 4 においても、本発明の駆動方式は、図 1 の画素構成に限定されるものではない。たとえば他の画素構成（図 3 8 など）においても適用できることは言うまでもない。

【手続補正 3 6】

【補正対象書類名】明細書

【補正対象項目名】0 2 4 6

【補正方法】変更

【補正の内容】

【0 2 4 6】

なお、図 1 7 9 において、（a）、（c）では、画像を書き込むと表現し、かつ画像を表示すると表現したが、本発明は基本的に、画像を表示する（点灯させる）状態に特徴がある。したがって、画像を書き込むこと（プログラムを実施すること）と画像を表示することとは同一である必要はない。つまり、図 1 7 9 の（a）、（c）では、ゲート信号線 1 7 b の制御により、E L 素子 1 5 に流れる電流を制御し、点灯あるいは非点灯状態にすると考えてよい。したがって、図 1 7 9 の（a）の状態と図 1 7 9 の（b）の状態との切り替えは、一括で（たとえば、1 H 期間で）行うことができる。たとえば、イネーブル端子を制御することで実施できる（ゲートドライバ 1 2 b のシフトレジスタにオンオフ状態（図 1 7 9 の（a）では、偶数画素行に対応するシフトレジスタがオンデータ）を保持しておき、イネーブル端子がオフの時は、図 1 7 9 の（b）、（d）の状態を表示し、イネーブル端子をオンにすることにより、図 1 7 9 の（a）の表示状態になるなど）。したがって、ゲート信号線 1 7 b のオンオフ状態で図 1 7 9 の（a）、（c）の表示を実施できる（あらかじめ、画像データは図 1 の画素構成で例示すれば、コンデンサ 1 9 に保持させておく）。以上の説明では、図 1 7 9 の（a）、（b）（c）、（d）の状態は、各 1 フ

レーム期間の間実施するとした。

【手続補正 37】

【補正対象書類名】明細書

【補正対象項目名】0247

【補正方法】変更

【補正の内容】

【0247】

しかし、本発明がこの表示状態に限定するものではない。少なくとも動画表示状態を改善あるいは良好なものとするには、図179の(b)、(d)などの黒挿入状態を4 msecの期間、実施すればよいからである。したがって、本発明の実施例において、ゲートドライバ回路12bのシフトレジスタ回路を用いて、ゲート信号線17bを走査し、図179の(a)、(c)の表示状態を実現することの限定されるものではない。奇数番目のゲート信号線17b(奇数ゲート信号線組と呼ぶ)を一括接続しておき、また、偶数番目のゲート信号線17b(偶数ゲート信号線組と呼ぶ)を一括接続しておき、奇数ゲート信号線組と偶数ゲート信号線組とを交互にオンオフ電圧を印加するようにすればよい。奇数ゲート信号線組にオン電圧を印加し、偶数ゲート信号線組にオフ電圧を印加すれば、図179の(c)の表示状態が実現される。偶数ゲート信号線組にオン電圧を印加し、奇数ゲート信号線組にオフ電圧を印加すれば、図179の(a)の表示状態が実現される。奇数ゲート信号線組と偶数ゲート信号線組の両方にオフ電圧を印加すれば、図179の(b)、(d)の表示状態が実現される。図179の(a)、(b)、(c)、(d)の各状態は、4 msec(特に図179の(b)、(d)は)以上の期間、実施すればよい。

【手続補正 38】

【補正対象書類名】明細書

【補正対象項目名】0306

【補正方法】変更

【補正の内容】

【0306】

たとえば、ソースドライバIC14からの出力電流を10倍にすると、画素16にプログラムされる電流が10倍となる。そのため、EL素子15の発光輝度も10倍となる。したがって、所定の輝度を得るために、図1のトランジスタ11dの導通期間(オン時間)を従来の10分の1とし、発光期間を10分の1とする。

【手続補正 39】

【補正対象書類名】明細書

【補正対象項目名】0327

【補正方法】変更

【補正の内容】

【0327】

そこで、トランジスタ11dを本来オンする時間(約1F)の1/Nの期間だけオンさせ、他の期間(N-1)/N期間はオフさせれば、1F全体の平均輝度は所定の輝度となる。この表示状態は、CRTが電子銃で画面を走査しているのと近似する。異なる点は、画像を表示している範囲が画面全体の1/N(全画面を1とする)である点である(CRTでは、点灯している範囲は1画素行(厳密には1画素である))。

【手続補正 40】

【補正対象書類名】明細書

【補正対象項目名】0335

【補正方法】変更

【補正の内容】

【0335】

図15において、ゲート信号線17a(1)が選択され(Vgl電圧)、選択された画素行のトランジスタ11aからソースドライバ回路14に向かってソース信号線18にブ

ログラム電流が流れる。なお、プログラム電流の流れる方向は、画素構成により異なる。画素 16 の駆動トランジスタ 11a が P チャンネルトランジスタの場合は、プログラム電流 I_w は画素 16 からソースドライバ回路 14 に向かって流れる。画素 16 の駆動トランジスタ 11a が N チャンネルトランジスタの場合は、プログラム電流 I_w はソースドライバ回路 14 から画素 16 に向かって流れる。

【手続補正 4 1】

【補正対象書類名】明細書

【補正対象項目名】0 3 4 7

【補正方法】変更

【補正の内容】

【0 3 4 7】

今、N（ここでは、先に述べたように $N = 10$ とする）倍の電流でプログラムしたとすれば、画面の輝度は 10 倍になる。したがって、表示領域 50 の 90% の範囲を非点灯領域 52 とすればよい。したがって、画像表示領域の水平走査線が Q C I F の 220 本（ $S = 220$ ）とすれば、22 本と表示領域 53 とし、 $220 - 22 = 198$ 本を非表示領域 52 とすればよい。一般的に述べれば、水平走査線（画素行数）を S とすれば、 S / N の領域を表示領域 53 とし、この表示領域 53 を N 倍の輝度で発光させる。そして、この表示領域 53 を画面の上下方向に走査する。したがって、 $S (N - 1) / N$ の領域は非点灯領域 52 とする。この非点灯領域は黒表示（非発光）である。また、この非発光部 52 はトランジスタ 11d をオフさせることにより実現する。なお、 N 倍の輝度で点灯させるとしたが、当然のことながら明るさ調整、ガンマ調整により表示領域 53 を N 倍の値に調整することは言うまでもない。

【手続補正 4 2】

【補正対象書類名】明細書

【補正対象項目名】0 3 7 7

【補正方法】変更

【補正の内容】

【0 3 7 7】

電流あるいは電圧プログラムされたコンデンサ 19 の端子電圧を維持することは重要である。1 フィールド（フレーム）期間でコンデンサ 19 の端子電圧が変化（充放電）すると、画面輝度が変化する。画面輝度が変化すると、フレームレートが低下した時にちらつき（フリッカなど）が発生するからである。トランジスタ 11a が 1 フレーム（1 フィールド）期間で EL 素子 15 に流す電流は、少なくとも 65% 以下に低下しないようにする必要がある。この 65% とは、画素 16 に書き込み、EL 素子 15 に流す電流の最初が 100% とした時、次のフレーム（フィールド）で前記画素 16 に書き込む直前の EL 素子 15 に流す電流が 65% 以上とすることである。以上の条件を満足するようにコンデンサ 19 の容量、保持トランジスタ 11b のオフ特性を決定する。

【手続補正 4 3】

【補正対象書類名】明細書

【補正対象項目名】0 3 8 4

【補正方法】変更

【補正の内容】

【0 3 8 4】

表示領域 53 の輝度（明るさ）が所定値に維持される場合、表示領域 53 の面積が広くなるほど、画面 50 の輝度は高くなる。たとえば、表示領域 53 の輝度が 100 (nt) の場合、表示領域 53 が全画面 50 に占める割合が 10% から 20% にすれば、画面の輝度は 2 倍となる。したがって、全画面 50 に占める表示領域 53 の面積を変化させることにより、画面の表示輝度を変化することができる。本発明は、表示 50 の面積に対する表示領域 53 の大きさを制御することにより、画像表示を制御する方式である。

【手続補正 4 4】

【補正対象書類名】明細書

【補正対象項目名】0385

【補正方法】変更

【補正の内容】

【0385】

表示領域53の面積はシフトレジスタ61(図6を参照のこと)へのデータパルス(ST2)を制御することにより、任意に設定できる。また、データパルスの入力タイミング、周期を変化させることにより、図16の表示状態と図13の表示状態とを切り替えることができる(なお、図13と図16では説明を容易にするため非表示領域52の面積を異ならせている。非表示領域52の面積を同一にすれば同一の輝度を実現できる(ただし、後に説明するソースドライバICに印加する基準電流が同一の場合))。1F周期でのデータパルス数を多くし、表示領域53を長くすれば、画面50は明るくなり、短くすれば、画面50は暗くなるまた、連続してデータパルスを印加すれば図13の表示状態となり、間欠にデータパルスを入力すれば図16の表示状態となる。したがって、シフトレジスタ61に印加するデータパルスを制御するだけで画像表示の輝度を容易に制御することができる。

【手続補正45】

【補正対象書類名】明細書

【補正対象項目名】0476

【補正方法】変更

【補正の内容】

【0476】

図30に示すように書き込み画素行が(1)画素行目である時(図31の1Hの欄を参照)、ゲート信号線17aは(1)(2)(3)(4)(5)が選択されている(図1の画素構成の場合)。つまり、画素行1(2)(3)(4)(5)のスイッチングトランジスタ11b、トランジスタ11cがオン状態である。また、ISELがLレベルであるから、25倍電流を出力する電流出力回路Aが選択され、ソース信号線18と接続されている。また、ゲート信号線17bには、オフ電圧(Vgh)が印加されている。したがって、画素行(1)(2)(3)(4)(5)のスイッチングトランジスタ11dがオフ状態であり、対応する画素行のEL素子15には電流が流れていない。つまり、非点灯状態52である。

【手続補正46】

【補正対象書類名】明細書

【補正対象項目名】0481

【補正方法】変更

【補正の内容】

【0481】

以上のことから、画素行(1)のトランジスタ11aが、それぞれ $I_w \times 5$ の電流をソース信号線18に流す。そして、画素行(1)のコンデンサ19には、5倍の電流がプログラムされる。

【手続補正47】

【補正対象書類名】明細書

【補正対象項目名】0484

【補正方法】変更

【補正の内容】

【0484】

次の1/2H(水平走査期間の1/2)では、書き込み画素行51aのみを選択する。つまり、(2)画素行目のみを選択する。図31で明らかなように、ゲート信号線17a(2)のみが、オン電圧(Vgl)が印加され、ゲート信号線17a(3)(4)(5)(6)はオフ(Vgh)が印加されている。したがって、画素行(1)(2)のトランジ

スタ 1 1 a は動作状態（画素行（ 1 ）は E L 素子 1 5 に電流を流し、画素行（ 2 ）はソース信号線 1 8 に電流を供給している状態）であるが、画素行（ 3 ）（ 4 ）（ 5 ）（ 6 ）のスイッチングトランジスタ 1 1 b、トランジスタ 1 1 c がオフ状態である。つまり、非選択状態である。また、I S E L が H レベルであるから、5 倍電流を出力する電流出力回路 B が選択され、この電流出力回路 B とソース信号線 1 8 とが接続されている。また、ゲート信号線 1 7 b の状態は先の 1 / 2 H の状態と変化がなく、オフ電圧（ V g h ）が印加されている。したがって、画素行（ 2 ）（ 3 ）（ 4 ）（ 5 ）（ 6 ）のスイッチングトランジスタ 1 1 d がオフ状態であり、対応する画素行の E L 素子 1 5 には電流が流れていない。つまり、非点灯状態 5 2 である。

【手続補正 4 8】

【補正対象書類名】明細書

【補正対象項目名】0 4 9 8

【補正方法】変更

【補正の内容】

【0 4 9 8】

以上の本発明の N 倍パルス駆動方法では、各画素行で、ゲート信号線 1 7 b の波形を同一にし、1 H の間隔でシフトさせて印加していく。このように走査することにより、E L 素子 1 5 が点灯している時間を $1 F / N$ に規定しながら、順次、点灯する画素行をシフトさせることができる。このように、各画素行で、ゲート信号線 1 7 b の波形を同一にし、シフトさせていることを実現することは容易である。図 6 のシフトレジスタ回路 6 1 a、6 1 b に印加するデータである S T 1、S T 2 を制御すればよいからである。たとえば、入力 S T 2 が L レベルの時、ゲート信号線 1 7 b に V g l が出力され、入力 S T 2 が H レベルの時、ゲート信号線 1 7 b に V g h が出力されるとすれば、シフトレジスタ 6 1 b に印加する S T 2 を $1 F / N$ の期間だけ L レベルで入力し、他の期間は H レベルにする。この入力された S T 2 を 1 H に同期したクロック C L K 2 でシフトしていただくだけである。

【手続補正 4 9】

【補正対象書類名】明細書

【補正対象項目名】0 4 9 9

【補正方法】変更

【補正の内容】

【0 4 9 9】

なお、E L 素子 1 5 をオンオフする周期は 0 . 5 m s e c 以上にする必要がある。この周期が短いと、人間の目の残像特性により完全な黒表示状態とならず、画像がぼやけたようになり、あたかも解像度が低下したようになる。また、データ保持型の表示パネルの表示状態となる。しかし、オンオフ周期を 1 0 0 m s e c 以上になると、点滅状態に見える。したがって、E L 素子のオンオフ周期は 0 . 5 m s e c 以上 1 0 0 m s e c 以下にすべきである。さらに好ましくは、オンオフ周期を 2 m s e c 以上 3 0 m s e c 以下にすべきである。さらに好ましくは、オンオフ周期を 3 m s e c 以上 2 0 m s e c 以下にすべきである。

【手続補正 5 0】

【補正対象書類名】明細書

【補正対象項目名】0 5 0 1

【補正方法】変更

【補正の内容】

【0 5 0 1】

なお、黒画面の分割数は静止画と動画で変更できるように構成することが好ましい。分割数とは、N = 4 では、7 5 % が黒画面（非表示領域 5 2 ）であり、2 5 % が画像表示（表示領域 5 3 ）である。このとき、7 5 % の黒表示部（非表示領域 5 2 ）を 7 5 % の黒帯状態で画面の上下方向に走査するのが分割数 1 である。2 5 % の黒画面と 2 5 / 3 % の表示画面の 3 ブロックで走査するのが分割数 3 である。静止画は分割数を多くする。動画は

分割数を少なくする。切り替えは入力画像に応じて自動的（動画検出など）に行っても良く、ユーザーが手動で行ってもよい。また、表示装置の映像などの入力コンテンツに対応して切り替ええるように構成すればよい。

【手続補正 5 1】

【補正対象書類名】明細書

【補正対象項目名】0 5 3 5

【補正方法】変更

【補正の内容】

【0 5 3 5】

ゲート信号線 1 7 a はゲートドライバ回路 1 2 a で操作し、ゲート信号線 1 7 c はゲートドライバ回路 1 2 b で操作する。そのため、トランジスタ 1 1 b をオンさせて駆動用トランジスタ 1 1 a をリセットするタイミングと、トランジスタ 1 1 c をオンさせて駆動用トランジスタ 1 1 a に電流プログラムを行うタイミングとを自由に設定できる。他の構成などは、図 6 などで説明したものと同一または類似するため説明を省略する。なお、ゲートドライバ回路 1 2 はポリシリコン技術で形成する。また、ゲートドライバ回路 1 2 a と 1 2 b は一体化してもよいことは言うまでもない。

【手続補正 5 2】

【補正対象書類名】明細書

【補正対象項目名】0 5 5 2

【補正方法】変更

【補正の内容】

【0 5 5 2】

同様に、シフトレジスタ回路 6 1 a の 3 番目に H レベル信号が出力されている時、画素 1 6 (2) のゲート信号線 1 7 c にオン電圧が出力され、画素 1 6 (2) が電流（電圧）プログラムの状態である。同時に、画素 1 6 (3) のゲート信号線 1 7 a にもオン電圧が出力され、画素 1 6 (3) トランジスタ 1 1 b がオン状態となり、画素 1 6 (3) 駆動用トランジスタ 1 1 a がリセットされる。つまり、2 H 期間、ゲート信号線 1 7 a からはオン電圧が出力され、ゲート信号線 1 7 c に 1 H 期間、オン電圧が出力される。

【手続補正 5 3】

【補正対象書類名】明細書

【補正対象項目名】0 5 5 5

【補正方法】変更

【補正の内容】

【0 5 5 5】

図 3 9 の (a) に図示するように、トランジスタ 1 1 c、トランジスタ 1 1 e をオフ状態にし、トランジスタ 1 1 d をオン状態にする。すると、電流プログラム用トランジスタ 1 1 a のドレイン (D) 端子とゲート (G) 端子はショート状態となり、図に示すように I b 電流が流れる。一般的に、トランジスタ 1 1 b は 1 つ前のフィールド（フレーム）で電流プログラムされ、電流を流す能力がある（ゲート電位はコンデンサ 1 9 に 1 F 期間保持され、画像表示をおこなっているから当然である。ただし、完全な黒表示を行っている場合、電流は流れない）。この状態でトランジスタ 1 1 e がオフ状態とし、トランジスタ 1 1 d がオン状態にすれば、駆動電流 I b がトランジスタ 1 1 a のゲート (G) 端子の方向に流れる（ゲート (G) 端子とドレイン (D) 端子がショートされる）。そのため、トランジスタ 1 1 a のゲート (G) 端子とドレイン (D) 端子とが同一電位となり、トランジスタ 1 1 a はリセット（電流を流さない状態）になる。また、駆動用トランジスタ 1 1 b のゲート (G) 端子は電流プログラム用トランジスタ 1 1 a のゲート (G) 端子と共通であるから、駆動用トランジスタ 1 1 b もリセット状態となる。

【手続補正 5 4】

【補正対象書類名】明細書

【補正対象項目名】0 5 5 8

【補正方法】変更

【補正の内容】

【0558】

図33の(a)も同様であるが、図39の(a)のリセット状態と、図39の(b)の電流プログラム状態とを同期をとって行う場合は、図39の(a)のリセット状態から、図39の(b)の電流プログラム状態までの期間が固定値(一定値)となるから問題はない(固定値にされている)。つまり、図33の(a)あるいは図39の(a)のリセット状態から、図33の(b)あるいは図39の(b)の電流プログラム状態までの期間が、1H以上10H(10水平走査期間)以下とすることが好ましい。さらには1H以上5H以下にすることが好ましいのである。あるいは、20 μ sec以上2msec以下とすることが好ましいのである。この期間が短いと駆動用トランジスタ11aが完全にリセットされない。また、あまりにも長いと駆動用トランジスタ11が完全にオフ状態となり、今度は電流をプログラムするのに長時間を要するようになる。また、画面50の輝度も低下する。ただし、図13のように黒挿入(非点灯領域52を発生させる)を実施する場合はこの限りでない。黒挿入(非点灯領域52を発生させる)により、N倍パルス駆動など実施することを目的とするからである。

【手続補正55】

【補正対象書類名】明細書

【補正対象項目名】0560

【補正方法】変更

【補正の内容】

【0560】

もし、プログラム電流Iwが0(A)(黒表示)であれば、トランジスタ11bは電流を図39の(a)の電流を流さない状態が保持されたままとなるから、良好な黒表示を実現できる。また、図39の(b)で白表示の電流プログラムを行う場合は、各画素の駆動用トランジスタの特性バラツキが発生していても、完全に黒表示状態のオフセット電圧(各駆動用トランジスタの特性に応じて設定された電流が流れる開始電圧)から電流プログラムを行う。したがって、目標の電流値にプログラムされる時間が階調に応じて等しくなる。そのため、トランジスタ11aあるいはトランジスタ11bの特性バラツキによる階調誤差がなく、良好な画像表示を実現できる。

【手続補正56】

【補正対象書類名】明細書

【補正対象項目名】0578

【補正方法】変更

【補正の内容】

【0578】

図33の(a)も同様であるが、図44の(a)のリセット状態と、図44の(b)の電圧プログラム状態とを同期をとって行う場合は、図44の(a)のリセット状態から、図44の(b)の電流プログラム状態までの期間が固定値(一定値)となるから問題はない(固定値にされている)。この期間が短いと駆動用トランジスタ11が完全にリセットされない。また、あまりにも長いと駆動用トランジスタ11aが完全にオフ状態となり、今度は電流をプログラムするのに長時間を要するようになる。また、画面50の輝度も低下する。

【手続補正57】

【補正対象書類名】明細書

【補正対象項目名】0581

【補正方法】変更

【補正の内容】

【0581】

図44の(b)の電圧プログラミング後、図44の(c)に図示するように、トランジ

スタ 1 1 b をオフし、トランジスタ 1 1 d をオンさせて、駆動用トランジスタ 1 1 a から
のプログラム電流を E L 素子 1 5 に流し、E L 素子 1 5 を発光させる。

【手続補正 5 8】

【補正対象書類名】明細書

【補正対象項目名】0 5 8 9

【補正方法】変更

【補正の内容】

【0 5 8 9】

したがって、Q C I F 表示パネルの場合は、垂直走査線の本数が 2 2 0 本であるから、
少なくとも、 $220 / 5 = 44$ 本以上でブロック化する必要があり、好ましくは、 $220 / 10 = 22$ 以上でブロック化
する必要がある。ただし、奇数行と偶数行で 2 つのブロック化を行った場合は、低フレームレートでも比較的フリッカの発生が少ないため、2 つの
ブロック化で十分の場合がある。

【手続補正 5 9】

【補正対象書類名】明細書

【補正対象項目名】0 5 9 1

【補正方法】変更

【補正の内容】

【0 5 9 1】

なお、図 4 0 の実施例では、ゲート信号線 1 7 b と点灯制御線 4 0 1 とがクロスするこ
とがない。したがって、ゲート信号線 1 7 b と点灯制御線 4 0 1 とのショート欠陥は発生
しない。また、ゲート信号線 1 7 b と点灯制御線 4 0 1 とが容量結合することがないため
、点灯制御線 4 0 1 からゲート信号線 1 7 b 側を見た時の容量負荷が極めて小さい。した
がって、点灯制御線 4 0 1 を駆動しやすい。

【手続補正 6 0】

【補正対象書類名】明細書

【補正対象項目名】0 5 9 7

【補正方法】変更

【補正の内容】

【0 5 9 7】

以上の実施例は、1 画素行ごとに 1 本の選択ゲート信号線を配置（形成）する構成であ
った。本発明は、これに限定するものではなく、複数の画素行で 1 本の選択ゲート信号線
を配置（形成）してもよい。

【手続補正 6 1】

【補正対象書類名】明細書

【補正対象項目名】0 6 0 8

【補正方法】変更

【補正の内容】

【0 6 0 8】

その他、ゲート信号線 1 7 a とトランジスタ 1 1 a のゲート（G）端子間に積極的にコン
デンサ 1 9 b を形成し、突き抜け電圧を増加させる構成も有効である（図 4 2 の（a）
を参照）。このコンデンサ 1 9 b の容量は正規のコンデンサ 1 9 a の容量の $1 / 50$ 以上
 $1 / 10$ 以下にすることが好ましい。さらには $1 / 40$ 以上 $1 / 15$ 以下とすることが好
ましい。もしくはトランジスタ 1 1 b のソース・ゲート（ソース・ドレイン（S D）もし
くはゲート・ドレイン（G D））容量の 1 倍以上 10 倍以下にする。さらに好ましくは、
S G 容量の 2 倍以上 6 倍以下にすることが好ましい。なお、コンデンサ 1 9 b の形成位置
は、コンデンサ 1 9 a の一方の端子（トランジスタ 1 1 a のゲート（G）端子）とトラン
ジスタ 1 1 d のソース（S）端子間に形成または配置してもよい。この場合も容量などは
先に説明した値と同様である。

【手続補正 6 2】

【補正対象書類名】明細書

【補正対象項目名】0609

【補正方法】変更

【補正の内容】

【0609】

突き抜け電圧発生用のコンデンサ19bの容量（容量を C_b （pF）とする）は、電荷保持用のコンデンサ19aの容量（容量を C_a （pF）とする）と、トランジスタ11aの白ピーク電流時（画像表示で表示最大輝度の白ラスタ時）のゲート（G）端子電圧 V_w （V）を黒表示での電流を流す（基本的には電流は0である。つまり、画像表示で黒表示としている時）時のゲート（G）端子電圧 V_b （V）が関連する。これらの関係は、

$$C_a / (200 C_b) \quad | V_w - V_b | \quad C_a / (8 C_b)$$

の条件を満足させることが好ましい。なお、 $| V_w - V_b |$ とは、駆動用トランジスタの白表示時の端子電圧（V）と黒表示時の端子電圧（V）との差の絶対値である（つまり、変化する電圧幅）。

【手続補正63】

【補正対象書類名】明細書

【補正対象項目名】0611

【補正方法】変更

【補正の内容】

【0611】

トランジスタ11bはPチャンネルにし、このPチャンネルは少なくともダブルゲート以上にする。このましくは、トリプルゲート以上にする。さらに好ましくは、4ゲート以上にする。そして、トランジスタ11bのソース-ゲート（SDもしくはゲート-ドレイン（GD））容量（トランジスタがオンしているときの容量）の1倍以上10倍以下のコンデンサを並列に形成または配置することが好ましい。

【手続補正64】

【補正対象書類名】明細書

【補正対象項目名】0614

【補正方法】変更

【補正の内容】

【0614】

また、電荷保持用のコンデンサ19aの容量を C_a （pF）とし、スイッチング用のトランジスタ11cまたは11dのソース-ゲート容量 C_c （pF）（突き抜け用のコンデンサがある場合には、その容量を加えた値）とし、ゲート信号線に印加される高電圧信号（ V_{gh} ）（V）とし、ゲート信号線に印加される低電圧信号（ V_{gl} ）（V）とした時、以下の条件を満足するように構成することにより、良好な黒表示を実現できる。

【手続補正65】

【補正対象書類名】明細書

【補正対象項目名】0619

【補正方法】変更

【補正の内容】

【0619】

また、突き抜け電圧用のコンデンサ19bは、画素が変調するR、G、Bで大きさ（容量）を変化させることが好ましい。R、G、Bの各EL素子15の駆動電流が異なるためである。また、EL素子15のカットオフ電圧が異なるためである。そのため、EL素子15の駆動用トランジスタ11aのゲート（G）端子にプログラムする電圧（電流）が異なるからである。たとえば、Rの画素のコンデンサ19b Rを0.02 pFとした場合、他の色（G、Bの画素）のコンデンサ19b G、19b Bを0.025 pFとする。また、Rの画素のコンデンサ19b Rを0.02 pFとした場合、Gの画素のコンデンサ19b Gと0.03 pFとし、Bの画素のコンデンサ19b Bを0.025 pFとするなどで

ある。このように、R、G、Bの画素ごとにコンデンサ19bの容量を変化させることのよりオフセットの駆動電流をRGBごとに調整することができる。したがって、各RGBの黒表示レベルを最適値にすることができる。

【手続補正66】

【補正対象書類名】明細書

【補正対象項目名】0674

【補正方法】変更

【補正の内容】

【0674】

横軸は、逆バイアス電圧 V_m と1周期に逆バイアス電圧を印加した時間 t_1 の積に対する定格端子電圧 V_0 の比である。たとえば、60Hz（とくに60Hzに意味はないが）で、逆バイアス電圧 V_m を印加した時間が $1/2$ （半分）であれば、 $t_1 = 0.5$ である。なお、 t_2 は定格端子電圧の印加時間である。また、経過時間0時間において、電流密度100A/平方メートルの電流の印加した時の端子電圧（定格端子電圧）が8（V）とし、逆バイアス電圧 V_m を -8 （V）とすれば、 $| \text{逆バイアス電圧} \times t_1 | / (\text{定格端子電圧} \times t_2) = | -8 \text{ (V)} \times 0.5 | / (8 \text{ (V)} \times 0.5) = 1.0$ となる。

【手続補正67】

【補正対象書類名】明細書

【補正対象項目名】0692

【補正方法】変更

【補正の内容】

【0692】

次の水平走査期間（1H）には、ゲート信号線17aにはオフ電圧（ V_{gh} ）が印加され、第2画素行が選択される。つまり、ゲート信号線17b（2）にオン電圧が印加される。一方、ゲート信号線17bにはオン電圧（ V_{gl} ）が印加され、トランジスタ11dがオンして、EL素子15にトランジスタ11aから電流が流れEL素子15が発光する。また、逆バイアス線471（1）にはオフ電圧（ V_{gh} ）が印加されて、第1画素行（1）のEL素子15には逆バイアス電圧が印加されないようになる。第2画素行の逆バイアス線471（2）には V_{s1} 電圧（逆バイアス電圧）が印加される。

【手続補正68】

【補正対象書類名】明細書

【補正対象項目名】0703

【補正方法】変更

【補正の内容】

【0703】

例えば、図1の画素構成において、画素16を選択し（トランジスタ11b、トランジスタ11cをオンさせる）、ソースドライバIC（回路）14から、ソースドライバICが出力できる低い電圧 V_0 （例えば、GND電圧）を出力して駆動用トランジスタ11aのドレイン端子（D）に印加する。この状態でトランジスタ11dもオンさせればELのアノード端子に V_0 電圧が印加される。同時に、EL素子15のカソード V_k に V_0 電圧に対し、 $5 \sim 15$ （V）低い電圧 V_m 電圧を印加すればEL素子15に逆バイアス電圧が印加される。また、 V_{dd} 電圧も V_0 電圧より $0 \sim 5$ （V）低い電圧を印加することにより、トランジスタ11aもオフ状態となる。以上のようにソースドライバ回路14から電圧を出力し、ゲート信号線17を制御することにより、逆バイアス電圧をEL素子15に印加することができる。

【手続補正69】

【補正対象書類名】明細書

【補正対象項目名】0715

【補正方法】変更

【補正の内容】

【 0 7 1 5 】

逆バイアス電圧 V_m を E L 素子 1 5 に印加するためには、トランジスタ 1 1 a がオフさせる必要がある。トランジスタ 1 1 a をオフさせるためには、トランジスタ 1 1 a の ドレイン 端子とゲート (G) 端子間をショートすればよい。この構成については、後に図 5 3 を用いて説明をする。

【 手 続 補 正 7 0 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 7 5 9

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 7 5 9 】

黒表示でオフリーク輝点が発生する。オフリーク輝点が発生すると、黒照度 (表示パネルの表示画面を照度計で測定した照度) が上昇する (黒浮き)。図 1 2 1 の (a) は、あるゲート信号線 1 7 b に印加される電圧波形である。オフ電圧に印加時間を C とし、印加されるオフ電圧の周期を S とする。なお、周期 S は、1 H 期間を想定しているがこれに限定されるものではない。

【 手 続 補 正 7 1 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 7 7 6

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 7 7 6 】

図 1 3 8 において、ゲート信号線 1 7 a (1) は画素 (1) のゲート信号線 1 7 a の電圧波形を示している。ゲート信号線 1 7 a (2) は画素 (1) の次の画素 (2) のゲート信号線 1 7 a の電圧波形を示している。ゲート信号線 1 7 a (3) は画素 (2) の次の画素 (3) のゲート信号線 1 7 a の電圧波形を示している。ソース信号線 1 8 の欄はソース信号線に印加されている電圧 (電流) 波形を示している。画素電位は、画素 (2) のコンデンサ電位 (駆動トランジスタ 1 1 a のゲート端子 G の電圧波形) を図示している。ゲート信号線 1 7 a は (1) (2) (3) (4) (5) ・ ・ ・ ・ ・ (1) (2) ・ ・ ・ ・ ・ と順次走査される。

【 手 続 補 正 7 2 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 7 9 3

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 7 9 3 】

図 1 3 9 において、ゲート信号線 1 7 a (1) は画素 (1) のゲート信号線 1 7 a の電圧波形を示している。ゲート信号線 1 7 a (2) は画素 (1) の次の画素 (2) のゲート信号線 1 7 a の電圧波形を示している。ゲート信号線 1 7 a (3) は画素 (2) の次の画素 (3) のゲート信号線 1 7 a の電圧波形を示している。ソース信号線 1 8 の欄はソース信号線に印加されている電圧 (電流) 波形を示している。画素電位は、画素 (3) のコンデンサ電位 (駆動トランジスタ 1 1 a のゲート端子 G の電圧波形) を図示している。ゲート信号線 1 7 a は (1) (2) (3) (4) (5) ・ ・ ・ ・ ・ (1) (2) ・ ・ ・ ・ ・ と順次走査される。

【 手 続 補 正 7 3 】

【 補 正 対 象 書 類 名 】 明 細 書

【 補 正 対 象 項 目 名 】 0 8 1 3

【 補 正 方 法 】 変 更

【 補 正 の 内 容 】

【 0 8 1 3 】

図 1 4 3 において、コンデンサドライバ 1 4 3 1 は矩形波（ソース結合信号と呼ぶ。図 1 4 4 を参照のこと）を発生し、この矩形波は結合コンデンサ 1 4 3 4 でソース信号線 1 8 に印加される。結合コンデンサ 1 4 3 4 の一端はコンデンサ信号線 1 4 3 3 に接続されている。矩形波はこのコンデンサ信号線 1 4 3 3 に印加される。ソース結合信号は水平同期信号と同期をとって、ソース信号線に印加される。

【手続補正 7 4】

【補正対象書類名】明細書

【補正対象項目名】0 8 2 3

【補正方法】変更

【補正の内容】

【0 8 2 3】

ソース信号線 1 8 の欄はソース信号線に印加されている電圧（電流）波形を示している。画素電位（2）は、画素（2）のコンデンサ電位（駆動トランジスタ 1 1 a のゲート端子 G の電圧波形）を図示している。ゲート信号線 1 7 a は（1）（2）（3）（4）（5）・・・（1）（2）・・・と順次走査される。また、共通信号線 1 5 1 1 も（1）（2）（3）（4）（5）・・・（1）（2）・・・と順次走査される。以降、説明を容易にするため、画素（2）の画素電位（駆動トランジスタ 1 1 a のゲート G 端子電位）に着目して説明をする。なお、最初は画素 1 6 には、全フィールドの画像データが保持されている。

【手続補正 7 5】

【補正対象書類名】明細書

【補正対象項目名】0 8 2 8

【補正方法】変更

【補正の内容】

【0 8 2 8】

以上の動作でも明らかであるが、寄生容量 1 3 8 1 などにより発生する突き抜け電圧を、共通信号線 1 5 1 1 に信号を印加することにより補償している。この補償により画素 1 6 には精度のより電流プログラムを実施することができる。なお、1 H 後が完了して T b 時間後に、共通信号線 1 5 1 1 の電位を V c h から V c l に変化させるとした。しかし、T b は 0 s e c（1 H の終了と同時に）でもよく、1 H 以上であってもよい。

【手続補正 7 6】

【補正対象書類名】明細書

【補正対象項目名】0 8 3 4

【補正方法】変更

【補正の内容】

【0 8 3 4】

ソース信号線 1 8 の欄はソース信号線に印加されている電圧（電流）波形を示している。画素電位（2）は、画素（2）のコンデンサ電位（駆動トランジスタ 1 1 a のゲート端子 G の電圧波形）を図示している。ゲート信号線 1 7 a は（1）（2）（3）（4）（5）・・・（1）（2）・・・と順次走査される。

【手続補正 7 7】

【補正対象書類名】明細書

【補正対象項目名】0 8 4 8

【補正方法】変更

【補正の内容】

【0 8 4 8】

以上の実施例は、駆動方式の改良あるいは発明により、突き抜け電圧の影響を補償するものであった。画素 1 6 の構成によっても突き抜け電圧の発生を抑制することができる。図 1 4 8 は図 1 の P チャンネルのスイッチングトランジスタ 1 1 b を、P チャンネルトランジスタ 1 1 b p と N チャンネルトランジスタ 1 1 b n で構成したものである。つまりア

ナログスイッチである。Pチャンネルトランジスタ11b nとNチャンネルトランジスタ11b nを同時にオンさせるため、インバータ1481を配置している。

【手続補正78】

【補正対象書類名】明細書

【補正対象項目名】0881

【補正方法】変更

【補正の内容】

【0881】

なお、本発明は説明を容易にするため、電流源は6ビットの63個としているが、これに限定するものではない。8ビットの場合は、255個の単位トランジスタ1854を形成（配置）すればよい。また、4ビットの時は、15個の単位トランジスタ1854を形成（配置）すればよい。単位電流源を構成するトランジスタ1854は同一のチャンネル幅W、チャンネル長Lとする。このように同一のトランジスタで構成することにより、ばらつきの少ない出力段を構成することができる。

【手続補正79】

【補正対象書類名】明細書

【補正対象項目名】0931

【補正方法】変更

【補正の内容】

【0931】

共通アノード線833の電圧降下、アノード配線834の電圧降下を抑制するため、図84に図示するように、表示画面50の上側に共通アノード線833aを形成し、表示画面50の下側に共通アノード線833bを形成して、アノード配線834の上下でショート状態にするとよい。

【手続補正80】

【補正対象書類名】明細書

【補正対象項目名】0933

【補正方法】変更

【補正の内容】

【0933】

有機ELなどの自発光素子は、アレイ基板71内でEL素子15から発生した光が乱反射するため、表示領域50以外の箇所から強い光が放射される。この乱反射光を防止あるいは抑制するため、画像表示に有効な光が通過しない箇所（無効領域）に光吸収膜を形成するとよい。光吸収膜を形成する箇所は、封止フタ85の外表面、封止フタ85の内表面、アレイ基板71の側面、基板の画像表示領域以外（光吸収膜1011b）などである。なお、光吸収膜に限定するものではなく、光吸収シートを取り付けてもよく、また、光吸収壁でもよい。また、光吸収の概念には、光を散乱させることにより、光を発散させる方式あるいは構造も含まれる、また、広義には反射により光を封じこめる方式あるいは構成も含まれる。

【手続補正81】

【補正対象書類名】明細書

【補正対象項目名】0941

【補正方法】変更

【補正の内容】

【0941】

本発明は有機EL表示装置について説明をしているが、有機EL表示装置に用いる表示パネルは有機EL表示パネルのみに限定されるものではない。たとえば、図99に図示するように有機EL表示パネルをメイン表示パネルとして用い、液晶表示パネル9991をサブ表示パネルとして用いる表示装置を構成してもよい。

【手続補正82】

【補正対象書類名】明細書

【補正対象項目名】0944

【補正方法】変更

【補正の内容】

【0944】

1004は偏光板あるいは円偏光板である。偏光板1004とアレイ基板71間には拡散剤1003が配置または形成されている。拡散剤1003は偏光板1004とアレイ基板71とをはり合わせる接着剤としても機能する。拡散剤1003は、アクリル系接着剤内に酸化チタンの微粉末が添加されたもの、アクリル系接着剤内に炭酸カルシウムの微粉末が添加されたものが例示される。拡散剤1003によりEL素子15から発生した光の取り出し効率が向上する。

【手続補正83】

【補正対象書類名】明細書

【補正対象項目名】0956

【補正方法】変更

【補正の内容】

【0956】

キー572はプッシュスイッチの他、スライドスイッチなどの他のメカニカルなスイッチでもよく、また、音声認識などにより切換るものでもよい。たとえば、4096色への変更を、音声入力して実施すること、たとえば、「高品位表示」、「256色モード」あるいは「低表示色モード」と受話器に音声入力することにより表示パネルの表示画面50に表示される表示色が変化するように構成する。これは現行の音声認識技術を採用することにより容易に実現することができる。

【手続補正84】

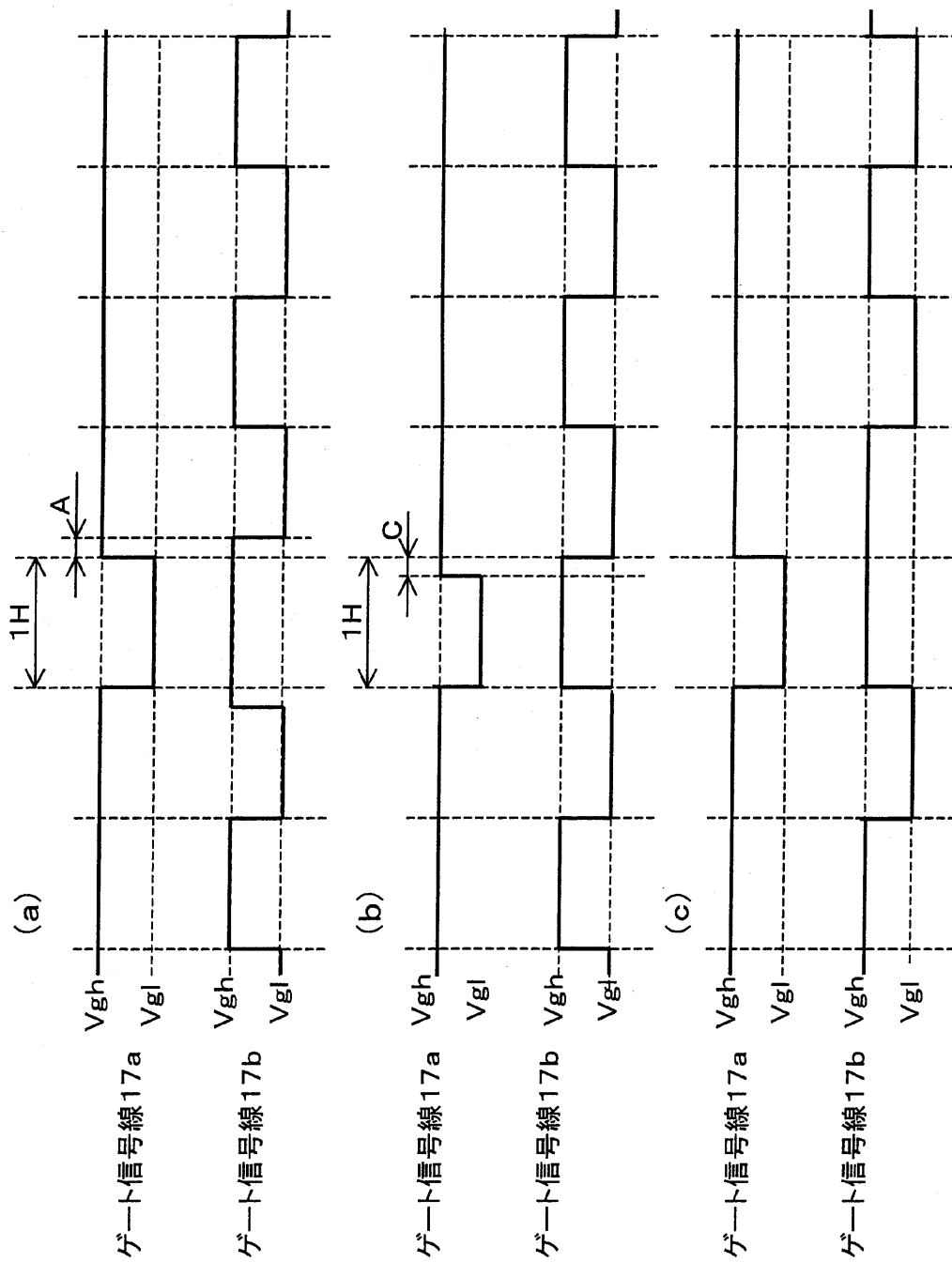
【補正対象書類名】図面

【補正対象項目名】図67

【補正方法】変更

【補正の内容】

【図 67】



【手続補正 85】

【補正対象書類名】図面

【補正対象項目名】図 99

【補正方法】変更

【補正の内容】

【図 99】

