

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6325458号
(P6325458)

(45) 発行日 平成30年5月16日(2018.5.16)

(24) 登録日 平成30年4月20日(2018.4.20)

(51) Int.Cl.

F I

G O 1 P 3/489 (2006.01)

G O 1 P 3/489

A

請求項の数 7 (全 16 頁)

(21) 出願番号	特願2014-555453 (P2014-555453)	(73) 特許権者	512256650
(86) (22) 出願日	平成25年12月25日(2013.12.25)		株式会社 S C H A F T
(86) 国際出願番号	PCT/JP2013/084579		東京都港区六本木六丁目10番1号六本木 ヒルズ森タワー
(87) 国際公開番号	W02014/106937	(74) 代理人	100079108
(87) 国際公開日	平成26年7月10日(2014.7.10)		弁理士 稲葉 良幸
審査請求日	平成28年12月16日(2016.12.16)	(74) 代理人	100126480
(31) 優先権主張番号	特願2012-283278 (P2012-283278)		弁理士 佐藤 睦
(32) 優先日	平成24年12月26日(2012.12.26)	(72) 発明者	浦田 順一
(33) 優先権主張国	日本国(JP)		東京都目黒区目黒1丁目24番18号 株 式会社 S C H A F T 内
		(72) 発明者	稲葉 雅幸
			千葉県鎌ヶ谷市鎌ヶ谷2-18-26
		審査官	山下 雅人

最終頁に続く

(54) 【発明の名称】 速度測定装置および速度測定方法

(57) 【特許請求の範囲】

【請求項1】

2 相信号を当該 2 相信号の位相関係に応じて正又は負又は 0 の 3 値のパルス列信号に変換するパルス列変換部と、

前記 3 値のパルス列信号とフィルタ係数との演算によって、前記パルス列信号の低周波数域成分を出力するローパスフィルタと、

前記ローパスフィルタの出力信号を所定のサンプリング周期毎にサンプリングして前記 2 相信号の速度に対応する速度信号を出力する出力サンプリング部と、
を備えることを特徴とする速度測定装置。

【請求項2】

前記ローパスフィルタの演算は、前記 3 値のパルス列信号とフィルタ係数とのたたみ込み演算(コンボリューション演算)であり、

前記ローパスフィルタは、

所定周期の読み出し信号と、前記読み出し信号と同期すると共に同位相の入力サンプリング信号と、サンプリング周期の出力サンプリング信号とをタイミング信号として出力するカウンタ部と、

前記 3 値のパルス列信号を入力サンプリング信号に基づいてサンプリングする入力サンプリング部と、

前記フィルタ係数を記憶し、前記読み出し信号毎にフィルタ係数を読み出すフィルタ係数記憶部と、

10

20

前記 3 値のパルス列信号を選択制御入力として、3 つの入力信号の何れか一方を出力するマルチプレクサと、

前記フィルタ係数記憶部から読み出されたフィルタ係数を加算する加算器と、

前記フィルタ係数記憶部から読み出されたフィルタ係数を減算する減算器と、

パルス列信号とフィルタ係数とのたたみ込み演算の演算結果を記憶する演算結果記憶部とを備え、

前記マルチプレクサは、入力される前記加算器の出力信号と前記減算器の出力信号と前記演算結果記憶部の出力信号の内、前記 3 値のパルス列信号において、パルス列信号が正であるときは前記加算器の出力信号を選択して出力し、パルス列信号が負であるときは前記減算器の出力信号を選択し、パルス列信号が 0 であるときは前記演算結果部の出力信号を出力し、

10

前記演算結果記憶部は、サンプリング周期毎に前記マルチプレクサの出力信号をサンプリングして速度信号として出力することを特徴とする、請求項 1 に記載の速度測定装置。

【請求項 3】

前記ローパスフィルタは F I R フィルタを構成し、

前記カウンタ部は前記タイミング信号としてサンプリング周期のリセット信号を含み、

前記加算器は、前記演算結果記憶部の出力信号に前記フィルタ係数記憶部から読み出されたフィルタ係数を加算し、

前記減算器は、前記演算結果記憶部の出力信号から前記フィルタ係数記憶部から読み出されたフィルタ係数を減算し、

20

前記演算結果記憶部は、前記リセット信号によりサンプリング周期毎に演算結果をリセットすることを特徴とする、請求項 2 に記載の速度測定装置。

【請求項 4】

前記ローパスフィルタと前記出力サンプリング部との組み合わせを少なくとも 2 組備え、各組のローパスフィルタは、前記パルス列変換部から共通の 3 値のパルス列信号を入力し、

各組の入力サンプリング部は、

ローパスフィルタ間でそれぞれ同期すると共に異なる位相の入力サンプリング信号によって前記 3 値のパルス列信号をサンプリングして入力し、

30

各組のフィルタ係数記憶部は、各ローパスフィルタ内では入力サンプリング信号と同期すると共に同位相とし、各ローパスフィルタ間ではそれぞれ同期すると共に異なる位相の読み出し信号に基づいてフィルタ係数を読み出し、

各組の加算器および減算器は、各組のフィルタ係数記憶部から読み出したフィルタ係数をそれぞれ加算あるいは減算し、

各出力サンプリング部の出力信号を時系列で順次、または組み合わせて演算して出力することを特徴とする、請求項 2 又は 3 に記載の速度測定装置。

【請求項 5】

2 相信号を当該 2 相信号の位相関係に応じて正又は負又は 0 の 3 値のパルス列信号に変換するパルス列信号変換工程と、

40

前記 3 値のパルス列信号とフィルタ係数との演算によって前記パルス列信号の低周波数域成分を取得するローパス工程と、

前記ローパス工程の出力信号を所定のサンプリング定周期毎にサンプリングする出力サンプリング工程とを有し、

前記出力サンプリング工程のサンプリング値を前記 2 相信号の速度に対応する速度信号として出力することを特徴とする速度測定方法。

【請求項 6】

前記ローパス工程は、前記 3 値のパルス列信号を所定周期でサンプリングし、前記サンプリングした 3 値のパルス列信号に基づいて、前記パルス列信号とフィルタ係数とのたたみ込み演算（コンボリューション演算）を行い、

50

前記たたみ込み演算は、前記 3 値のパルス列信号において、パルス列信号の正であるときには前記フィルタ係数を加算し、前記パルス列信号が負であるときには前記フィルタ係数を減算する加減算であり、フィルタ係数の読み出しは前記パルス列信号のサンプリングと同期すると共に同位相で行い、

前記出力サンプリング工程は、前記たたみ込み演算の演算結果を前記サンプリング周期毎にサンプリングして速度信号として出力することを特徴とする、請求項 5 に記載の速度測定方法。

【請求項 7】

共通のパルス列信号を入力する前記ローパス工程と前記出力サンプリング工程の処理工程の組み合わせを複数組有し、

10

同じローパス工程内において、前記パルス列信号のサンプリングとたたみ込み演算のフィルタ係数の読み出しとは同期すると共に同位相とし、

異なるローパス工程間において、前記パルス列信号のサンプリングとたたみ込み演算のフィルタ係数の読み出しは、同期すると共に異なる位相であることを特徴とする、請求項 5 又は 6 に記載の速度測定方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、速度測定に関し、エンコーダ出力に基づく速度測定に関する。

20

【背景技術】

【0002】

回転軸等の回転運動する回転体の回転速度の測定において、回転体と同期して信号を出力するロータリエンコーダ等のエンコーダを用いることが知られている。また、直線運動する移動体の移動速度の測定において、移動体と同期して信号を出力するリニアエンコーダ等を用いることができることも知られている。

【0003】

図 9, 10 は従来の速度測定装置 101 の概略構成を説明するための図である。ここでは、回転体の回転運動の速度測定を例として説明する。図 9 において、エンコーダ 100 は回転軸等の回転体と同期してエンコーダ出力を出力する。例えばインクリメントエンコーダのエンコーダでは、回転方向に応じて位相関係を異にする A 相と B 相の 2 相のエンコーダ出力（図 10 (a), (b)）を出力し、2 相信号の位相関係から回転方向を検出することができる。

30

【0004】

カウンタ部 102 は、エンコーダ出力を計数する。エンコーダ出力の計数は、エンコーダ出力のエッジ等で得られるパルス列信号（図 10 (c)）をエンコーダカウンタでカウントすることで行うことができる。図 10 (d) はエンコーダカウンタによる計数値を示している。

【0005】

サンプリング部 103 は、カウンタ部 102 の計数値を所定間隔でサンプリングする。差分検出部 104 は、サンプリング値（図 10 (d) 中の丸印）の時間変化を速度出力として出力する（図 10 (e)）。

40

【0006】

また、所定期間内のパルス列信号を計数して得られる計数値はパルス列信号の周波数と対応関係にあることから、計数値を用いて周波数測定を行うことが知られている。パルス列信号の周波数情報は、計数値の周波数スペクトルの低周波数域成分に存在するため、ローパスフィルタによって量子化誤差に起因する高調波成分を除去して低周波数域成分を抽出することが知られている（特許文献 1）。

【先行技術文献】

【特許文献】

50

【 0 0 0 7 】

【特許文献 1】特開 2 0 0 9 - 2 5 0 8 0 7 号公報（段落[0018]，段落[0030]）

【発明の概要】

【 0 0 0 8 】

【発明が解決しようとする課題】

【 0 0 0 9 】

従来の測度測定では、エンコーダ出力をサンプリングする際に量子化誤差等のノイズ成分が発生する。このノイズ成分を含むエンコーダ出力に基づいて速度測定を行うと、ノイズ成分によって速度信号が振動するため高精度の速度測定を行うことができない。量子化ノイズの周波数は、エンコーダのパルス列信号の周波数 f_i 以上であるため、ローパスフ

10

【 0 0 1 0 】

しかしながら、サンプリング処理した際に発生するエイリアス分は低周波域に現れるため、ローパスフィルタで除去することができない。図 1 1 (f) はエンコーダ信号の周波数 f_i とサンプリング周波数 f_s とエイリアスの周波数 ($f_s - f_i$) との関係を示す図である。

【 0 0 1 1 】

エイリアスの周波数 ($f_s - f_i$) は、エンコーダ信号の周波数 f_i よりも低い周波数であるため、ローパスフィルタ (L P F) によってエイリアスの周波数 ($f_s - f_i$) の周波数成分を除去することはできない。図 1 0 (f) 中の一点鎖線はローパスフィルタ (L P F)

20

【 0 0 1 2 】

そこで、本発明は前記した従来の問題点を解決し、エンコーダ出力に基づく速度測定において、量子化およびエイリアスのノイズ成分を簡易に抑制することを目的とする。

【課題を解決するための手段】

【 0 0 1 3 】

本発明は、パルス列信号についてパルス列信号の計数値をサンプリングした後にローパスフィルタを通すという従来の処理を行うことなく、回転体等の移動状態を表す 2 相のエンコーダ信号を 3 値のパルス列信号に変換し、この 3 値のパルス列信号をローパスフィルタに直接に通し、ローパスフィルタを通して得られた信号をサンプリングすることによって速度信号を取得する。

30

【 0 0 1 4 】

本発明の速度測定は、パルス列信号をサンプリングする前に 3 値のパルス列信号をローパスフィルタに直接通し、このローパスフィルタによってパルス列信号の周波数成分を低減させ、その後に行うサンプリング処理によって生じるエイリアス成分を低減させることができる。

【 0 0 1 5 】

本願の速度測定装置は、2 相信号をこの 2 相信号の位相関係に応じて正又は負又は 0 の 3 値のパルス列信号に変換するパルス列変換部と、パルス列変換部で変換したパルス列信号とフィルタ係数との演算によってパルス列信号の低周波数域成分を出力するローパスフ

40

【 0 0 1 6 】

2 相信号はエンコーダ等から得られる 2 相のエンコーダパルス列であり、回転方向等の移動方向によって 2 相信号の位相関係は位相進みの状態又は位相遅れの状態となり、この位相状態から回転方向等の情報を得ることができる。

【 0 0 1 7 】

パルス列変換部は、2 相信号の位相関係に応じて正又は負又は 0 の 3 値のアップダウン列によるパルス列信号 (±パルス列) に変換する。パルス列信号は、例えば 2 相信号のエッジ部分を検出することにより形成することができ、正又は負の符号は 2 相信号の位相の

50

変化状態に基づいて求めることができる。

【 0 0 1 8 】

ローパスフィルタは、パルス列信号を入力し、フィルタ係数とたたみ込み演算（コンボリューション演算）を行う演算処理によってパルス列信号に含まれる高周波数域成分を低減させると共に低周波数域成分を通過させ、速度信号成分を抽出するデジタルフィルタである。出力サンプリング部は、ローパスフィルタの出力信号を所定のサンプリング周期毎にサンプリングする。ローパスフィルタの低域通過処理とサンプリング部のサンプリング処理によって2相信号の速度に対応する速度信号を出力する。

【 0 0 1 9 】

サンプリング処理によって、サンプリング周期内に存在するパルス列信号のパルス密度に応じて速度測定を行う。サンプリング周期は、測定対象であるパルス列信号のパルス密度に応じて任意に設定することができる。例えば、パルス列信号のパルス密度が高く、パルス列信号の信号間隔が短い場合には、パルス列信号が短時間で急峻に変化する可能性が高い。このような場合にはサンプリング周期を短く設定する。一方、パルス列信号のパルス密度が低く、パルス列信号の信号間隔が長い場合には、パルス列信号が短時間で急峻に変化する可能性は低い。このような場合にはサンプリング周期を長く設定することができる。

10

【 0 0 2 0 】

（ローパスフィルタの形態）

ローパスフィルタは、パルス列信号に含まれる高周波数域成分を低減し、低周波数域成分を抽出する演算を、パルス列信号とフィルタ係数とのたたみ込み演算（コンボリューション演算）によって行う。フィルタ係数は例えばFIRフィルタを構成する係数とすることができる。

20

【 0 0 2 1 】

ローパスフィルタは、タイミング信号を出力するカウンタ部と、パルス列信号をサンプリングする入力サンプリング部と、選択処理を行うマルチプレクサと、加算器および減算器と、この演算に用いるフィルタ係数を出力するフィルタ係数記憶部と、パルス列信号又は演算結果とフィルタ係数とのたたみ込み演算の演算結果を記憶する演算結果記憶部とを備える。

【 0 0 2 2 】

カウンタ部は、所定周期の読み出し信号と、読み出し信号と同期すると共に同位相の入力サンプリング信号と、サンプリング周期の出力サンプリング信号とを演算等の処理に用いるタイミング信号として出力する。また、カウンタ部は、出力サンプリング信号と同期したサンプリング周期のリセット信号を出力することもできる。

30

【 0 0 2 3 】

入力サンプリング部は、パルス列信号を入力サンプリング信号に基づいてサンプリングし、マルチプレクサに入力する。

【 0 0 2 4 】

フィルタ係数記憶部は、予め設定しておいたフィルタ係数を記憶しておき、読み出し信号毎にフィルタ係数を読み出して、加算器および減算器に出力し、ローパスフィルタのフィルタ係数を設定する。

40

【 0 0 2 5 】

加算器は、演算結果記憶部の出力信号にフィルタ係数記憶部から読み出されたフィルタ係数を加算し、減算器は、演算結果記憶部の出力信号にフィルタ係数記憶部から読み出されたフィルタ係数を減算する。

【 0 0 2 6 】

マルチプレクサは、パルス列信号を選択制御入力として、加算器および減算器から得られる2つの入力信号の何れか一方、または演算結果記憶部の出力信号をそのままを出力する。

【 0 0 2 7 】

50

マルチプレクサは、入力される加算器の出力信号と減算器の出力信号と演算結果記憶部の出力信号の内、パルス列信号が正であるときは加算器の出力信号を選択して出力し、パルス列信号が負であるときは前記減算器の出力信号を選択して出力し、パルス列信号が0であるときは演算結果記憶部の出力信号を選択して出力する。この処理を、入力サンプリング信号と読み出し信号とを同期させて行い、フィルタ係数を順次読み出しながら繰り返すことによって、パルス列信号とフィルタ係数とのたたみ込み演算（コンボリューション演算）を行う。

【0028】

演算結果記憶部は、FIRフィルタの場合には、出力サンプリング信号と同期したリセット信号によって演算結果をサンプリング周期毎にリセットすることによって、サンプリング周期毎のたたみ込み演算（コンボリューション演算）を行うことができる。

10

【0029】

ローパスフィルタとしてFIRフィルタ（有限インパルス応答フィルタ）を構成する場合には、カウンタ部はタイミング信号としてサンプリング周期のリセット信号を含み、加算器は演算結果記憶部の出力信号にフィルタ係数記憶部から読み出されたフィルタ係数を加算し、減算器は演算結果記憶部の出力信号からフィルタ係数記憶部から読み出されたフィルタ係数を減算し、演算結果記憶部はリセット信号によりサンプリング周期毎に演算結果をリセットする構成とする。

【0030】

出力サンプリング部は、サンプリング周期毎に出力サンプリング信号のタイミングでマルチプレクサの出力信号をサンプリングして速度信号として出力する。

20

【0031】

本発明のローパスフィルタによれば、ローパスフィルタの演算を行うフィルタ係数を係数記憶部に記憶することでフィルタ係数の変更を容易とすることができ、フィルタ特性の変更を容易とすることができる。

【0032】

本発明のローパスフィルタによれば、加算器および減算器とマルチプレクサとを組み合わせた構成とし、加算器又は減算器にフィルタ係数を設定することによって、パルス列信号とフィルタ係数とのたたみ込み演算を、乗算器を用いることなく行うことができる。

【0033】

30

本発明の速度測定装置は、共通のパルス列信号を入力するローパスフィルタと、出力サンプリング部の組み合わせを複数組備え、各ローパスフィルタおよび出力サンプリング部で得られた互いに位相を異にする出力を順次利用したり、組み合わせることによってサンプリング回数を実質的に増加させ、測定精度を向上させることができる。

【0034】

本発明の速度測定装置において、ローパスフィルタと出力サンプリング部との複数の組み合わせにおいて、少なくとも2組を組み合わせた構成とすることができる。

【0035】

各組のローパスフィルタは、パルス列変換部から共通のパルス列信号を入力する。また、各組の入力サンプリング部は、ローパスフィルタ間でそれぞれ同期すると共に異なる位相の入力サンプリング信号によってパルス列信号をサンプリングして入力する。

40

【0036】

各組のフィルタ係数記憶部は、各ローパスフィルタ内では入力サンプリング信号と同期すると共に同位相とし、各ローパスフィルタ間ではそれぞれ同期すると共に異なる位相の読み出し信号に基づいてフィルタ係数を読み出す。

【0037】

各組の加算器および減算器は、各演算記憶部の出力信号に各組のフィルタ係数記憶部から読み出したフィルタ係数をそれぞれ加算あるいは減算し、各出力サンプリング部の出力信号を時系列で加算して出力する。

【0038】

50

各組から出力される出力信号は、同期すると共に異なる位相の入力サンプリング信号によってパルス列信号をサンプリングし、同期すると共に異なる位相の読み出し信号に基づいて読み出されたフィルタ係数によってたたみ込み演算を行うため、それぞれ位相がずれた出力信号を得ることができる。これらの出力信号は、同じパルス列信号の異なる位相でのサンプリングに基づいているため、実質的にサンプリング間隔を短くすることに相当する。

【0039】

位相差は、例えば、一サンプリング周期の間隔を整数等分で分割した時間間隔とすることができる。例えば、一サンプリング周期を2等分した半周期を位相差とする他、一サンプリング周期を3等分した1/3周期を位相差とすることができる。

10

【0040】

(速度測定方法)

本発明の速度測定方法は、2相信号をこの2相信号の位相関係に応じて正又は負又は0の3値のパルス列信号に変換するパルス列信号変換工程と、パルス列信号とフィルタ係数との演算によってパルス列信号の低周波数域成分を取得するローパス工程と、ローパス工程の出力信号を所定の測定周期毎にサンプリングする出力サンプリング工程とを有し、出力サンプリング工程のサンプリング値を2相信号の速度に対応する速度信号として出力する。

【0041】

本発明のローパス工程は、パルス列信号を所定周期でサンプリングし、サンプリングしたパルス列信号に基づいて、前記パルス列信号とフィルタ係数とのたたみ込み演算(コンボリューション演算)を行う。

20

【0042】

たたみ込み演算は、3値のパルス列信号において、パルス列信号の正であるときにはフィルタ係数を加算し、パルス列信号が負であるときにはフィルタ係数を減算する加減算である。フィルタ係数の読み出しはパルス列信号のサンプリングと同期すると共に同位相で行う。

【0043】

出力サンプリング工程は、たたみ込み演算の演算結果をサンプリング周期毎に出力サンプリング信号のタイミングでサンプリングして速度信号として出力する。

30

【0044】

本発明の速度測定方法は、共通のパルス列信号を入力するローパス工程と、出力サンプリング工程の処理工程の組み合わせを複数組有し、各ローパス工程および出力サンプリング工程で得られた互いに位相を異にする出力を組み合わせることによってサンプリング回数を実質的に高め、短いサンプリング間隔におけるサンプリング出力を得ることができる。

【0045】

ローパス工程と出力サンプリング工程の複数組の組み合わせにおいて、同じローパス工程内においては、パルス列信号のサンプリングとたたみ込み演算のフィルタ係数の読み出しとを同期すると共に同位相とし、異なるローパス工程間においては、パルス列信号のサンプリングとたたみ込み演算のフィルタ係数の読み出しを同期すると共に異なる位相とする。

40

【0046】

本発明は、回転運動する回転体に限らず直線運動する移動体の速度測定に適用することができる。

【発明の効果】

【0047】

以上説明したように、本発明の速度測定装置によれば、積分処理を含まないため量子化誤差が積算されることによる量子化ノイズの増大を抑制することができ、サンプリング処理で現れるエイリアスの発生を防ぐことができる。

【図面の簡単な説明】

50

【 0 0 4 8 】

【図 1】図 1 は本願発明の速度測定装置の概略構成を説明するための図である。

【図 2】図 2 は本願発明の速度測定装置の信号状態を説明するための図である。

【図 3】図 3 は本願発明の速度測定装置の構成例を説明するための図である。

【図 4】図 4 は本願発明の速度測定装置の構成例の信号状態を説明するための図である。

【図 5】図 5 は本願発明の速度測定装置の第 2 の構成例を説明するための図である。

【図 6】図 6 は本願発明の速度測定装置の第 2 の構成例を説明するための図である。

【図 7】図 7 は本願発明による速度測定例を説明するための図である。

【図 8】図 8 は本願発明による速度測定例を説明するための図である。

【図 9】図 9 は従来の速度測定装置の概略構成を説明するための図である。

10

【図 10】図 10 は従来の速度測定装置の信号状態を説明するための図である。

【発明を実施するための形態】

【 0 0 4 9 】

以下、本発明の実施の形態について、図を参照しながら詳細に説明する。以下、本発明の速度測定装置の構成例について、図 1 ～ 図 8 を用いて説明する。

【 0 0 5 0 】

図 1 , 2 は本願発明の速度測定装置の概略構成および信号状態を説明するための図であり、図 3 , 4 は本願発明の速度測定装置の第 1 の構成例および信号状態を説明するための図であり、図 5 , 6 は本願発明の速度測定装置の第 2 の構成例を説明するための図であり、図 7 , 8 は本願発明による速度測定例を説明するための図である。

20

【 0 0 5 1 】

[本願発明の速度測定装置の構成]

はじめに、本願発明の速度測定装置の構成の概略について図 1 , 2 を用いて説明する。図 1 (a) は本願発明の速度測定装置 1 において、エンコーダ 10 は回転軸等の回転体と同期して 2 相信号のエンコーダパルス列を出力する。2 相のエンコーダパルス列は、回転方向等の移動方向によって 2 相信号の位相関係は位相進みの状態又は位相遅れの状態となり、この位相状態から回転方向等の情報を得ることができる。

【 0 0 5 2 】

パルス列変換部 2 は、2 相信号エンコーダパルス列の位相関係に応じて正又は負又は 0 の 3 値のアップダウン列によるパルス列信号 (±パルス列) に変換する。パルス列信号は、例えば 2 相信号のエッジ部分を検出することにより形成することができ、正又は負又は 0 の符号は 2 相信号の位相の変化状態に基づいて求めることができる。

30

【 0 0 5 3 】

図 2 はパルス列変換を説明するための図である。図 2 (a) はエンコーダパルス列の一例であって、互いに位相がずれた A 相と B 相とを含んでいる。A 相と B 相とは互いの相関係によって 4 つの位相関係をとることができる。図 2 (a) では 1 ～ 4 の符号で示している。

【 0 0 5 4 】

A 相と B 相の相関係は移動方向によって異なる変化形態を現れる。図 2 (b) , (c) は回転方向による相関係を示している。図 2 (b) は回転体が時計方向に回転するときの相関係を示し、図 2 (c) は回転体が反時計方向に回転するときの相関係を示している

40

【 0 0 5 5 】

パルス列変換部 2 は、A 相と B 相のエンコーダパルスを、その移動方向 (回転方向) に応じて正又は負又は 0 の 3 値のアップダウン列からなるパルス列信号 (±パルス列) に変換する。例えば、A 相、B 相がそれぞれ (0 , 0) の相関係から (0 , 1) の相関係に変化した場合には “ + 1 ” のパルス列信号を出力し、逆に A 相、B 相がそれぞれ (0 , 1) の相関係から (0 , 0) の相関係に変化した場合には “ - 1 ” のパルス列信号を出力する。

【 0 0 5 6 】

図 1 (b) はエンコーダパルスを示し、図 1 (c) はパルス列変換後のパルス列信号 (

50

±パルス列)を示している。

【0057】

ローパスフィルタ(LPF)3は、パルス列変換部2で変換したパルス列信号を直接入力し、フィルタ係数との演算処理することによってパルス列信号に含まれる低周波数域成分を通過させて、速度信号成分を抽出する。出力サンプリング部4は、ローパスフィルタ3の出力信号を所定のサンプリング周期でサンプリングする。ローパスフィルタ3の低周波数域通過処理と出力サンプリング部4のサンプリング処理によって2相信号の速度に対応する速度信号(図1(d))を出力する。

【0058】

図1(e),(f)はローパスフィルタ処理とサンプリング処理の順序によるエイリアス成分の低減の相違を説明するための図である。図1(e)は、サンプリング処理の後にローパスフィルタ処理を行う従来処理を示し、図1(f)は、本願発明においてローパスフィルタ処理の後にサンプリング処理を行う場合を示している。図1(e)において、サンプリング処理の後にローパスフィルタ処理を行った場合には、サンプリング処理によって周波数($f_s - f_i$)に発生したエイリアス成分(図中の破線)は、ローパスフィルタ(LPF)(図中の一点鎖線)によって除くことができない。

10

【0059】

一方、図1(f)において、ローパスフィルタ処理の後にサンプリング処理を行った場合には、ローパスフィルタ(LPF)(図中の一点鎖線)によって信号成分が低減されるため、その後に行うサンプリング処理によって周波数($f_s - f_i$)に発生するエイリアス成分(図中の破線)を低減させることができる。

20

【0060】

[本願発明の速度測定装置の第1の構成例]

本願発明の速度測定装置の第1の構成例について図3,4を用いて説明する。図3は速度測定装置が備えるローパスフィルタ3の構成例を示している。図3に示す構成例はFIRフィルタの例を示している。

【0061】

ローパスフィルタ3は、パルス列信号(±パルス列)とフィルタ係数とのたたみ込み演算(コンボリューション演算)を行う。フィルタ係数は例えばFIRフィルタを構成する係数とすることができる。

30

【0062】

ローパスフィルタ3は、パルス列信号をサンプリングして取り込む入力サンプリング部3fと、所定周期の読み出し信号と、読み出し信号と同期すると共に同位相の入力サンプリング信号と、サンプリング周期の出力サンプリング信号と、出力サンプリング信号と同期したリセット信号とを、それぞれ演算等の処理に用いるタイミング信号として出力するカウンタ部3eと、カウンタ部3eの読み出し信号をタイミング信号として入力し、所定周期毎にフィルタ係数を順次読み出して出力するフィルタ係数記憶部3dと、パルス列信号を選択制御入力として、3つの入力信号の何れかを出力するマルチプレクサ3aと、演算結果記憶部3gの出力にフィルタ係数記憶部3dから読み出されたフィルタ係数を加算する加算器3b、演算結果記憶部3gの出力からフィルタ係数記憶部3dから読み出されたフィルタ係数を減算する減算器3cと、パルス列信号とフィルタ係数とのたたみ込み演算の演算結果を記憶する演算結果記憶部3gとを備える。

40

【0063】

カウンタ部3eは、クロック部5からのクロック信号に基づいて、所定周期の読み出し信号および入力サンプリング信号と、サンプリング周期の出力サンプリング信号およびリセット信号を形成することができる。

【0064】

マルチプレクサ3aは、3値のパルス列信号において、パルス列信号が正であるときは加算器3bの加算結果を選択して出力し、パルス列信号が負であるときは減算器3cの減算結果を選択し、パルス列信号が0であるときは演算結果記憶部の値を選択して出力する

50

。出力サンプリング部 4 は、出力サンプリング信号をタイミング信号として入力し、マルチプレクサ 3 a の出力をサンプリングする。サンプリング周期でサンプリングすることで、ローパスフィルタ処理のために設定された全てのフィルタ係数との演算結果を取得し、速度信号を出力する。

【 0 0 6 5 】

入力サンプリング部 3 f は、入力サンプリング信号をタイミング信号として 2 値のパルス列信号をサンプリングして取り込み、マルチプレクサ 3 a に送る。また、フィルタ係数記憶部 3 d は、予め記憶しているフィルタ係数を読み出し信号に基づいて読み出し、加算器 3 b および減算器 3 c に送る。

【 0 0 6 6 】

ここで、入力サンプリング信号と読み出し信号とを同期させると共に同位相とすることで、パルス列信号のサンプリングとフィルタ係数によるたたみ込み演算とを同じクロック信号のタイミングで行うことができる。

【 0 0 6 7 】

カウンタ部 3 e は、サンプリング周期でリセット信号を演算結果記憶部 3 g に出力する。このリセット信号により、演算結果記憶部 3 g は、サンプリング周期のはじめの時点からたたみ込み演算を開始し、サンプリング周期の終わりの時点でたたみ込み演算を終了する。これによって、サンプリング周期の周期間隔を単位としてたたみ込み演算を行って、このサンプリング周期の期間における速度信号を得ることができる。

【 0 0 6 8 】

図 4 (a) は、パルス列信号 (± パルス列) の一例を示し、正 (+ 1) から負 (- 1) への切り替わりは移動方向 (回転方向) が変化したことを示している。図 4 (b) は出力サンプリング部がサンプリングを行うサンプリングパルスであり、測定周期間隔を表している。

【 0 0 6 9 】

図 4 (c) はクロック信号を表し、図 4 (d) は読み出し信号および入力サンプリング信号を表している。読み出し信号および出力サンプリング信号は、クロック信号に基づいて設定することができ、例えば、所定の個数のクロック信号をカウントすることによって読み出し信号および出力サンプリング信号を形成することができる。

【 0 0 7 0 】

また、図 4 (f) はリセット信号を表し、図 4 (g) は出力サンプリング信号を表している。リセット信号および出力サンプリング信号はサンプリング周期に基づいて設定され、出力サンプリング信号と同時にリセット信号を出力することで、サンプリング周期の間に演算したたたみ込み演算の演算結果を出力し、リセットすることができる。

【 0 0 7 1 】

図 4 (e) は、パルス列信号とフィルタ係数とのたたみ込み演算 (コンボリューション演算) における加減算値を模式的に示している。たたみ込み演算 (コンボリューション演算) は、サンプリング周期の周期間隔に存在するパルス列信号についてフィルタ係数を、順にパルス列信号の正負に基づいて加算あるいは減算する演算処理を行う。ここでは、パルス列信号が ± 1 の 2 値信号であるため、加算器 3 b および減算器 3 c はマルチプレクサ 3 a の出力に $N + 1$ 個のフィルタ係数 $a_0 \sim a_N$ を順次加算あるいは減算し、測定周期内の加減算値を出力する。

【 0 0 7 2 】

図 4 (h) は、出力サンプリング出力のタイミングで、たたみ込み演算 (コンボリューション演算) の演算結果をサンプリング周期の周期間隔で出力する。この出力は速度信号に対応した値となる。

【 0 0 7 3 】

[本願発明の速度測定装置の第 2 の構成例]

本願発明の速度測定装置の第 2 の構成例について図 5、図 6 を用いて説明する。第 2 の構成例は、ローパスフィルタと出力サンプリング部の組み合わせを複数組並列に構成し、

10

20

30

40

50

各組で得られた互いに位相を異にする出力を組み合わせることによってサンプリング回数を実質的に高め、短いサンプリング間隔におけるサンプリング出力を得るものである。

【 0 0 7 4 】

図 5 において、本願発明の速度測定装置の第 2 の構成例は、第 1 の構成例で示したローパスフィルタ 3 と出力サンプリング部 4 の組み合わせを複数組並列に構成し、各ローパスフィルタ 3 と出力サンプリング部 4 の組み合わせに対してパルス列変換部 2 で変換して得られたパルス列信号をそれぞれ入力する。

【 0 0 7 5 】

図 5 では、ローパスフィルタ 3 と出力サンプリング部 4 の組み合わせの 3 組分を設けた例を示し、ローパスフィルタ 3 A と出力サンプリング部 4 A の組み合わせ、ローパスフィルタ 3 B と出力サンプリング部 4 B の組み合わせ、およびローパスフィルタ 3 C と出力サンプリング部 4 C の組み合わせの 3 組分を示している。

【 0 0 7 6 】

各ローパスフィルタ 3 A , 3 B , 3 C は、パルス列信号をサンプリングする入力サンプリング部において入力サンプリング信号の位相をずらすことで各サンプリングのタイミングをずらし、また、読み出し信号の位相をずらすことでフィルタ係数を読み出すタイミングをずらし、それぞれ位相をずらして得られた出力信号を組み合わせることによって、実質的にサンプリング回数を増加させる。ローパスフィルタ 3 A , 3 B , 3 C の 3 つのローパスフィルタの構成の場合には、各入力サンプリング信号および各読み出し信号を $1/3$ 周期分だけ位相をずらすことができる。入力サンプリング信号および各読み出し信号の位相をずらす手段は、例えば、遅延回路を用いることができる。

【 0 0 7 7 】

各出力サンプリング部 4 A , 4 B , 4 C の出力は演算部 7 に入力され、速度信号を出力する。演算部 7 は、例えば、各出力サンプリング部 4 A , 4 B , 4 C の出力をそのまま順次出力したり、測定周期を単位として時系列処理し、各測定周期において各出力を加算値あるいは平均値を算出する。

【 0 0 7 8 】

本願発明の速度測定装置の第 3 の構成例において、ローパスフィルタ 3 と出力サンプリング部 4 の複数の組み合わせの内、2 組を並列に構成した例について図 6 を用いて説明する。

【 0 0 7 9 】

図 6 は、ローパスフィルタ 3 A と出力サンプリング部 4 A の組み合わせと、ローパスフィルタ 3 B と出力サンプリング部 4 B の組み合わせの 2 組を並列させた構成例を示している。

【 0 0 8 0 】

図 6 に示すローパスフィルタ 3 A と出力サンプリング部 4 A、およびローパスフィルタ 3 B と出力サンプリング部 4 B の構成は、図 3 に示した構成とほぼ同様とすることができ、カウンタ部 3 e に入力する構成において相違している。

【 0 0 8 1 】

ローパスフィルタ 3 A のカウンタ部 3 e は、クロック部 5 からクロック信号を入力して、このクロック信号の周期および位相に基づいて、所定周期の読み出し信号および入力サンプリング信号と、測定周期のセット信号および出力サンプリング信号を形成する。

【 0 0 8 2 】

一方、ローパスフィルタ 3 B は、カウンタ部 3 e に遅延回路 6 を備える。遅延回路 6 は、ローパスフィルタ 3 A のカウンタ部 3 e の信号の位相をずらし、位相をずらした遅延信号に基づいて読み出し信号および入力サンプリング信号と、測定周期のリセット信号および出力サンプリング信号を形成する。

【 0 0 8 3 】

図 6 の構成例では、遅延回路 6 は読み出し信号および入力サンプリング信号の位相を半周周期分送らせることで位相差を形成する。

【 0 0 8 4 】

[本願発明の速度測定例]

本願発明による速度測定例を図 7 , 8 を用いて説明する。

【 0 0 8 5 】

図 7 (a) はエンコーダ出力のパルス列をカウント値で表している。図 7 (b) はパルス列変換部が出力するパルス列信号 ($\pm$ パルス列) を示している。正のパルス列信号は、エンコーダ出力のカウント値が増加する期間に対応し、負のパルス列信号は、エンコーダ出力のカウント値が減少する期間に対応している。

【 0 0 8 6 】

図 7 (c) は、本願発明によって測定した速度と、従来の測定速度とを示している。図 8 は図 7 (c) を拡大して示している。 10

【 0 0 8 7 】

図 8 (a) は本願発明の第 1 の構成例による実施例で得られる速度信号例を示し、図 8 (b) は従来のサンプリングの差分によって得られる速度信号例を示している。なお、図 1 1 中の破線は、真の速度を示している。

【 0 0 8 8 】

図 8 の速度信号例は、本願発明によれば量子化やエイリアス等によるノイズ成分が、従来の構成と比較して大きく抑制されることを確認することができる。

【 0 0 8 9 】

図 7 (d) は、エンコーダからの入力信号における速度と測定速度の出力信号との誤差を表している。B は従来の速度測定における誤差を表し、A は本願発明の速度測定における誤差を表している。本願発明によれば、入力誤差が低減されることが確認される。 20

【 0 0 9 0 】

図 7 (e) は、エンコーダからの入力信号における速度と測定速度の出力信号との誤差と、速度との関係を表している。B は従来の速度測定における速度対誤差の関係を表し、A は本願発明の速度測定における速度対誤差の関係を表している。図 7 (e) の横軸は速度を表し、縦軸は誤差を表している。図 7 (e) は、従来の速度測定では、入出力誤差の大きさは速度に係わらず存在するのに対して、本願発明の速度測定によれば、入出力誤差がほぼ速度が零付近で方向が変化するとき存在し、速度を有している期間では入力誤差はほぼ無視できる程度まで低減されることが確認される。 30

【 0 0 9 1 】

なお、本発明は前記各実施の形態に限定されるものではない。本発明の趣旨に基づいて種々変形することが可能であり、これらを本発明の範囲から排除するものではない。

【 産業上の利用可能性 】

【 0 0 9 2 】

本発明の速度測定装置は、回転速度の測定に限らず直線あるいは曲線上を移動する移動体の速度測定についても適用することができる。

【 符号の説明 】

【 0 0 9 3 】

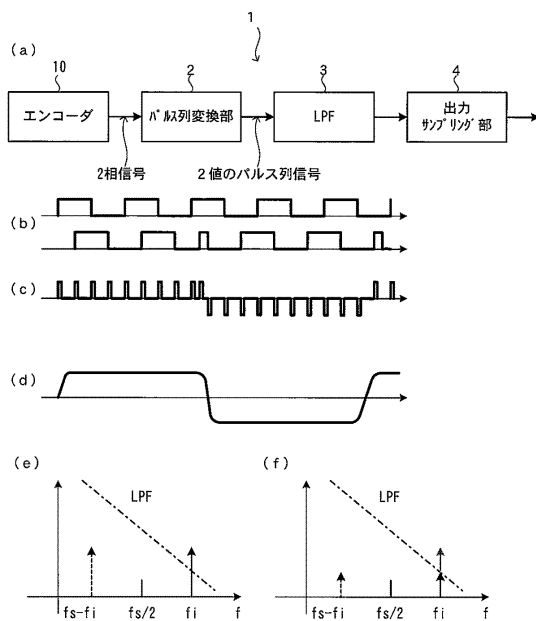
- | | | |
|-----------------|-----------|----|
| 1 | 速度測定装置 | 40 |
| 2 | パルス列変換部 | |
| 3 | ローパスフィルタ | |
| 3 A , 3 B , 3 C | ローパスフィルタ | |
| 3 a | マルチプレクサ | |
| 3 b | 加算器 | |
| 3 c | 減算器 | |
| 3 d | フィルタ係数記憶部 | |
| 3 e | カウンタ部 | |
| 3 f | 入力サンプリング部 | |
| 3 g | 演算結果記憶部 | 50 |

- 4 出力サンプリング部
 4 A , 4 B , 4 C 出力サンプリング部
 5 クロック部
 6 遅延回路
 7 演算部
 1 0 エンコーダ
 1 0 0 エンコーダ
 1 0 1 速度測定装置
 1 0 2 カウンタ部
 1 0 3 サンプリング部
 1 0 4 差分検出部

10

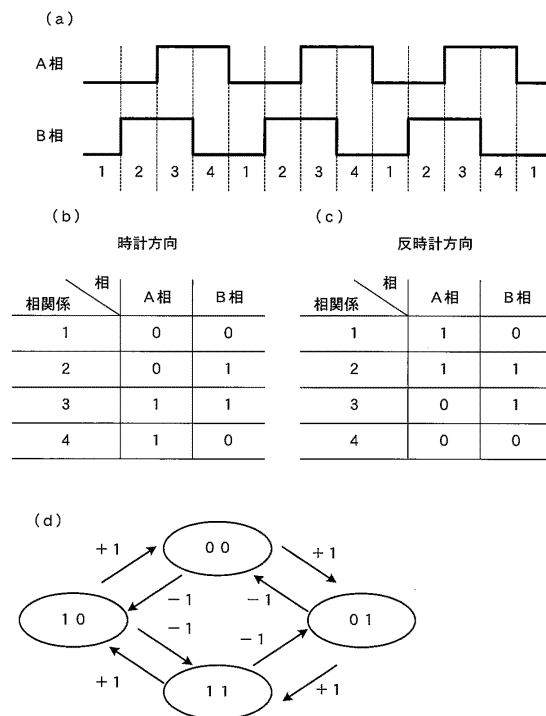
【図 1】

図 1



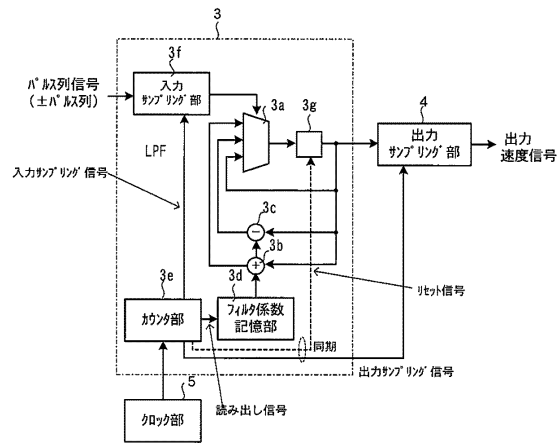
【図 2】

図 2



【図 3】

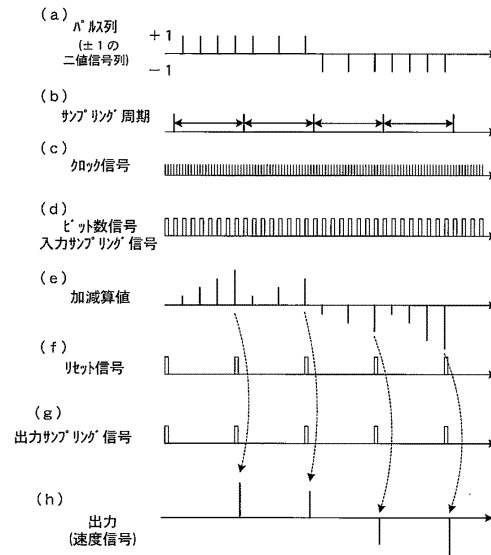
図 3



【図 4】

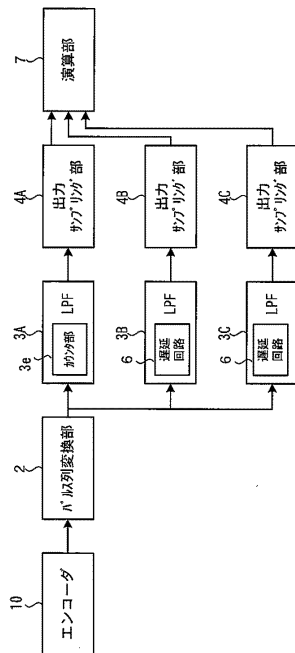
図 4

第 1 実施例



【図 5】

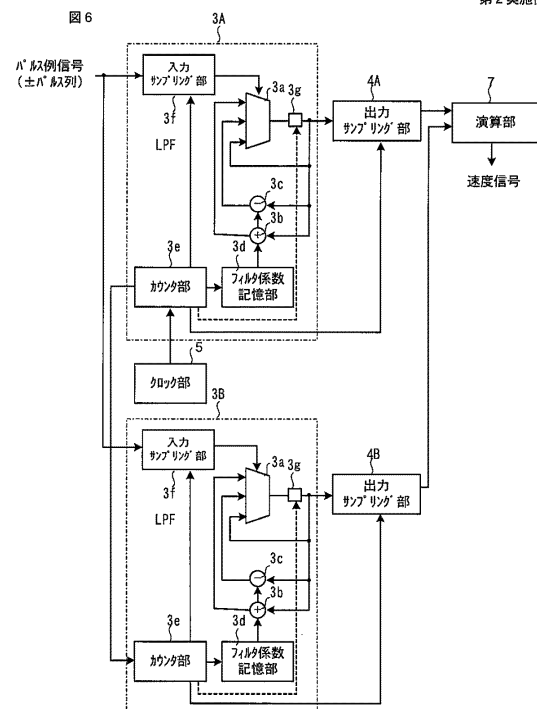
図 5



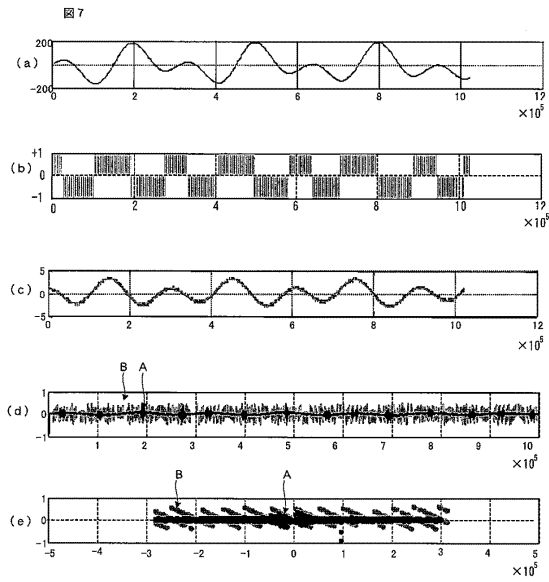
【図 6】

図 6

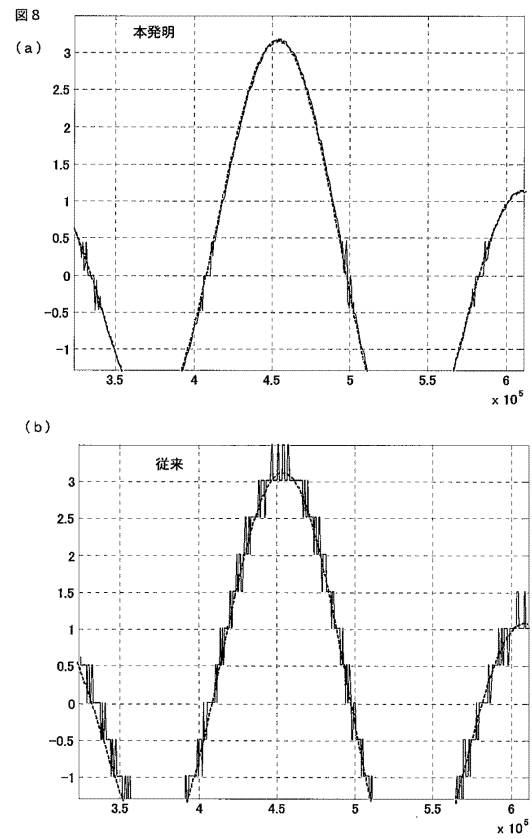
第 2 実施例



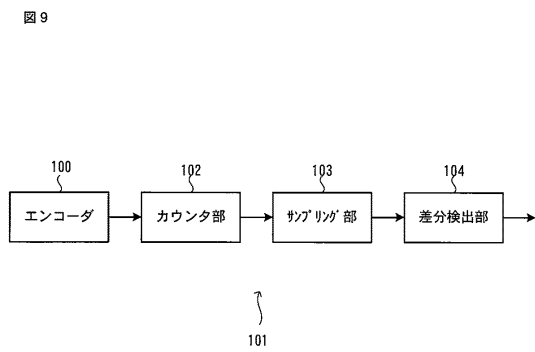
【図 7】



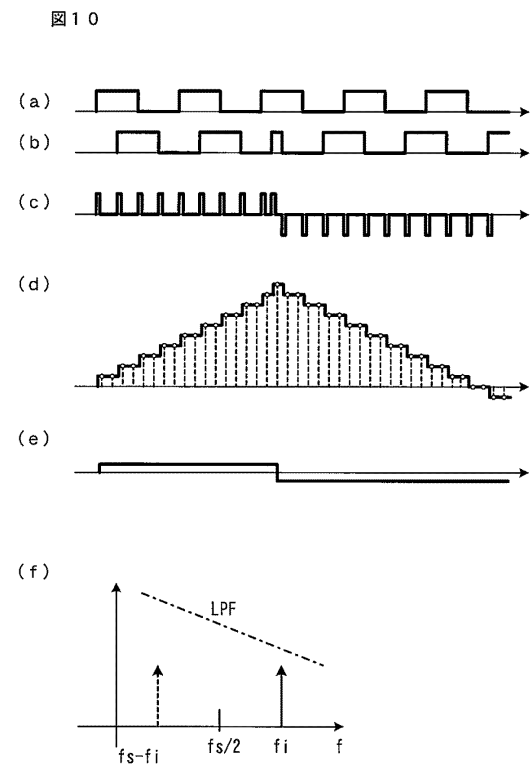
【図 8】



【図 9】



【図 10】



フロントページの続き

(56)参考文献 特開2002-062163(JP,A)
特開昭58-113766(JP,A)
特開平08-201111(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01P	3/00 - 3/80
G01D	5/00 - 5/38