

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012年9月20日(20.09.2012)



(10) 国際公開番号

WO 2012/124516 A1

- (51) 国際特許分類:
H04N 5/21 (2006.01)
- (21) 国際出願番号: PCT/JP2012/055539
- (22) 国際出願日: 2012年3月5日(05.03.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-054804 2011年3月11日(11.03.2011) JP
特願 2011-165931 2011年7月28日(28.07.2011) JP
特願 2011-221128 2011年10月5日(05.10.2011) JP
- (71) 出願人(米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2番2号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 沼尾 孝次
(NUMAO, Takaji).
- (74) 代理人: 特許業務法人原謙三国際特許事務所
(HARAKENZO WORLD PATENT & TRADEMARK);

〒5300041 大阪府大阪市北区天神橋2丁目北2
番6号 大和南森町ビル Osaka (JP).

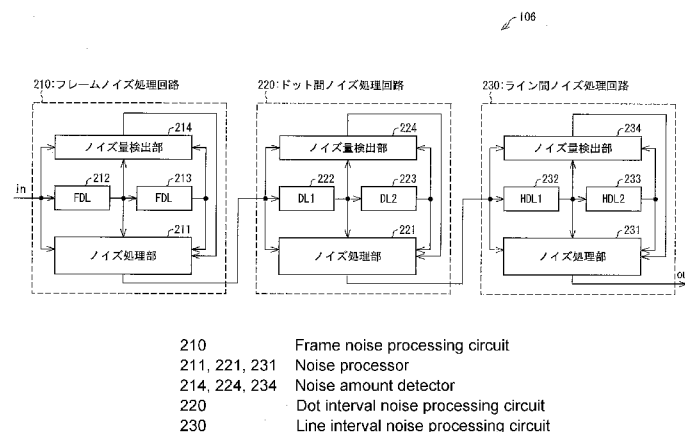
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: NOISE REDUCTION PROCESSING DEVICE, AND DISPLAY DEVICE

(54) 発明の名称: ノイズ低減処理装置及び表示装置

[図3]



(57) Abstract: A noise reduction circuit (106) is provided with noise processing circuits (210, 220, 230) that carry out noise reduction processing on a pixel to be processed when the difference between pixel values of comparative pixel groups, which are located on both sides of and sandwich the pixel to be processed, is at or below a set value, said difference between pixel values being obtained when values, which are obtained by subtracting the pixel values of the plurality of comparative pixels of the pixel to be processed from the pixel value of the pixel to be processed, have the same positive/negative polarity. When the obtained difference between pixel values is larger than the preset value, the noise processing circuits (210, 220, 230) do not carry out noise reduction processing on the pixel to be processed.

(57) 要約: NR回路(106)は、注目画素の画素値から、当該注目画素の複数比較画素の画素値を減算した値の正負極性が同じときに求めた、当該注目画素を挟んで両側に存在する比較画素同士の画素値の差が設定値以下の場合、上記注目画素に対してノイズ低減処理を行い、求めた画素値の差が予め設定した値よりも大きい場合、上記注目画素に対してノイズ低減処理を行わないノイズ処理回路(210)、(220)、(230)を備えている。

WO 2012/124516 A1



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称： ノイズ低減処理装置及び表示装置

技術分野

[0001] 本発明は、デジタル画像処理システムを用いたノイズ低減技術に関し、特にテレビなどの動画像のノイズ低減技術を用いたノイズ低減処理装置及び表示装置に関する。

背景技術

[0002] 日本では2011年にアナログ放送が停波する。先進各国でもアナログ放送が終わり、デジタル放送へ切り替わろうとしている。このため、2011年頃まで先進各国でテレビ買い換え需要が盛り上がるが見込める。

[0003] しかし、2012年以降の先進各国のテレビ需要は低迷するものと思われる。一方、アジアや南米の新興国では高い経済成長率を背景に、2012年以降もテレビ需要が盛り上がるのが期待されている。このため、2012年以降のテレビ市場は新興国市場が中心になるものと思われる。

[0004] しかしながら、新興国では放送環境が劣悪なため、アナログ放送では電界が弱くノイズの多い映像信号となる。また、デジタル放送でも過去に録画したアナログ映像をデジタル化し再放送することも多く、ノイズの多い映像信号となる。このため、新興国で必要とされるテレビには、ノイズ低減技術が不可欠である。

[0005] このノイズ低減技術としてローパスフィルタが知られているが、ローパスフィルタを用いるとノイズを低減させることができるものの、映像が量けるという課題がある。

[0006] そこでメディアンフィルタを用いた適応型ローパスフィルタが提案されている。図48～図50は、特許文献1に示された適応型ローパスフィルタの説明図である。

[0007] 特許文献1に開示された技術では、図48に示すように、遅延回路12からの処理画素の値E1と3タップメディアンフィルタ13(図49参照)の出

力 E_2 を比較し、上記処

理画素の値 E_1 が3タップメディアンフィルタ13の出力 E_2 より大きい場合には、処理画素の値 E_1 から、雑音レベル検出回路14から出力されるノイズ量 E_3 を引く。処理画素の値 E_1 が3タップメディアンフィルタ13の出力 E_2 より小さい場合には、処理画素の値 E_1 に対して上記ノイズ量 E_3 を加える。処理画素の値 E_1 が3タップメディアンフィルタ13の出力 E_2 と等しい場合には、処理画素の値 E_1 をそのまま出力する。

[0008] ノイズ量 E_3 は雑音レベル検出回路14を用い、垂直ブランキング期間の画像信号の無いライン部分の雑音成分から検出する。

[0009] この結果、図50の(a)に示されるような雑音が載った映像から、ピークが抑えられた図50の(b)のような映像が得られる。

先行技術文献

特許文献

[0010] 特許文献1：日本国公開特許公報「特開平7-250264号公報（1995年9月26日公開）」

発明の概要

発明が解決しようとする課題

[0011] しかしながら、特許文献1に開示されているような適合型ローパスフィルタを用いても、図50の(a)のピークが生じた原因がノイズによるものか、本来の映像信号なのか、適切に判断することは困難である。

[0012] このため、本来の映像信号における入力波形のピークも抑えられ、ノイズ低減処理後の映像が量けてしまうという問題が生じる。

[0013] 本発明は、上記の問題点に鑑みなされたものであり、その目的は、上記特許文献1の手段よりノイズを落とす効果があり、かつ映像が量けにくいノイズ低減処理装置及び表示装置を提供することである。

課題を解決するための手段

[0014] 本発明のノイズ低減処理装置は、上記の課題を解決するために、マトリッ

クス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、注目画素の画素値から、当該注目画素の複数比較画素の画素値を減算した値の正負極性が同じときに、当該注目画素を挟んで両側に存在する比較画素同士の画素値の差を求めて、求めた画素値の差が予め設定した値以下の場合、上記注目画素に対してノイズ低減処理を行い、求めた画素値の差が予め設定した値よりも大きい場合、上記注目画素に対してノイズ低減処理を行わないノイズ処理回路を備えていることを特徴としている。なお、上記画素値の正負極性を判断した比較画素と、画素値の差を求めるための比較画素は、同じであってもよいし、異なってもよい。

[0015] 上記画素は、マトリックス状に配置されているものとする。従って、処理対象画素（注目画素）の周囲には、上下左右斜め方向に多数の画素が存在している。これらの処理対象画素の上下左右斜め方向に存在する画素から2画素以上の比較画素を選ぶ。例えば左に1画素、右に3画素離れた画素を選択することが考えられる。そして、注目画素の画素値が、比較画素の画素値よりも大きい場合、通常、その注目画素にはノイズが載っているとして、ノイズ低減処理が施される。しかしながら、例えば映像のエッジ部上の画素が注目画素である場合、注目画素の画素値から比較画素の画素値を減算した絶対値は、予め設定した値よりも大きくなる。このような場合に、ノイズ低減処理を施せば、エッジ部が暈けた映像となる。

[0016] そこで、上記の構成のように、注目画素の画素値から、当該注目画素の複数比較画素の画素値を減算した値の正負極性が同じときに、当該注目画素を挟んで両側に存在する比較画素同士の画素値の差を求めて、求めた画素値の差が予め設定した値以下の場合、上記注目画素に対してノイズ低減処理を行い、求めた画素値の差が予め設定した値よりも大きい場合、上記注目画素に対してノイズ低減処理を行わないようにすることで、不要なノイズ低減処理を行わずに済む。つまり、注目画素の両側の画素同士で極端に画素値の値が違ふ映像のエッジ部分に対して、ノイズ低減処理が行われることを回避する

ことができる。

[0017] これにより、ノイズ低減処理によって、本来の映像信号における入力波形のピークが抑えられる事態を回避することができるので、ノイズ低減処理後の映像が量けてしまうという問題は生じない。

[0018] 従って、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が量けにくいノイズ低減処理装置を提供することができるという効果を奏する。

[0019] 本発明のノイズ低減処理装置は、マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、注目画素の画素値と、当該注目画素を中心に任意の方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出するノイズ量算出手段と、上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントするカウント手段とを備えたノイズ処理回路を少なくとも一つ有し、上記カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わないことを特徴としている。

[0020] 上記の構成によれば、処理対象画素としての注目画素の画素値を周辺画素の画素値と比較する前に、周辺画素との差分の絶対値を求めて、この絶対値から注目画素のノイズ量を算出している。そして、注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントして、カウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行うことにしていることで、画素に乗っているノイズが、映像のエッジ部分の画素

におけるピークであるか否かを正確に判断したうえで、当該注目画素に対してノイズ低減処理を行うようになっている。

[0021] これにより、ノイズの原因を適切に判断することで、上記特許文献1の手段よりノイズを落とす効果があり、かつ映像が暈けにくいノイズ低減処理装置を提供できるという効果を奏する。

[0022] 本発明のノイズ低減処理装置は、マトリックス状に配置された画素に入力される映像信号に対してノイズ低減処理を施すノイズ低減処理装置であって、処理対象となる注目画素の画素値と当該注目画素の周辺に配置された周辺画素の画素値との差分を求める第1差分演算回路と、上記第1差分演算回路によって求めた差分を、上記注目画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行しない第1ノイズ処理回路とを備えていることを特徴としている。

[0023] 上記の構成によれば、処理対象となる注目画素の画素値と当該注目画素の周辺に配置された周辺画素の画素値との差分を、上記注目画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行しないことで、上記判定基準用パターンをどのようなパターンに設定するかによって、ノイズと映像との識別能力を自由に調整することが可能となる。

[0024] これにより、判定基準用パターンを、ノイズであると判定できる可能性の高いパターンに設定すれば、ノイズと映像との識別能力を向上させることが

できるので、ノイズの原因を適切に判断することが可能となる。つまり、不要なノイズ低減処理を無くすことが可能となる。

[0025] 従って、適応型ローパスフィルタを用いてノイズ低減処理を行った場合のように、ノイズを低減させることができるものの、不要なノイズ低減処理によって、本来の映像信号における入力波形のピークも抑えられ、ノイズ低減処理後の映像が量けてしまうという問題は生じない。つまり、特許文献1の手段よりノイズを落とす効果があり、かつ映像が量けにくいノイズ低減処理装置を提供できるという効果を奏する。

発明の効果

[0026] 本発明は、マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、注目画素の画素値から、当該注目画素の上下左右斜め方向に存在する複数比較画素の画素値を減算した値の正負極性が同じときに、当該注目画素を挟んで両側に存在する比較画素同士（上記比較画素と同じとは限らない）の画素値の差を求めて、求めた画素値の差が予め設定した値以下の場合、上記注目画素に対してノイズ低減処理を行い、求めた画素値の差が予め設定した値よりも大きい場合、上記注目画素に対してノイズ低減処理を行わないノイズ処理回路を備えていることで、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が量けにくいノイズ低減処理装置を提供することができるという効果を奏する。

図面の簡単な説明

[0027] [図1]本発明の実施の形態1に係るノイズ低減処理装置を適用した液晶表示装置の概略構成ブロック図である。

[図2]本発明のノイズ低減処理の原理を説明するための図である。

[図3]図1に示す液晶表示装置に備えられた画像処理エンジン内のNR回路の概略構成ブロック図である。

[図4]図3に示すNR回路の概略構成ブロック図である。

[図5]図4に示すNR回路において、ノイズ量検出部を省略してノイズ処理部の詳細を示した概略構成ブロック図である。

[図6]本発明の効果を説明するためのグラフである。

[図7]実施の形態1における効果を説明するための原画像を示す図である。

[図8]実施の形態1における効果を説明するためのノイズ低減処理後を示す図である。

[図9]実施の形態1における効果を説明するための比較例としての従来技術によるノイズ低減処理後を示す図である。

[図10]実施の形態1と比較例としての従来技術とによるノイズ低減処理後の画像における差分を示す図である。

[図11]実施の形態2におけるNR回路内のドット間ノイズ処理回路の概略構成ブロック図である。

[図12]実施の形態2におけるNR回路内のライン間ノイズ処理回路の概略構成ブロック図である。

[図13]実施の形態2における効果を説明するためのノイズ低減処理後を示す図である。

[図14]実施の形態2と比較例としての従来技術とによるノイズ低減処理後の画像における差分を示す図である。

[図15]実施の形態2と実施の形態1とによるノイズ低減処理後の画像における差分を示す図である。

[図16]本発明の実施の形態4に係るノイズ低減処理装置を適用した液晶表示装置の概略構成ブロック図である。

[図17]本発明のノイズ低減処理の原理を説明するための図である。

[図18]図16に示す液晶表示装置に備えられた画像処理エンジン内のNR回路の概略構成ブロック図である。

[図19](a)～(c)は、図18に示すNR回路におけるノイズ低減処理の概要を説明する図である。

[図20]実施の形態4における効果を説明するための原画像を示す図である。

[図21]実施の形態4における効果を説明するためのノイズ低減処理後を示す図である。

[図22]実施の形態4における効果を説明するための比較例としての従来技術によるノイズ低減処理後を示す図である。

[図23]実施の形態4と比較例としての従来技術とによるノイズ低減処理後の画像における差分を示す図である。

[図24]本発明の実施の形態6に係るノイズ低減処理装置内のNR回路の概略構成ブロック図である。

[図25]図24に示すNR回路におけるノイズ低減処理の概要を説明する図である。

[図26]実施の形態6における効果を説明するためのノイズ低減処理後を示す図である。

[図27]実施の形態6における効果を説明するための比較例としての従来技術によるノイズ低減処理後を示す図である。

[図28]実施の形態6と比較例としての従来技術とによるノイズ低減処理後の画像における差分を示す図である。

[図29]本発明の実施の形態8に係るノイズ低減処理装置を適用した液晶表示装置の概略構成ブロック図である。

[図30](a)(b)は、本発明のノイズ低減処理の原理を説明するための図である。

[図31]本発明のノイズ低減処理で使用するノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンを示す図である。

[図32]図29に示す液晶表示装置に備えられた画像処理エンジン内のNR回路の概略構成ブロック図である。

[図33]図32に示すNR回路に含まれるNR演算回路の概略構成ブロック図である。

[図34]実施の形態8における効果を説明するための原画像を示す図である。

[図35]図34に示す原画像に対して、従来の方法により水平方向のみノイズ

低減処理を施した結果を示す図である。

[図36]図34に示す原画像に対して、図32に示すNR回路によってノイズ低減処理を施した結果を示す図である。

[図37]本発明の実施の形態9にかかるNR回路の概略構成図である。

[図38]図37に示すNR回路に含まれるNRBI回路の概略構成ブロック図である。

[図39]図38に示すNRBI回路に含まれるNR補間演算回路の概略構成ブロック図である。

[図40]図39に示すNR補間演算回路で使用する補間フィルタの一例を示す図である。

[図41]図34に示す原画像に対して、従来の方法により水平方向および垂直方向にノイズ低減処理を施した結果を示す図である。

[図42]図34に示す原画像に対して、図37に示すNR回路によってノイズ低減処理を施した結果を示す図である。

[図43]本発明の実施の形態10にかかるNR回路の概略構成図である。

[図44]図43に示すNR回路に含まれるNRME回路の概略構成ブロック図である。

[図45]図44に示すNRME回路に含まれるNRメディアン演算回路の概略構成ブロック図である。

[図46]図45に示すNRメディアン演算回路での演算対象となる画素配置を示す図である。

[図47]図34に示す原画像に対して、図43に示すNR回路によってノイズ低減処理を施した結果を示す図である。

[図48]従来の適応型ローパスフィルタの概略構成ブロック図である。

[図49]図48に示す適応型ローパスフィルタで用いたメディアンフィルタの構成を説明する図である。

[図50]図48に示す適応型ローパスフィルタの効果を原理的に説明する図である。

発明を実施するための形態

[0028] 〔実施の形態１〕

<液晶表示装置全体>

本発明の一実施の形態について説明すれば、以下の通りである。

[0029] 図１は、本発明のノイズ低減処理装置を適用した表示装置としての液晶表示装置１０１の全体構成ブロック図を示す。

[0030] 上記液晶表示装置１０１は、図１に示すように、画像を表示するための液晶モジュール１０２、上記液晶モジュール１０２に表示用の映像信号を供給するための画像処理エンジン１０３、上記画像処理エンジン１０３に供給されるＲＦ信号（映像信号）を検波するチューナー１０４を少なくとも含んだ構成となっている。ここでは、映像信号として、放送波を想定して説明する。放送波の信号方式としては、ＮＴＳＣ方式、ＰＡＬ方式等のインターレース信号とする。

[0031] 上記画像処理エンジン１０３は、Ｙ／Ｃ分離回路１０５、ＮＲ回路（ノイズ低減処理装置）１０６、Ｉ／Ｐ変換回路１０７を備えて、検波後のＲＦ信号（映像信号）に対して所定の処理を施して、後段の液晶モジュール（表示装置）１０２に送る。

[0032] すなわち、上記液晶表示装置１０１は、アンテナやケーブルから届くＲＦ信号をチューナー１０４で検波し、ＣＶＢＳ（コンポジットビデオ信号）を画像処理エンジン１０３に送る。画像処理エンジン１０３において、ＣＶＢＳをＹ／Ｃ分離回路１０５で輝度信号Ｙと色信号Ｃに分離する。ＮＲ回路１０６では、ＹＣ信号からノイズを落としＩ／Ｐ変換回路１０７に出力する。Ｉ／Ｐ変換回路１０７では、液晶の解像度に合わせて入力映像を解像度変換し、液晶モジュール１０２へ出力する。

[0033] 液晶モジュール１０２では、入力された映像信号をＴＣＯＮ（タイミングコントローラ）１０８で受けて、ＬＣＤ（液晶パネル）１０９の仕様に合わせた信号とタイミングに変換し、ＬＣＤ１０９に表示させる。このＬＣＤ１０９は、マトリックス状に配置され、入力される画像データに対応する画素

を有する表示パネル（表示部）である。

[0034] <本願のノイズ低減処理の原理説明>

ここで、本発明のノイズ低減処理の原理について、図2を参照しながら以下に説明する。

[0035] 画素は、マトリックス状に配置されているものとする。従って、処理対象画素（注目画素）の周囲には、上下左右斜め方向に多数の画素が存在している。これらの処理対象画素の上下左右斜め方向に存在する画素から2画素以上の比較画素を選び比較画素として以下説明する。なお、図2は注目画素の周辺8画素から比較画素を選ぶように見えるが、その間に別の画素が挟まっている場合もある。

[0036] 通常、処理対象画素eにノイズが載っているか否かは、処理対象画素eが比較画素a～d，f～iと比べピークを持っているか否かによって判断する。しかしながら、この判断では、処理対象画素eが映像のエッジ部に存在している場合にも、比較画素a～d，f～iと比べピークを持っていると判断されれば、当該処理対象画素eにノイズが載っていると判断され、ノイズ低減処理が施される。このため、本来、映像のエッジとして表示される部分がノイズ低減処理により畳まれてしまい、映像全体が畳けた感じとなる。

[0037] そこで、本発明では、処理対象画素eにノイズが載っているか否かを、処理対象画素eが比較画素a～d，f～iと比べピークを持っているか否かの他に、比較画素同士の関係も用いて判断する。

[0038] 具体的には、NR回路106において、処理対象画素eの画素値と、比較画素a～d，f～iの画素値との差の絶対値が予め設定した値よりも大きい場合を、処理対象画素eの画素値が比較画素a～d，f～iの画素値に比べピークを持っていると判断する。そして、この条件を満たしている状態で、以下の判断を更に行う。

[0039] 処理対象画素eの比較対象画素として画素d，fを用いる場合、画素d，fの画素値の差の絶対値が予め設定した値よりも大きいか否も調べる。なお、画素b，hの画素値の差の絶対値が予め設定した値よりも大きいか否も調

べても良い。

[0040] そして、画素 d, f の画素値の差が予め設定した値よりも大きい場合、画素 e が画素 d, f に対してピーク（画素 d, f の何れよりも大きい又は何れよりも小さい）を持っていてもノイズ低減処理を行わず、そのまま後段の I/P 変換回路 107 に出力する。

[0041] また、画素 d, f の画素値の差が予め設定した値以下の場合、画素 e が画素 d, f に対してピークを持っていればノイズ低減処理を行う。

[0042] この結果、不要なノイズ低減処理、すなわち映像のエッジにノイズが載った場合のノイズ低減処理が行われなくなり、エッジを保持できるので、表示される映像に対して暈け感が抑えられるといった効果を奏する。

[0043] <ノイズ低減処理装置>

上記のノイズ低減処理を実行するための NR 回路 106 は、少なくとも 3 種類のノイズ処理回路が直列に接続された構成となっている。

[0044] 本実施の形態に係る NR 回路 106 では、図 3 に示すように、入力側（in）から出力側（out）に向かって、順番に、フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220、ライン間ノイズ処理回路 230 が直列に接続された構成となっている。

[0045] 上記フレーム間ノイズ処理回路 210 は、ノイズ処理部 211、フレームメモリ（FDL）212、フレームメモリ（FDL）213、ノイズ量検出部 214 を備えており、フレーム間の相関でノイズ除去を行うようになっている。

[0046] 上記ドット間ノイズ処理回路 220 は、ノイズ処理部 221、ラッチ（DL1）222、ラッチ（DL2）223、ノイズ量検出部 224 を備えており、水平方向のドット間の相関でノイズ除去を行うようになっている。

[0047] ここで、ラッチ（DL1）222、ラッチ（DL2）223 におけるラッチ数は、1～5 ラッチ程度の範囲で可変であっても、機能面で問題はない。このため、ラッチ（DL1）222、ラッチ（DL2）223 におけるラッチ数、すなわち段数は同じでなくてもよい。

[0048] 上記ライン間ノイズ処理回路230は、ノイズ処理部231、ラインメモリ(HDL1)232、ラインメモリ(HDL2)233、ノイズ量検出部234を備えており、垂直方向のライン間の相関でノイズ除去を行うようになっている。

[0049] ここで、ラインメモリ(HDL1)232、ラインメモリ(HDL2)233におけるライン数は、1～5ライン程度の範囲で可変であっても機能面で問題はない。このため、ラインメモリ(HDL1)232、ラインメモリ(HDL2)233におけるライン数、すなわち段数は同じでなくてもよい。

[0050] 以上のように、上記構成のNR回路106によれば、ノイズ低減処理対象の画素が、映像かノイズか判然としない場合であっても、3種類のノイズ処理回路による多段階のノイズ処理を行えば、高い確率でノイズのみを低減し、映像に対する不要なノイズ低減処理を施すことを無くすることが可能となる。

[0051] つまり、上記構成のNR回路106によれば、フレーム間ノイズ処理回路210によって、映像のフレーム間の相関でノイズを除去し、ドット間ノイズ処理回路220によって、フレーム間ノイズ処理された映像の水平方向のドット間の相関でノイズを除去し、さらに、ライン間ノイズ処理回路230によって、ドット間ノイズ処理された映像の垂直方向のライン間の相関でノイズを除去するので、映像かノイズかの判断を多面的に行うことになり、より確実に映像かノイズかを判断することが可能となる。

[0052] ここで、各ノイズ処理回路においては、ノイズ処理部においてノイズ除去を行うと判断した際に、処理対象画素にどの程度のノイズが載っているか否かを検出する必要がある。このノイズが載っている量（以下、ノイズ量と称する）を検出するための回路が、各ノイズ処理回路に設けられたノイズ量検出部214、224、234である。

[0053] <ノイズ量検出回路>

上記ノイズ量検出部214、224、234は、同じ回路構成であるので

、ここでは、代表して、ドット間ノイズ処理回路 220 におけるノイズ量検出部 224 によるノイズ量検出について説明する。

[0054] 図 4 は、ドット間ノイズ処理回路 220 の概略構成ブロック図を示している。

[0055] 上記ドット間ノイズ処理回路 220 において、ノイズ量検出部 224 は、図 4 に示すように、処理対象画素 B と比較対象画素 A, C の平均値の差の絶対値の分布を 1 フレーム期間集計し、頻度が最大となったところの差をノイズ量として検出するようになっている。

[0056] 上記ノイズ量検出部 224 によって検出されたノイズ量は、 nlv としてノイズ処理部 221 に送られる。

[0057] <ノイズ処理部>

次に、ノイズ処理部 221 におけるノイズ処理について説明する。

[0058] 図 5 は、図 4 に示すドット間ノイズ処理回路 220 にいて、ノイズ量検出部 224 を省略した状態の概略構成ブロック図を示している。

[0059] 上記ドット間ノイズ処理回路 220 では、図 5 に示すように、 in より入力された映像信号に対して、2 つの遅延回路としてのラッチ (DL1) 222、ラッチ (DL2) 223 に入力される一方、ノイズ処理部 221 に入力される。

[0060] 上記ノイズ処理部 221 は、画素値を比較するための画素値比較部と、画素値を演算するための画素値演算部としての 3 つの比較回路 221a, 221b, 221c と、判断部としての 2 つの AND 回路 221d, 221e と、加算器 221f、減算器 221g、2 つのスイッチ 221h, 221i を備えている。

[0061] 比較回路 221a では、処理対象画素 B の画素値と比較対照画素 A の画素値が $A < B$ の関係になっているか否かを判断している。ここで、 $A < B$ である場合には、ハイレベルの信号を AND 回路 221d, 221f それぞれに送る一方、 $A \geq B$ である場合には、ローレベルの信号を上記 AND 回路 221d, 221f それぞれに送る。

- [0062] 同様に、比較回路 221 b では、処理対象画素 B の画素値と比較対象画素 C の画素値が $B < C$ の関係になっているか否かを判断している。 $B < C$ である場合には、ハイレベルの信号を AND 回路 221 d, 221 f それぞれに送る一方、 $B \geq C$ である場合には、ローレベルの信号を上記 AND 回路 221 d, 221 f それぞれに送る。
- [0063] また、比較回路 221 c では、処理対象画素 B の両側に隣接する比較対象画素 A, C の画素値の関係が、 $C << A$ 、または、 $C >> A$ である否かを判断している。つまり、比較対象画素 A, C の各画素値の差が大きい、すなわち、差の絶対値が予め設定した値よりも大きいか否かを判断している。そして、上記の $C << A$ 、または、 $C >> A$ である場合には、ハイレベルの信号を AND 回路 221 d, 221 f それぞれに送る一方、 $C << A$ 、または、 $C >> A$ でない場合には、ローレベルの信号を AND 回路 221 d, 221 f それぞれに送る。
- [0064] 一方、ラッチ (DL1) 222 から出力される映像信号は、加算器 221 f、減算器 221 g に接続された配線にそれぞれ送られると共に、加算器 221 f、減算器 221 g の何れにも接続されていない配線にも送られ、何れかの配線から出力信号 (out) として出力される。
- [0065] 上記の配線の切り替えは、上述したスイッチ 221 h、221 i を切り替えることで行う。なお、通常、スイッチ 221 h、221 i は、加算器 221 f、減算器 221 g の何れも接続されていない配線を導通する位置にある。
- [0066] 従って、上記スイッチ 221 h は、上記 AND 回路 221 d から出力される信号がハイレベルのとき、減算器 221 g に接続された配線に切り替える。一方、上記スイッチ 221 i は、上記 AND 回路 221 e から出力される信号がハイレベルのとき、加算器 221 f に接続された配線に切り替える。
- [0067] 上記 AND 回路 221 d には、比較回路 221 a からハイレベルの信号 ($A < B$ を示す信号) が、比較回路 221 b からローレベルの信号 ($B \geq C$ を示す信号) が、比較回路 221 c からローレベルの信号 ($C << A$ でもなく

、 $C \gg A$ でもないことを示す信号)が入力された場合だけ、ハイレベルの信号を出力している。

[0068] ここで、処理対象画素Bの画素値は、比較対象画素Aの画素値よりも大きい、比較対象画素Cの画素値と同じか大きく、比較対象画素A、Cの画素値の差の絶対値が予め設定した値よりも小さいことを示している。つまり、プラスの量のノイズが処理対象画素Bに載っていると判断できるので、ノイズ量検出部224によって検出されたノイズ量 $n \mid v$ を、当該処理対象画素Bの画素値から減算することになる。

[0069] 一方、上記AND回路221eには、比較回路221aからローレベルの信号($A \geq B$ を示す信号)が、比較回路221bからハイレベルの信号($B < C$ を示す信号)が、比較回路221cからローレベルの信号($C < A$ でもなく、 $C \gg A$ でもないことを示す信号)が入力された場合だけ、ハイレベルの信号を出力している。

[0070] ここで、処理対象画素Bの画素値は、比較対象画素Aの画素値と同じか小さく、比較対象画素Cの画素値よりも小さく、比較対象画素A、Cの画素値の差の絶対値が予め設定した値よりも小さいことを示している。つまり、マイナスの量のノイズが処理対象画素Bに載っていると判断できるので、ノイズ量検出部224によって検出されたノイズ量 $n \mid v$ を、当該処理対象画素Bの画素値に加算することになる。

[0071] つまり、上記構成のノイズ処理部221では、上記比較回路221cからの信号がハイレベルであれば、上記AND回路221d、221eから出力される信号は、他の比較回路221a、221bからの信号に関わらず、常にローレベルであるので、処理対象画素Bにノイズが載っていると判断されようとも、そのノイズはエッジ部を示すものであると判断して、映像信号に対してノイズ低減処理を施さずにそのままの状態で出力するようになっている。

[0072] 従って、上記構成のノイズ処理部221を備えたドット間ノイズ処理回路220では、処理対象画素Bが比較対象画素A、Cに対してピークを持つ（

最大または最小となる) 場合であっても、処理対象画素 A, C の間に大きな違いがあればノイズ低減処理を行わないので、誤って、映像のエッジに載っている画素に対してノイズ低減処理を施して、映像を暈けさせるという事態を回避することができる。

[0073] <ノイズ低減処理結果>

ここで、本実施の形態におけるノイズ低減処理結果について説明する。

[0074] 図 6 は、原信号（ノイズが載った映像信号）と、この原信号に対して従来方式によりノイズ低減処理を施した結果（従来例）と、原信号に対して本発明のノイズ低減処理を施した結果（本発明）と示すグラフである。

[0075] 図 6 に示すグラフにおいて、本発明の線は画素 A, C の画素値の差がノイズ量 $n \mid v$ の 3 倍を超えるとノイズ低減処理を行わない場合の結果を示している。

[0076] 一方、図 6 に示すグラフにおいて、従来例の線は処理対象画素 A, C の間の差に依らず、処理対象画素 B が比較対象画素 A, C に対してピークを持つ場合、ノイズ低減処理を行った結果を示している。

[0077] ここで、エッジ部で画素 B が画素 A, C に対してピークを持っている場合、本発明ではノイズ低減処理を行っていないが、従来例ではノイズ低減処理を行っている。但し、上述したノイズ量検出部 224 によって検出したノイズ量は $8 / 256$ 程度であり、画素 A, C の画素値の差がその $6 \sim 10$ 程度あると本図面では従来例も本発明も結果に大差がないように見えてしまう。

[0078] しかしながら、ノイズ量の 3 倍近い変化がある領域では、本発明と従来例との間に差があることが良く判る。具体的には、本発明では、原信号と従来例の何れかを取り、従来例より原信号に波形が残るようになる。このため、本来の映像を残しやすいというメリットがある。

[0079] なお、本発明に於いては、上記の処理を、図 3 に示した NR 回路 106 のように、フレーム方向、水平方向、垂直方向の 3 方向で順番に行う。

[0080] <ノイズ低減処理による効果説明>

以下に、本実施の形態 1 によるノイズ低減処理の効果について、図 7 ～ 図

10を参照しながら説明する。

[0081] 図7は、ノイズが載っている状態の映像（原画像）を示す。

[0082] 図7に示す原画像に対して、本実施の形態1で説明したノイズ低減処理を施した結果、図8に示すような映像が得られた。

[0083] また、図7に示す原画像に対して、従来のノイズ低減処理（エッジ部の判定無し）を施した結果、図9に示すような映像が得られた。

[0084] 図9に示す映像は、明らかに図8に示す映像よりも暈けた映像となっていることが判る。

[0085] すなわち、図8と図9を比べれば、本発明の方がセーターのデテールが残っていることが判る。

[0086] また、図7の原画像のタートルネックにあるノイズは、図8でも図9でも消えていることが判る。

[0087] さらに、図8に示す映像と図9に示す映像との差分を取った映像を図10に示す。

[0088] 図10に示す映像から、図8では、エッジ部をノイズと判断せずにノイズ低減処理を施していないこと、そして、図9では、エッジ部をノイズと判断してノイズ低減処理を施していることがよく判る。

[0089] 〔実施の形態2〕

＜ノイズ低減回路の変形例＞

本発明の他の実施の形態について説明すれば、以下の通りである。

[0090] 本実施の形態では、前記実施の形態1の図3に示したNR回路106のドット間ノイズ処理回路220を、図11に示すドット間ノイズ処理回路320に置き換えた第1ノイズ低減処理装置と、上記NR回路106のライン間ノイズ処理回路230を、図12に示すライン間ノイズ処理回路330に置き換えた第2ノイズ低減処理装置について説明する。

[0091] まず、上記第1ノイズ低減処理装置について図11を参照しながら以下に説明する。

[0092] ドット間ノイズ処理回路320は、図11に示すように、ノイズ処理部3

21、ラッチ(DL1)322、ラッチ(DL2)323、ノイズ量検出部324を備え、さらに、ラインドット間差分器325、ラインドット間差分器326を有する構成となっている。

[0093] 上記ラッチ(DL1)322、ラッチ(DL2)323、ノイズ量検出部324は、前記実施の形態1の図3に示すNR回路106のドット間ノイズ処理回路220の各部と同じなので、詳細な説明は省略する。

[0094] 上記ラインドット間差分器325、326は、それぞれ所定のライン数遅延したデータを上記ノイズ処理部321に出力するようになっている。また、ラッチ(DL1)322、ラッチ(DL2)323は所定のドット数遅延したデータを上記ノイズ処理部321に出力するようになっている。

[0095] 従って、上記ノイズ処理部321では、ドット間(水平方向)ノイズ処理を行う場合にも、ライン間(垂直方向)の差分も利用するようになっている。

[0096] すなわち、処理対象画素Bが比較対象画素A、Cに対してピークを持つ場合であっても、比較対象画素A、Cの画素値の間に大きな違いがあればノイズ低減処理を行わない。更らに、ライン間画素D、Eの画素値の間に大きな違いがあればノイズ低減処理を行わない。

[0097] ここで、比較対象画素A、Cの画素値の差の絶対値が予め設定した値よりも大きいときに、画素A、Cの画素値の間に大きな違いがあると判断する。また、ライン間画素D、Eの画素値の差の絶対値が予め設定した値よりも大きいときに、画素D、Eの画素値の間に大きな違いがあると判断する。両者の予め設定した値は、任意の値とする。

[0098] 次に、上記第2ノイズ低減処理装置について図12を参照しながら以下に説明する。

[0099] ライン間ノイズ処理回路330は、図12に示すように、ノイズ処理部331、ラッチ(DL1)332、ラッチ(DL2)333、ノイズ量検出部334を備え、さらに、ラインドット間差分器335、ラインドット間差分器336を有する構成となっている。

- [0100] 上記ラッチ（DL1）332とラインドット間差分器335でラインメモリHDL1を構成し、ラッチ（DL2）333とラインドット間差分器336でラインメモリHDL2を構成する。
- [0101] これらラインメモリHDL1、HDL2とノイズ量検出部334は、前記実施の形態1の図3に示すNR回路106のライン間ノイズ処理回路230の各部と同じなので、詳細な説明は省略する。
- [0102] 上記ラインドット間差分器335、336は、それぞれ所定のライン数遅延したデータを上記ノイズ処理部331に出力するようになっている。また、ラッチ（DL1）332、ラッチ（DL2）333は所定のドット数遅延したデータを上記ノイズ処理部331に出力するようになっている。
- [0103] 従って、上記ノイズ処理部331は、ライン間（垂直方向）ノイズ処理を行う場合にも、ドット間（水平方向）の差分も利用するようになっている。
- [0104] すなわち、処理対象画素Bが比較対象画素A、Cに対してピークを持つ場合であっても、比較対象画素D、Eの間に大きな違いがあればノイズ低減処理を行わない。更らに、ライン間画素A、Cの間に大きな違いがあれば雑音低減処理を行わない。
- [0105] ここで、比較対象画素D、Eの画素値の差の絶対値が予め設定した値よりも大きいときに、画素D、Eの画素値の間に大きな違いがあると判断する。また、ライン間画素A、Cの画素値の差の絶対値が予め設定した値よりも大きいときに、画素A、Cの画素値の間に大きな違いがあると判断する。両者の予め設定した値は、任意の値とする。
- [0106] <ノイズ低減処理による効果説明>
以下に、本実施の形態2によるノイズ低減処理の効果について、図13～図15を参照しながら説明する。
- [0107] 図13は、図7のノイズが載っている状態の映像（原画像）に対して、本実施の形態2で説明したノイズ低減処理を施した結果を示す。
- [0108] 図14は、図13に示す映像と図9の従来のノイズ低減処理を施した映像との差分を示す。この図14に示す映像からも、図13に示した映像は、従

来のノイズ低減処理を施した映像に比べて、ノイズが低減され、且つ、デテールが落ちていない映像となっていることが判る。

[0109] また、図 13 に示す映像は、前記実施の形態 1 による結果を示す図 8 に示す映像に比べてクッキリしていることが判る。つまり、実施の形態 2 のノイズ低減処理の方が、前記実施の形態 1 のノイズ低減処理よりも映像のデテールを落としていることが判る。

[0110] しかしながら、図 15 に示す実施の形態 2 の結果と実施の形態 1 の結果との差分を見れば、実施の形態 2 は、実施の形態 1 に比べて若干ノイズが目立つことが判る。

[0111] 上記の各実施の形態における、NR 回路 106 では、フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の順番で入力側から出力側に向かって直列に接続されている。この接続順に限定されるものではなく、フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) は、順不同で直列に接続されていてもよい。更に、何れかの処理回路が欠落していてもよく、何れかの処理回路 1 つだけでもよい。以下の実施の形態 3 では、フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の並びを変更した例について説明する。

[0112] [実施の形態 3]

＜ノイズ低減回路全体＞

本発明のさらに他の実施の形態について説明すれば、以下の通りである。

[0113] 本実施の形態では、前記実施の形態 1、2 における NR 回路 106 を構成するフレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の並びを変更した場合について説明する。

[0114] フレーム間ノイズ処理回路 210、ドット間ノイズ処理回路 220 (320)、ライン間ノイズ処理回路 230 (330) の並びを変更する場合、最

後に処理する方向で線が残りやすい傾向がある。

[0115] 従って、ライン間ノイズ処理回路 230 (330) を最後に配置すると横線が目立ちにくくなり、縦線が目立ち易くなる。

[0116] このように、ライン間ノイズ処理回路 230 (330) を最後に設けることにより、映像における横線が目立ちにくくなり、縦線が目立ち易くなるので、映像の横線にノイズが載っているような場合に有効である。そして、アナログ放送では、ノイズはある程度の時間継続して発生するので、横線ノイズに成りやすい。

[0117] また、ドット間ノイズ処理回路 220 (320) を最後に配置すると縦線が目立ちにくくなり、横線が目立ち易くなる。

[0118] このように、ドット間ノイズ処理回路 220 (320) を最後に設けることにより、映像における縦線が目立ちにくくなり、横線が目立ち易くなるので、映像に元々横線が多いような場合に有効である。

[0119] なお、フレーム間ノイズ処理回路 210 には、ライン間ノイズ処理回路 230 (330) やドット間ノイズ処理回路 220 (320) のように、最後に配置しても特に問題は生じない。しかしながら、最初にフレーム間のノイズを落とすと、フリッカしなくなるので、フレーム間ノイズ処理回路 210 は、最初に配置するのが好ましい。

[0120] このように、フレーム間ノイズ処理回路 210 を最初に配置した場合、後段のドット間ノイズ処理、ライン間ノイズ処理を行う際に、フリッカの無い映像に対して行うことができるので、画素にノイズが載っているか否かの判断をより正確に行うことができる。

[0121] 従って、不要なノイズ低減処理を避けて、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。

[0122] 以上のことから、NR 回路 106 では、フレーム間ノイズ処理回路 210 を最初に配置し、残りのノイズ処理回路については、映像信号のノイズの傾

向に合わせて配置位置を適宜決めればよい。

[0123] 上記ノイズ処理回路は、具体的には、以下の回路構成であってもよい。

[0124] 上記ノイズ処理回路は、注目画素の画素値と当該注目画素の上下左右斜め方向に存在する比較画素の画素値とを比較する画素値比較部と、上記画素値比較部による比較結果が、注目画素の画素値が当該注目画素の複数比較画素の画素値の何れよりも大きいまたは小さいことを示している場合に、当該注目画素を挟んで両側の画素の画素値の差を求める画素値演算部と、上記画素値演算部による演算結果から、注目画素に対してノイズ低減処理を施すか否かを判断する判断部とを備え、上記判断部は、上記両側画素同士の画素値の差が予め設定した値以下の場合、上記注目画素に対してノイズ低減処理を行うと判断し、求めた画素値の差が予め設定した値よりも大きい場合、上記注目画素に対してノイズ低減処理を行わないと判断する構成である。

[0125] さらに、注目画素の画素値と、当該注目画素の比較画素の画素値とから、当該注目画素に生じているノイズ量を検出するノイズ量検出回路を備え、上記ノイズ処理回路は、上記判断部が注目画素に対してノイズ低減処理を施すと判断したとき、上記ノイズ量検出回路により検出されたノイズ量を、注目画素の画素値から加減算することが好ましい。

[0126] 上記構成によれば、注目画素におけるノイズ量が予め検出されるので、当該注目画素に対してノイズ低減処理を施すと判断された場合に、当該注目画素の画素値に対して検出したノイズ量を加減算するだけでノイズ低減処理を行うことができる。

[0127] 本発明のノイズ低減処理装置は、マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、映像信号のフレーム毎にノイズ処理を行うフレーム間ノイズ処理回路と、映像信号の水平方向のノイズ処理を行うドット間ノイズ処理回路と、映像信号の垂直方向のノイズ処理を行うライン間ノイズ処理回路とを備え、上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路は、直列に接続されると共に、請求項 1～3

の何れか1項に記載のノイズ低減処理装置のノイズ処理回路であることを特徴としている。

[0128] 上記の構成によれば、フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路といった3種類のノイズ処理を順番に行うことになる。このように、異なるノイズ処理を段階的に行うことで、映像かノイズかをより明確に特定できるようになるので、ノイズ低減をより効果的に行うことができ、不要なノイズ低減処理を行わずに済む。つまり、注目画素の両側の画素同士で極端に画素値の値が違う映像のエッジ部分に対して、ノイズ低減処理が行われることを回避することができる。

[0129] これにより、ノイズ低減処理によって、本来の映像信号における入力波形のピークが抑えられる事態を回避することができるので、ノイズ低減処理後の映像が量けてしまうという問題は生じない。

[0130] 従って、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が量けにくいノイズ低減処理装置を提供することができるという効果を奏する。

[0131] 上記ドット間ノイズ処理回路は、垂直方向に配置されたライン間比較画素の差分を用いて、水平方向のノイズ処理を行うかの判断をすることが好ましい。

[0132] 上記構成によれば、ドット間ノイズ処理回路は、垂直方向に配置されたライン間の差分を用いて、水平方向のノイズ処理を行うかの判断をすることで、ノイズ処理を行うか否かの判断をドット間の差分だけでなく、垂直方向に配置されたライン間の差分を用いることになる。

[0133] これにより、ドット間の差分により、注目画素のノイズ低減処理を行うことを判断した場合であっても、ライン間の差分を確認することで、注目画素に対する不要なノイズ低減処理を行わずに済む。例えば、注目画素をB、ドット間の画素A、C、ライン間の画素D、Eとしたとき、注目画像Bが画素A、Cに対してピークを持つ場合、通常であれば、注目画素Bに対してノイズ低減処理が施されるが、画素D、Eの画素値の差の絶対値が予め設定した値

よりも大きい場合、当該注目画素Bはノイズではないことになり、注目画素Bに対するノイズ低減処理が行われない。

[0134] 従って、不要なノイズ低減処理を防ぐことができるので、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができ、この結果、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。

[0135] 上記ライン間ノイズ処理回路は、水平方向に配置されたドット間比較画素の差分を用いて、垂直方向のノイズ処理を行うかの判断をすることが好ましい。

[0136] 上記構成によれば、ライン間ノイズ処理回路は、水平方向に配置されたドット間の差分を用いて、垂直方向のノイズ処理を行うかの判断をすることで、ノイズ処理を行うか否かの判断をライン間の差分だけでなく、水平方向に配置されたドット間の差分を用いることになる。

[0137] これにより、ライン間の差分により、注目画素のノイズ低減処理を行うことを判断した場合であっても、ドット間の差分を確認することで、注目画素に対する不要なノイズ低減処理を行わずに済む。例えば、注目画素をB、ドット間の画素D、E、ライン間の画素A、Cとしたとき、注目画素Bが画素D、Eに対してピークを持つ場合、通常であれば、注目画素Bに対してノイズ低減処理が施されるが、画素A、Cの画素値の差の絶対値が予め設定した値よりも大きい場合、当該注目画素Bはノイズではないことになり、注目画素Bに対するノイズ低減処理が行われない。

[0138] 従って、不要なノイズ低減処理を防ぐことができるので、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができ、この結果、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。

[0139] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ライン間ノイズ処理回路が最後に接続されていることが好ましい。

- [0140] 上記構成のように、ライン間ノイズ処理を最後にすると、映像における横線が目立ちにくくなり、縦線が目立ち易くなるので、映像の横線にノイズが載っているような場合に有効である。
- [0141] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ドット間ノイズ処理回路が最後に接続されていることが好ましい。
- [0142] 上記構成のように、ドット間ノイズ処理を最後にすると、映像における縦線が目立ちにくくなり、横線が目立ち易くなるので、映像に元々横線が多いような場合に有効である。
- [0143] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、フレーム間ノイズ処理回路が最初に接続されていることが好ましい。
- [0144] 上記構成のように、フレーム間ノイズ処理を最初に行うことで、最初にフレーム間のノイズを落とすことができるので、フリッカしなくなる。このため、後段のドット間ノイズ処理、ライン間ノイズ処理を行う際に、フリッカの無い映像に対して行うことができるので、画素にノイズが載っているか否かの判断をより正確に行うことができる。
- [0145] 従って、不要なノイズ低減処理を避けて、ノイズ低減処理の対象となる画素を的確に判断し、ノイズ低減処理を施すことができるので、ノイズ低減処理後であっても、映像が暈けにくいノイズ低減処理装置を提供することができるという効果を奏する。
- [0146] 本発明の表示装置は、マトリックス状に配置された画素からなり、供給される映像信号に基づいて映像を表示する表示部と、上記画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置とを備えた表示装置であって、上記ノイズ低減処理装置として、上記構成の各ノイズ低減処理装置を用いることで、当該表示装置は、ノイズが少なく、且つ暈けの少ない表示品位の高い映像を表示することが可能となる。

[0147] 〔実施の形態４〕

＜液晶表示装置全体＞

本発明のさらに他の実施の形態について説明すれば、以下の通りである。

[0148] 図１６は、本発明のノイズ低減処理装置を適用した表示装置としての液晶表示装置１１０１の全体構成ブロック図を示す。

[0149] 上記液晶表示装置１１０１は、図１６に示すように、画像を表示するための液晶モジュール１１０２、上記液晶モジュール１１０２に表示用の映像信号を供給するための画像処理エンジン１１０３、上記画像処理エンジン１１０３に供給されるＲＦ信号（映像信号）を検波するチューナー１１０４を少なくとも含んだ構成となっている。ここでは、映像信号として、放送波を想定して説明する。放送波の信号方式としては、ＮＴＳＣ方式、ＰＡＬ方式等のインターレース信号とする。

[0150] 上記画像処理エンジン１１０３は、Ｙ／Ｃ分離回路１１０５、ＮＲ回路（ノイズ低減処理装置）１１０６、Ｉ／Ｐ変換回路１１０７を備えて、検波後のＲＦ信号（映像信号）に対して所定の処理を施して、後段の液晶モジュール（表示装置）１１０２に送る。

[0151] すなわち、上記液晶表示装置１１０１は、アンテナやケーブルから届くＲＦ信号をチューナー１１０４で検波し、ＣＶＢＳ（コンポジットビデオ信号）を画像処理エンジン１１０３に送る。画像処理エンジン１１０３において、ＣＶＢＳをＹ／Ｃ分離回路１１０５で輝度信号Ｙと色信号Ｃに分離する。ＮＲ回路１１０６では、ＹＣ信号からノイズを落としＩ／Ｐ変換回路１１０７に出力する。Ｉ／Ｐ変換回路１１０７では、液晶の解像度に合わせて入力映像を解像度変換し、液晶モジュール１１０２へ出力する。

[0152] 液晶モジュール１１０２では、入力された映像信号をＴＣＯＮ（タイミングコントローラ）１１０８で受けて、ＬＣＤ（液晶パネル）１１０９の仕様に合わせた信号とタイミングに変換し、ＬＣＤ１１０９に表示させる。このＬＣＤ１１０９は、マトリックス状に配置され、入力される画像データに対応する画素を有する表示パネル（表示部）である。

[0153] <本願のノイズ低減処理の原理説明>

ここで、本発明のノイズ低減処理の原理について、図17を参照しながら以下に説明する。

[0154] 画素は、マトリックス状に配置されているものとする。従って、ノイズ低減処理対象の画素（処理対象画素（注目画素））の周囲には、上下左右斜め方向に多数の画素が存在している。これらの処理対象画素の上下左右斜め方向に存在する画素を周辺画素と称する。図17では、処理対象画素eの周辺画素として、当該処理対象画素eに隣接する8個の画素a～d、f～iと、これら隣接画素の外側の4個の画素j、k、m、nとを記している。

[0155] 通常、処理対象画素eにノイズが載っているか否かは、処理対象画素eが隣接する周辺画素a～d、f～iと比べピークを持っているか否かによって判断する。しかしながら、このピークを持つ理由がノイズだけによるものか否かを正確に判断しないと、処理対象画素eに対するノイズ低減処理を適切に行うことができない。例えば、処理対象画素eが、映像のエッジ部分の画素である場合、当然、周辺画素と比べてピークを持っていることになる。このような場合、これまでの技術であれば、処理対象画素eにノイズが載っていると判断され、ノイズ低減処理が施される。このため、本来、ノイズ低減処理の必要のない映像のエッジ部分の画素に対してノイズ低減処理が施されてしまい、映像全体が曇った感じとなる。

[0156] そこで、本発明では、処理対象画素eが周辺画素a～d、f～i、j、k、m、nに比べてピークを持つ理由が、ノイズだけによるものか否かを以下の方法で調べる。

[0157] まず、処理対象画素eの画像信号（画素値） E_9 と8個の周辺画素a～d、f～iの画像信号 E_x （ $x=1\sim 8$ ）との差分の絶対値 F_x （ $x=1\sim 8$ ）を求める。

[0158] この処理対象画素eがピークを持つ原因がノイズだけであれば、8個の周辺画素の画像信号 E_x は処理対象画素eの画像信号 E_9 とノイズ量 N_d 程度の差があるはずである。即ち、8個の差分の絶対値 F_x が総てノイズ量 N_d

程度であれば、処理対象画素 e がピークを持つ原因はノイズだけと言える。

[0159] 但し、ノイズの発生頻度によっては、8個の周辺画素にもノイズが載っている可能性がある。この場合、差分の絶対値 F_x のうち幾つかはノイズ量 N_d より小さくなると考えられる。

[0160] そこで、8個の差分の絶対値 F_x のうちノイズ量 N_d より小さい値が予め設定した Y 個 (Y は 1 ～ 3 の整数) 以下であれば、処理対象画素 e にノイズが載っていると判断し、当該処理対象画素 e に対してノイズ低減処理を行う。

[0161] 一方、8個の差分の絶対値 F_x のうちノイズ量 N_d より小さい値が予め設定した Y 個 (Y は 1 ～ 3 の整数) よりも多ければ、処理対象画素 e にノイズが載っていないと判断し、当該処理対象画素 e に対してノイズ低減処理は行わない。

[0162] 本発明で行うノイズ低減処理は、処理対象画素 e と、当該処理対象画素 e を中心とする水平方向の周辺画素 j , k の組、または水平方向の周辺画素 d , f の組と比較し、処理対象画素 e がピークを持てば、当該処理対象画素 e からノイズ量 N_d を加減する。また、処理対象画素 e と、当該処理対象画素 e を中心とする垂直方向の周辺画素 m , n の組、または垂直方向の周辺画素 b , h の組と比較し、処理対象画素 e がピークを持てば、処理対象画素 e からノイズ量 N_d を加減する。

[0163] このノイズ量 N_d の加減算処理により、輪郭を潰しにくいノイズ低減処理を実現している。

[0164] なお、上記差分の絶対値 F_x の分布を一フレーム間求め、最頻値をノイズ量 N_d としている。

[0165] 以上の結果、本来、ノイズ低減処理の必要のない映像のエッジ部分の画素に対してノイズ低減処理が施されてしまうことを無くすることができるので、表示される映像に対して暈け感が抑えられるといった効果を奏する。

[0166] <ノイズ低減処理装置>

上記のノイズ低減処理は、図 16 に示す NR 回路 1106 によって実現さ

れる。

[0167] 図18は、NR回路1106の概略構成ブロック図である。

[0168] 上記NR回路1106は、図18に示すように、処理対象画素（注目画素）の画素値と、周辺画素のうち、当該処理対象画素を中心に水平方向に配置された複数個の比較対象画素（以下、比較画素と称する）の画素値との比較から、当該処理対象画素の水平方向のノイズ低減処理を行う水平NR処理回路（水平方向ノイズ処理回路）1210と、上記水平NR処理回路1210による水平方向のノイズ低減処理が施された処理対象画素またはノイズ低減処理が施されていない処理対象画素の画素値と、当該処理対象画素を中心に垂直方向に配置された複数個の比較画素の画素値との比較から、当該処理対象画素の垂直方向のノイズ低減処理を行う垂直NR処理回路（垂直方向ノイズ処理回路）1220とを備えている。

[0169] 上記水平NR処理回路1210は、第1ヒストグラム処理部（第1ノイズ量算出手段）1211、第1カウント部（第1カウント手段）1212、第1加減算部（第1ノイズ処理手段）1213を備えている。

[0170] 上記第1ヒストグラム処理部1211は、処理対象画素eの画像信号（画素値）と、当該処理対象画素eを中心とする水平方向に配置された複数の画素（比較画素（図19の（b）に示す画素d、f、j、k））の画素信号の平均値と処理対象画素eの画像信号との差分の絶対値をヒストグラム化し、ノイズ量を算出するようになっている。ここでは、上記差分の絶対値を一フレーム間にわたりヒストグラム化し、その最頻値をノイズ量Ndとしている。

[0171] 上記第1カウント部1212は、処理対象画素eの画像信号と、当該処理対象画素eの周辺に配置された複数個の周辺画素（図19の（a）に示す画素a～d、f～i）の画像信号との差分の絶対値が、上記第1ヒストグラム処理部1211によって算出されたノイズ量Ndに相当する値よりも小さい周辺画素の個数Aをカウントする。

[0172] ここで、第1カウント部1212は、カウントした周辺画素の個数Aが予

め設定した個数 Y （本実施の形態では、 $Y = 2$ とする）以下の場合、上記処理対象画素 e がノイズ低減処理の対象画素であること、すなわち $A \leq Y$ を第1加減算部1213に知らせる。

[0173] 上記第1加減算部1213は、 $A \leq Y$ であるとき以下のノイズ低減処理を行うが、 $A > Y$ であるときはノイズ低減処理を行わない。つまり、この場合、水平NR処理回路1210における上記処理対象画素 e に対するノイズ低減処理は行われない。

[0174] 上記第1加減算部1213は、処理対象画素 e と比較画素（画素 d 、 f 、 j 、 k ）とを比較して、当該処理対象画素 e の画像信号が比較した全ての比較画素の画像信号よりも大きい場合には、当該処理対象画素 e の画像信号から上記第1ヒストグラム処理部1211によって算出されたノイズ量 N_d に相当する値を減算し、当該処理対象画素 e の画像信号が比較した全ての比較画素の画像信号よりも小さい場合には、当該処理対象画素 e の画像信号から上記第1ヒストグラム処理部1211によって算出されたノイズ量 N_d に相当する値を加算する処理を行う。また、上記条件を満たさない場合、及び $A > Y$ であるときはノイズ低減処理を行わない。

[0175] また、上記垂直NR処理回路1220は、第2ヒストグラム処理部（第2ノイズ量算出手段）1221、第2カウント部（第2カウント手段）1222、第2加減算部（第2ノイズ処理手段）1223を備えている。

[0176] 上記第2ヒストグラム処理部1221は、処理対象画素 e の画像信号（画素値）と、当該処理対象画素 e を中心とする垂直方向に配置された複数の画素（比較画素（図19の（c）に示す画素 b 、 h 、 m 、 n ））の画素信号の平均値と処理対象画素 e の画像信号との差分の絶対値をヒストグラム化し、ノイズ量を算出するようになっている。ここでは、上記差分の絶対値を一フレーム間にわたりヒストグラム化し、その最頻値をノイズ量 N_h としている。

[0177] 上記第2カウント部1222は、処理対象画素 e の画像信号と、当該処理対象画素 e の周辺に配置された複数個の周辺画素（図19の（a）に示す画

素 $a \sim d$ 、 $f \sim i$) の画像信号との差分の絶対値が、上記第2ヒストグラム処理部1221によって算出されたノイズ量 N_h に相当する値よりも小さい周辺画素の個数 B をカウントする。

[0178] ここで、第2カウント部1222は、カウントした周辺画素の個数 B が予め設定した個数 Y (本実施の形態では、 $Y = 2$ とする) 以下の場合、上記処理対象画素 e がノイズ低減処理の対象画素であること、すなわち $B \leq Y$ を第2加減算部1223に知らせる。

[0179] 上記第2加減算部1223は、 $B \leq Y$ であるとき以下のノイズ低減処理を行うが、 $B > Y$ であるときはノイズ低減処理を行わない。つまり、この場合、垂直NR処理回路1220における上記処理対象画素 e に対するノイズ低減処理は行われない。

[0180] 上記第2加減算部1223は、上記第1加減算部1213と同様に、処理対象画素 e と比較画素 (図19の(c)に示す画素 b 、 h 、 m 、 n) とを比較して、当該処理対象画素 e の画像信号が比較した全ての比較画素の画像信号よりも大きい場合には、当該処理対象画素 e の画像信号から上記第2ヒストグラム処理部1221によって算出されたノイズ量 N_h に相当する値を減算し、当該処理対象画素 e の画像信号が比較した全ての比較画素の画像信号よりも小さい場合には、当該処理対象画素 e の画像信号から上記第2ヒストグラム処理部1221によって算出されたノイズ量 N_h に相当する値を加算する処理を行う。また、上記条件を満たさない場合、及び $B > Y$ であるときはノイズ低減処理を行わない。

[0181] 上記処理について具体的に説明すると以下のようなになる。

[0182] 上記NR回路1106は、第1ステップとして、水平NR処理回路1210による処理を行い、第2ステップとして、垂直NR処理回路1220による処理を行う。

[0183] すなわち、水平NR処理回路1210において、処理対象画素 e の画像信号 E_9 と周辺画素 $a \sim d$ 、 $f \sim i$ の画像信号 E_x ($x = 1 \sim 8$) の差の絶対値 F_x を求める (但し、周辺画素は隣接画素とは限らず、処理画素から数画

素離れた画素の場合もある)。

- [0184] 並行して、画素 d 、 f の画像信号 E_4 、 E_5 の平均値と処理対象画素 e の画像信号 E_9 の差の絶対値 F_9 を求める。この差の絶対値 F_9 を一フレーム間に渡りヒストグラム化し、その最頻値をノイズ量 N_d とする。
- [0185] 上記差の絶対値 $F_1 \sim F_8$ がこの(前フレームから求めた)ノイズ量 N_d 未満となった画素数 A をカウントする。
- [0186] この画素数 A が Y 以下(本実施の形態では $Y = 2$ とする)の場合、 NR 処理対象として、処理対象画素 e から水平方向に N 画素(本実施の形態では $N = 1$ 、 3)離れた画素の組と処理対象画素 e を比較する。図 19 の (b) に示すように、処理対象画素 e から水平方向に 1 画素離れた画素 d 、 f 、2 画素離れた画素 j 、 k が相当する。
- [0187] 処理対象画素 e が $N = 1$ の 2 画素、 $N = 3$ の 2 画素、何れかの組と比較し、何れかの組に対して最大となれば、処理対象画素 e の画像信号 E_9 からノイズ量 N_d を引く。
- [0188] 処理対象画素 e が $N = 1$ の 2 画素、 $N = 2$ の 2 画素、 $N = 3$ の 2 画素、何れかの組と比較し、何れかの組に対して最小となれば、処理対象画素 e の画像信号 E_9 からノイズ量 N_d を加える。
- [0189] 画素数 A が Y を超えていれば、 NR 処理対象とせず、処理画素 e に何もしない。
- [0190] 次のステップでは、水平 NR 処理回路 1210 においてノイズ低減処理された処理済の映像または、水平 NR 処理回路 1210 においてノイズ低減処理されなかった映像に対して、垂直方向に対するノイズ低減処理(垂直 NR 処理回路 1220 による処理)を行う。但し、ノイズ量 N_h は、図 19 の (c) に示すように、処理対象画素 e を中心として垂直方向に配置された画素 b 、 h の画像信号 E_2 、 E_7 の平均値と処理対象画素 e の画像信号 E_9 との差の絶対値 F_{10} から求める。
- [0191] そして、処理対象画素 e と周辺画素 $a \sim d$ 、 $f \sim i$ を比較し、その差が N_h 未満である画素数 B が Y 以下(本実施の形態では $Y = 2$ とする)の場合、

N R 処理対象として、処理対象画素 e から垂直方向に H 画素（本実施の形態では $H = 2, 4$ ）離れた画素の組と比較する N R 処理を行う。

[0192] 上記条件を満たさない場合、及び画素数 B が Y を超えれば、N R 処理対象とせず、処理画素 e に何もしない。

[0193] <ノイズ低減処理による効果説明>

以下に、本実施の形態 4 によるノイズ低減処理の効果について、図 20～図 23 を参照しながら説明する。

[0194] 図 20 は、ノイズが載っている状態の映像（原画像）を示す。

[0195] 図 20 に示す原画像に対して、本実施の形態 4 で説明したノイズ低減処理を施した結果、図 21 に示すような映像が得られた。

[0196] また、図 20 に示す原画像に対して、従来のノイズ低減処理（エッジ部の判定無し）を施した結果、図 22 に示すような映像が得られた。

[0197] 図 22 に示す映像は、明らかに図 21 に示す映像よりも曇けた映像となっていることが判る。すなわち、図 21 と図 22 を比べれば、本発明の方がセーターの模様が潰れていないことが判る。

[0198] さらに、図 21 に示す映像と図 22 に示す映像との差を 8 倍にした結果を示す映像を図 23 に示す。

[0199] 図 23 に示す映像から、図 21 では、映像のエッジ部をノイズと判断せずにノイズ低減処理を施していないこと、そして、図 22 では、映像のエッジ部をノイズと判断してノイズ低減処理を施していることがよく判る。

[0200] [実施の形態 5]

本実施の形態では、前記実施の形態 4 と異なり、N R 回路 1106 における前段に垂直 N R 処理回路 1220、後段に水平 N R 処理回路 1210 を配置した例について説明する。

[0201] すなわち、本実施の形態に係る N R 回路 1106 では、図 18 に示す水平 N R 処理回路 1210 と垂直 N R 処理回路 1220 との並びを逆にして、処理対象画素（注目画素）の画素値と、周辺画素のうち、当該処理対象画素を中心に垂直方向に配置された複数個の比較対象画素（以下、比較画素と称す

る)の画素値との比較から、当該処理対象画素の垂直方向のノイズ低減処理を行う垂直NR処理回路1220と、上記垂直NR処理回路1220による垂直方向のノイズ低減処理が施された処理対象画素またはノイズ低減処理が施されていない処理対象画素の画素値と、当該処理対象画素を中心に水平方向に配置された複数個の比較画素の画素値との比較から、当該処理対象画素の水平方向のノイズ低減処理を行う水平NR処理回路1210とを備えることになる。

[0202] このように、NR回路1106において、水平NR処理回路1210と垂直NR処理回路1220との配置を変えても、前記実施の形態4と奏する効果はほとんど変わらない。

[0203] しかしながら、映像によっては、垂直NR処理回路1220によるノイズ低減処理をして、続いて、水平NR処理回路1210によるノイズ低減処理を行うほうがノイズ低減処理効果とエッジの暈けの低減効果とを奏する場合がある。また、この逆の場合もある。従って、各ノイズ処理回路が得意な画像(映像)の種類に応じて、どちらかのノイズ処理回路を前段に配置するようにすればよい。

[0204] なお、本実施の形態4、5では、ノイズ低減処理を行う際に、水平方向、垂直方向の画素の画像信号を利用していたが、これに限定されるものではなく、時間軸方向の画素の画像信号を利用してもよい。以下の実施の形態6において、時間軸方向の画素の画像信号を利用したノイズ低減処理を行うノイズ低減処理装置の例について説明する。

[0205] [実施の形態6]

＜ノイズ低減処理装置の他の例＞

本発明の他の実施の形態について説明すれば、以下の通りである。

[0206] 本実施の形態では、前記実施の形態4の図18に示したNR回路1106に、さらに、図24に示す時間NR処理回路(時間軸方向ノイズ処理回路)1230を設けた例について説明する。

[0207] なお、上記時間NR処理回路1230は、実施の形態4で説明した水平N

R 処理回路 1 2 1 0、垂直 N R 処理回路 1 2 2 0 よりも前段に設けられている。本実施の形態では、時間 N R 処理回路 1 2 3 0 を、水平 N R 処理回路 1 2 1 0 の前段に設けた例について説明する。

[0208] まず、上記時間 N R 処理回路 1 2 3 0 について図 2 4 及び図 2 5 を参照しながら以下に説明する。

[0209] 時間 N R 処理回路 1 2 3 0 は、図 2 4 に示すように、第 3 ヒストグラム処理部（第 3 ノイズ量算出手段）1 2 3 1、第 3 カウント部（第 3 カウント手段）1 2 3 2、第 3 加減算部（第 3 ノイズ処理手段）1 2 3 3 を備えている。

[0210] 上記第 3 ヒストグラム処理部 1 2 3 1 は、処理対象画素 e の画像信号と、当該処理対象画素 e を中心とする時間軸方向に一フレーム離れて配置された複数の画素（比較画素：図 2 5 に示す画素 o 、 p ）の画素信号の平均値と処理対象画素 e の画像信号との差分の絶対値をヒストグラム化し、ノイズ量を算出するようになっている。ここでは、上記差分の絶対値を一フレーム間にわたりヒストグラム化し、その最頻値をノイズ量 N_f としている。

[0211] 上記第 3 カウント部 1 2 3 2 は、処理対象画素 e の画素値と、当該処理対象画素 e の周辺に配置された複数個の周辺画素（図 2 5 に示す画素 $a \sim d$ 、 $f \sim i$ ）の画像信号との差分の絶対値が、上記第 3 ヒストグラム処理部 1 2 3 1 によって算出されたノイズ量 N_f に相当する値よりも小さい周辺画素の個数 C をカウントする。

[0212] ここで、第 3 カウント部 1 2 3 2 は、カウントした周辺画素の個数 C が予め設定した個数 Y （本実施の形態では、 $Y = 2$ とする）以下の場合、上記処理対象画素 e がノイズ低減処理の対象画素であること、すなわち $C \leq Y$ を第 3 加減算部 1 2 3 3 に知らせる。

[0213] 上記第 3 加減算部 1 2 3 3 は、 $C \leq Y$ であるとき以下のノイズ低減処理を行うが、 $C > Y$ であるときはノイズ低減処理を行わない。つまり、この場合、時間 N R 処理回路 1 2 3 0 における上記処理対象画素 e に対するノイズ低減処理は行われない。

- [0214] 上記第3加減算部1233は、処理対象画素 e と比較画素（図25に示す画素 o 、 p ）とを比較して、当該処理対象画素 e の画像信号が比較した全ての比較画素の画像信号よりも大きい場合には、当該処理対象画素 e の画像信号から上記第3ヒストグラム処理部1231によって算出されたノイズ量 N_f に相当する値を減算し、当該処理対象画素 e の画像信号が比較した全ての比較画素の画像信号よりも小さい場合には、当該処理対象画素 e の画像信号から上記第3ヒストグラム処理部1231によって算出されたノイズ量 N_f に相当する値を加算する処理を行う。また、上記条件を満たさない場合、及び $C > Y$ であるときはノイズ低減処理を行わない。
- [0215] 上記処理について具体的に説明すると以下のようなになる。
- [0216] 上記時間 N_R 処理回路1230では、上述したように、処理対象画素 e と時間軸方向の画素 o 、 p との比較だけでなく、処理対象画素 e と周辺画素 $a \sim d$ 、 $f \sim i$ との比較も行う。
- [0217] 即ち、処理対象画素 e の画像信号 E_9 と周辺画素 $a \sim d$ 、 $f \sim i$ の画像信号 E_x （ $x = 1 \sim 8$ ）の差の絶対値 F_x を求める。
- [0218] 並行して、処理対象画素 e の位置の前後フレームデータである画素 o 、 p の画像信号 E_{11} 、 E_{12} の平均値と処理対象画素 e の画像信号 E_9 の差分の絶対値 F_{11} を求める。この差分の絶対値 F_{11} を一フレーム間に渡りヒストグラム化し、その最頻値をノイズ量 N_f とする。
- [0219] 上記差分の絶対値 $F_1 \sim F_8$ がこの（前フレームから求めた）ノイズ量 N_f 未満となった画素数 C をカウントする。
- [0220] この画素数 C が Y 以下（本実施例では $Y = 2$ とする）の場合、 N_R 処理対象として、処理対象画素 e から時間軸方向に各一フレーム離れた画素 o 、 p の組と処理対象画素 e を比較する。
- [0221] 処理対象画素 e が画素 o 、 p と比較し、最大となれば、処理対象画素 e の画像信号 E_9 からノイズ量 N_f を引く。
- [0222] 処理対象画素 e が画素 o 、 p と比較し、最小となれば、処理対象画素 e の画像信号 E_9 からノイズ量 N_f を加える。

[0223] 上記条件を満たさない場合、及び画素数CがYを超えていれば、NR処理対象とせず、処理対象画素eに何もしない。

[0224] その後、実施の形態4で示した水平NR処理回路1210による水平NR処理と垂直NR処理回路1220による垂直NR処理を行う。

[0225] <ノイズ低減処理による効果説明>

以下に、本実施の形態6によるノイズ低減処理の効果について、図26～図28を参照しながら説明する。

[0226] 図26は、実施の形態4での説明に使用した図20のノイズが載っている状態の映像（原画像）に対して、本実施の形態2で説明したノイズ低減処理を施した結果を示す。

[0227] 図27は、従来のノイズ低減処理によって本実施の形態6と同様に、時間軸方向、水平方向、垂直方向のノイズ低減処理を施した結果を示す。

[0228] すなわち、図26と図27を比べれば、本発明の方がセーターの模様が潰れていないことが判る。

[0229] さらに、図26に示す映像と図27に示す映像との差を8倍にした結果を示す映像を図28に示す。

[0230] 図28に示す映像から、図26では、映像のエッジ部をノイズと判断せずにノイズ低減処理を施していないこと、そして、図27では、映像のエッジ部をノイズと判断してノイズ低減処理を施していることがよく判る。

[0231] 本実施の形態のように、上記時間NR処理回路1230を設けることで、フレーム単位で変化する処理対象画素eの画素値を考慮したノイズ低減処理を行うことができる。

[0232] これにより、時間による動きのある映像に対するノイズ低減処理を適切に行うことができる。

[0233] しかも、時間NR処理回路1230による時間軸方向のノイズ処理の結果が最も暈けが生じにくいので、例えば静止画像であれば、時間方向でエッジの位置は余り変わらず、同じエッジの画像同士を比較できるので、エッジを潰しにくくなり、この結果、ボゲが生じにくくなっている。

[0234] 従って、本実施の形態のように、時間NR処理回路1230を、水平NR処理回路1210の前段に設けることで、暈けが生じにくいノイズ低減処理を行うことが可能となる。

[0235] なお、本実施の形態6では、時間NR処理回路1230を水平NR処理回路1210の前段に設けた例について説明したが、これに限定されるものではなく、前記実施の形態5のように、垂直NR処理回路1220、水平NR処理回路1210の順に処理が行われる場合、時間NR処理回路1230を、垂直NR処理回路1220の前段に設けてもよい。以下の実施の形態7では、垂直NR処理回路1220、水平NR処理回路1210の順に処理を行う場合に、垂直NR処理回路1220の前段に時間NR処理回路1230を設けた例について説明する。

[0236] 〔実施の形態7〕

＜ノイズ処理回路全体＞

本発明のさらに他の実施の形態について説明すれば、以下の通りである。

[0237] 本実施の形態では、NR回路1106において、時間NR処理回路1230、垂直NR処理回路1220、水平NR処理回路1210の順に処理が行われる場合について説明する。

[0238] すなわち、本実施の形態に係るNR回路1106では、前記実施の形態5における垂直NR処理回路1220と水平NR処理回路1210の並び方向に対して、垂直NR処理回路1220の前段に時間NR処理回路1230が配置されている。従って、垂直NR処理回路1220は、時間NR処理回路1230から出力される画素値を、処理対象画素の画素値として用いることになる。

[0239] このように、垂直NR処理回路1220を水平NR処理回路1210の前段に配置し、さらに、時間NR処理回路1230を垂直NR処理回路1220の前段に配置することで、前記実施の形態6と同じ効果を奏することができる。

[0240] なお、時間NR処理回路1230は、エッジを潰しにくいという理由から

、エッジの暈けを無くすには、水平NR処理回路1210や垂直NR処理回路1220よりも前段に配置されていることが好ましい。

[0241] なお、上記の実施の形態4～7においては、いずれもNR回路1106内には、2つ以上のノイズ処理回路が配置された例について説明しているが、本願発明はこれに限定されるものではなく、NR回路1106内に一つのノイズ処理回路を設けても、十分に従来技術よりもエッジ暈けをなくすることができる。

[0242] すなわち、NR回路1106において、水平NR処理回路1210のみでもよく、また、垂直NR処理回路1220のみでもよく、さらに、時間NR処理回路1230のみであっても、従来技術よりもノイズ低減処理後ににおいてエッジ暈けを生じさせない。

[0243] また、エッジ暈けを一番生じさせない構成としては、前記実施の形態6、7のように、水平NR処理回路1210、垂直NR処理回路1220、時間NR処理回路1230の3種類のノイズ処理回路を併用した場合である。

[0244] 但し、時間NR処理回路1230は、フレームメモリを2個使用するので、コスト高になるという問題が生じる。従って、コストを抑えて、ある程度のエッジ暈けを生じさせないようにするには、水平NR処理回路1210、垂直NR処理回路1220の2つのノイズ処理回路を用いればよい。

[0245] 上記ノイズ処理回路におけるノイズ低減処理は、注目画素と任意の方向に配置された複数個の比較画素とを比較して、当該注目画素の画素値が全ての上記比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が全ての上記比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であることが好ましい。

[0246] 上記構成によれば、既に、注目画素のピークがノイズであることを適切に判断されているので、後は、ノイズ量が正であるか負であるかを判断し、ノイズ量の正負にあわせてノイズ量を加減算するだけで、適切なノイズ低減処

理を行うことができる。

[0247] 比較画素の配置方向としては、注目画素を中心とする水平方向、垂直方向、あるいは時間軸方向が考えられる。

[0248] 上記ノイズ量算出手段は、注目画素の画素値と、当該注目画素を中心に水平方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出することが好ましい。

[0249] 上記ノイズ量算出手段は、注目画素の画素値と、当該注目画素を中心に垂直方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出することが好ましい。

[0250] 上記ノイズ量算出手段は、注目画素の画素値と、当該注目画素を中心に時間軸方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出することが好ましい。

[0251] 上記ノイズ処理回路を2つ有し、一方のノイズ処理回路は、上記ノイズ量算出手段として、注目画素の画素値と、当該注目画素を中心に水平方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出する第1ノイズ量算出手段と、上記カウント手段として、上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントする第1カウント手段とを有し、上記第1カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わない水平方向ノイズ処理回路であり、他方のノイズ処理回路は、上記ノイズ量算出手段として、注目画素の画素値と、当該注目画素を中心に垂直方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出する第2ノイズ量算出手段と、上記カウント手段として、上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素

値との差分の絶対値が、上記ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントする第2カウント手段とを備え、上記第2カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わない垂直方向ノイズ処理回路であり、上記水平方向ノイズ処理回路または上記垂直方向ノイズ処理回路の何れかは一方のノイズ処理回路から出力された画素値を、他方のノイズ処理回路におけるノイズ低減処理対象の注目画素の画素値とすることが好ましい。

[0252] 上記の構成によれば、水平方向ノイズ処理回路と垂直方向ノイズ処理回路とがこの順番で処理を行う場合、水平方向ノイズ処理回路により、注目画素に対して水平方向に配置された比較画素の画素値を考慮してノイズ低減処理が施され、さらに、垂直方向ノイズ処理回路により、水平方向ノイズ処理回路によってノイズ低減処理が施された注目画素またはノイズ低減処理が施されていない注目画素に対して垂直方向に配置された比較画素の画素値を考慮してノイズ低減処理が施される。

[0253] しかも、水平方向ノイズ処理回路は、注目画素を中心に水平方向に配置された複数個の比較画素の画素値との比較から、当該注目画素に対するノイズ低減処理を行うか否かを判断し、上記垂直方向ノイズ処理回路は、注目画素を中心に垂直方向に配置された複数個の比較画素の画素値との比較から、当該注目画素に対するノイズ低減処理を行うか否かを判断することで、不要なノイズ低減処理が行われない。

[0254] 従って、ノイズの原因を適切に判断することで、上記特許文献1の手段よりノイズを落とす効果があり、かつ映像が暈けにくいノイズ低減処理装置を提供できるという効果を奏する。

[0255] また、水平方向ノイズ処理、垂直方向ノイズ処理の順番でノイズ低減処理を行うことに限定されず、先に垂直方向ノイズ処理を行い、あとで水平方向ノイズ処理を行うようにしてもよい。

- [0256] 上記の処理の順番については、処理対象の画像（映像）を考慮して決定するのが好ましい。
- [0257] 注目画素に対するノイズ低減処理を施すか否かの判断は、具体的には以下のようにするのが好ましい。
- [0258] すなわち、上記水平方向ノイズ処理回路は、上記第1ノイズ量算出手段が、注目画素の画素値と、当該注目画素を中心に水平方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値を、上記映像信号の一フレーム間、ヒストグラム化し、最頻値をノイズ量として算出し、上記第1カウント手段が、上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記第1ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントし、上記第1カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わないとともに、上記垂直方向ノイズ処理回路は、上記第2ノイズ量算出手段が、注目画素の画素値と、当該注目画素を中心に垂直方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値を、上記映像信号の一フレーム間、ヒストグラム化し、最頻値をノイズ量として算出し、上記第2カウント手段が、上記水平方向ノイズ処理回路によってノイズ低減処理が施された注目画素またはノイズ低減処理が施されていない注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記第2ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントし、上記第2カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わないことが好ましい。
- [0259] 上記水平方向ノイズ処理回路におけるノイズ低減処理は、注目画素と比較

画素とを比較して、当該注目画素の画素値が比較した全ての比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記第1ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が比較した全ての比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記第1ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であり、上記垂直方向ノイズ処理回路におけるノイズ低減処理は、注目画素と比較画素とを比較して、当該注目画素の画素値が比較した全ての比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記第2ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が比較した全ての比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記第2ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であることが好ましい。

[0260] 注目画素の画素値と、当該注目画素を中心に時間軸方向に配置された複数の比較画素の画素値の平均値との差分の絶対値から、当該注目画素の時間軸方向のノイズ低減処理を行う時間軸方向ノイズ処理回路を、上記水平方向ノイズ処理回路または上記垂直方向ノイズ処理回路の前段に設け、上記時間軸方向ノイズ処理回路から出力された画素値を、当該時間軸方向ノイズ処理回路の後段の上記水平方向ノイズ処理回路または上記垂直方向ノイズ処理回路の何れか一方のノイズ処理回路におけるノイズ低減処理対象の注目画素の画素値とすることが好ましい。

[0261] 上記構成において、時間軸方向ノイズ処理回路を備えることで、フレーム単位で変化する注目画素の画素値を考慮したノイズ低減処理を行うことができる。

[0262] これにより、時間による動きのある映像に対するノイズ低減処理を適切に行うことができる。

[0263] なお、時間軸方向のノイズ処理の結果が最も暈けが生じにくい。例えば静止画像であれば、時間方向でエッジの位置は余り変わらず、同じエッジの画

像同士を比較できるので、エッジを潰しにくくなり、この結果、ボゲが生じにくくなっている。

[0264] 従って、上記のように、時間軸方向ノイズ処理回路を、水平方向ノイズ処理回路または垂直方向ノイズ処理回路の前段に設けることで、暈けが生じにくいノイズ低減処理を行うことが可能となる。

[0265] 上記時間軸方向ノイズ処理回路の具体的な構成は例えば以下の通りである。

[0266] すなわち、上記時間軸方向ノイズ処理回路は、注目画素の画素値と、当該注目画素を中心に時間軸方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値を、上記映像信号の一フレーム間、ヒストグラム化し、最頻値をノイズ量として算出する第3ノイズ量算出手段と、上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記第3ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントする第3カウント手段とを備え、上記第3カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わないことが好ましい。

[0267] 上記時間軸方向ノイズ処理回路におけるノイズ低減処理は、注目画素と比較画素とを比較して、当該注目画素の画素値が比較した全ての比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記第3ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が比較した全ての比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記第3ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であることが好ましい。

[0268] 本発明の表示装置は、マトリックス状に配置された画素からなり、供給される映像信号に基づいて映像を表示する表示部と、上記画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低

減処理装置とを備えた表示装置であって、上記ノイズ低減処理装置として、上記構成の各ノイズ低減処理装置を用いることで、当該表示装置は、ノイズが少なく、且つ暈けの少ない表示品位の高い映像を表示することが可能となる。

[0269] 〔実施の形態 8〕

＜液晶表示装置全体＞

本発明の一実施の形態について説明すれば、以下の通りである。

[0270] 図 29 は、本発明のノイズ低減処理装置を適用した表示装置としての液晶表示装置 2101 の全体構成ブロック図を示す。

[0271] 上記液晶表示装置 2101 は、図 29 に示すように、画像を表示するための液晶モジュール 2102、上記液晶モジュール 2102 に表示用の映像信号を供給するための画像処理エンジン 2103、上記画像処理エンジン 2103 に供給される RF 信号（映像信号）を検波するチューナー 2104 を少なくとも含んだ構成となっている。ここでは、映像信号として、放送波を想定して説明する。放送波の信号方式としては、NTSC 方式、PAL 方式等のインターレース信号とする。

[0272] 上記画像処理エンジン 2103 は、Y/C 分離回路 2105、NR 回路（ノイズ低減処理装置） 2106、I/P 変換回路 2107 を備えて、検波後の RF 信号（映像信号）に対して所定の処理を施して、後段の液晶モジュール（表示装置） 2102 に送る。

[0273] すなわち、上記液晶表示装置 2101 は、アンテナやケーブルから届く RF 信号をチューナー 2104 で検波し、CVBS（コンポジットビデオ信号）を画像処理エンジン 2103 に送る。画像処理エンジン 2103 において、CVBS を Y/C 分離回路 2105 で輝度信号 Y と色信号 C に分離する。NR 回路 2106 では、YC 信号からノイズを落とし I/P 変換回路 2107 に出力する。I/P 変換回路 2107 では、液晶の解像度に合わせて入力映像を解像度変換し、液晶モジュール 2102 へ出力する。

[0274] 液晶モジュール 2102 では、入力された映像信号を TCON（タイミン

グコントローラ) 2108で受けて、LCD (液晶パネル) 2109の仕様に合わせた信号とタイミングに変換し、LCD 2109に表示させる。このLCD 2109は、マトリックス状に配置され、入力される画像データに対応する画素を有する表示パネル(表示部)である。

[0275] <本願のノイズ低減処理の原理説明>

ここで、本発明のノイズ低減処理の原理について、図30の(a)(b)を参照しながら以下に説明する。

[0276] 画素は、マトリックス状に配置されているものとする。従って、ノイズ低減処理対象の画素(処理対象画素(注目画素))の周囲には、上下左右斜め方向に多数の画素が存在している。これらの処理対象画素の上下左右斜め方向に存在する画素を周辺画素と称する。図30の(a)では、処理対象画素eの周辺画素として、当該処理対象画素eに隣接する8個の画素a~d、f~iを記している。なお、インターレース信号では同一フィールドの隣接画素a~c、g~iは、I/P変換後では2ライン離れた画素となる。

[0277] 通常、処理対象画素eにノイズが載っているか否かは、処理対象画素eが隣接する周辺画素a~d、f~iと比べピークを持っているか否かによって判断する。しかしながら、このピークを持つ理由がノイズだけによるものか否かを正確に判断しないと、処理対象画素eに対するノイズ低減処理を適切に行うことができない。例えば、処理対象画素eが、映像のエッジ部分の画素である場合、周辺画素と比べてピークを持っていることが多い。このような場合、これまでの技術であれば、処理対象画素eにノイズが載っていると判断され、ノイズ低減処理が施される。このため、本来、ノイズ低減処理の必要のない映像のエッジ部分の画素に対してノイズ低減処理が施されてしまい、映像全体が暈けた感じとなる。

[0278] そこで、本発明では、処理対象画素eが周辺画素a~d、f~iに比べてピークを持つ理由が、ノイズだけによるものか否かを以下の方法で調べる。

[0279] 図30の(a)に示す処理対象画素eの画像信号(画素値)E₉と周辺8画素(周辺画素)a~d、f~iの画像信号(画素値)E_x(x=1~8)と

の差分を求め、周辺画素の方が $k \times E$ 以上大きいとき「1」を割り当て、それ以外の時「0」を割り当てる（ k は外部から与えられる 0～1 の範囲の固定値）。このようにして、周辺画素の個数分（ここでは 8 個）を一単位とし、この一単位の差分から、0 または 1 が割り当てられた判定用パターン（図 30 の（b））を形成する。

[0280] 図 31 は、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンを示している。本実施の形態では、周辺 8 画素 $a \sim d$, $f \sim i$ に対応した 8 bit のデータを基に（2）～（14）までの 13 種類の判定基準用パターンを予め設定してある。

[0281] つまり、上記判定用パターンが、13 種類の判定基準用パターンの何れかと合致（マッチング）しているか否かによって、ノイズ低減処理を行うか否かを決める。

[0282] 即ち、図 31 に示す（2）のように、周辺画素が総て処理対象画素より小さいとき、（3）～（10）のように周辺画素のうち 1 つだけが処理対象画素より大きいとき、（11）～（14）のように周辺画素のうち 2 つが処理対象画素より大きい、映像として現れにくい形の時、などにノイズ低減処理を行う。

[0283] この処理を実現するのが、後述する NR 演算回路 2201 に備えられた第 1 パターン比較回路 2211 である。

[0284] また、逆に、処理対象画素 e の画像信号 E_9 と周辺 8 画素 $a \sim d$, $f \sim i$ の画像信号 E_x ($x = 1 \sim 8$) との差分を求め、周辺画素の方が $k \times E$ 以上小さいとき「1」を割り当て、それ以外の時「0」を割り当てる。

[0285] つまり、第 1 パターン比較回路 2211 では、処理対象画素 e が周辺画素よりも画素値が大きい場合のノイズを対処にしてノイズ低減処理を行っているのに対して、ここでは、逆に、処理対象画素 e が周辺画素よりも画素値が小さい場合のノイズを対処にしてノイズ低減処理を行っている。

[0286] この場合も、本実施の形態では、図 31 に示す（2）～（14）までの 13 種類の判定基準用パターンを用いて、マッチングを行い、ノイズ低減処理

を行うか否かを定める。

[0287] この処理を実現するのが、後述するNR演算回路2201に備えられた第2パターン比較回路2212である。

[0288] このように、本発明では、判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素である処理対象画素に入力される映像信号に対してノイズ低減処理を実行し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素である処理対象画素に入力される映像信号に対してノイズ低減処理を実行しないので、本来、ノイズ低減処理の必要のない映像のエッジ部分の画素に対してノイズ低減処理が施されてしまうことを無くすることができる。従って、表示される映像に対して暈け感が抑えられるといった効果を奏する。

[0289] <ノイズ低減処理装置>

上記のノイズ低減処理は、図29に示すNR回路2106によって実現される。

[0290] 図32は、NR回路2106の概略構成ブロック図である。

[0291] 上記NR回路2106は、図32に示すように、NR演算回路（第1ノイズ処理回路）2201、ノイズ量検出回路2202、差分演算回路（第1差分演算回路）2203を含むNRSP回路2200を備えている。

[0292] 上記NR演算回路2201は、上記差分演算回路2203によって求めた差分を、処理対象画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターン（図30の（b））が、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターン（図31の（2）～（14））にマッチングする場合、上記処理対象画素に入力される映像信号に対してノイズ低減処理を実行し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記処理対象画素に入力される映像信号に対してノイズ低減処理を実行しないようになっている。

[0293] なお、上記NR演算回路2201の具体的な回路構成については後述する。

[0294] 上記ノイズ量検出回路2202は、処理対象画素の画素値と、当該処理対象画素を中心にして周囲に配置された複数個の周辺画素の画素値とを比較することにより、当該処理対象画素に含まれるノイズ量を検出するようになっている。

[0295] 具体的には、上記ノイズ量検出回路2202は、図30の(a)に示す周辺画素d、fの信号値(画素値)E4、E5と処理対象画素eの信号値(画素値)E9を比較し、E9が最大または最小であれば、E4+E5の平均値とE9の差の絶対値を求めヒストグラムを作る。このヒストグラムがピークを持つ値をノイズ量Ndとする。

[0296] また、ノイズ量検出回路2202は、周辺画素b、hの信号値(画素値)E2、E7と処理画素eの信号値(画素値)E9を比較し、E9が最大または最小であれば、E2+E7の平均値とE9の差を求めヒストグラムを作る。このヒストグラムがピークを持つ値をノイズ量Nhとする。

[0297] 上記差分演算回路2203は、3組の第1水平ラッチ2231および第2水平ラッチ2232、1組の第1垂直ラッチ2233および第2垂直ラッチ2234、複数の差分回路2235からなり、処理対象画素の画素値と当該処理対象画素の周辺に配置された周辺画素の画素値との差分を求めるようになっている。なお、差分演算回路2203の回路構成は、図32に示す回路構成に限定されるものではない。

[0298] 具体的には、上記差分演算回路2203は、処理対象画素eの画像信号E9と周辺8画素a~d、f~iの画像信号Ex(x=1~8)との差分を求める。

[0299] ここで、求めた差分から、周辺画素の方がk×E以上大きいとき「1」を割り当て、それ以外の場合「0」を割り当てた結果をX8~X1とする。

[0300] また、周辺画素の方がk×E以上小さいとき「1」を割り当て、それ以外の場合「0」を割り当てた結果がY8~Y1とする。

- [0301] これら差分 $X_8 \sim X_1$ 、 $Y_8 \sim Y_1$ とノイズ量 N_d 、 N_h 、映像信号 B をNR演算回路201へ入力する。ここで、映像信号 B は、処理対象画素 e の位置にある値を示す。
- [0302] 図33は、NR演算回路2201の概略構成ブロック図を示している。
- [0303] 上記NR演算回路2201は、図33に示すように、第1パターン比較回路2211、第2パターン比較回路2212、ノイズ量演算部2213、スイッチング素子2214、スイッチング素子2215、減算部2216、加算部2217を含んでいる。
- [0304] 上記第1パターン比較回路2211は、差分演算回路2203によって求められた $X_8 \sim X_1$ によって判定用パターン（図30の（b））を形成し、この判定用パターンが、図31に示す（2）～（14）の何れかの判定基準用パターンに合致するか否かを比較し、比較結果に応じた信号をスイッチング素子2214に出力する。
- [0305] 上記スイッチング素子2214は、比較結果に応じた信号が、比較結果に合致することを示す信号である場合に、端子（a）を導通状態にし、比較結果に合致しないことを示す信号である場合に、端子（b）を導通状態にするように駆動する。
- [0306] 一方、上記第2パターン比較回路2212は、差分演算回路2203によって求められた $Y_8 \sim Y_1$ によって判定用パターン（図30の（b））を形成し、この判定用パターンが、図31に示す（2）～（14）の何れかの判定基準用パターンに合致するか否かを比較し、比較結果に応じた信号をスイッチング素子2215に出力する。
- [0307] 上記スイッチング素子2215は、比較結果に応じた信号が、比較結果に合致することを示す信号である場合に、端子（b）を導通状態にし、比較結果に合致しないことを示す信号である場合に、端子（a）を導通状態にするように駆動する。
- [0308] また、ノイズ量演算部2213は、入力されたノイズ N_d 、 N_h の平均値（ $(N_d + N_h) / 2$ ）を映像信号 B に加減算するノイズ量として、減算部

2216、加算部2217に出力する。

[0309] なお、映像信号Bも、減算部2216および加算部2217に出力される。

[0310] 従って、上記構成のNR演算回路2201は、入力されたX8～X1から形成される判定用パターンが図31の(2)～(14)の何れかのパターン（この場合には、ノイズ量減算用パターンとなる）であるとき、スイッチング素子2214が端子(a)を導通状態して、減算部2216によって、入力された映像信号Bから、ノイズ量 $(N_d + N_h) / 2$ を引いた結果を出力する。

[0311] 一方、上記構成のNR演算回路2201は、入力されたY8～Y1から形成される判定用パターンが図31の(2)～(14)の何れかのパターン（この場合には、ノイズ量加算用パターンとなる）であるとき、スイッチング素子2215が端子(b)を導通状態して、加算部2217によって、入力された映像信号Bに、ノイズ量 $(N_d + N_h) / 2$ を加えた結果を出力する。

[0312] また、第1パターン比較回路2211及び第2パターン比較回路2212において、判定用パターンが図31の(2)～(14)の何れのパターンでもない判定されたときには、入力された映像信号Bをそのまま出力する。

[0313] このように、本実施の形態におけるNR演算回路2201では、判定基準用パターンとして、ノイズ量加算用パターンとノイズ量減算用パターンとの2種類の判定基準用パターンを用いて、ノイズ量の加減算処理を行っている。

[0314] <ノイズ低減処理による効果説明>

以下に、本実施の形態8によるノイズ低減処理の効果について、図34～図36を参照しながら説明する。

[0315] 図34は、ノイズが載っている状態の映像（原画像）を示す。

[0316] 図34に示す原画像に対して、従来のノイズ低減処理（エッジ部の判定無し）を施した結果、図35に示すような映像が得られた。

[0317] 図34に示す原画像に対して、本実施の形態1で説明したノイズ低減処理を施した結果、図36に示すような映像が得られた。

[0318] 図36に示す映像のほうが、図35の従来例より背景のノイズが減っていることが判る。

[0319] また、画像の量け方も図35の従来例と大差ないことが判る。

[0320] このように、本実施の形態にかかるNR回路2106によれば、ノイズを落としても映像が量けにくいノイズ低減処理を実現できる。

[0321] しかも、上記の構成のNR回路2106を用いれば、ノイズ低減処理を行う基準となる上記判定基準用パターンをどのようなパターンに設定するかによって、ノイズと映像との識別能力を自由に調整することが可能となる。

[0322] これにより、判定基準用パターンを、ノイズであると判定できる可能性の高いパターンに設定すれば、ノイズと映像との識別能力を向上させることができるので、ノイズの原因を適切に判断することが可能となる。つまり、不要なノイズ低減処理を無くすることが可能となる。

[0323] 従って、適応型ローパスフィルタを用いてノイズ低減処理を行った場合のように、ノイズを低減させることができるものの、不要なノイズ低減処理によって、本来の映像信号における入力波形のピークも抑えられ、ノイズ低減処理後の映像が量けてしまうという問題は生じ難い。つまり、従来技術におけるノイズ低減処理よりノイズを落とす効果があり、かつ映像が量けにくいノイズ低減処理装置を実現することが可能になるという効果を奏する。

[0324] [実施の形態9]

本発明の他の実施の形態について説明すれば、以下の通りである。

[0325] 本実施の形態では、前記実施の形態8と異なり、図37に示すように、NRSP回路（第1ノイズ低減回路）2200の前段にNRBI回路（第2ノイズ低減回路）2300を配置したNR回路2116について説明する。

[0326] 上記NRBI回路2300は、図38に示すように、図32に示すNRSP回路2200の回路構成と類似し、異なるのはノイズ量を検出する回路（ノイズ量検出回路2202）が設けられていない点である。

[0327] 上記NRBI回路2300は、図38に示すように、NR補間演算回路（第2ノイズ処理回路）2301、差分演算回路（第2差分演算回路）2303を含んでいる。

[0328] 上記NR補間演算回路2301は、上記差分演算回路2303によって求めた差分を、処理対象画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターン（図30の（b））が、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターン（図31の（2）～（14））にマッチングする場合、上記処理対象画素に入力される映像信号に対してノイズ低減処理を実行し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記処理対象画素に入力される映像信号に対してノイズ低減処理を実行しないようになっている。

[0329] なお、上記NR補間演算回路2301の具体的な回路構成については後述する。

[0330] 上記差分演算回路2303は、前記実施の形態8の差分演算回路2203と同じ構成である、すなわち3組の第1水平ラッチ2331および第2水平ラッチ2332、1組の第1垂直ラッチ2333および第2垂直ラッチ2334、複数の差分回路2335からなり、処理対象画素の画素値と当該処理対象画素の周囲に配置された周辺画素の画素値との差分を求めるようになっている。なお、差分演算回路2303の回路構成は、図38に示す回路構成に限定されるものではない。

[0331] 具体的には、上記差分演算回路2303は、処理対象画素eの画像信号E9と周辺8画素a～d，f～iの画像信号Ex（x=1～8）との差分を求める。

[0332] ここで、求めた差分から、周辺画素の方が $k \times E$ 以上大きいとき「1」を割り当て、それ以外の時「0」を割り当てた結果をX8～X1とする。

[0333] また、周辺画素の方が $k \times E$ 以上小さいとき「1」を割り当て、それ以外の時「0」を割り当てた結果がY8～Y1とする。

- [0334] これら差分 $X_8 \sim X_1$ 、 $Y_8 \sim Y_1$ とノイズ量 N_d 、 N_h 、映像信号 B をNR演算回路2201へ入力する。ここで、映像信号 B は、処理対象画素 e の位置にある値を示す。
- [0335] 図39は、NR補間演算回路2301の概略構成ブロック図を示している。
- [0336] 上記NR補間演算回路2301は、図39に示すように、第1パターン比較回路2311、第2パターン比較回路2312、NR補間回路（補間処理部）2313、スイッチング素子2314、スイッチング素子2315を含んでいる。
- [0337] 上記第1パターン比較回路2311は、差分演算回路2303によって求められた $X_8 \sim X_1$ によって判定用パターン（図30の（b））を形成し、この判定用パターンが、図31に示す（2）～（14）の何れかの判定基準用パターンに合致するか否かを比較し、比較結果に応じた信号をスイッチング素子2314に出力する。
- [0338] 上記スイッチング素子2314は、比較結果に応じた信号が、比較結果に合致することを示す信号である場合に、端子（a）を導通状態にし、比較結果に合致しないことを示す信号である場合に、端子（b）を導通状態にするように駆動する。
- [0339] 一方、上記第2パターン比較回路2312は、差分演算回路2303によって求められた $Y_8 \sim Y_1$ によって判定用パターン（図30の（b））を形成し、この判定用パターンが、図31に示す（2）～（14）の何れかの判定基準用パターンに合致するか否かを比較し、比較結果に応じた信号をスイッチング素子2315に出力する。
- [0340] 上記スイッチング素子2315は、比較結果に応じた信号が、比較結果に合致することを示す信号である場合に、端子（a）を導通状態にし、比較結果に合致しないことを示す信号である場合に、端子（b）を導通状態にするように駆動する。
- [0341] また、NR補間回路2313は、映像信号 B に対して補間フィルタを用い

てノイズ低減処理を行って補間信号B Iを出力する。

[0342] 上記補間フィルタは、例えば図40に示すような2次元補間フィルタを使用する。なお、補間フィルタについては、図40に示した補間フィルタに限定されるものではない。

[0343] 従って、上記構成のNR補間演算回路2301は、入力されたX8～X1から形成される判定用パターンが図31の(2)～(14)の何れかのパターンであるとき、スイッチング素子2314が端子(a)を導通状態して、NR補間回路2313からの補間信号B Iを、ノイズ低減処理を施した映像信号として、後段のNRSP回路2200(第1ノイズ低減回路)に出力する。

[0344] 一方、上記構成のNR補間演算回路2301は、入力されたY8～Y1から形成される判定用パターンが図31の(2)～(14)の何れかのパターンであるとき、スイッチング素子2315が端子(a)を導通状態して、NR補間回路2313からの補間信号B Iを、ノイズ低減処理を施した映像信号として、後段のNRSP回路2200(第1ノイズ低減回路)に出力する。

[0345] また、第1パターン比較回路2311及び第2パターン比較回路2312において、判定用パターンが図31の(2)～(14)の何れのパターンでもないときには、入力された映像信号Bを、そのまま後段のNRSP回路2200(第1ノイズ低減回路)に出力する。

[0346] <ノイズ低減処理による効果説明>

以下に、本実施の形態9によるノイズ低減処理の効果について、図41、図42を参照しながら説明する。

[0347] 図34に示す原画像に対して、従来のノイズ低減処理(エッジ部の判定無し)を繰り返して施した結果、図41に示すような映像が得られた。なお、図41は、従来のノイズ低減処理を原画像に対して水平方向及び垂直方向に行った結果を示している。

[0348] 図34に示す原画像に対して、本実施の形態9で説明したノイズ低減処理

を施した結果、図42に示すような映像が得られた。

[0349] 図41に示す映像では、ノイズはかなり消えているがセーターのヒダが量けていることが判る。

[0350] 一方、図42の本発明の手段を用いた結果では、ノイズが落ちているのは図41と同様であるが、セーターのヒダがクッキリしていることが判る。

[0351] このように、本発明の手段によればノイズを落とすために、ノイズ低減処理を繰り返しても、映像が量けにくいノイズ低減処理装置を提供することができる。

[0352] なお、本実施例では補間フィルタとして、2次元補間フィルタを使ったが、1次元補間フィルタを用いても良い。

[0353] また、補間フィルタはBicubic, Lanczosなど色々あるが、本実施の形態において、NR補間回路2313による補間処理は如何なる補間フィルタにおいても有効である。

[0354] 上記の構成のNR回路2116によれば、補間フィルタを用いてノイズ低減処理を行った映像信号に対して、さらに、ノイズ低減処理を行うことになるので、さらにノイズの低減が図れ、且つ、ノイズ低減処理後の映像に量けが目立ちにくくという効果を奏する。

[0355] つまり、NRBI回路2300において、周辺画素から処理対象画素である注目画素の位置にあるべき値を補間フィルタで求め、さらに、処理対象画素の値と平均をとる処理を行うことで、処理対象画素にのっているノイズ量が低減する。この補間フィルタで求めた値は、量けた印象の値となるので、処理対象画素の値を加えることで、量けを抑える。そして、この量けを抑えながらノイズ量を低減した映像信号を、NRSP回路2200に出力して、さらに、NRSP回路2200でノイズ低減処理が施される。このことによって、NRBI回路2300を用いずに直接NRSP回路2200によるノイズ低減処理を施した場合よりもノイズをより抑えることができるという効果を奏する。

[0356] [実施の形態10]

本発明のさらに他の実施の形態について説明すれば、以下の通りである。

[0357] 本実施の形態では、前記実施の形態8と異なり、図43に示すように、NRSP回路（第1ノイズ低減回路）2200の前段にNRME回路（第3ノイズ低減回路）2400を配置したNR回路2126について説明する。

[0358] 図44は、NRME回路2400の概略構成ブロック図を示している。

[0359] 上記NRME回路2400は、図44に示すように、NRメディアン演算回路（第3ノイズ処理回路）2401、差分演算回路（第3差分演算回路）2403を含んでいる。

[0360] 上記NRメディアン演算回路2401は、上記差分演算回路2403によって求めた差分を、処理対象画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターン（図30の（b））が、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターン（図31の（2）～（14））にマッチングする場合、上記処理対象画素に入力される映像信号に対してノイズ低減処理を実行し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記処理対象画素に入力される映像信号に対してノイズ低減処理を実行しないようになっている。

[0361] なお、上記NRメディアン演算回路2401の具体的な回路構成については後述する。

[0362] 上記差分演算回路2403は、前記実施の形態8の差分演算回路2203と同じ構成である、すなわち3組の第1水平ラッチ2431および第2水平ラッチ2432、1組の第1垂直ラッチ2433および第2垂直ラッチ2434、複数の差分回路2435からなり、処理対象画素の画素値と当該処理対象画素の周辺に配置された周辺画素の画素値との差分を求めるようになっている。なお、差分演算回路2403の回路構成は、図44に示す回路構成に限定されるものではない。

[0363] 具体的には、上記差分演算回路2403は、処理対象画素eの画像信号E₉と周辺8画素a～d、f～iの画像信号E_x（x=1～8）との差分を求

める。

[0364] ここで、求めた差分から、周辺画素の方が $k \times E$ 以上大きいとき「1」を割り当て、それ以外の時「0」を割り当てた結果を $X_8 \sim X_1$ とする。

[0365] また、周辺画素の方が $k \times E$ 以上小さいとき「1」を割り当て、それ以外の時「0」を割り当てた結果が $Y_8 \sim Y_1$ とする。

[0366] これら差分 $X_8 \sim X_1$ 、 $Y_8 \sim Y_1$ とノイズ量 N_d 、 N_h 、映像信号 B を NR 演算回路 2201 へ入力する。ここで、映像信号 B は、処理対象画素 e の位置にある値を示す。

[0367] 図45は、 NR メディアン演算回路 2401 の概略構成ブロック図を示している。

[0368] 上記 NR メディアン演算回路 2401 は、図45に示すように、第1パターン比較回路 2411、第2パターン比較回路 2412、メディアンフィルタ（中央値演算部）2413、スイッチング素子 2414、スイッチング素子 2415 を含んでいる。

[0369] 上記第1パターン比較回路 2411 は、差分演算回路 2403 によって求められた $X_8 \sim X_1$ によって判定用パターン（図30の（b））を形成し、この判定用パターンが、図31に示す（2）～（14）の何れかの判定基準用パターンに合致するか否かを比較し、比較結果に応じた信号をスイッチング素子 2414 に出力する。

[0370] 上記スイッチング素子 2414 は、比較結果に応じた信号が、比較結果に合致することを示す信号である場合に、端子（a）を導通状態にし、比較結果に合致しないことを示す信号である場合に、端子（b）を導通状態にするように駆動する。

[0371] 一方、上記第2パターン比較回路 2412 は、差分演算回路 2403 によって求められた $Y_8 \sim Y_1$ によって判定用パターン（図30の（b））を形成し、この判定用パターンが、図31に示す（2）～（14）の何れかの判定基準用パターンに合致するか否かを比較し、比較結果に応じた信号をスイッチング素子 2415 に出力する。

[0372] 上記スイッチング素子 2415 は、比較結果に応じた信号が、比較結果に合致することを示す信号である場合に、端子 (a) を導通状態にし、比較結果に合致しないことを示す信号である場合に、端子 (b) を導通状態にするように駆動する。

[0373] また、メディアンフィルタ 2413 は、予め調べた処理対象画素および周辺画素の画素値から映像信号 B の中央値 BM を出力する。ここでは、処理対象画素 e と、図 46 に示す周辺画素 j ~ q の画素値を調べ、その中央値 BM を求める。

[0374] 従って、上記構成の NR メディアン演算回路 2401 は、入力された X8 ~ X1 から形成される判定用パターンが図 31 の (2) ~ (14) の何れかのパターンであるとき、スイッチング素子 2414 が端子 (a) を導通状態にして、メディアンフィルタ 2413 からの中央値 BM を、ノイズ低減処理を施した映像信号として、後段の NRSP 回路 2200 (第 1 ノイズ低減回路) に出力する。

[0375] 一方、上記構成の NR メディアン演算回路 2401 は、入力された Y8 ~ Y1 から形成される判定用パターンが図 31 の (2) ~ (14) の何れかのパターンであるとき、スイッチング素子 2415 が端子 (a) を導通状態にして、メディアンフィルタ 2413 からの中央値 BM を、ノイズ低減処理を施した映像信号として、後段の NRSP 回路 2200 (第 1 ノイズ低減回路) に出力する。

[0376] また、第 1 パターン比較回路 2411 及び第 2 パターン比較回路 2412 において、判定用パターンが図 31 の (2) ~ (14) の何れのパターンでもないときには、入力された映像信号 B を、そのまま後段の NRSP 回路 2200 (第 1 ノイズ低減回路) に出力する。

[0377] <ノイズ低減処理による効果説明>

以下に、本実施の形態 10 によるノイズ低減処理の効果について、図 47 を参照しながら説明する。

[0378] 図 34 に示す原画像に対して、本実施の形態 10 で説明したノイズ低減処

理を施した結果、図４７に示すような映像が得られた。なお、図３５は、従来のノイズ低減処理を原画像に対して水平方向及び垂直方向に行った結果を示している。

[0379] 図４７の本発明の手段を用いた結果では、ノイズが落ちているのは前記実施の形態２で比較した従来技術による結果を示す図４１と同様であるが、セーターのヒダがクッキリしていることが判る。

[0380] このように、本発明の手段によればノイズを落とすために、ノイズ低減処理を繰り返しても、映像が暈けにくいノイズ低減処理装置を提供することができる。

[0381] 上記の構成のNR回路２１２６によれば、中央値演算部としてメディアンフィルタによって求めた中央値であるノイズ低減処理を行った映像信号に対して、さらに、ノイズ低減処理を行うことになるので、さらにノイズの低減が図れ、且つ、ノイズ低減処理後の映像に暈けが目立ちにくくという効果を奏する。

[0382] つまり、NRME回路２４００において、周辺画素から処理対象画素である注目画素の位置にあるべき値をメディアンフィルタで求め、さらに、処理対象画素の値と平均をとる処理を行うことで、処理対象画素にのっているノイズ量が低減する。このメディアンフィルタで求めた値は、エッジがギザギザ状になった印象の値となるので、処理対象画素の値を加えることで、ギザギザ状を抑える。そして、このギザギザ状を抑えながらノイズ量を低減した映像信号を、NRSP回路２２００に出力して、さらに、NRSP回路２２００でノイズ低減処理が施される。このことによって、NRBI回路２３００を用いずに直接NRSP回路２２００によるノイズ低減処理を施した場合よりもノイズをより抑えることができるという効果を奏する。

[0383] ここで、前記実施の形態９では、NRSP回路２２００の前段に、補間フィルタを用いたNRBI回路２３００が設けられ、前記実施の形態１０では、NRSP回路２２００の前段に、メディアンフィルタを用いたNRME回路２４００が設けられている。

- [0384] 通常、メディアンフィルタは周辺画素の中間値を持ってくるので、エッジがギザギザ状になりやすい。これに対して、補間フィルタは周辺画素から処理対象画素の位置にあるべき値を求めて、その値と周辺画素の値との平均をとるので、エッジが滑らかになる。
- [0385] 逆に、補間フィルタによるノイズ低減処理を施した映像は量けた印象となり、メディアンフィルタによるノイズ低減処理を施した映像はクッキリした印象となる。
- [0386] 上記のように、補間フィルタとメディアンフィルタによるノイズ低減処理後の映像の印象が異なるので、ユーザの好みにより、実施の形態 9、10 に記載の何れかのノイズ低減処理回路を選択して使用するようにしてもよい。例えば、液晶表示装置 2101 内に、2 種類の NR 回路 2116（実施の形態 9）と NR 回路 2126（実施の形態 10）とを備え、ユーザが必要に応じてどちらの NR 回路を使用するかを選択できるようにすればよい。
- [0387] なお、NR 回路として、上述した 3 種類のノイズ低減処理回路（NRSP 回路 2200、NRBI 回路 2300、NRME 回路 2400）を直列に接続して、NRSP 回路 2200 + NRBI 回路 2300 + NRME 回路 2400 としてもよい。この場合、実施の形態 9、10 のように、2 種類のノイズ低減処理回路で構成した NR 回路に比べて、ノイズ低減効果があるものの、ノイズ低減処理を 1 段多く行うことで、映像の量けが大きくなる。
- [0388] また、上記の各実施の形態では、8 個の周辺画素 a ~ d, f ~ i に対応した 8 bit のデータを基にパターンマッチングを行っている例について説明したが、本発明では、処理対象画素の周辺画素の数およびデータのビット数に関しては限定するものではない。
- [0389] さらに、処理対象となる注目画素の画素値と、当該注目画素を中心にして周囲に配置された複数個の周辺画素の画素値とを比較することにより、当該注目画素に含まれるノイズ量を検出するノイズ量検出回路が設けられ、上記第 1 ノイズ処理回路は、上記判定用パターンが、判定基準用パターンにマッチングしている場合、上記注目画素に入力される映像信号に対して、上記ノ

イズ量検出回路によって検出されたノイズ量を加減算することが好ましい。

[0390] 上記構成によれば、判定用パターンが、判定基準用パターンにマッチングしている場合とは、既に、注目画素のピークがノイズであることが適切に判断されている場合なので、後は、注目画素に入力される映像信号に対して、ノイズ量検出回路によって検出された注目画素に含まれるノイズ量を加減算することで、適切なノイズノイズ低減処理を行うことができる。

[0391] 具体的には、以下のような場合分けにより、注目画素に入力される映像信号にノイズ量を加減算している。

[0392] 上記第1ノイズ処理回路は、判定基準用パターンを、ノイズ量加算用パターンとノイズ量減算用パターンとの2種類の判定基準用パターンとしたとき、上記判定用パターンがマッチングした判定基準用パターンがノイズ量加算用パターンである場合、上記注目画素に入力される映像信号に対して、上記ノイズ量検出回路によって検出されたノイズ量を加算し、上記判定用パターンがマッチングした判定基準用パターンがノイズ量減算用パターンである場合、上記注目画素に入力される映像信号に対して、上記ノイズ量検出回路によって検出されたノイズ量を減算する。

[0393] ところで、上記構成のノイズ低減装置において、さらなるノイズ低減を行う場合、同じ映像信号に対して、繰り返しノイズ低減処理を行うことが考えられる。このように、繰り返しノイズ低減処理を行うことで、ノイズをさらに低減させることができるが、ノイズ低減処理後の映像に暈けが生じやすくなる。

[0394] そこで、ノイズ低減処理後の映像に暈けが生じ難く、さらにノイズの低減を図るには、以下のように、上記構成のノイズ低減処理を行う前に、入力される映像信号に対して、補間フィルタを用いてノイズ低減処理を行う方法や、メディアンフィルタを用いてノイズ低減処理を行う方法が考えられる。

[0395] 上記第1差分演算回路と上記第1ノイズ処理回路とを含む回路を第1ノイズ低減回路としたとき、上記第1ノイズ低減回路の前段に、当該第1ノイズ低減回路に入力される映像信号に対してノイズ低減処理を行う第2ノイズ低

減回路が設けられ、上記第2ノイズ低減回路は、処理対象となる注目画素の画素値と当該注目画素の周辺に配置された上記周辺画素の画素値との差分を求める第2差分演算回路と、上記第2差分演算回路によって求めた差分を、上記注目画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行した映像信号を上記第1ノイズ低減回路に出力し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素に入力される映像信号をそのまま上記第1ノイズ低減回路に出力する第2ノイズ処理回路とを備え、上記第2ノイズ処理回路は、注目画素に入力される映像信号に対して補間フィルタを用いてノイズ低減処理を行う補間処理部を備え、上記判定用パターンが上記判定基準用パターンにマッチングしたとき、上記補間処理部によりノイズ低減処理された映像信号を、上記第1ノイズ低減回路に出力することを特徴とする。

[0396] 上記の構成によれば、補間フィルタを用いてノイズ低減処理を行った映像信号に対して、さらに、ノイズ低減処理を行うことになるので、さらにノイズの低減が図れ、且つ、ノイズ低減処理後の映像に暈けが目立ちにくくという効果を奏する。

[0397] つまり、周辺画素から処理対象画素である注目画素の位置にあるべき値を補間フィルタで求め、さらに、処理対象画素の値と平均をとる処理を行うことで、処理対象画素にのっているノイズ量が低減する。この補間フィルタで求めた値は、暈けた印象の値となるので、処理対象画素の値を加えることで、暈けを抑える。そして、この暈けを抑えながらノイズ量を低減した映像信号を、第1ノイズ低減回路に出力して、さらに、第1ノイズ低減回路でノイズ低減処理が施されることによって、補間フィルタを用いてノイズ量を抑えないで、直接第1ノイズ低減回路によるノイズ低減処理を施した場合よりもノイズをより抑えることができるという効果を奏する。

[0398] 上記差分演算回路と上記ノイズ処理回路とを含む回路を第1ノイズ低減回路としたとき、上記第1ノイズ低減回路の前段に、当該第1ノイズ低減回路に入力される映像信号に対してノイズ低減処理を行う第3ノイズ低減回路が設けられ、上記第3ノイズ低減回路は、

処理対象となる注目画素の画素値と当該注目画素の周辺に配置された上記周辺画素の画素値との差分を求める第3差分演算回路と、上記第3差分演算回路によって求めた差分を、上記注目画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行した映像信号を上記第1ノイズ低減回路に出力し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素に入力される映像信号をそのまま上記第1ノイズ低減回路に出力する第3ノイズ処理回路とを備え、上記第3ノイズ処理回路は、注目画素および周辺画素の画素値から中央値を求める中央値演算部を備え、上記判定用パターンが上記判定基準用パターンにマッチングしたとき、上記中央値演算部によって求めた中央値を、ノイズ低減処理された映像信号として、上記第1ノイズ低減回路に出力することを特徴とする。

[0399] 上記の構成によれば、中央値演算部によって求めた中央値であるノイズ低減処理を行った映像信号に対して、さらに、ノイズ低減処理を行うことになるので、さらにノイズの低減が図れ、且つ、ノイズ低減処理後の映像に暈けが目立ちにくくという効果を奏する。

[0400] つまり、周辺画素から処理対象画素である注目画素の位置にあるべき値を中央値演算部としてのメディアンフィルタで求め、さらに、処理対象画素の値と平均をとる処理を行うことで、処理対象画素にのっているノイズ量が低減する。このメディアンフィルタで求めた値は、ギザギザした印象の値となるので、処理対象画素の値を加えることで、ギザギザを抑える。そして、このギザギザを抑えながらノイズ量を低減した映像信号を、第1ノイズ低減回

路に出力して、さらに、第1ノイズ低減回路でノイズ低減処理が施されることによって、メディアンフィルタを用いてノイズ量を抑えないで、直接第1ノイズ低減回路によるノイズ低減処理を施した場合よりもノイズをより抑えることができるという効果を奏する。

[0401] 本発明の表示装置は、マトリックス状に配置された画素からなり、供給される映像信号に基づいて映像を表示する表示部と、上記画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置とを備えた表示装置であって、上記ノイズ低減処理装置として、上記構成の各ノイズ低減処理装置を用いることで、当該表示装置は、ノイズが少なく、且つ暈けの少ない表示品位の高い映像を表示することが可能となる。

[0402] 本発明はノイズ低減処理に拘わるものであり、上述した各実施形態に限定されるものではなく、液晶表示装置を始めプラズマ表示装置などあらゆる表示装置に有効である。請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

産業上の利用可能性

[0403] 本発明は、画像信号や音声信号を処理する装置に適用できる。特に、静止画や動画像などを表示するディスプレイ装置等に好適に適用できる。

符号の説明

- [0404] 101 液晶表示装置
102 液晶モジュール
103 画像処理エンジン
104 チューナー
105 Y/C分離回路
106 NR回路
107 I/P変換回路
108 TCN

- 1 0 9 L C D
- 2 1 0 フレーム間ノイズ処理回路
- 2 1 1 ノイズ処理部
- 2 1 2 フレームメモリ
- 2 1 3 フレームメモリ
- 2 1 4 ノイズ量検出部
- 2 2 0 ドット間ノイズ処理回路
- 2 2 1 ノイズ処理部
 - 2 2 1 a 比較回路（画素値比較部、画素値演算部）
 - 2 2 1 b 比較回路（画素値比較部、画素値演算部）
 - 2 2 1 c 比較回路（画素値比較部、画素値演算部）
 - 2 2 1 d A N D 回路（判断部）
 - 2 2 1 e A N D 回路（判断部）
 - 2 2 1 f 加算器
 - 2 2 1 g 減算器
 - 2 2 1 h スイッチ
 - 2 2 1 i スイッチ
- 2 2 2 ラッチ
- 2 2 3 ラッチ
- 2 2 4 ノイズ量検出部
- 2 3 0 ライン間ノイズ処理回路
- 2 3 1 ノイズ処理部
- 2 3 2 ラインメモリ
- 2 3 3 ラインメモリ
- 2 3 4 ノイズ量検出部
- 3 2 0 ドット間ノイズ処理回路
- 3 2 1 ノイズ処理部
- 3 2 2 ラッチ
- 3 2 3 ラッチ

- 3 2 4 ノイズ量検出部
- 3 2 5 ライン間差分器
- 3 2 6 ライン間差分器
- 3 3 0 ライン間ノイズ処理回路
- 3 3 1 ノイズ処理部
- 3 3 2 ラインメモリ
- 3 3 3 ラインメモリ
- 3 3 4 ノイズ量検出部
- 3 3 5 ドット間差分器
- 3 3 6 ドット間差分器
- 1 1 0 1 液晶表示装置
- 1 1 0 2 液晶モジュール
- 1 1 0 3 画像処理エンジン
- 1 1 0 4 チューナー
- 1 1 0 5 Y／C分離回路
- 1 1 0 6 NR回路（ノイズ低減処理装置）
- 1 1 0 7 I／P変換回路
- 1 1 0 8 TCON
- 1 1 0 9 LCD
- 1 2 1 0 水平NR処理回路（水平方向ノイズ処理回路）
- 1 2 1 1 第1ヒストグラム処理部（ノイズ量算出手段、第1ノイズ量算出手段）
- 1 2 1 2 第1カウント部（カウント手段、第1カウント手段）
- 1 2 1 3 第1加減算部
- 1 2 2 0 垂直NR処理回路（垂直方向ノイズ処理回路）
- 1 2 2 1 第2ヒストグラム処理部（ノイズ量算出手段、第2ノイズ量算出手段）
- 1 2 2 2 第2カウント部（カウント手段、第2カウント手段）

- 1 2 2 3 第2加減算部
- 1 2 3 0 時間NR処理回路（時間軸方向ノイズ処理回路）
- 1 2 3 1 第3ヒストグラム処理部（ノイズ量算出手段、第3ノイズ量算出手段）
- 1 2 3 2 第3カウント部（カウント手段、第3カウント手段）
- 1 2 3 3 第3加減算部
- 2 1 0 1 液晶表示装置
- 2 1 0 2 液晶モジュール
- 2 1 0 3 画像処理エンジン
- 2 1 0 4 チューナー
- 2 1 0 5 Y／C分離回路
- 2 1 0 6 NR回路（ノイズ低減処理装置）
- 2 1 0 7 I／P変換回路
- 2 1 0 8 TCON
- 2 1 0 9 LCD
- 2 1 1 6 NR回路（ノイズ低減処理装置）
- 2 1 2 6 NR回路（ノイズ低減処理装置）
- 2 2 0 0 NRSP回路（第1ノイズ低減回路）
- 2 2 0 1 NR演算回路（第1ノイズ処理回路）
- 2 2 0 2 ノイズ量検出回路
- 2 2 0 3 差分演算回路（第1差分演算回路）
- 2 2 1 1 第1パターン比較回路
- 2 2 1 2 第2パターン比較回路
- 2 2 1 3 ノイズ量演算部
- 2 2 1 4 スイッチング素子
- 2 2 1 5 スイッチング素子
- 2 2 1 6 減算部
- 2 2 1 7 加算部

- 2 2 3 1 第1 水平ラッチ
- 2 2 3 2 第2 水平ラッチ
- 2 2 3 3 第1 垂直ラッチ
- 2 2 3 4 第2 垂直ラッチ
- 2 2 3 5 差分回路
- 2 3 0 0 N R B I 回路 (第2 ノイズ低減回路)
- 2 3 0 1 N R 補間演算回路 (第2 ノイズ処理回路)
- 2 3 0 3 差分演算回路 (第2 差分演算回路)
- 2 3 1 1 第1 パターン比較回路
- 2 3 1 2 第2 パターン比較回路
- 2 3 1 3 N R 補間回路 (補間処理部)
- 2 3 1 4 スイッチング素子
- 2 3 1 5 スイッチング素子
- 2 3 3 1 第1 水平ラッチ
- 2 3 3 2 第2 水平ラッチ
- 2 3 3 3 第1 垂直ラッチ 3 3 4 第2 垂直ラッチ
- 2 3 3 5 差分回路
- 2 4 0 0 N R M E 回路 (第3 ノイズ低減回路)
- 2 4 0 1 N R メディアン演算回路 (第3 ノイズ処理回路)
- 2 4 0 3 差分演算回路 (第3 差分演算回路)
- 2 4 1 1 第1 パターン比較回路
- 2 4 1 2 第2 パターン比較回路
- 2 4 1 3 メディアンフィルタ (中央値演算部)
- 2 4 1 4 スイッチング素子
- 2 4 1 5 スイッチング素子
- 2 4 3 1 第1 水平ラッチ
- 2 4 3 2 第2 水平ラッチ
- 2 4 3 3 第1 垂直ラッチ

2 4 3 4 第2垂直ラッチ

2 4 3 5 差分回路

請求の範囲

[請求項1] マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、

 注目画素の画素値から、当該注目画素の複数比較画素の画素値を減算した値の正負極性が同じときに、当該注目画素を挟んで両側に存在する比較画素同士の画素値の差を求めて、求めた画素値の差が予め設定した値以下の場合、上記注目画素に対してノイズ低減処理を行い、求めた画素値の差が予め設定した値よりも大きい場合、上記注目画素に対してノイズ低減処理を行わないノイズ処理回路を備えていることを特徴とするノイズ低減処理装置。

[請求項2] 上記ノイズ処理回路は、

 注目画素の画素値と当該注目画素の上下左右斜め方向に存在する比較画素の画素値とを比較する画素値比較部と、

 上記画素値比較部による比較結果が、注目画素の画素値が当該注目画素の複数比較画素の画素値の何れよりも大きいまたは小さいことを示している場合に、当該注目画素を挟んで両側の画素の画素値の差を求める画素値演算部と、

 上記画素値演算部による演算結果から、注目画素に対してノイズ低減処理を施すか否かを判断する判断部とを備え、

 上記判断部は、

 上記比較画素同士の画素値の差が予め設定した値以下の場合、上記注目画素に対してノイズ低減処理を行うと判断し、求めた画素値の差が予め設定した値よりも大きい場合、上記注目画素に対してノイズ低減処理を行わないと判断する

 ことを特徴とする請求項1に記載のノイズ低減処理装置。

[請求項3] さらに、注目画素の画素値と、当該注目画素の比較画素の画素値とから、当該注目画素に生じているノイズ量を検出するノイズ量検出回

路を備え、

上記ノイズ処理回路は、上記判断部が注目画素に対してノイズ低減処理を施すと判断したとき、上記ノイズ量検出回路により検出されたノイズ量を、注目画素の画素値から加減算することを特徴とする請求項2に記載のノイズ低減処理装置。

[請求項4]

マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、

映像信号のフレーム毎にノイズ処理を行うフレーム間ノイズ処理回路と、

映像信号の水平方向のノイズ処理を行うドット間ノイズ処理回路と、

映像信号の垂直方向のノイズ処理を行うライン間ノイズ処理回路とを備え、

上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路は、直列に接続されると共に、請求項1～3の何れか1項に記載のノイズ低減処理装置のノイズ処理回路であることを特徴とするノイズ低減処理装置。

[請求項5]

上記ドット間ノイズ処理回路は、

垂直方向に配置されたライン間比較画素の差分を用いて、水平方向のノイズ処理を行うことを特徴とする請求項4に記載のノイズ低減処理装置。

[請求項6]

上記ライン間ノイズ処理回路は、

水平方向に配置されたドット間比較画素の差分を用いて、垂直方向のノイズ処理を行うことを特徴とする請求項4または5に記載のノイズ低減処理装置。

[請求項7]

上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ライン間ノイズ処理回路が最後に接続され

ていることを特徴とする請求項4～6の何れか1項に記載のノイズ低減処理装置。

[請求項8] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、ドット間ノイズ処理回路が最後に接続されていることを特徴とする請求項4～6の何れか1項に記載のノイズ低減処理装置。

[請求項9] 上記フレーム間ノイズ処理回路、ドット間ノイズ処理回路、ライン間ノイズ処理回路のうち、フレーム間ノイズ処理回路が最初に接続されていることを特徴とする請求項7または8に記載のノイズ低減処理装置。

[請求項10] マトリックス状に配置された画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置であって、

注目画素の画素値と、当該注目画素を中心に任意の方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出するノイズ量算出手段と、

上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントするカウント手段とを備えたノイズ処理回路を少なくとも一つ有し、

上記ノイズ処理回路は、上記カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わないことを特徴とするノイズ低減処理装置。

[請求項11] 上記ノイズ処理回路におけるノイズ低減処理は、
注目画素と任意の方向に配置された複数個の比較画素とを比較して

、当該注目画素の画素値が全ての上記比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が全ての上記比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であることを特徴とする請求項 10 に記載のノイズ低減処理装置。

[請求項12]

上記ノイズ量算出手段は、

注目画素の画素値と、当該注目画素を中心に水平方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出することを特徴とする請求項 10 または 11 に記載のノイズ低減処理装置。

[請求項13]

上記ノイズ量算出手段は、

注目画素の画素値と、当該注目画素を中心に垂直方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出することを特徴とする請求項 10 または 11 に記載のノイズ低減処理装置。

[請求項14]

上記ノイズ量算出手段は、

注目画素の画素値と、当該注目画素を中心に時間軸方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出することを特徴とする請求項 10 または 11 に記載のノイズ低減処理装置。

[請求項15]

上記ノイズ処理回路を 2 つ有し、

一方のノイズ処理回路は、

上記ノイズ量算出手段として、

注目画素の画素値と、当該注目画素を中心に水平方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出する第 1 ノイズ量算出手段と、

上記カウント手段として、

上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントする第1カウント手段とを有し、

上記第1カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わない水平方向ノイズ処理回路であり、

他方のノイズ処理回路は、

上記ノイズ量算出手段として、

注目画素の画素値と、当該注目画素を中心に垂直方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値から、当該注目画素のノイズ量を算出する第2ノイズ量算出手段と、

上記カウント手段として、

上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントする第2カウント手段とを備え、

上記第2カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わない垂直方向ノイズ処理回路であり、

上記水平方向ノイズ処理回路または上記垂直方向ノイズ処理回路の何れかは一方のノイズ処理回路から出力された画素値を、他方のノイズ処理回路におけるノイズ低減処理対象の注目画素の画素値とするこ

とを特徴とする請求項 10 または 11 に記載のノイズ低減処理装置。

[請求項 16]

上記水平方向ノイズ処理回路は、

上記第 1 ノイズ量算出手段が、注目画素の画素値と、当該注目画素を中心に水平方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値を、上記映像信号の一フレーム間、ヒストグラム化し、最頻値をノイズ量として算出し、

上記第 1 カウント手段が、上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記第 1 ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントし、

上記第 1 カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わないとともに、

上記垂直方向ノイズ処理回路は、

上記第 2 ノイズ量算出手段が、注目画素の画素値と、当該注目画素を中心に垂直方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値を、上記映像信号の一フレーム間、ヒストグラム化し、最頻値をノイズ量として算出し、

上記第 2 カウント手段が、上記水平方向ノイズ処理回路によってノイズ低減処理が施された注目画素またはノイズ低減処理が施されていない注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記第 2 ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントし、

上記第 2 カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多

い場合、上記注目画素に対してノイズ低減処理を行わないことを特徴とする請求項 15 に記載のノイズ低減処理装置。

[請求項17]

上記水平方向ノイズ処理回路におけるノイズ低減処理は、

注目画素と比較画素とを比較して、当該注目画素の画素値が比較した全ての比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記第 1 ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が比較した全ての比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記第 1 ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であり、

上記垂直方向ノイズ処理回路におけるノイズ低減処理は、

注目画素と比較画素とを比較して、当該注目画素の画素値が比較した全ての比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記第 2 ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が比較した全ての比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記第 2 ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であることを特徴とする請求項 16 に記載のノイズ低減処理装置。

[請求項18]

注目画素の画素値と、当該注目画素を中心に時間軸方向に配置された複数の比較画素の画素値の平均値との差分の絶対値から、当該注目画素の時間軸方向のノイズ低減処理を行う時間軸方向ノイズ処理回路を、上記水平方向ノイズ処理回路または上記垂直方向ノイズ処理回路の前段に設け、

上記時間軸方向ノイズ処理回路から出力された画素値を、当該時間軸方向ノイズ処理回路の後段の上記水平方向ノイズ処理回路または上記垂直方向ノイズ処理回路の何れか一方のノイズ処理回路におけるノイズ低減処理対象の注目画素の画素値とすることを特徴とする請求項

15～17の何れか1項に記載のノイズ低減処理装置。

[請求項19]

上記時間軸方向ノイズ処理回路は、

注目画素の画素値と、当該注目画素を中心に時間軸方向に配置された複数個の比較画素の画素値の平均値との差分の絶対値を、上記映像信号の一フレーム間、ヒストグラム化し、最頻値をノイズ量として算出する第3ノイズ量算出手段と、

上記注目画素の画素値と、当該注目画素の周辺に配置された複数個の周辺画素の画素値との差分の絶対値が、上記第3ノイズ量算出手段によって算出されたノイズ量に相当する値よりも小さい周辺画素の個数をカウントする第3カウント手段とを有し、

上記第3カウント手段によってカウントされた周辺画素の個数が予め設定した個数以下の場合、上記注目画素に対してノイズ低減処理を行い、上記カウントされた周辺画素の個数が予め設定した個数より多い場合、上記注目画素に対してノイズ低減処理を行わないことを特徴とする請求項18に記載のノイズ低減処理装置。

[請求項20]

上記時間軸方向ノイズ処理回路におけるノイズ低減処理は、

注目画素と比較画素とを比較して、当該注目画素の画素値が比較した全ての比較画素の画素値よりも大きい場合には、当該注目画素の画素値から上記第3ノイズ量算出手段によって算出されたノイズ量に相当する値を減算し、当該注目画素の画素値が比較した全ての比較画素の画素値よりも小さい場合には、当該注目画素の画素値から上記第3ノイズ量算出手段によって算出されたノイズ量に相当する値を加算する処理であることを特徴とする請求項19に記載のノイズ低減処理装置。

[請求項21]

マトリックス状に配置された画素に入力される映像信号に対してノイズ低減処理を施すノイズ低減処理装置であって、

処理対象となる注目画素の画素値と当該注目画素の周辺に配置された周辺画素の画素値との差分を求める第1差分演算回路と、

上記第1差分演算回路によって求めた差分を、上記注目画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行しない第1ノイズ処理回路とを備えていることを特徴とするノイズ低減処理装置。

[請求項22]

処理対象となる注目画素の画素値と、当該注目画素を中心にして周囲に配置された複数の周辺画素の画素値とを比較することにより、当該注目画素に含まれるノイズ量を検出するノイズ量検出回路が設けられ、

上記第1ノイズ処理回路は、

上記判定用パターンが、判定基準用パターンにマッチングしている場合、上記注目画素に入力される映像信号に対して、上記ノイズ量検出回路によって検出されたノイズ量を加減算することを特徴とする請求項21に記載のノイズ低減処理装置。

[請求項23]

上記第1ノイズ処理回路は、

判定基準用パターンを、ノイズ量加算用パターンとノイズ量減算用パターンとの2種類の判定基準用パターンとしたとき、

上記判定用パターンがマッチングした判定基準用パターンがノイズ量加算用パターンである場合、上記注目画素に入力される映像信号に対して、上記ノイズ量検出回路によって検出されたノイズ量を加算し、

上記判定用パターンがマッチングした判定基準用パターンがノイズ量減算用パターンである場合、上記注目画素に入力される映像信号に対して、上記ノイズ量検出回路によって検出されたノイズ量を減算す

ることを特徴とする請求項 22 に記載のノイズ低減処理装置。

[請求項24]

上記第 1 差分演算回路と上記第 1 ノイズ処理回路とを含む回路を第 1 ノイズ低減回路としたとき、

上記第 1 ノイズ低減回路の前段に、当該第 1 ノイズ低減回路に入力される映像信号に対してノイズ低減処理を行う第 2 ノイズ低減回路が設けられ、

上記第 2 ノイズ低減回路は、

処理対象となる注目画素の画素値と当該注目画素の周辺に配置された上記周辺画素の画素値との差分を求める第 2 差分演算回路と、

上記第 2 差分演算回路によって求めた差分を、上記注目画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行した映像信号を上記第 1 ノイズ低減回路に出力し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素に入力される映像信号をそのまま上記第 1 ノイズ低減回路に出力する第 2 ノイズ処理回路とを備え、

上記第 2 ノイズ処理回路は、

注目画素に入力される映像信号に対して補間フィルタを用いてノイズ低減処理を行う補間処理部を備え、

上記判定用パターンが上記判定基準用パターンにマッチングしたとき、上記補間処理部によりノイズ低減処理された映像信号を、上記第 1 ノイズ低減回路に出力することを特徴とする請求項 21～23 の何れか 1 項に記載のノイズ低減処理装置。

[請求項25]

上記第 1 差分演算回路と上記第 1 ノイズ処理回路とを含む回路を第 1 ノイズ低減回路としたとき、

上記第 1 ノイズ低減回路の前段に、当該第 1 ノイズ低減回路に入力

される映像信号に対してノイズ低減処理を行う第3ノイズ低減回路が設けられ、

上記第3ノイズ低減回路は、

処理対象となる注目画素の画素値と当該注目画素の周辺に配置された上記周辺画素の画素値との差分を求める第3差分演算回路と、

上記第3差分演算回路によって求めた差分を、上記注目画素の周囲に配置された周辺画素の個数分を一単位とし、この一単位の差分から形成される判定用パターンが、ノイズ低減処理を実行するか否かを判定する判定基準となる判定基準用パターンにマッチングする場合、上記注目画素に入力される映像信号に対してノイズ低減処理を実行した映像信号を上記第1ノイズ低減回路に出力し、上記判定用パターンが上記判定基準用パターンにマッチングしない場合、上記注目画素に入力される映像信号をそのまま上記第1ノイズ低減回路に出力する第3ノイズ処理回路とを備え、

上記第3ノイズ処理回路は、

注目画素および周辺画素の画素値から中央値を求める中央値演算部を備え、

上記判定用パターンが上記判定基準用パターンにマッチングしたとき、上記中央値演算部によって求めた中央値を、ノイズ低減処理された映像信号として、上記第1ノイズ低減回路に出力することを特徴とする請求項21～23の何れか1項に記載のノイズ低減処理装置。

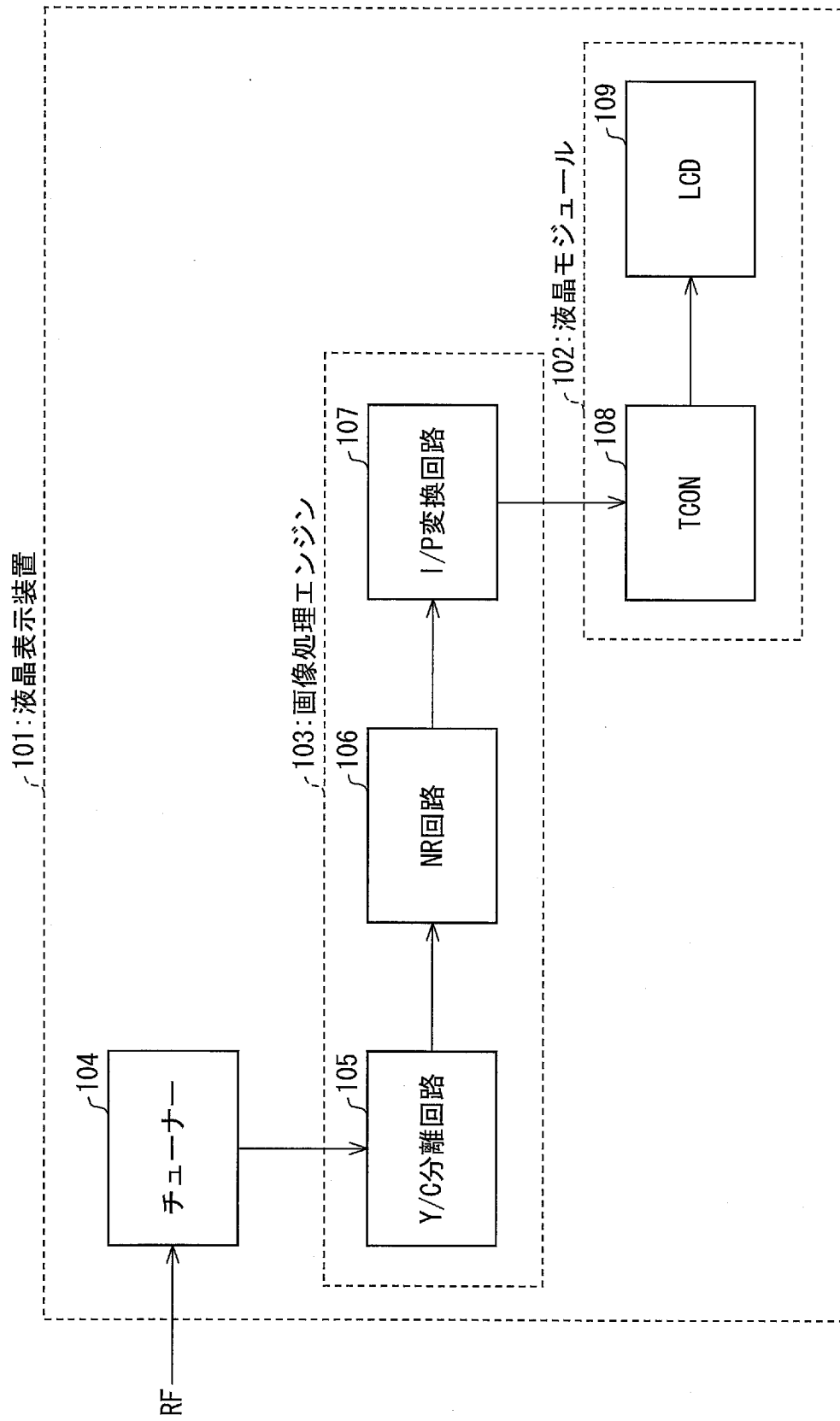
[請求項26]

マトリックス状に配置された画素からなり、供給される映像信号に基づいて映像を表示する表示装置において、

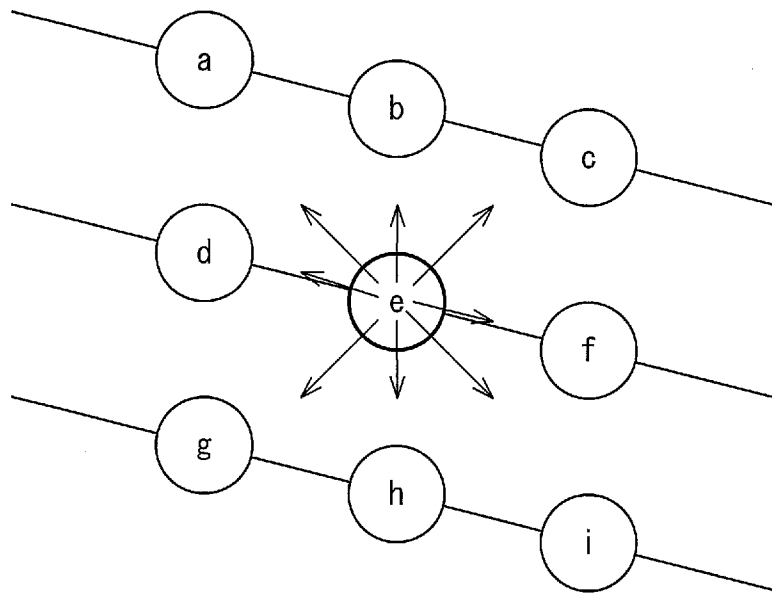
上記画素に入力される映像信号に対して、当該画素の画素値に応じてノイズ低減処理を施すノイズ低減処理装置を備え、

上記ノイズ低減処理装置は、請求項1～25の何れか1項に記載のノイズ低減処理装置であることを特徴とする表示装置。

[図1]

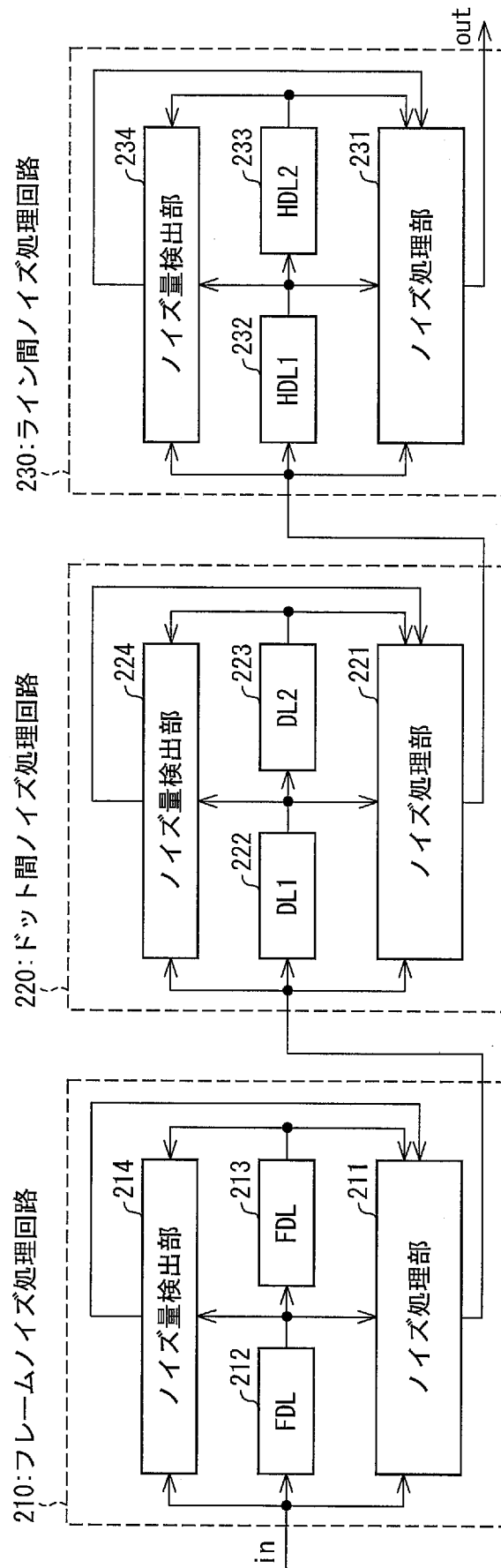


[図2]

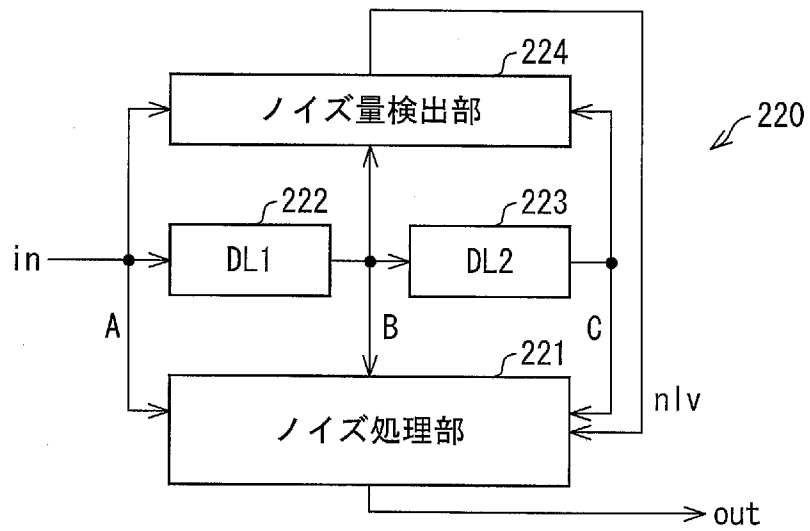


[図3]

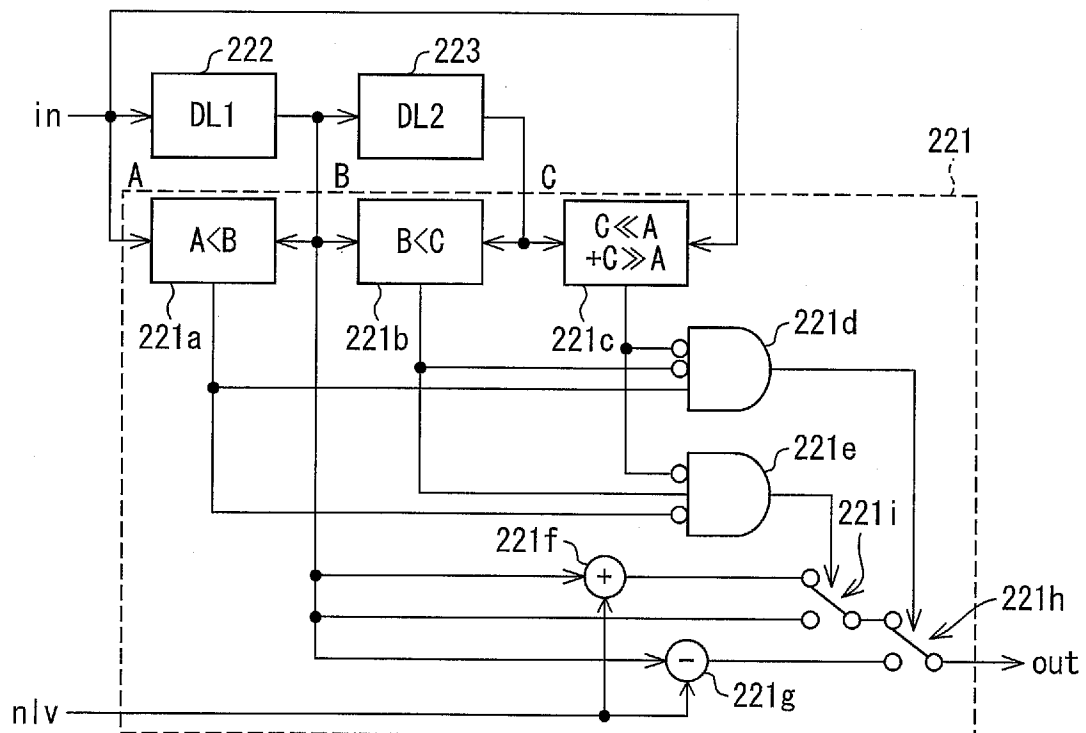
106



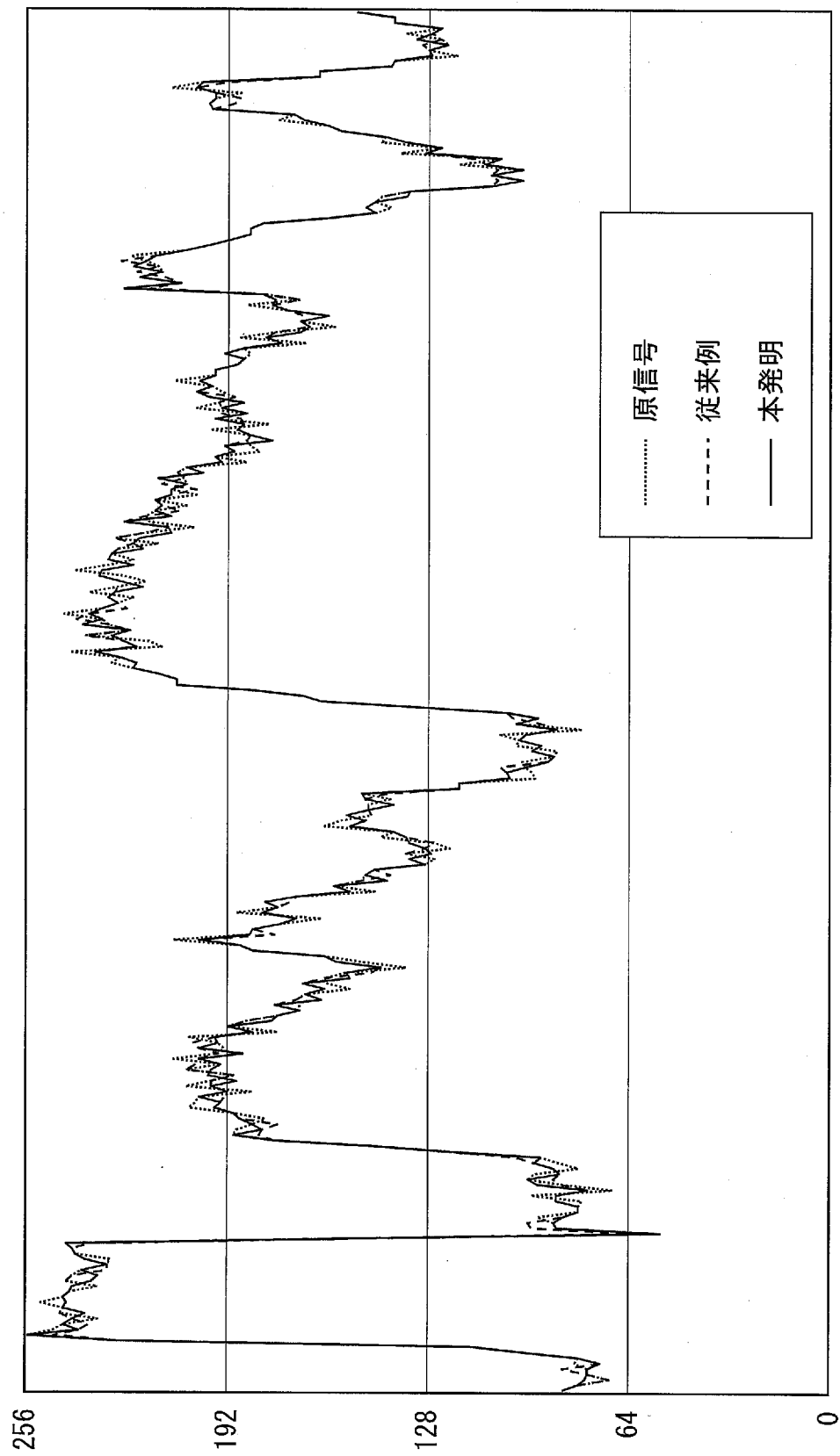
[図4]



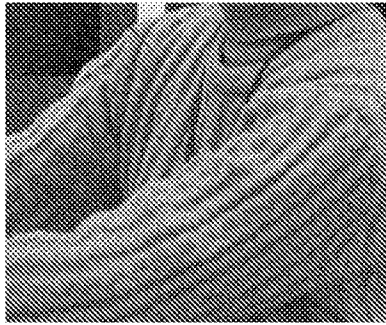
[図5]



[図6]



[図7]



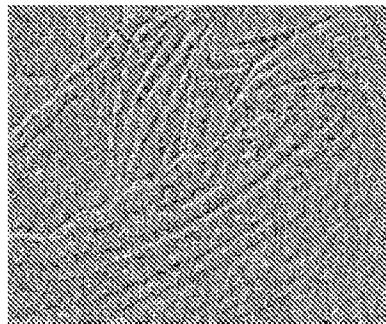
[図8]



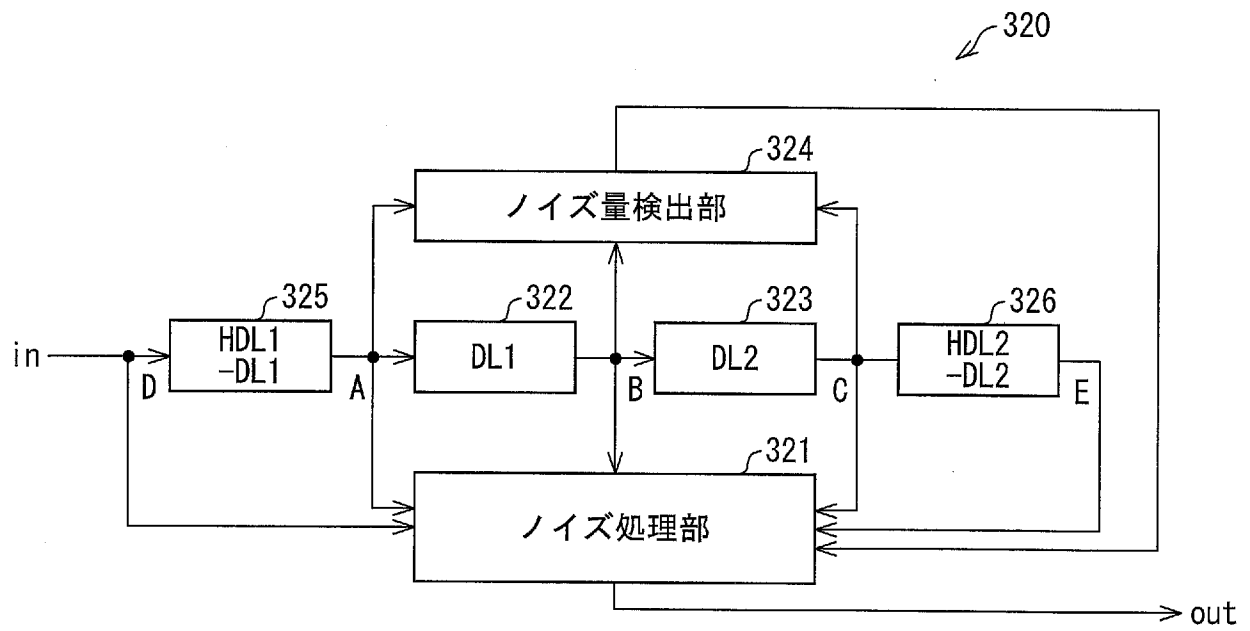
[図9]



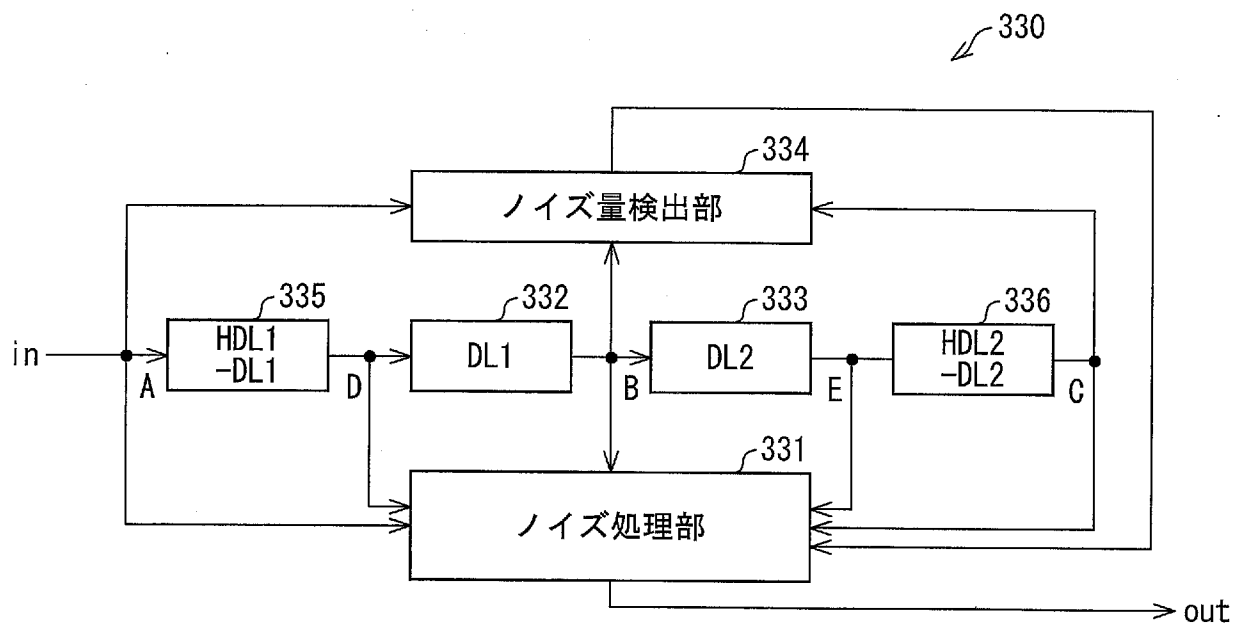
[図10]



[図11]



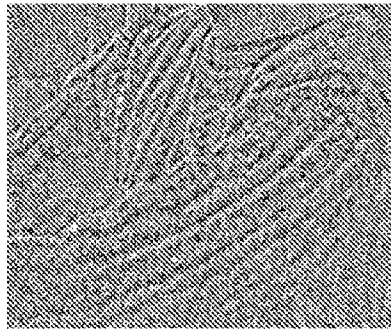
[図12]



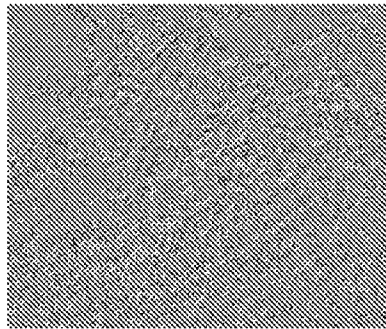
[図13]



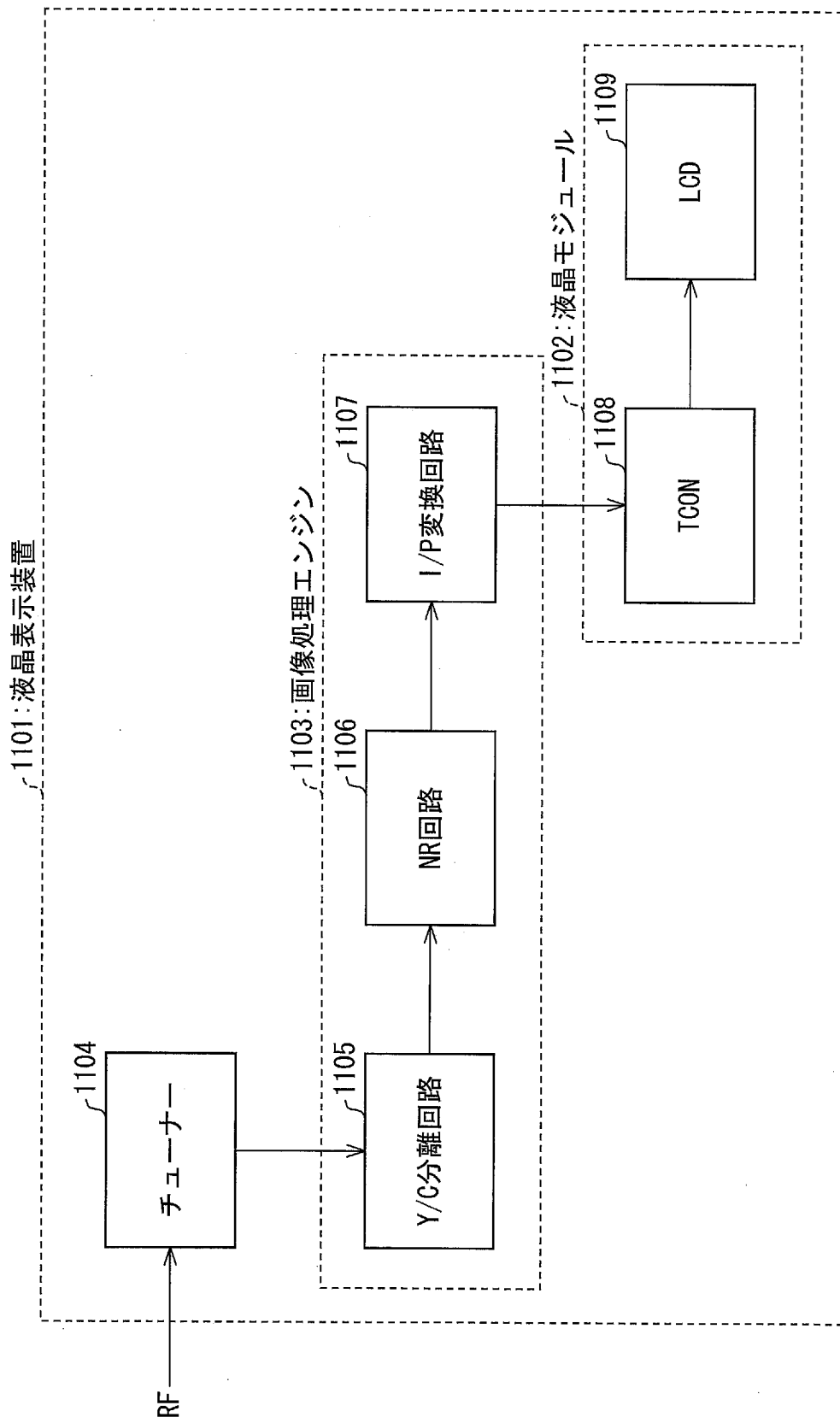
[図14]



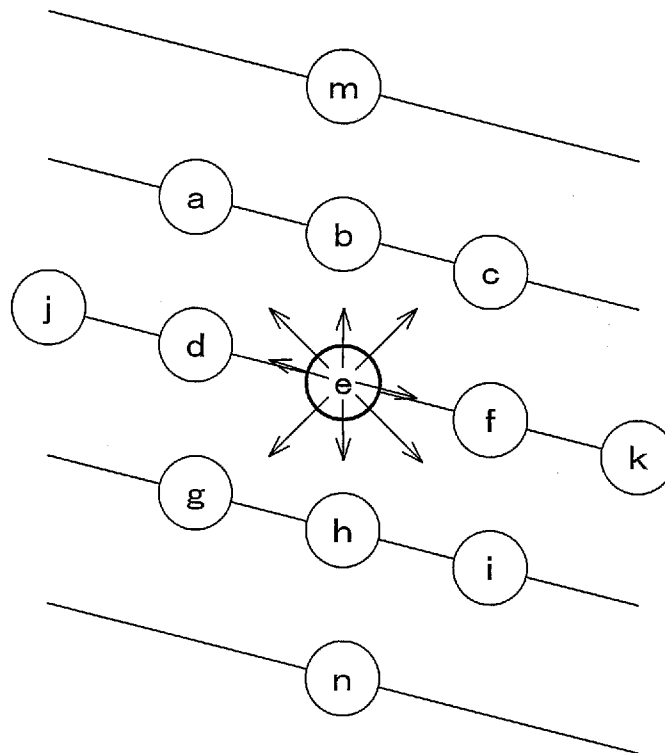
[図15]



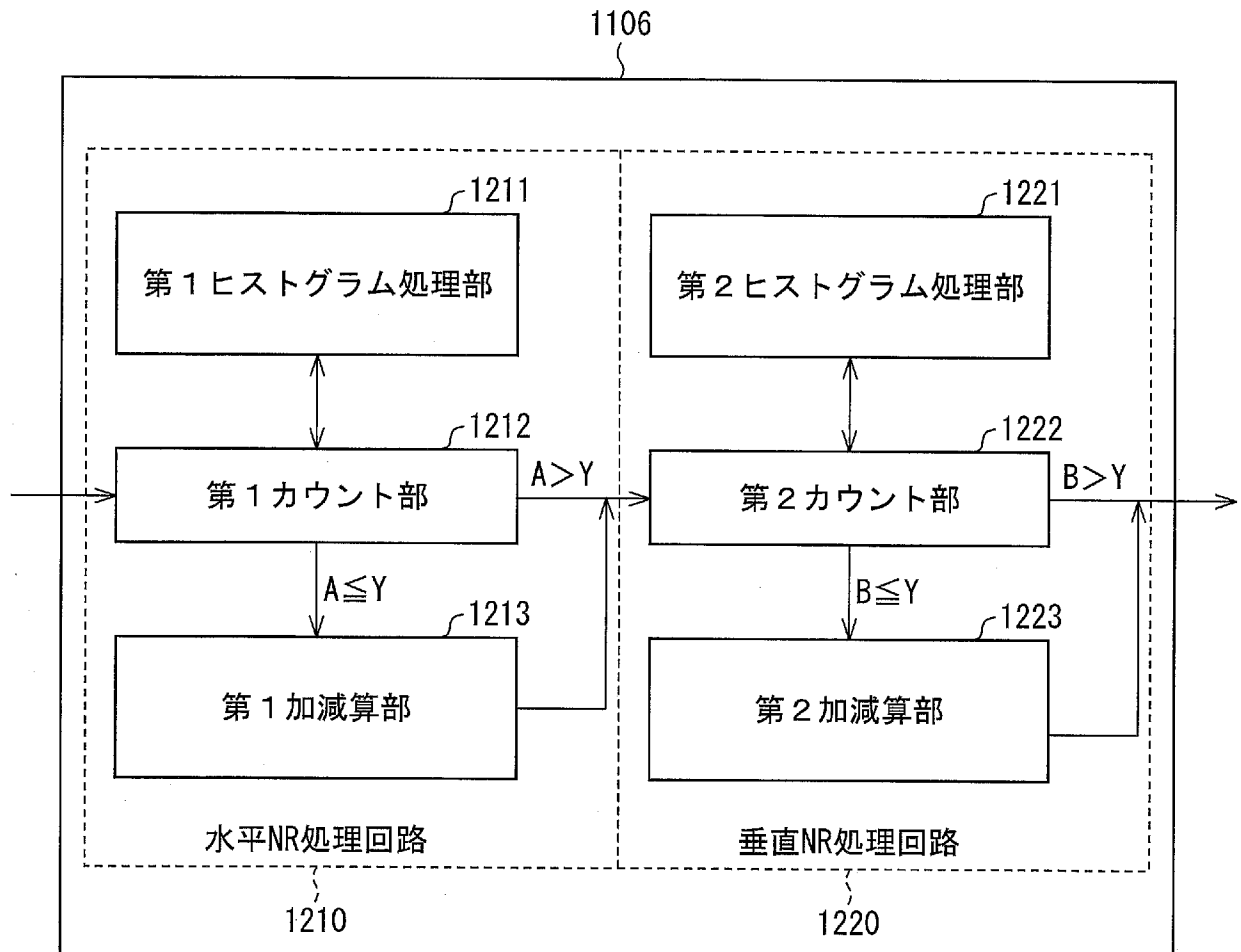
[図16]



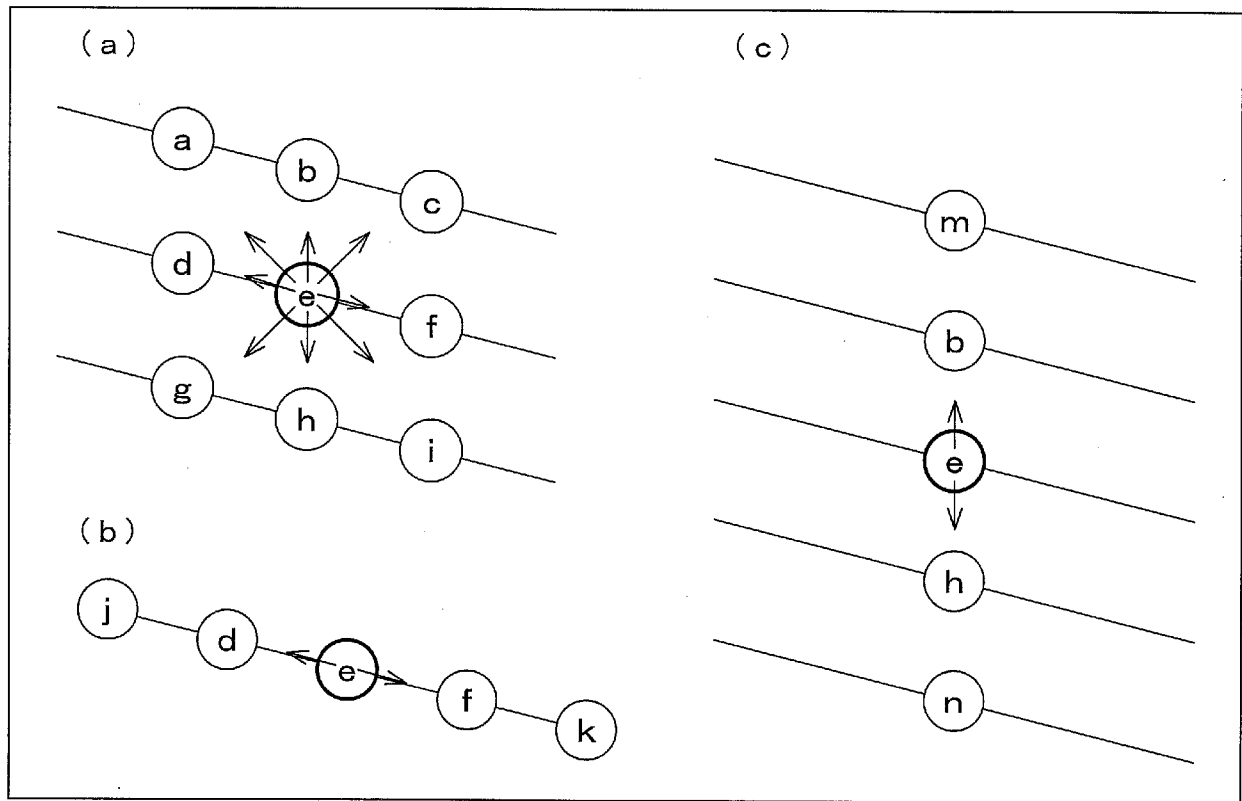
[図17]



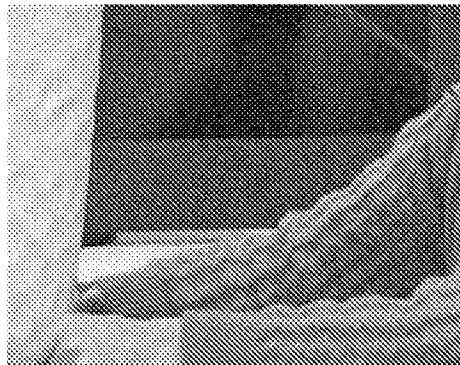
[図18]



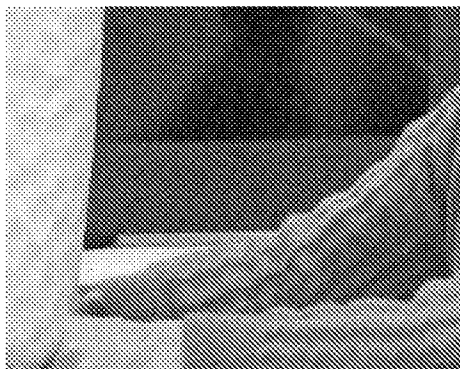
[図19]



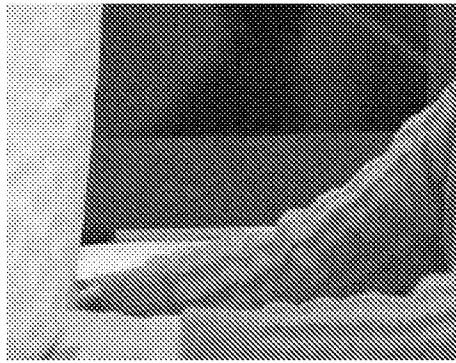
[図20]



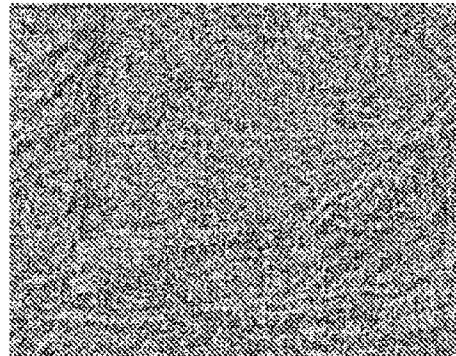
[図21]



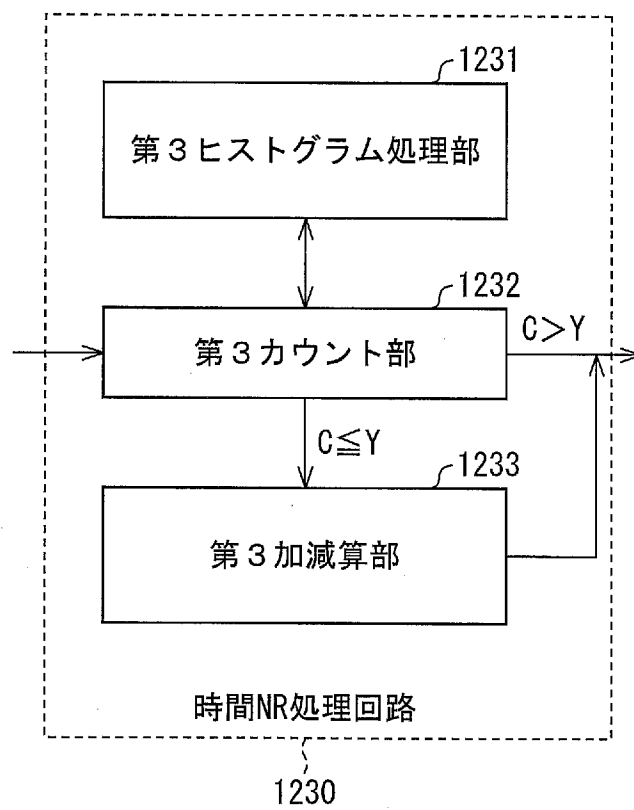
[図22]



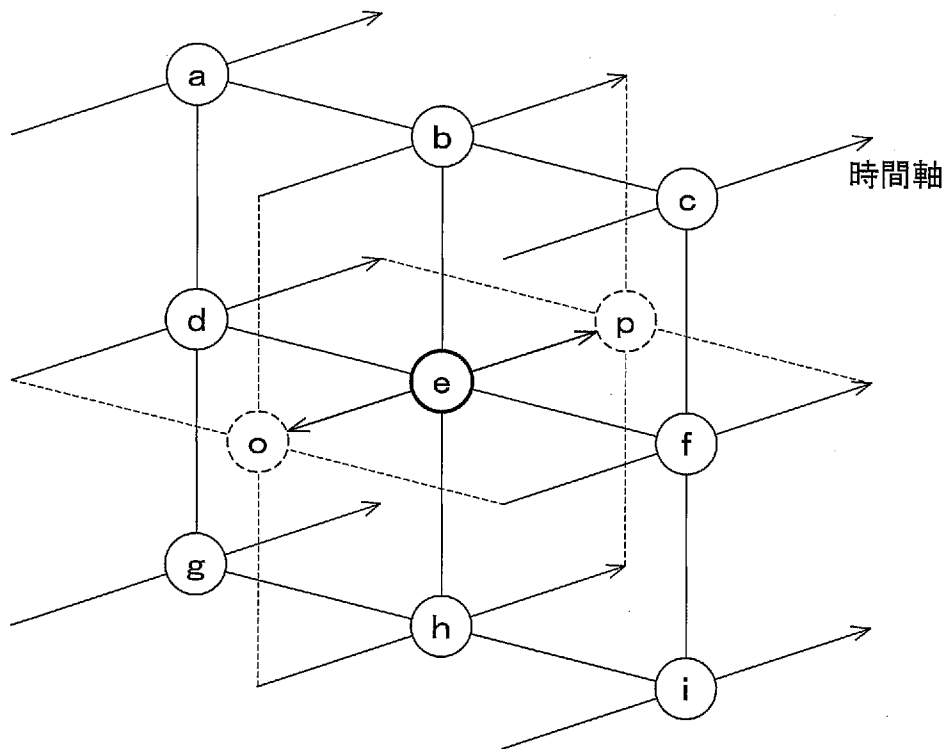
[図23]



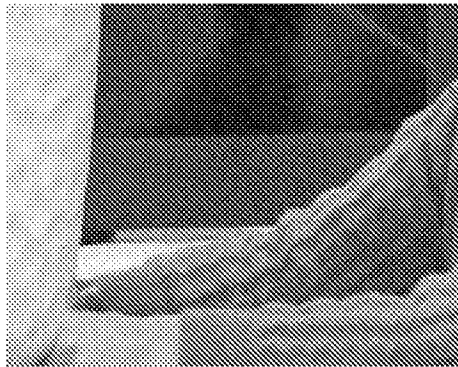
[図24]



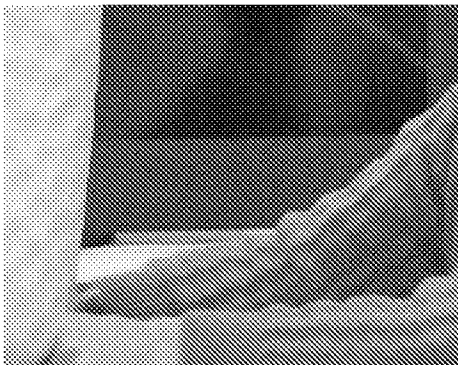
[図25]



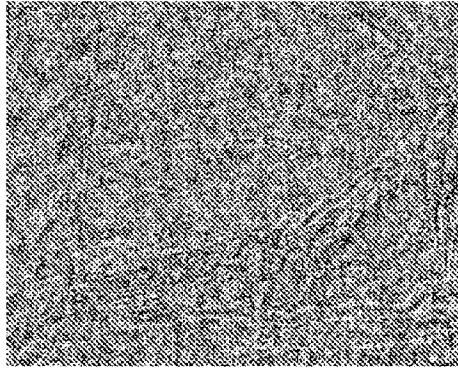
[図26]



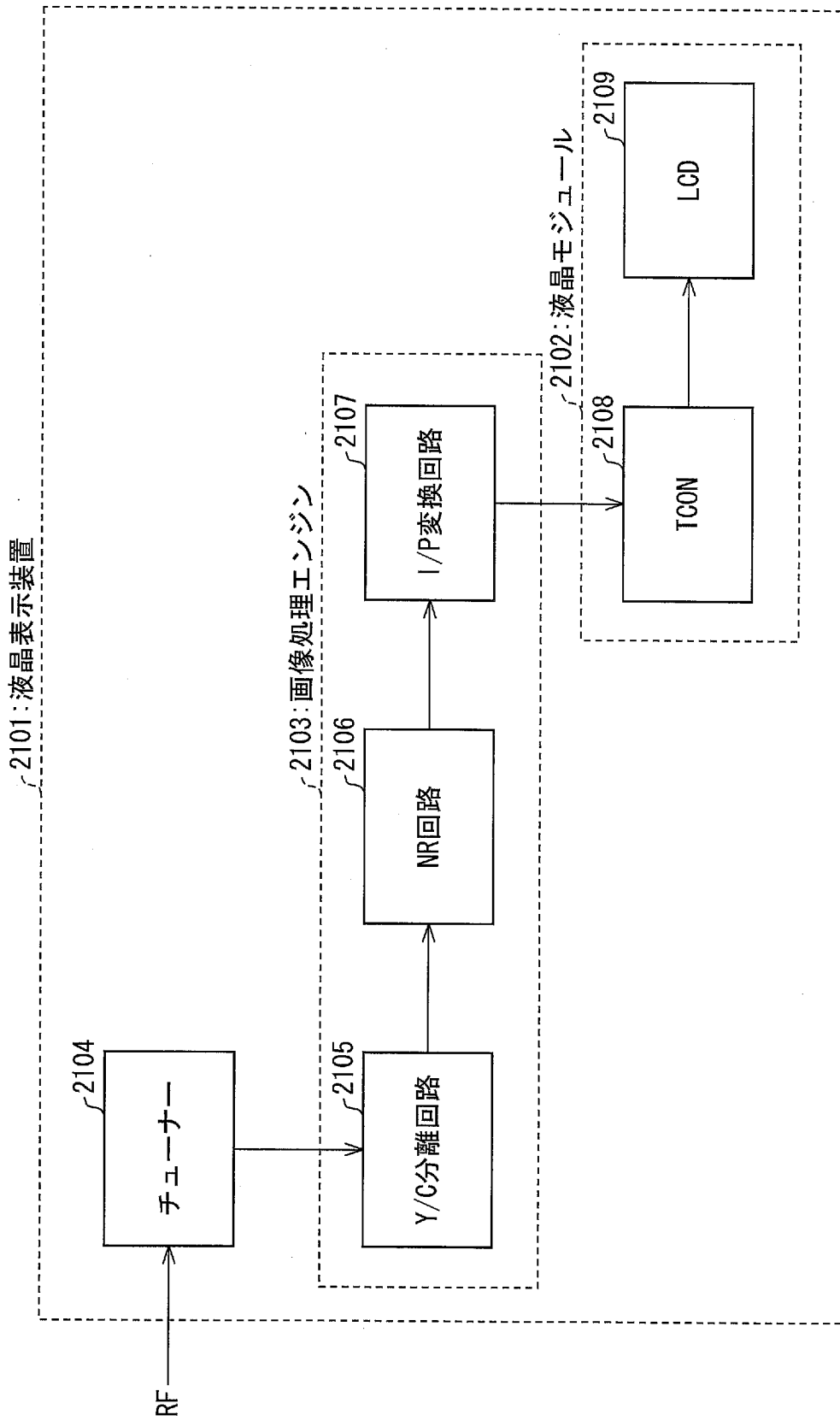
[図27]



[図28]

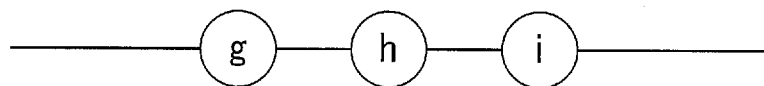
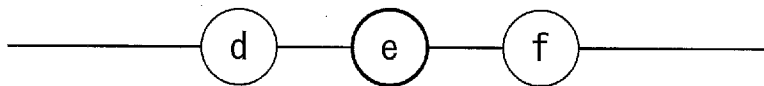
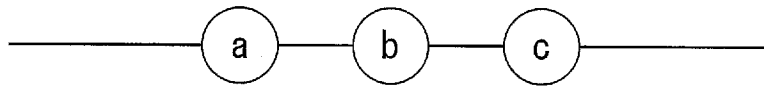


[図29]



[図30]

(a)



(b)

a	b	c
d	e	f
g	h	i

[図31]

(1)

a	b	c
d	e	f
g	h	i

(6)

0	0	0
0		1
0	0	0

(11)

0	0	0
0		0
1	0	1

(2)

0	0	0
0		0
0	0	0

(7)

0	0	0
1		0
0	0	0

(12)

1	0	0
0		0
1	0	0

(3)

0	0	0
0		0
0	0	1

(8)

0	0	1
0		0
0	0	0

(13)

1	0	1
0		0
0	0	0

(4)

0	0	0
0		0
0	1	0

(9)

0	1	0
0		0
0	0	0

(14)

0	0	1
0		0
0	0	1

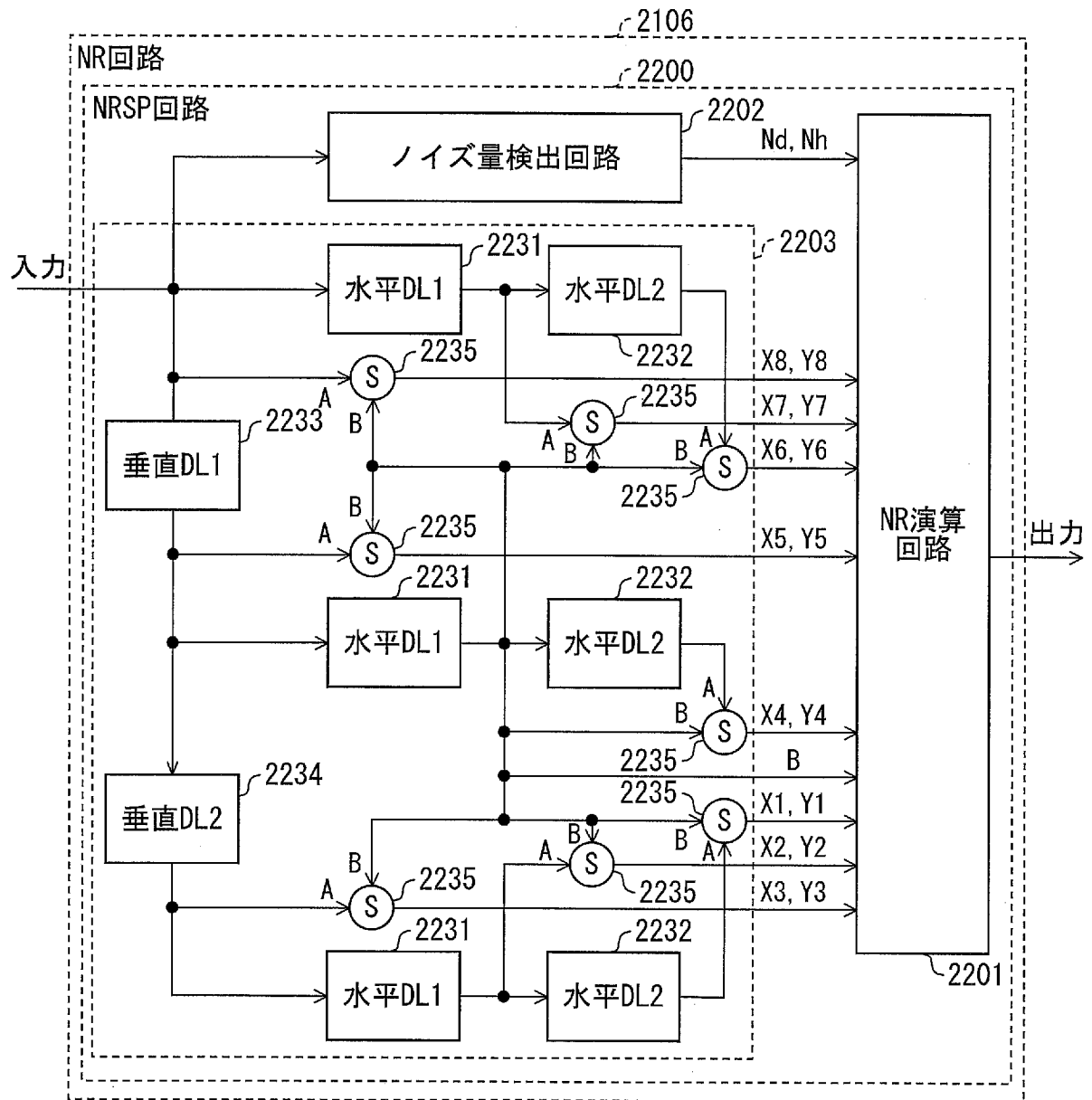
(5)

0	0	0
0		0
1	0	0

(10)

1	0	0
0		0
0	0	0

[図32]



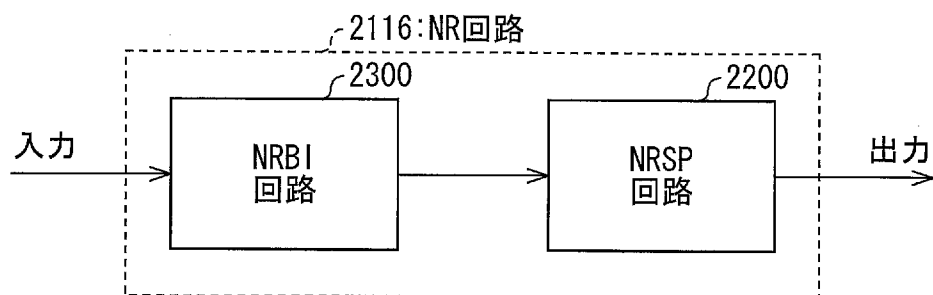
[図35]



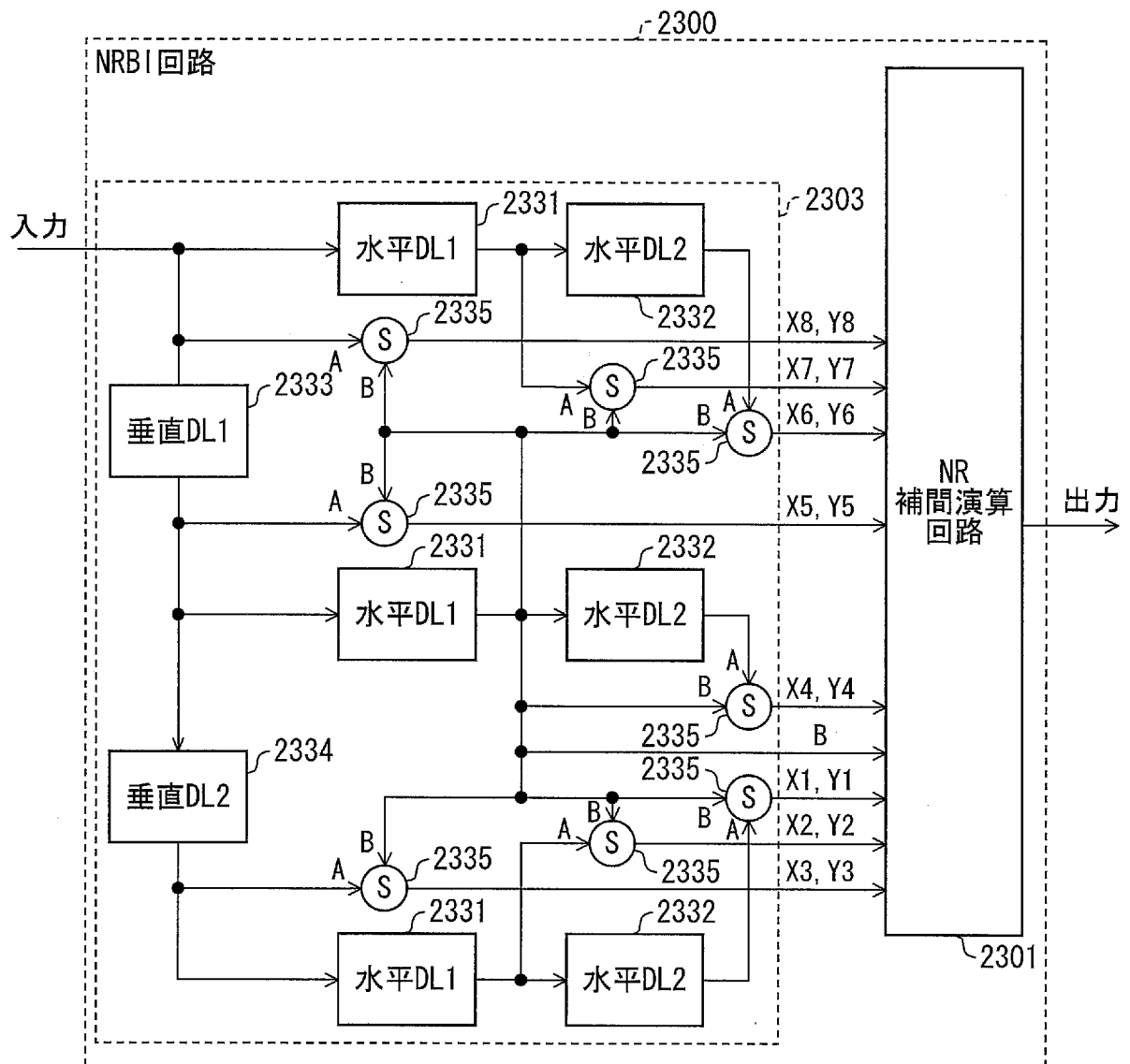
[図36]



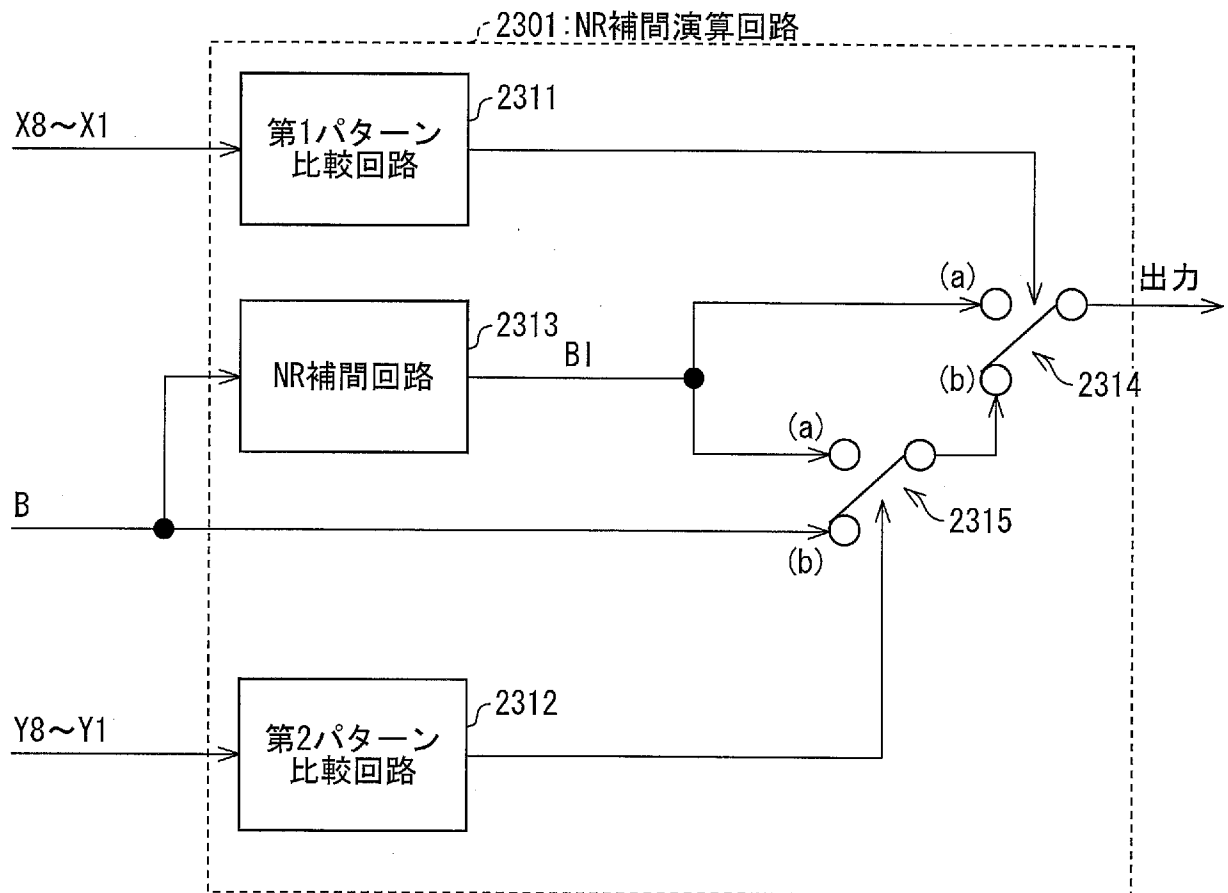
[図37]



[図38]



[図39]



[図40]

	-0.0625	0	0.3125	0.5	0.3125	0	-0.0625
-0.0625	0.003906	0	-0.01953	-0.03125	-0.01953	0	0.003906
0	0	0	0	0	0	0	0
0.3125	-0.01953	0	0.097656	0.15625	0.097656	0	-0.01953
0.5	-0.03125	0	0.15625	0.25	0.15625	0	-0.03125
0.3125	-0.01953	0	0.097656	0.15625	0.097656	0	-0.01953
0	0	0	0	0	0	0	0
-0.0625	0.003906	0	-0.01953	-0.03125	-0.01953	0	0.003906

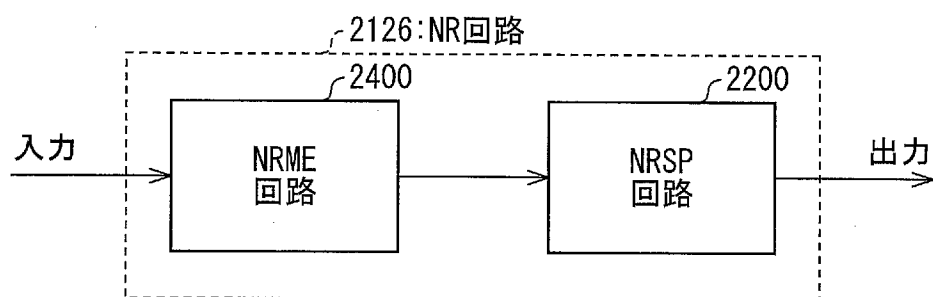
[図41]

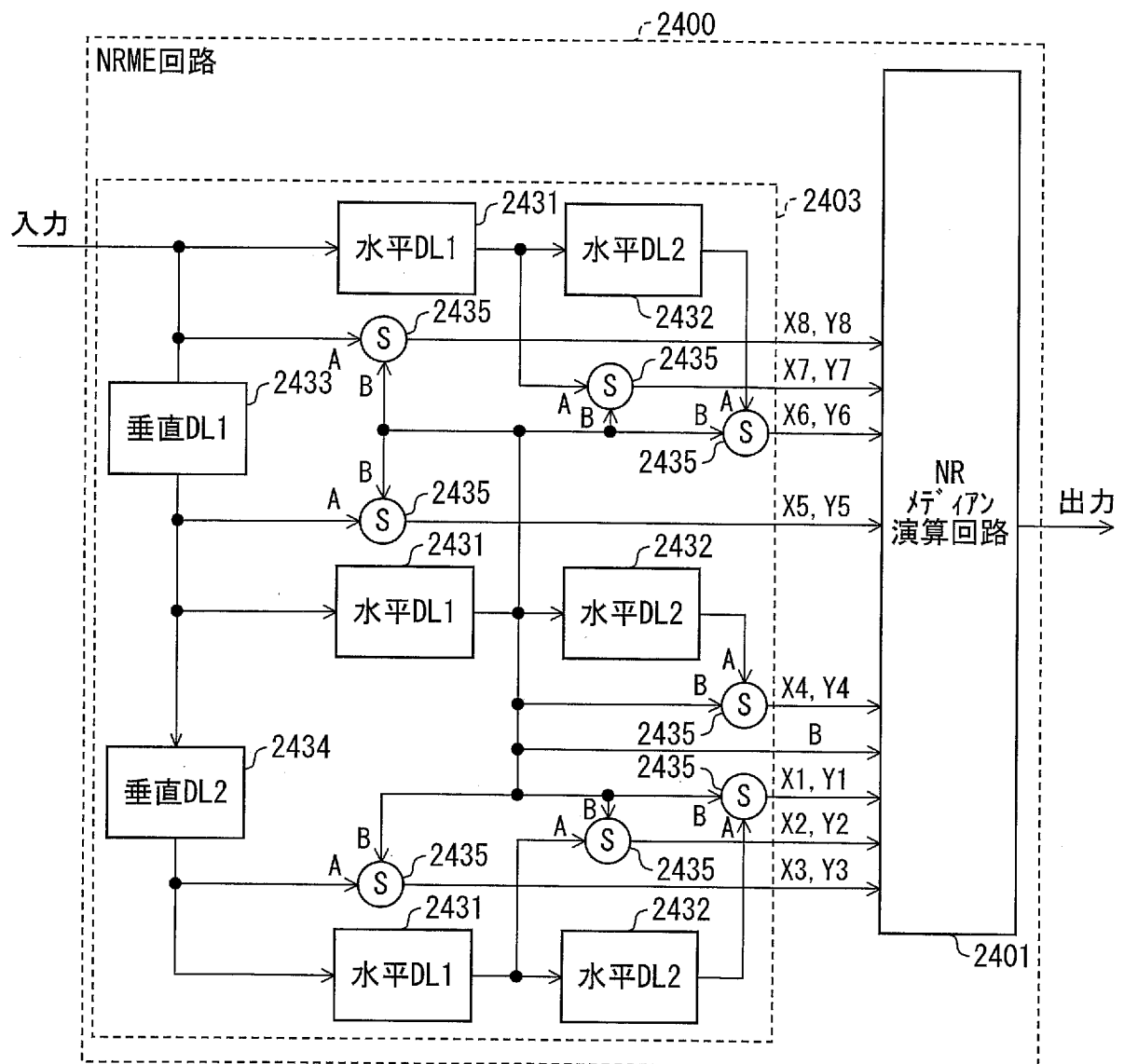


[図42]

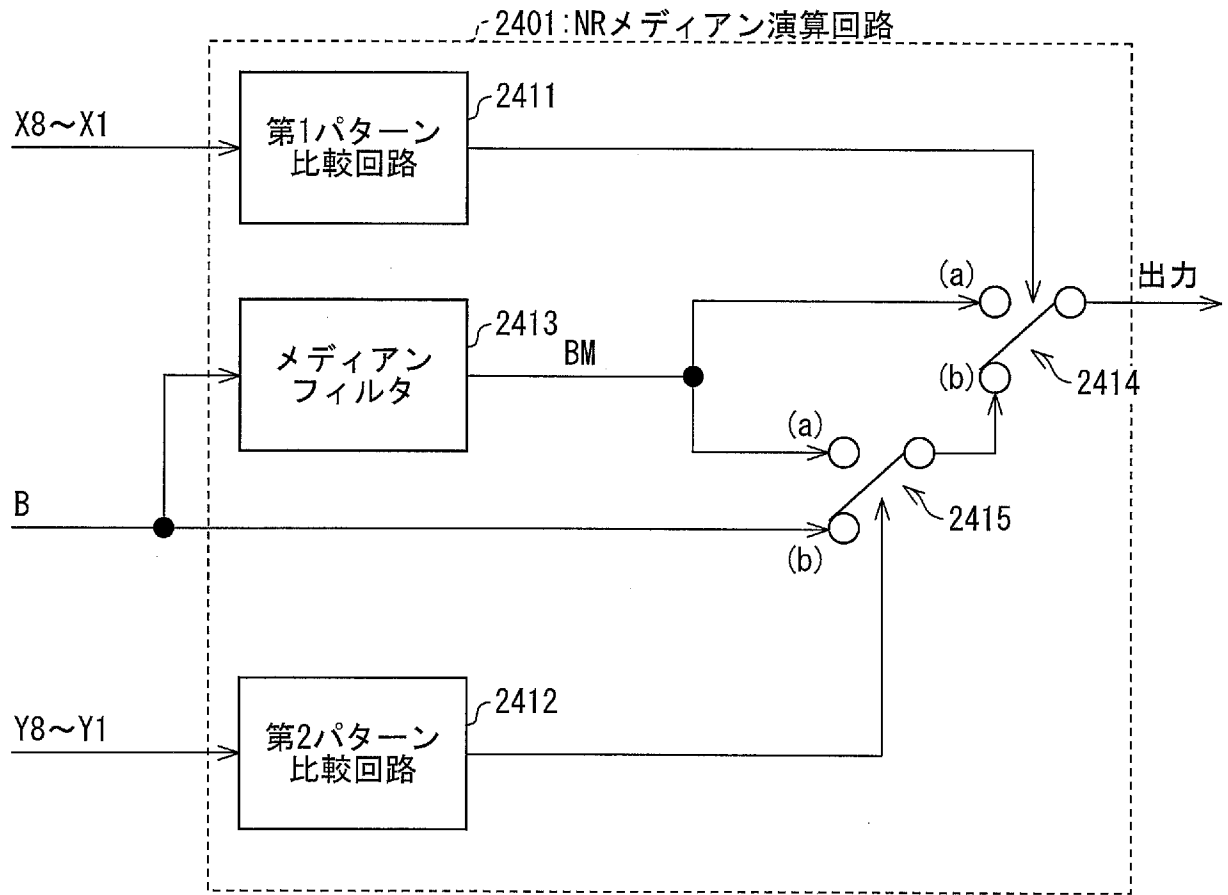


[図43]

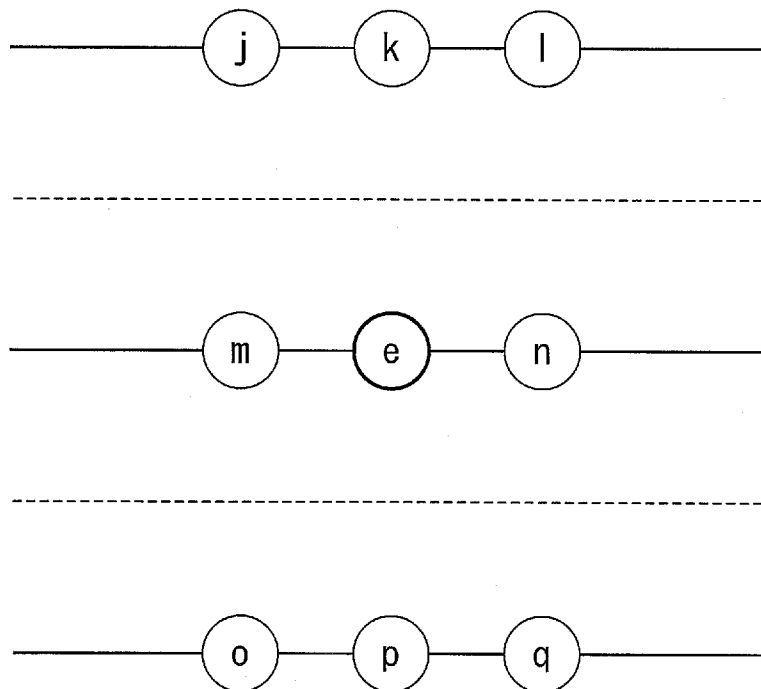




[図45]



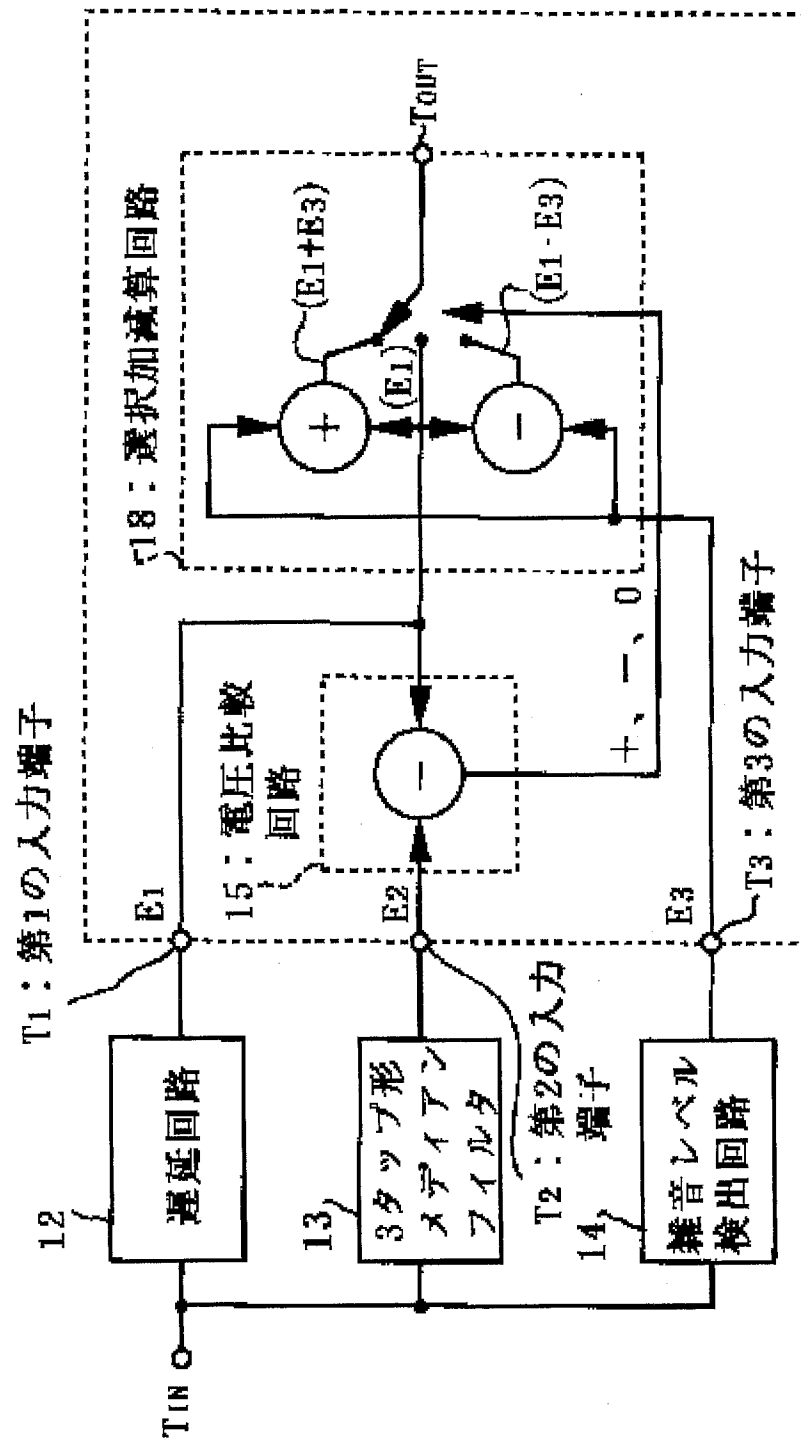
[図46]



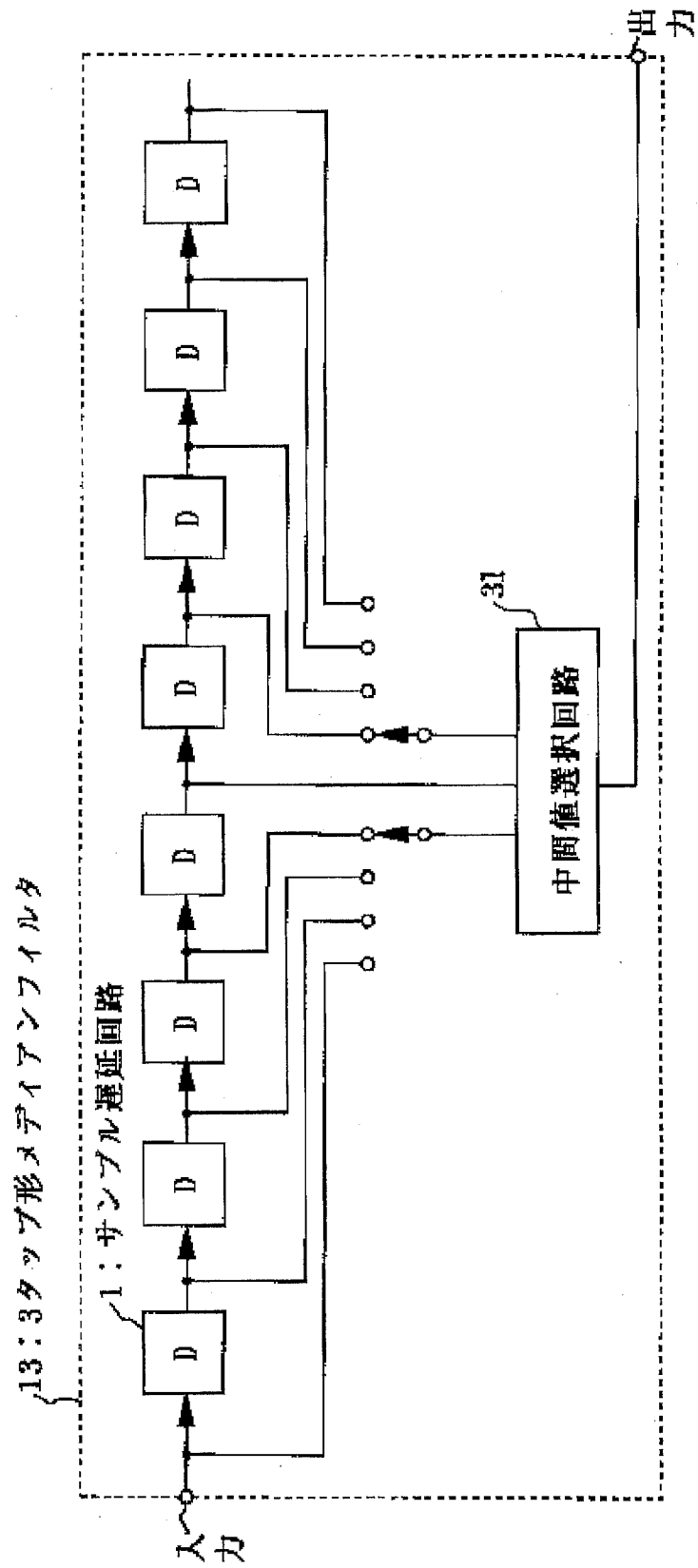
[図47]



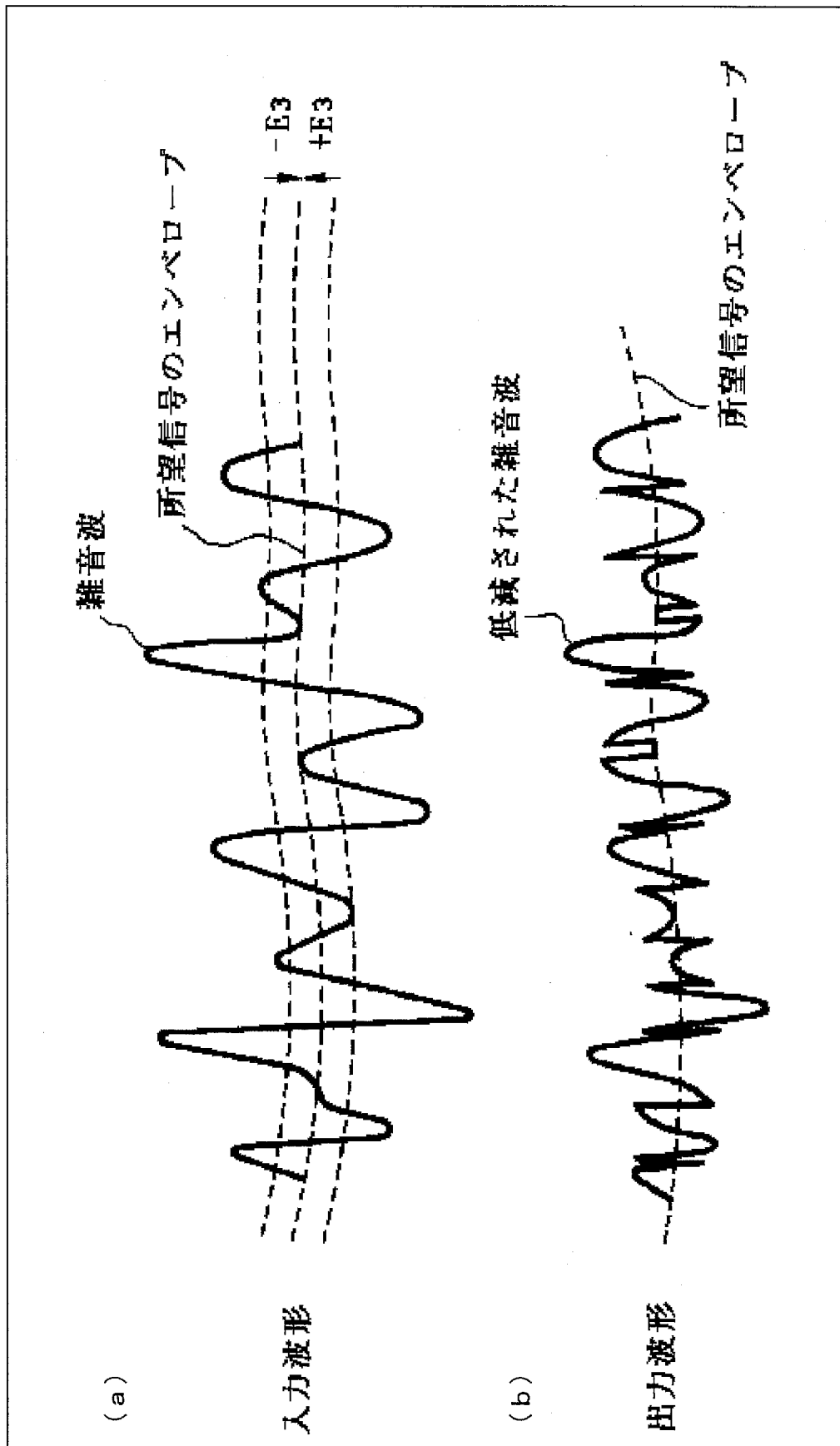
[図48]



[図49]



[図50]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055539

A. CLASSIFICATION OF SUBJECT MATTER

H04N5/21 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N5/21, G06T5/00, H04N1/40, H04N5/66, G09G5/36

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2006-23981 A (Mega Chips LSI Solutions Inc.), 26 January 2006 (26.01.2006), paragraphs [0015] to [0017], [0061] to [0064]; fig. 1 (Family: none)	1-4, 26 5-25
Y	JP 2005-117449 A (Victor Company of Japan, Ltd.), 28 April 2005 (28.04.2005), paragraphs [0008] to [0009]; fig. 1, 2, 5 (Family: none)	1-4, 26
Y	JP 7-250264 A (Nippon Hoso Kyokai), 26 September 1995 (26.09.1995), paragraphs [0031] to [0034], [0059]; fig. 1 (Family: none)	3-4, 26



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
25 April, 2012 (25.04.12)Date of mailing of the international search report
22 May, 2012 (22.05.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/055539

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-135860 A (Oki Semiconductor Co., Ltd.), 18 June 2009 (18.06.2009), paragraphs [0046] to [0053]; fig. 1 (Family: none)	4, 26
A	JP 2009-238009 A (Toshiba Corp.), 15 October 2009 (15.10.2009), paragraphs [0014] to [0036]; fig. 1 to 3 & US 2009/0245679 A1	1-26
A	JP 2005-57496 A (Sharp Corp.), 03 March 2005 (03.03.2005), paragraph [0197] (Family: none)	1-26
A	JP 5-233805 A (GC Technology Corp.), 10 September 1993 (10.09.1993), paragraphs [0013] to [0014] (Family: none)	1-26

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04N5/21 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04N5/21, G06T5/00, H04N1/40, H04N5/66, G09G5/36

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2006-23981 A (株式会社メガチップス L S I ソリューションズ) 2006.01.26, 段落 0015-0017, 0061-0064, 図 1 (ファミリーなし)	1-4, 26 5-25
Y	JP 2005-117449 A (日本ビクター株式会社) 2005.04.28, 段落 0008-0009, 図 1, 2, 5 (ファミリーなし)	1-4, 26
Y	JP 7-250264 A (日本放送協会) 1995.09.26, 段落 0031-0034, 0059, 図 1 (ファミリーなし)	3-4, 26

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 5 . 0 4 . 2 0 1 2

国際調査報告の発送日

2 2 . 0 5 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

西谷 憲人

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 8 1

5 P

9 1 8 7

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-135860 A (O K I セミコンダクタ株式会社) 2009. 06. 18, 段落 0046-0053, 図 1 (ファミリーなし)	4, 26
A	JP 2009-238009 A (株式会社東芝) 2009. 10. 15, 段落 0014-0036, 図 1-3 & US 2009/0245679 A1	1-26
A	JP 2005-57496 A (シャープ株式会社) 2005. 03. 03, 段落 0197 (ファミリーなし)	1-26
A	JP 5-233805 A (ジー・シー・テクノロジー株式会社) 1993. 09. 10, 段落 0013-0014 (ファミリーなし)	1-26