

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6978372号
(P6978372)

(45) 発行日 令和3年12月8日(2021.12.8)

(24) 登録日 令和3年11月15日(2021.11.15)

(51) Int.CI.

F 1

HO 1 R 11/01 (2006.01)
HO 1 R 12/78 (2011.01)HO 1 R 11/01 501 G
HO 1 R 12/78

請求項の数 9 (全 11 頁)

(21) 出願番号 特願2018-72205 (P2018-72205)
 (22) 出願日 平成30年4月4日 (2018.4.4)
 (65) 公開番号 特開2018-186080 (P2018-186080A)
 (43) 公開日 平成30年11月22日 (2018.11.22)
 審査請求日 令和3年4月2日 (2021.4.2)
 (31) 優先権主張番号 15/498,219
 (32) 優先日 平成29年4月26日 (2017.4.26)
 (33) 優先権主張国・地域又は機関
米国(US)

早期審査対象出願

(73) 特許権者 596170170
ゼロックス コーポレイション
XEROX CORPORATION
アメリカ合衆国 コネチカット州 068
51-1056 ノーウォーク メリット
7 201
(74) 代理人 100094569
弁理士 田中 伸一郎
(74) 代理人 100109070
弁理士 須田 洋之
(74) 代理人 100067013
弁理士 大塚 文昭
(74) 代理人 100086771
弁理士 西島 幸喜

最終頁に続く

(54) 【発明の名称】プリンテッドメモリのグリッドコネクタ

(57) 【特許請求の範囲】

【請求項 1】

プリンテッドメモリと通信するためのグリッドコネクタであって、
基板と、

前記基板に結合された複数の第1の導電パッドであって、前記第1の導電パッドの各々は、前記基板の外面に対して外側に突出しており、前記第1の導電パッドの第1のサブセットは、第2の導電パッドが前記第1の導電パッドの境界内にある限り、前記プリンテッドメモリに対して、前記グリッドコネクタが前記プリンテッドメモリに対して1対1の配列にあるまたは前記プリンテッドメモリの向きに関係なく任意の他の角度にある場合に前記グリッドコネクタと前記プリンテッドメモリとの間でデータが送信されるのを許可するように、前記プリンテッドメモリの前記第2の導電パッドと直接的に接触するように構成される、第1の導電パッドと

を含み、

前記グリッドコネクタと前記第2の導電パッドの第2のサブセットとの間でのデータの送信は、前記第2のサブセット内の前記第2の導電パッドが互いに電気的に導通しているとコンピューティングシステムにより判断されることによって前記第1の導電パッドと接觸していると前記コンピューティングシステムにより識別される前記第2の導電パッドの前記第2のサブセットを介して行われる、グリッドコネクタ。

【請求項 2】

前記グリッドコネクタは、前記第1の導電パッドの前記第1のサブセットが前記第2の

10

20

導電パッドと接触している場合、前記プリントドメモリに前記データを送信するように構成され、前記グリッドコネクタは、前記第1の導電パッドの前記第1のサブセットが前記第2の導電パッドと接触している場合、前記プリントドメモリから前記データを受信するように構成される、請求項1に記載のグリッドコネクタ。

【請求項3】

前記第1のサブセットは2つ以上の前記第1の導電パッドを含む、請求項2に記載のグリッドコネクタ。

【請求項4】

前記第1のサブセット内の前記第1の導電パッドが、前記プリントドメモリの前記第2の導電パッドと接触している場合、前記第1のサブセット内の前記第1の導電パッドは互いに電気的に導通している、請求項3に記載のグリッドコネクタ。10

【請求項5】

プリントドメモリと通信するためのシステムであって、

プリントドメモリであって、

第1の基板と、

前記第1の基板に結合された複数の第1の導電パッドであって、各々が前記第1の基板の外面に対して凹んでいる複数の第1の導電パッドと、を含むプリントドメモリと、

グリッドコネクタであって、

第2の基板と、

前記第2の基板に結合された複数の第2の導電パッドであって、前記第2の導電パッドの各々は前記第2の基板の外面に対して外側に突出しており、前記第2の導電パッドの別々のサブセットは、前記第1の導電パッドが前記第2の導電パッドの境界内にある限り、前記プリントドメモリに対して、前記グリッドコネクタが前記プリントドメモリに対して1対1の配列にあるまたは前記プリントドメモリの向きに関係なく任意の他の角度にある場合に前記グリッドコネクタと前記プリントドメモリとの間でデータが送信されるのを許可するように、前記第1の導電パッドの各々と直接的に接觸するように構成されており、各サブセットは2つ以上の前記第2の導電パッドを含む、複数の第2の導電パッドと、20

を含むグリッドコネクタと、

前記グリッドコネクタと通信しているコンピューティングシステムであって、前記第2の導電パッドの前記別々のサブセットが前記第1の導電パッドの各々と直接的に接觸している場合、前記グリッドコネクタを介して前記プリントドメモリと通信するように構成されるコンピューティングシステムと、30

を含み、

前記コンピューティングシステムは、前記サブセット内の前記第2の導電パッドが互いに電気的に導通していると判断することによって、前記第1の導電パッドと接觸している前記第2の導電パッドの前記サブセットを識別するように構成される、システム。

【請求項6】

前記コンピューティングシステムは、前記第1の導電パッドの各々の境界の所定の距離内にある前記サブセット内の前記第2の導電パッドを識別するように構成される、請求項5に記載のシステム。40

【請求項7】

前記コンピューティングシステムは、前記第1の導電パッドの各々の前記境界の前記所定の距離内にある前記サブセット内の前記第2の導電パッドを除く前記サブセット内の前記第2の導電パッドを通じて、前記グリッドコネクタを介して、前記プリントドメモリと通信するように構成される、請求項6に記載のシステム。

【請求項8】

プリントドメモリと通信するための方法であって、

グリッドコネクタを前記プリントドメモリと直接的に接觸させて配置することであって、前記プリントドメモリは第1の導電パッドを含み、前記グリッドコネクタは複数の50

第2の導電パッドを含み、前記グリッドコネクタを前記プリントドメモリと直接的に接触させて配置することは、前記第1の導電パッドが前記第2の導電パッドの境界内にある限り、前記プリントドメモリに対して、前記グリッドコネクタが前記プリントドメモリに対して1対1の配列にあるまたは前記プリントドメモリの向きに関係なく任意の角度にある場合に、前記グリッドコネクタの前記第2の導電パッドのサブセットを前記プリントドメモリの前記第1の導電パッドと直接的に接触させて配置することを含む、配置することと、

前記サブセット内の前記第2の導電パッドが互いに電気的に導通しているとコンピューティングシステムにより判断されることによって前記第1の導電パッドと接触していると前記コンピューティングシステムにより識別される前記第2の導電パッドの前記サブセットを介して、前記プリントドメモリの前記第1の導電パッドと前記グリッドコネクタの前記第2の導電パッドの前記サブセットとの間でデータを送信することと、

を含む、方法。

【請求項9】

前記サブセットは、2つ以上の前記第2の導電パッドを含む、請求項8に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本教示は、概してプリントドメモリに関し、具体的には、プリントドメモリと通信するためのシステムおよび方法に関する。

【背景技術】

【0002】

プリントドメモリは、連続的な積層プロセスによって製造される、薄くて柔軟な、接着剤付き装置（例えば、切手と同様）である。プリントドメモリは、それを介してデジタルデータが送信（例えば、プリントドメモリへの書き込みおよび／またはプリントドメモリからの読み出し）されてもよい導電パッドを含む。データは、プリントドメモリが接着される製品に関する情報を含むことができる。

【発明の概要】

【発明が解決しようとする課題】

【0003】

従来、プリントドメモリにデータを送信および／またはプリントドメモリからデータ受信するために、導電パッドは、ばね式ポゴピン、ZEBRA（登録商標）コネクタ、または板ばねコネクタによって物理的に接觸される。しかし、これらのピン／コネクタはそれぞれ、データを送信するために導電パッドとの正確な1対1の配列を必要とする。プリントドメモリと通信するための改良されたシステムおよび方法が必要とされている。

【0004】

以下に、本教示の1つ以上の実施形態の一部の態様の基本的な理解を提供するための簡略化された要約を提示する。この要約は広範な概要ではなく、本教示の重要な秘訣または要素を特定することも、開示の範囲を詳細に説明することも意図していない。むしろ、その主な目的は、後述する詳細な説明の序文として、1つ以上の概念を単純化した形で提示することに過ぎない。

【課題を解決するための手段】

【0005】

プリントドメモリと通信するためのグリッドコネクタは、基板と、基板に結合された複数の第1の導電パッドとを含む。第1の導電パッドの各々は、基板の外面に対して外側に突出している。第1の導電パッドのサブセットは、第2の導電パッドが第1の導電パッドの境界内にある限り、グリッドコネクタに対するプリントドメモリの向きに関係なく、プリントドメモリの第2の導電パッドと接觸するように構成される。

【0006】

プリントドメモリと通信するためのシステムは、プリントドメモリと、グリッドコ

10

20

30

40

50

ネクタと、コンピューティングシステムとを含む。プリンテッドメモリは、第1の基板と、第1の基板に結合された複数の第1の導電パッドとを含む。第1の導電パッドの各々は、第1の基板の外面に対して凹んでいる。グリッドコネクタは、第2の基板と、第2の基板に結合された複数の第2の導電パッドとを含む。第2の導電パッドの各々は、第2の基板の外面に対して外側に突出している。第2の導電パッドの別々のサブセットは、第1の導電パッドが第2の導電パッドの境界内にある限り、グリッドコネクタに対するプリンテッドメモリの向きに関係なく、第1の導電パッドの各々と接触するように構成される。各サブセットは、2つ以上の第2の導電パッドを含む。コンピューティングシステムは、グリッドコネクタと通信している。コンピューティングシステムは、第2の導電パッドの別々のサブセットが第1の導電パッドの各々と接触している場合、グリッドコネクタを介してプリンテッドメモリと通信するように構成される。

【0007】

プリンテッドメモリと通信するための方法は、グリッドコネクタをプリンテッドメモリと接触させて配置することを含む。プリンテッドメモリは、第1の導電パッドを含む。グリッドコネクタは、複数の第2の導電パッドを含む。グリッドコネクタをプリンテッドメモリと接触させて配置することは、第1の導電パッドが第2の導電パッドの境界内にある限り、グリッドコネクタに対するプリンテッドメモリの向きに関係なく、グリッドコネクタの第2の導電パッドのサブセットをプリンテッドメモリの第1の導電パッドと接触させて配置することを含む。この方法はまた、プリンテッドメモリの第1の導電パッドとグリッドコネクタの第2の導電パッドのサブセットとの間でデータを送信することを含む。

【0008】

添付の図面は、本明細書に組み込まれ、本明細書の一部を構成し、本教示の実施形態を説明し、説明と共に本開示の原理を説明するのに役立つ。

【図面の簡単な説明】

【0009】

【図1】図1は、一実施形態による、プリンテッドメモリの平面図を示す。

【図2】図2は、一実施形態による、グリッドコネクタの平面図を示す。

【図3】図3は、一実施形態による、グリッドコネクタと接触しているプリンテッドメモリの平面図を示す。

【図4】図4は、一実施形態による、図3の一部の拡大平面図を示す。

【図5】図5は、一実施形態による、グリッドコネクタの一部と接触しているプリンテッドメモリの一部の断面側面図を示す。

【図6】図6は、一実施形態による、プリンテッドメモリとグリッドコネクタとの間でデータを送信するための方法のフローチャートを示す。

【図7】図7は、一実施形態による、方法の少なくとも一部を実行するためのコンピューティングシステムを示す。

【発明を実施するための形態】

【0010】

ここで、本教示の例示的な実施形態を詳細に参照し、その例を添付図面に示す。図面全体を通して、可能な限り、同じ、同様の、または類似の部品には同じ参照番号を使用する。

【0011】

図1は、一実施形態による、プリンテッドメモリ100の平面図を示す。プリンテッドメモリ100は、薄くて柔軟な基板110を含むことができる。基板110は、書き換え可能なメモリを含むことができる。例えば、書き換え可能なメモリは36ビットで、約680億ポイントまでのデータを格納できる。

【0012】

プリンテッドメモリ100はまた、基板110に結合された1つ以上の導電パッド(1個を図示: 120A、120B)を含むことができる。導電パッド120A、120Bは、金属または金属合金で作ることができる。導電パッド120A、120Bは、基板1

10

20

30

40

50

10の上／外面に対して凹んでいてもよい。

【0013】

図2は、一実施形態による、グリッドコネクタ200の平面図を示す。グリッドコネクタ200は、プリントeddメモリ100と通信するために使用されるデータ送信装置の（例えば、結合されて）一部であってもよい。具体的には、グリッドコネクタ200は、プリントeddメモリ100にデータを送信（すなわち書き込む）および／またはプリントeddメモリ100からデータを受信（すなわち読み取る）ように構成することができる。グリッドコネクタ200は、薄い基板210を含むことができる。基板210はシリコンで作ることができる。グリッドコネクタ200（例えば、基板210）は、プリントeddメモリ100とデータ送信装置のコンピューティングシステム（図7を参照）との機械的結合として機能することができる。
10

【0014】

グリッドコネクタ200はまた、複数の導電パッド220を含むことができる。導電パッド220は、金属または金属合金で作ることができる。導電パッド220は、基板210の上／外面に対して外側に突出していてもよい。

【0015】

図3は、グリッドコネクタ200と接触するプリントeddメモリ100の平面図を示し、図4は、図3の一部の拡大平面図を、一実施形態によって示す。具体的には、図3および図4は、導電パッド120A、120Bが表を上にしたグリッドコネクタ200の導電パッド220と接触している状態の、表を下にしたプリントeddメモリ100を示している。図3および図4において、プリントeddメモリ100は透明に示されている。
20

【0016】

プリントeddメモリ100の基板110は、グリッドコネクタ200の基板210よりも表面積が小さくてもよい。プリントeddメモリ100の導電パッド120A、120Bは、それぞれグリッドコネクタ200の導電パッド220よりも表面積が大きくてもよい。結果として、従来のばね負荷ポゴピン、ZEBRA（登録商標）コネクタ、板ばねコネクタなどとは異なり、グリッドコネクタ200の導電パッド（例えば、複数の導電パッド）220は、グリッドコネクタ200に対するプリントeddメモリ100の位置および／または向きに関係なく、プリントeddメモリ100の導電パッド120A、120Bの各々と位置合わせされ、これらと物理的に接触してもよい。言い換えれば、プリントeddメモリ100は、グリッドコネクタ200に対して移動および／または回転し、プリントeddメモリ100の導電パッド120A、120Bがグリッドコネクタ200の導電パッド220の周囲／境界224内にとどまっている限り、グリッドコネクタ200の導電パッド（例えば、複数の導電パッド）220は、プリントeddメモリ100の導電パッド120A、120Bの各々と位置合わせされ、これらと物理的に接触してもよい。
30

【0017】

プリントeddメモリ100の導電パッド120A、120Bと接触しているグリッドコネクタ200の導電パッド220は、（例えば、導電パッド120A、120Bを介して）互いに電気的な導通を示してもよい。しかし、プリントeddメモリ100の導電パッド120A、120Bと接触していないグリッドコネクタ200の導電パッド220は、互いに電気的な導通を示さないことがある。これにより、以下でより詳細に説明するように、データ送信装置のコンピューティングシステム（図7を参照）は、プリントeddメモリ100の導電パッド120A、120Bと接触しているグリッドコネクタ200の導電パッド220のサブセットを決定／識別できる。各サブセットは、複数（例えば、約5～約30または約10～約20）の導電パッド220を含むことができる。
40

【0018】

プリントeddメモリ100の導電パッド120A、120Bと接触している導電パッド220のサブセットが識別されると、コンピューティングシステムは、導電パッド120A、120Bの境界124の所定の距離内にあるサブセット内の導電パッド220も決定／識別できる。例えば、境界導電パッドは、導電パッド120A、120Bの境界124
50

と位置合わせされるか、または少なくとも部分的に重なるようにすることができる。その結果、境界導電パッドと導電パッド 120A、120Bとの接触は、境界 124 内に位置する導電パッド 220 より信頼性が低いことがあり、境界 124 からの所定の距離よりも遠い導電パッド 220 より信頼性が高いことがある。

【0019】

プリンテッドメモリ 100 の導電パッド 120A、120B がグリッドコネクタ 200 の導電パッド 220 と接触している場合、プリンテッドメモリ 100 とグリッドコネクタ 200 との間でデータが送信される。具体的には、デジタルデータは、グリッドコネクタ 200 から導電パッド 120A、120B、220 を介して送信され、プリンテッドメモリ 100 の基板 110 内の書き換え可能メモリに（例えば、書き込み機能の一部として）格納される。あるいは、デジタルデータは、基板 110 内の書き換え可能メモリから、導電パッド 120A、120B、220 を介してグリッドコネクタ 200 に（例えば、読み出し機能の一部として）送信されてもよい。

【0020】

導電パッド 120A を介して送信されるデータは、プリンテッドメモリ 100 が結合される（例えば、接着される）製品に関する情報であってもよいし、それを含むものであってもよい。例えば、データは、製品が製造された日付、製品が製造された場所、製品の有効期限などであってもよいし、それを含むものであってもよい。プリンテッドメモリ 100 はまた、システムの進行中の動作データを追跡することができる。これは、プリンテッドメモリ 100 が大型システムのサブシステムまたはサブアセンブリに取り付けられている場合に機能する。例えば、プリンテッドメモリ 100 は、プリントカートリッジ（例えば、サブシステム）が複写機（例えば、大型システム）で行ったコピーの数や、冷蔵庫内のフィルタを通過した水の量、任意の数の大型システムでサブシステムが動作中に発生した障害の数などを追跡できる。データはまた、製品の偽造を防止するための暗号化データであってもよいし、それを含むものであってもよい。導電パッド 120B により（グリッドコネクタ 200 がその一部である）データ送信装置は、プリンテッドメモリ 100 および／またはグリッドコネクタ 200 に対するプリンテッドメモリ 100 の導電パッド 120A それぞれの位置および／または向きを決定できる。少なくとも 1 つの実施形態では、導電パッド 120A を介して送信されるデータは、位置／向き情報を含まなくてもよく、導電パッド 120B は、プリンテッドメモリ 100 が結合される製品に関する情報を含まなくてよい。

【0021】

図 5 は、一実施形態による、グリッドコネクタ 200 の一部と接触しているプリンテッドメモリ 100 の一部の断面側面図を示す。導電パッド 120A、120B は、基板 110 の凹部内に配置されてもよい。導電パッド 120A、120B の上／外面 122 は、基板 110 の上／外面 112 に対してある距離だけ凹んでいてもよい。距離は、例えば約 0.001 インチであってもよい。

【0022】

グリッドコネクタ 200 の導電パッド 220 は、基板 210 の上／外面 212 からある距離だけ外側に突出していてもよい。距離は、例えば約 0.005 インチであってもよい。これにより、グリッドコネクタ 200 の導電パッド 220 は、プリンテッドメモリ 100 の凹状導電パッド 120A、120B と接触することができる。

【0023】

図 6 は、一実施形態による、プリンテッドメモリ 100 とグリッドコネクタ 200 との間でデータを送信するための方法 600 のフローチャートを示す。方法 600 は、602 でのように、グリッドコネクタ 200 をプリンテッドメモリ 100 と接触させて配置することを含んでいてもよい。具体的には、グリッドコネクタ 200 の複数の導電パッド 220 は、プリンテッドメモリ 100 の導電パッド 120A、120B の各々と接触させて配置してもよい。

【0024】

10

20

30

40

50

方法 600 は、604 でのように、プリントエドメモリ 100 の導電パッド 120A、120B と接触しているグリッドコネクタ 200 の導電パッド 220 のサブセットを識別することを含んでいてもよい。具体的には、コンピューティングシステム（図 7 を参照）は、サブセット内の導電パッド 220 が互いに電気的に導通していると判断することによって、サブセットを識別することができる。方法 600 はまた、606 でのように、各導電パッド 120A、120B の境界 124 の所定の距離内にあるサブセット内の導電パッド 220 を識別することを含んでいてもよい。

【0025】

方法 600 はまた、608 でのように、プリントエドメモリ 100 とグリッドコネクタ 200 との間でデータを送信することを含んでいてもよい。具体的には、データは、プリントエドメモリ 100 の導電パッド 120A、120B とグリッドコネクタ 200 の導電パッド 220 のサブセットとの間で送信されてもよい。少なくとも 1 つの実施形態では、データは、各導電パッド 120A、120B の境界 124 の所定の距離内にあるサブセット内の導電パッド 220 を介して送信されなくてもよい。

【0026】

図 7 は、一部の実施形態による、そのようなコンピューティングシステム 700 の例を示す。コンピューティングシステム 700 は、データ送信装置の一部であってもよく、したがって、グリッドコネクタ 200 と通信してもよい。コンピューティングシステム 700 は、コンピュータまたはコンピュータシステム 701A を含むことができ、これは個々のコンピュータシステム 701A または分散コンピュータシステムの構成であってもよい。コンピュータシステム 701A は、本明細書で開示する 1 つ以上的方法のような、一部の実施形態による様々なタスクを実行するように構成された 1 つ以上の分析モジュール 702 を含む。これらの様々なタスクを実行するために、分析モジュール 702 は、独立して、または 1 つ以上の記憶媒体 706 に接続された 1 つ以上のプロセッサ 704 と連携して実行される。プロセッサ 704 はまた、ネットワークインターフェース 707 に接続されており、それによってコンピュータシステム 701A はデータネットワーク 709 を介して、701B、701C、および / または 701D などの 1 つ以上の追加のコンピュータシステムおよび / またはコンピューティングシステムと通信することができる（コンピュータシステム 701B、701C および / または 701D は、コンピュータシステム 701A と同じアーキテクチャを共有してもしなくてもよく、別々の物理的位置に配置されてもよいことに留意する必要があり、例えばコンピュータシステム 701A および 701B は処理施設に配置されてもよいが、1 つ以上のデータセンタに配置されたおよび / または別々の大陸の様々な国に配置された 701C および / または 701D のような 1 つ以上のコンピュータシステムと通信している）。

【0027】

プロセッサは、マイクロプロセッサ、マイクロコントローラ、プロセッサモジュールまたはサブシステム、プログラム可能な集積回路、プログラム可能なゲートアレイ、または別の制御装置あるいはコンピューティング装置を含むことができる。

【0028】

記憶媒体 706 は、1 つ以上のコンピュータ可読記憶媒体または機械可読記憶媒体として実装することができる。図 7 の例示的な実施形態では、記憶媒体 706 はコンピュータシステム 701A 内に示されているが、一部の実施形態では、記憶媒体 706 は、コンピューティングシステム 701A および / または追加のコンピューティングシステムの複数の内部および / または外部エンクロージャ内に分散していてもよい。記憶媒体 706 は、1 つ以上の様々な形式のメモリを含むことができ、その中にはダイナミックまたは静态ランダムアクセスメモリ（DRAM または SRAM）、消去およびプログラム可能な読み出し専用メモリ（EPROM）、電気的に消去およびプログラム可能な読み出し専用メモリ（EEPROM）およびフラッシュメモリのような半導体記憶装置と、例えば固定タイプ、フロッピー（登録商標）ディスク、リムーバブルディスクのような磁気ディスクと、テープを含む他の磁気媒体と、コンパクトディスク（CD）またはデジタルビデオ

10

20

30

40

50

ディスク（D V D）、B L U - R A Y（登録商標）ディスク、または他のタイプの光記憶装置などの光媒体と、または他のタイプの記憶装置が含まれる。上記で説明した命令は、1つのコンピュータ可読記憶媒体または機械可読記憶媒体上に供給することができ、または複数のノードを有する可能性のある大規模システム内で分散された複数のコンピュータ可読記憶媒体または機械可読記憶媒体上に供給することができる。そのようなコンピュータ可読記憶媒体または機械可読記憶媒体は、物品（または製品）の一部であると考えられる。物品または製品は、製造された単一の成分または複数の成分と称することができる。1つ以上の記憶媒体は、機械可読命令を実行している装置か、機械可読命令を実行する際のネットワーク経由のダウンロード元であるリモートサイトのいずれかに配置することができる。

10

【 0 0 2 9 】

一部の実施形態では、コンピューティングシステム 7 0 0 は、1つ以上のデータ送信モジュール 7 0 8 を含む。コンピューティングシステム 7 0 0 の例では、コンピュータシステム 7 0 1 A は、データ送信モジュール 7 0 8 を含む。一部の実施形態では、単一のデータ送信モジュールを使用して、方法 6 0 0 の1つ以上の実施形態の少なくとも一部の態様を実行することができる。他の実施形態では、複数のデータ送信モジュールを使用して、方法 6 0 0 の少なくとも一部の態様を実行することができる。

【 0 0 3 0 】

当然のことながら、コンピューティングシステム 7 0 0 はコンピューティングシステムの一例であり、図示されたより多くのまたはより少ない成分を有していてもよく、図 7 の例示的な実施形態には示されていない追加の成分を組み合わせてもよく、および／または図 7 に示す成分の別の構成または配置を有していてもよい。図 7 に示す様々な成分は、ハードウェア、ソフトウェア、またはハードウェアとソフトウェア両方の組み合わせで実装することができ、1つ以上の信号処理および／または特定用途向け集積回路を含む。

20

【 0 0 3 1 】

さらに、本明細書で説明する処理方法のステップは、汎用プロセッサまたはA S I C、F P G A、P L Dなどの特定用途向けチップ、または他の適切な装置などの情報処理装置内の1つ以上の機能モジュールを実行することによって実施することができる。これらのモジュール、これらのモジュールの組み合わせ、および／またはこれらのモジュールと一般的なハードウェアとの組み合わせは、本発明の保護の範囲内に含まれる。

30

【 0 0 3 2 】

本教示の広い範囲を示す数値範囲およびパラメータは近似値であるが、特定の実施例に示す数値は可能な限り正確に記す。しかし、いずれの数値も、それぞれの試験測定値に見られる標準偏差から必然的に生じる特定の誤差を本質的に含む。さらに、本明細書で開示するすべての範囲は、その中に包含される任意のおよびすべての部分範囲を包含するものと理解される。例えば、「10未満」の範囲は、最小値0と最大値10との間のすべての部分範囲（そして0および10を含む）を含む、すなわち、0以上である最小値および10以下である最大値を有する任意のおよびすべての部分範囲、例えば1～5を含むことができる。

【図1】

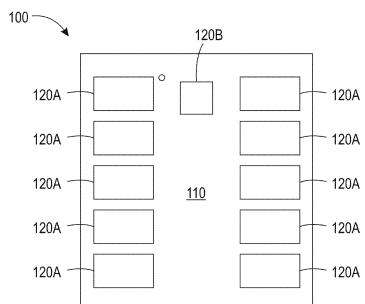


図1

【図2】

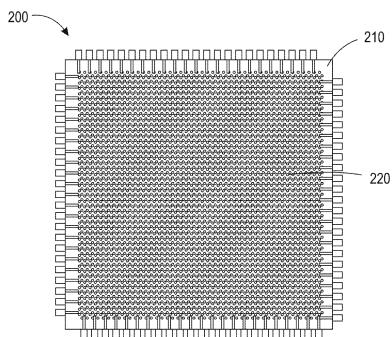


図2

【図3】

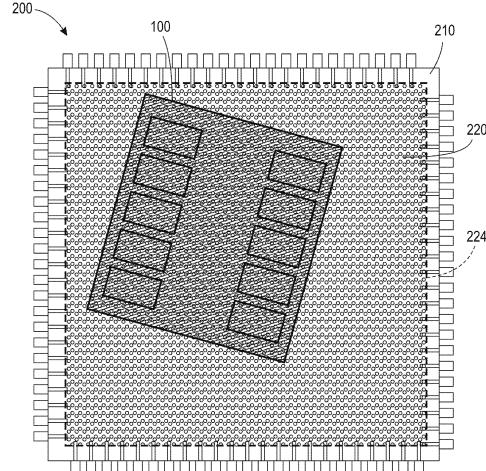


図3

【図4】

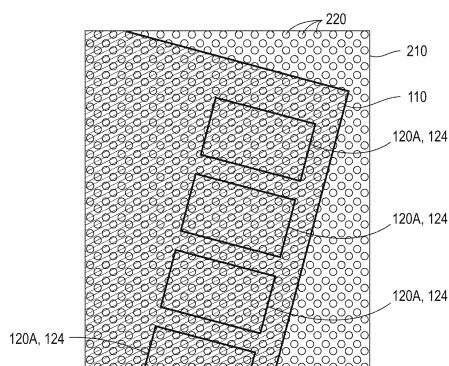


図4

【図6】

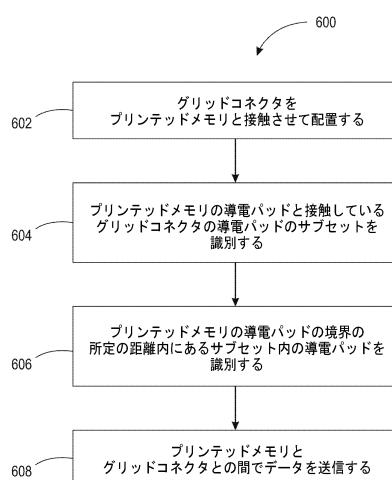


図6

【図5】

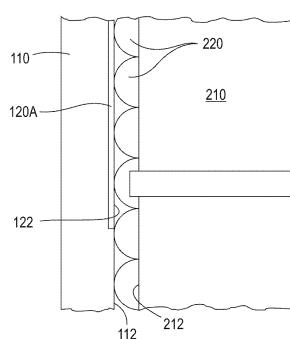


図5

【図7】

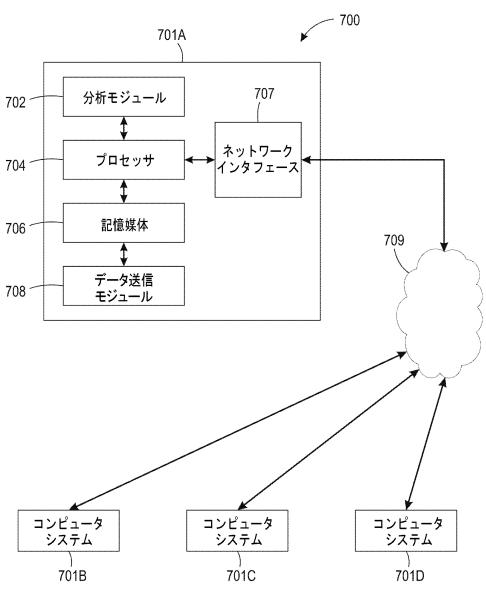


図7

フロントページの続き

(74)代理人 100109335

弁理士 上杉 浩

(74)代理人 100120525

弁理士 近藤 直樹

(74)代理人 100139712

弁理士 那須 威夫

(72)発明者 マイケル・エイ・ドゥーディー

アメリカ合衆国 ニューヨーク州 14504 マンチェスター ステート・ストリート 104

(72)発明者 カール・イー・クルツ

アメリカ合衆国 ニューヨーク州 14622 ロチェスター シュナックル・ドライブ 87

審査官 高橋 学

(56)参考文献 米国特許出願公開第2017/0068830(US, A1)

米国特許第06174175(US, B1)

(58)調査した分野(Int.Cl., DB名)

H01R 11/01

H01R 12/78

H01R 33/76