(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0059591
(43) 공개일자 2019년05월31일

(51) 국제특허분류(Int. Cl.)
H01B 13/32 (2006.01) *H01B 13/00* (2006.01)
H01B 19/04 (2006.01)
(52) CPC특허분류
H01B 13/322 (2013.01)
H01B 13/0026 (2013.01)
(21) 출원번호 10-2017-0157349
(22) 출원일자 2017년11월23일
심사청구일자 2017년11월23일

(71) 출원인
충남대학교산학협력단
대전광역시 유성구 대학로 99 (궁동, 충남대학교)
(72) 발명자
최호석
대전광역시 유성구 배울1로 147, 203동 403호 (용산동, 대덕테크노밸리푸르지오하임2단지아파트)
오효준
대전광역시 유성구 유성대로828번길 32, 305호 (장대동)
다오 반 드엉
대전광역시 유성구 대학로 99, 충남대학교 공대1호관 147호 (궁동)
(74) 대리인
김원준

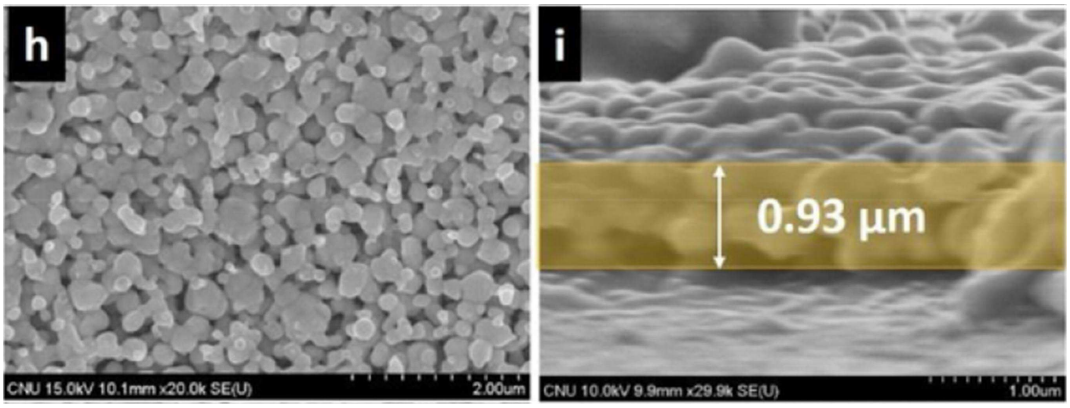
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 **금속 클러스터 층으로 이루어진 도전막 제조방법**

(57) 요 약

본 발명은 금속, 종이, 플라스틱, 탄소 소재와 같은 다양한 소재의 기재 상에 금속 클러스터 층으로 이루어진 도전막을 형성함으로써 전자파 차폐효율이 우수한 도전막의 제조방법에 관한 것으로, 보다 상세하게는 (A) 기재 표면에 금속 전구체 용액을 코팅하여 금속 전구체 코팅층을 형성하는 단계; (B) 상기 금속 전구체 코팅층을 소정시간 건조하여 용액의 과포화를 유도하는 단계; 및 (C) 상기 과포화된 금속 전구체 코팅층을 플라즈마로 처리하여 금속 클러스터 층을 형성하는 단계;를 포함하는 증착공정에 의한, 금속 클러스터 층으로 이루어진 도전막 제조방법에 관한 것이다.

대 표 도 - 도9



(52) CPC특허분류
H01B 13/0036 (2013.01)
H01B 19/04 (2013.01)
H05K 9/0084 (2013.01)

이 발명을 지원한 국가연구개발사업
과제고유번호 10048482
부처명 산업통상자원부
연구관리전문기관 한국산업기술평가관리원
연구사업명 산업핵심기술개발사업
연구과제명 저비중 도전입자 제조 및 이를 이용한 전자파 차폐용 코팅제 개발
기 여 율 1/1
주관기관 (주)한국알테코
연구기간 2014.06.01 ~ 2017.05.31

명 세 서

청구범위

청구항 1

(A) 기재 표면에 금속 전구체 용액을 코팅하여 금속 전구체 코팅층을 형성하는 단계;

(B) 상기 금속 전구체 코팅층을 소정시간 건조하여 용액의 과포화를 유도하는 단계; 및

(C) 상기 과포화된 금속 전구체 코팅층을 플라즈마로 처리하여 금속 클러스터 층을 형성하는 단계;

를 포함하는, 금속 클러스터 층으로 이루어진 도전막 제조방법.

청구항 2

청구항 1에 있어서,

상기 (A)~(C) 단계를 포함하는 공정을 3~15회 반복하는 것을 특징으로 하는, 금속 클러스터 층으로 이루어진 도전막 제조방법.

청구항 3

청구항 1에 있어서,

상기 기재는 도체 혹은 부도체인 것을 특징으로 하는, 금속 클러스터 층으로 이루어진 도전막 제조방법.

청구항 4

청구항 3에 있어서,

상기 기재의 재질은 금속, 유리, 고분자 수지, 종이, 탄소 나노 튜브, 그래핀 및 그라파이트로 이루어진 군에서 선택된 하나 또는 둘 이상의 조합인 것을 특징으로 하는, 금속 클러스터 층으로 이루어진 도전막 제조방법.

청구항 5

청구항 1 내지 3 중 어느 한 항에 있어서,

상기 (C) 단계의 플라즈마 처리는 상압에서 이루어지는 것을 특징으로 하는, 금속 클러스터 층으로 이루어진 도전막 제조방법.

청구항 6

청구항 1 내지 3 중 어느 한 항에 있어서,

상기 (A) 단계의 금속 전구체의 용액의 농도는 0.1~1.0M인 것을 특징으로 하는, 금속 클러스터 층으로 이루어진 도전막 제조방법.

청구항 7

청구항 1 내지 3 중 어느 한 항에 있어서,

상기 (A) 단계에서 전구체 용액의 코팅 전, 기재의 표면을 0.1~15분간 전처리하는 단계를 추가로 포함하는, 금속 클러스터 층으로 이루어진 도전막 제조방법.

청구항 8

청구항 1 내지 3 중 어느 한 항의 방법에 의해 형성된 도전막을 포함하는 것을 특징으로 하는 전자파 차폐제.

발명의 설명

기 술 분 야

[0001] 본 발명은 금속, 종이, 플라스틱, 탄소 소재와 같은 다양한 소재의 기재 상에 도전막을 제조하는 방법에 관한 것으로, 보다 상세하게는 상기와 같은 기재 상에 금속 클러스터 층으로 이루어진 도전막을 형성함으로써 전자파 차폐효율이 우수한 도전막의 제조방법에 관한 것이다.

[0002]

배 경 기 술

[0003] 최근 각종 전기 설비 및 전자 응용 설비의 이용이 증가함에 따라, 전자파에 대한 관심 또한 증가하고 있다. 전자파는 주파수에 따라 주파수가 낮은 순서대로 전파(장파, 중파, 단파, 초단파, 극초단파, 마이크로파), 적외선, 가시광선, 자외선, X선, 감마선 등으로 구분된다.

[0004] 한편, 에너지가 강한 X선, 감마선 등의 방사선의 위험성이나, 자외선이 피부암과 같은 여러 질병을 일으킨다는 것은 이미 널리 알려져 있다. 최근의 전자파 유해성 논란의 대상이 되는 것은 송배전 선로나 가전제품 등에서 발생하는 '극저주파'(Extremely Low Frequency: ELF)와 이동통신 단말기 사용과 기지국 시설의 증가에 따른 무선 주파수에서의 '고주파'(Radio Frequency: RF)이다. 또한 전자파는 각종 전기, 전자 장치의 오작동 및 장해를 유도하는 것으로도 알려져 있다. 이러한 전자파의 유해성이 강조되면서 UN 산하 국제암연구기구는 1999년 전자파를 발암인자 2등급인 "발암가능성이 있는 물질"로 규정한 바 있다.

[0005]

[0006] 위와 같은 유해성에도 불구하고, 전자파 방출의 주요 원인인 각종 전자/전기 장치(백색가전, 스마트폰, 전기자동차를 포함하는 다양한 전자/전기 장치)는 인간생활에 편리함을 제공하기 때문에 그 개발과 이용이 더욱 급증하고 있는 실정이다. 따라서, 각종 전자/전기 장치에서 전자파의 방출을 차폐할 수 있는 기술은 물론, 외부에서의 전자파 유입을 차폐할 수 있는 기술의 개발도 절실하게 요구된다.

[0007] 이러한 전자파의 차폐는 전자/전기 장치의 전자파를 발생시키는 부품 또는 장치 전체의 케이스에 도전막을 형성시킴으로써 가능할 수 있다. 뿐만 아니라 도전막은 전기전도도 특성에 따라 인쇄회로 기판의 제조, 반도체의 회로형성 및 패키징, 다양한 형태의 전극과 대전방지판 제조, 차폐제 등 여러 분야에 사용할 수 있다. 아래에서는 도전막 제조방법에 대하여, 종래의 기술을 중심으로 설명하고자 한다.

[0008] 먼저, 도전막의 제조방법은 크게 건식도금과 습식도금으로 나눌 수 있다.

[0009] 건식도금법은 진공중에서 금속을 표면에 증착시키는 방법으로 스퍼터링과 같은 진공증착법이 이에 속한다. 진공증착법은 플라스틱과 같은 부도체의 표면에도 도전막을 형성하는 것이 가능하고, 형성되는 도전막의 두께를 용이하게 형성할 수 있는 장점이 있다. 그러나 증착에 의해 형성된 도금막은 내마모성이 나쁘고, 금속을 증발시킨 후 증발된 금속이 표면에서 응축되어 박막이 형성되는 것이기 때문에, 진공도가 높게 유지되어야 하므로 비용이 많이 들고 대면적에 균일하게 도전막을 형성하는 것이 어렵다는 문제가 있다.

[0010] 습식도금법에는 전기도금법, 무전해도금법, 금속분말이 함유된 페인트 또는 페이스트를 피코팅물에 코팅하는 전도성 페이스트(페인트) 도장법이 있다. 이 중 전기도금법은 부도체의 표면에 도전막을 형성하는데 사용될 수 없어 그 적용이 극히 제한적이다. 무전해도금법은 기재의 표면에서 환원반응이 일어날 수 있도록 복잡한 공정에 의해 기재를 전처리하거나(등록특허 10-1371088, 공개특허 10-2004-0015090), 특수한 종류의 소재를 사용하여야 한다. 또한 폐액에 의한 환경적인 문제도 불가피하다. 전도성 페인트 또는 페이스트를 이용한 도전막 제조방법은 기재의 재질에 의한 영향이 적으며, 페인트 또는 페이스트의 도포 전에 밀착력 역시 양호하다. 그러나 밀착력을 강화시키기 위하여 기재를 플라즈마로 처리하거나, 페인트 또는 페이스트의 도포 후 소성하는 과정에서 고

온의 열처리가 필요하고 대부분의 전도성 페인트나 페이스트는 수입에 의존하고 있어 가격이 높다는 문제가 있다. 또한 건식증착법이나 도금방법에 비해 도전막의 두께 조절이 용이하지 않으며, 그로 인해 형성된 도전막의 전도도 조절이 용이하지 않다.

[0011] 이와 같이, 도전막, 특히 고분자 소재 표면에 형성된 도전막은 전자기기 부품에서 전자파 차폐 등 다양한 목적을 위하여 유용하게 사용될 수 있음에도 불구하고, 상기와 같은 문제점들로 인하여 그 응용이 제한되고 있다.

[0012] 이에 기재의 재질과 무관하고 도전막 두께 조절이 용이한 건식증착법의 장점을 고스란히 유지하면서도 고가의 장비를 필요로 하지 않고, 상압 및 기재의 변형을 야기하지 않는 저온의 조건에서 간단한 공정에 의해 대면적으로 기재와의 밀착력이 우수한 도전막을 형성할 수 있는 새로운 방법의 개발이 요구되고 있다.

[0013]

선행기술문헌

특허문헌

[0014] (특허문헌 0001) 등록특허 10-1371088

(특허문헌 0002) 공개특허 10-2004-0015090

(특허문헌 0003) 등록특허 10-1355726

발명의 내용

해결하려는 과제

[0015] 본 발명은 플라즈마를 활용하여 간편한 공정으로도 기재의 표면상에 대면적의 도전막을 비교적 용이하게 제조할 수 있는 방법을 제공하는 데에 제 1목적이 있다.

[0016] 또한, 고가의 진공장비나, 고가의 원료를 사용하지 않더라도, 저렴하면서 원하는 범위의 면저항을 갖는 도전막을 대면적으로 용이하게 형성할 수 있는 방법을 제공하는 데에 제 2목적이 있다.

[0017] 또한, 금속, 유리, 고분자 수지, 종이, 탄소 나노 튜브, 그래핀 및 그라파이트와 같은 다양한 재질의 기재에서 대면적의 도전막을 용이하게 형성할 수 있으면서, 종래와는 달리 폐수를 발생시키지 아니하여, 적용범위가 넓으면서도 친환경적으로 대면적의 도전막을 형성할 수 있는 방법을 제공하는 데에 제 3목적이 있다.

[0018] 또한, 상기 방법에 의해 형성된 도전막을 이용한 전자파 차폐제를 제공하는 데에 제 4목적이 있다.

[0019]

과제의 해결 수단

[0020] 이하에서는, 본 발명의 목적을 달성하기 위한 해결수단에 대하여 서술하고자 한다.

[0021] 전술한 목적을 달성하기 위하여, 본 발명은 (A) 기재 표면에 금속 전구체 용액을 코팅하여 금속 전구체 코팅층을 형성하는 단계; (B) 상기 금속 전구체 코팅층을 소정시간 건조하여 용액의 과포화를 유도하는 단계; 및 (C) 상기 과포화된 금속 전구체 코팅층을 플라즈마로 처리하여 금속 클러스터 층을 형성하는 단계;를 포함하는 증착공정에 의한, 금속 클러스터 층으로 이루어진 도전막 제조방법에 관한 것이다. 물론 상기 (C) 단계 이후에 제조된 도전막을 세척, 건조하는 단계가 추가될 수 있다. 플라즈마 처리에 의해 금속 전구체는 금속으로 환원되면서 클러스터 층을 형성하는 것이다.

[0022] 본 발명에서 '(하나의) 클러스터 층'은 도 9에 예시된 전자현미경 사진에서 볼 수 있듯이, 수십~수백 ㎚로 다양한 크기이고 대략 누에고치(silk cocoon) 모양인 금속 나노입자 응집체들이 불규칙하게 엉겨붙어 입체적으로 형성된 수백~수 ㎛ 두께의, 공극이 많은 층을 의미한다.

[0023]

[0024] 본 발명에서는, 도전막의 도전성을 증가시키기 위해, 상기 (A)~(C) 단계를 포함하는 증착공정을 3~15회 반복될 수 있다. 상기 증착공정에 의해 기재 상에는 입체적인 금속 클러스터 층이 증착(형성)되는데, 증착공정의 반복

횟수를 하기에서는 증착횟수로 정의한다. 이때 증착공정의 반복이라 함은, 전단계 증착공정에서 형성된 기재 상의 금속 클러스터 층 상면에, 다시 금속 클러스터 층을 추가로 증착하는 것이 반복되는 것이다.

[0025] 예를 들면, 본 발명에 의한 상기 증착공정을 1~2회 진행하여 제조되는 도전막의 경우, 사용된 전구체 용액의 농도나 금속의 종류에 따라서 다르지만 면저항이 수백 Ω/sq 이상으로 높게 형성될 뿐 아니라, 형성된 도전막에서의 측정 위치에 따라 면저항 값의 차이가 커서 도전막의 균일성이 낮을 수 있다. 증착횟수가 3회 이상이 되면 면저항이 급격히 감소할 뿐 아니라, 형성된 도전막의 균일성도 우수하였다. 증착횟수가 15회를 넘는다고 하여도 문제가 되는 것은 아니나 공정의 경제성을 고려하면 15회 이하인 것이 바람직하였다.

[0026]

[0027] 본 발명에서 상기 기재는 금속 전구체 용액을 구성하는 용매에 의해 변형되지 않는 재질이라면 어느 것이든 사용할 수 있으며, 금속, 금속산화물, 세라믹, 고분자 수지, 유리, 탄소 소재 등을 예로 들 수 있다. 탄소 소재로는 탄소 나노튜브, 그래핀 또는 그라파이트 등을 예로 들 수 있다. 또한 본 발명은, 하기 실시예에서 알 수 있듯이, 고온을 요하는 과정이 없어 종이나 고분자 수지와 같이 열에 약한 기재 상에도 도전막을 형성하는 것이 가능하다. 또한 기재가 전기도금법이 적용될 수 없는 부도체인 경우에도 본 발명의 방법은 더욱 유용하게 적용될 수 있다.

[0028]

[0029] 상기 금속 전구체 용액은 금속 전구체를 용매에 용해시켜 제조한 것이다.

[0030] 상기 금속 전구체는 귀금속 또는 전이금속을 함유하는 금속 전구체라면 어느 것이든 사용할 수 있으며, 테트라클로로플라티네이트, 포타슘 헥사클로로플라티네이트, 포타슘 테트라클로로플라티네이트, 테트라클로로금(Ⅲ)산 4수화물, 염화팔라듐염산, 질산은, 염화백금산, 헥사클로로백금(IV)산, 염화 백금산 6수화물, 염화백금산 수화물, 염화금, 염화금 3수화물, 염화팔라듐(II), 테트라민팔라듐(II)니트레이트 및 이들의 혼합물의 군으로부터 선택되는 어느 하나를 예로 들 수 있으나 이에 한정되는 것은 아니다.

[0031] 상기 용액의 제조 시 사용되는 용매는 상기 금속 전구체를 용해시킬 수 있는 것이라면 그 종류에 구애받지 않으나, 공정 상의 안전성을 고려하면 무독성인 것이 바람직하다. 상기 용매의 예로는 물이나 C1~C5의 알콜 또는 다이올 또는 이들의 혼합물을 예로 들 수 있으나, 이에 한정되는 것이 아님은 당연하다.

[0032] 상기 금속 전구체의 농도는 0.1~1.0M인 것이 바람직하다. 전구체의 농도가 0.1M 미만인 경우에도 도전막이 형성되지 않는 것은 아니나, 면저항이 측정 위치에 따라 편차가 크게 나타나 도전막이 균일하게 형성되지 않음을 확인할 수 있었고, 아울러, 인쇄회로 또는 차폐제와 같은 도전막의 응용에 부합하는 정도의 면저항을 제공하는 도전막의 형성과 관련하여, 0.1M 이하의 전구체 용액의 경우에는 0.1M 이상의 전구체 용액을 사용하는 경우보다 더욱 많은 증착횟수가 필요하여, 결국 공정의 경제적인 측면에서 비효율적이다. 한편, 전구체의 농도가 1.0M보다 높은 경우, 석출이 발생함은 물론 도전막을 형성하더라도 균일한 두께로 형성되지 아니하였다.

[0033]

[0034] 상기 (A) 단계의 금속 전구체 용액의 코팅은 종래 알려진 코팅방법 중 적절한 것을 선택하여 적용할 수 있으며, 구체적인 방법이 제한되는 것은 아니다.

[0035]

[0036] 상기 (B) 단계에서는 금속 전구체 코팅층의 용액이 적절한 과포화 상태가 되도록 용매의 일부를 제거하는 단계이다. '과포화 상태' 유도를 위한 건조 정도는 전구체와 용매의 종류, 전구체 용액의 농도 및 기재에 코팅된 양 등에 의해 달라질 것인데, 그 구체적인 예를 실시예에서 확인할 수 있다.

[0037] 사전 실험에 의하면, 전구체 용액의 농도와 무관하게 특정 기재 상에 (넘치지 않고) 적용되는 코팅액의 양은 제한이 있으며, 코팅액이 과도한 경우 플라즈마 처리과정에서 용매가 증발되면서 플라즈마의 안정적이고 균일한 처리를 방해하였다.

[0038] 한편, 코팅액의 용매를 거의 또는 완전히 증발시키는 경우에는 면저항이 증가하고 전자파 차폐효율이 저감되어 도전막 또는 전자파 차폐막이나 차폐제로의 효용성이 매우 낮았다. 또한 코팅액의 용매를 거의 또는 완전히 증발된 상태에서 플라즈마 처리를 하는 경우 클러스터 층이 형성되는 것이 아니라 기질의 표면에 직경 2~4㎚ 크기의 금속 나노입자 또는 10~20㎛ 크기의 금속 나노입자 응집체가 납작한 점(dot) 형태로 기질의 표면에 성글게 형성된다. 이에 관해서는 본 발명자들이 "플라즈마를 이용하여 기재 표면 위에 부착된 금속 나노입자 제조방

법"으로 출원하여 등록특허 10-1355726(참조발명)으로 등록받은 바 있다.

[0039] 다른 조건은 동일하고 단지 플라즈마 처리할 때 코팅액의 용매의 건조 정도의 차이에 의해서 클러스터 층이 형성(본 발명)되거나 금속 나노입자 도트가 형성(참조발명)되는 이유는 추후 해결해야할 또 다른 연구 과제일 것이지만, 다음과 같은 추론이 가능하다.

[0040] ① 클러스터 층 형성

[0041] 기재에 코팅된 코팅액이 일부 건조되고 남아 있는 용매층은 과포화상태의 전구체 입자가 3차원으로 움직이는 공간이 된다. 이때 플라즈마를 처리하면 불안정한 과포화상태의 전구체 입자가 3차원 공간(일부 남은 용매층)에서 자유롭게 이동하면서 응집체를 형성한다. 점차 용매층이 제거되면 응집체들이 기재에 부착되어 입체적이고 공극률 높은 클러스터 층이 형성된다.

[0042] ② 나노입자 형성

[0043] 코팅액 중의 용매가 과도하게 건조되면 용매층이 거의 없기 때문에 전구체 입자의 3차원 움직임이 매우 제한된다. 이때 플라즈마 처리를 하면 전구체 입자가 응집되지 못하여 기재 표면에 나노입자를 형성하거나, 응집되더라도 기재 표면에 도트 형태를 이룬다.

[0044]

[0045] 본 발명에서 상기 플라즈마 처리는, 하기 실시예에서 보듯이, 상압하에서도 가능하다. 상압 플라즈마를 활용하는 경우 진공 유지를 위한 부수적 장비가 필요 없기 때문에 매우 간편한 공정으로 도전막을 제조할 수 있게 된다.

[0046] 상기 플라즈마는 직류 또는 교류 전압을 사용하여 발생시킬 수 있는 플라즈마라면 이에 제한되지 않으며, 교류 라디오파 또는 마이크로웨이브 플라즈마를 예로 들 수 있으며 1 내지 1000 W의 전력으로 처리할 수 있다. 또한 플라즈마의 처리 시간은 플라즈마의 전력을 고려하여 적절하게 조절할 수 있으며, 플라즈마의 전력이 너무 낮거나 처리 시간이 너무 짧으면 금속 입자로의 환원이 충분히 일어나지 않아 증착횟수를 증가시킨다고 하여도 원하는 정도의 도전성을 나타내기는 어렵다. 반면 플라즈마의 전력이 너무 높거나 처리 시간이 너무 길다면 기재의 온도가 과도하게 상승할 수 있으며, 형성된 도전막 역시 균일하게 형성되지 않을 수 있다. 플라즈마의 품질은 운반가스의 종류, 유량, 처리 온도 등 통상의 플라즈마 처리 조건에 의해 적절하게 조절될 수 있다. 다만, 플라즈마 처리 온도는 100℃ 미만인 것이 더욱 바람직하였는데 플라즈마 처리 온도가 너무 높으면 고분자 수지 또는 종이 재질의 기재를 사용하는 경우 기재의 변형을 야기할 뿐 아니라 형성되는 도전막의 균일성을 유지하기 어려웠다.

[0047] 플라즈마의 처리가 상온에서 이루어지는 경우에도 플라즈마의 처리 시간이 증가함에 따라 기재의 온도가 상승할 수 있다. 온도의 상승은 열에 약한 재질의 기재를 사용하는 경우 기재의 변형을 야기할 뿐 아니라, 도전막의 균일성에도 악영향을 미치기 때문에 이를 방지하기 위하여 (C) 단계의 플라즈마 처리 단계에서 기재를 0.001~100㎜/sec의 선속도로 전후 왕복시키는 것이 바람직하다. 기재의 이동 속도는 전력이나 플라즈마의 처리 시간과 같은 플라즈마의 처리 조건에 따라 적절하게 조절하는 것이 가능할 것이다.

[0048]

[0049] 또한, 상기 (A) 단계에서 전구체 용액의 코팅 전, 상압 플라즈마를 이용하여 기재의 표면을 0.1~15분간 전처리하는 단계를 추가로 포함할 수 있다. 상기 전처리 단계에 의하면 (C) 단계에서 환원된 금속 입자와 기재와의 접착력을 강화할 수 있다.

[0050]

[0051]

[0052] 이상과 같은 본 발명에 의한 도전막 제조방법에 의하면, 금속 전구체 용액의 농도, 코팅액의 건조 정도, 플라즈마의 처리 조건 및 증착횟수 등을 조절하는 것에 의해 원하는 범위의 면저항을 갖도록 제어하는 것이 용이하였다. 또한 상압에서 제조가 가능하므로, 고가의 원료나 장비를 사용하지 않고도 기재의 종류와 무관하게 균일한 도전막을 형성할 수 있다.

[0053]

[0054] 본 발명의 방법에 의해 형성된 도전막은 인쇄회로 기재의 제조, 반도체의 회로형성 및 패키징, 다양한 형태의

전극과 대전방지판, 차폐제와 같은 다양한 용도로 사용할 수 있다.

[0055]

발명의 효과

[0056] 이상과 같이 본 발명에 의하면 고진공이나 고온에 필요한 고가의 장비가 없이도 상온, 상압에서 도전막을 대면적으로 용이하게 형성할 수 있다.

[0057] 또한 도전막의 형성을 위해 기재의 도전성을 필요로 하지 않고, 유리, 고분자 수지, 종이와 같은 부도체 기재에도 도전막을 형성할 수 있으며, 더욱이 도전막의 형성 시 온도가 낮기 때문에 기재가 고분자 수지나 종이로 이루어진 경우에도 기재의 변형을 야기하지 않고 도전막을 형성할 수 있다.

[0058] 또한 본 발명의 도전막 제조방법은 금속 전구체 용액을 코팅하기 위한 최소한의 용매만을 사용하여 도전막을 형성하기 때문에 폐액으로 인한 환경문제를 야기하지 않는 친환경적인 방법이다.

[0059] 또한, 본 발명의 방법에 의해 형성된 도전막은 형성된 도전막의 면저항을 용이하게 조절할 수 있기 때문에, 인쇄회로 기재의 제조, 반도체의 회로형성 및 패키징, 다양한 형태의 전극과 대전방지판, 차폐제 등 여러 분야에 광범위하게 적용할 수 있다.

[0060]

도면의 간단한 설명

[0061] 도 1은 본 발명에서 사용되는 코팅액의 건조곡선.

도 2는 전구체 코팅층의 건조 시간이 도전막의 면저항에 미치는 영향을 보여주는 그래프.

도 3은 전구체 코팅층의 건조 시간에 따른 도전막의 전자파 차폐율을 보여주는 그래프.

도 4는 0.1M $AgNO_3$ 용액을 사용하여 형성된 도전막의 증착횟수에 따른 면저항을 보여주는 그래프.

도 5는 $H_2PtCl_6 \cdot xH_2O$ 용액을 사용하여 형성된 도전막의 증착횟수에 따른 면저항을 보여주는 그래프.

도 6은 $HAuCl_4$ 용액을 사용하여 형성된 도전막의 증착횟수에 따른 면저항을 보여주는 그래프.

도 7은 동일 증착횟수에서 각 금속 전구체에 의해 형성된 도전막의 면저항을 비교한 그래프.

도 8은 본 발명에 의한 제조방법에서 증착횟수에 따른 도전막 외형 사진.

도 9는 본 발명의 실시예에서 제조된 도전막의 표면 및 수직절단면 SEM 이미지.

도 10은 전구체 용액의 농도가 도전막의 면저항에 미치는 영향을 보여주는 그래프.

도 11은 전구체 용액 농도별 도전막의 면저항 그래프.

도 12는 전구체 용액의 농도에 따른 도전막의 전자파 차폐율을 보여주는 그래프.

도 13은 건조된 전구체 코팅층의 상압 플라즈마 처리 시간이 도전막의 면저항에 미치는 영향을 보여주는 그래프.

도 14는 건조된 전구체 코팅층의 플라즈마 처리 시간에 따른 도전막의 전자파 차폐율을 보여주는 그래프.

발명을 실시하기 위한 구체적인 내용

[0062] 이하 실시예를 들어 본 발명을 보다 상세히 설명한다.

[0063]

[0064] **[실시예]**

[0065] **실시예 1 : 기본적 제조방법 및 도전막 특성 분석**

[0066] **(1) 도전막의 제조**

[0067] 물과 에탄올의 1:3(v/v) 혼합물을 사용하여 제조한 0.1~1.0M $AgNO_3$ 용액 또는 이소프로판올을 사용하여 제조한 0.1~1.0M $AgNO_3$ 용액이나 0.1~1.0M $H_2PtCl_6 \cdot xH_2O$ 용액을 기재 1×1 ㎠ 당 2.0 ㎕분량씩 PET 기재 1×1 ㎠ 상에 드롭 코팅(drop coating)하였다. 이후, 70℃에서 0.5~10분간 건조하여 용매를 부분적으로 또는 완전히 제거하였다. 코팅된 기재를 전후 왕복속도 5 mm/sec로 움직이면서, 5~8분간 플라즈마 대기상태(Ar, 150 W, 5 lpm)로 환원하였다. 보다 상세하게 설명하면, 스테핑모터에 의하여 전후 왕복하게 되는 기재는 하부에 위치하고, 상부에는 상압 플라즈마 발생장치가 위치하여, 상부에서 하부로 플라즈마를 조사하게 되는 구성으로서, 상압 플라즈마와 기재와의 간격은 2.5㎜로 고정하였다. 도전막 형성이 완료되면 불순물을 제거하기 위하여 에탄올 상에서 기재를 초음파 세척하고, 증류수로 추가 세척 후 질소 블로잉으로 건조하였다. 상기 금속 전구체의 코팅-플라즈마 처리-세척 및 건조 공정의 반복횟수를 증착횟수로 정의하고, 증착횟수를 달리하며 도전막을 형성하였다.

[0068]

[0069] **(2) 도전막 특성 분석**

[0070] ① 면저항 측정

[0071] 건조된 기재 상에 형성된 도전막에 대하여 면저항 측정기(CMT Series)를 이용하여 4-probe 법으로 하였다. 면저항은 기재의 임의의 지점 3곳에서의 표면저항을 측정하여 평균값으로 나타내었다.

[0072] ② 전자파 차폐효율 측정

[0073] 제조된 도전막(기재 포함)을 직경 5㎝의 원형 디스크 형태로 절단한 시료에 대해 전자파 측정장치인 VNA master(MS2024B, Anritsu)를 사용하여 전자파 차폐율을 측정하였다.

[0074] **확인실험 : 코팅액의 건조 특성**

[0075] 물과 에탄올의 1:3(v/v) 혼합물을 사용하여 제조한 0.5 M $AgNO_3$ 용액 50.0 ㎕ [$AgNO_3$ 약 2.13 mg]를 5×5 ㎠ PET 기재에 드롭 코팅한 후, 70℃에서 0~20분간 2분 간격으로 코팅액 건조 정도를 측정하였다. 그 결과 대략 6분 경과하면 육안으로 '건조'된 것으로 보이며, 도 1에서 볼 수 있듯이 대략 12분 경과하면 실질적으로 건조가 완료되는 것을 확인할 수 있었다.

[0076]

[0077] **실시예 2 : 전구체 코팅막 건조 시간에 따른 도전막의 특성**

[0078] 1M $AgNO_3$ 용액을 사용하였고 건조 온도 70℃에서 건조 시간을 달리하였으며, 증착횟수를 5회, 플라즈마 처리 7분 조건으로 도전막을 제조하였다.

[0079] **(1) 면저항 특성**

[0080] 도전막의 면저항은 전구체 코팅의 건조 시간이 증가할수록 대체적으로 증가하였다(도 2). 또 한가지 주목할 점은, 건조 시간이 증가함에 따라 측정위치에 따른 편차, 즉 표준오차가 증가하였다는 것이다. 이는 하기 실시예에서, 높은 농도에서 면저항과 편차가 증가한 것과 마찬가지로, 코팅액의 건조가 과도하면 전구체의 자유로운 이동이 제한되기 때문에 도전막의 균일성이 저하되어 나타나는 현상으로 파악된다. 전구체 용액이 완전히 건조되지 않은 과포화 상태에서는 전구체가 균일하게 분산된 상태를 유지하며 플라즈마에 의해 환원이 일어나기 때문에 보다 균일한 도전막의 형성이 가능하여 위치에 따른 면저항의 편차가 작은 것으로 이해할 수 있다.

[0081]

[0082] **(2) 전자파 차폐 특성**

[0083] 건조 시간에 따른 도전막의 전자파 차폐효율을 도 3에 도시하였다.

[0084] 도면에서 볼 수 있듯이 2.5~5분의 건조 시 가장 높은 차폐율 특성을 나타내었다. 2.5분 미만 (예컨대 1.5분) 건조 시에는 코팅액이 과포화상태에 이르지 않아 응집을 위한 금속 전구체 입자의 충돌(접촉) 빈도가 낮기 때문에, 5분 이상 과도한 건조시에는 코팅층에 용매의 양이 충분하지 않아 전구체 또는 전구체 응집체의 자유로운 이동이 제한되기 때문에 전자파 차폐 효율이 감소하는 것으로 추정된다.

[0085]

[0086] 위 (1),(2)의 결과는 금속 전구체 용액이 과포화 상태이면서 상당한 용매가 남아 있어 전구체 입자가 자유롭게 용매층을 움직이면서 빈번하게 충돌(접촉)할 수 있는 조건에서 플라즈마 처리될 경우에 면저항 특성 및 전자파 차폐효율이 우수한 도전막을 형성할 수 있음을 보여주는 것이다.

[0087] 실시예 1의 조건에서는 2.5~5분의 건조로 과포화 상태에 이르렀지만, 코팅액이 '과포화 상태'에 이르는 조건은 금속 전구체 및 용매의 종류, 전구체 용액의 농도, 건조 온도, 주변 환경 등에 따라 달라질 수 있음은 당연할 것이다.

[0088]

[0089] **실시예 3 : 증착횟수에 따른 도전막의 특성**

[0090] 다양한 전구체, 전구체 농도 및 증착횟수로 도전막을 제조하고 그 특성을 분석하였다.

[0091] **(1) 전구체 종류 및 증착횟수 변경에 따른 특성 변화**

[0092] 다양한 전구체 용액을 사용하여 도전막을 제조하고 그 특성을 분석하였다.

[0093] 건조시간 2.5분, 플라즈마 처리 8분 조건이었다.

[0094] 도 4는 $AgNO_3$ 용액, 도 5는 $H_2PtCl_6 \cdot xH_2O$ 용액, 도 6은 $HAuCl_4$용액을 사용하여 형성된 도전막의 증착횟수에 따른 면저항을 보여주는 그래프이다. 도 5의 상단 도면은 0.1M $H_2PtCl_6 \cdot xH_2O$ 용액을 사용하여 형성된 도전막의 증착횟수에 따른 면저항 변화를 1회부터 8회까지 나타낸 것이고, 하단 도면은 4회부터 8회까지의 면저항 변화를 더욱 확대하여 나타낸 그래프이다. 또, 도 6의 상단 도면은 0.1M $HAuCl_4$ 용액을 사용하여 형성된 도전막의 증착횟수에 따른 면저항 변화를 1회부터 8회까지 나타낸 것이고, 하단 도면은 3회부터 8회까지의 면저항 변화를 더욱 확대하여 나타낸 그래프이다.

[0095] 도 4 내지 도 6에서 확인할 수 있듯이, 표면저항은 전구체의 종류와 무관하게 증착횟수와 반비례하여 증착횟수가 증가할수록 도전막의 전기전도도가 증가함을 나타내었다.

[0096] 도 7은 증착횟수를 각각 4회와 8회로 동일하게 적용하였을 때, 각 금속 전구체(0.1M $AgNO_3$ 용액, 0.1M $H_2PtCl_6 \cdot xH_2O$ 용액, 0.1M $HAuCl_4$ 용액)에 의해 형성된 도전막의 면저항을 비교한 그래프로, 전기전도도가 높은 순서인 은>금>백금과 반대 순서로 면저항이 높게 나타나 동일한 조건에서 형성된 도전막의 경우 금속의 특성이 도전막에 그대로 반영됨을 확인하였다.

[0097] **(2) 전구체 농도 및 증착횟수 변경에 따른 특성 변화**

[0098] 0.5M $AgNO_3$ 용액, 건조시간 2.5분, 플라즈마 처리 7분 조건으로 1~5회 증착횟수를 증가시키면서 도전막을 제조하였다.

[0099] 제작된 도전막 사진을 도 8에 도시하였다. 볼 수 있듯이, 증착횟수가 증가할수록 도전막이 더욱 균일하고 분명하게 형성되었다.

[0100] 5회 증착된 도전막의 전자현미경 사진을 도 9에 도시하였다. 도면에서 볼 수 있듯이, 수십~수백 nm로 다양한 크기이고 대략 누에고치(silk cocoon) 모양인 금속 나노입자 응집체들이 불규칙하게 엉겨붙어 입체적으로 형성된 수백~수 ㎛ 두께의, 공극이 많은 클러스터 층이 형성되었다.

[0101] 도시하지는 않았지만, 응집체의 크기는 전구체 용액의 농도에 따라 증가하였으며 클러스터 층의 두께도 역시 0.5~2.0 ㎛ 범위에서 증가하였다.

[0102] 이렇게 제조된 도전막의 면저항은 각각 3.6, 0.4, 0.2. 0.1 및 0.01로, 증착횟수와 반비례하여 증착횟수가 증가할수록 도전막의 전기전도도가 증가하였다.

[0103]

[0104] **실시예 4 : 전구체 농도에 따른 도전막의 특성**

[0105] **(1) 1회 증착한 예**

[0106] $AgNO_3$ 용액의 농도를 달리하여 도전막을 제조하고 그 특성을 평가하였다. 증착횟수는 1회로 동일하게 적용하였다. 건조시간 2.5분, 플라즈마 처리 8분 조건이었다.

[0107]

[0108] ① 면저항 특성

[0109] 도 10은 그 결과를 보여주는 그래프이다. 도 10에서 확인할 수 있듯이 도전막의 면저항은 전구체의 농도가 증가할수록 감소하였다. 다만 데이터에 도시하지는 않았으나, 전구체의 농도가 1M 이상이 되면 면저항은 측정위치에 따라 오히려 증가하는 경향을 나타내었다.

[0110] **(2) 농도별로 5회 증착한 예**

[0111] $AgNO_3$ 용액의 농도를 달리하여 도전막을 제조하고 그 특성을 평가하였다. 증착횟수는 5회로 동일하게 적용하였다. 건조시간 2.5분, 플라즈마 처리 8분 조건이었다.

[0112] 도 11에 도전막의 면저항과 표면 조도를 그래프로 나타내었다. 도시된 바와 같이 전구체 용액 농도가 0.5M일 때 면저항이 가장 낮았고 그 이상이면 더 이상 면저항 감소 효과가 발생하지 않았다. 또한 도전막의 표면 조도도 0.5M일 때 가장 낮은 값이었다. 따라서 본 실시예의 공정조건에서는 금속 전구체 농도가 0.5M일 때 가장 우수한 기능을 가지는 도전막을 제조할 수 있을 것이라 추정할 수 있다.

[0113] 도 12는 전구체 용액의 농도에 따른 차폐율을 나타낸 그래프로, 0.5~0.9M에서 높은 차폐율을 나타내며, 농도가 더 낮거나 높으면 차폐율이 크게 저하되었다. 낮은 농도에서 차폐율이 낮은 것은 면저항이 높은 것과 관련되며, 높은 농도에서의 차폐율 저하는 면저항의 증가와 함께 도전막의 불균일성에 기인한 것으로 사료된다.

[0114]

[0115] **실시예 5 : 플라즈마 처리 시간에 따른 도전막의 특성**

[0116] 1M $AgNO_3$ 용액을 사용하여 2.5분간 건조하고, 플라즈마 처리 시간을 달리하여 도전막을 제조하였다. 증착횟수는 5회로 동일하게 적용하였다.

[0117] 도 13은 도전막의 면저항을 보여주는 그래프로, 플라즈마 처리 시간이 증가함에 따라 면저항이 점차 감소하였다.

[0118] 도 14는 플라즈마 처리 시간에 따른 차폐율을 보여주는 그래프이다. 7~8분의 플라즈마 처리 시 가장 높은 차폐율을 나타냄을 확인할 수 있다. 이는 최적의 플라즈마 처리시간이 존재함을 보여주는 것으로서, 전구체 코팅액의 종류나 농도 등 조건에 따라 최적 처리시간을 찾아낼 수 있음을 의미한다. 도시하지는 않았지만, 9분 이상 플라즈마를 처리하는 경우, 도전막의 표면에 Silver oxide가 형성되면서 흑색으로 변하는 현상이 발생하였다.

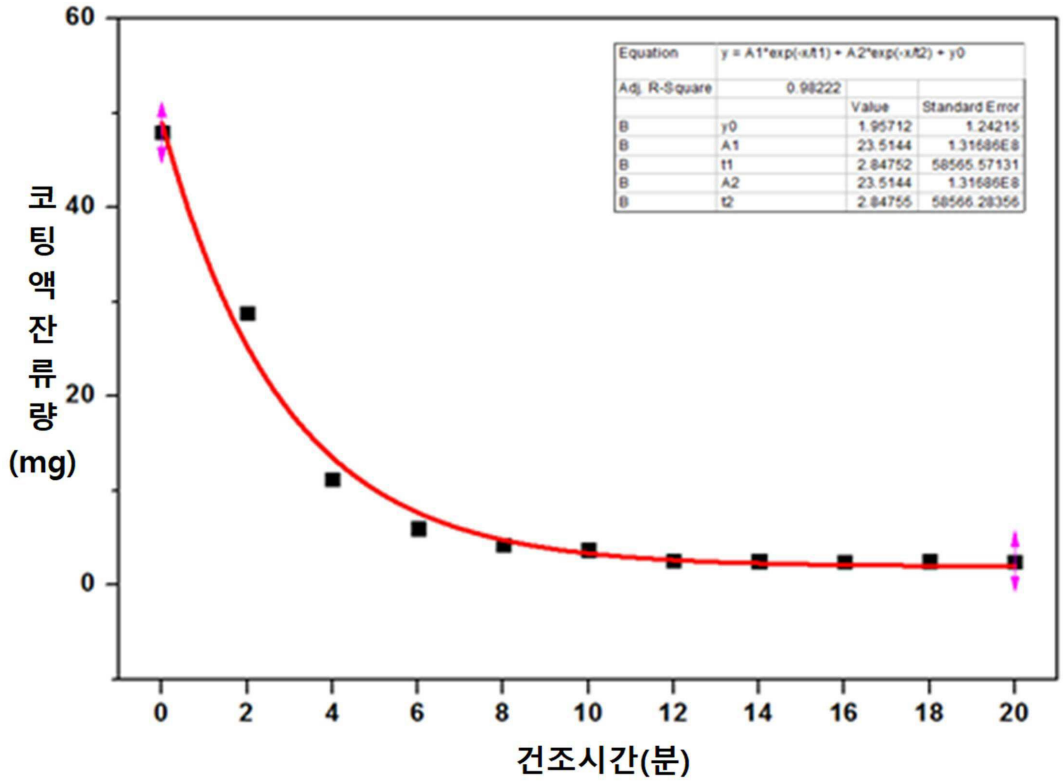
[0119]

[0120]

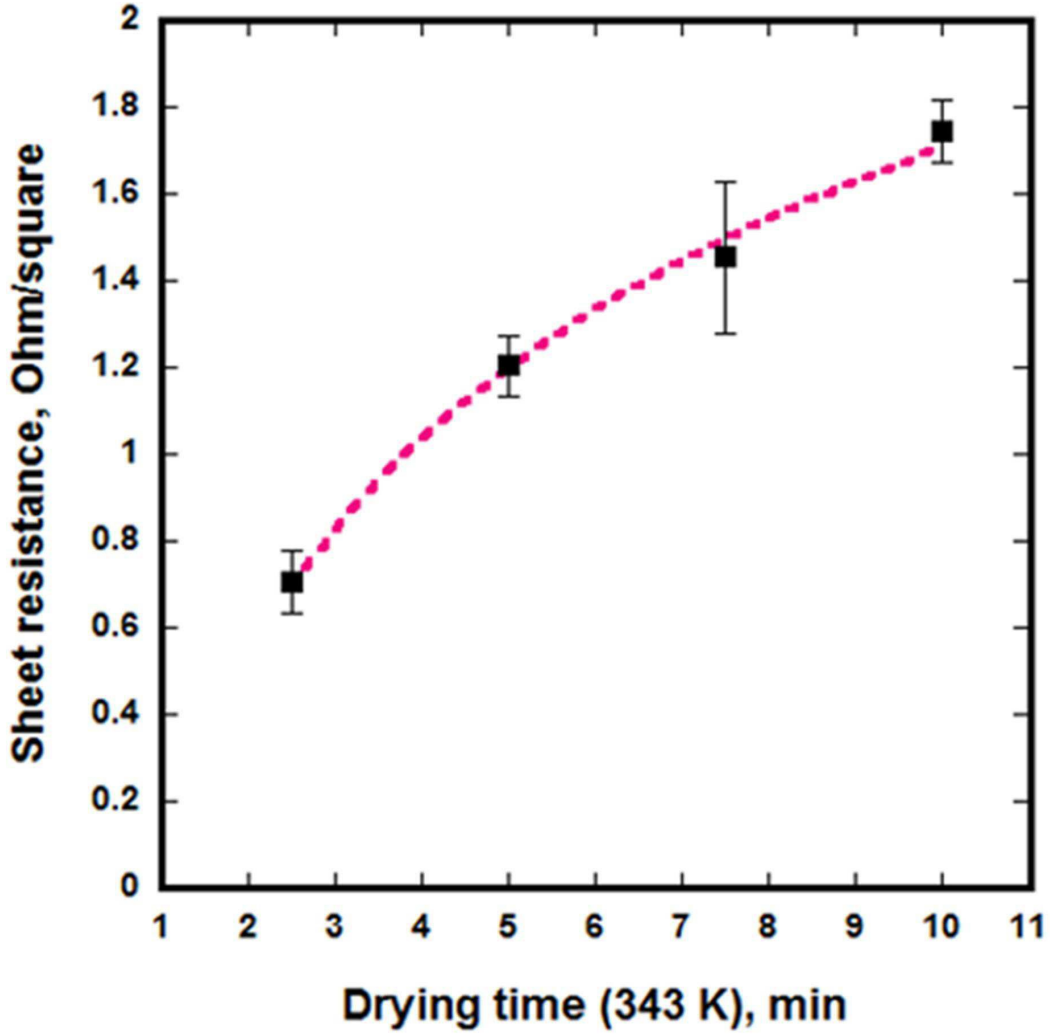
[0121] 위와 같은 실시예들은 본 발명의 기술적 사상의 내용과 범위를 쉽게 설명하기 위한 예시일 뿐, 이에 의해 본 발명의 기술적 범위가 한정되거나 변경되는 것은 아니다. 이러한 예시에 기초하여 본 발명의 기술적 사상의 범위 안에서 다양한 변형과 변경이 가능함은 당업자에게는 당연할 것이다.

도면

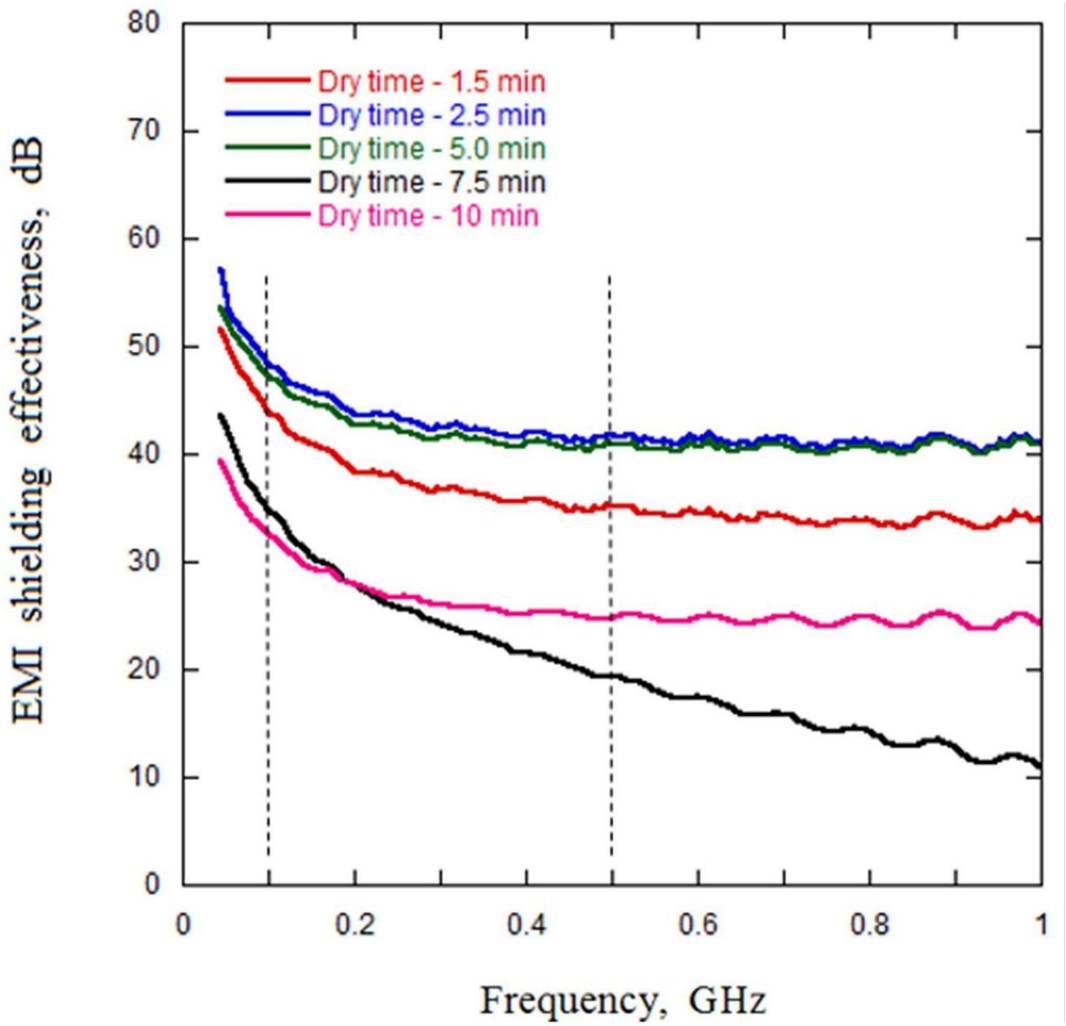
도면1


Equation
y = A1*exp(-x/t1) + A2*exp(-x/t2) + y0
Adj. R-Square
0.98222
Value
Standard Error
B
y0
1.95712
1.24215
B
A1
23.5144
1.31686E8
B
t1
2.84752
58565.57131
B
A2
23.5144
1.31686E8
B
t2
2.84755
58566.28356
코팅액잔류량 (mg)
60
40
20
0
0
2
4
6
8
10
12
14
16
18
20
건조시간(분)

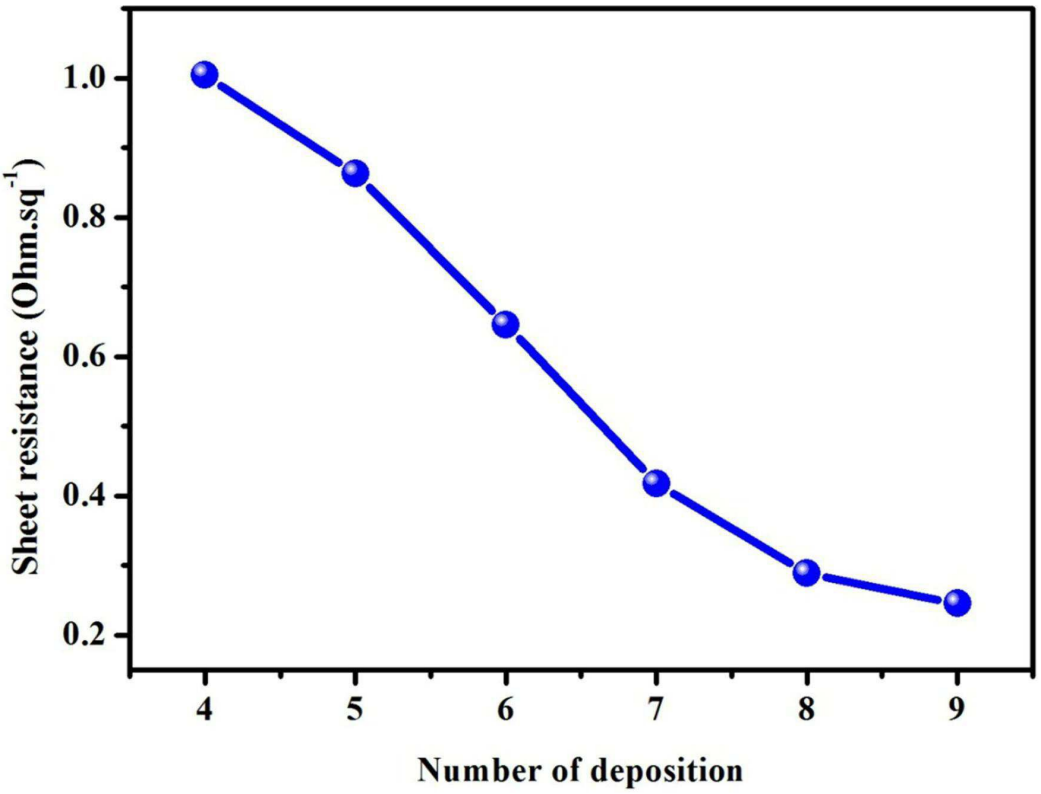
도면2


Sheet resistance, Ohm/square
2
1.8
1.6
1.4
1.2
1
0.8
0.6
0.4
0.2
0
1
2
3
4
5
6
7
8
9
10
11
Drying time (343 K), min

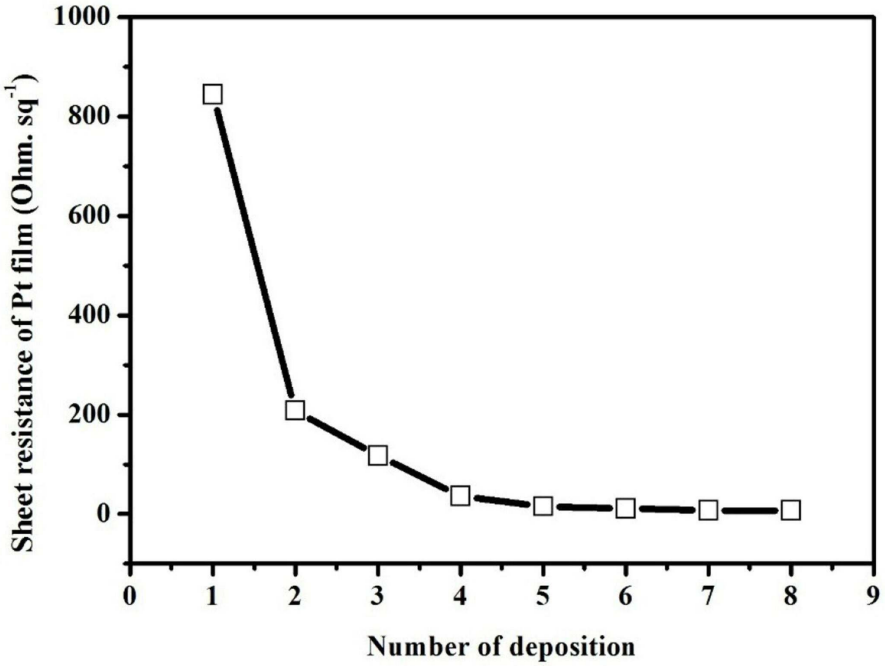
도면3

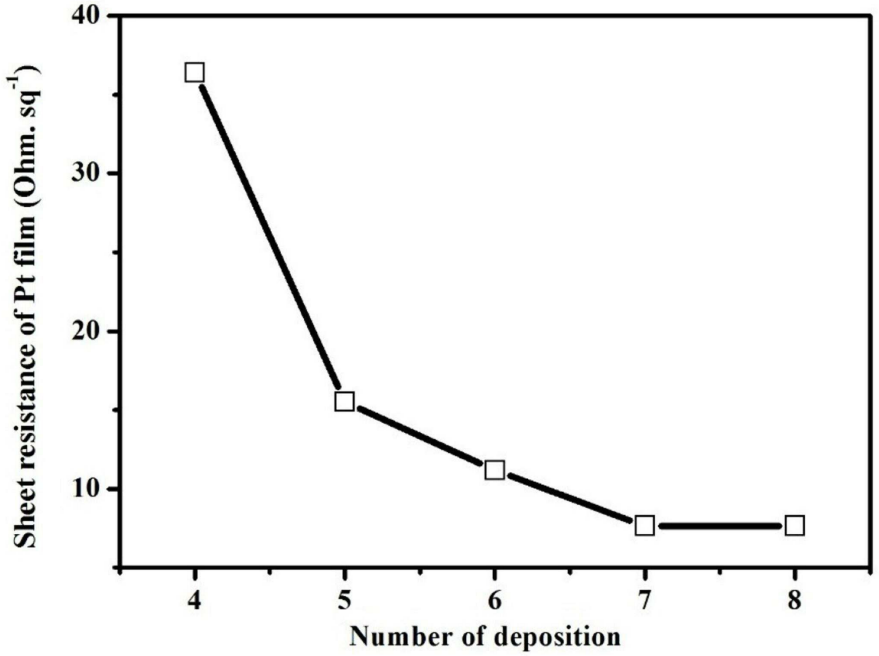

Dry time - 1.5 min
Dry time - 2.5 min
Dry time - 5.0 min
Dry time - 7.5 min
Dry time - 10 min
EMI shielding effectiveness, dB
Frequency, GHz
0
10
20
30
40
50
60
70
80
0
0.2
0.4
0.6
0.8
1

도면4

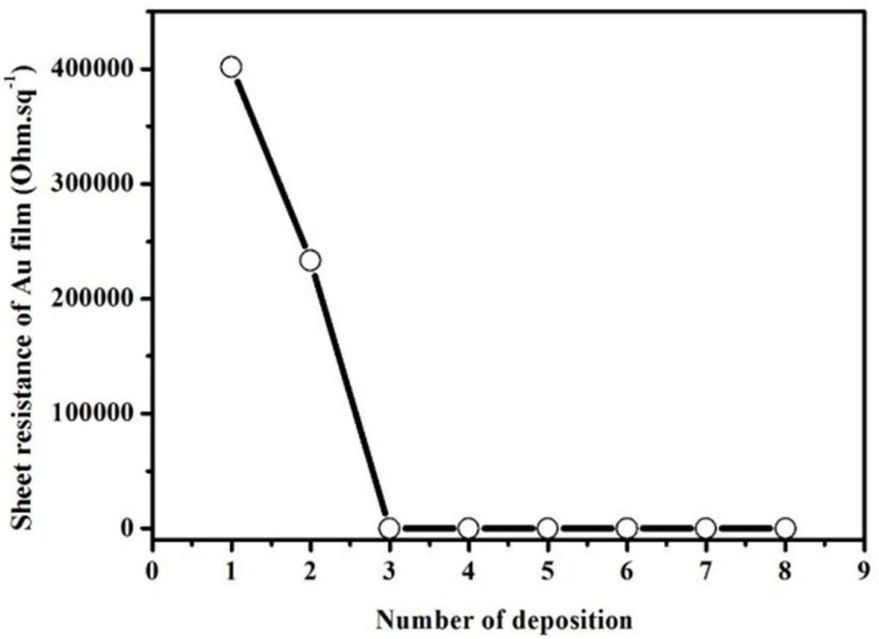

Sheet resistance (Ohm.sq-1)
1.0
0.8
0.6
0.4
0.2
4
5
6
7
8
9
Number of deposition

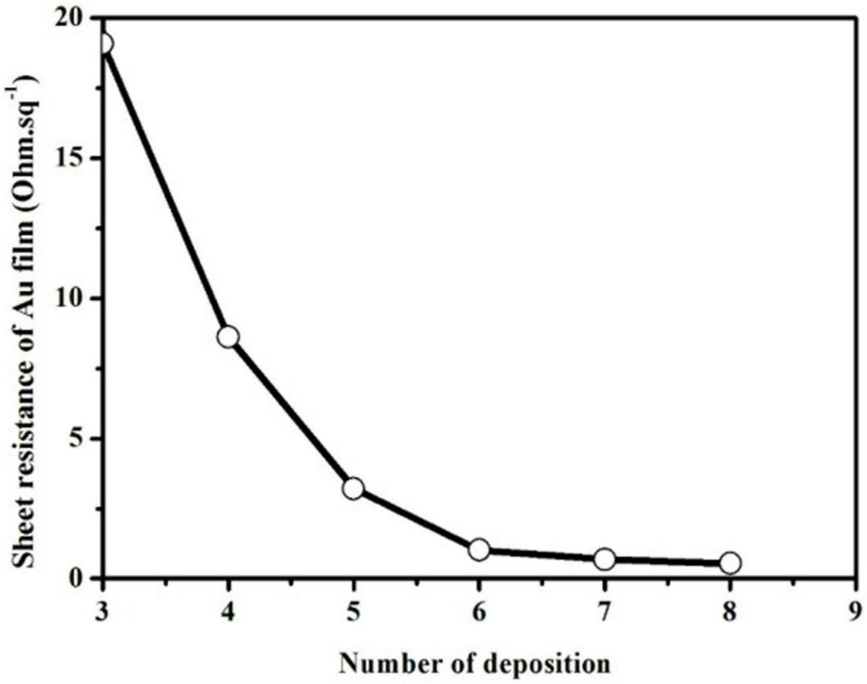
도면5


Sheet resistance of Pt film (Ohm. sq-1)
1000
800
600
400
200
0
0
1
2
3
4
5
6
7
8
9
Number of deposition

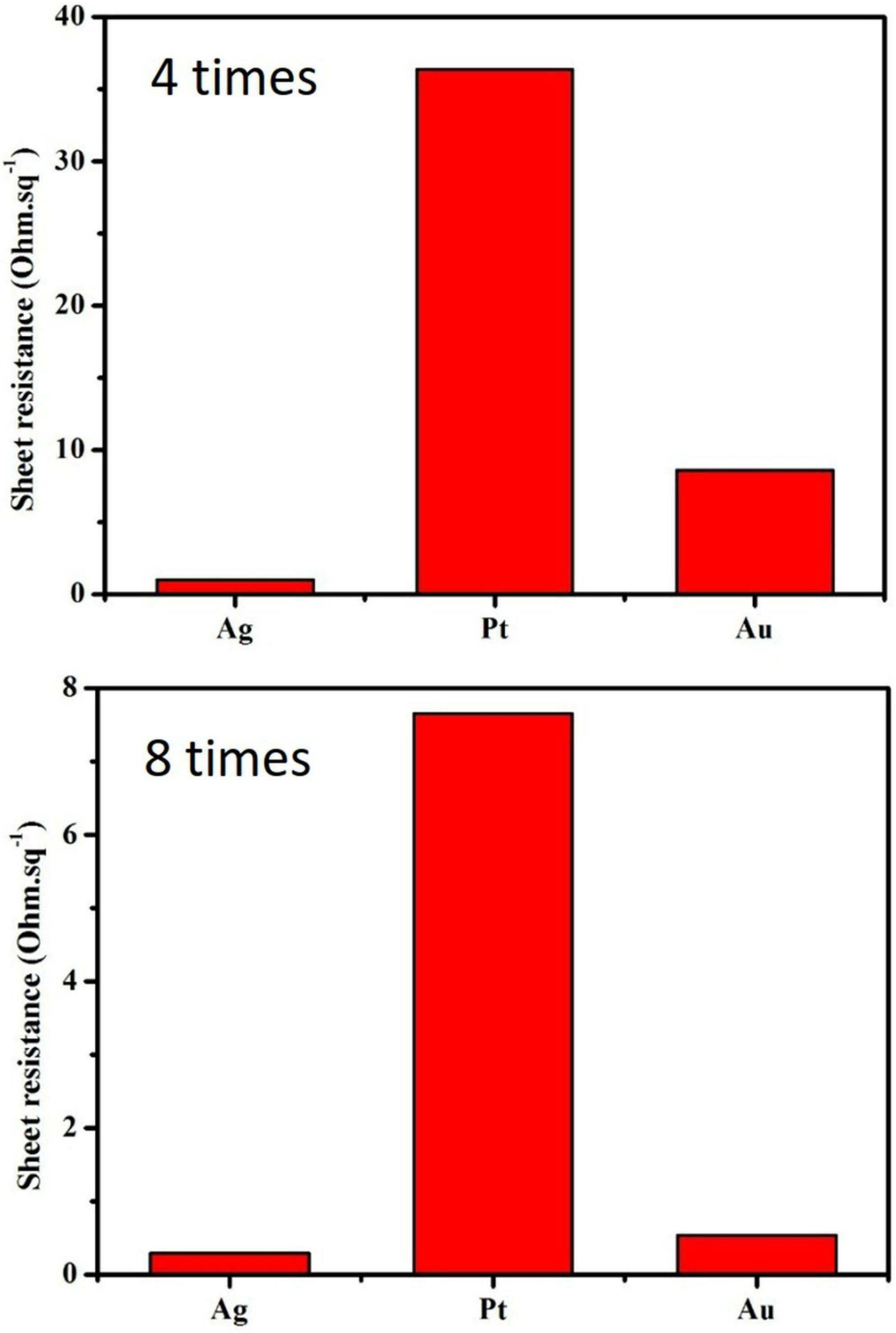

Sheet resistance of Pt film (Ohm. sq-1)
40
30
20
10
4
5
6
7
8
Number of deposition

도면6

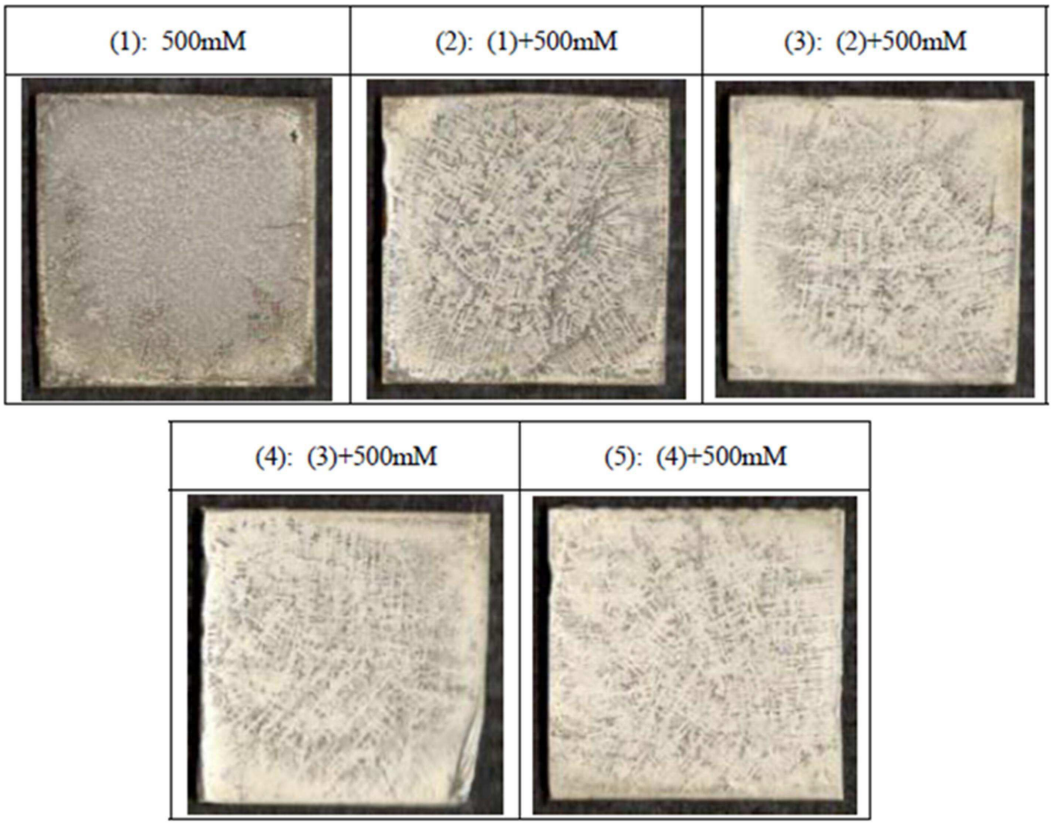

Sheet resistance of Au film (Ohm.sq-1)
400000
300000
200000
100000
0
0
1
2
3
4
5
6
7
8
9
Number of deposition


Sheet resistance of Au film (Ohm.sq-1)
20
15
10
5
0
3
4
5
6
7
8
9
Number of deposition

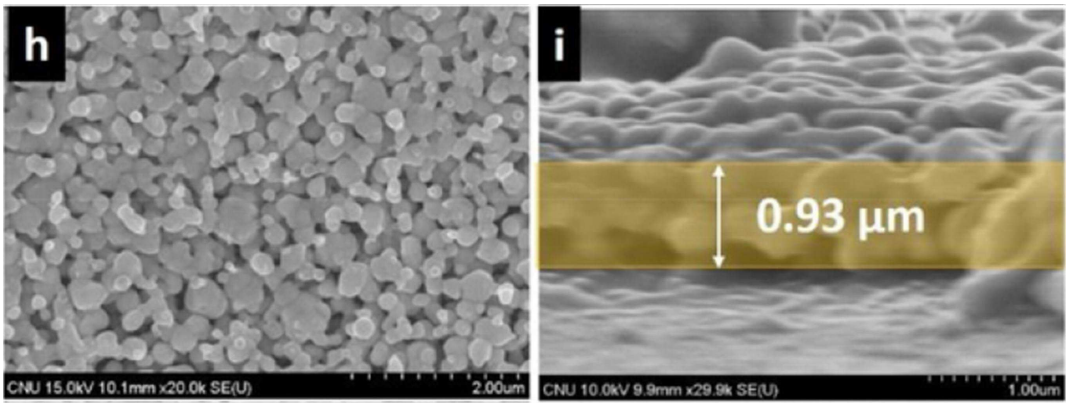
도면7


4 times
Sheet resistance (Ohm.sq-1)
40
30
20
10
0
Ag
Pt
Au
8 times
Sheet resistance (Ohm.sq-1)
8
6
4
2
0
Ag
Pt
Au

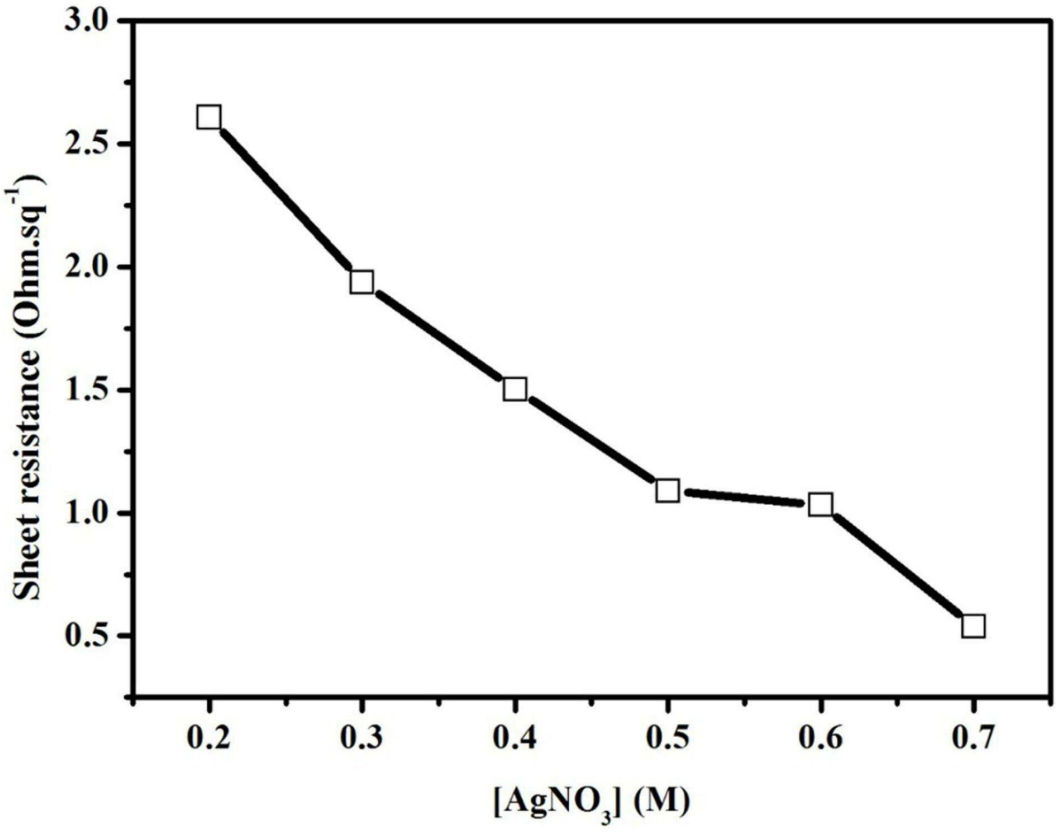
도면8


(1): 500mM
(2): (1)+500mM
(3): (2)+500mM
(4): (3)+500mM
(5): (4)+500mM

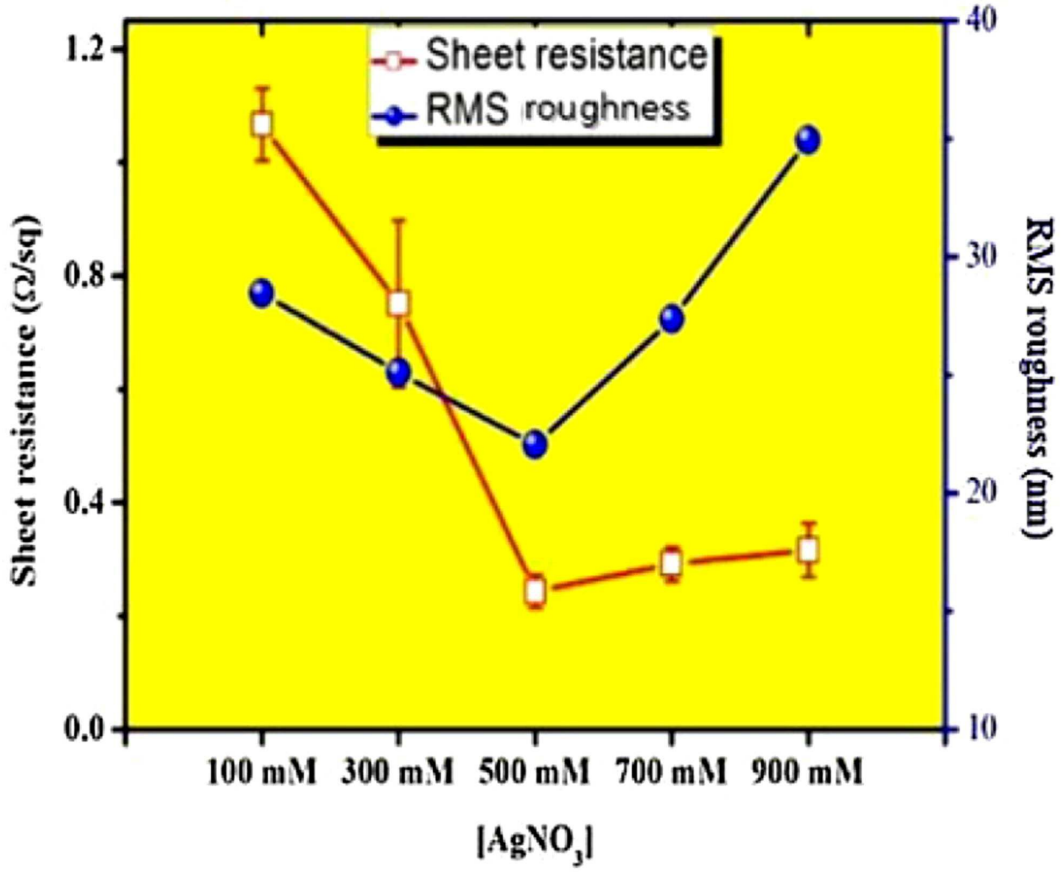
도면9


h
CNU 15.0kV 10.1mm x20.0k SE(U)
2.00um
i
0.93 µm
CNU 10.0kV 9.9mm x29.9k SE(U)
1.00um

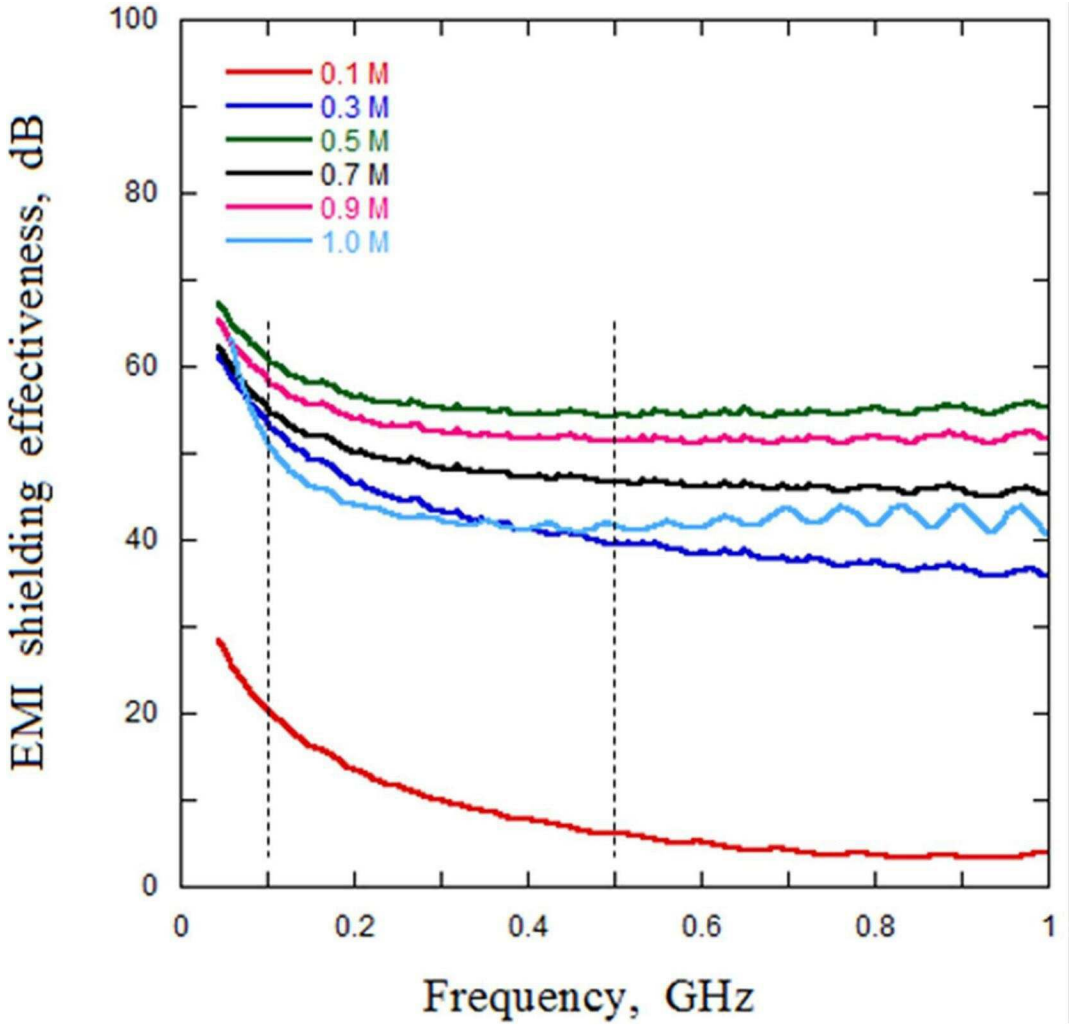
도면10


3.0
2.5
2.0
1.5
1.0
0.5
Sheet resistance (Ohm.sq-1)
0.2
0.3
0.4
0.5
0.6
0.7
[AgNO3] (M)

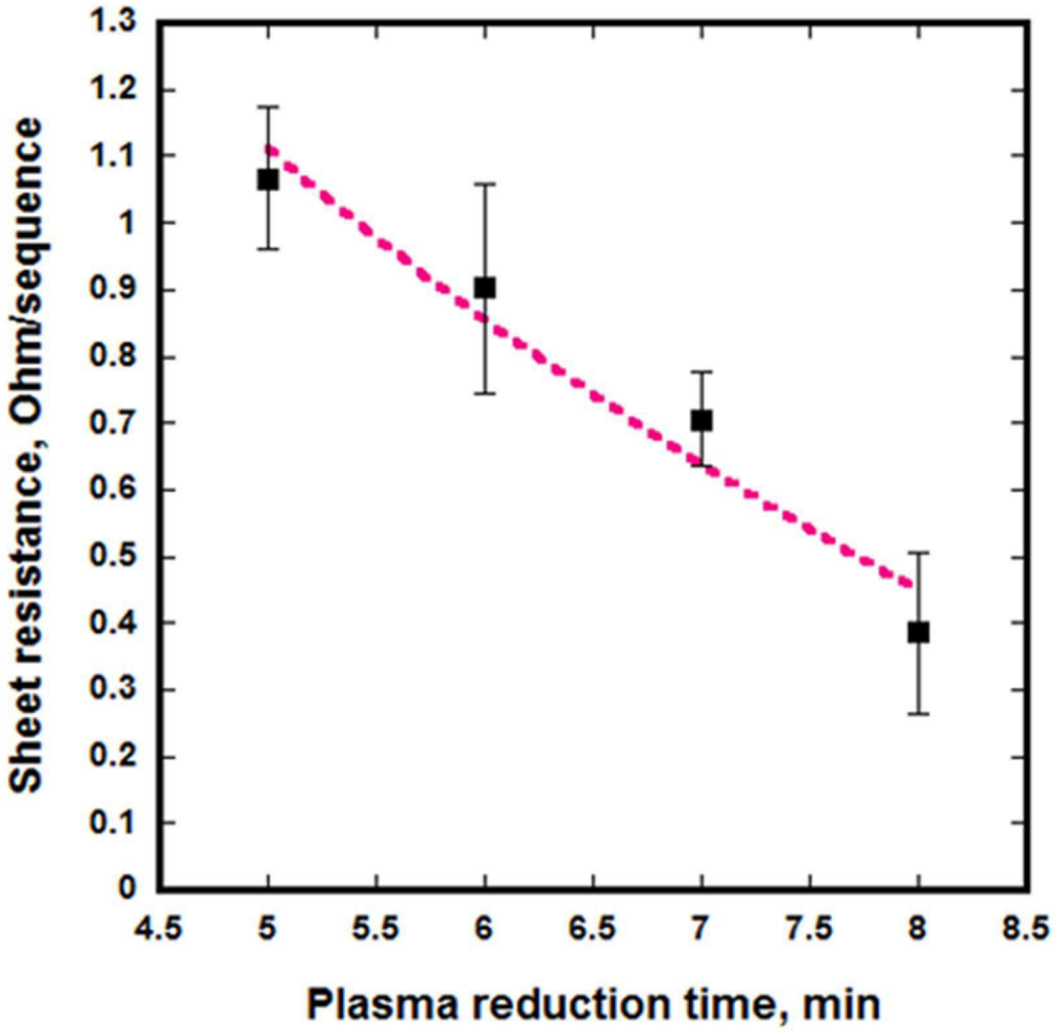
도면11


Sheet resistance
RMS roughness
Sheet resistance (Ω/sq)
RMS roughness (nm)
1.2
0.8
0.4
0.0
40
30
20
10
100 mM
300 mM
500 mM
700 mM
900 mM
[AgNO3]

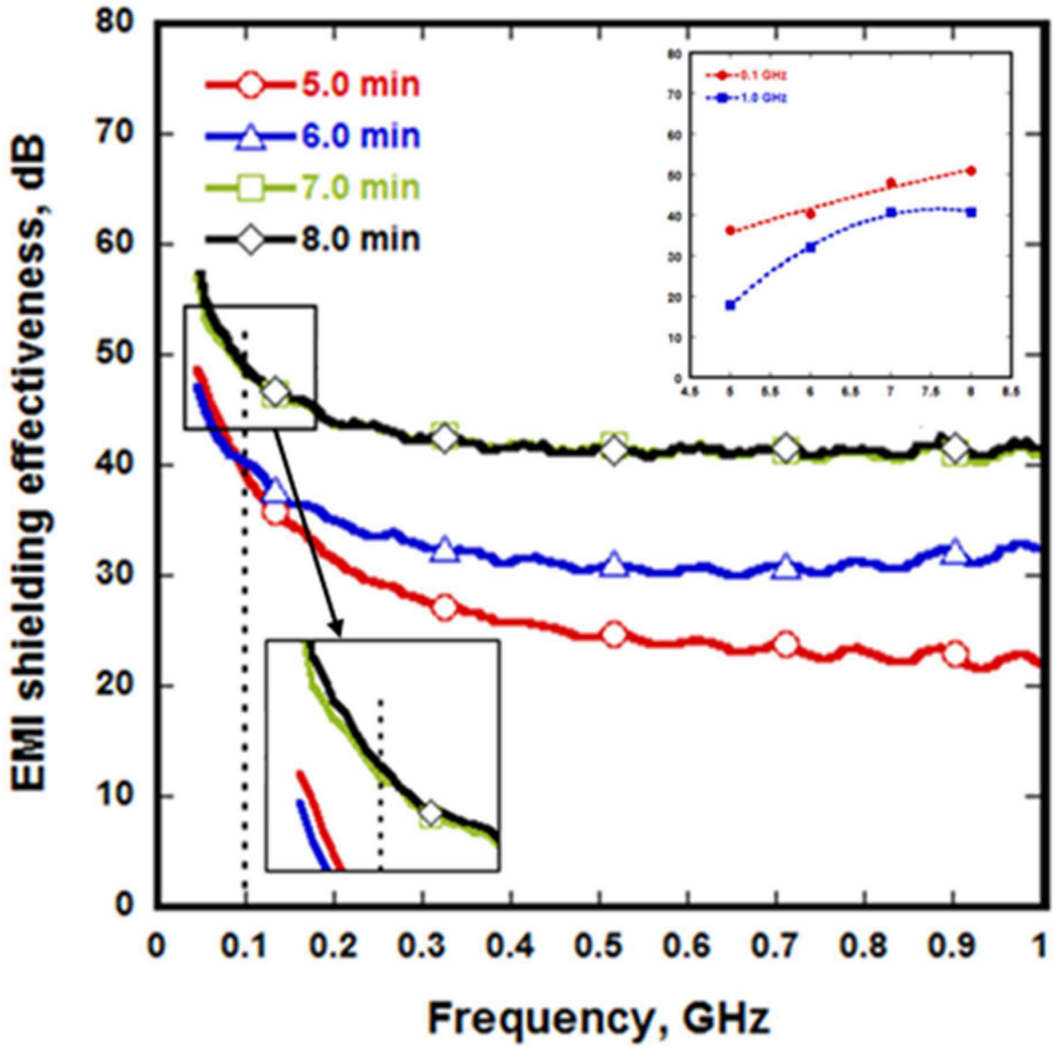
도면12


100
80
60
40
20
0
0
0.2
0.4
0.6
0.8
1
0.1 M
0.3 M
0.5 M
0.7 M
0.9 M
1.0 M
EMI shielding effectiveness, dB
Frequency, GHz

도면13


Sheet resistance, Ohm/sequence
1.3
1.2
1.1
1
0.9
0.8
0.7
0.6
0.5
0.4
0.3
0.2
0.1
0
4.5
5
5.5
6
6.5
7
7.5
8
8.5
Plasma reduction time, min

도면14


5.0 min
6.0 min
7.0 min
8.0 min
EMI shielding effectiveness, dB
Frequency, GHz
0
10
20
30
40
50
60
70
80
0.1
0.2
0.3
0.4
0.5
0.6
0.7
0.8
0.9
1