

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 1 月 31 日 (31.01.2019)



(10) 国际公布号
WO 2019/019268 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01)
- (21) 国际申请号: PCT/CN2017/100585
- (22) 国际申请日: 2017 年 9 月 5 日 (05.09.2017)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201710625402.4 2017 年 7 月 27 日 (27.07.2017) CN
- (71) 申请人: 武汉华星光电半导体显示技术有限公司(WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430070 (CN)。
- (72) 发明人: 李松杉(LI, Songshan); 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430070 (CN)。

- (74) 代理人: 深圳市铭粤知识产权代理有限公司(MING & YUE INTELLECTUAL PROPERTY LAW FIRM); 中国广东省深圳市南山区南山街道前海路泛海城市广场 2 栋 604 室, Guangdong 518066 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,

(54) **Title:** LOWER TEMPERATURE POLYCRYSTAL SILICON THIN-FILM TRANSISTOR AND MANUFACTURING METHOD THEREFOR, AND ORGANIC LIGHT-EMITTING DISPLAY

(54) 发明名称: 低温多晶硅薄膜晶体管及其制作方法、有机发光显示器

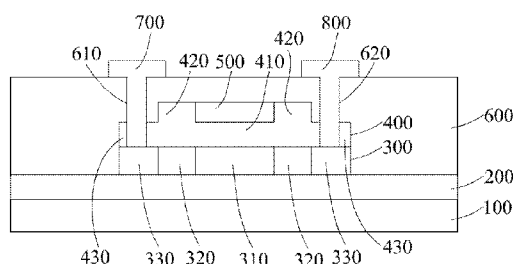


图 1

(57) **Abstract:** Provided is a lower temperature polycrystalline silicon thin-film transistor (10), comprising: a substrate (100); a polycrystalline silicon layer (300) comprising an undoped layer (310), heavily-doped layers (330) and lightly-doped layers (320); a gate insulation layer (400) arranged on the polycrystalline silicon layer (300) and comprising a first layer (410), second layers (420) and third layers (430) respectively opposite the undoped layer (310), the lightly-doped layers (320) and the heavily-doped layers (330), with the thickness of the second layers (420) being greater than the thickness of the first layer (410) and the third layers (430); a gate electrode (500) arranged on the first layer (410); an interlayer insulation layer (600) arranged on the gate electrode (500), the gate insulation layer (400) and the substrate (100); a first via hole (610) penetrating through the interlayer insulation layer (600) and one of the third layers (430); a second via hole (620) penetrating through the interlayer insulation layer (600) and the other one of the third layers (430); and a source electrode (700) and a drain electrode (800) arranged on the interlayer insulation layer (600) and respectively coming into contact with the corresponding heavily-doped layers (330) by means of the first via hole (610) and the second via hole (620). In addition, also provided are a method for manufacturing a lower temperature polycrystalline silicon thin-film transistor (10),

IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT,
RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI,
CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布：

— 包括国际检索报告(条约第21条(3))。

and an organic light-emitting display. The manufacturing process of the lower temperature polycrystal silicon thin-film transistor (10) is simple, and the manufacturing costs are relatively low.

(57) 摘要：一种低温多晶硅薄膜晶体管(10)，其包括：基板(100)；多晶硅层(300)，包括未掺杂层(310)、重掺杂层(330)及轻掺杂层(320)；栅极绝缘层(400)，设置于多晶硅层(300)上，且包括与未掺杂层(310)、轻掺杂层(320)和重掺杂层(330)分别相对的第一层(410)、第二层(420)和第三层(430)，第二层(420)的厚度大于第一层(410)和第三层(430)的厚度；栅极(500)，设置于第一层(410)上；层间绝缘层(600)，设置于栅极(500)、栅极绝缘层(400)和基板(100)上；第一过孔(610)，贯穿层间绝缘层(600)和第三层(430)之一；第二过孔(620)，贯穿层间绝缘层(600)和第三层(430)之另一；源极(700)和漏极(800)，设置于层间绝缘层(600)上，且分别通过第一过孔(610)和第二过孔(620)与对应的重掺杂层(330)接触。此外，还提供了一种低温多晶硅薄膜晶体管(10)的制作方法和有机发光显示器。该低温多晶硅薄膜晶体管(10)的制作工艺简单，且制作成本也较低。

低温多晶硅薄膜晶体管及其制作方法、有机发光显示器

技术领域

5 本发明属于薄膜晶体管制作技术领域，具体地将，涉及一种低温多晶硅薄膜晶体管及其制作方法、有机发光显示器。

背景技术

随着光电与半导体技术的演进，也带动了平板显示器（Flat Panel Display）的蓬勃发展，而在诸多平板显示器中，液晶显示器（Liquid Crystal Display，简称LCD）和有机发光二极管（OLED）显示器因具有高空间利用效率、低消耗功率、无辐射以及低电磁干扰等诸多优越特性，已成为市场的主流。

目前，作为 LCD 和 OLED 显示器的开关元件而广泛采用的是非晶硅薄膜晶体管（a-Si TFT），但 a-Si TFT 在满足薄型、轻量、高精度度、高亮度、高可靠性、低功耗等要求仍受到限制。低温多晶硅（Lower Temperature Polycrystal Silicon，LTPS）TFT 与 a-Si TFT 相比，在满足上述要求方面，具有明显优势。

然而，在现有的低温多晶硅薄膜晶体管中，需要对多晶硅层进行两次光罩工艺来形成重掺杂区和轻掺杂区，再进行两次离子注入才能形成重掺杂层和轻掺杂层，工艺流程复杂，制作成本也比较高。

发明内容

20 为了解决上述现有技术存在的问题，本发明的目的在于提供一种仅利用一次光罩工艺和一次离子注入形成重掺杂层和轻掺杂层的低温多晶硅薄膜晶体管及其制作方法、有机发光显示器。

根据本发明的一方面，提供了一种低温多晶硅薄膜晶体管，其包括：基板；多晶硅层，设置于所述基板上，所述多晶硅层包括未掺杂层、分别设置于所述未掺杂层两侧的重掺杂层及设置于所述重掺杂层和所述未掺杂层之间的轻掺杂层；栅极绝缘层，设置于所述多晶硅层上，所述栅极绝缘层包括与所述未掺

杂层相对的第一层、与所述轻掺杂层相对的第二层以及与所述重掺杂层相对的第三层，所述第二层的厚度大于所述第一层的厚度和所述第三层的厚度；栅极，设置于所述第一层上；层间绝缘层，设置于所述栅极、所述栅极绝缘层和所述基板上；第一过孔和第二过孔，所述第一过孔贯穿所述层间绝缘层和所述第三层之一，所述第二过孔贯穿所述层间绝缘层和所述第三层之另一；源极和漏极，设置于所述层间绝缘层上，所述源极和所述漏极分别通过所述第一过孔和所述第二过孔与对应的所述重掺杂层接触。

进一步地，所述低温多晶硅薄膜晶体管还包括：缓冲层，设置于所述基板与所述多晶硅层和所述层间绝缘层之间。

10 进一步地，所述轻掺杂层为 N 型轻掺杂层，所述重掺杂层为 N 型重掺杂层。

根据本发明的另一方面，还提供了一种有机发光显示器，其包括：上述的低温多晶硅薄膜晶体管；平坦层，设置于所述层间绝缘层、所述源极和所述漏极上；第三过孔，贯穿所述平坦层，以将所述漏极暴露；底电极，设置于所述平坦层上且通过所述第三过孔与所述漏极接触；像素限定层，设置于所述平坦层和所述底电极上；第四过孔，贯穿所述像素限定层，以将所述底电极暴露；有机电致发光器件，设置于所述底电极上；顶电极，设置于所述有机电致发光器件上。

20 进一步地，所述有机电致发光器件从底电极到顶电极顺序包括：空穴注入层、空穴传输层、有机发光层、电子传输层及电子注入层。

进一步地，所述底电极和所述顶电极中的一个透明的或半透明的，另一个是不透明的且反射光的。

25 根据本发明的又一方面，又提供了一种低温多晶硅薄膜晶体管的制作方法，其包括步骤：提供一基板；在所述基板上制作形成多晶硅层；在所述多晶硅层上制作形成栅极绝缘层，所述栅极绝缘层包括：第一层、分别设置于所述第一层两侧的第三层及设置于所述第一层和所述第三层之间的第二层，所述第二层的厚度大于所述第一层的厚度和所述第三层的厚度；在所述第一层上制作形成栅极；对所述多晶硅层进行离子注入，以形成与所述第一层相对的未掺杂

层、与所述第二层相对的轻掺杂层以及与所述第三层相对的重掺杂层；在所述栅极、所述栅极绝缘层和所述基板上制作形成层间绝缘层；在所述层间绝缘层中制作形成贯穿所述层间绝缘层和所述第三层之一的第一过孔和贯穿所述层间绝缘层和所述第三层之另一的第二过孔；在所述层间绝缘层上制作形成填充
5 所述第一过孔与对应的所述重掺杂层接触的源极和填充所述第二过孔与对应的所述重掺杂层接触的漏极。

进一步地，在步骤“在所述基板上制作形成多晶硅层”之前，所述制作方法还包括步骤：在所述基板上制作形成缓冲层；步骤“在所述基板上制作形成多晶硅层”被替换为步骤“在所述缓冲层上制作形成多晶硅层”；步骤“在所述栅极、所述栅极绝缘层和所述基板上制作形成层间绝缘层”被替换为步骤“在
10 所述栅极、所述栅极绝缘层和所述缓冲层上制作形成层间绝缘层”。

进一步地，实现步骤“在所述多晶硅层上制作形成栅极绝缘层”的具体方法包括：在所述多晶硅层和所述基板上制作形成绝缘材料层；利用半色调掩膜光罩对所述绝缘材料层进行曝光；所述半色调掩膜光罩包括：与所述第一层相
15 对的第一部、与所述第二层相对的第二部、与所述第三层相对的第三部以及与所述基板上的绝缘材料层相对的第四部，所述第四部的透光率大于所述第一部、所述第二部和所述第三部的透光率，所述第一部和所述第三部的透光率大于所述第二部的透光率；对曝光后的绝缘材料层进行显影和刻蚀。

进一步地，所述轻掺杂层为 N 型轻掺杂层，所述重掺杂层为 N 型重掺杂
20 层。

本发明的有益效果：本发明仅采用一道光罩和一次离子注入完成了重掺杂层和轻掺杂层的制作，工艺流程得到了简化，并且制作成本也被降低。

附图说明

通过结合附图进行的以下描述，本发明的实施例的上述和其它方面、特点
25 和优点将变得更加清楚，附图中：

图 1 是根据本发明的实施例的低温多晶硅薄膜晶体管的结构示意图；

图 2 是根据本发明的实施例的有机发光显示器的结构示意图；

图 3A 至图 3I 是根据本发明的实施例的低温多晶硅薄膜晶体管的制程图；

图 4A 至图 4C 是根据本发明的实施例的栅极绝缘层的制程图。

具体实施方式

以下，将参照附图来详细描述本发明的实施例。然而，可以以许多不同的形式来实施本发明，并且本发明不应该被解释为限制于这里阐述的具体实施
5 例。相反，提供这些实施例是为了解释本发明的原理及其实际应用，从而使本领域的其他技术人员能够理解本发明的各种实施例和适合于特定预期应用的各种修改。

在附图中，为了清楚器件，夸大了层和区域的厚度。相同的标号在整个说
10 明书和附图中表示相同的元器件。

将理解的是，当诸如层、膜、区域或基板的元件被称作“在”另一元件“上”时，该元件可以直接在所述另一元件上，或者也可以存在中间元件。可选择地，当元件被称作“直接在”另一元件“上”时，不存在中间元件。

图 1 是根据本发明的实施例的低温多晶硅薄膜晶体管的结构示意图。

15 参照图 1，根据本发明的实施例的低温多晶硅薄膜晶体管 10 包括基板 100、缓冲层 200、多晶硅层 300、栅极绝缘层 400、栅极 500、层间绝缘层 600、源极 700 和漏极 800。

具体而言，在本实施例中，基板 100 可例如是透明的玻璃基板或者树脂基板，但本发明并不限制于此。

20 缓冲层 200 设置于基板 100 上。缓冲层 200 可例如是 $\text{SiN}_x/\text{SiO}_x$ 结构，但本发明并不限制于此，例如缓冲层 200 也可以是单层的 SiN_x 结构或 SiO_x 结构。作为本发明的另一实施方式，也可以不存在缓冲层 200。

多晶硅层 300 设置于缓冲层 200 上。其中，当不存在缓冲层 200 上时，多晶硅层 300 直接设置于基板 100 上。多晶硅层 300 包括未掺杂层 310、分别设
25 置于未掺杂层 310 两侧的重掺杂层 330 及设置于重掺杂层 330 和未掺杂层 310 之间的轻掺杂层 320。这里，轻掺杂层 320 为 N 型轻掺杂层，重掺杂层 330 为

N 型重掺杂层，单本发明并不限制于此，例如轻掺杂层 320 也可以为 P 型轻掺杂层，重掺杂层 330 也可以为 P 型重掺杂层。

5 栅极绝缘层 400 设置于多晶硅层 300 上。栅极绝缘层 400 包括与未掺杂层 310 相对的第一层 410、与轻掺杂层 320 相对的第二层 420 以及与重掺杂层 330 相对的第三层 430，其中，第二层 420 的厚度大于第一层 410 的厚度和第三层 430 的厚度。在本实施例中，为了简化制作工艺以及简化光罩的结构，优选地，第一层 410 的厚度和第三层 430 的厚度相同。这里，栅极绝缘层 400 可例如是 $\text{SiN}_x/\text{SiO}_x$ 结构，但本发明并不限制于此，例如栅极绝缘层 400 也可以是单层的 SiN_x 结构或 SiO_x 结构。

10 栅极 500 设置于第一层 410 上。栅极 500 可以是钼铝钼 (MoAlMo) 结构或钛铝钛 (TiAlTi) 结构，也可以是单层的钼结构或者单层的铝结构，但本发明并不限制于此。

15 层间绝缘层 600 设置于栅极 500、栅极绝缘层 400 和缓冲层 200 上。当不存在缓冲层 200 上时，层间绝缘层 600 设置于栅极 500、栅极绝缘层 400 和基板 100 上。层间绝缘层 600 可例如是 $\text{SiN}_x/\text{SiO}_x$ 结构，但本发明并不限制于此，例如层间绝缘层 600 也可以是单层的 SiN_x 结构或 SiO_x 结构。

层间绝缘层 600 中设置有第一过孔 610 和第二过孔 620，其中，第一过孔 610 贯穿第三层 430 之一，第二过孔 620 贯穿第三层 430 之另一，以分别将重掺杂层 330 暴露。

20 源极 700 和漏极 800 设置于层间绝缘层 600 上。源极 700 填充第一过孔 610 以与对应的所述重掺杂层 330 接触；漏极 800 填充第二过孔 620 以与对应的所述重掺杂层 330 接触。源极 700 和漏极 800 可采用钼铝钼 (MoAlMo) 结构或钛铝钛 (TiAlTi) 结构，也可以是单层的钼结构或者单层的铝结构，但本发明并不限制于此。

25 根据本发明的实施例的低温多晶硅薄膜晶体管 10 可应用于显示器中，诸如液晶显示器或有机发光显示器（诸如 OLED 显示器）OLED 中。以下将对应用了根据本发明的实施例的低温多晶硅薄膜晶体管 10 的有机发光显示器进行详细描述。

图 2 是根据本发明的实施例的有机发光显示器的结构示意图。

参照图 2，根据本发明的实施例的有机发光显示器包括：图 1 所示的低温多晶硅薄膜晶体管 10、平坦层 20、底电极 30、像素限定层 40、有机电致发光器件 50 和顶电极 60。

5 平坦层 20 设置于层间绝缘层 600、源极 700 和漏极 800 上。平坦层 20 中具有第三过孔 21，该第三过孔 21 将漏极 80 暴露。

10 底电极 30 设置于平坦层上，并且底电极 30 填充第三过孔 21，以与暴露的漏极 80 接触。底电极 30 通常被设置为阳极。底电极 30 也是反光镜。当通过基板 100 观察有机电致发光器件 50 发光时，底电极 30 可以由反射性金属制成，并且应该足够薄以便在发射光的波长下具有部分透光率，这被称为是半透明的，或者底电极 30 可以由透明的金属氧化物制成，诸如氧化铟锡或氧化锌锡等。当通过顶电极 60 观察有机电致发光器件 50 发光时，底电极 30 可以由反射性金属制成，并且应该足够厚，以使其基本上是不透光的且是全反光镜。

15 像素限定层 40 设置于平坦层 20 和底电极 30 上。像素限定层 40 中具有第四过孔 41，该第四过孔 41 将底电极 30 暴露。

有机电致发光器件 50 设置于暴露的底电极 30 上。在本实施例中，有机电致发光器件 50 从底电极 30 到顶电极 60 顺序包括：空穴注入层（HIL）51、空穴传输层（HTL）52、有机发光层（EML）53、电子传输层（ETL）54 以及电子注入层（EIL）55；但本发明的有机电致发光器件 50 并不限制于这里的结构。

20 顶电极 60 设置于有机电致发光器件 50 上。顶电极 60 通常被设置为阴极。顶电极 60 也是反光镜。当通过顶电极 60 观察有机电致发光器件 50 发光时，顶电极 60 可以由反射性金属制成，并且应该足够薄以便在发射光的波长下具有部分透光率，这被称为是半透明的，或者顶电极 60 可以由透明的金属氧化物制成，诸如氧化铟锡或氧化锌锡等。当通过基板 100 观察有机电致发光器件 25 50 发光时，顶电极 60 可以由反射性金属制成，并且应该足够厚，以使其基本上是不透光的且是全反光镜。

以下将对根据本发明的实施例的低温多晶硅薄膜晶体管 10 的制作过程进

行详细描述。

图 3A 至图 3I 是根据本发明的实施例的低温多晶硅薄膜晶体管的制程图。

根据本发明的实施例的低温多晶硅薄膜晶体管的制作方法包括：

5 步骤一：参照图 3A，提供一基板 100。这里，基板 100 可例如是透明的玻璃基板或者树脂基板，但本发明并不限制于此。

步骤二：参照图 3B，在基板 100 上制作形成缓冲层 200。缓冲层 200 可例如是 $\text{SiN}_x/\text{SiO}_x$ 结构，但本发明并不限制于此，例如缓冲层 200 也可以是单层的 SiN_x 结构或 SiO_x 结构。此外，作为本发明的另一实施方式，步骤二可以被省略。

10 步骤三：参照图 3C，在缓冲层 200 上制作形成多晶硅层 300。作为本发明的另一实施方式，当步骤二被省略时，在基板 100 上直接制作形成多晶硅层 300。多晶硅层 300 的形成方式具体为：利用等离子体增强化学气相沉积法（PECVD）在缓冲层 200 上制作形成非晶硅层；接着，以利用准分子镭射使所述非晶硅层再结晶，从而生成多晶硅层 300。

15 步骤四：参照图 3D，在多晶硅层 300 上制作形成栅极绝缘层 400，栅极绝缘层 400 包括：第一层 410、分别设置于第一层 410 两侧的第三层 430 及设置于第一层 410 和第三层 430 之间的第二层 420，第二层 420 的厚度大于第一层 410 的厚度和第三层 430 的厚度。在本实施例中，为了简化制作工艺以及简化光罩的结构，优选地，第一层 410 的厚度和第三层 430 的厚度相同。这里，栅极绝缘层 400 可例如是 $\text{SiN}_x/\text{SiO}_x$ 结构，但本发明并不限制于此，例如栅极绝缘层 400 也可以是单层的 SiN_x 结构或 SiO_x 结构。

图 4A 至图 4C 是根据本发明的实施例的栅极绝缘层的制程图。

首先，参照图 4A，在多晶硅层 300 和缓冲层 200 上制作形成绝缘材料层 IL。绝缘材料层 IL 可例如是 $\text{SiN}_x/\text{SiO}_x$ 结构，但本发明并不限制于此，例如绝缘材料层 IL 也可以是单层的 SiN_x 结构或 SiO_x 结构。

接着，参照图 4B，利用半色调掩膜光罩 70 对绝缘材料层 IL 进行曝光。

其中，色调掩膜光罩 70 包括：与所述第一层 410 相对的第一部 71、与第二层 420 相对的第二部 72、与第三层 430 相对的第三部 73 以及与缓冲层 200 上的绝缘材料层 IL 相对的第四部 74，第四部 74 的透光率大于第一部 71、第二部 72 和第三部 73 的透光率，第一部 71 和第三部 73 的透光率大于第二部 72 的透光率。优选地，第一部 71 和第三部 73 的透光率相同。

接着，参照图 4C，对曝光后的绝缘材料层 IL 进行显影和刻蚀。

步骤五：参照图 3E，在第一层 410 上制作形成栅极 500。这里，栅极 500 可以是钼铝钼（MoAlMo）结构或钛铝钛（TiAlTi）结构，也可以是单层的钼结构或者单层的铝结构，但本发明并不限制于此。

步骤六：参照图 3F，对多晶硅层 300 进行离子注入，以形成与第一层 410 相对的未掺杂层 310、与第二层 420 相对的轻掺杂层 320 以及与第三层 430 相对的重掺杂层 330。这里注入的离子可例如是磷离子，但本发明并不限制于此，例如也可以是硼离子等。

步骤七：参照图 3G，在栅极 500、栅极绝缘层 400 和缓冲层 200 上制作形成层间绝缘层 600。作为本发明的另一实施方式，当步骤二被省略时，在栅极 500、栅极绝缘层 400 和基板 100 上制作形成层间绝缘层 600。层间绝缘层 600 可例如是 $\text{SiN}_x/\text{SiO}_x$ 结构，但本发明并不限制于此，例如层间绝缘层 600 也可以是单层的 SiN_x 结构或 SiO_x 结构。

步骤八：参照图 3H，在层间绝缘层 600 中制作形成贯穿层间绝缘层 600 和第三层 430 之一的第一过孔 610 和贯穿层间绝缘层 600 和第三层 430 之另一的第二过孔 620。

步骤九：参照图 3I，在层间绝缘层 600 上制作形成填充第一过孔 610 与对应的重掺杂层 330 接触的源极 700 和填充第二过孔 620 与对应的重掺杂层 330 接触的漏极 800。源极 700 和漏极 800 可采用钼铝钼（MoAlMo）结构或钛铝钛（TiAlTi）结构，也可以是单层的钼结构或者单层的铝结构，但本发明并不限制于此。

综上所述，根据本发明的实施例，仅采用一道光罩和一次离子注入完成了

重掺杂层和轻掺杂层的制作，工艺流程得到了简化，并且制作成本也被降低。

虽然已经参照特定实施例示出并描述了本发明，但是本领域的技术人员将理解：在不脱离由权利要求及其等同物限定的本发明的精神和范围的情况下，可在此进行形式和细节上的各种变化。

权利要求书

1、一种低温多晶硅薄膜晶体管，其中，包括：

基板；

5 多晶硅层，设置于所述基板上，所述多晶硅层包括未掺杂层、分别设置于所述未掺杂层两侧的重掺杂层及设置于所述重掺杂层和所述未掺杂层之间的轻掺杂层；

栅极绝缘层，设置于所述多晶硅层上，所述栅极绝缘层包括与所述未掺杂层相对的第一层、与所述轻掺杂层相对的第二层以及与所述重掺杂层相对的第
10 三层，所述第二层的厚度大于所述第一层的厚度和所述第三层的厚度；

栅极，设置于所述第一层上；

层间绝缘层，设置于所述栅极、所述栅极绝缘层和所述基板上；

第一过孔和第二过孔，所述第一过孔贯穿所述层间绝缘层和所述第三层之一，所述第二过孔贯穿所述层间绝缘层和所述第三层之另一；

15 源极和漏极，设置于所述层间绝缘层上，所述源极和所述漏极分别通过所述第一过孔和所述第二过孔与对应的所述重掺杂层接触。

2、根据权利要求1所述的低温多晶硅薄膜晶体管，其中，还包括：缓冲层，设置于所述基板与所述多晶硅层和所述层间绝缘层之间。

3、根据权利要求1所述的低温多晶硅薄膜晶体管，其中，所述轻掺杂层
20 为N型轻掺杂层，所述重掺杂层为N型重掺杂层。

4、一种有机发光显示器，其中，包括：

基板；

多晶硅层，设置于所述基板上，所述多晶硅层包括未掺杂层、分别设置于所述未掺杂层两侧的重掺杂层及设置于所述重掺杂层和所述未掺杂层之间的

轻掺杂层；

栅极绝缘层，设置于所述多晶硅层上，所述栅极绝缘层包括与所述未掺杂层相对的第一层、与所述轻掺杂层相对的第二层以及与所述重掺杂层相对的第三层，所述第二层的厚度大于所述第一层的厚度和所述第三层的厚度；

5 栅极，设置于所述第一层上；

层间绝缘层，设置于所述栅极、所述栅极绝缘层和所述基板上；

第一过孔和第二过孔，所述第一过孔贯穿所述层间绝缘层和所述第三层之一，所述第二过孔贯穿所述层间绝缘层和所述第三层之另一；

源极和漏极，设置于所述层间绝缘层上，所述源极和所述漏极分别通过所述
10 述第一过孔和所述第二过孔与对应的所述重掺杂层接触；

平坦层，设置于所述层间绝缘层、所述源极和所述漏极上；

第三过孔，贯穿所述平坦层，以将所述漏极暴露；

底电极，设置于所述平坦层上且通过所述第三过孔与所述漏极接触；

像素限定层，设置于所述平坦层和所述底电极上；

15 第四过孔，贯穿所述像素限定层，以将所述底电极暴露；

有机电致发光器件，设置于所述底电极上；

顶电极，设置于所述有机电致发光器件上。

5、根据权利要求4所述的有机发光显示器，其中，所述有机电致发光器件从底电极到顶电极顺序包括：空穴注入层、空穴传输层、有机发光层、电子
20 传输层及电子注入层。

6、根据权利要求4所述的有机发光显示器，其中，所述底电极和所述顶电极中的一个是透明的或半透明的，另一个是不透明的且反射光的。

7、根据权利要求4所述的有机发光显示器，其中，还包括：缓冲层，设

置于所述基板与所述多晶硅层和所述层间绝缘层之间。

8、根据权利要求 1 所述的有机发光显示器，其中，所述轻掺杂层为 N 型轻掺杂层，所述重掺杂层为 N 型重掺杂层。

9、一种低温多晶硅薄膜晶体管的制作方法，其中，包括步骤：

5 提供一基板；

在所述基板上制作形成多晶硅层；

在所述多晶硅层上制作形成栅极绝缘层，所述栅极绝缘层包括：第一层、分别设置于所述第一层两侧的第三层及设置于所述第一层和所述第三层之间的第二层，所述第二层的厚度大于所述第一层的厚度和所述第三层的厚度；

10 在所述第一层上制作形成栅极；

对所述多晶硅层进行离子注入，以形成与所述第一层相对的未掺杂层、与所述第二层相对的轻掺杂层以及与所述第三层相对的重掺杂层；

在所述栅极、所述栅极绝缘层和所述基板上制作形成层间绝缘层；

15 在所述层间绝缘层中制作形成贯穿所述层间绝缘层和所述第三层之一的第一过孔和贯穿所述层间绝缘层和所述第三层之另一的第二过孔；

在所述层间绝缘层上制作形成填充所述第一过孔与对应的所述重掺杂层接触的源极和填充所述第二过孔与对应的所述重掺杂层接触的漏极。

20 10、根据权利要求 9 所述的低温多晶硅薄膜晶体管的制作方法，其中，在步骤“在所述基板上制作形成多晶硅层”之前，所述制作方法还包括步骤：在所述基板上制作形成缓冲层；

步骤“在所述基板上制作形成多晶硅层”被替换为步骤“在所述缓冲层上制作形成多晶硅层”；

步骤“在所述栅极、所述栅极绝缘层和所述基板上制作形成层间绝缘层”被替换为步骤“在所述栅极、所述栅极绝缘层和所述缓冲层上制作形成层间绝

缘层”。

11、根据权利要求 9 所述的低温多晶硅薄膜晶体管的制作方法，其中，实现步骤“在所述多晶硅层上制作形成栅极绝缘层”的具体方法包括：

在所述多晶硅层和所述基板上制作形成绝缘材料层；

5 利用半色调掩膜光罩对所述绝缘材料层进行曝光；所述半色调掩膜光罩包括：与所述第一层相对的第一部、与所述第二层相对的第二部、与所述第三层相对的第三部以及与所述基板上的绝缘材料层相对的第四部，所述第四部的透光率大于所述第一部、所述第二部和所述第三部的透光率，所述第一部和所述第三部的透光率大于所述第二部的透光率；

10 对曝光后的绝缘材料层进行显影和刻蚀。

12、根据权利要求 10 所述的低温多晶硅薄膜晶体管的制作方法，其中，实现步骤“在所述多晶硅层上制作形成栅极绝缘层”的具体方法包括：

在所述多晶硅层和所述基板上制作形成绝缘材料层；

15 利用半色调掩膜光罩对所述绝缘材料层进行曝光；所述半色调掩膜光罩包括：与所述第一层相对的第一部、与所述第二层相对的第二部、与所述第三层相对的第三部以及与所述基板上的绝缘材料层相对的第四部，所述第四部的透光率大于所述第一部、所述第二部和所述第三部的透光率，所述第一部和所述第三部的透光率大于所述第二部的透光率；

对曝光后的绝缘材料层进行显影和刻蚀。

20 13、根据权利要求 9 所述的低温多晶硅薄膜晶体管，其中，所述轻掺杂层为 N 型轻掺杂层，所述重掺杂层为 N 型重掺杂层。

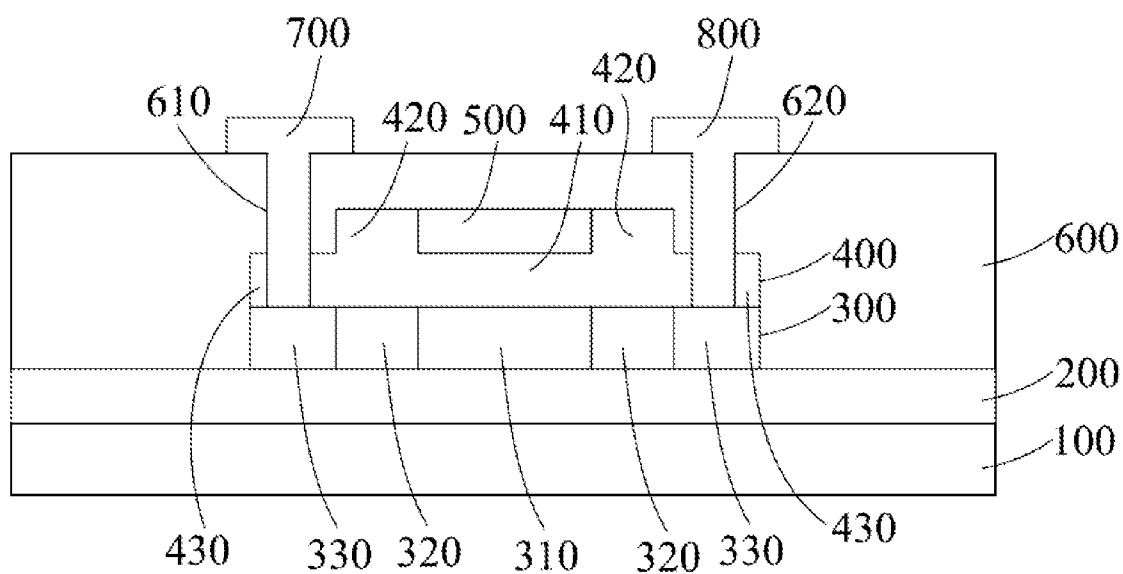


图 1

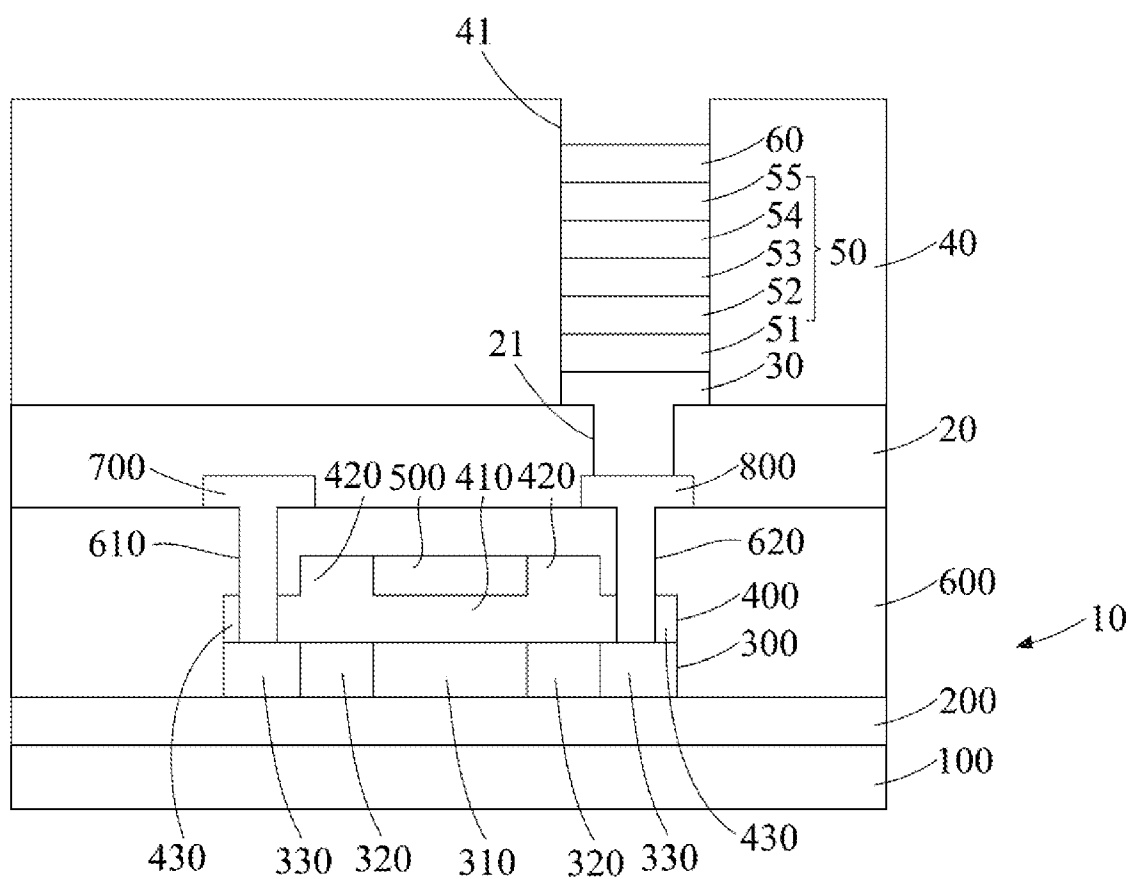


图 2

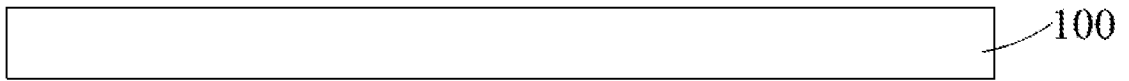


图3A

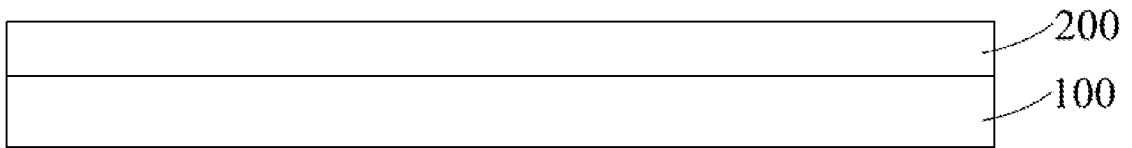


图3B

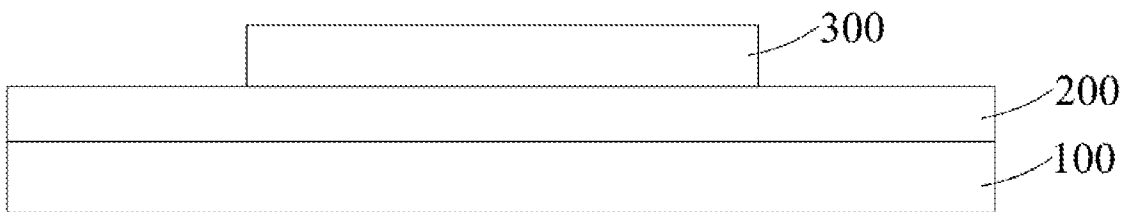


图3C

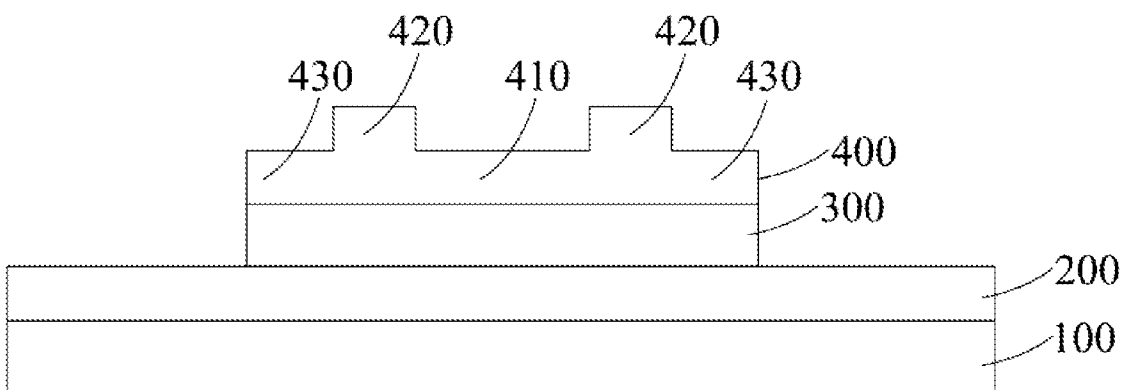


图3D

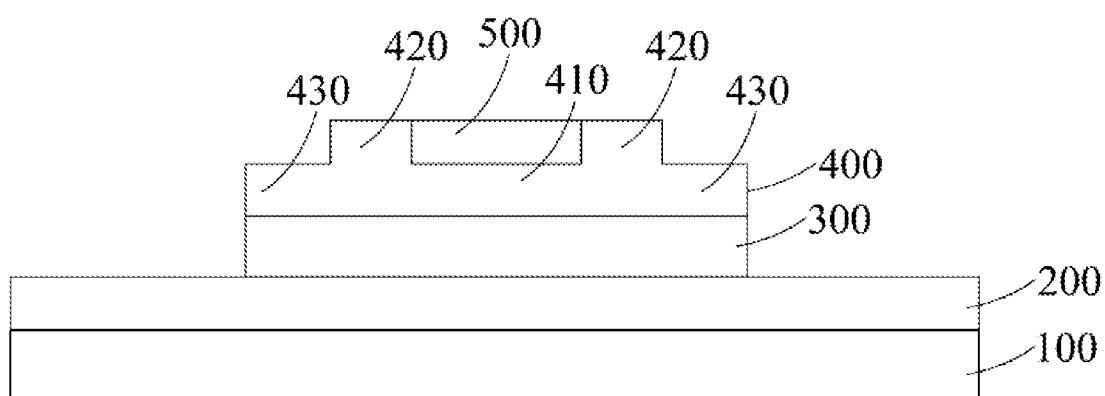


图3E

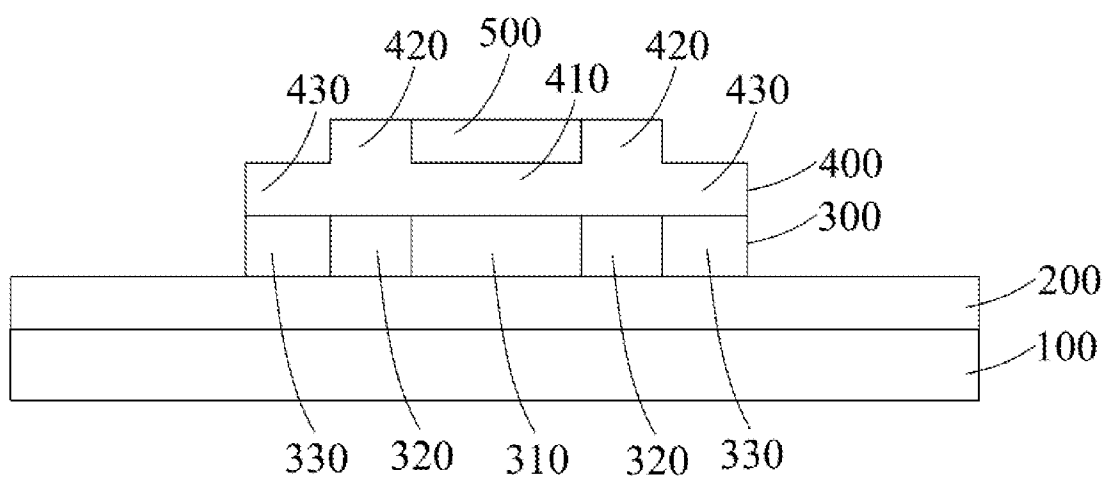


图3F

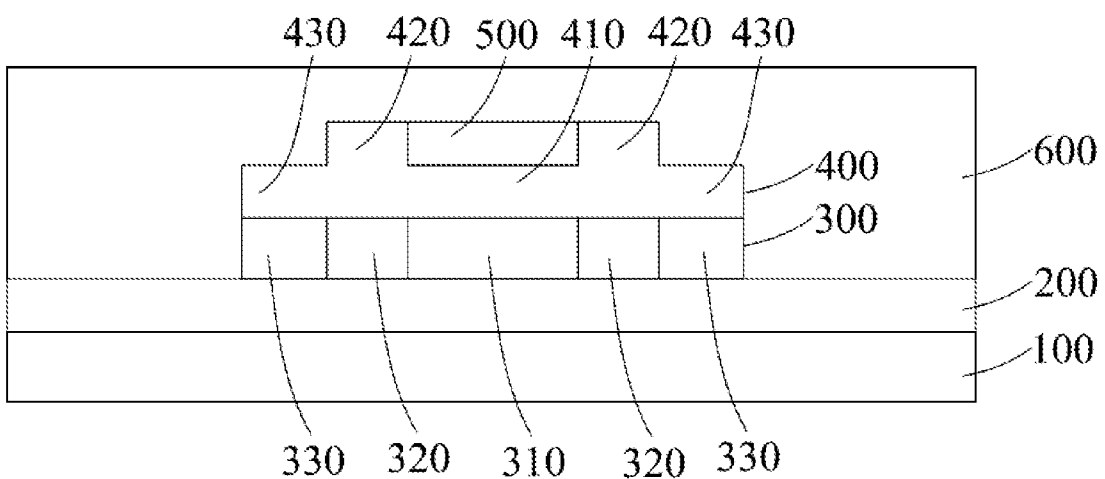


图3G

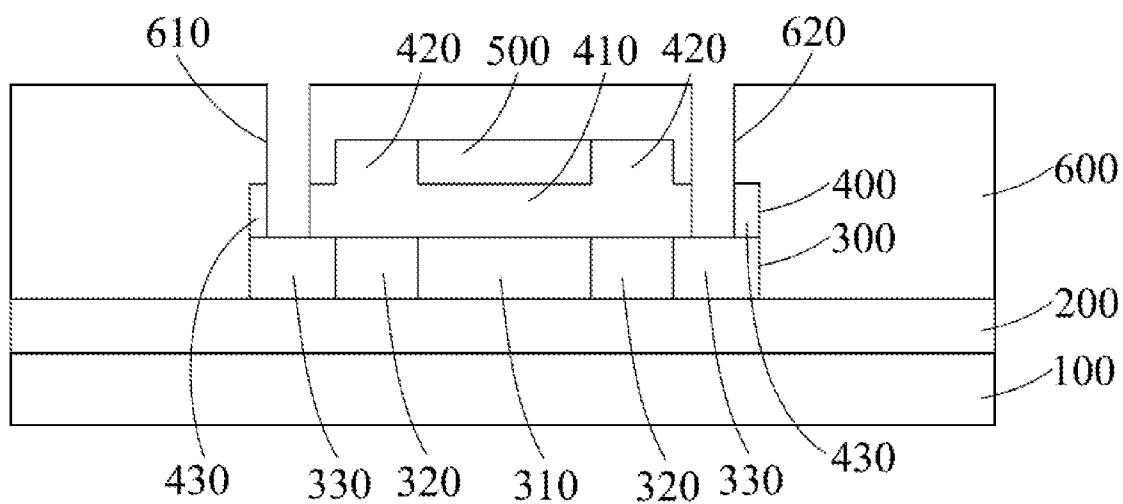


图3H

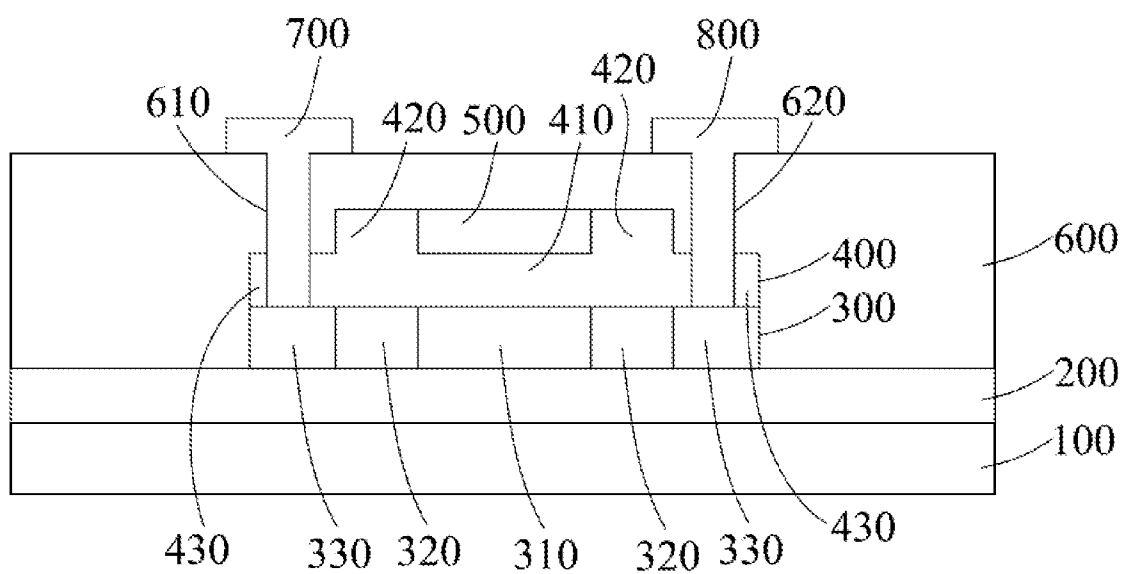


图3I

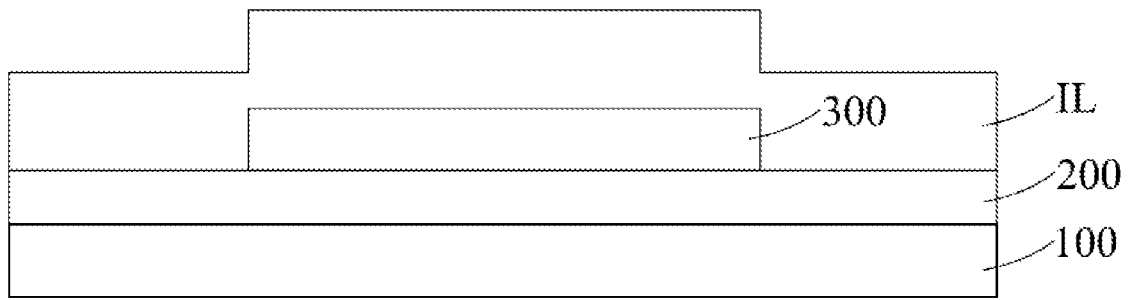


图4A

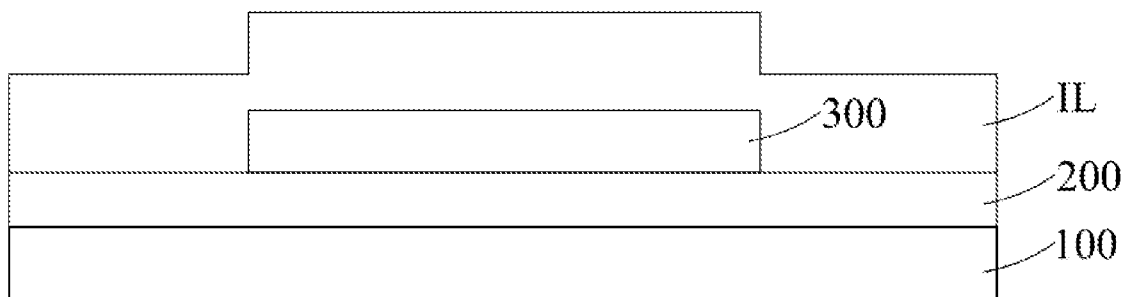
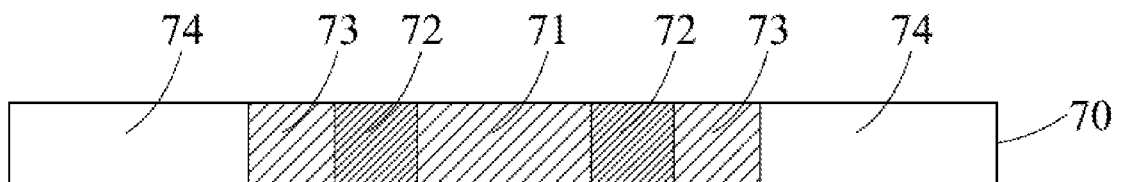


图4B

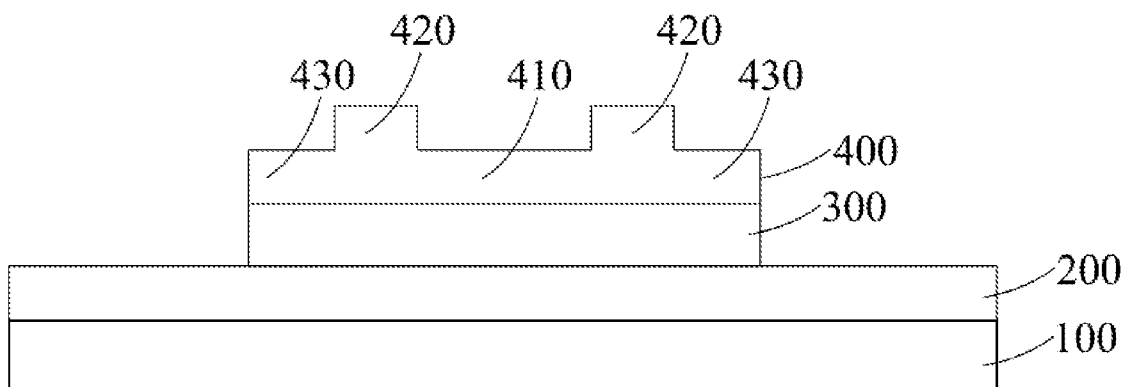


图4C

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/100585

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/786 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, EPODOC, WPI, CNKI, IEEE: 薄膜晶体管, 栅极绝缘, 栅极介质, 栅绝缘, 栅介质, 不同, 厚度, 轻掺杂, 有机电致, 有机发光, 平坦化, thin film transistor, gate insulation, gate dielectric, different, thickness, lightly doped, organic emitting, organic electroluminescent, passivation

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5767531 A (SHARP K. K.) 16 June 1998 (16.06.1998), description, column 6, the third paragraph from the bottom, column 10, paragraph 5 to column 12, paragraph 2 and column 14, the second paragraph from the bottom to column 15, the third paragraph from the bottom, and figures 6, 7 and 14	1-3, 9-13
Y	US 5767531 A (SHARP K. K.) 16 June 1998 (16.06.1998), description, column 6, the third paragraph from the bottom, column 10, paragraph 5 to column 12, paragraph 2 and column 14, the second paragraph from the bottom to column 15, the third paragraph from the bottom, and figures 6, 7 and 14	4-8
Y	CN 104347819 A (LG DISPLAY CO., LTD.) 11 February 2015 (11.02.2015), description, paragraphs [0041]-[0061], and figure 3	4-8
A	CN 104485278 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 01 April 2015 (01.04.2015), entire document	1-13

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 02 February 2018	Date of mailing of the international search report 01 March 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer YANG, Yan Telephone No. (86-10) 53961450

INTERNATIONAL SEARCH REPORTInternational application No.
PCT/CN2017/100585

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 105097550 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) 25 November 2015 (25.11.2015), entire document	1-13
A	JP 2005191212 A (SEMICONDUCTOR ENERGY LAB. et al.) 14 July 2005 (14.07.2005), entire document	1-13

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/CN2017/100585

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 5767531 A	16 June 1998	JP H0870127 A	12 March 1996
		JP 3548237 B2	28 July 2004
CN 104347819 A	11 February 2015	US 9219102 B2	22 December 2015
		CN 104347819 B	03 May 2017
		KR 20150014759 A	09 February 2015
		US 2015034932 A1	05 February 2015
		US 9647245 B2	09 May 2017
		US 2016072102 A1	10 March 2016
CN 104485278 A	01 April 2015	US 2016343746 A1	24 November 2016
		WO 2016090694 A1	16 June 2016
CN 105097550 A	25 November 2015	US 2017155002 A1	01 June 2017
		WO 2017020358 A1	09 February 2017
		US 9786789 B2	10 October 2017
JP 2005191212 A	14 July 2005	JP 4447308 B2	07 April 2010

国际检索报告

国际申请号

PCT/CN2017/100585

A. 主题的分类

H01L 29/786(2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, EPODOC, WPI, CNKI, IEEE: 薄膜晶体管, 栅极绝缘, 栅极介质, 栅绝缘, 栅介质, 不同, 厚度, 轻掺杂, 有机电致, 有机发光, 平坦化, thin film transistor, gate insulation, gate dielectric, different, thickness, lightly doped, organic emitting, organic electroluminescent, passivation

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US 5767531 A (SHARP K. K.) 1998年 6月 16日 (1998 - 06 - 16) 说明书第6栏倒数第3段、第10栏第5段-第12栏第2段、第14栏倒数第2段-第15栏倒数第3段, 附图6-7、14	1-3, 9-13
Y	US 5767531 A (SHARP K. K.) 1998年 6月 16日 (1998 - 06 - 16) 说明书第6栏倒数第3段、第10栏第5段-第12栏第2段、第14栏倒数第2段-第15栏倒数第3段, 附图6-7、14	4-8
Y	CN 104347819 A (乐金显示有限公司) 2015年 2月 11日 (2015 - 02 - 11) 说明书第[0041]-[0061]段, 附图3	4-8
A	CN 104485278 A (深圳市华星光电技术有限公司) 2015年 4月 1日 (2015 - 04 - 01) 全文	1-13
A	CN 105097550 A (深圳市华星光电技术有限公司) 2015年 11月 25日 (2015 - 11 - 25) 全文	1-13
A	JP 2005191212 A (SEMICONDUCTOR ENERGY LAB. 等) 2005年 7月 14日 (2005 - 07 - 14) 全文	1-13

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 2月 2日

国际检索报告邮寄日期

2018年 3月 1日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局 (ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

杨燕

传真号 (86-10) 62019451

电话号码 (86-10) 010-53961450

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/100585

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
US	5767531	A	1998年 6月 16日	JP	H0870127	A	1996年 3月 12日
				JP	3548237	B2	2004年 7月 28日
CN	104347819	A	2015年 2月 11日	US	9219102	B2	2015年 12月 22日
				CN	104347819	B	2017年 5月 3日
				KR	20150014759	A	2015年 2月 9日
				US	2015034932	A1	2015年 2月 5日
				US	9647245	B2	2017年 5月 9日
				US	2016072102	A1	2016年 3月 10日
CN	104485278	A	2015年 4月 1日	US	2016343746	A1	2016年 11月 24日
				WO	2016090694	A1	2016年 6月 16日
CN	105097550	A	2015年 11月 25日	US	2017155002	A1	2017年 6月 1日
				WO	2017020358	A1	2017年 2月 9日
				US	9786789	B2	2017年 10月 10日
JP	2005191212	A	2005年 7月 14日	JP	4447308	B2	2010年 4月 7日

表 PCT/ISA/210 (同族专利附件) (2009年7月)