

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】令和 3 年 1 月 14 日 (2021.1.14)

【公開番号】特開 2018-195359 (P2018-195359A)

【公開日】平成 30 年 12 月 6 日 (2018.12.6)

【年通号数】公開・登録公報 2018-047

【出願番号】特願 2017-97095 (P2017-97095)

【国際特許分類】

G 1 1 C 29/12 (2006.01)

G 1 1 C 11/405 (2006.01)

G 1 1 C 11/409 (2006.01)

G 0 6 F 11/10 (2006.01)

【F I】

G 1 1 C 29/00 6 7 1 B

G 1 1 C 11/405

G 1 1 C 11/409

G 0 6 F 11/10 6 4 8

【手続補正書】

【提出日】令和 2 年 11 月 25 日 (2020.11.25)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 9

【補正方法】変更

【補正の内容】

【0 0 0 9】

しかしながら、例えば、メモリ(メモリセル)に対してデータを書き込んだ後、データエラーチェックを行うと、キャパシタの電荷が放電されるため、プリチャージ処理を行うことになる。すなわち、例えば、CPU がメモリからデータを読み出す場合、データチェック後と通常のデータ読み出し後の計 2 回 プリチャージ処理が必要になり、レイテンシの増加を招く虞がある。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 2

【補正方法】変更

【補正の内容】

【0 0 1 2】

開示のメモリセル、メモリモジュール、情報処理装置およびメモリセルのエラー訂正方法は、メモリに対するデータの書き込みチェック後のプリチャージ動作を不要としてレイテンシの増加を抑えることができるという効果を奏する。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 6

【補正方法】変更

【補正の内容】

【0 0 2 6】

しかしながら、図 1 に示すメモリセルを適用すると、例えば、データエラーチェックにより生じるレイテンシの増加を根本的に解決したことにはならない。すなわち、図 1 のメモリセルにおいて、データエラーチェックを行う場合、キャパシタ 1 0 3 の電荷が放電さ

れることになるためプリチャージ処理が必要となり、この間、通常 of データ読み書きの処理を実行することが困難になる。換言すると、図 1 に示すメモリセル構造を適用した場合、例えば、CPU がメモリからデータを読み出す際に、データチェック後と通常 of データ読み出し後の計 2 回 プリチャージ 処理が必要になり、レイテンシの増加を招くことになる。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

図 8 は、図 1 に示すメモリセルにおける電荷状態の遷移を説明するための図であり、図 9 は、図 7 に示すメモリセルにおける電荷状態の遷移を説明するための図である。すなわち、図 7 に示す本実施例 of のメモリセル MC の動作を、図 1 に示す関連技術 of のメモリセルの動作と比較して説明する。ここで、図 8 (a) および図 9 (a) は、データチェック前 of の充電状態を示し、図 8 (b) および図 9 (b) は、データチェック後 of の放電状態を示し、図 8 (c) は、プリチャージ 後 of の充電状態を示し、そして、図 8 (d) および図 9 (c) は、データ読み出し後 of の放電状態を示す。なお、以下の説明では、トランジスタ 1, 2 および 101, 102 を n チャネル型 MOS トランジスタとして説明するが、トランジスタ of の導電型および種類、並びに、制御信号 of のレベル等は、様々に変形および変更が可能なのはいうまでもない。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

そこで、w1 を『L』とすると共に、w1 を『H』として プリチャージ 処理を実行し、キャパシタ 103 を再充電する。すなわち、図 8 (c) に示されるように、プリチャージ 処理により電極 131 と 132 の間に電荷が蓄積されて プリチャージ 後 of の充電状態となり、例えば、CPU からメモリセル (メモリ) of のデータを読み出すことが可能となる。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正の内容】

【0038】

このように、図 7 に示す本実施例 of のメモリセルを適用することにより、例えば、図 1 に示す関連技術 of のメモリセルを適用した場合におけるデータチェック後 of の プリチャージ 処理を不要とすることができる。すなわち、本実施例によれば、データチェック後 of の プリチャージ 処理に要する時間を削減することができ、例えば、CPU からメモリへのアクセス時のレイテンシの増加を抑えることが可能となる。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正の内容】

【0046】

また、図 13 に示されるように、データ読み出しは、例えば、MAC41 からセルアレイ 51 に対して、w1 を使用した読み出しデータアドレス情報の信号を送信する (P4)。これに基づいて、セルアレイ 51 は、CPU4 の ECCD42 に対して、b1 を経由して

読み出し情報を転送する(P 5)。E C C D 4 2 は、読み出し情報のエラーチェックを実施した後、そのチェック済み情報を M A C 4 1 にデータ転送する(P 5)。このように、図 7 に示す本実施例のメモリセル M C を適用したメモリによれば、メモリに対するデータの書き込みチェック後のプリチャージ動作が不要となり、レイテンシの増加を抑えることができることが分かる。