

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】令和3年1月14日(2021.1.14)

【公開番号】特開2018-195359(P2018-195359A)

【公開日】平成30年12月6日(2018.12.6)

【年通号数】公開・登録公報2018-047

【出願番号】特願2017-97095(P2017-97095)

【国際特許分類】

G 11 C 29/12 (2006.01)

G 11 C 11/405 (2006.01)

G 11 C 11/409 (2006.01)

G 06 F 11/10 (2006.01)

【F I】

G 11 C 29/00 6 7 1 B

G 11 C 11/405

G 11 C 11/409

G 06 F 11/10 6 4 8

【手続補正書】

【提出日】令和2年11月25日(2020.11.25)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正の内容】

【0009】

しかしながら、例えば、メモリ(メモリセル)に対してデータを書き込んだ後、データエラーチェックを行うと、キャパシタの電荷が放電されるため、プリチャージ処理を行うことになる。すなわち、例えば、CPUがメモリからデータを読み出す場合、データチェック後と通常のデータ読み出し後の計2回プリチャージ処理が必要になり、レイテンシの増加を招く虞がある。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0012

【補正方法】変更

【補正の内容】

【0012】

開示のメモリセル、メモリモジュール、情報処理装置およびメモリセルのエラー訂正方法は、メモリに対するデータの書き込みチェック後のプリチャージ動作を不要としてレイテンシの増加を抑えることができるという効果を奏する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0026

【補正方法】変更

【補正の内容】

【0026】

しかしながら、図1に示すメモリセルを適用すると、例えば、データエラーチェックにより生じるレイテンシの増加を根本的に解決したことにはならない。すなわち、図1のメモリセルにおいて、データエラーチェックを行う場合、キャパシタ103の電荷が放電さ

れることになるためプリチャージ処理が必要となり、この間、通常のデータ読み書きの処理を実行することが困難になる。換言すると、図1に示すメモリセル構造を適用した場合、例えば、CPUがメモリからデータを読み出す際に、データチェック後と通常のデータ読み出し後の計2回プリチャージ処理が必要になり、レイテンシの増加を招くことになる。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

図8は、図1に示すメモリセルにおける電荷状態の遷移を説明するための図であり、図9は、図7に示すメモリセルにおける電荷状態の遷移を説明するための図である。すなわち、図7に示す本実施例のメモリセルMCの動作を、図1に示す関連技術のメモリセルの動作と比較して説明する。ここで、図8(a)および図9(a)は、データチェック前の充電状態を示し、図8(b)および図9(b)は、データチェック後の放電状態を示し、図8(c)は、プリチャージ後の充電状態を示し、そして、図8(d)および図9(c)は、データ読み出し後の放電状態を示す。なお、以下の説明では、トランジスタ1,2および101,102をnチャネル型MOSトランジスタとして説明するが、トランジスタの導電型および種類、並びに、制御信号のレベル等は、様々に変形および変更が可能なのはいうまでもない。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0033

【補正方法】変更

【補正の内容】

【0033】

そこで、w1を『L』とすると共に、w1を『H』としてプリチャージ処理を実行し、キャパシタ103を再充電する。すなわち、図8(c)に示されるように、プリチャージ処理により電極131と132の間に電荷が蓄積されてプリチャージ後の充電状態となり、例えば、CPUからメモリセル(メモリ)のデータを読み出すことが可能となる。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0038

【補正方法】変更

【補正の内容】

【0038】

このように、図7に示す本実施例のメモリセルを適用することにより、例えば、図1に示す関連技術のメモリセルを適用した場合におけるデータチェック後のプリチャージ処理を不要とすることができる。すなわち、本実施例によれば、データチェック後のプリチャージ処理に要する時間を削減することができ、例えば、CPUからメモリへのアクセス時のレイテンシの増加を抑えることが可能となる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0046

【補正方法】変更

【補正の内容】

【0046】

また、図13に示されるように、データ読み出しあは、例えば、MAC41からセルアレイ51に対して、w1を使用した読み出しデータアドレス情報の信号を送信する(P4)。これに基づいて、セルアレイ51は、CPU4のECCD42に対して、b1を経由して

読み出し情報を転送する(P 5)。 E C C D 4 2 は、読み出し情報のエラーチェックを実施した後、そのチェック済み情報を M A C 4 1 にデータ転送する(P 5)。このように、図 7 に示す本実施例のメモリセル M C を適用したメモリによれば、メモリに対するデータの書き込みチェック後のプリチャージ動作が不要となり、レイテンシの増加を抑えることができることが分かる。