

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年9月3日(03.09.2020)



(10) 国際公開番号

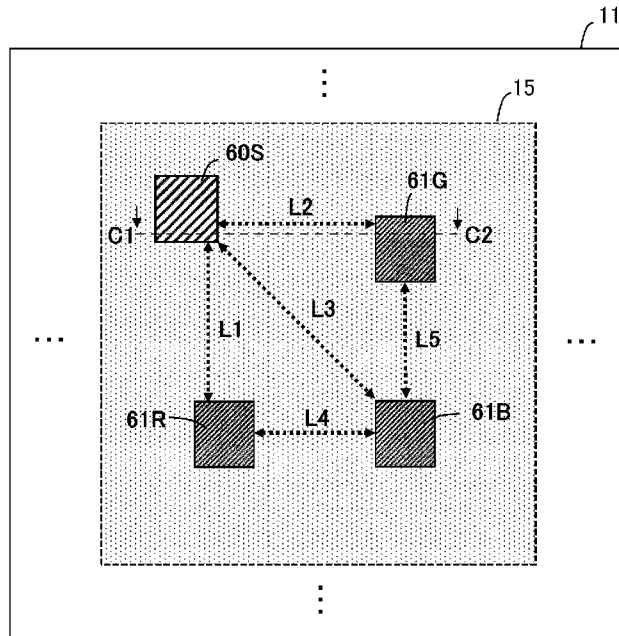
WO 2020/174909 A1

- (51) 国際特許分類:
H01L 33/62 (2010.01) *G09F 9/30* (2006.01)
G09F 9/00 (2006.01) *G09F 9/33* (2006.01)
- (21) 国際出願番号: PCT/JP2020/001077
- (22) 国際出願日: 2020年1月15日(15.01.2020)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2019-032358 2019年2月26日(26.02.2019) JP
- (71) 出願人: 京セラ株式会社 (KYOCERA CORPORATION) [JP/JP]; 〒6128501 京都府京都市伏見区竹田鳥羽殿町6番地 Kyoto (JP).
- (72) 発明者: 伊藤 弘晃(ITO, Hiroaki); 〒6128501 京都府京都市伏見区竹田鳥羽殿町6番地 京セラ株式会社内 Kyoto (JP). 青木 勝美(AOKI, Katsumi); 〒6128501 京都府京都市伏見区竹田鳥羽殿町6番地 京セラ株式会社内 Kyoto (JP).
- (74) 代理人: 西教 圭一郎 (SAIKYO, Keiichiro); 〒5410052 大阪府大阪市中央区安土町1丁目8番15号 野村不動産大阪ビル9階 西教特許事務所 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,

(54) Title: MICRO-LED ELEMENT MOUNTED SUBSTRATE, AND DISPLAY DEVICE USING SAME

(54) 発明の名称: マイクロLED素子搭載基板およびそれを用いた表示装置

FIG. 1



(57) Abstract: This micro-LED element mounted substrate comprises: a substrate (1) having a mounting surface (1a) for micro-LED elements; and a pixel section (15), which is a unit of display and includes a plurality of micro-LED elements (74R, 74G, 74B) which are disposed on the mounting surface (1a) side and which emit light of different colors. Each micro-LED element (74R, 74G, 74B) is a vertical type element in which a first electrode (61R, 61G, 61B), a light-emitting layer (74RL, 74GL, 74BL), and a second electrode (62R, 62G, 62B) are layered together. A power supply electrode

HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH,
KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,
MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG,
US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

pad (60S) connected to each of the plurality of second electrodes (62R, 62G, 62B) is disposed in the pixel section (15). Distances (L1, L2, L3) between the power supply electrode pad (60S) and each of the plurality of first electrodes (61R, 61G, 61B) are greater than inter-adjacent distances (L4, L5) between the plurality of first electrodes (61R, 61G, 61B).

(57) 要約：マイクロLED素子搭載基板は、マイクロLED素子の搭載面（1a）を有する基板（1）と、搭載面（1a）の側に配置された、発光色が異なる複数のマイクロLED素子（74R, 74G, 74B）を含み表示単位である画素部（15）と、を備え、マイクロLED素子（74R, 74G, 74B）は、第1電極（61R, 61G, 61B）と発光層（74RL, 74GL, 74BL）と第2電極（62R, 62G, 62B）とを積層した縦型であり、画素部（15）の中に複数の第2電極（62R, 62G, 62B）のそれぞれに接続された電源電極パッド（60S）が配置されており、電源電極パッド（60S）と複数の第1電極（61R, 61G, 61B）との各距離（L1, L2, L3）が、複数の第1電極（61R, 61G, 61B）の隣接間距離（L4, L5）よりも長い。

明 細 書

発明の名称：

マイクロＬＥＤ素子搭載基板およびそれを用いた表示装置

技術分野

[0001] 本開示は、マイクロＬＥＤ（Light Emitting Diode）素子を備えるマイクロＬＥＤ素子搭載基板、それを用いた表示装置に関する。

背景技術

[0002] 従来、マイクロＬＥＤ素子等の発光素子を備える発光素子基板、及びその発光素子基板を用いた、バックライト装置が不要な自発光型の表示装置が知られている。そのような表示装置は、例えば特許文献１に記載されている。

先行技術文献

特許文献

[0003] 特許文献１：特表２０１６－５２２５８５号公報

発明の概要

[0004] 本開示のマイクロＬＥＤ素子搭載基板は、マイクロＬＥＤ素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロＬＥＤ素子を含み表示単位として機能する画素部と、を備え、前記マイクロＬＥＤ素子は、前記搭載面の側の第１電極と前記第１電極の上に配置された発光層と前記発光層の上に配置された第２電極を有しているマイクロＬＥＤ素子搭載基板であって、前記画素部の中に複数の前記マイクロＬＥＤ素子のそれぞれの前記第２電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第１電極のそれぞれとの距離が、複数の前記第１電極の隣接間距離よりも長い構成である。

[0005] 本開示のマイクロＬＥＤ素子搭載基板は、マイクロＬＥＤ素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロＬＥＤ素子を含み表示単位として機能する画素部の複数と、を備え、前記マイクロＬＥＤ素子は、前記搭載面の側の第１電極と前記第１

電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、複数の前記画素部は、複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドを備えた第1画素部と、前記電源電極パッドを備えていない、前記第1画素部に隣接した第2画素部と、を含んでおり、前記第1画素部において、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長いとともに、前記第2画素部にある複数の前記マイクロLED素子のうち、前記電源電極パッドに最も近いものの前記第1電極と前記電源電極パッドとの距離が、前記第2画素部における前記隣接間距離よりも長い構成である。

[0006] 本開示の表示装置は、上記本開示のマイクロLED素子搭載基板を備える表示装置であって、前記基板は、前記搭載面と反対側の反対面と側面を有しており、前記マイクロLED素子搭載基板は、前記側面に配置された側面配線と、前記反対面の側に配置された駆動部と、を有しており、複数の前記画素部がマトリックス状に配置されており、複数の前記マイクロLED素子は、前記側面配線を介して前記駆動部に接続されている構成である。

[0007] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長く、前記電源電極パッドの可視光領域での光学的視認性が前記第2電極の可視光領域での光学的視認性よりも低い構成である。

[0008] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する

搭載面を有する基板と、前記搭載面の側に配置された、複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長い構成である。

[0009] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離と同じ距離および前記隣接間距離よりも長い距離から成る構成である。

図面の簡単な説明

[0010] 本開示の目的、特色、および利点は、下記の詳細な説明と図面とからより明確になるであろう。

[図1]本開示のマイクロLED素子搭載基板について実施の形態の1例を示すものであり、画素領域に含まれる1つの画素部の平面図である。

[図2A]図1の画素部が横方向に2つ並んだ構成を示す平面図である。

[図2B]図1の画素部が縦方向に2つ並んだ構成を示す平面図である。

[図3A]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、横方向に2つ並んだ画素部に1つの電源電極パッドを配置した構成を示す平面図である。

[図3B]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、縦方向に2つ並んだ画素部に1つの電源電極パッドを配置した構成を示す平面図である。

[図4A]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図4B]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図4C]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図4D]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図4E]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図4F]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図4G]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図4H]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、電源電極パッドの形状の例を示す平面図である。

[図5]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、図1のC1-C2線における矢視方向から見た断面図である。

[図6]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、マイクロLED素子搭載基板の反対面に配置された駆動部および裏面配線の平面図である。

[図7]本開示の表示装置が基礎とする構成を備えた発光装置の1例を示す基本構成のブロック回路図である。

[図8A]図7のA1-A2線における断面図である。

[図8B]図7における1つの画素部の拡大平面図である。

[図9A]縦型のマイクロLED素子を有する従来の表示装置を示すものであり、表示装置における4つの画素部の拡大平面図である。

[図9B]図9AのB1－B2線における矢視方向から見た断面図である。

[図10]本開示のマイクロLED素子搭載基板について実施の形態の他例を示すものであり、画素領域に含まれる1つの画素部の平面図である。

発明を実施するための形態

[0011] 以下、本発明のマイクロLED素子搭載基板および表示装置の実施の形態について、図面を参照しながら説明する。但し、以下で参照する各図は、本実施の形態のマイクロLED素子搭載基板および表示装置の主要な構成部材等を示している。従って、本実施の形態のマイクロLED素子搭載基板および表示装置は、図に示されていない回路基板、配線導体、制御IC、LSI等の周知の構成部材を備えていてもよい。

[0012] まず、図7～図9を参照して、本開示の表示装置が基礎とする構成の表示装置について説明する。

[0013] マイクロLED素子等の発光素子を備える発光素子基板、及びその発光素子基板を用いた、バックライト装置が不要な自発光型の表示装置において、本開示の表示装置が基礎とする構成の表示装置は、ガラス基板1と、ガラス基板1上の所定方向（例えば、行方向）に配置された走査信号線2と、走査信号線2と交差させて所定方向と交差する方向（例えば、列方向）に配置された発光制御信号線3と、走査信号線2と発光制御信号線3によって区分けされた画素部（ P_{mn} ）15の複数から構成された有効領域（画素領域）11と、絶縁層上に配置された複数の発光素子14と、を有する構成である。走査信号線2及び発光制御信号線3は、ガラス基板1の側面に配置された側面配線を介してガラス基板1の裏面にある裏面配線9に接続される。裏面配線9は、ガラス基板1の裏面に設置されたIC、LSI等の駆動素子6に接続される。即ち、表示装置はガラス基板1の裏面にある駆動素子6によって表示が駆動制御される。駆動素子6は、例えば、ガラス基板1の裏面側にCOG（Chip On Glass）方式等の手段によって搭載される。

- [0014] それぞれの画素部（ P_{mn} ）15には、発光領域（ L_{mn} ）にある発光素子（ LD_{mn} ）14の発光、非発光、発光強度等を制御するための発光制御部22が配置されている。発光制御部22は、発光素子14のそれぞれに発光信号を入力するためのスイッチ素子としての薄膜トランジスタ（Thin Film Transistor：TFT）12（図8Bに示す）と、発光制御信号（発光制御信号線3を伝達する信号）のレベル（電圧）に応じた、正電圧（アノード電圧：3～5V程度）と負電圧（カソード電圧：-3V～0V程度）の電位差（発光信号）から発光素子14を電流駆動するための駆動素子としてのTFT13（図8Bに示す）と、を含む。TFT13のゲート電極とソース電極とを接続する接続線上には容量素子が配置されており、容量素子はTFT13のゲート電極に入力された発光制御信号の電圧を次の書き換えまでの期間（1フレームの期間）保持する保持容量として機能する。
- [0015] 発光素子14は、有効領域11に配設された絶縁層41（図8Aに示す）を貫通するスルーホール等の貫通導体23a、23bを介して、発光制御部22、正電圧入力線16、負電圧入力線17に電氣的に接続されている。即ち、発光素子14の正電極は、貫通導体23a及び発光制御部22を介して正電圧入力線16に接続されており、発光素子14の負電極は、貫通導体23bを介して負電圧入力線17に接続されている。
- [0016] また表示装置は、平面視において、有効領域11とガラス基板1の端との間に表示に寄与しない額縁部1gがあり、この額縁部1gに発光制御信号線駆動回路、走査信号線駆動回路等が配置される場合がある。この額縁部1gの幅はできるだけ小さくすることが要望されている。
- [0017] また、他の例として、サブ画素としての反射バンク構造内に複数のマイクロLEDデバイスが配置された発光デバイスが提案されている。
- [0018] 図9Aは、有効領域11に含まれる4つの画素部15a、15b、15c、15dの平面図であり、図9Bは、図9AのB1-B2線における矢視方向から見た断面図である。縦型の発光素子14は、ガラス基板1側の第1電極61（図9Bに示す）と、第1電極61上に配置された発光層14L（図

図9Bに示す)と、発光層14L上に配置された第2電極62(図9Aおよび図9Bに示す)を有する構成である。第1電極61は例えば正電極であり、第2電極62は例えば負電極である。

[0019] 図9Aに示すように、複数の発光素子14の各第2電極62に共通して負電位を供給する電源電極パッド60Sが、画素部15a~15dのそれぞれに配置されている。また図9Bに示すように、画素部15a~15dの上にITO(Indium Tin Oxide)等の透明導電膜から成る導電膜65cが配置されており、この導電膜65cを介して電源電極パッド60Sと各第2電極62とが電氣的に接続されている。なお、ガラス基板1の第1面上には、酸化珪素(SiO_2)、窒化珪素(Si_3N_4)等から成る絶縁層65a、アクリル系樹脂、ポリカーボネート等の有機絶縁から成る平坦化層65b、導電膜65cが、順次積層されている。電源電極60Sと導電膜65cは、平坦化層65bに形成されたスルーホールSH等の貫通導体等から成る導電接続体を介して接続される。

[0020] 図1~図6、図10は本実施の形態のマイクロLED素子搭載基板を示すものである。図1に示すように、マイクロLED素子搭載基板は、マイクロLED素子74R、74G、74B(図5に示す)を搭載する搭載面1a(図5に示す)を有する基板1と、搭載面1aの側に配置された、発光色の異なる複数のマイクロLED素子74R、74G、74Bを含み表示単位として機能する画素部15と、を備え、マイクロLED素子74R、74G、74Bは、搭載面1aの側の第1電極61R、61G、61B(図5に示す)と第1電極61R、61G、61Bの上に配置された発光層74RL、74GL、74BL(図5に示す)と発光層74RL、74GL、74BLの上に配置された第2電極62R、62G、62B(図5に示す)を有しているマイクロLED素子搭載基板であって、画素部15の中に複数のマイクロLED素子74R、74G、74Bのそれぞれの第2電極62R、62G、62Bに接続された電源電極パッド60Sが配置されており、電源電極パッド60Sと複数の第1電極61R、61G、61Bのそれぞれとの距離L1、

L 2, L 3 が、複数の第 1 電極 6 1 R, 6 1 G, 6 1 B の隣接間距離 L 4, L 5 よりも長い構成 (図 1 に示す) である。また、距離 L 1, L 2, L 3 が、隣接間距離 L 4, L 5 と同じ距離および隣接間距離 L 4, L 5 よりも長い距離から成る構成 (図 10 に示す) である。図 1 の構成において、隣接間距離 L 4, L 5 が異なる場合、距離 L 1, L 2, L 3 のいずれもが、隣接間距離 L 4, L 5 のうちの最も長い方よりも長い。なお、図 1 は、 $(L 1, L 2, L 3) > (L 4, L 5 \text{ かつ } L 4 = L 5)$ の場合を示す。図 10 の構成において、隣接間距離 L 4, L 5 が異なる場合、距離 L 1, L 2, L 3 が、隣接間距離 L 4, L 5 のうちの最も長い方と同じ距離および隣接間距離 L 4, L 5 のうちの最も長い方よりも長い距離から成る。なお、図 10 は、 $L 1 = L 4 = L 5 \text{ かつ } (L 2, L 3) > (L 4, L 5 \text{ かつ } L 4 = L 5)$ の場合を示す。

[0021] この構成により、以下の効果を奏する。電源電極パッド 6 0 S を第 1 電極 6 1 R, 6 1 G, 6 1 B の上に発光層 7 4 R, 7 4 G, 7 4 B を配置するときのアライメントマークとして用いる際に、電源電極パッド 6 0 S と複数の第 1 電極 6 1 R, 6 1 G, 6 1 B のそれぞれとの距離 L 1, L 2, L 3 が複数の第 1 電極 6 1 R, 6 1 G, 6 1 B の隣接間距離 L 4, L 5 よりも長いことから、カメラ等の撮像装置による電源電極パッド 6 0 S の光学的な認識が容易になる。その結果、多数のマイクロ LED 素子 7 4 R, 7 4 G, 7 4 B を搭載する際の歩留まりが向上し、低コストに製造可能なものとなる。また、極性が互いに異なる複数の第 1 電極 6 1 R, 6 1 G, 6 1 B と電源電極パッド 6 0 S が短絡することを抑えることができるという効果も奏する。距離 L 1, L 2, L 3 が、隣接間距離 L 4, L 5 と同じ距離および隣接間距離 L 4, L 5 よりも長い距離から成る構成においても、上記の効果と同様の効果を奏する。

[0022] 本実施の形態のマイクロ LED 素子搭載基板において、距離 L 1, L 2, L 3 および隣接間距離 L 4, L 5 でいうところの「距離」は、最短距離を意味する。例えば、距離 L 3 の場合、電源電極パッド 6 0 S および第 1 電極 6

1 Bの最も近い部位同士間の距離である。

[0023] また、第1電極61R、61G、61Bの配置は、図2、図3に示すように、複数の画素部15において同じ配置のパターンであってもよいが、必ずしも同じ配置のパターンでなくてもよく、画素部15ごとに異なる配置のパターンであってもよい。

[0024] 本実施の形態のマイクロLED素子搭載基板において、基板1はガラス基板、プラスチック基板等の透光性基板であってもよく、あるいはセラミック基板、非透光性プラスチック基板、金属基板等の非透光性基板であってもよい。さらには、ガラス基板とプラスチック基板を積層した複合基板、ガラス基板とセラミック基板を積層した複合基板、ガラス基板と金属基板を積層した複合基板、その他上記の各種基板のうち異なる材質のものを複数積層した複合基板であってもよい。また基板1は、電氣的に絶縁性の基板である、ガラス基板、プラスチック基板、セラミック基板等がよく、それらは導電性の配線を形成しやすい。また基板1は、矩形状、円形状、楕円形状、台形状等の種々の形状であってもよい。

[0025] 本実施の形態のマイクロLED素子搭載基板に用いられるマイクロLED素子74R、74G、74Bは、バックライトが不要な自発光型のものであり、発光効率が高く長寿命である。そして、マイクロLED素子74R、74G、74Bは、基板1の搭載面1aの上に縦方向（搭載面1aに垂直な方向）に搭載された縦型のものであり、搭載面1aの側から第1電極61R、61G、61B、発光層74RL、74GL、74BL、第2電極62R、62G、62Bが積層された構造を有している。

[0026] マイクロLED素子74R、74G、74Bのそれぞれのサイズは、平面視形状が矩形状のものである場合、一辺の長さが1 μ m程度以上100 μ m程度以下であり、より具体的には3 μ m程度以上10 μ m程度以下であるが、これらのサイズに限るものではない。

[0027] また、マイクロLED素子74R、74G、74Bは、発光色が異なり、例えばマイクロLED素子74Rの発光色を赤色、橙色、赤橙色、赤

紫色、紫色とし、マイクロLED素子74Gの発光色を緑色、黄緑色とし、マイクロLED素子74Bの発光色を青色とすることができる。これにより、マイクロLED素子搭載基板を用いてカラー表示が可能な表示装置等を作製することが容易になる。また、1つの画素部15にマイクロLED素子が3つ以上ある場合、発光色が同じものを複数含んでいてもよい。

[0028] 1つの画素部15にマイクロLED素子が4個以上あってもよく、例えば、赤色光を発光する1個のマイクロLED素子74Rと、緑色光を発光する1個のマイクロLED素子74Gと、青色光を発光する1個のマイクロLED素子74Bと、を1組とした場合、2組（計6個）が1つの画素部15にあってもよい。この場合、1組を常時駆動用とし、もう1組を冗長駆動用としてもよい。

[0029] マイクロLED素子74R、74G、74Bの第1電極61R、61G、61Bは、例えばマイクロLED素子74R、74G、74Bの発光層74RL、74GL、74BLに正電位を供給する正電極であり、第2電極62R、62G、62BはマイクロLED素子74R、74G、74Bの発光層74RL、74GL、74BLに負電位を供給する負電極であるが、第1電極61R、61G、61Bが負電極であり、第2電極62R、62G、62Bが正電極であってもよい。

[0030] 第1電極61R、61G、61Bおよび第2電極62R、62G、62Bは、例えばタンタル（Ta）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、クロム（Cr）、銀（Ag）、銅（Cu）等の導体層から成る。また、第1電極61R、61G、61Bおよび第2電極62R、62G、62Bは、Mo層／Al層／Mo層（Mo層上にAl層、Mo層が順次積層された積層構造を示す）等から成る金属層から構成されていてもよく、さらにはAl層、Al層／Ti層、Ti層／Al層／Ti層、Mo層、Mo層／Al層／Mo層、Ti層／Al層／Mo層、Mo層／Al層／Ti層、Cu層、Cr層、Ni層、Ag層等の金属層から構成されていてもよい。電源電極パッド60Sも、第1電極61R、61G、

6 1 B および第 2 電極 6 2 R, 6 2 G, 6 2 B と同様の構成とすることができる。

[0031] 画素部 1 5 は、発光色の異なる複数のマイクロ LED 素子 7 4 R, 7 4 G, 7 4 B を含んでいるが、これらは表示単位として機能する。例えば、カラー表示の表示装置の場合、発光色が赤色のマイクロ LED 素子 7 4 R と発光色が緑色のマイクロ LED 素子 7 4 G と発光色が青色のマイクロ LED 素子 7 4 B とによって、カラーの階調表示が可能な一つの画素部を構成する。

[0032] 複数のマイクロ LED 素子 7 4 R, 7 4 G, 7 4 B は平面視したときに一つの直線上に並ばない配置とされていることがよい。この場合、画素部 1 5 の平面視におけるサイズが小さくなり、また画素部 1 5 の平面視における形状をコンパクトな正形状等とすることができる。その結果、表示装置等において画素密度が向上し、画素ムラも生じにくいことから、高画質な画像表示が可能となる。

[0033] 画素部 1 5 において、マイクロ LED 素子 7 4 R, 7 4 G, 7 4 B の発光、非発光、発光強度等を制御するための、スイッチ素子、制御素子としての TFT を含む発光制御部が配置されていてもよい。その場合、発光制御部は、マイクロ LED 素子 7 4 R, 7 4 G, 7 4 B の下方に絶縁層を介して配置されていてもよい。

[0034] 本実施の形態のマイクロ LED 素子搭載基板は、図 2 A および図 2 B に示すように、画素部 1 5 が複数あり、電源電極パッド 6 0 S は、それが配置された画素部 1 5 b に隣接する画素部 1 5 a の中にある複数のマイクロ LED 素子 7 4 R, 7 4 G, 7 4 B のうち、最も近いマイクロ LED 素子 7 4 G (7 4 R) の第 1 電極 6 1 G (6 1 R) との距離 L 6 (L 7) が、隣接間距離 L 4, L 5 よりも長いことがよい。この場合、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。

[0035] なお、図 2 A は横方向（行方向）において 2 つの画素部 1 5 a, 1 5 b が並んだ構成を示し、図 2 B は縦方向（列方向）において 2 つの画素部 1 5 a, 1 5 b が並んだ構成を示している。

- [0036] また本実施の形態のマイクロLED素子搭載基板は、電源電極パッド60Sの形状が第1電極61R, 61G, 61Bの形状（図3Aおよび図3Bにおいては矩形状）と異なっていることがよい。この場合、電源電極パッド60Sを第1電極61R, 61G, 61Bの上に発光層74RL, 74GL, 74BLを配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッド60Sの光学的な認識がより容易になる。
- [0037] 図4A～図4Hは、電源電極パッド60Sの形状の各種例を示す平面図である。図4Aは円形状の電源電極パッド60Sである。この場合、電源電極パッド60Sが等法方的な形状となる。その結果、図1の場合であれば、マイクロLED素子74R, 74G, 74Bに対する電源電極パッド60Sから供給される負電位の電圧降下の偏りが抑えられるという効果も奏する。
- [0038] 図4Bは十字形状の電源電極パッド60Sである。この場合、十字形状の電源電極パッド60Sが、縦方向および横方向のガイドとして機能するとともに十字形状の中心がアライメントマークとして効果的に機能する。
- [0039] また電源電極パッド60Sは、図4C～図4Hに示すように、画素部間の境界線に平行な方向の長さが境界線に直交する方向の長さよりも長いことがよい。この場合、電源電極パッド60Sが境界線に平行な方向に細長い形状となり、電源電極パッド60Sが表示装置等において目立ちにくくなる。
- [0040] 図4Cは、長方形形状の電源電極パッド60Sであって、縦方向（列方向）に伸びる境界線に対して、境界線に平行な方向の長さが境界線に直交する方向の長さよりも長い構成のものである。
- [0041] 図4Dは、楕円形状、長円形状の電源電極パッド60Sであって、縦方向（列方向）に伸びる境界線に対して、境界線に平行な方向の長さが境界線に直交する方向の長さよりも長い構成のものである。
- [0042] 図4Eは、十字形状の電源電極パッド60Sであって、縦方向（列方向）に伸びる境界線に対して、境界線に平行な方向の長さが境界線に直交する方向の長さよりも長い構成のものである。
- [0043] 図4Fは、長方形形状の電源電極パッド60Sであって、横方向（行方向）

に伸びる境界線に対して、境界線に平行な方向の長さが境界線に直交する方向の長さよりも長い構成のものである。

[0044] 図4 Gは、楕円形状、長円形状の電源電極パッド60 Sであって、横方向（行方向）に伸びる境界線に対して、境界線に平行な方向の長さが境界線に直交する方向の長さよりも長い構成のものである。

[0045] 図4 Hは、十字形状の電源電極パッド60 Sであって、横方向（行方向）に伸びる境界線に対して、境界線に平行な方向の長さが境界線に直交する方向の長さよりも長い構成のものである。

[0046] また本実施の形態のマイクロLED素子搭載基板は、電源電極パッド60 Sの平面視での面積が第1電極61 R, 61 G, 61 Bの平面視での面積と異なっていることがよい。この場合、電源電極パッド60 Sを第1電極61 R, 61 G, 61 Bの上に発光層74 RL, 74 GL, 74 BLを配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。

[0047] また本実施の形態のマイクロLED素子搭載基板は、電源電極パッド60 Sの平面視での面積が第1電極61 R, 61 G, 61 Bのそれぞれの平面視での面積よりも大きい構成であってもよい。この場合、電源電極パッド60 Sを第1電極61 R, 61 G, 61 Bの上に発光層74 RL, 74 GL, 74 BLを配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッド60 Sの光学的な認識がより容易になる。またこの場合、 $(L1, L2, L3) > (L4, L5)$ の関係を維持したうえで、または $(L1, L2, L3) > (L4, L5)$ および $(L6, L7) > (L4, L5)$ の関係を維持したうえで、上記の構成とすることから、カメラ等の撮像装置による電源電極パッド60 Sの光学的な認識が容易になるとともに、極性が互いに異なる複数の第1電極61 R, 61 G, 61 Bと電源電極パッド60 Sが短絡することを抑えることができるという効果を奏する。

[0048] また、電源電極パッド60 Sの平面視での面積が第1電極61 R, 61 G

、61Bのそれぞれの平面視での面積よりも小さい構成であってもよい。この場合、第2電極62R、62G、62Bのそれぞれの平面視での面積も第1電極61R、61G、61Bのそれぞれの平面視での面積と同程度であることから、表示装置等において電源電極パッド60Sが視認されにくくなり、表示装置の表示画像の画質が劣化することを抑えることができる。

[0049] 電源電極パッド60Sの平面視での面積を S_p 、第1電極61R、61G、61Bのそれぞれ平面視での面積を S_{1r} 、 S_{1g} 、 S_{1b} ($S_{1r} = S_{1g} = S_{1b}$)とした場合、 S_p / S_{1r} が0.1～10.0程度の範囲内で異なるようにしてもよい。 S_p / S_{1r} が0.1未満の場合、電源電極パッド60Sの光学的な認識が難しくなる傾向がある。 S_p / S_{1r} が10.0を超える場合、電源電極パッド60Sが表示装置等において目立ちやすくなる傾向がある。より好適には、 S_p / S_{1r} が0.5～2.0程度の範囲内で異なるようにしてもよい。

[0050] また本実施の形態のマイクロLED素子搭載基板は、電源電極パッド60Sの光反射率が第1電極61R、61G、61Bの光反射率と異なっていることがよい。この場合、電源電極パッド60Sを第1電極61R、61G、61Bの上に発光層74RL、74GL、74BLを配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッド60Sの光学的な認識がより容易になる。

[0051] 例えば、電源電極パッド60Sは、表面が粗面とされていてもよい。この場合、電源電極パッド60Sの表面が光散乱性を有しているものとなる。またこの場合、電源電極パッド60Sの表面の算術平均粗さが $50\mu\text{m}$ 以下であることがよく、より好適には $10\mu\text{m}$ 以下であることがよい。電源電極パッド60Sの表面が平滑面となって光反射性が高まることを抑えるためには、電源電極パッド60Sの表面の算術平均粗さは $0.1\mu\text{m}$ 以上であることがよい。電源電極パッド60Sの表面を粗面とする方法としては、電源電極パッド60Sの表面にドライエッチング法等のエッチング処理を施す方法、電源電極パッド60SをCVD (Chemical Vapor Deposition) 法等の薄膜

形成方法によって形成する際に、成膜時間、成膜温度等を制御することによって、電源電極パッド60S中に巨大単結晶粒子、巨大多結晶粒子等の粒子化構造を生成させる方法等が採用できる。

[0052] また電源電極パッド60Sは、黒色、黒褐色、濃紺色等の暗色系の色を呈していてもよい。このような構成は、電源電極パッド60Sの少なくとも表面層をクロム（Cr）層、カーボン層、カーボンを含む層等とすることによって実現できる。

[0053] また本実施の形態のマイクロLED素子搭載基板は、電源電極パッド60Sの非可視光領域での光学的認識性が第1電極61R、61G、61Bの非可視光領域での光学的認識性よりも高いことがよい。この場合、電源電極パッド60Sを第1電極61R、61G、61Bの上に発光層74RL、74GL、74BLを配置するときのアライメントマークとして用いる際に、例えば、僅かに人間の眼で見える長波長（315nm～400nm）の紫外線を放射するブラックライトの放射光が照射されると発光する電源電極パッド60Sとすることによって、ブラックライト光の照射下において電源電極パッド60Sが第1電極61R、61G、61Bよりも非常に目立つこととなる。その結果、電源電極パッド60Sの光学的な認識がより容易になる。

[0054] ブラックライト光の照射下において電源電極パッド60Sが発光するものとするには、電源電極パッド60Sが、ブラックライト光の照射によって発光する蛍光物質を含む構成とすればよい。蛍光物質としては、ユウロピウムを微量添加したフッ化ホウ素酸ストロンチウム（ $\text{SrB}_4\text{O}_7\text{F}:\text{Eu}_2^+$, ピーク波長368nm～371nm）、鉛をドープしたケイ化バリウム（ $\text{BaSi}_2\text{O}_5:\text{Pb}^+$, ピーク波長350nm～353nm）等が用いられる。

[0055] また本実施の形態のマイクロLED素子搭載基板は、電源電極パッド60Sは、好適には第1電極61R、61G、61Bの上に発光層74RL、74GL、74BLを配置するときのアライメントマークとして用いられる。この場合、カメラ等の撮像装置による電源電極パッド60Sの光学的な認識が容易になり、多数のマイクロLED素子を搭載する際の歩留まりが向上し

、低コストに製造可能なものとなる。

[0056] また本実施の形態のマイクロLED素子搭載基板は、電源電極パッド60Sの可視光領域での光学的認識性が第2電極62R, 62G, 62Bの可視光領域での光学的認識性よりも低い構成である。これにより、本実施の形態のマイクロLED素子搭載基板が用いられる表示装置等の表示画像において電源電極パッド60Sが目立たなくなる。その結果、表示装置等の表示品質が劣化することを抑えることができる。このような構成は、電源電極パッド60Sの平面視での面積が第2電極62R, 62G, 62Bのそれぞれの平面視での面積よりも小さい構成、電源電極パッド60Sの光反射率が第2電極62R, 62G, 62Bの光反射率よりも低い構成等を採用することによって実現できる。電源電極パッド60Sの光反射率が第2電極62R, 62G, 62Bの光反射率よりも低い構成は、例えば上述した、電源電極パッド60Sの表面が粗面とされている構成、電源電極パッド60Sの色が黒色、黒褐色、濃紺色等の暗色系の色である構成である。

[0057] 電源電極パッド60Sの可視光領域での光学的認識性が第2電極62R, 62G, 62Bの可視光領域での光学的認識性よりも低い構成において、電源電極パッド60Sの上に光吸収体が配置されていてもよい。この場合、本開示のマイクロLED素子搭載基板が用いられる表示装置等において、表示画像において電源電極パッド60Sがより目立たなくなる。その結果、表示装置等の表示品質が劣化することをより抑えることができる。光吸収体は、黒色、黒褐色、濃紺色等の暗色系の色を呈する光吸収層であってよい。暗色系の色を呈する光吸収層を形成する方法としては、アクリル系樹脂、ポリカーボネート等の有機樹脂から成る樹脂層中に暗色系のセラミック粒子、プラスチック粒子、カーボン粒子等を混入させる方法等が採用できる。具体的には、未硬化の樹脂成分、アルコール溶媒、水および暗色系の粒子等を含む樹脂ペーストを、加熱法、紫外線等の光照射によって硬化させる光硬化法、光硬化加熱法等の方法によって形成することができる。

[0058] 本実施の形態のマイクロLED素子搭載基板は、図5に示すように、画素

部 1 5 の上に導電膜 6 5 c が配置されていることがよい。この導電膜 6 5 c を介して、電源電極パッド 6 0 S から負電位をマイクロ L E D 素子 7 4 R, 7 4 G, 7 4 B の第 2 電極 6 2 R, 6 2 G, 6 2 B のそれぞれに、共通的に供給することができる。導電膜 6 5 c は複数の画素部にわたって配置されていてもよく、さらには全ての画素部にわたって配置されていてもよい。また導電膜 6 5 c は、インジウム錫酸化物 (I T O)、インジウム亜鉛酸化物 (I Z O)、酸化珪素を添加したインジウム錫酸化物 (I T S O)、酸化亜鉛 (Z n O)、リン、ボロンを含むシリコン (S i) 等の導電性材料であって透光性を有する材料から成ることがよい。この場合、マイクロ L E D 素子 7 4 R, 7 4 G, 7 4 B から放射された光を基板 1 の搭載面 (表面) 1 a の側から外部に容易に放射させることができる。また、導電膜 6 5 c が透光性を有していない場合であっても、基板 1 がガラス基板等の透光性を有する基板であれば、マイクロ L E D 素子 7 4 R, 7 4 G, 7 4 B から放射された光を基板 1 の反対面 (裏面) 1 b の側から外部に放射させる裏面放射型とすることができる。

[0059] 平坦化層 6 5 b は、黒色、黒褐色、濃紺色等の暗色系の色を呈するものであってもよい。その場合、マイクロ L E D 素子搭載基板を表示装置等として用いた場合に、表示部 1 1 の背景が黒色等の暗色系となることから、コントラストが高まり表示品質が向上する。平坦化層 6 5 b の色を暗色系の色とする方法としては、アクリル系樹脂、ポリカーボネート等の有機樹脂から成る平坦化層 6 5 b 中に暗色系のセラミック粒子、プラスチック粒子等を混入させる方法等が採用できる。

[0060] 本実施の形態のマイクロ L E D 素子搭載基板は、図 3 A および図 3 B に示すように、マイクロ L E D 素子を搭載する搭載面 1 a を有する基板 1 と、搭載面 1 a の側に配置された、発光色が異なる複数のマイクロ L E D 素子 7 4 R, 7 4 G, 7 4 B を含み表示単位として機能する画素部の複数と、を備え、マイクロ L E D 素子 7 4 R, 7 4 G, 7 4 B は、搭載面 1 a の側の第 1 電極 6 1 R, 6 1 G, 6 1 B と第 1 電極 6 1 R, 6 1 G, 6 1 B の上に配置さ

れた発光層 74RL, 74GL, 74BL と発光層 74RL, 74GL, 74BL の上に配置された第2電極 62R, 62G, 62B を有しているマイクロLED素子搭載基板であって、複数の画素部 15a, 15b は、複数のマイクロLED素子 74R, 74G, 74B のそれぞれの第2電極 62R, 62G, 62B に接続された電源電極パッド 60S を備えた第1画素部 15b と、電源電極パッド 60S を備えていない、第1画素部 15b に隣接した第2画素部 15a と、を含んでおり、第1画素部 15b において、電源電極パッド 60S と複数の第1電極 61R, 61G, 61B のそれぞれとの距離 L1, L2, L3 が、複数の第1電極 61R, 61G, 61B の隣接間距離 L4, L5 よりも長いとともに、第2画素部 15a にある複数のマイクロLED素子 74R, 74G, 74B のうち、電源電極パッド 60S に最も近いものの第1電極（図3Aでは第1電極 61G、図3Bでは第1電極 61R）と電源電極パッド 60S との距離（図3Aでは距離 L6、図3Bでは距離 L7）が、第2画素部 15a における隣接間距離 L4, L5 よりも長い構成である。

[0061] この構成により、以下の効果を奏する。電源電極パッド 60S を第1電極 61R, 61G, 61B の上に発光層 74RL, 74GL, 74BL を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッド 60S の光学的な認識がより容易になる。また、本実施の形態のマイクロLED素子搭載基板を用いた表示装置等において、電源電極パッド 60S の数が少なくなることから、電源電極パッド 60S が視認されにくくなる。その結果、表示装置等の表示品質が劣化することを抑えることができる。また、電極の数が少なくなることから、表示装置等の配線構造が簡易化し、その結果低コストな表示装置等となる。

[0062] なお、図3Aは横方向（行方向）において2つの画素部である第1画素部 15b と第2画素部 15a が並んだ構成を示し、図3Bは縦方向（列方向）において2つの画素部である第1画素部 15b と第2画素部 15a が並んだ構成を示している。また、複数の画素部は3つ以上であってもよく、その場

合3つ以上の画素部に対して1つの電源電極パッド60Sが対応して配置される。

[0063] 本実施の形態の表示装置は、上記本実施の形態のマイクロLED素子搭載基板を備える表示装置であって、基板1は、搭載面1aと反対側の反対面1bと側面1sを有しており、マイクロLED素子搭載基板は、側面1sに配置された側面配線30と、反対面1bの側に配置された駆動部6と、を有しており、複数の画素部がマトリックス状に配置されており、複数のマイクロLED素子74R、74G、74Bは、側面配線30を介して駆動部6に接続されている構成である。この構成により、複数のマイクロLED素子74R、74G、74Bが正確に位置合せされて搭載されているので、発光部のむら、ばらつき等が抑えられた表示装置となる。また、製造の歩留まりが向上し、低コストに製造可能なものとなる。

[0064] 本実施の形態の表示装置は、複数のマイクロLED素子を搭載した基板1の複数の、同じ面上において縦横に配置するとともにそれらの側面同士を接着材等によって結合（タイリング）させることによって、複合型かつ大型の表示装置、所謂マルチディスプレイを構成することができる。

[0065] 駆動部6は、IC、LSI等の駆動素子をチップオンガラス方式で実装した構成のものでよいが、駆動素子を搭載した回路基板であってもよい。また、駆動部6は、ガラス基板から成る基板1の反対面1b上に、CVD法等の薄膜形成方法によって直接的に形成されたLTPS（Low Temperature Poly Silicon）から成る半導体層を有するTFT等を備えた薄膜回路であってもよい。

[0066] 側面配線30は、銀（Ag）、銅（Cu）、アルミニウム（Al）、ステンレススチール等の導電性粒子、未硬化の樹脂成分、アルコール溶媒および水等を含む導電性ペーストを、加熱法、紫外線等の光照射によって硬化させる光硬化法、光硬化加熱法等の方法によって形成され得る。また側面配線30は、メッキ法、蒸着法、CVD法等の薄膜形成方法によっても形成され得る。また、側面配線30が配置される基板1の側面1sの部位に溝があって

もよい。その場合、導電性ペーストが側面 1 s の所望の部位である溝に配置されやすくなる。

[0067] また、本実施の形態の表示装置は発光装置として構成し得る。図 6 に示すように、上記本実施の形態のマイクロ LED 素子搭載基板を備える発光装置であって、基板 1 は、搭載面 1 a と反対側の反対面 1 b と側面 1 s を有しており、マイクロ LED 素子搭載基板は、側面 1 s に配置された側面配線 30 と、反対面 1 b の側に配置された駆動部 6 と、を有しており、複数のマイクロ LED 素子 74 R, 74 G, 74 B は、側面配線 30 を介して駆動部 6 に接続されている構成である。この構成により、複数のマイクロ LED 素子 74 R, 74 G, 74 B が正確に位置合せされて搭載されているので、発光部のむら、ばらつき等が抑えられた発光装置となる。また、製造の歩留まりが向上し、低コストに製造可能なものとなる。

[0068] 本実施の形態の発光装置は、画像形成装置等に用いられるプリンタヘッド、照明装置、看板装置、掲示装置等として用いることができる。

[0069] 本実施の形態のマイクロ LED 素子搭載基板は、マイクロ LED 素子 74 R, 74 G, 74 B を搭載する搭載面 1 a を有する基板 1 と、搭載面 1 a の側に配置された、複数のマイクロ LED 素子 74 R, 74 G, 74 B を含み表示単位として機能する画素部 15 と、を備え、マイクロ LED 素子 74 R, 74 G, 74 B は、搭載面 1 a の側の第 1 電極 61 R, 61 G, 61 B と第 1 電極 61 R, 61 G, 61 B の上に配置された発光層 74 RL, 74 GL, 74 BL と発光層 74 RL, 74 GL, 74 BL の上に配置された第 2 電極 62 R, 62 G, 62 B を有しているマイクロ LED 素子搭載基板であって、画素部 15 の中に複数のマイクロ LED 素子 74 R, 74 G, 74 B のそれぞれの第 2 電極 62 R, 62 G, 62 B に接続された電源電極パッド 60 S が配置されており、電源電極パッド 60 S と複数の第 1 電極 61 R, 61 G, 61 B のそれぞれとの距離 L1, L2, L3 が、複数の第 1 電極 61 R, 61 G, 61 B の隣接間距離 L4, L5 よりも長い構成である。この構成により、以下の効果を奏する。電源電極パッド 60 S を第 1 電極 61 R

、61G、61Bの上に発光層74RL、74GL、74BLを配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッド60Sの光学的な認識が容易になる。その結果、多数のマイクロLED素子74R、74G、74Bを搭載する際の歩留まりが向上し、低コストに製造可能なものとなる。また、極性が互いに異なる第1電極61R、61G、61Bと電源電極パッド60Sが短絡することを抑えることができるという効果も奏する。さらに、発光色が同じ複数のマイクロLED素子を用いて、蛍光体、カラーフィルタ等の色変換部材を用いたマイクロLED素子搭載基板および表示装置とすることもできる。その結果、例えば、発光効率の低い、赤色光を発光するマイクロLED素子を使用せずに、消費電力を低くすることができる。

[0070] 発光色が同じ複数のマイクロLED素子を備えた画素部15として、以下の種々の構成が採用できる。紫外光発光型のマイクロLED素子と蛍光体等から成る赤色光変換部材と赤色カラーフィルタから成る赤色光発光部と、紫外光発光型のマイクロLED素子と蛍光体等から成る緑色光変換部材と緑色カラーフィルタから成る緑色光発光部と、紫外光発光型のマイクロLED素子と蛍光体等から成る青色光変換部材と青色カラーフィルタから成る青色光発光部と、を備えた画素部15としてもよい。また、青色光発光型のマイクロLED素子と赤色光変換部材と赤色カラーフィルタから成る赤色光発光部と、青色光発光型のマイクロLED素子と緑色光変換部材と緑色カラーフィルタから成る緑色光発光部と、青色光発光型のマイクロLED素子から成る青色光発光部と、を備えた画素部15としてもよい。また、青色光発光型のマイクロLED素子と赤色光変換部材と赤色カラーフィルタから成る赤色光発光部と、緑色光発光型のマイクロLED素子から成る緑色光発光部と、青色光発光型のマイクロLED素子から成る青色光発光部と、を備えた画素部15としてもよい。

[0071] 本実施の形態のマイクロLED素子搭載基板は、図10に示すように、マイクロLED素子74R、74G、74Bを搭載する搭載面1aを有する基

板 1 と、搭載面 1 a の側に配置された、発光色が異なる複数のマイクロ LED 素子 7 4 R, 7 4 G, 7 4 B を含み表示単位として機能する画素部 1 5 と、を備え、マイクロ LED 素子 7 4 R, 7 4 G, 7 4 B は、搭載面 1 a の側の第 1 電極 6 1 R, 6 1 G, 6 1 B と第 1 電極 6 1 R, 6 1 G, 6 1 B の上に配置された発光層 7 4 R L, 7 4 G L, 7 4 B L と発光層 7 4 R L, 7 4 G L, 7 4 B L の上に配置された第 2 電極 6 2 R, 6 2 G, 6 2 B を有しているマイクロ LED 素子搭載基板であって、画素部 1 5 の中に複数のマイクロ LED 素子 7 4 R, 7 4 G, 7 4 B のそれぞれの第 2 電極 6 2 R, 6 2 G, 6 2 B に接続された電源電極パッド 6 0 S が配置されており、電源電極パッド 6 0 S と複数の第 1 電極 6 1 R, 6 1 G, 6 1 B のそれぞれとの距離 L_1 , L_2 , L_3 が、複数の第 1 電極 6 1 R, 6 1 G, 6 1 B の隣接間距離 L_4 , L_5 と同じ距離 L_1 および隣接間距離 L_4 , L_5 よりも長い距離 L_2 から成る構成である。この構成により、以下の効果を奏する。電源電極パッド 6 0 S を第 1 電極 6 1 R, 6 1 G, 6 1 B の上に発光層 7 4 R L, 7 4 G L, 7 4 B L を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッド 6 0 S の光学的な認識が容易になる。その結果、多数のマイクロ LED 素子 7 4 R, 7 4 G, 7 4 B を搭載する際の歩留まりが向上し、低コストに製造可能なものとなる。また、極性が互いに異なる第 1 電極 6 1 R, 6 1 G, 6 1 B と電源電極パッド 6 0 S が短絡することを抑えることができるという効果も奏する。

[0072] なお、本発明のマイクロ LED 素子搭載基板及び表示装置は、上記実施の形態に限定されるものではなく、適宜の設計的な変更、改良を含んでもよい。例えば、基板 1 が非透光性のものである場合、基板 1 は黒色、灰色等の色に着色されたガラス基板、摺りガラスから成るガラス基板であってもよい。

[0073] 本開示は、次の実施の形態が可能である。

[0074] 本開示のマイクロ LED 素子搭載基板は、マイクロ LED 素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数

の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長い構成である。

[0075] 本開示のマイクロLED素子搭載基板は、前記画素部が複数あり、前記電源電極パッドは、それが配置された前記画素部に隣接する前記画素部の中にある複数の前記マイクロLED素子のうち、最も近い前記マイクロLED素子の前記第1電極との距離が、前記隣接間距離よりも長くてもよい。

[0076] 本開示のマイクロLED素子搭載基板は、前記電源電極パッドの形状が前記第1電極の形状と異なってもよい。

[0077] 本開示のマイクロLED素子搭載基板は、前記電源電極パッドの平面視での面積が前記第1電極の平面視での面積と異なってもよい。

[0078] 本開示のマイクロLED素子搭載基板は、前記電源電極パッドの平面視での面積が前記第1電極の平面視での面積よりも大きくてもよい。

[0079] 本開示のマイクロLED素子搭載基板は、前記電源電極パッドの光反射率が前記第1電極の光反射率と異なってもよい。

[0080] 本開示のマイクロLED素子搭載基板は、前記電源電極パッドの非可視光領域での光学的認識性が前記第1電極の非可視光領域での光学的認識性よりも高くてもよい。

[0081] 本開示のマイクロLED素子搭載基板は、前記電源電極パッドは、前記第1電極の上に前記発光層を配置するときのアライメントマークとして用いられてもよい。

[0082] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部の複数と、

を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、複数の前記画素部は、複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドを備えた第1画素部と、前記電源電極パッドを備えていない、前記第1画素部に隣接した第2画素部と、を含んでおり、前記第1画素部において、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長いとともに、前記第2画素部にある複数の前記マイクロLED素子のうち、前記電源電極パッドに最も近いものの前記第1電極と前記電源電極パッドとの距離が、前記第2画素部における前記隣接間距離よりも長い構成である。

[0083] 本開示の表示装置は、マイクロLED素子搭載基板を備える表示装置であって、前記基板は、前記搭載面と反対側の反対面と側面を有しており、前記マイクロLED素子搭載基板は、前記側面に配置された側面配線と、前記反対面の側に配置された駆動部と、を有しており、複数の前記画素部がマトリックス状に配置されており、複数の前記マイクロLED素子は、前記側面配線を介して前記駆動部に接続されている構成である。

[0084] さらに、本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長く、前記電源電極パッドの可視光領域での光学的視認性が前記第2電極の可視光領域での光学的視認性よりも低い構成である。

- [0085] 本開示のマイクロLED素子搭載基板は、前記電源電極パッドの上に光吸収体が配置されていてもよい。
- [0086] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長い構成である。
- [0087] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離と同じ距離および前記隣接間距離よりも長い距離から成る構成である。
- [0088] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置

されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長い構成であることから、以下の効果を奏する。電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、電源電極パッドと複数の第1電極のそれぞれとの距離が複数の第1電極の隣接間距離よりも長いことから、カメラ等の撮像装置による電源電極パッドの光学的な認識が容易になる。その結果、多数のマイクロLED素子を搭載する際の歩留まりが向上し、低コストに製造可能なものとなる。また、極性が互いに異なる第1電極と電源電極パッドが短絡することを抑えることができるという効果も奏する。

[0089] 本開示のマイクロLED素子搭載基板は、前記画素部が複数あり、前記電源電極パッドは、それが配置された前記画素部に隣接する前記画素部の中にある複数の前記マイクロLED素子のうち、最も近い前記マイクロLED素子の前記第1電極との距離が、前記隣接間距離よりも長い場合、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。

[0090] また本開示のマイクロLED素子搭載基板は、前記電源電極パッドの形状が前記第1電極の形状と異なっている場合、電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。

[0091] また本開示のマイクロLED素子搭載基板は、前記電源電極パッドの平面視での面積が前記第1電極の平面視での面積と異なっている場合、電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。

[0092] また本開示のマイクロLED素子搭載基板は、前記電源電極パッドの平面視での面積が前記第1電極の平面視での面積よりも大きい場合、電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。

[0093] また本開示のマイクロLED素子搭載基板は、前記電源電極パッドの光反射率が前記第1電極の光反射率と異なっている場合、電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。

[0094] また本開示のマイクロLED素子搭載基板は、前記電源電極パッドの非可視光領域での光学的認識性が前記第1電極の非可視光領域での光学的認識性よりも高い場合、電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、例えば、僅かに人間の眼で見える長波長の紫外線を放射するブラックライトの放射光が照射されると発光する電源電極パッドとすることによって、ブラックライト光の照射によって電源電極パッドが第1電極よりも非常に目立つこととなる。その結果、電源電極パッドの光学的な認識がより容易になる。

[0095] また本開示のマイクロLED素子搭載基板は、前記電源電極パッドは、前記第1電極の上に前記発光層を配置するときのアライメントマークとして用いられる場合、カメラ等の撮像装置による電源電極パッドの光学的な認識が容易になり、多数のマイクロLED素子を搭載する際の歩留まりが向上し、低コストに製造可能なものとなる。

[0096] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部の複数と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、複数の前記画素部は、複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドを備えた第1画素部と、前記電源電極パッドを備えていない、前記第1画素部に隣接した第2画素部と、を含んでおり、前記第1画素部において、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前

記第1電極の隣接間距離よりも長いとともに、前記第2画素部にある複数の前記マイクロLED素子のうち、前記電源電極パッドに最も近いものの前記第1電極と前記電源電極パッドとの距離が、前記第2画素部における前記隣接間距離よりも長い構成であることから、以下の効果を奏する。

[0097] 電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッドの光学的な認識がより容易になる。また、本開示のマイクロLED素子搭載基板を用いた表示装置等において、電源電極パッドの数が少なくなることから、電源電極パッドが視認されにくくなる。その結果、表示装置等の表示品質が劣化することを抑えることができる。また、電極の数が少なくなることから、表示装置等の配線構造が簡易化し、その結果低コストなものになる。

[0098] 本開示の表示装置は、上記本開示のマイクロLED素子搭載基板を備える表示装置であって、前記基板は、前記搭載面と反対側の反対面と側面を有しており、前記マイクロLED素子搭載基板は、前記側面に配置された側面配線と、前記反対面の側に配置された駆動部と、を有しており、複数の前記画素部がマトリックス状に配置されており、複数の前記マイクロLED素子は、前記側面配線を介して前記駆動部に接続されている構成である。この構成により、複数のマイクロLED素子が正確に位置合せされて搭載されているので、発光部のむら、ばらつき等が抑えられた表示装置となる。また、製造の歩留まりが向上し、低コストに製造可能なものとなる。

[0099] さらに、本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれ

との距離が、複数の前記第1電極の隣接間距離よりも長く、前記電源電極パッドの可視光領域での光学的視認性が前記第2電極の可視光領域での光学的視認性よりも低い構成であることから、以下の効果を奏する。本開示のマイクロLED素子搭載基板が用いられる表示装置等において、表示画像において電源電極パッドが目立たなくなる。その結果、表示装置等の表示品質が劣化することを抑えることができる。

[0100] また本開示のマイクロLED素子搭載基板は、前記電源電極パッドの上に光吸収体が配置されている場合、本開示のマイクロLED素子搭載基板が用いられる表示装置等において、表示画像において電源電極パッドがより目立たなくなる。その結果、表示装置等の表示品質が劣化することをより抑えることができる。

[0101] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長い構成であることから、以下の効果を奏する。電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、電源電極パッドと複数の第1電極のそれぞれとの距離が複数の第1電極の隣接間距離よりも長いことから、カメラ等の撮像装置による電源電極パッドの光学的な認識が容易になる。その結果、多数のマイクロLED素子を搭載する際の歩留まりが向上し、低コストに製造可能なものとなる。また、極性が互いに異なる第1電極と電源電極パッドが短絡することを抑えることができるという効果も奏する。さらに、発光色が同じ複数のマイクロLED素子を用いて、蛍光体、カラーフィルタ等の色変換部材を

用いたマイクロLED素子搭載基板および表示装置とすることもできる。その結果、例えば、発光効率の低い、赤色光を発光するマイクロLED素子を使用せずに、消費電力を低くすることができる。

[0102] 本開示のマイクロLED素子搭載基板は、マイクロLED素子を搭載する搭載面を有する基板と、前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離と同じ距離および前記隣接間距離よりも長い距離から成る構成であることから、以下の効果を奏する。電源電極パッドを第1電極の上に発光層を配置するときのアライメントマークとして用いる際に、カメラ等の撮像装置による電源電極パッドの光学的な認識が容易になる。その結果、多数のマイクロLED素子を搭載する際の歩留まりが向上し、低コストに製造可能なものとなる。また、極性が互いに異なる第1電極と電源電極パッドが短絡することを抑えることができるという効果も奏する。

産業上の利用可能性

[0103] 本開示の表示装置は、各種の電子機器に適用できる。その電子機器としては、複合型かつ大型の表示装置（マルチディスプレイ）、自動車経路誘導システム（カーナビゲーションシステム）、船舶経路誘導システム、航空機経路誘導システム、スマートフォン端末、携帯電話、タブレット端末、パーソナルデジタルアシスタント（PDA）、ビデオカメラ、デジタルスチルカメラ、電子手帳、電子書籍、電子辞書、パーソナルコンピュータ、複写機、ゲーム機器の端末装置、テレビジョン、商品表示タグ、価格表示タグ、産業用のプログラマブル表示装置、カーオーディオ、デジタルオーディオプレイヤー

一、ファクシミリ、プリンター、現金自動預け入れ払い機（ＡＴＭ）、自動販売機、ヘッドマウントディスプレイ（ＨＭＤ）、デジタル表示式腕時計、スマートウォッチなどがある。

[0104] 本開示は、その精神または主要な特徴から逸脱することなく、他のいろいろな形態で実施できる。したがって、前述の実施形態はあらゆる点で単なる例示に過ぎず、本開示の範囲は特許請求の範囲に示すものであって、明細書本文には何ら拘束されない。さらに、特許請求の範囲に属する変形や変更は全て本開示の範囲内のものである。

符号の説明

[0105] 1 基板
1 a 搭載面
1 b 反対面
1 s 側面
6 駆動部
1 5 a, 1 5 b 画素部（第 2 画素部、第 1 画素部）
3 0 側面配線
6 0 S 電源電極パッド
6 1 R, 6 1 G, 6 1 B 第 1 電極
6 2 R, 6 2 G, 6 2 B 第 2 電極
6 5 c 導電膜
7 4 R, 7 4 G, 7 4 B マイクロ LED 素子
7 4 R L, 7 4 G L, 7 4 B L 発光層

請求の範囲

- [請求項1] マイクロLED素子を搭載する搭載面を有する基板と、
 前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、
 前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、
 前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、
 前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長いマイクロLED素子搭載基板。
- [請求項2] 前記画素部が複数あり、
 前記電源電極パッドは、それが配置された前記画素部に隣接する前記画素部の中にある複数の前記マイクロLED素子のうち、最も近い前記マイクロLED素子の前記第1電極との距離が、前記隣接間距離よりも長い請求項1に記載のマイクロLED素子搭載基板。
- [請求項3] 前記電源電極パッドの形状が前記第1電極の形状と異なっている請求項1または2に記載のマイクロLED素子搭載基板。
- [請求項4] 前記電源電極パッドの平面視での面積が前記第1電極の平面視での面積と異なっている請求項1～3のいずれか1項に記載のマイクロLED素子搭載基板。
- [請求項5] 前記電源電極パッドの平面視での面積が前記第1電極の平面視での面積よりも大きい請求項4に記載のマイクロLED素子搭載基板。
- [請求項6] 前記電源電極パッドの光反射率が前記第1電極の光反射率と異なっている請求項1～5のいずれか1項に記載のマイクロLED素子搭載基板。
- [請求項7] 前記電源電極パッドの非可視光領域での光学的認識性が前記第1電

極の非可視光領域での光学的認識性よりも高い請求項 1 ～ 6 のいずれか 1 項に記載のマイクロ LED 素子搭載基板。

[請求項8] 前記電源電極パッドは、前記第 1 電極の上に前記発光層を配置するときのアライメントマークとして用いられる請求項 1 ～ 7 のいずれか 1 項に記載のマイクロ LED 素子搭載基板。

[請求項9] マイクロ LED 素子を搭載する搭載面を有する基板と、
前記搭載面の側に配置された、発光色が異なる複数の前記マイクロ LED 素子を含み表示単位として機能する画素部の複数と、を備え、
前記マイクロ LED 素子は、前記搭載面の側の第 1 電極と前記第 1 電極の上に配置された発光層と前記発光層の上に配置された第 2 電極を有しているマイクロ LED 素子搭載基板であって、

複数の前記画素部は、複数の前記マイクロ LED 素子のそれぞれの前記第 2 電極に接続された電源電極パッドを備えた第 1 画素部と、前記電源電極パッドを備えていない、前記第 1 画素部に隣接した第 2 画素部と、を含んでおり、

前記第 1 画素部において、前記電源電極パッドと複数の前記第 1 電極のそれぞれとの距離が、複数の前記第 1 電極の隣接間距離よりも長いとともに、前記第 2 画素部にある複数の前記マイクロ LED 素子のうち、前記電源電極パッドに最も近いものの前記第 1 電極と前記電源電極パッドとの距離が、前記第 2 画素部における前記隣接間距離よりも長い、マイクロ LED 素子搭載基板。

[請求項10] 請求項 1 ～ 9 のいずれか 1 項に記載のマイクロ LED 素子搭載基板を備える表示装置であって、

前記基板は、前記搭載面と反対側の反対面と側面を有しており、

前記マイクロ LED 素子搭載基板は、前記側面に配置された側面配線と、前記反対面の側に配置された駆動部と、を有しており、

複数の前記画素部がマトリックス状に配置されており、

複数の前記マイクロ LED 素子は、前記側面配線を介して前記駆動

部に接続されている表示装置。

[請求項11]

マイクロLED素子を搭載する搭載面を有する基板と、
前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、
前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、
前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、
前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長く、
前記電源電極パッドの可視光領域での光学的視認性が前記第2電極の可視光領域での光学的視認性よりも低いマイクロLED素子搭載基板。

[請求項12]

前記電源電極パッドの上に光吸収体が配置されている請求項11に記載のマイクロLED素子搭載基板。

[請求項13]

マイクロLED素子を搭載する搭載面を有する基板と、
前記搭載面の側に配置された、複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、
前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、
前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、
前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離よりも長いマイクロLED素子搭載基板。

[請求項14]

マイクロLED素子を搭載する搭載面を有する基板と、

前記搭載面の側に配置された、発光色が異なる複数の前記マイクロLED素子を含み表示単位として機能する画素部と、を備え、

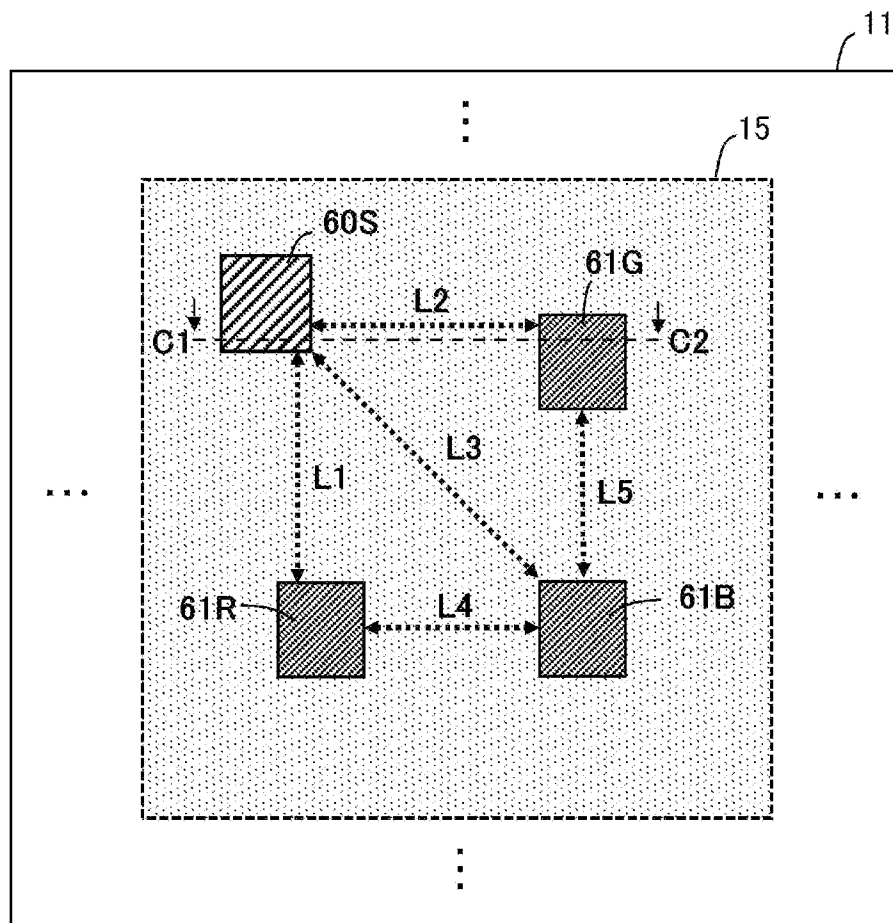
前記マイクロLED素子は、前記搭載面の側の第1電極と前記第1電極の上に配置された発光層と前記発光層の上に配置された第2電極を有しているマイクロLED素子搭載基板であって、

前記画素部の中に複数の前記マイクロLED素子のそれぞれの前記第2電極に接続された電源電極パッドが配置されており、

前記電源電極パッドと複数の前記第1電極のそれぞれとの距離が、複数の前記第1電極の隣接間距離と同じ距離および前記隣接間距離よりも長い距離から成るマイクロLED素子搭載基板。

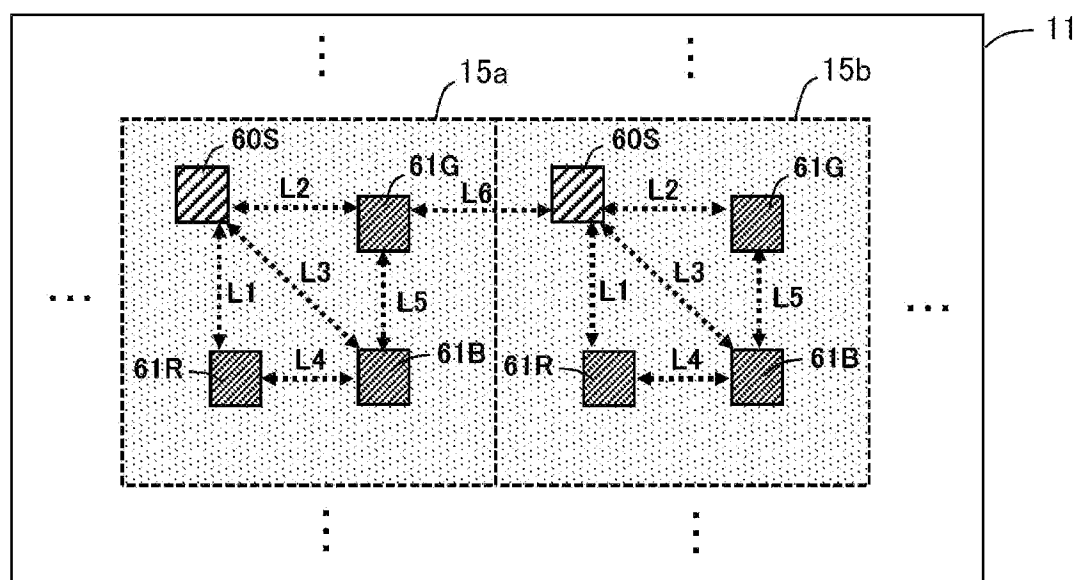
[図1]

FIG. 1



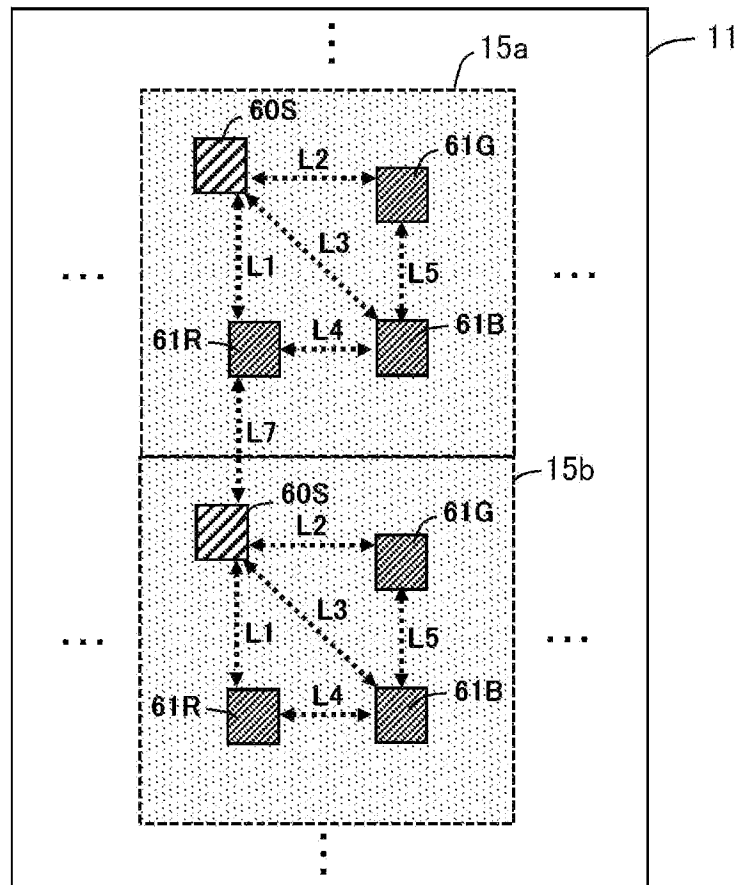
[図2A]

FIG. 2A



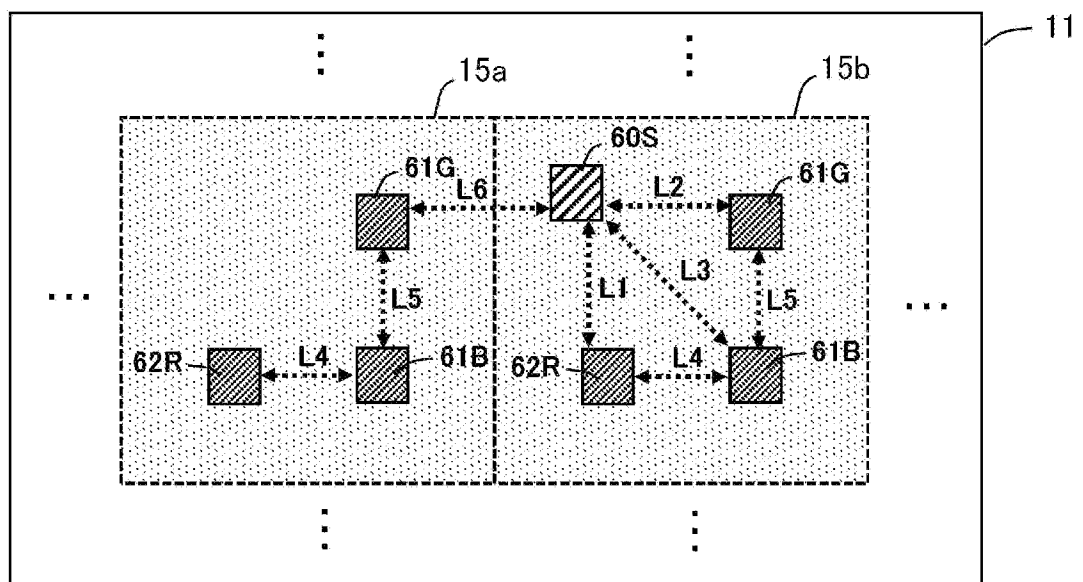
[図2B]

FIG. 2B

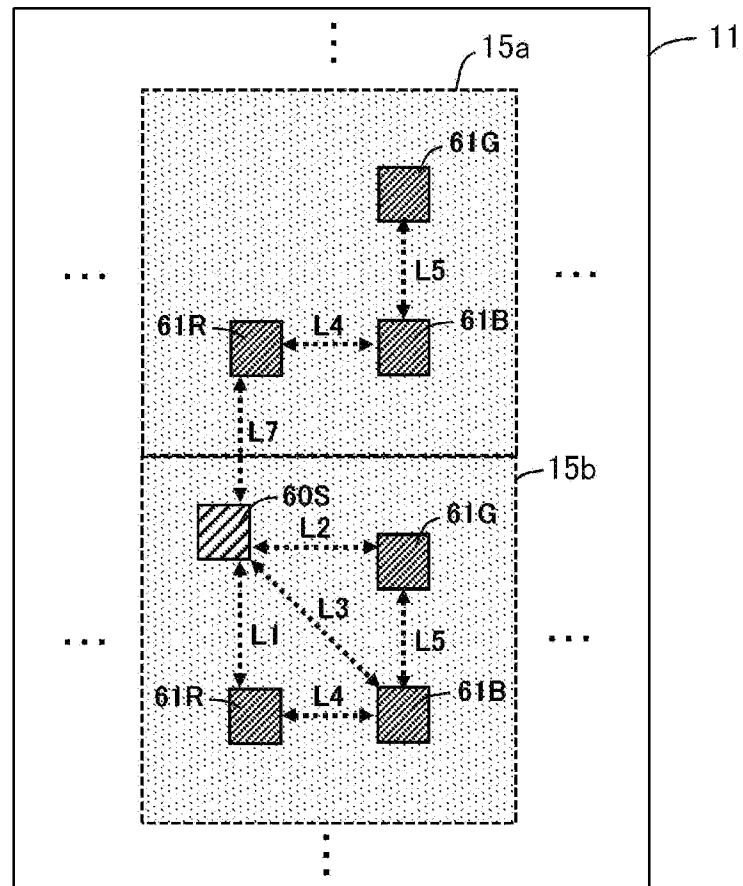


[図3A]

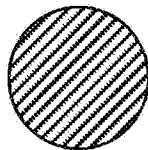
FIG. 3A



[図3B]

FIG. 3B

[図4A]

FIG. 4A

[図4B]

FIG. 4B

[図4C]

FIG. 4C

[図4D]

FIG. 4D

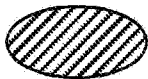
[図4E]

FIG. 4E

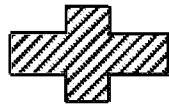
[図4F]

FIG. 4F

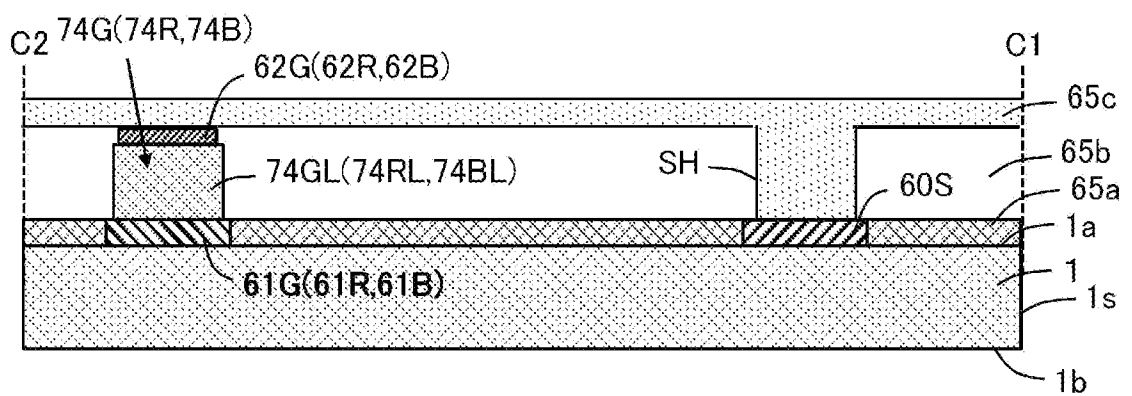
[図4G]

FIG. 4G

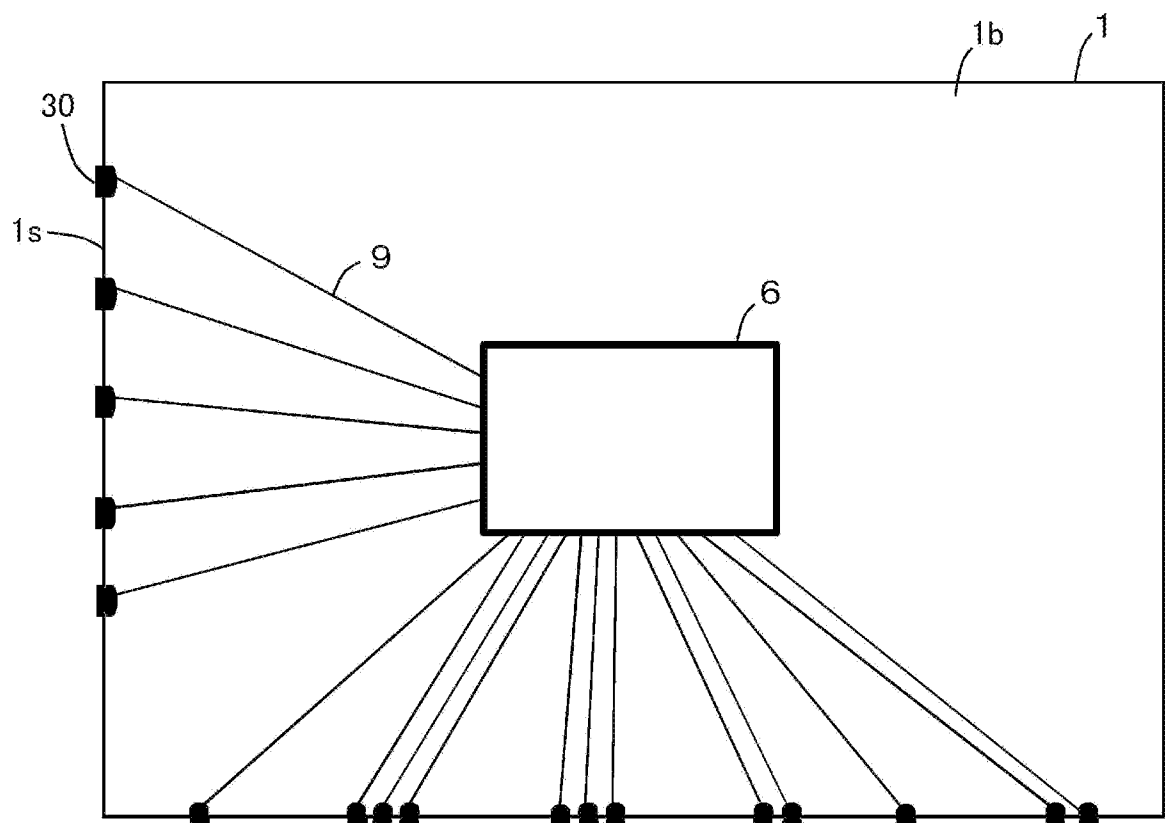
[図4H]

FIG. 4H

[図5]

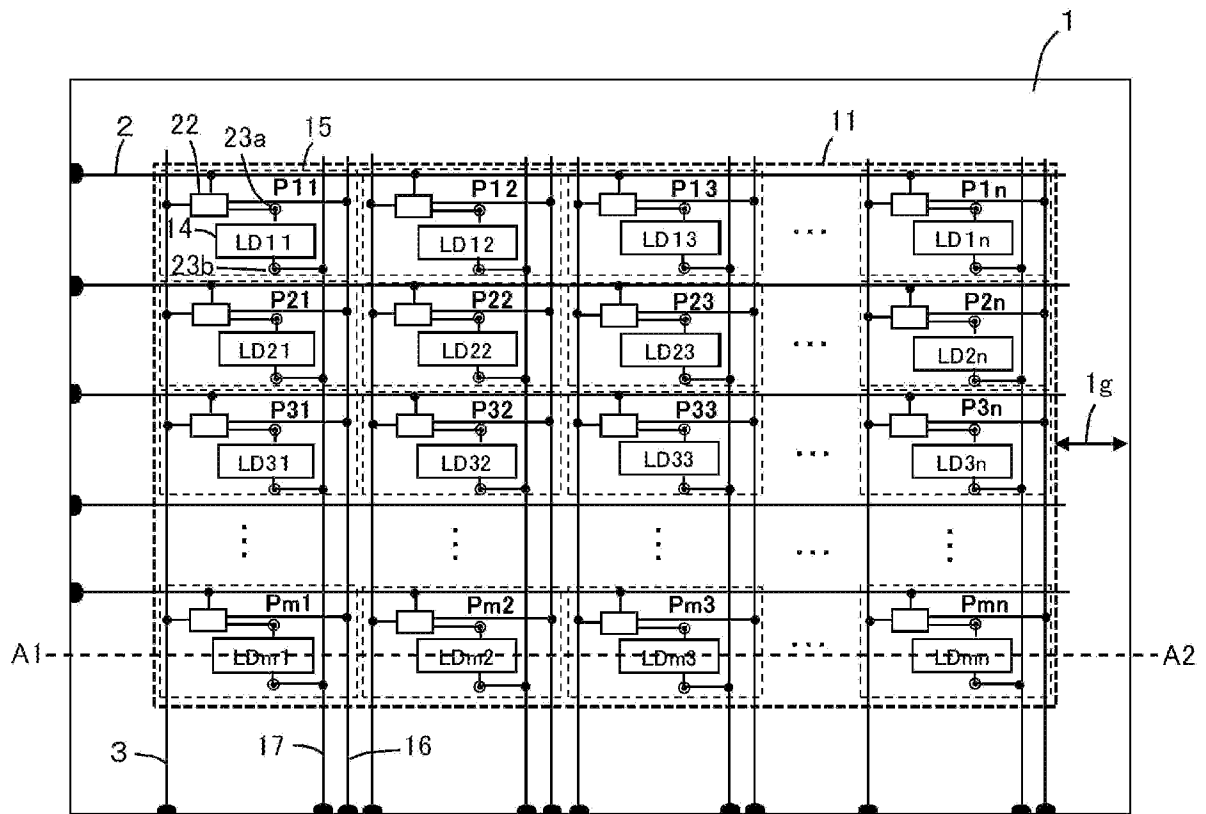
FIG. 5

[図6]

FIG. 6

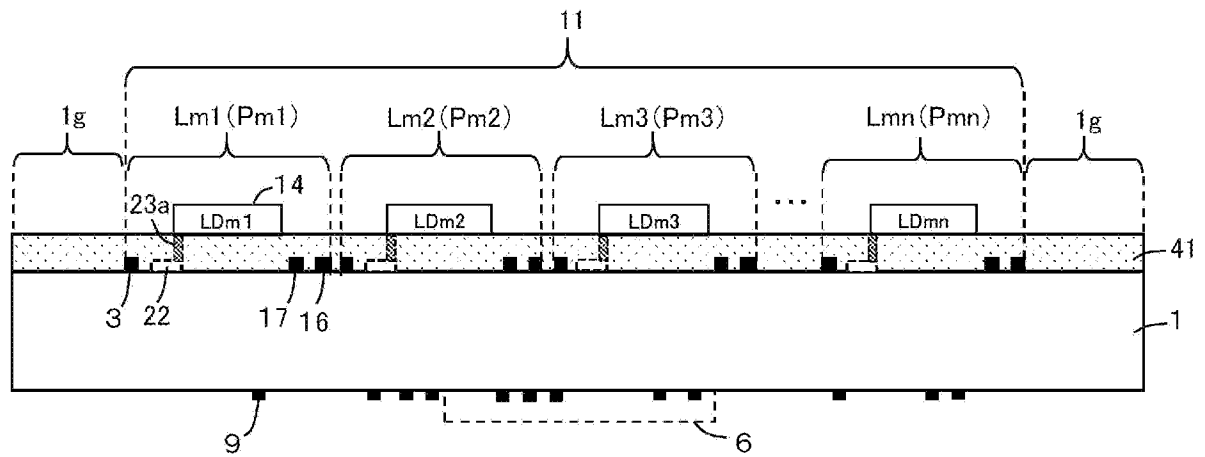
[図7]

FIG. 7

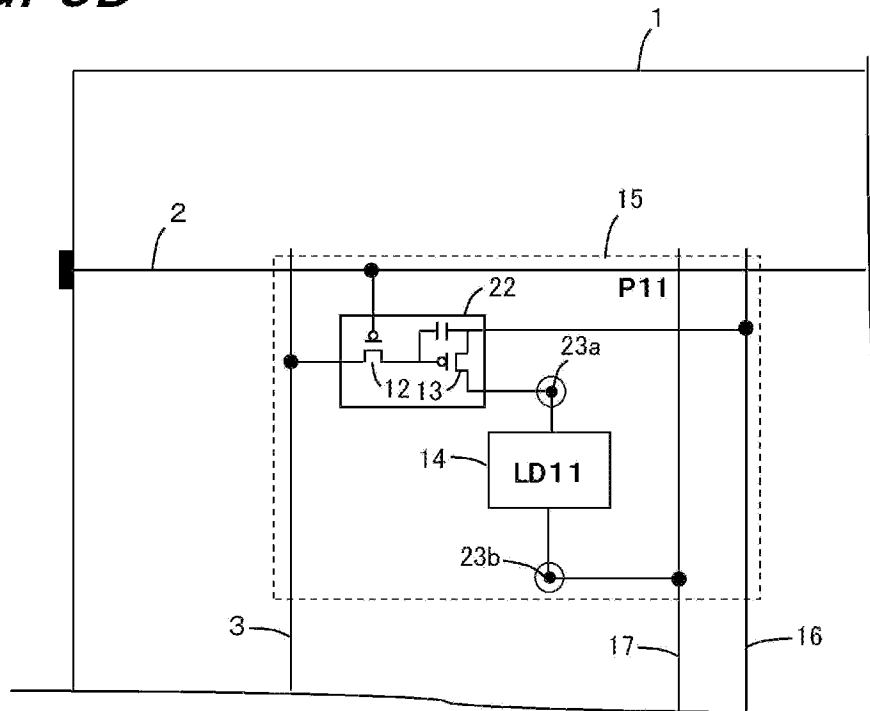


[図8A]

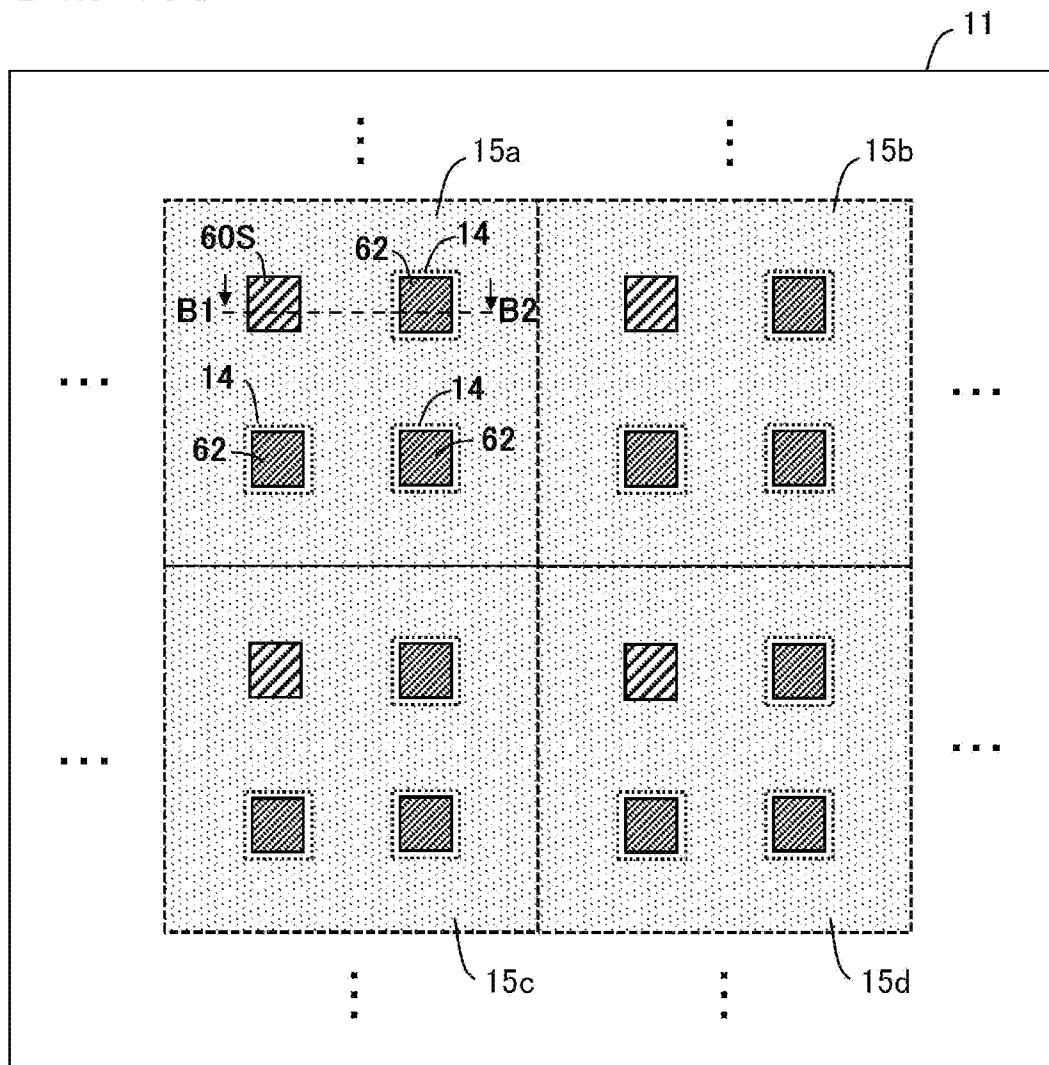
FIG. 8A



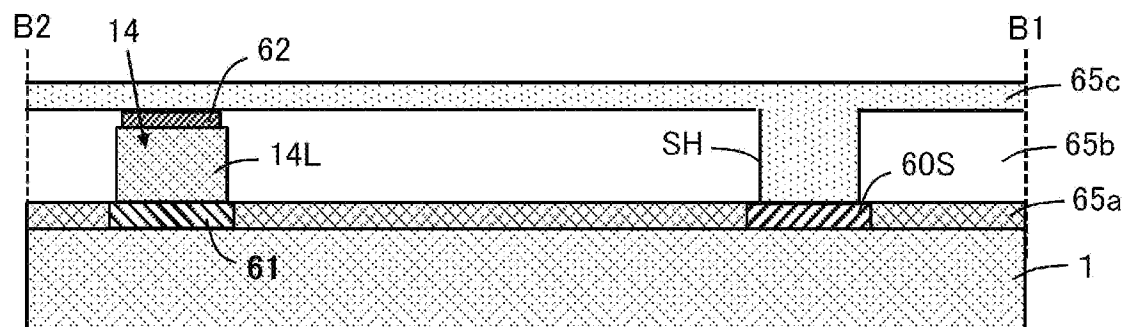
[図8B]

FIG. 8B

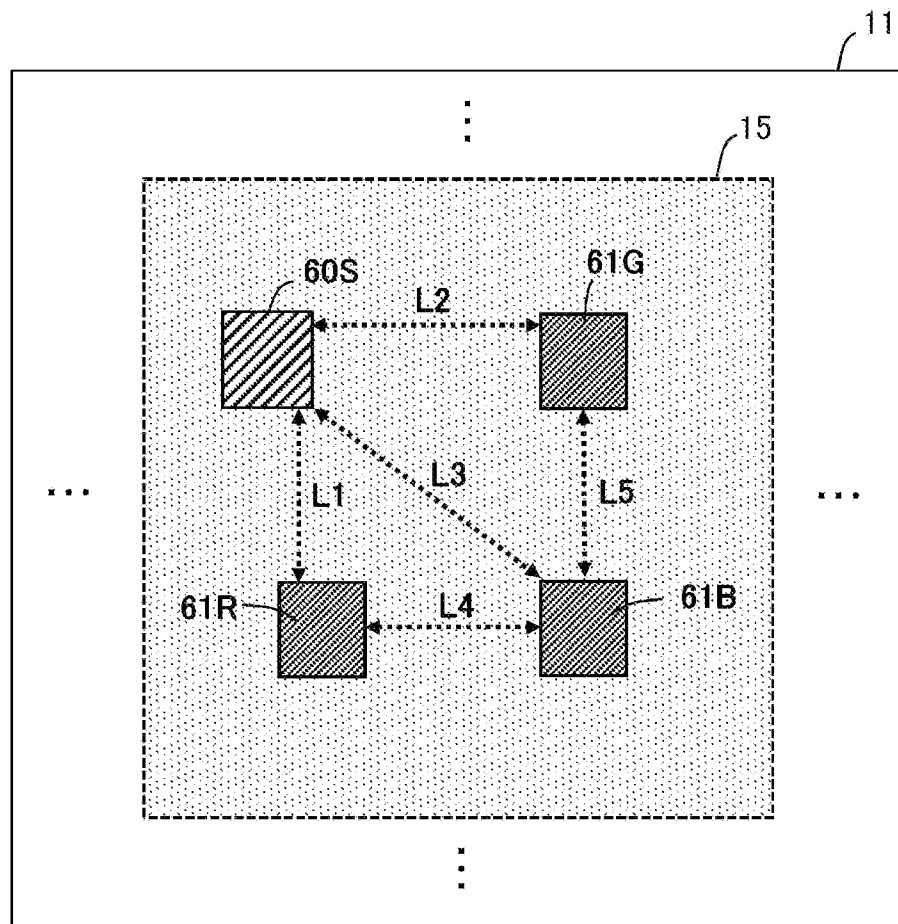
[図9A]

FIG. 9A

[図9B]

FIG. 9B

[図10]

FIG. 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2020/001077

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/62 (2010.01)i; G09F 9/00 (2006.01)i; G09F 9/30 (2006.01)i; G09F 9/33 (2006.01)i

FI: G09F9/30 330; H01L33/62; G09F9/33; G09F9/00 346D; G09F9/00 338

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L33/62; G09F9/00; G09F9/30; G09F9/33

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2020

Registered utility model specifications of Japan 1996-2020

Published registered utility model applications of Japan 1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 6431969 B1 (LUMENS CO., LTD.) 28.11.2018 (2018-11-28) paragraphs [0015]-[0023], [0051]-[0056], fig. 1-2, 8 paragraphs [0015]-[0023], [0051]-[0056], fig. 1-2, 8	1-7, 9, 11-14 1-
Y	JP 2019-28284 A (KYOCERA CORP.) 21.02.2019 (2019-02-21) paragraphs [0002]-[0011], [0013]-[0017], [0031]-[0033], fig. 1, 3-5, etc.	1-
A	US 2018/0190672 A1 (INNOLUX CORPORATION) 05.07.2018 (2018-07-05) paragraphs [0038], [0042]-[0057], fig. 2, 6, etc.	1-14
A	JP 2016-522585 A (LUXVUE TECHNOLOGY CORPORATION) 28.07.2016 (2016-07-28) entire text, all drawings	1-14
A	JP 2006-147876 A (SONY CORP.) 08.06.2006 (2006-06-08) entire text, all drawings	1-14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
10 March 2020 (10.03.2020)Date of mailing of the international search report
24 March 2020 (24.03.2020)Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2020/001077

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 6431969 B1	28 Nov. 2018	US 2019/0148409 A1 paragraphs [0052]- [0059], [0082]- [0086], fig. 1-2, 8 WO 2019/093641 A1 KR 10-2019-0053347 A (Family: none)	
JP 2019-28284 A	21 Feb. 2019	EP 3343611 A1	
US 2018/0190672 A1	05 Jul. 2018	CN 108269786 A KR 10-2018-0080091 A US 2014/0367705 A1 entire text, all drawings WO 2014/204695 A1 TW 201515262 A CN 105324858 A KR 10-2016-0010537 A (Family: none)	
JP 2016-522585 A	28 Jul. 2016		
JP 2006-147876 A	08 Jun. 2006		

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 33/62(2010.01)i; G09F 9/00(2006.01)i; G09F 9/30(2006.01)i; G09F 9/33(2006.01)i FI: G09F9/30 330; H01L33/62; G09F9/33; G09F9/00 346D; G09F9/00 338														
B. 調査を行った分野														
調査を行った最小限資料（国際特許分類（IPC）） H01L33/62; G09F9/00; G09F9/30; G09F9/33														
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2020年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2020年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2020年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2020年	日本国実用新案登録公報	1996-2020年	日本国登録実用新案公報	1994-2020年				
日本国実用新案公報	1922-1996年													
日本国公開実用新案公報	1971-2020年													
日本国実用新案登録公報	1996-2020年													
日本国登録実用新案公報	1994-2020年													
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）														
C. 関連すると認められる文献														
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号												
X	JP 6431969 B1（ルーメンズ カンパニー リミテッド）28.11.2018（2018-11-28） 段落0015-0023, 0051-0056, 図1-2, 8	1-7, 9, 11-14												
Y	段落0015-0023, 0051-0056, 図1-2, 8	10												
Y	JP 2019-28284 A（京セラ株式会社）21.02.2019（2019-02-21） 段落0002-0011, 0013-0017, 0031-0033, 図1, 3 -5等	10												
A	US 2018/0190672 A1（INNOLUX CORPORATION）05.07.2018（2018-07-05） 段落0038, 0042-0057, 図2, 6等	1-14												
A	JP 2016-522585 A（ルクスビュー テクノロジー コーポレイション）28.07.2016 （2016-07-28） 全文全図	1-14												
A	JP 2006-147876 A（ソニー株式会社）08.06.2006（2006-06-08） 全文全図	1-14												
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。														
<table border="0"> <tr> <td>* 引用文献のカテゴリー</td> <td>“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの</td> </tr> <tr> <td>“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの</td> <td>“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの</td> </tr> <tr> <td>“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの</td> <td>“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの</td> </tr> <tr> <td>“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）</td> <td>“&” 同一パテントファミリー文献</td> </tr> <tr> <td>“O” 口頭による開示、使用、展示等に言及する文献</td> <td></td> </tr> <tr> <td>“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献</td> <td></td> </tr> </table>			* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの	“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献	“O” 口頭による開示、使用、展示等に言及する文献		“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	
* 引用文献のカテゴリー	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの													
“A” 特に関連のある文献ではなく、一般的な技術水準を示すもの	“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの													
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの													
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	“&” 同一パテントファミリー文献													
“O” 口頭による開示、使用、展示等に言及する文献														
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献														
国際調査を完了した日 10.03.2020	国際調査報告の発送日 24.03.2020													
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 佐野 浩樹 21 4071 電話番号 03-3581-1101 内線 3273													

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2020/001077

引用文献			公表日	パテントファミリー文献	公表日
JP	6431969	B1	28.11.2018	US 2019/0148409 A1 段落 0052-0059, 0082-0086, 図 1 - 2, 8 WO 2019/093641 A1 KR 10-2019-0053347 A	
JP	2019-28284	A	21.02.2019	(ファミリーなし)	
US	2018/0190672	A1	05.07.2018	EP 3343611 A1 CN 108269786 A KR 10-2018-0080091 A	
JP	2016-522585	A	28.07.2016	US 2014/0367705 A1 全文全図 WO 2014/204695 A1 TW 201515262 A CN 105324858 A KR 10-2016-0010537 A	
JP	2006-147876	A	08.06.2006	(ファミリーなし)	