



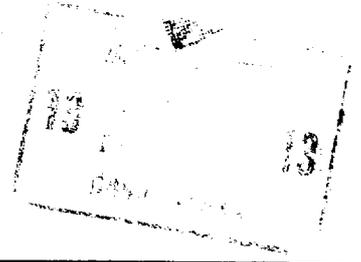
СОЮЗ СОВЕТСКИХ
СОЦИАЛИСТИЧЕСКИХ
РЕСПУБЛИК

(19) SU (11) 1282156 A1

(5D) 4 G 06 F 15/332

ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



- (21) 3906612/24-24
(22) 07.06.85
(46) 07.01.87. Бюл. № 1
(72) В.В. Чернов
(53) 681.32(088.8)
(56) Авторское свидетельство СССР
№ 648989, кл. G 06 F 15/332, 1979.
Авторское свидетельство СССР
№ 1098004, кл. G 06 F 15/332, 1984.
(54) УСТРОЙСТВО ДЛЯ ВЫЧИСЛЕНИЯ КОЭФ-
ФИЦИЕНТА ФУРЬЕ
(57) Изобретение относится к автома-
тике и вычислительной технике и мо-

жет быть использовано для построения вычислительных устройств, использующих алгоритм быстрого преобразования Фурье. Цель изобретения - увеличение точности вычислений. Цель достигается за счет того, что устройство для вычисления коэффициентов Фурье состоит из арифметического блока, четырех блоков сдвига, четырех элементов И, двух регистров, элемента задержки, двух счетчиков, трех сумматоров и соответствующих связей между узлами устройства. 4 ил.

(19) SU (11) 1282156 A1

Изобретение относится к автоматике и вычислительной технике и может быть использовано для построения вычислительных устройств, использующих алгоритм быстрого преобразования Фурье (БПФ).

Цель изобретения - увеличение точности вычисления.

Сущность предлагаемого изобретения заключается в том, что из всего массива операндов текущей итерации вычислений, на которой было зафиксировано переполнение, сдвигаются только операнды, вызвавшие переполнение, остальные, как до переполнения, так и после него, сдвигаются на следующей итерации. При этом, назначается дополнительная итерация после окончания вычислений по алгоритму БПФ, на которой сдвиги всех операндов массива выравниваются, и которая представляет собой вывод результатов преобразования на внешнее устройство. Поэтому, в целом быстрое действие устройства не теряется.

Повышение точности вычислений предлагаемого устройства по сравнению с известным достигается за счет лучшего использования старшего разряда памяти операндов. Кроме того, весь массив операндов, кроме вызвавших переполнение, а их не более четырех, сдвигается на следующей итерации, т.е. сдвигаются результаты итерации вычислений, в то время как в известном устройстве весь массив операндов сдвигается на итерации, на которой прогнозируется переполнение, т.е. сдвигаются исходные данные для итерации вычислений.

На фиг. 1 представлена функциональная схема устройства для вычисления коэффициента Фурье; на фиг. 2 - вариант реализации арифметического блока; на фиг. 3 - временные диаграммы работы устройства; на фиг. 4 - блок-схема алгоритма работы устройства.

Устройство содержит блоки 1-4 сдвига, арифметический блок 5, сумматоры 6-8, счетчики 9 и 10, элементы И 11-14, элемент 15 задержки, регистры 16 и 17. На фиг. 1 обозначены: $Re W$ и $Im W$, $Re A$ и $Im A$, $Re B$ и $Im B$ - реальная и мнимая части тригонометрического коэффициента, первого и второго операндов соответственно; $Re X$ и $Im X$, $Re Y$ и $Im Y$ - реальная и

мнимая части соответственно первого и второго операндов первого результата; $Re A'$ и $Im A'$, $Re B'$ и $Im B'$ - реальная и мнимая части соответственно первого и второго операндов второго результата; порядок A, B, X, Y - величина сдвига вправо операндов A, B, X, Y ; $ТИ1, ТИ2$ - тактовые импульсы первой и второй серий; $ОЗУ$ - оперативное запоминающее устройство; $+1$ - суммирующий вход счетчика. В состав арифметического блока (фиг. 2) входят умножители 18-21, сумматоры 22-27, элемент ИЛИ 28. На временных диаграммах работы устройства (фиг. 3) в качестве примера приведено возникновение переполнения в первом такте. На фиг. 4 представлен алгоритм работы устройства, где обозначено $\langle \rangle$ - содержимое, например $\langle \text{счетчик } 10 \rangle$ - содержимое счетчика 10.

Устройство работает следующим образом.

В $ОЗУ$ хранится входной массив комплексных операндов A_n, B_n и тригонометрических коэффициентов W_n и выходной массив комплексных операндов, X_n, Y_n , где $n = 0, 1, \dots, N/2-1, N$ - величина массива - число точек БПФ. Далее в обозначениях операндов и тригонометрических коэффициентов величина n опущена. Каждый операнд представлен реальной частью ReA, ReB, ReX, ReY , мнимой частью ImA, ImB, ImX, ImY и величиной сдвига вправо порядок A, B, X, Y . Входные и выходные операнды связаны соотношением в комплексной форме: $X = A + BW$, $Y = A - BW$ или в действительной форме:

$$\begin{aligned} ReX &= ReA + (ReB \cdot ReW - ImB \cdot ImW), \\ ImX &= ImA + (ReB \cdot ImW + ImB \cdot ReW), \\ ReY &= ReA - (ReB \cdot ReW - ImB \cdot ImW), \\ ImY &= ImA - (ReB \cdot ImW + ImB \cdot ReW). \end{aligned} \quad (1)$$

В исходном положении порядки A и B равны нулю, счетчики 9 и 10, регистры 16 и 17 сброшены в нулевое состояние, элементы И 12 и 13 открыты логическим нулем, приходящим с выхода арифметического блока 5 через элемент И 14.

Тактовый импульс, приходящий по входу $ТИ1$, проходит через элемент И 12 и записывает в регистр адреса $ОЗУ$ информацию, которая является адресом считываемых из $ОЗУ$ и записываемых в $ОЗУ$ операндов и их порядков. По этому

адресу из ОЗУ считываются операнды ReB , ImB , ReA , ImA . поступающие соответственно на блоки 1-4 сдвигов, считываются порядки операндов B и A , поступающие на вычитающие входы сумматоров 6 и 7 соответственно, считываются части тригонометрического коэффициента ReW , ImW . Пройдя через блоки сдвигов, реальная и мнимая части операндов A и B сдвигаются вправо на величины

Сдвиг $A = \langle \text{счетчик } 10 \rangle + \langle \text{регистр } 17 \rangle - \text{порядок } A$;

Сдвиг $B = \langle \text{счетчик } 10 \rangle + \langle \text{регистр } 17 \rangle - \text{порядок } B$.

На первой итерации вычислений сдвиг $A = 0$, сдвиг $B = 0$. Далее ReW , ImW , ReB' , ImB' , (сдвинутые ReB , ImB) поступают на умножители 18-21, на выходах которых формируются соответственно произведения $ReB' \cdot ReW$, $ImB' \cdot ImW$, $ReB' \cdot ImW$, $ImB' \cdot ReW$. Выход умножителя 18 соединен с суммирующим входом сумматора 22, умножителя 19 - с вычитающим входом, умножителей 20 и 21 - с суммирующими входами сумматора 23. На выходе сумматоров 22 и 23 формируется разность $ReB' \cdot ReW - ImB' \cdot ImW$ и сумма $ReB' \cdot ImW + ImB' \cdot ReW$. Эти разность и сумма, а также ReA' , ImA' (сдвинутые ReA , ImA) поступают на сумматоры 24-27, выходы которых являются выходами операндов ReX , ImX , ReY , ImY , определяемых выражением (1). Если в процессе формирования сумм и разностей не происходит переполнения разрядной сетки (не возникает переноса из старшего разряда) ни одного из сумматоров 22-27, то операнды ReX , ImX , ReY , ImY и их порядки - порядок X , Y , снимаемые с выхода счетчика 10, записываются в ОЗУ импульсом, проходящим через элемент И 13 по входу тактовых импульсов ТИ2.

Если в одном из сумматоров 22-27 возникло переполнение, то оно, проходя через элемент ИЛИ 28 и элемент И 14, запрещает прохождение импульсов ТИ1 и ТИ2 через элементы И 12 и 13, блокируя тем самым запись новой информации в регистр адреса ОЗУ и запись выходных операндов X , Y в ОЗУ. При этом считанные операнды в первом такте (фиг. 3) продолжают считываться и во 2 такте. При этом импульс переполнения открывает элемент И 11. Очередной импульс серии ТИ1, проходя

через элемент И 11, прибавляет к содержимому счетчиков 9 и 10 единицу. Содержимое счетчика 10 (в данном случае 01), проходя через сумматоры 8, 7 и 6, поступает на управляющие входы блоков сдвига 1-4. При этом операнды, прошедшие через блоки, сдвигаются вправо (в данном случае на один разряд). Если переполнение на выходе арифметического блока 5 не пропадает, в счетчики 9 и 10 добавляется еще единица и операнды сдвигаются на 2 разряда вправо. Из выражения (1) можно заключить, что величина сдвига на одной итерации не превышает двух. Эта величина (содержимое счетчика 10) перепиывается по установочным входам в регистр 16. После сдвига операндов переполнение на выходе арифметического блока 5 пропадает и элементы И 12 и 13 открываются. Очередной импульс серии ТИ2 через элемент И 13 записывает выходные операнды X , Y и их порядки в ОЗУ. Далее импульс серии ТИ1 через элемент И 12 записывает новый адрес в регистр адреса ОЗУ и сбрасывает счетчик 10 в нулевое положение. После окончания итерации вычислений содержимое регистра 16 перепиывается в регистр 17, а регистр 16 сбрасывает в нулевое положение через элемент 15 задержки. На следующей итерации сдвигаются операнды, не вызвавшие переполнения на текущей итерации, а величина сдвига определяется содержимым регистра 17 и приходным порядком операндов.

Так как, величина сдвига на одной итерации не превышает двух, то разрядность сумматоров 6-8, счетчика 10, регистров 16 и 17 может быть взята равная двум. Счетчик 9 фиксирует общее количество переполнений. Разрядность его равна числу итераций вычисления БПФ. Выход его является выходом масштабного коэффициента преобразования Фурье.

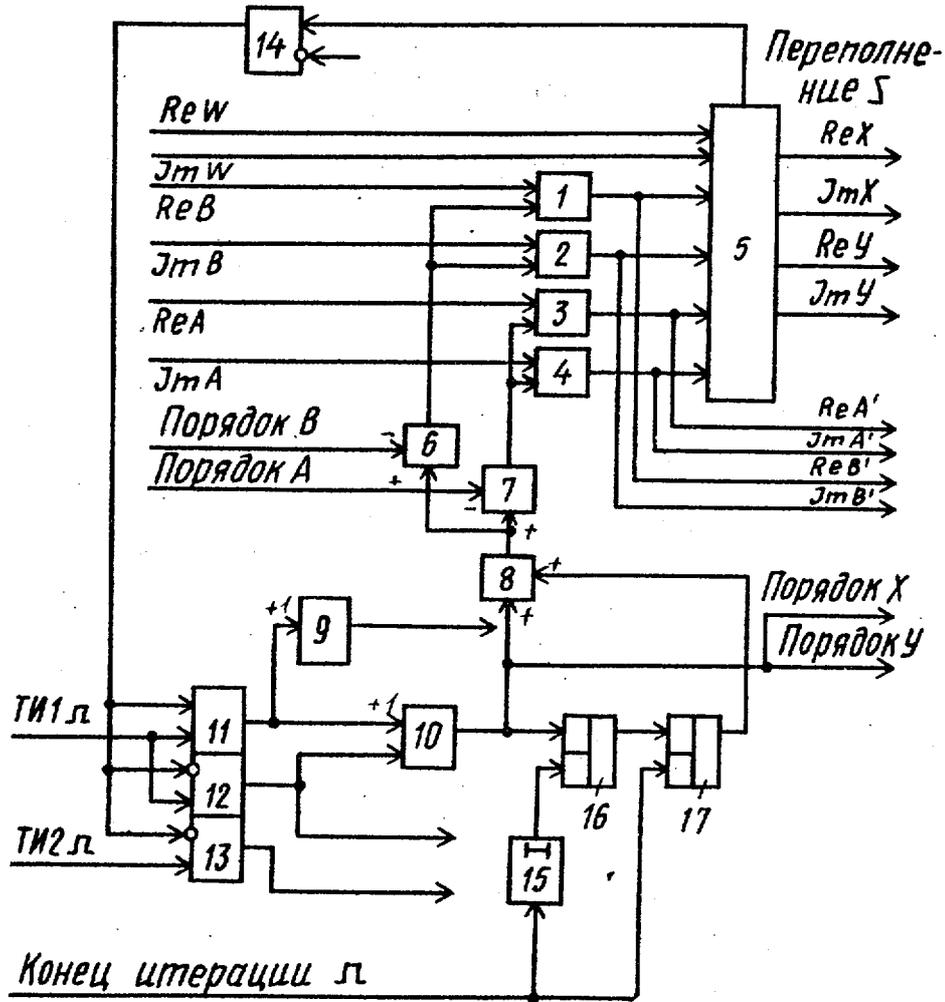
После окончания последней итерации вычисления по алгоритму БПФ начинается дополнительная итерация. При этом блокируется прохождение сигнала переполнения через элемент И 14, а следовательно, и прохождение импульсов серии ТИ1 на суммирующие входы счетчиков 9 и 10. На дополнительной итерации считывание операндов происходит аналогично считыванию на предыдущих итерациях. Операнды проходят

блоки 1-4 сдвига, порядки их сравниваются и поступают в обход арифметического блока 5 на выходы ReA' , ImA' , ReB'' , ImB'' , откуда выводятся на внешнее устройство.

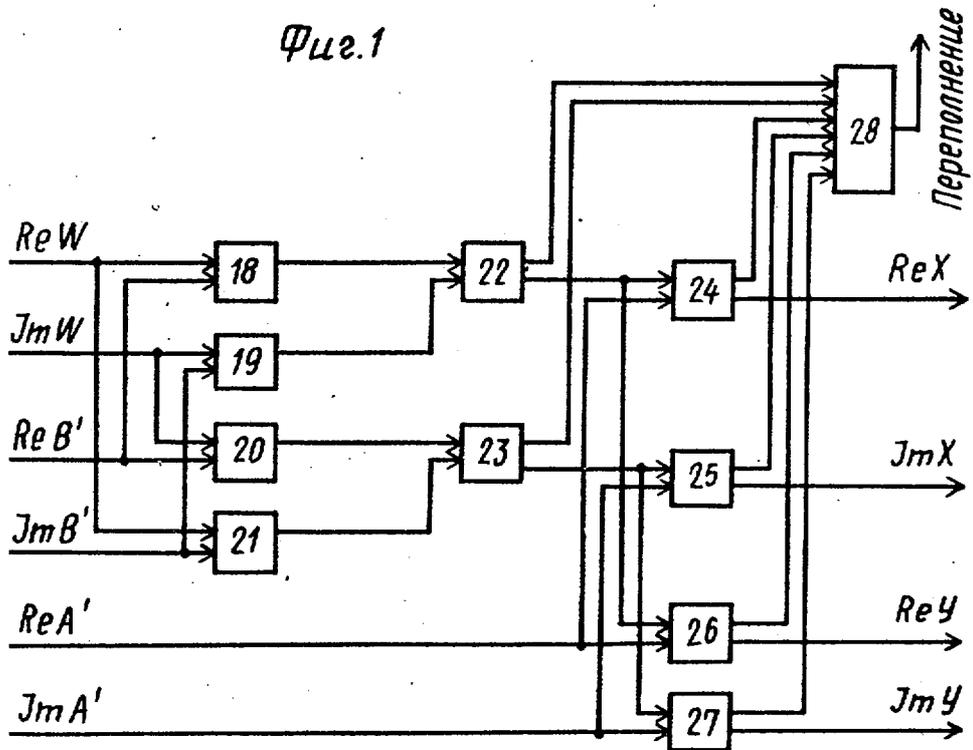
Ф о р м у л а и з о б р е т е н и я

Устройство для вычисления коэффициента Фурье, содержащее четыре блока сдвига, два регистра, элемент задержки, первый счетчик и арифметический блок, входы реальной и мнимой частей первого операнда и входы реальной и мнимой частей второго операнда которого подключены к выходам соответственно первого, второго, третьего и четвертого блоков сдвига, информационные входы которых являются соответственно входами реальной и мнимой частей первого и реальной и мнимой частей второго операндов устройства, выходом масштабирующего коэффициента которого является информационный выход первого счетчика, выход первого регистра подключен к информационному входу второго регистра, тактовый вход которого соединен с входом элемента задержки и является входом конца итерации устройства, выходами реальной и мнимой частей первого и реальной и мнимой частей второго результатов базовой операции являются соответственно выходы реальной и мнимой частей первого и реальной и мнимой частей второго результатов арифметического блока, входы реальной и мнимой частей коэффициента которого являются входами соответственно реальной и мнимой частей коэффициента устройства, а выход элемента задержки подключен к установочному входу первого регистра, о т л и ч а ю щ е с я тем, что, с целью увеличения точности, в него введены четыре

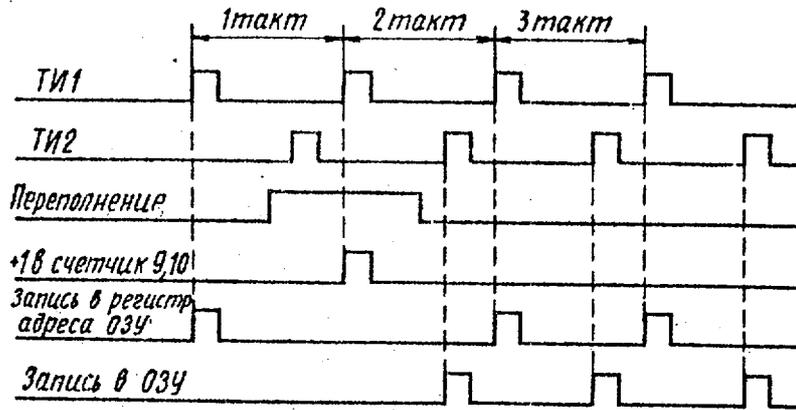
элемента И, три сумматора и второй счетчик, информационный выход которого является выходом порядка устройства и подключен к информационному входу первого регистра и первому входу первого сумматора, выход которого подключен к первым входам второго и третьего сумматоров, вторые входы которых являются входами порядков соответственно первого и второго операндов устройства, выход второго регистра подключен к второму входу первого сумматора, выход второго сумматора подключен к управляющим входам первого и второго блоков сдвига, выход третьего сумматора подключен к управляющим входам третьего и четвертого блоков сдвига, выход переполнения арифметического блока подключен к первому входу первого элемента И, выход которого подключен к первому входу второго элемента И и инверсным входом третьего и четвертого элементов И, выход второго элемента И подключен к счетным входам первого и второго счетчиков, выход третьего элемента И является выходом записи адреса памяти устройства и подключен к входу обнуления второго счетчика, выход четвертого элемента И является выходом записи в память устройства, второй вход второго элемента И и прямой вход третьего элемента И являются первым тактовым входом устройства, вторым тактовым входом которого является прямой вход четвертого элемента И, а инверсный вход первого элемента И является входом задания дополнительной итерации устройства, выходы первого, второго, третьего и четвертого блоков сдвига являются соответственно выходами реальной и мнимой частей первого и реальной и мнимой частей второго коэффициента Фурье устройства.



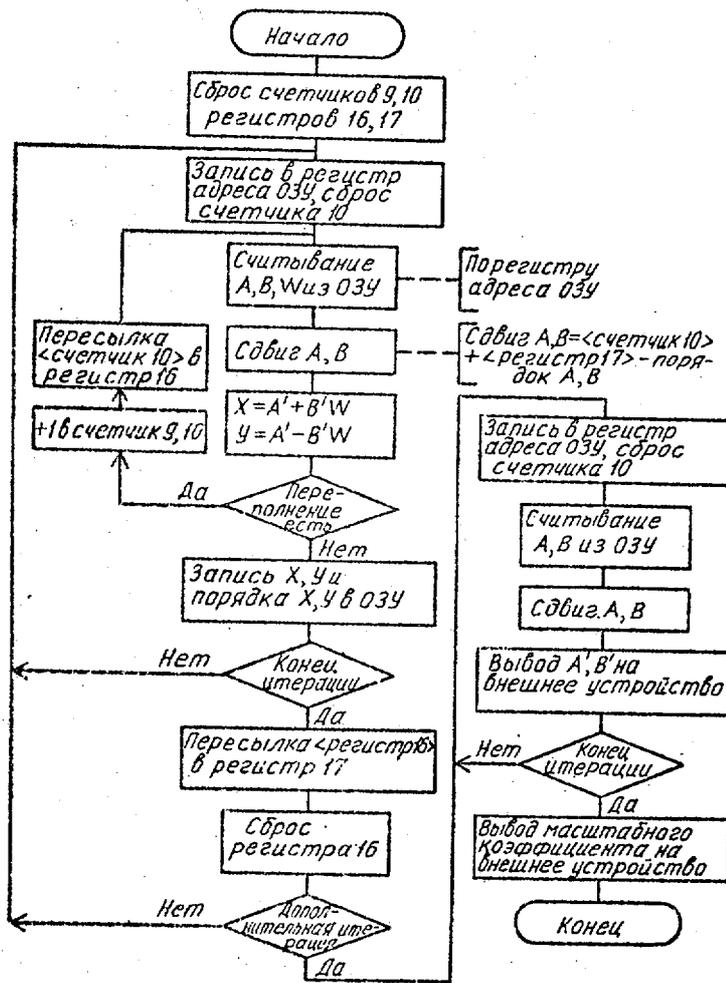
Фиг. 1



Фиг. 2



Фиг.3



Фиг.4

Редактор И. Шулла Составитель А. Баранов
 Техред М. Ходанич Корректор Е. Сирохман

Заказ 7269/49 Тираж 670 Подписное

ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-полиграфическое предприятие, г. Ужгород, ул. Проектная, 4