

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7005125号
(P7005125)

(45)発行日 令和4年1月21日(2022.1.21)

(24)登録日 令和4年1月7日(2022.1.7)

(51)国際特許分類

H 0 1 L	27/146 (2006.01)	H 0 1 L	27/146	A
H 0 4 N	5/374 (2011.01)	H 0 4 N	5/374	
H 0 4 N	5/365 (2011.01)	H 0 4 N	5/365	
H 0 1 L	21/265 (2006.01)	H 0 1 L	21/265	V
G 0 2 B	7/34 (2021.01)	G 0 2 B	7/34	

請求項の数 8 (全21頁) 最終頁に続く

(21)出願番号 特願2016-86156(P2016-86156)
 (22)出願日 平成28年4月22日(2016.4.22)
 (65)公開番号 特開2017-195330(P2017-195330)
 A)
 (43)公開日 平成29年10月26日(2017.10.26)
 審査請求日 平成31年3月28日(2019.3.28)

(73)特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74)代理人 100094112
 弁理士 岡部 譲
 (74)代理人 100101498
 弁理士 越智 隆夫
 (74)代理人 100106183
 弁理士 吉澤 弘司
 (74)代理人 100128668
 弁理士 斎藤 正巳
 (72)発明者 高田 佳明
 東京都大田区下丸子3丁目30番2号
 キヤノン株式会社内
 (72)発明者 岩根 正晃

最終頁に続く

(54)【発明の名称】 撮像素子、撮像システム、および撮像素子の製造方法

(57)【特許請求の範囲】

【請求項1】

第1の光電変換部、第2の光電変換部、第3の光電変換部、第4の光電変換部、前記第1の光電変換部の電荷を転送する第1の転送ゲート、前記第2の光電変換部の電荷を転送する第2の転送ゲート、前記第3の光電変換部の電荷を転送する第3の転送ゲート、前記第4の光電変換部の電荷を転送する第4の転送ゲート、及び増幅トランジスタをそれぞれが有する複数の画素と、

前記複数の画素のそれぞれの画素に対応して配され、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部を覆うマイクロレンズと、を含み、

前記第1の光電変換部と前記第2の光電変換部とは第1の方向に沿って配され、

前記第3の光電変換部と前記第4の光電変換部とは前記第1の方向に沿って配され、

前記第1の光電変換部と前記第3の光電変換部とは前記第1の方向に交差する第2の方向に沿って配され、

前記第2の光電変換部と前記第4の光電変換部とは前記第2の方向に沿って配され、

前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートは、チャネル幅が前記第1の方向及び前記第2の方向のそれぞれに交差するように配され、

前記増幅トランジスタは、1つの前記マイクロレンズに覆われた、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部により共有

されており、

前記第1の転送ゲートは、前記第1の光電変換部において、前記第4の光電変換部に対して反対側の端部に配置され、

前記第2の転送ゲートは、前記第2の光電変換部において、前記第3の光電変換部に対して反対側の端部に配置され、

前記第3の転送ゲートは、前記第3の光電変換部において、前記第2の光電変換部に対して反対側の端部に配置され、

前記第4の転送ゲートは、前記第4の光電変換部において、前記第1の光電変換部に対して反対側の端部に配置され、

平面視において、前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートが、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部と重なる部分のそれぞれの幅は、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部の受光面積によらず一定であり、

前記複数の画素のそれぞれは、前記第1の光電変換部と前記第2の光電変換部とを互いに分離し、且つ、前記第3の光電変換部と前記第4の光電変換部とを互いに分離する第1の分離部を有し、

前記第1の方向における前記第1の光電変換部の長さは、前記第1の方向における前記第2の光電変換部の長さと異なり、

前記第1の方向における前記第3の光電変換部の長さは、前記第1の方向における前記第4の光電変換部の長さと異なることを特徴とする撮像素子。

【請求項2】

第1の光電変換部、第2の光電変換部、第3の光電変換部、第4の光電変換部、前記第1の光電変換部の電荷を転送する第1の転送ゲート、前記第2の光電変換部の電荷を転送する第2の転送ゲート、前記第3の光電変換部の電荷を転送する第3の転送ゲート、前記第4の光電変換部の電荷を転送する第4の転送ゲート、及び増幅トランジスタをそれぞれが有する複数の画素と、

前記複数の画素のそれぞれの画素に対応して配され、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部を覆うマイクロレンズと、を含み、

前記第1の光電変換部と前記第2の光電変換部は第1の方向に沿って配され、前記第1の光電変換部と前記第2の光電変換部との間には絶縁部材が配されておらず、

前記第3の光電変換部と前記第4の光電変換部は前記第1の方向に沿って配され、前記第3の光電変換部と前記第4の光電変換部との間には絶縁部材が配されておらず、

前記第1の光電変換部と前記第3の光電変換部は前記第1の方向に交差する第2の方向に沿って配され、前記第1の光電変換部と前記第3の光電変換部との間には絶縁部材が配されておらず、

前記第2の光電変換部と前記第4の光電変換部は前記第2の方向に沿って配され、前記第2の光電変換部と前記第4の光電変換部との間には絶縁部材が配されておらず、

前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートは、チャネル幅が前記第1の方向及び前記第2の方向のそれぞれに交差するように配され、

前記増幅トランジスタは、1つの前記マイクロレンズに覆われた、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部により共有され、

前記第1の転送ゲートは、前記第1の光電変換部において、前記第4の光電変換部に対して反対側の端部に配置され、

前記第2の転送ゲートは、前記第2の光電変換部において、前記第3の光電変換部に対して反対側の端部に配置され、

前記第3の転送ゲートは、前記第3の光電変換部において、前記第2の光電変換部に対し

10

20

30

40

50

て反対側の端部に配置され、

前記第4の転送ゲートは、前記第4の光電変換部において、前記第1の光電変換部に対して反対側の端部に配置され、

平面視において、前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートが、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部と重なる部分のそれぞれの幅は、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部の受光面積によらず一定であり、

前記複数の画素のそれぞれは、前記第1の光電変換部と前記第2の光電変換部とを互いに分離し、且つ、前記第3の光電変換部と前記第4の光電変換部とを互いに分離する第1の分離部を有し、

前記第1の方向における前記第1の光電変換部の長さは、前記第1の方向における前記第2の光電変換部の長さと異なり、

前記第1の方向における前記第3の光電変換部の長さは、前記第1の方向における前記第4の光電変換部の長さと異なることを特徴とする像素子。

【請求項3】

前記複数の画素のそれぞれは、前記第1の光電変換部と前記第3の光電変換部とを互いに分離し、且つ、前記第2の光電変換部と前記第4の光電変換部とを互いに分離する第2分離部を有し、

前記第2の方向における前記第1の光電変換部の長さは、前記第2の方向における前記第3の光電変換部の長さと異なり、

前記第2の方向における前記第2の光電変換部の長さは、前記第2の方向における前記第4の光電変換部の長さと異なることを特徴とする請求項1又は2に記載の像素子。

【請求項4】

前記複数の画素は、第1の画素と第2の画素を含み、

前記第1の画素において、

前記第1の方向における前記第1の光電変換部の長さは、前記第1の方向における前記第2の光電変換部の長さよりも短く、

前記第1の方向における前記第3の光電変換部の長さは、前記第1の方向における前記第4の光電変換部の長さよりも短く、

前記第2の画素において、

前記第1の方向における前記第1の光電変換部の長さは、前記第1の方向における前記第2の光電変換部の長さよりも長く、

前記第1の方向における前記第3の光電変換部の長さは、前記第1の方向における前記第4の光電変換部の長さよりも長いことを特徴とする請求項1乃至3のいずれか1項に記載の像素子。

【請求項5】

前記第1の画素において、

前記第2の方向における前記第1の光電変換部の長さは、前記第2の方向における前記第3の光電変換部の長さよりも短く、

前記第2の方向における前記第2の光電変換部の長さは、前記第2の方向における前記第4の光電変換部の長さよりも短く、

前記第2の画素において、

前記第2の方向における前記第1の光電変換部の長さは、前記第2の方向における前記第3の光電変換部の長さよりも長く、

前記第2の方向における前記第2の光電変換部の長さは、前記第2の方向における前記第4の光電変換部の長さよりも長いことを特徴とする請求項4に記載の像素子。

【請求項6】

前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、前記第4の光電変換部のそれぞれは、第1導電型の半導体で形成された電荷蓄積領域を含み、

第2導電型の半導体が、前記第1の光電変換部の前記電荷蓄積領域、前記第2の光電変換部の前記電荷蓄積領域、前記第3の光電変換部の前記電荷蓄積領域、及び前記第4の光電変換部の前記電荷蓄積領域の間に配されることを特徴とする請求項1乃至5のいずれか1項に記載の撮像素子。

【請求項7】

撮像光学系からの光束のうち分割された光束により形成された複数の像を、前記複数の光電変換部によって光電変換し、位相差検出に用いられる焦点検出信号を出力する読み出し回路を備えることを特徴とする請求項1乃至6のいずれか1項に記載の撮像素子。

【請求項8】

請求項1乃至7のいずれか1項に記載の撮像素子と、

前記撮像素子からの信号を処理する信号処理装置とを備えることを特徴とする撮像システム。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は撮像素子、撮像システム、および撮像素子の製造方法に関する。

【背景技術】

【0002】

C M O S型固体撮像素子において、焦点を検出する方式の一つとして瞳分割位相差方式が提案されている。特許文献1には、撮像画素群を構成する第1の画素と第2の画素の光電変換部の分割位置をずらし、または、 x 方向および y 方向の分割数をそれぞれ互いに素の自然数にする構成が開示されている。この構成は、光電変換部の分割に伴い生じる低感度帯の影響を抑制させることを目的としている。

20

【先行技術文献】

【特許文献】

【0003】

【文献】特開2012-235444号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

瞳分割位相差方式の撮像素子において、焦点検出を精度良く行うためには、撮像光学系から入射した光を対称的に瞳分割して、対となる光電変換部に導く必要がある。一方、光電変換部が等間隔に分割された画素のみからなる場合、短瞳距離レンズの高入射角光に対して、特に周辺像高においては、入射光を対となる光電変換部に対称的に導くことが困難になる。

30

【0005】

この問題に対する解決策の一つとしては、光電変換部の分割位置をずらすことが有効である。しかしながら、光電変換部の分割位置をずらすと、対となる光電変換部の電荷転送特性の差または電荷転送特性の劣化が生じ、ひいては焦点検出精度が低下する。また、焦点検出用の瞳分割画素が撮像画素を兼ねている場合には、撮像特性の低下という問題も生じ得る。特許文献1には、分離帯により不等間隔に分割された光電変換部が示されているが、上記問題点についての言及はない。

40

【0006】

本発明は上記問題点を鑑みてなされたものであり、瞳分割位相差方式の撮像素子において、撮像特性を劣化させることなく、焦点検出精度を向上することを目的とする。

【課題を解決するための手段】

【0007】

本発明の一実施形態における撮像素子は、第1の光電変換部、第2の光電変換部、第3の光電変換部、第4の光電変換部、前記第1の光電変換部の電荷を転送する第1の転送ゲート、前記第2の光電変換部の電荷を転送する第2の転送ゲート、前記第3の光電変換部の

50

電荷を転送する第3の転送ゲート、前記第4の光電変換部の電荷を転送する第4の転送ゲート、及び増幅トランジスタをそれぞれが有する複数の画素と、前記複数の画素のそれぞれの画素に対応して配され、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部を覆うマイクロレンズと、を含み、前記第1の光電変換部と前記第2の光電変換部とは第1の方向に沿って配され、前記第3の光電変換部と前記第4の光電変換部とは前記第1の方向に沿って配され、前記第1の光電変換部と前記第2の光電変換部とは前記第1の方向に交差する第2の方向に沿って配され、前記第2の光電変換部と前記第4の光電変換部とは前記第2の方向に沿って配され、前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートは、チャネル幅が前記第1の方向及び前記第2の方向のそれぞれに交差するように配され、前記増幅トランジスタは、1つの前記マイクロレンズに覆われた、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部により共有されており、前記第1の転送ゲートは、前記第1の光電変換部において、前記第4の光電変換部に対して反対側の端部に配置され、前記第2の転送ゲートは、前記第2の光電変換部において、前記第3の光電変換部に対して反対側の端部に配置され、前記第3の転送ゲートは、前記第3の光電変換部において、前記第2の光電変換部に対して反対側の端部に配置され、前記第4の転送ゲートは、前記第4の光電変換部において、前記第1の光電変換部に対して反対側の端部に配置され、前記第2の転送ゲートは、平面視において、前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートが、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部と重なる部分のそれぞれの幅は、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部の受光面積によらず一定であり、前記複数の画素のそれぞれは、前記第1の光電変換部と前記第2の光電変換部とを互いに分離し、且つ、前記第3の光電変換部と前記第4の光電変換部とを互いに分離する第1の分離部を有し、前記第1の方向における前記第1の光電変換部の長さは、前記第1の方向における前記第2の光電変換部の長さと異なり、前記第1の方向における前記第3の光電変換部の長さは、前記第1の方向における前記第4の光電変換部の長さと異なる。

【0008】

本発明の他の実施形態における撮像素子は、第1の光電変換部、第2の光電変換部、第3の光電変換部、第4の光電変換部、前記第1の光電変換部の電荷を転送する第1の転送ゲート、前記第2の光電変換部の電荷を転送する第2の転送ゲート、前記第3の光電変換部の電荷を転送する第3の転送ゲート、前記第4の光電変換部の電荷を転送する第4の転送ゲート、及び増幅トランジスタをそれぞれが有する複数の画素と、前記複数の画素のそれぞれの画素に対応して配され、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部を覆うマイクロレンズと、を含み、前記第1の光電変換部と前記第2の光電変換部は第1の方向に沿って配され、前記第1の光電変換部と前記第2の光電変換部との間には絶縁部材が配されておらず、前記第3の光電変換部と前記第4の光電変換部は前記第1の方向に沿って配され、前記第3の光電変換部と前記第4の光電変換部との間には絶縁部材が配されておらず、前記第1の光電変換部と前記第3の光電変換部は前記第1の方向に交差する第2の方向に沿って配され、前記第1の光電変換部と前記第3の光電変換部との間には絶縁部材が配されておらず、前記第2の光電変換部と前記第4の光電変換部との間には絶縁部材が配されておらず、前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートは、チャネル幅が前記第1の方向及び前記第2の方向のそれぞれに交差するように配され、前記増幅トランジスタは、1つの前記マイクロレンズに覆われた、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部により共有され、前記第1の転送ゲートは、前記第1の光電変換部において、前記第4の光電変換部に対して反対側の端部に配置され、前記第2の転送ゲートは、前記第2の光電変換部において、前記第3の光電変換部に対して反対側の端部に配置され、前記第3の転送ゲートは、前記第3の光電変換部において、前記第2の光電変換部に対して反対側の端部に配置され、前記第4の転送ゲートは、前記第4の光電変換部において、前記第1の光電変換部に対して反対側の端部に配置され、前記第2の転送ゲートは、平面視において、前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートは、前記複数の画素のそれぞれは、前記第1の光電変換部と前記第2の光電変換部とを互いに分離し、且つ、前記第3の光電変換部と前記第4の光電変換部とを互いに分離する第1の分離部を有し、前記第1の方向における前記第1の光電変換部の長さは、前記第1の方向における前記第2の光電変換部の長さと異なり、前記第1の方向における前記第3の光電変換部の長さは、前記第1の方向における前記第4の光電変換部の長さと異なる。

10

20

30

40

50

電変換部において、前記第2の光電変換部に対して反対側の端部に配置され、前記第4の転送ゲートは、前記第4の光電変換部において、前記第1の光電変換部に対して反対側の端部に配置され、平面視において、前記第1の転送ゲート、前記第2の転送ゲート、前記第3の転送ゲート、及び前記第4の転送ゲートが、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部と重なる部分のそれぞれの幅は、前記第1の光電変換部、前記第2の光電変換部、前記第3の光電変換部、及び前記第4の光電変換部の受光面積によらず一定であり、前記複数の画素のそれぞれは、前記第1の光電変換部と前記第2の光電変換部とを互いに分離し、且つ、前記第3の光電変換部と前記第4の光電変換部とを互いに分離する第1の分離部を有し、前記第1の方向における前記第1の光電変換部の長さは、前記第1の方向における前記第2の光電変換部の長さと異なり、前記第1の方向における前記第3の光電変換部の長さは、前記第1の方向における前記第4の光電変換部の長さと異なる。

【0009】

本発明の他の実施形態における撮像素子の製造方法は、複数の光電変換部、前記複数の光電変換部の電荷を転送する複数の転送ゲートをそれぞれが有する複数の画素を備えた、第1の画素群および第2の画素群を備えた撮像素子の製造方法であって、半導体基板に前記複数の転送ゲートを形成する工程と、前記光電変換部が分離帯により第1の方向に複数に分離されるようにレジストパターンを形成する工程であって、(i)前記第1の画素群を構成する前記画素における前記分離帯の少なくとも一部の位置と、前記第2の画素群を構成する前記画素における前記分離帯の少なくとも一部の位置とが、前記第1の方向にずれており、(ii)前記複数の光電変換部が平面視において前記複数の転送ゲートに重なる部分の幅がそれぞれ等しく、(iii)前記分離帯は第1の分離部および第2の分離部を含み、前記第2の分離部は前記第1の分離部よりも転送ゲートから近くに位置し、前記第2の分離部は前記光電変換部を等間隔に分離するように、前記レジストパターンを形成する工程と、前記転送ゲートおよび前記レジストパターンを形成した後、前記半導体基板の法線方向とのなすチルト角が 0° ではない注入方向からイオン注入する工程とを含み、前記チルト角を θ 、前記注入方向を前記半導体基板の面に投影した方向と前記転送ゲートのゲート長方向とがなす角を α 、前記イオン注入する工程を行う際の前記レジストパターンの膜厚を h とすると、前記第1の分離部の長さが $h \cdot \tan \alpha \cdot \cos \theta$ よりも大きい。

【発明の効果】

【0010】

本発明により、瞳分割位相差方式の撮像素子において、撮像特性を劣化させることなく、焦点検出精度を向上することができる。

【図面の簡単な説明】

【0011】

【図1】第1の実施形態における撮像システムのブロック図である。

【図2】第1の実施形態における撮像素子のブロック図である。

【図3】第1の実施形態における画素部の画素配列の概略図である。

【図4】第1の実施形態における瞳分割パターンの概略図である。

【図5】第1の実施形態における瞳分割位相差方式の焦点検出の説明図である。

【図6】第2の実施形態における瞳分割パターンの概略図である。

【図7】第3の実施形態における画素部の画素配列の概略図である。

【図8】第3の実施形態における瞳分割パターンの概略図である。

【図9】第1の実施形態における撮像素子の製造方法の説明図である。

【図10】第1の実施形態における撮像素子の製造方法の説明図である。

【図11】第1の実施形態における光電変換部を形成する際のイオン注入工程の説明図である。

【発明を実施するための形態】

【0012】

(第1の実施形態)

10

20

30

40

50

図1は、第1の実施形態における撮像素子1を備えた撮像システム100のブロック図である。撮像システム100は例えばスマートフォン、タブレット型コンピュータなど、撮像機能を備えた装置であればその種類を問わない。図1に示すように、撮像光学系は、第1のレンズ群101、絞り102、第2のレンズ群103、第3のレンズ群104、光学的ローパスフィルタ105を含む。第1のレンズ群101は撮像光学系の先端に配置され、光軸方向に進退可能に保持される。絞り102は、その開口径を調節することで撮影時の光量調節を行う。第2のレンズ群103は、第1のレンズ群101の進退動作と連動して変倍作用（ズーム機能）を実現させる。第3のレンズ群104は、光軸方向の進退移動により焦点調節を行う。

【0013】

光学的ローパスフィルタ105は、撮影画像の偽色やモアレを軽減するための光学素子である。撮像素子1は、レンズ群101、103、104によって結像された被写体像を光電変換（撮像）して撮像信号（画素信号）を生成する。ここでは、撮像素子1は瞳分割位相差方式のCMOSイメージセンサなどの固体撮像素子である。

【0014】

撮像素子1から出力されるアナログの画像信号はAFE（Analog Front End）107によりデジタル信号（画像データ）に変換される。DFE（Digital Front End）108は画像データに対して、所定の演算処理を施す。DSP（Digital Signal Processor）109は、DFE108から出力される画像データに対して補正処理、現像処理などを行なう信号処理装置である。また、DSP109は、画像データから焦点ずれ量を算出するAF（オートフォーカス）演算も行う。

【0015】

記録媒体110には画像データが記録される。表示部111は撮影した画像や各種メニュー画面などを表示するためのものであり、液晶ディスプレイ（LCD）などが使用される。RAM112は画像データなどを一時的に記憶するものであり、DSP109と接続されている。タイミングジェネレータ（TG）113は、撮像素子1に駆動信号を供給する。

【0016】

CPU（コントローラ、制御部）114は、AFE107、DFE108、DSP109、TG113、絞り駆動回路115、シャッター駆動回路121の制御を行う。また、CPU114は、DSP109のAF演算結果に基づいてフォーカス駆動回路116を制御する。CPU114の動作プログラムはROM119または不図示のメモリに記憶されている。

【0017】

絞り駆動回路115は、絞りアクチュエータ117を駆動制御することにより絞り102を駆動する。フォーカス駆動回路116は、フォーカスアクチュエータ118を駆動制御することにより第3のレンズ群104を光軸方向に進退移動させ、これにより焦点調節を行う。ROM119は、各種補正データ等を記憶するものである。メカニカルシャッター120は、静止画撮影時において撮像素子1への露光量を制御する。メカニカルシャッタ-120は、ライブビュー動作時や動画撮影時においては開状態を保持し、撮像素子1を露光し続ける状態となる。シャッター駆動回路121は、メカニカルシャッター120を制御する。

【0018】

図2は本実施形態における撮像素子1のブロック図である。撮像素子1は、画素部2、垂直走査回路（VSR）3、列増幅回路4、出力アンプ5、水平走査回路（HSR）6を備える。画素部2は行方向および列方向に沿って二次元マトリクス状に配列された複数の画素を有する。なお、本明細書において、行方向とは図面における水平方向を示し、列方向とは図面において垂直方向を示すものとする。図2においては、説明の簡略化のために3行3列の画素が示されているが、画素の数は限定されるものではない。なお、一部の画素はOB（オプティカル・ブラック）画素として遮光されても良い。

【0019】

10

20

30

40

50

画素 20 は、第 1、第 2 の光電変換部 201a、201b、第 1、第 2 の転送トランジスタ M1a、M1b、浮遊拡散領域 205、リセットトランジスタ M2、増幅トランジスタ M3、選択トランジスタ M4 を含む。第 1 の光電変換部 201a、第 2 の光電変換部 201b はフォトダイオードから構成されている。以下の説明は、画素 20 を構成するトランジスタが N チャネル MOS トランジスタである例を示している。光電変換部 201a、201b にはマイクロレンズが設けられており、マイクロレンズにより集光された光が光電変換部 201a、201b に入射する。このように、2 つの光電変換部 201a、201b は瞳分割された光電変換ユニット 201 を構成している。なお、光電変換ユニット 201 を構成する光電変換部の個数は 2 個に限定されず、それ以上の個数であっても良い。

【0020】

転送トランジスタ M1a、M1b は光電変換部 201a、201b に対応して設けられ、それぞれのゲートには駆動パルス P TXA、P TXB が印加される。駆動パルス P TXA、P TXB がハイレベルとなると、転送トランジスタ M1a、M1b がオン（導通状態）となり、光電変換部 201a、201b の信号が増幅トランジスタ M3 の入力ノードである浮遊拡散領域 205 に転送される。また、駆動パルス P TXA、P TXB がロー・レベルとなると、転送トランジスタ M1a、M1b はオフ（非導通状態）となる。転送トランジスタ M1a、M1b をオンまたはオフすることにより、光電変換部 201a、201b の電荷を独立に浮遊拡散領域 205 に転送することができる。増幅トランジスタ M3 は、浮遊拡散領域 205 に転送された電荷に基づく信号を列信号線 41 へ出力する。

【0021】

リセットトランジスタ M2 のソースは浮遊拡散領域 205 に接続され、ゲートには駆動パルス P RES が印加される。駆動パルス P RES がハイレベルとなると、リセットトランジスタ M2 はオンとなり、浮遊拡散領域 205 にリセット電圧が供給される。選択トランジスタ M4 は増幅トランジスタ M3 と列信号線 41 との間に設けられており、選択トランジスタ M4 のゲートには駆動パルス P SEL が印加される。駆動パルス P SEL がハイレベルとなると、増幅トランジスタ M3 と列信号線 41 とが電気的に導通する。

【0022】

列信号線 41 は列毎に設けられており、列信号線 41 には電流源 42 が電気的に接続されている。電流源 42 は列信号線 41 を介して増幅トランジスタ M3 のソースにバイアス電流を供給し、増幅トランジスタ M3 はソースフォロアとして動作する。

【0023】

垂直走査回路 3 は、各行の転送トランジスタ M1a、M1b、リセットトランジスタ M2、選択トランジスタ M4 のそれぞれのゲートに駆動パルスを供給する。駆動パルスは、行ごと、順次、もしくはランダムに供給される。垂直走査回路 3 は、転送トランジスタ M1a、M1b のいずれかを導通状態にする読み出しモード、および、転送トランジスタ M1a、M1b をともに導通状態にする読み出しモードを実行可能である。

【0024】

読み出し回路としての列増幅回路 4 は列ごとに設けられ、列信号線 41 に直接もしくはスイッチを介して接続されている。列増幅回路 4 は演算増幅器 400、基準電圧源 402、入力容量 CO、フィードバック容量 Cf、保持容量 CTS1、CTS2、CTN1、CTN2、スイッチ 401、403～410 を備える。

【0025】

入力容量 CO の第 1 ノードは列信号線 41 に電気的に接続され、第 2 ノードは演算増幅器 400 の反転入力ノードに電気的に接続される。フィードバック容量 Cf の第 1 ノードは、演算増幅器 400 の反転入力ノードおよび入力容量 CO の第 2 ノードに電気的に接続される。フィードバック容量 Cf の第 2 ノードは演算増幅器 400 の出力ノードに電気的に接続される。

【0026】

スイッチ 401 はフィードバック容量 Cf と並列に設けられており、演算増幅器 400 の反転入力ノードと出力ノードとの間のフィードバック経路の電気的接続を制御する。スイ

10

20

30

40

50

スイッチ 401 がオフになると、演算増幅器 400 は入力容量 CO の容量値およびフィードバック容量 Cf の容量値の比で定められるゲインで列信号線 41 の信号を反転増幅する。スイッチ 401 がオンになると、演算増幅器 400 はボルテージ・フォロアとして動作する。基準電圧源 402 は基準電圧 Vref を演算増幅器 400 の非反転入力ノードに供給する。演算増幅器 400 の反転入力ノードおよび非反転入力ノードは仮想短絡されることにより、反転入力ノードの電圧も基準電圧 Vref となる。

【0027】

演算増幅器 400 の出力はスイッチ 403 ~ 406 を介して保持容量 CTS1、CTS2、CTN1、CTN2 にそれぞれ出力される。保持容量 CTS1、CTS2、CTN1、CTN2 は演算増幅器 400 からの出力を保持する容量である。保持容量 CTS1 には光電変換部 201a の光電変換時における輝度信号が保持され、保持容量 CTS2 には光電変換部 201a、201b の光電変換時における輝度信号が保持される。保持容量 CTN1、CTN2 にはリセット時における信号が保持される。スイッチ 403 ~ 406 は保持容量 CTS1、CTS2、CTN1、CTN2 と演算増幅器 400 との間の電気経路に設けられ、演算増幅器 400 の出力ノードと、保持容量 CTS1、CTS2、CTN1、CTN2 との電気的導通を制御する。スイッチ 403 は駆動パルス PTS A によって制御され、スイッチ 405 は駆動パルス PTS AB によって制御される。また、スイッチ 404、406 は駆動パルス PTN によって制御される。

【0028】

スイッチ 407 ~ 410 は、水平走査回路 6 からの信号に基づきオンとなり、保持容量 CTS1、CTS2、CTN1、CTN2 に保持された信号を水平出力線 501、502 へ出力する。水平出力線 501 には保持容量 CTS1、CTS2 に保持された輝度信号が出力され、水平出力線 502 には保持容量 CTN1、CTN2 に保持されたリセット信号が出力される。出力アンプ 5 は差動増幅器を含み、水平出力線 501、502 に出力された信号の差分を外部へ出力する。すなわち、相關二重サンプリング (CDS) により、輝度信号からノイズ成分が除去された信号が出力アンプ 5 から出力される。なお、出力アンプ 5 において CDS を行わずに、撮像素子の外部において CDS を行っても良い。水平走査回路 6 はシフトレジスタを備え、列増幅回路 4 に駆動パルスを順次供給することにより、列増幅回路 4 からの信号を水平出力線 501、502 に出力させる。以上の構成により、光電変換部 201a、201b のそれぞれの信号を加算した (A + B) 信号、光電変換部 201a の A 信号を得ることができる。(A + B) 信号は画像信号として用いられる。光電変換部 201b の B 信号は (A + B) 信号から A 信号を減算することで求められる。なお、減算を行わずに、光電変換部 201b からの B 信号を独立に読み出しても良い。A 信号、B 信号は位相差検出のための焦点検出信号として用いられる。

【0029】

図 3 は、本実施形態における画素部 2 の画素配列の概略図であって、6 列 × 6 行分の画素 20 を示している。図 3 に示す 6 列 × 6 行の画素配列が面上に繰り返し多数配置され、高解像度画像の取得が可能である。画素部 2 にはカラーフィルタがペイヤ配列に従って配置され、奇数行の画素 20 には、左から順に R (赤) と G (緑) のカラーフィルタが交互に配置されている。また、偶数行の画素 20 には、左から順に G と B (青) のカラーフィルタが交互に配置されている。なお、本発明の効果はモノクロ撮像素子であっても得られ、カラーフィルタは必ずしも必要ではない。また、シアン、マゼンタ、イエローなどの補色のカラーフィルタを用いても良い。

【0030】

それぞれの画素 20 は分離帯により互いに分離された複数の光電変換部 201a、201b、マイクロレンズ 207 を備える。光電変換部 201a、201b は 1 つのマイクロレンズ 207 を共有している。本実施形態では、すべての画素 20 の光電変換部 201a、201b は第 1 の方向としての水平方向 (+x 方向または -x 方向) に 2 分割されており、水平方向に沿って並ぶ。分割 (分離) された光電変換部 201a、201b の出力信号は独立して読み出すことができる。画素部 2 は瞳分割パターンの異なる第 1 の画素群、第

10

20

30

40

50

2の画素群、第3の画素群から構成されている。第1～第3の画素群のいずれかの画素群の画素における分離帯の少なくとも一部の位置と、他の画素群の画素における分離帯の少なくとも一部の位置とは、分割方向（第1の方向）にずれている。なお、以下の説明において、水平方向（+x方向または-x方向）を分割方向（第1の方向）とするが、垂直方向（+y方向または-y方向）を分割方向としても良い。

【0031】

第1の画素群の画素20Aにおいて、光電変換部201a（R1a、G1a、B1a）、光電変換部201b（R1b、G1b、B1b）の分割位置は、第2、第3の画素群を構成する画素20B、20Cにおける分割位置に対して-x方向にずれている。また、第2の画素群の画素20Bにおいて、光電変換部201a（R2a、G2a、B2a）、光電変換部201b（R2b、G2b、B2b）の分割位置は、第1、第3の画素群における分割位置に対して+ x方向にずれている。第3の画素群の画素20Cにおいて、光電変換部201a（R3a、G3a、B3a）、光電変換部201b（R3b、G3b、B3b）の分割位置は画素中心線上にある。

10

【0032】

図4は第1の実施形態における画素の瞳分割パターンの概略図であって、平面視における画素の一部を示している。図4（a）は第1の画素群の画素20Aの瞳分割パターンを示している。第1の画素群の画素20Aにおいて、光電変換部201a（R1a、G1a、B1a）、201b（R1b、G1a、B1a）は分離帯202Aによって互いに分割され、x方向（第1の方向）に沿って並んでいる。分離帯202Aは第1～第3の分離部202Aa～202Acから構成される。第1の分離部202Aaは、画素中心線Cに対して水平方向（-x方向）に距離dだけずれている。すなわち、第1の方向に沿った第1の分離部202Aaを通る線における第1の光電変換部201aの長さと第2の光電変換部201bの長さとの差は距離dである。第2の分離部202Abは画素中心線C上に位置し、第3の分離部202Acは第1の分離部202Aa、第2の分離部202Abを連結している。第2の分離部202Abは分離部202Aa、202Acよりも転送ゲートポリシリコン204a、204bの近くに位置している。第2の分離部202Abは画素中心線C上に位置し、光電変換部201a、201bを等間隔に分割している。ここで、画素中心線Cは、光電変換ユニット201を水平方向において等分する仮想線である。光電変換部201a、201bは画素中心線Cに対して非対称に分割されており、光電変換部201bの面積は光電変換部201aの面積よりも大きい。

20

【0033】

転送ゲートポリシリコン204a、204bは転送トランジスタM1a、M1bのゲートとして機能する。光電変換部201aおよび浮遊拡散領域205aは転送トランジスタM1aのソース／ドレイン領域を共有している。転送ゲートポリシリコン204aに電圧を印加することにより、光電変換部201aから浮遊拡散領域205aに電荷が転送される。同様に、光電変換部201bおよび浮遊拡散領域205bは転送トランジスタM1bのソース／ドレイン領域を共有している。転送ゲートポリシリコン204bに電圧を印加することにより、光電変換部201bから浮遊拡散領域205bに電荷が転送される。

30

【0034】

転送ゲートポリシリコン204a、204bの一部は、平面視において光電変換部201a、201bと重なっている。転送ゲートポリシリコン204a、204bのそれぞれの幅の方向は一致している。第1の光電変換部201aが第1の転送ゲートポリシリコン204aと重なる部分の幅W1は、第2の光電変換部201bが第2の転送ゲートポリシリコン204bと重なる部分の幅W2と等しい。このため、転送トランジスタM1a、M1bの電荷転送の特性を同等にすることができる。すなわち、光電変換部201a、201bを非対称に分割しながらも、電荷転送特性の対称性を維持することが可能となる。

40

【0035】

図4（b）は第2の画素群の画素20Bの瞳分割パターンを示している。光電変換部201a（R2a、G2a、B2a）、201b（R2b、G2a、B2a）は分離帯202

50

B によって分割されている。分離帯 2 0 2 B は分離部 2 0 2 B a ~ 2 0 2 B c から構成される。図 4 (a) とは異なり、第 1 の分離部 2 0 2 B a は画素中心線 C に対して + x 方向に距離 d だけ偏心して位置している。第 2 の分離部 2 0 2 B b は画素中心線 C 上に位置し、第 3 の分離部 2 0 2 B c は第 1 の分離部 2 0 2 B a 、第 2 の分離部 2 0 2 B b を連結している。図 4 (b) においても、重なり部分の幅 W 1 は重なり部分の幅 W 2 と等しい。

【 0 0 3 6 】

図 4 (c) は第 3 の画素群の画素 2 0 C の瞳分割パターンを示している。光電変換部 2 0 1 a (R 3 a 、 G 3 a 、 B 3 a) 、 2 0 1 b (R 3 b 、 G 3 a 、 B 3 a) は分離帯 2 0 2 C によって画素の中心で水平方向に分割されている。分離帯 2 0 2 C は直線状をなし、画素中心線 C 上に位置している。図 4 (c) においても、重なり部分の幅 W 1 は重なり部分の幅 W 2 と等しい。

10

【 0 0 3 7 】

図 4 (a) ~ (c) において、光電変換部 2 0 1 a 、 2 0 1 b の電荷に基づく信号を独立に読み出すことにより、焦点検出を行うことができる。一方、光電変換部 2 0 1 a 、 2 0 1 b の電荷に基づく信号を合成することにより、通常の撮影画像の信号を形成することが可能となる。

【 0 0 3 8 】

図 5 は瞳分割位相差方式の焦点検出を説明するための図である。図 5 (a) は本実施形態における画素 2 0 の概略断面図を示している。画素 2 0 は瞳分割位相差方式の固体撮像素子を構成し、対をなす光電変換部 2 0 1 a 、 2 0 1 b の上方 (+ z 方向) には 1 つのマイクロレンズ 2 0 7 が形成されている。マイクロレンズ 2 0 7 の上方にはさらに図 1 の撮像光学系 (1 0 1 ~ 1 0 5) が設けられている。撮像光学系からの光束 R は、マイクロレンズ 2 0 7 を介して受光面 2 0 6 に導かれる。

20

【 0 0 3 9 】

図 5 (b) 、 (c) は撮像光学系 (+ z 方向) から受光面 2 0 6 を見た図である。光束 R はマイクロレンズ 2 0 7 によって集光され、射出瞳像 R 1 として受光面 2 0 6 に投影される。瞳分割位相差方式の固体撮像素子において焦点検出を精度良く行うためには、撮像光学系から入射した光束を対称に瞳分割して、対となる光電変換部 2 0 1 a 、 2 0 1 b に導く必要がある。図 5 (b) は、撮像領域のほぼ中央に位置している画素 2 0 を表している。この画素 2 0 において、射出瞳像 R 1 は、対となる光電変換部 2 0 1 a 、 2 0 1 b にほぼ均等に分割されて投影される。この場合、光電変換部 2 0 1 a 、 2 0 1 b のそれぞれに生じる電荷はほぼ等しくなる。図 5 (c) は撮像領域の端に位置する画素 2 0 を表している。この画素において、射出瞳像 R 1 は、対となる光電変換部 2 0 1 a 、 2 0 1 b に非対称に分割されて投影され、光電変換部 2 0 1 a 、 2 0 1 b のそれぞれに生じる電荷に差が生じる。すなわち、撮像領域における画素 2 0 の位置によって、画素 2 0 から読み出された信号が異なり、焦点検出精度が低下してしまう。特に、短瞳距離レンズの高入射角光に対しては、撮像領域の端に位置する画素 2 0 において、射出瞳像 R 1 の対称性が悪化し、焦点検出が困難となる。

30

【 0 0 4 0 】

この問題に対し、本実施形態の撮像装置は、光電変換部 2 0 1 a 、 2 0 1 b の分割位置の異なる第 1 ~ 第 3 の画素群を備える。第 1 の画素群の画素 2 0 A においては、光電変換部 2 0 1 a 、 2 0 1 b は画素中心から x 方向に偏心した分離帯 2 0 2 A によって分割されている。また、第 2 の画素群の画素 2 0 B においては、光電変換部 2 0 1 a 、 2 0 1 b は画素中心線 C から + x 方向に偏心した分離帯 2 0 2 B により分割されている。また、第 3 の画素群の画素 2 0 C においては、光電変換部 2 0 1 a 、 2 0 1 b は画素中心の分離帯 2 0 2 C によって分割されている。本実施形態によれば、射出瞳像 R 1 の偏心位置に応じて、第 1 ~ 第 3 の画素群の画素信号を適宜選択することにより、焦点検出精度の低下を抑えることができる。

40

【 0 0 4 1 】

例えば、図 5 (c) のように射出瞳像 R 1 が + x 方向にずれている場合には、第 2 の画素

50

群の画素 20B からの信号を用いて焦点検出が行われる。画素 20B の光電変換部 201a、201b は、+x 方向に偏心した位置で分割されている。射出瞳像 R1 は光電変換部 201a、201b に対称に投影されるため、第 2 の画素群の画素 20B の信号を用いて焦点検出を行うことで、焦点検出精度を維持することができる。

【0042】

一方、射出瞳像 R1 が -x 方向にずれている場合には、第 1 の画素群の画素 20A からの信号を用いて焦点検出が行われる。画素 20A の光電変換部 201a、201b は、-x 方向に偏心した位置で分割されているため、射出瞳像 R1 は光電変換部 201a、201b に対称に投影される。従って、この場合においても、焦点検出精度を維持することができる。なお、第 1 ~ 第 3 の画素群の選択は図 1 に示された CPU114、DSP109 において行い得る。

10

【0043】

さらに、本実施形態では、第 1 ~ 第 3 の画素群の画素 20A ~ 20C において、光電変換部 201a、201b が転送ゲートポリシリコン 204a、204b と重なる部分の幅 W1、W2 は互い等しい。すなわち、光電変換部 201a と転送ゲートポリシリコン 204a と重なった部分の電荷の転送方向に対して交差する方向に沿った幅 W1 は、光電変換部 201b と転送ゲートポリシリコン 204b と重なった部分の電荷の転送方向に対して交差する方向に沿った幅 W2 に等しい。これにより、光電変換部 201a、201b の分割位置が偏心していたとしても、電荷転送特性が非対称となるのを抑制することができる。このため、光電変換部が等間隔に分割された画素のみからなる瞳分割位相差方式の固体撮像素子と同等の撮像特性を得ることができる。なお、幅 W1、W2 は必ずしも同一でなくても良く、幅 W1、W2 の差が、x 方向における第 1 の光電変換部 201a の長さと第 2 の光電変換部 201b の長さとの差 (距離 d) より小さい限り、電荷転送特性の対称性のずれを低減することができる。

20

【0044】

次に、図 9 ~ 図 11 を用いて、本実施形態における撮像素子の製造方法を説明する。図 9 は、図 4 (a) の I - I' に沿った断面を表し、図 10 は図 4 (a) の II - II' に沿った断面を表している。半導体基板 200 は例えばシリコン半導体基板であり、半導体基板 200 の撮像領域に例えば P 型半導体のウェル 200a を形成する。半導体基板 200 に素子分離部を形成した後にゲート酸化膜 208、ポリシリコン膜 204' を成膜する。次いでポリシリコン膜 204' の上にフォトレジストの塗布・露光・現像を行ってフォトレジストパターン 203 を形成する (図 9 (a)、図 10 (a)) 。

30

【0045】

次いで、フォトレジストパターン 203 をマスクとしてポリシリコン膜 204' をエッチングしフォトレジストパターン 203 と同様にパターニングする。これにより、転送ゲートポリシリコン 204a が形成される (図 9 (b)、図 10 (b)) 。次に、光電変換部 201a、201b を形成するためのイオン注入用マスクとしてフォトレジストパターン 209 を形成する。フォトレジストパターン 209 は、基板の一部を覆うように形成され光電変換部 201a、201b を形成するための開口を有している。フォトレジストパターン 203、209 をマスクとして、イオン注入を行い、光電変換部 201a、201b を形成する (図 9 (c)、図 10 (c)) 。図 10 (c) に示されたように、開口の中央のフォトレジストパターン 209 の下部にはイオンが注入されず、光電変換部 201a、201b を分割する分離帯 202A が形成される。この後、フォトレジストパターン 203、209 を除去する (図 9 (d)、図 10 (d)) 。さらに、図 5 (a) に示されたように、絶縁膜、遮光膜、配線層、ビア、マイクロレンズ、保護層等を形成し、画素 20A ~ 20C を得る。

40

【0046】

図 11 は、図 9 (c)、図 10 (c) の光電変換部 201a、201b を形成する際のイオン注入工程を示し、図 4 (a)、(b) の I - I' に沿った断面を表している。ウェル 200a には、光電変換部 201a の蓄積領域 2011、転送トランジスタ M1 のドレイン

50

領域（浮遊拡散領域）205が形成されている。蓄積領域2011はN型の半導体で形成されており、表面は濃いP型の半導体層2012で覆われている。電荷転送用領域2013は蓄積領域2011の電荷をドレン（浮遊拡散領域）205aに転送する転送トランジスタM1のソースとして機能する。ゲート酸化膜208は例えばシリコン酸化膜であって、光電変換部201a、201b、ドレン（浮遊拡散領域）205を覆うように形成されている。転送ゲートポリシリコン204aはゲート酸化膜208上に形成され、転送ゲートポリシリコン204aの一部は平面視において光電変換部201aの電荷転送用領域2013と重なっている。

【0047】

フォトレジストパターン209は光電変換部201aの蓄積領域2011および電荷転送用領域2013を形成するイオン注入工程におけるマスクである。ここで、図11に示すように、半導体基板200の法線方向をz軸、転送ゲートポリシリコン204aのゲート長方向をy軸、ゲート幅方向をx軸と定義する。

【0048】

本実施形態において、電荷転送用領域2013は転送ゲートポリシリコン204aに対して自己整合的に形成され、イオン注入は、z軸に対して所定角度傾いた、0°ではない注入方向610から行われる。しかし、このように傾いた注入方向610からイオン注入を行うと、フォトレジストパターン209の陰になる領域612にはイオンが注入されない。

【0049】

注入方向610とz軸の-方向とのなす角（チルト角）を θ 、注入方向610をxy平面に投影したベクトル611とy軸の+方向とのなす角を ϕ 、フォトレジストパターン209の膜厚をh₀とすると、領域612のy方向の長さL₂は $h_0 \cdot \tan \theta \cdot \cos \phi$ で表される。よって、電荷転送用領域2013を形成するためには、少なくとも転送ポリシリコン204のエッジ2041とフォトレジストパターン209のエッジ2091の間の距離は $h_0 \cdot \tan \theta \cdot \cos \phi$ で表される長さL₂よりも大きいことが好ましい。この長さL₂は、図4(a)、(b)において、分離帯202A、202Bのうちの、光電変換部を等間隔に分割する第2の分離部202A3、202B3の長さL₁に相当する。すなわち、分離帯202A、202Bの第2の分離部202A3、202B3の長さL₁は $h_0 \cdot \tan \theta \cdot \cos \phi$ で表される長さL₂よりも長いことが好ましい。

【0050】

このようにして得られた画素20A～20Cは以下の構成を備える。すなわち、(i)第1～第3の画素群を構成する画素20A～20Cにおける分離帯の少なくとも一部の位置と、他の画素群を構成する画素における分離帯の少なくとも一部の位置とが、分割方向にずれている。(ii)複数の光電変換部201a、201bが平面視において複数の転送ゲートポリシリコン204a、204bに重なる部分の幅はそれぞれ等しい。(iii)分離帯202A、202Bは第1の分離部202Aa、202Baおよび第2の分離部202Ab、202Bbを含む。第2の分離部202Ab、202Bbは第1の分離部202Aa、202Baよりも転送ゲートポリシリコンの近くに位置し、第2の分離部202Ab、202Bbは光電変換部201a、201bを等間隔に分割している。

【0051】

本実施形態によれば、光電変換部の分割位置の異なる画素群を設けながらも、光電変換部の分割位置の偏心に伴って生じ得る電荷転送特性の劣化を抑制することができる。また、本実施形態による撮像素子の製造方法によれば、イオン注入の角度に従い、分離帯の各部の長さを最適に設計することが可能となる。

【0052】

（第2の実施形態）

第2の実施形態における撮像素子について、第1の実施形態と異なる構成を中心に説明する。図6は第2の実施形態における撮像画素群を構成する画素の分割パターンの概略図であって、平面視における画素の一部を示している。図6(a)は第1の画素群の画素21A、図6(b)は第2の画素群の画素21B、図6(c)は第3の画素群の画素21Cを

10

20

30

40

50

それぞれ示している。第1の実施形態と同様に、光電変換部201a、201bは分離帯202A、202B、202Cにより水平方向(×方向)に分割されている。分離帯202Aは画素中心線Cから-×方向に距離dだけ偏心し、分離帯202Bは画素中心線Cから+×方向に距離dだけ偏心している。また、分離帯202Cは画素中心線Cの位置にある。

【0053】

本実施形態においては、第1および第2の画素群における分離帯202A、202Bは第3の画素群の分離帯202Cと同様に直線状をなしている。転送ゲートポリシリコン204a、204bは、×方向およびy方向に対して45°傾斜して配置され、それぞれの幅の方向が直交している。また、転送ゲートポリシリコン204a、204bは平面視において光電変換部201a、201bの角部と重なっている。第1の光電変換部201aが第1の転送ゲートポリシリコン204aと重なる部分の幅W1は、第2の光電変換部201bが第2の転送ゲートポリシリコン204bと重なる部分の幅W2と等しい。このため、転送トランジスタM1a、M1bの電荷転送の特性を同等にすることができる。すなわち、光電変換部201a、201bを非対称に分割しながらも、電荷転送特性の対称性を維持することが可能となる。なお、幅W1、W2の差を距離dよりも小さくすることにより、電荷転送特性の対称性のずれを低減することができる。

【0054】

本実施形態においても、射出瞳像の偏心に応じて、第1～第3の画素群の画素信号を適宜選択することにより、焦点検出精度の低下を抑えることができる。射出瞳像が+×方向にずれている場合には、第2の画素群の画素信号を用いて焦点検出を行うことができる。また、射出瞳像が-×方向にずれている場合には、第1の画素群の画素信号を用いて焦点検出を行うことができる。このように、射出瞳像の偏心に応じて、第1～第3の画素群を適宜選択することにより、射出瞳像を光電変換部201a、201bに対称に投影し、焦点検出精度を維持することが可能となる。

【0055】

本実施形態においては、第1の画素群の分離帯202Aと第2の画素群の分離帯202Bは直線状をなし、分離帯202A、202Bの全体が画素中心線Cから距離dだけ偏心している。分離帯202A、202Bにおいて画素中心線Cから偏心している部分の長さは第1の実施形態における第1の分離部202Aa、202Baより長い。画素中心線Cに対する光電変換部201a、201bの分割位置はy方向において一定となり、射出瞳像の×方向のずれに対して、瞳分割の対称性を維持する効果を高めることができる。

【0056】

(第3の実施形態)

第3の実施形態における撮像素子について、第1および第2の実施形態と異なる構成を中心説明する。図7は、第3の実施形態における画素部2の画素配列の概略図であって、5列×5行分の画素22を示している。画素22は分離帯により4個に分割された第1～第4の光電変換部201a～201d、円形で示されたマイクロレンズ207を備え、各画素22にはR、G、Bのカラーフィルタがペイヤ配列に従って配置されている。Rの画素22は第1の光電変換部201a(R1a～R5a)、第2の光電変換部201b(R1b～R5b)、第3の光電変換部201c(R1c～R5c)、および第4の光電変換部(R1d～R5d)を備える。Gの画素22は第1の光電変換部201a(G1a～G5a)、第2の光電変換部201b(G1b～G5b)、第3の光電変換部201c(G1c～G5c)、および第4の光電変換部201d(G1d～G5d)を含む。また、Bの画素22は第1の光電変換部201a(B1a～B5a)、第2の光電変換部201b(B1b～B5b)、第3の光電変換部201c(B1c～B5c)、および第4の光電変換部201d(B1d～B5d)を含む(B3a、B3b、B3cおよびB3dは不図示)。なお、本発明の効果はモノクロ撮像素子であっても得られ、カラーフィルタは必ずしも必要ではない。

【0057】

10

20

30

40

50

図8は第3の実施形態における画素の瞳分割パターンの概略図であって、平面視における画素の一部を示している。本実施形態では、画素22の光電変換ユニット201は4分割されており、分割された各々の光電変換部201a～201dの画素信号は転送トランジスタを介して独立に読み出すことができる。

【0058】

画素部2は、図8(a)～(e)に示すように、分割パターンが異なる5種類の画素群から構成される。

図8(a)は第1の画素群の画素22Aを示している。光電変換ユニット201は、第1の分離帯202A1、第2の分離帯202A2により4分割されている。分離帯202A1、202A2は互いに直交し、画素中心(光電変換ユニット201の中心)C'から-x方向、+y方向にずれた位置で交差している。第1の分離帯202A1は、光電変換ユニット201をx方向(第1の方向)に2分割し、第2の分離帯202A2は光電変換ユニット201をy方向(第2の方向)に2分割する。すなわち、光電変換ユニット201は第1の光電変換部201a(R1a、G1a、B1a)、第2の光電変換部201b(R1b、G1b、B1b)、第3の光電変換部201c(R1c、G1c、B1c)、第4の光電変換部201d(R1d、G1d、B1d)を有する。第1の光電変換部201aの受光面積は4個の光電変換部201a～201dの中で最も小さく、第4の光電変換部201dは4個の光電変換部201a～201dの中で最も大きい。第2の光電変換部201b、第3の光電変換部201cは第1の光電変換部201aよりも大きく、第4の光電変換部201dよりも小さい。また、第2の光電変換部201b、第3の光電変換部201cの受光面積は互いにほぼ等しい。

【0059】

第1～第4の転送ゲートポリシリコン204a～204dはx方向およびy方向に対して45°傾斜して配置され、平面視において光電変換部201a～201dの角部と重なっている。第1の転送ゲートポリシリコン204aと第4の転送ゲートポリシリコン204dとは光電変換ユニットは平行に配置され、第2の転送ゲートポリシリコン204bと第3の転送ゲートポリシリコン204cとは平行に配置されている。第1～第4の光電変換部201a～201dが第1～第4の転送ゲートポリシリコン204a～204dと重なる部分の幅W1～W4は互いに等しい。このため、光電変換部201a～201dを非対称に分割しながらも、電荷転送特性の対称性を維持することが可能となる。

【0060】

図8(b)は第2の画素群の画素22Bを示している。第1の分離帯202B1、第2の分離帯202B2は、画素中心C'から+x方向と+y方向にずれた位置で交差し、光電変換ユニット201をx方向およびy方向にそれぞれ2分割する。第2の画素群の画素22Bは第1の光電変換部201a(R2a、G2a、B2a)、第2の光電変換部201b(R2b、G2b、B2b)、第3の光電変換部201c(R2c、G2c、B2c)、第4の光電変換部201d(R2d、G2d、B2d)を有する。第2の光電変換部201bの受光面積は4個の光電変換部の中で最も大きく、第3の光電変換部201cの受光面積は4個の光電変換部の中で最も小さい。第1の光電変換部201a、第4の光電変換部201dの受光面積は互いにほぼ等しい。

【0061】

図8(c)は第3の画素群の画素22Cを示している。第1の分離帯202C1、第2の分離帯202C2は画素中心C'から-x方向と-y方向にずれた位置で交差し、光電変換ユニット201をx方向およびy方向にそれぞれ2分割する。第3の画素群の画素22Cは第1の光電変換部201a(R3a、G3a、B3a)、第2の光電変換部201b(R3b、G3b、B3b)、第3の光電変換部201c(R3c、G3c、B3c)、第4の光電変換部201d(R3d、G3d、B3d)を有する。第3の光電変換部201cの受光面積は4個の光電変換部の中で最も大きく、第2の光電変換部201bの受光面積は4個の光電変換部の中で最も小さい。第1の光電変換部201a、第4の光電変換部201dの受光面積は互いにほぼ等しい。

10

20

30

40

50

【0062】

図8(d)は第4の画素群の画素22Dを示している。第1の分離帯202D1、第2の分離帯202D2は画素中心C'から+ x方向と- y方向にずれた位置で交差し、光電変換ユニット201をx方向およびy方向にそれぞれ2分割する。第4の画素群の画素22Dは第1の光電変換部201a(R4a、G4a、B4a)、第2の光電変換部201b(R4b、G4bb、B4b)、第3の光電変換部201c(R4c、G4c、B4c)、第4の光電変換部201c(R4d、G4d、B4d)を有する。第1の光電変換部201aの受光面積は4個の光電変換部の中で最も大きく、第4の光電変換部201dの受光面積は4個の光電変換部の中で最も小さい。第2の光電変換部201b、第3の光電変換部201cの受光面積は互いにほぼ等しい。

10

【0063】

図8(e)は第5の画素群の画素22Eを示している。第1の分離帯202E1、第2の分離帯202E2は画素中心C'で交差し、光電変換ユニット201をx方向およびy方向にそれぞれ2分割する。第5の画素群の画素22Eは第1の光電変換部201a(R5a、G5a、B5a)、第2の光電変換部201b(R5b、G5b、B5b)、第3の光電変換部201c(R5c、G5c、B5c)、第4の光電変換部201d(R5d、G5d、B5d)を有する。第1～第4の光電変換部201a～201dのそれぞれの受光面積はほぼ等しい。

【0064】

図7、図8に示された撮像素子において、第1～第4の光電変換部201a～201dから得られる画素信号を独立に読み出すことにより、焦点検出を行うことができる。一方、第1の画素群における第1の光電変換部201a(R1a、G1a、B1a)、第2の光電変換部201b(R1b、G1b、B1b)、第3の光電変換部201c(R1c、G1c、B1c)、第4の光電変換部201d(R1d、G1d、B1d)から得られる画素信号を合成して読み出すことで、通常の撮影画像を形成することが可能となる。第2～第5の画素群においても同様に、第1～第4の光電変換部201a～201dから得られる画素信号を合成して読み出すことにより、通常の撮影画像を形成することが可能となる。

20

【0065】

本実施形態における撮像素子の第1～第4の画素群の光電変換部201a～201dは、画素中心C'から+ x方向、あるいは- x方向に偏心した位置で第1の分離帯202A1～202D1により分割されている。例えば、図5(c)で示したように射出瞳像R1が+ x方向にずれている場合、第2または第4の画素群からの画素信号を用いて焦点検出が行われる。第2の画素群の画素22B、第4の画素群の画素22Dの光電変換ユニット201は+ x方向に偏心した位置において分割されているため、射出瞳像R1は光電変換部201a、201bと光電変換部201c、201dとに対称に投影される。これにより、焦点検出精度を維持することができる。一方、射出瞳像R1が- x方向にずれている場合には、光電変換部の分割位置が- x方向に偏心した画素からなる第1の画素群または第3の画素群の画素信号を用いて焦点検出を行うことで、焦点検出精度を維持することができる。

30

【0066】

また、本実施形態における撮像素子の光電変換ユニット201は、画素中心C'から+ y方向、あるいは- y方向に偏心した位置で第2の分離帯202A2～202D2により分割されている。例えば、射出瞳像R1が+ y方向にずれている場合、光電変換ユニット201の分割位置が+ y方向に偏心した画素からなる第1または第2の画素群の画素信号を用いて焦点検出を行うことで、焦点検出精度を維持することができる。一方、射出瞳像R1が- y方向にずれている場合、光電変換ユニット201の分割位置が- y方向に偏心した画素からなる第3または第4の画素群の画素信号を用いて焦点検出を行うことで、焦点検出精度を維持することができる。

40

【0067】

本実施形態では、光電変換部201a～201dと転送ゲートポリシリコン204a～2

50

0 4 d との重なり部分の幅 W 1 ~ W 4 がそれぞれ等しい。これにより、光電変換部 2 0 1 a ~ 2 0 1 d の分割位置の偏心に伴って生じ得る電荷転送特性の劣化を抑制することができる。このため、光電変換ユニット 2 0 1 が x 方向および y 方向に等間隔に分割された画素のみからなる瞳分割位相差方式の撮像素子と同等の撮像特性を得ることができる。なお、第 1 の分離帯 2 0 2 A 1 ~ 2 0 2 D 1 と仮想中心との差、および第 2 の分離帯 2 0 2 A 2 ~ 2 0 2 D 2 と画素中心 C' との差に比べて、幅 W 1 ~ W 4 の差を小さくすることにより、電荷転送特性の対称性のずれを低減することができる。

【 0 0 6 8 】

(他の実施形態)

上記実施形態は、いずれも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されなければならない。すなわち、本発明はその技術思想、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。例えば、CMOS トランジスタは N 型、P 型のいずれを用いても良い。光電変換部の分割数、分割の方向についても上述の実施形態に限定されない。

10

【 符号の説明 】

【 0 0 6 9 】

- 1 撮像素子
- 2 画素部
- 4 列增幅回路
- 2 0 、 2 1 、 2 2 　画素
- 2 0 1 　光電変換部
- 2 0 4 　転送ゲートポリシリコン

20

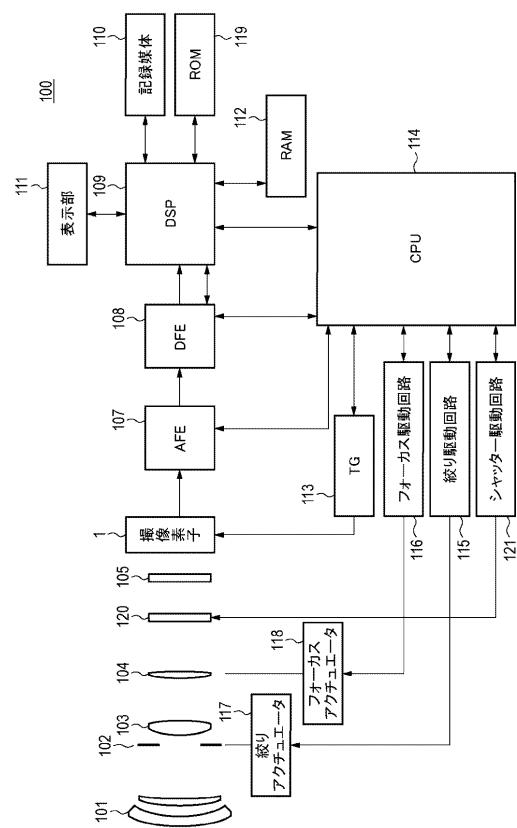
30

40

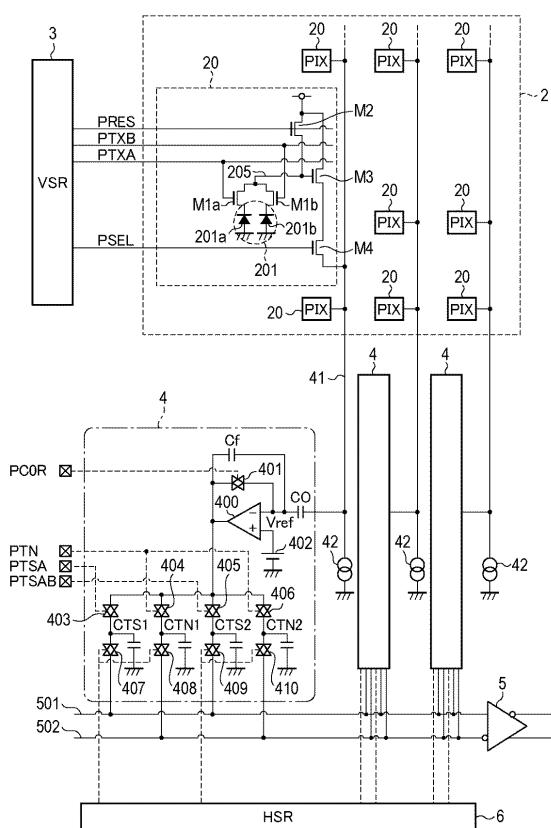
50

【図面】

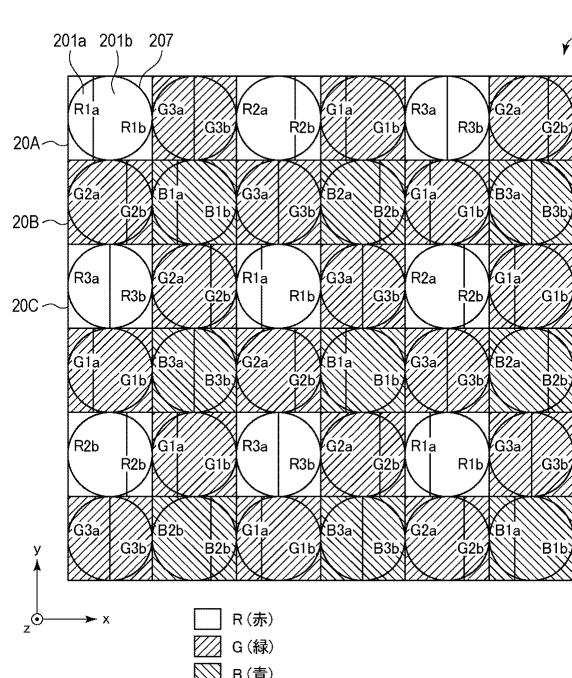
【図 1】



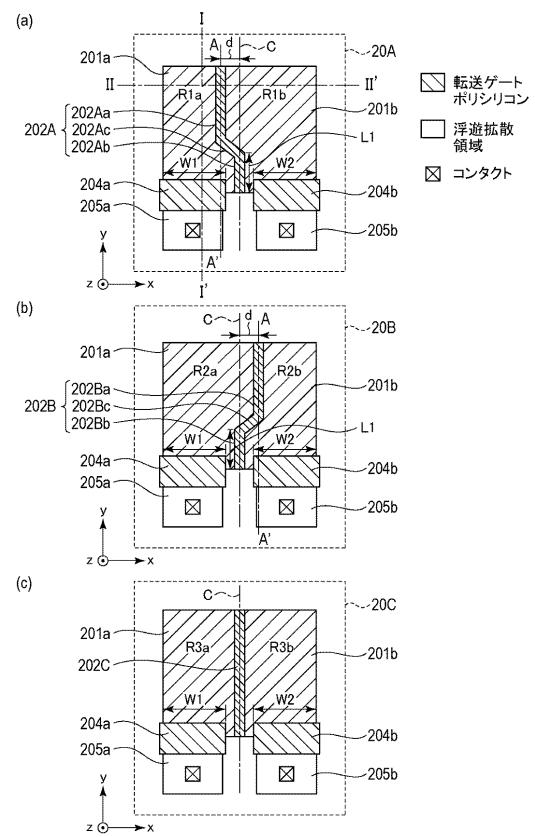
【図 2】



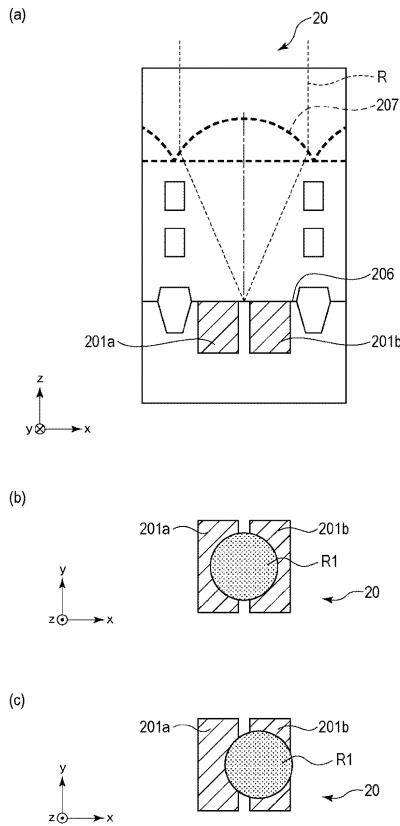
【図 3】



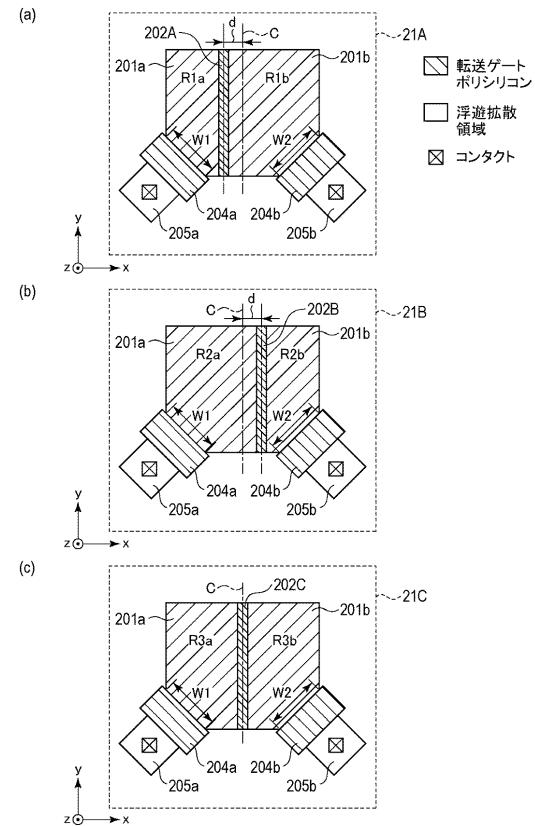
【図 4】



【図5】



【図6】



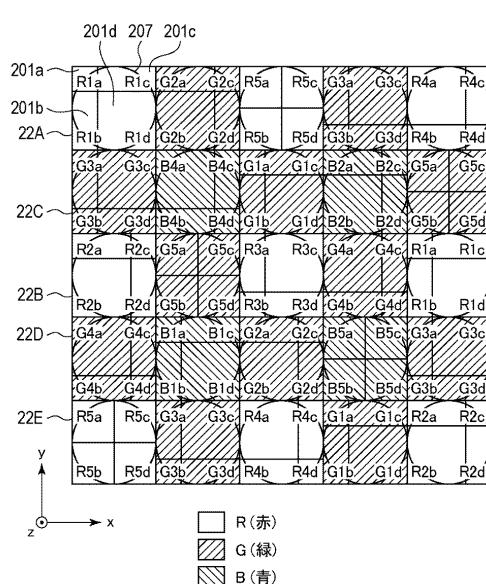
10

20

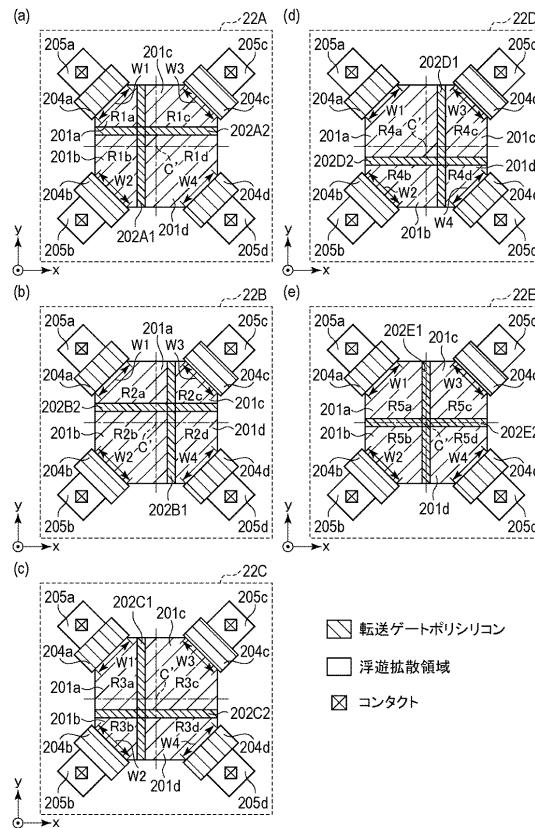
30

40

【図7】

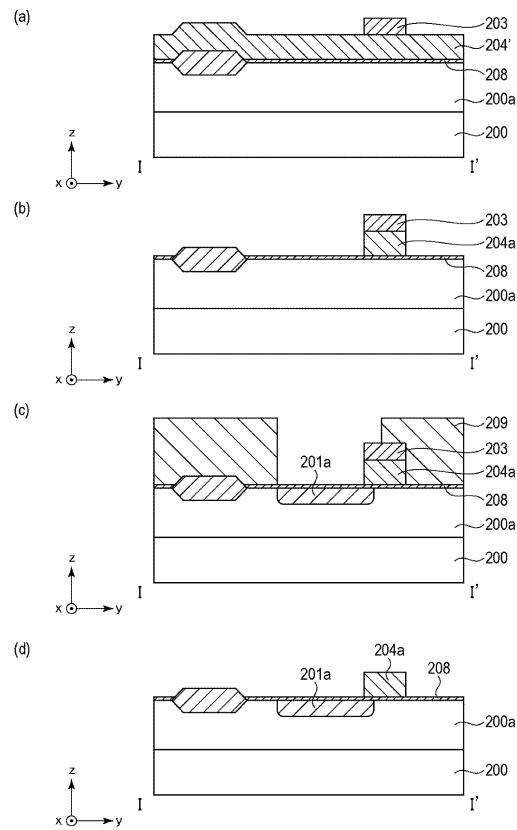


【図8】

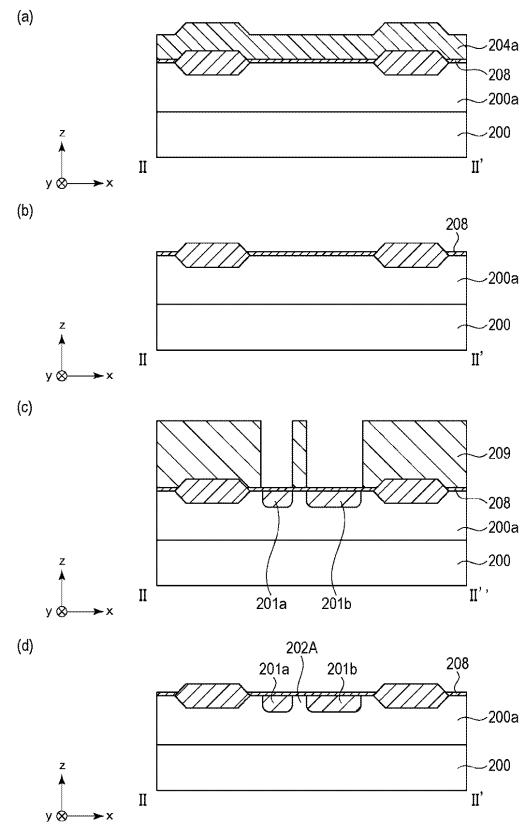


50

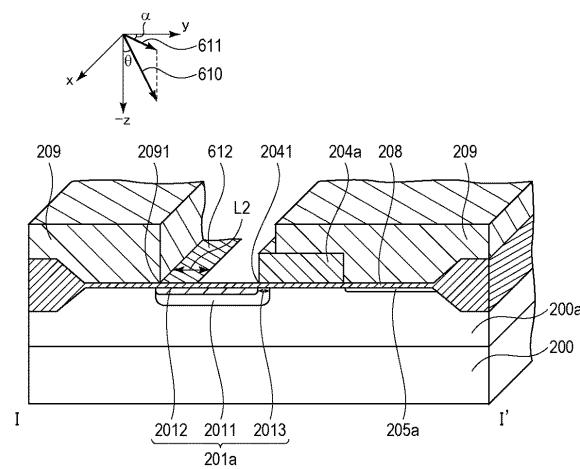
【図9】



【図10】



【図11】



フロントページの続き

(51)国際特許分類 F I
G 0 3 B 13/36 (2021.01) G 0 3 B 13/36

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 河野 祥士 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 福田 浩一 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 斎藤 潤一 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(72)発明者 高尾 友美 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 田邊 顕人 特開2012-235444 (JP, A)

特開2015-012174 (JP, A)

国際公開第2013/147199 (WO, A1)

特開2011-108839 (JP, A)

特開2007-325139 (JP, A)

特開2013-172219 (JP, A)

特開2010-028423 (JP, A)

特開2012-059845 (JP, A)

特開2014-033054 (JP, A)

特開2004-186311 (JP, A)

国際公開第2014/061820 (WO, A1)

特開2014-086462 (JP, A)

特開2014-107835 (JP, A)

特開2013-089880 (JP, A)

(58)調査した分野 (Int.Cl., DB名)

H 01 L 27 / 146

H 04 N 5 / 374

H 04 N 5 / 365

H 01 L 21 / 265

G 02 B 7 / 34

G 03 B 13 / 36