

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4754841号
(P4754841)

(45) 発行日 平成23年8月24日(2011.8.24)

(24) 登録日 平成23年6月3日(2011.6.3)

(51) Int.Cl.

F 1

HO1L 21/336	(2006.01)	HO1L 29/78	627C
HO1L 29/786	(2006.01)	HO1L 29/78	616K
GO2F 1/1368	(2006.01)	GO2F 1/1368	
HO1L 21/288	(2006.01)	HO1L 21/288	Z
HO1L 21/3205	(2006.01)	HO1L 29/78	616T

請求項の数 6 (全 58 頁) 最終頁に続く

(21) 出願番号	特願2005-34425 (P2005-34425)
(22) 出願日	平成17年2月10日 (2005.2.10)
(65) 公開番号	特開2005-260216 (P2005-260216A)
(43) 公開日	平成17年9月22日 (2005.9.22)
審査請求日	平成19年12月25日 (2007.12.25)
(31) 優先権主張番号	特願2004-37461 (P2004-37461)
(32) 優先日	平成16年2月13日 (2004.2.13)
(33) 優先権主張国	日本国 (JP)

(73) 特許権者	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(72) 発明者	山崎 舜平 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内
(72) 発明者	鈴木 幸恵 神奈川県厚木市長谷398番地 株式会社 半導体エネルギー研究所内

審査官 宮澤 尚之

最終頁に続く

(54) 【発明の名称】半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

導電性を示す半導体膜を形成し、

前記導電性を示す半導体膜上に撥液表面を有する領域を形成し、

前記撥液表面を有する領域の一部にレーザ光を照射して、親液表面を有する領域を形成し、

前記親液表面を有する領域にマスクパターンを形成し、

前記マスクパターンを用いて前記撥液表面を有する領域及び前記導電性を示す半導体膜をエッチングして、ソース領域及びドレイン領域を形成することを特徴とする半導体装置の作製方法。 10

【請求項 2】

半導体領域を形成し、

前記半導体領域上に撥液表面を有する領域を形成し、

前記撥液表面を有する領域の一部にレーザ光を照射して、親液表面を有する領域を形成し、

前記親液表面を有する領域にマスクパターンを形成し、

前記マスクパターンで囲まれる領域に導電性を示す半導体領域を形成して、ソース領域及びドレイン領域を形成することを特徴とする半導体装置の作製方法。

【請求項 3】

半導体領域を形成し、

前記半導体領域上全面に接して撥液表面を有する領域を形成し、
前記撥液表面を有する領域の一部であるソース領域及びドレイン領域となる領域にレーザ光を照射して、親液表面を有する領域を形成し、

前記親液表面を有する領域に導電性を示す半導体領域を形成して、ソース領域及びドレイン領域を形成することを特徴とする半導体装置の作製方法。

【請求項4】

ゲート電極上にゲート絶縁膜を介して半導体領域を形成し、
前記半導体領域上全面に接して撥液表面を有する領域を形成し、
前記撥液表面を有する領域の一部であるソース領域及びドレイン領域となる領域にレーザ光を照射して、親液表面を有する領域を形成し、

前記親液表面を有する領域に導電性を示す半導体領域を形成して、ソース領域及びドレイン領域を形成することを特徴とする半導体装置の作製方法。

【請求項5】

請求項2乃至請求項4のいずれか一項において、前記導電性を示す半導体領域は塗布法により形成されることを特徴とする半導体装置の作製方法。

【請求項6】

請求項5において、前記塗布法は、液滴吐出法、インクジェット法、スピンドルコート法、ロールコート法、スロットコート法、又はディップ法であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、インクジェット法に代表される液滴吐出法を用いて形成した半導体装置の作製方法に関するものである。

【背景技術】

【0002】

半導体装置の作製において、一枚のマザーガラス基板から複数の表示パネルを切り出して、大量生産を効率良く行う生産技術の開発として、液滴吐出法を用いることが検討されている。

【0003】

また、従来の半導体装置の膜パターンを形成するにあたっては、レジストを基板全面に塗布形成しブリベーカーを行った後、フォトマスクを介して紫外線等を照射し、現像によってレジストパターンを形成するというフォトリソグラフィー工程を経た後、該レジストパターンをマスクパターンとして膜パターンとなるべき部分に存在する膜（半導体材料、絶縁体材料、又は導電体材料で形成される膜）をエッチング除去することにより、膜パターンを形成する方法が用いられている。

【0004】

一方、線形領域及び飽和領域においてTFTのドレイン電流を増大させて電流電圧特性、即ち駆動能力を向上させる手段として、電子移動度の向上、ゲート絶縁膜の容量の増大、チャネル幅とチャネル長の比（以下、W/L示す。）の増大等がある（特許文献1参照。）。

【特許文献1】特開2000-275678号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、従来のフォトリソグラフィー工程を用いた膜パターンの形成工程において、膜パターン及びレジストの材料の大部分が無駄になると共に、マスクパターン形成するための工程数が多く、スループットが低下するという問題がある。

【0006】

また、TFTの電流電圧特性を向上させるためにW/Lを増大させる一つの方法として

10

20

30

40

50

、チャネル幅 (W) 広げる方法が挙げられるが、この構造とすると TFT の面積が大きくなるという問題がある。透過型表示装置の画素のスイッチングに TFT を用いた場合、一つ以上の TFT が表示部の画素内に存在する。このため、TFT の面積が大きくなると、画素部の表示領域が狭くなり、表示装置の開口率が低下してしまうという問題がある。

【0007】

また、W/L を増大させる他の方法として、チャネル長 (L) を縮小する方法が挙げられるが、液滴吐出装置を用いてチャネル長 (L) を縮小するためには、径の小さな吐出口を用いて液滴径の小さな溶液を吐出し、膜パターン (ゲート電極、ソース電極、又はドレイン電極) を形成する必要がある。しかしながら、径の小さな吐出口を有する液滴吐出装置においては、吐出溶液の組成物が吐出口の先端に付着、乾燥、固化して目詰まり等が生じてしまい、一定量の吐出溶液を連續且つ安定的に吐出することが困難である。この結果、半導体装置のスループットや歩留まりの低下を招くという問題がある。

10

【0008】

本発明は、このような状況に鑑みなされたものであり、材料の利用効率を向上させ、スループット及び歩留まりを高めた手法で、駆動能力の高い (即ち、W/L の大きい) 半導体装置の製造方法を提供することを目標とする。

【課題を解決するための手段】

【0009】

本発明は、配線層若しくは電極を形成する導電層や、半導体層、所定のパターンを形成するためのマスク層など半導体装置を作製するために必要なパターンのうち、少なくとも一つ若しくはそれ以上を、選択的にパターンを形成することが可能な方法により形成する半導体装置において、ソース電極及びドレイン電極との距離、又はソース領域及びドレン領域の距離が、0.1 μm 以上 10 μm 以下であることを特徴とする。

20

【0010】

選択的にパターンを形成することが可能な方法としては、導電層や半導体層、絶縁層などを形成し、特定の目的に調合された組成物の液滴を選択的に吐出して所定のパターンを形成することが可能な、液滴吐出法 (その方式によっては、インクジェット法とも呼ばれる。) を用いる。

【0011】

なお、液滴吐出法とは、調製された組成物を、電気信号に応じてノズルから吐出して微少な液滴を作り、所定の位置に付着させる方法である。

30

【0012】

また、本発明は、半導体領域に接する第1の導電層を形成し、第1の導電層上に絶縁層を塗布法により形成し、絶縁層の一部にレーザ光を照射してマスクパターンを形成し、マスクパターンをマスクとしてエッチングして、分割された第1の導電層を形成することを特徴とする。分割された第1の導電層は、ソース領域及びドレン領域又はソース電極及びドレイン電極となるため、チャネル長がマスクパターンの幅と概略一致する。絶縁層は、感光性樹脂層であり、レーザ光 (レーザビームとも示す。) を照射することにより、レーザ光が照射された部分が反応し、改質してマスクパターンを形成することができる。このため、レーザ光のビーム幅を縮小することにより、チャネル長を微細にすることが可能である。

40

【0013】

また、本発明は、半導体領域に接する第1の導電層を形成し、第1の導電層上に撥液表面を有する領域を塗布法により形成し、撥液表面を有する領域の一部にレーザ光を照射して第1のマスクパターンを形成し、第1のマスクパターンをマスクとして第2のマスクパターンを形成し、第2のマスクパターンを用いて第1の導電層をエッチングして、分割された第1の導電層を形成することを特徴とする。

【0014】

また、本発明は、半導体領域上に撥液表面を有する領域を塗布法により形成し、撥液表面を有する領域の一部にレーザ光を照射して第1のマスクパターンを形成し、第1のマス

50

クパターンをマスクとして第2のマスクパターンを形成し、第2のマスクパターンを用いて第1のマスクパターンを除去し親液表面を有する領域を形成した後、親液表面を有する領域に第1の導電層を形成することを特徴とする。

【0015】

また、本発明は、半導体領域上に撥液表面を有する領域を塗布法により形成し、撥液表面を有する領域の一部にレーザ光を照射して第1のマスクパターンを形成し、第1のマスクパターンをマスクとして第1の導電層を形成することを特徴とする。

【0016】

撥液表面を有する領域は、レーザ光を照射することにより、レーザ光が照射された部分が反応し、親液表面を有する領域となる。又、レーザ光が照射されなかった領域は第1のマスクパターンとなる。

【0017】

また、本発明において、半導体装置としては、半導体素子で構成された集積回路、表示装置、無線タグ、ICタグ等が挙げられる。表示装置としては、代表的には液晶表示装置、発光表示装置、DMD (Digital Micromirror Device; デジタルマイクロミラー・デバイス)、PDP (Plasma Display Panel; プラズマディスプレイパネル)、FED (Field Emission Display; フィールドエミッショニスプレイ)、電気泳動表示装置(電子ペーパー)等の表示装置があげられる。なお、TFTは、順スタガ型TFT、逆スタガ型TFT(チャネルエッヂ型TFT又はチャネル保護型TFT)、コプレナー型TFTである。

【0018】

なお、本発明において、表示装置とは、表示素子を用いたデバイス、即ち画像表示デバイスを指す。また、表示パネルにコネクター、例えばフレキシブルプリント配線(FPC: Flexible Printed Circuit)もしくはTAB (Tape Automated Bonding)テープもしくはTCP (Tape Carrier Package)が取り付けられたモジュール、TABテープやTCPの先にプリント配線板が設けられたモジュール、または表示素子にCOG (Chip On Glass)方式によりIC(集積回路)やCPU (Central Processing Unit)が直接実装されたモジュールも全て表示装置に含むものとする。

【0019】

また、本発明は以下の構成を包含する。

【0020】

本発明の一は、ゲート電極、ゲート絶縁膜、半導体領域、ソース領域、ドレイン領域、ソース電極及びドレイン電極を有し、ゲート電極、半導体領域、ソース電極、又はドレイン電極は液滴吐出法で形成され、ソース領域及びドレイン領域の距離が、0.1μm以上10μm以下であることを特徴とする半導体装置である。

【0021】

ソース領域及びドレイン領域の対向する一端は、一定の距離を隔てて迂曲している。このときの形状は、直線状、曲線状、又は直線状及び曲線状に迂曲している。

【0022】

また、本発明の一は、ゲート電極、ゲート絶縁膜、半導体領域、ソース領域、ドレイン領域、ソース電極及びドレイン電極を有し、ゲート電極、半導体領域、ソース電極、又はドレイン電極は液滴吐出法で形成され、ソース電極及びドレイン電極の距離が、0.1μm以上10μm以下であることを特徴とする半導体装置である。

【0023】

なお、ソース電極及びドレイン電極の対向する一端は、一定の距離を隔てて迂曲している。このときの形状は、直線状、曲線状、又は直線状及び曲線状に迂曲している。

【0024】

また、本発明の一は、半導体領域に接する第1の導電層を形成し、第1の導電層上に絶縁層を塗布法により形成し、絶縁層の一部にレーザ光を照射してマスクパターンを形成し

10

20

30

40

50

、マスクパターンをマスクとしてエッティングして、分割された第1の導電層を形成することを特徴とする半導体装置の作製方法である。なお、絶縁層を、感光性樹脂で形成する。

【0025】

分割された第1の導電層は、ソース領域及びドレイン領域である。また、分割された第1の導電層上に、第2の導電層を液滴吐出法により形成してもよい。

【0026】

また、第1の導電層を液滴吐出法により形成する。分割された第1の導電層は、ソース電極及びドレイン電極である。

【0027】

また、半導体領域に接する第1の導電層を形成し、前記第1の導電層上に第2の導電層を形成し、前記第2の導電層上に絶縁層を塗布法により形成し、前記絶縁層の一部にレーザ光を照射してマスクパターンを形成し、前記マスクパターンをマスクとしてエッティングして、分割された第1の導電層及び第2の導電層を形成することを特徴とする半導体装置の作製方法である。分割された第1の導電層は、ソース領域、及びドレイン領域であり、分割された第2の導電層は、ソース電極、ドレイン電極である。

10

【0028】

また、本発明の一は、導電層上に導電性を示す半導体領域を形成し、導電性を示す半導体領域上に感光性樹脂層を塗布法により形成し、感光性樹脂層をレーザ光で露光し現像して第1のマスクパターンを形成し、第1のマスクパターンをマスクとして、導電性を示す半導体領域を分離することを特徴とする半導体装置の作製方法である。

20

【0029】

また、本発明の一は、半導体領域上に導電性を示す半導体領域を形成し、導電性を示す半導体領域上に感光性樹脂層を塗布法により形成し、感光性樹脂層をレーザ光で露光し現像して第1のマスクパターンを形成し、第1のマスクパターンをマスクとして、導電性を示す半導体領域を分離することを特徴とする半導体装置の作製方法である。

20

【0030】

また、本発明の一は、半導体領域上に導電性を示す半導体領域を形成し、導電性を示す半導体領域上に導電膜を形成し、導電膜上に感光性樹脂層を塗布法により形成し、感光性樹脂層をレーザ光で露光し現像して第1のマスクパターンを形成し、第1のマスクパターンをマスクとして導電膜を分離した後、導電性を示す半導体領域を分離することを特徴とする半導体装置の作製方法である。

30

【0031】

なお、分離された導電性を示す半導体領域は、ソース領域及びドレイン領域である。

【0032】

また、本発明の一は、絶縁膜上に半導体領域を形成し、半導体領域上に撥液表面を有する領域を塗布法により形成し、撥液表面を有する領域の一部にレーザ光を照射して親液表面を有する領域を形成し、親液表面を有する領域上に導電性を示す半導体領域を形成することを特徴とする半導体装置の作製方法である。

【0033】

また、本発明の一は、第1の絶縁膜上に第1の半導体領域を形成し、第1の半導体領域上に導電性を示す半導体膜を形成し、導電性を示す半導体膜上に第1の撥液表面を有する領域を塗布法により形成し、第1の撥液表面を有する領域の一部にレーザ光を照射して親液表面を有する領域と第2の撥液表面を有する領域とを形成し、親液表面を有する領域に第2の絶縁膜を形成し、第2の絶縁膜を用いて第2の撥液表面を有する領域及び導電性を示す半導体膜をエッティングして第2の半導体領域を形成し、第2の半導体領域に接する導電層を形成することを特徴とする半導体装置の作製方法である。

40

【0034】

また、本発明の一は、第1の絶縁膜上に半導体領域を形成し、半導体領域上に第1の撥液表面を有する領域を塗布法により形成し、第1の撥液表面を有する領域の一部にレーザ光を照射して、親液表面を有する領域及び第2の撥液表面を有する領域を形成し、親液性

50

を有する領域に第2の絶縁膜を形成した後、第2の撥液表面を有する領域を除去して導電性を示す半導体領域を形成し、導電性を示す半導体領域に接する導電層を形成することを特徴とする半導体装置の作製方法である。

【0035】

なお、塗布法は、液滴吐出法、インクジェット法、スピンドルコート法、ロールコート法、スロットコート法、又はディップ法である。

【0036】

また、また、本発明の一は、上記方法を用いて形成された液晶テレビジョン装置又はELテレビジョン装置であり、ソース電極及びドレイン電極の距離が、0.1 μm以上10 μm以下である素子を有していることを特徴とする。

10

【発明の効果】

【0037】

本発明のように、素子の配線層若しくは電極を形成する導電層や、半導体層、所定のパターンを形成するためのマスク層などの膜パターンを形成する際に、液滴吐出法を用いることによって、それらの膜の材料を含む液滴の吐出口であるノズルと、基板との相対的な位置を変化させて任意の場所に液滴を吐出できる。また、ノズル径、液滴の吐出量、及びノズルと吐出物が形成される基板との移動速度の相対的な関係によって、形成するパターンの厚さや太さを調整できる。このため、一辺が1~2mを越えるような大面積の基板上においても、所望の箇所に膜パターンを精度良く吐出形成することができる。

【0038】

20

また、レーザビームを用いて露光し現像して形成したマスクパターンを用いて素子のソース領域及びドレイン領域、又はソース電極及びドレイン電極を形成することにより、フォトマスクを用いた露光・現像プロセス、即ちフォトリソグラフィー工程を省略しながら、微細な構造で且つW/Lを増大させた素子することができるため、駆動能力が高い半導体装置を、低コストで作製することが可能である。また、スループットや歩留まりを高く作製することができる。

【発明を実施するための最良の形態】

【0039】

以下、発明を実施するための最良の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は本実施の形態の記載内容に限定して解釈されるものではない。また、各図面において共通の部分は同じ符号を付して詳しい説明を省略する。

30

【0040】

(実施の形態1)

本実施の形態においては、レーザビーム(以下、レーザ光とも示す。)を照射して形成するマスクパターンを用いて、チャネル長の小さいTFTを形成する工程を図1を用いて説明する。

【0041】

本実施の形態では、半導体素子として逆スタガ型TFTの一つであるチャネルエッチ型TFTを作製する工程を示す。

40

【0042】

図1(A)に示すように、基板101上に第1の導電層102を形成する。第1の導電層102の形成方法としては、液滴吐出法、印刷法、電界メッキ法、PVD法、CVD法を用いる。なお、PVD法またはCVD法を用いる場合、基板全面に導電層を形成し、その上に感光性樹脂を形成し、レーザ光により感光性樹脂を露光し現像してマスクパターンを形成し、当該マスクを用いて導電層をエッチングして所望の形状の導電層102を形成する。また、第1の導電層は、後のゲート電極となるが、複数の導電層で構成して、マルチゲート電極を形成することができる。本実施の形態においては、液滴吐出法を用いて、基板101上に導電材料を含む組成物を選択的に吐出して、第1の導電層102を形成す

50

る。この場合、マスクパターンを用いたエッチング工程が不要となるので、作製工程を大幅に簡略化することができる。

【0043】

基板101としては、ガラス基板、石英基板、アルミナなどのセラミック等の絶縁物質で形成される基板、後工程の処理温度に耐え得る耐熱性を有するプラスチック基板、シリコンウェハ、金属板等を用いることができる。また、基板101として、320mm×400mm、370mm×470mm、550mm×650mm、600mm×720mm、680mm×880mm、1000mm×1200mm、1100mm×1250mm、1150mm×1300mmのような大面積基板を用いることができる。

【0044】

第1の導電層102の材料としては、チタン(Ti)、アルミニウム(Al)、タンタル(Ta)、タングステン(W)、モリブデン(Mo)、銅(Cu)、クロム(Cr)、ネオジム(Nd)、鉄(Fe)、ニッケル(Ni)、コバルト(Co)、ルテニウム(Ru)、ロジウム(Rh)、パラジウム(Pd)、オスミウム(Os)、イリジウム(Ir)、銀(Ag)、金(Au)、白金(Pt)、カドミウム(Cd)、亜鉛(Zn)、珪素(Si)、ゲルマニウム(Ge)、ジルコニウム(Zr)、バリウム(Ba)から選ばれた元素、若しくは前記元素を主成分とする合金材料の単層、またはこれらの積層を用いればよい。

【0045】

第1の導電層を液滴吐出法で形成する場合、吐出口から吐出する組成物は、導電体を溶媒に溶解又は分散させたものを用いる。導電体としては、Ag、Au、Cu、Ni、Pt、Pd、Ir、Rh、W、Al、Mo、Cd、Zn、Fe、Ti、Si、Ge、Zr、Ba等の金属粒子、ハロゲン化金属の微粒子等、又は分散性ナノ粒子を用いることができる。または、透明導電膜として用いられる酸化インジウムスズ(ITO)、酸化亜鉛(ZnO)、酸化インジウム亜鉛(IZO)、ガリウムを添加した酸化亜鉛(GZO)、酸化珪素を含む酸化インジウムスズ、有機インジウム、有機スズ、等を用いることができる。また、これらの材料からなる導電層を積層して第1の導電層を形成することができる。

【0046】

また、吐出口から吐出する組成物は、比抵抗値を考慮して、金、銀、銅のいずれかの材料を溶媒に溶解又は分散させたものを用いることが好ましい。より好ましくは、低抵抗且つ安価な銀又は銅を用いるとよい。但し、銅を用いる場合には、不純物対策のため、合わせてバリア膜を設けるとよい。組成物の溶媒は、酢酸ブチル、酢酸エチル等のエステル類、イソプロピルアルコール、エチルアルコール等のアルコール類、メチルエチルケトン、アセトン等の有機溶剤等を用いればよい。

【0047】

ここで、銅を配線として用いる場合のバリア膜としては、窒化シリコン、酸化窒化シリコン、窒化アルミニウム、窒化チタン、窒化タンタル(TaN: Tantalum Nitride)など窒素を含む絶縁性又は導電性の物質を用いると良く、これらを液滴吐出法で形成しても良い。

【0048】

なお、液滴吐出法に用いる組成物の粘度は5~20mPa·sが好適であり、これは、乾燥が起こることを防止し、吐出口から組成物を円滑に吐出できるようにするためである。また、表面張力は40mN/m以下が好ましい。なお、用いる溶媒や用途に合わせて、組成物の粘度等は適宜調整するとよい。

【0049】

各ノズルの径や所望のパターン形状などに依存するが、ノズルの目詰まり防止や高精細なパターンの作製のため、導電体の粒子の径はなるべく小さい方が好ましく、好適には粒径0.1μm以下が好ましい。組成物は、電解法、アトマイズ法又は湿式還元法等の公知の方法で形成されるものであり、その粒子サイズは、一般的に約0.5~10μmである

10

20

30

40

50

。ただし、ガス中蒸発法で形成すると、分散剤で保護されたナノ分子は約 7 nm と微細であり、またこのナノ分子は、被覆剤を用いて各粒子の表面を覆うと、溶剤中に凝集がなく、室温で安定に分散し、液体とほぼ同じ挙動を示す。したがって、被覆剤を用いることが好ましい。

【 0 0 5 0 】

組成物を吐出する工程は、減圧下で行っても良い。これは、組成物を吐出して被処理物に着弾するまでの間に、該組成物の溶媒が揮発し、後の乾燥と焼成の工程を省略又は短くすることができるためである。組成物の吐出後は、組成物の材料により、常圧下又は減圧下で、レーザ光の照射や瞬間熱アニール、加熱炉等により、乾燥と焼成の一方又は両方の工程を行う。乾燥と焼成の工程は、両工程とも加熱処理の工程であるが、例えば、乾燥は 100 度で 3 分間、焼成は 200 ~ 350 度で 15 分間 ~ 120 分間で行うもので、その目的、温度と時間が異なるものである。乾燥と焼成の工程を良好に行うためには、基板を加熱しておいてもよく、そのときの温度は、基板等の材質に依存するが、100 ~ 800 度（好ましくは 200 ~ 350 度）とする。本工程により、組成物中の溶媒の揮発又は化学的に分散剤を除去し、周囲の樹脂が硬化収縮することで、融合と融着を加速する。雰囲気は、酸素雰囲気、窒素雰囲気又は空気で行う。但し、金属元素を分解又は分散している溶媒が除去されやすい酸素雰囲気下で行うことが好適である。

【 0 0 5 1 】

レーザ光の照射は、連続発振またはパルス発振の気体レーザ又は固体レーザを用いれば良い。気体レーザとしては、エキシマレーザ等が挙げられ、固体レーザとしては、Cr、Nd 等がドーピングされた YAG、YVO₄ 等の結晶を使ったレーザ等が挙げられる。なお、レーザ光の吸収率の関係から、連続発振のレーザを用いることが好ましい。また、パルス発振と連続発振を組み合わせた所謂ハイブリッドのレーザ照射方法を用いてもよい。但し、基板の耐熱性に依っては、レーザ光の照射による加熱処理は、数マイクロ秒から数十秒の間で瞬間に行うとよい。瞬間熱アニール（RTA）は、不活性ガスの雰囲気下で、紫外光乃至赤外光を照射する赤外ランプやハロゲンランプなどを用いて、急激に温度を上昇させ、数マイクロ秒から数分の間で瞬間的に熱を加えて行う。この処理は瞬間的に行うために、実質的に最表面の薄膜のみを加熱することができ、下層の膜には影響を与えないという利点がある。

【 0 0 5 2 】

なお、液滴吐出法で形成した導電層は、微粒子が 3 次元に不規則に重なり合って形成されている。このため、表面は微細な凹凸を有する。また、加熱することにより微粒子が焼成され、粒子の粒径が増大するため、表面の高低差が大きい層となる。また、加熱温度、雰囲気、加熱時間により導電層には、有機物で形成されるバインダーが残存する。

【 0 0 5 3 】

ここでは、Ag を含む組成物（以下「Ag ベースト」という。）を選択的に吐出し、上記に示すようなレーザビーム照射又は熱処理による乾燥及び焼成を適宜行い膜厚 600 ~ 800 nm の第 1 の導電層 102 を形成する。なお、この焼成を O₂ 雰囲気中で行うと、Ag ベースト内に含まれているバインダ（熱硬化性樹脂）などの有機物が分解され、有機物をほとんど含まない Ag 膜を得ることができる。また、膜表面を平滑にすることができる。

【 0 0 5 4 】

なお、第 1 の導電層 102 を形成する前に、基板 101 表面に、スパッタリング法や蒸着法などにより、Ti（チタン）、W（タンゲステン）、Cr（クロム）、Ta（タンタル）、Ni（ニッケル）、Mo（モリブデン）などの金属材料若しくはその酸化物で形成される下地層を形成することが好ましい。下地層は 0.01 ~ 10 μm の厚さで形成すれば良いが、極薄く形成すれば良いので、必ずしも層構造を持っていなくても良い。なお、この下地層は、第 1 の導電層を密着性良く形成するために設けるものであり、十分な密着性が得られるのであれば、これを省略しても良い。なお下地層が導電膜の場合、第 1 の導電層 102 をマスクパターンとして、エッチングすることができる。

10

20

30

40

50

【0055】

また、第1の導電層102の形成方法として、凹部を有する絶縁膜をはじめに形成しておき、該凹部に導電材料を有する液滴を吐出し埋め込んで形成することができる。この場合、凹部に第1の導電層が埋め込まれた絶縁膜の表面と、第1の導電層の表面とで平坦性を有することが好ましい。この構造により、後に形成される第1の絶縁膜、及び半導体膜も平坦性を有し、これらの段切れを防止することができる。また、凹部の幅を制御することにより、配線の微細化を達成することができる。さらに、凹部の深さを制御することにより、配線の厚膜化を達成することができる。また、凹部を有する絶縁膜に着色層を設けることにより、カラーフィルタを用いずともフルカラー表示が可能な表示装置を作製することができる。

10

【0056】

次に、基板及びゲート電極として機能する第1の導電層102上に第1の絶縁膜103、第1の半導体膜104、第2の半導体膜105を順次成膜する。第1の絶縁膜、第1の半導体膜、第2の半導体膜はそれぞれ、後に形成されるTFTのゲート絶縁膜、チャネル形成領域、ソース領域及びドレイン領域として機能する。

【0057】

第1の絶縁膜103はプラズマCVD法またはスパッタリング法などの薄膜形成法を用い、窒化シリコン、酸化シリコン、その他の珪素を含む絶縁膜の単層又は積層構造で形成する。また、第1の絶縁膜103をゲート電極に接する側から、窒化珪素膜（窒化酸化珪素膜）、酸化珪素膜、及び窒化珪素膜（窒化酸化珪素膜）の積層構造とすることが好ましい。この構造では、ゲート電極が、窒化珪素膜と接しているため、酸化による劣化を防止することができる。

20

【0058】

第1の半導体膜104としては、非晶質半導体、非晶質状態と結晶状態とが混在したセミアモルファス半導体（SASとも表記する）、非晶質半導体中に0.5nm～20nmの結晶粒を観察することができる微結晶半導体、及び結晶性半導体から選ばれたいずれの状態を有する膜で形成する。いずれも、シリコン、シリコン・ゲルマニウム（SiGe）等を主成分とする膜厚10～60nmの半導体膜を用いることができる。

【0059】

SASは、非晶質構造と結晶構造（単結晶、多結晶を含む）との中間的な構造を有し、自由エネルギー的に安定な第3の状態を有する半導体である。また短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。そして少なくとも膜中の一部の領域には、0.5～20nmの結晶領域を観測することができ、珪素を主成分とする場合にはラマンスペクトルが520cm⁻¹よりも低波数側にシフトしている。X線回折では珪素結晶格子に由来するとされる（111）、（220）の回折ピークが観測される。また未結合手（ダングリングボンド）の中和剤として、SASは水素或いはハロゲンを1原子%、又はそれ以上含んでいる。

30

【0060】

SASは、珪化物気体をグロー放電分解することにより得ることができる。代表的な珪化物気体としては、SiH₄であり、その他にもSi₂H₆、SiH₂C₁₂、SiHC₁₃、SiC₁₄、SiF₄などを用いることができる。珪化物気体を水素又はフッ素、若しくは水素又はフッ素とヘリウム、アルゴン、クリプトン、ネオンから選ばれた一種又は複数種の希ガス元素とで希釈して用いることにより、SASの形成を容易なものとすることができる。このとき希釈率が10倍～1000倍の範囲となるように、珪化物気体を希釈すると好ましい。またSi₂H₆及びGeF₄を用い、ヘリウムガスで希釈する方法を用いてSASを形成することができる。グロー放電分解による被膜の反応生成は減圧下で行うと好ましく、圧力は概略0.1Pa～133Paの範囲で行えばよい。グロー放電を形成するための電力は1MHz～120MHz、好ましくは13MHz～60MHzの高周波電力を供給すればよい。基板加熱温度は300度以下が好ましく、100～250度の基板加熱温度が推奨される。

40

50

【0061】

また結晶性半導体膜は、非晶質半導体膜を又はSASを、加熱又はレーザ照射により結晶化して形成することができる。また、直接、結晶性半導体膜を形成してもよい。この場合、GeF₄、又はF₂等のフッ素系ガスと、SiH₄、又はSi₂H₆等のシラン系ガスとを用い、熱又はプラズマを利用して直接、結晶性半導体膜を形成することができる。

【0062】

第2の半導体膜105は導電性を有し、nチャネル型のTFTを形成する場合には、15属の元素、代表的にはリンまたはヒ素を添加する。また、pチャネルTFTを形成する場合には、13属の元素、代表的にはボロンを添加する。第2の半導体膜は、珪化物気体にボロン、リン、ヒ素のような13属又は15属の元素を有する気体を加えたプラズマCVD法で成膜する。また、半導体膜を成膜したのち、13属または15属の元素を有する溶液を半導体膜上に塗布しレーザビームを照射して導電性を有する第2の半導体膜を形成することができる。レーザビームとしては、公知のパルス発振のレーザ又は連続発振のレーザから照射されるレーザビームを適宜用いる。

10

【0063】

次に、第2の半導体膜105上に第1のマスクパターン106を形成する。第1のマスクパターン106は、耐熱性高分子材料を用いて形成することが好ましく、芳香環または複素環を主鎖にもち、脂肪族部分が少なく高極性のヘテロ原子基を含む高分子を液滴吐出により吐出して形成することが好ましい。そのような高分子物質の代表例としてはポリイミド又はポリベンゾイミダゾールなどが挙げられる。ポリイミドを用いる場合には、ポリイミドを含む組成物を吐出口から第2の半導体膜105上に吐出し、200で30分焼成して形成することができる。

20

【0064】

また、第1のマスクパターンは、撥液表面を有するマスクパターンを予め形成して、撥液表面を有するマスクパターンで覆われていない領域に高分子材料を塗布して形成することができる。

【0065】

次に、図1(B)に示すように、第1のマスクパターン106を用いて第2の半導体膜105及び第1の半導体膜104をエッティングし、第1の半導体領域111、第2の半導体領域112を形成する。この後、第1のマスクパターンを除去する。

30

【0066】

第1の半導体膜104及び第2の半導体膜105は、Cl₂、BCl₃、SiCl₄もしくはCCl₄などを代表とする塩素系ガス、CF₄、SF₆、NF₃、CHF₃などを代表とするフッ素系ガス、あるいはO₂を用いてエッティングすることができる。

【0067】

なお、第1の半導体領域111を、有機半導体材料を用い、印刷法、スプレー法、液滴吐出法などで形成することができる。この場合、エッティング工程が必要ないため、工程数を削減することができる。本発明に用いる有機半導体材料としては、その骨格が共役二重結合から構成される電子共役系の高分子材料が望ましい。具体的には、ポリチオフェン、ポリ(3-アルキルチオフェン)、ポリチオフェン誘導体、ペンタセン等の可溶性の高分子材料を用いることができる。

40

【0068】

その他にも本発明に用いることができる有機半導体材料としては、可溶性の前駆体を成膜した後で処理することにより第1の半導体領域111を形成することができる材料がある。なお、このような前駆体を経由する有機半導体材料としては、ポリチエニレンビニレン、ポリ(2,5-チエニレンビニレン)、ポリアセチレン、ポリアセチレン誘導体、ポリアリレンビニレンなどがある。

【0069】

前駆体を有機半導体に変換する際には、加熱処理だけではなく塩化水素ガスなどの反応触媒を添加することがなされる。また、これらの可溶性有機半導体材料を溶解させる代表

50

的な溶媒としては、トルエン、キシレン、クロロベンゼン、ジクロロベンゼン、アニソール、クロロフォルム、ジクロロメタン、ブチルラクトン、ブチルセルソルブ、シクロヘキサン、NMP (N-メチル-2-ピロリドン)、シクロヘキサン、2-ブタノン、ジオキサン、ジメチルホルムアミド (DMF) または、THF (テトラヒドロフラン)などを適用することができる。

【0070】

第1の半導体領域に有機半導体を用いた場合、導電性を有する第2の半導体領域の代わりに、ポリアセチレン、ポリアニリン、PEDOT (poly-ethylenedioxythiophene)、PSS (poly-styrenesulphonate) のような有機導電性材料で形成される導電層 (コンタクト層) を形成することができる。導電層は、ソース領域とドレイン領域として機能する。

10

【0071】

また、有機半導体層と接触する導電層として、有機材料で形成される導電層の代わりに、金属元素で形成される導電層を用いることができる。この場合、多くの有機半導体材料が電荷を輸送する材料がキャリアとして正孔を輸送するp型半導体であることからその半導体層とオーミック接触を取るために仕事関数の大きい金属を用いることが望ましい。

【0072】

具体的には、金や白金、クロム、パラジウム、アルミニウム、インジウム、モリブデン、ニッケル等の金属又は合金等が望ましい。これらの金属又は合金材料を用いた導電性ペーストを用いて印刷法やロールコーティング法、液滴吐出法で有機半導体層と接触する導電層を形成することができる。

20

【0073】

さらには、有機半導体層、有機導電性材料で形成される導電層、及び金属元素で形成される導電層を積層してもよい。

【0074】

次に、図1(C)に示すように、基板上に、感光性樹脂113を塗布する。感光性樹脂は、紫外光から赤外光に感光する材料ネガ型感光性樹脂又はポジ型感光性樹脂を用いる。

【0075】

塗布法の代表例としては、液滴吐出法、インクジェット法、スピンドルコート法、ロールコート法、スロットコート法、又はディップ法が挙げられる。

30

【0076】

感光性樹脂としては、エポキシ樹脂、アクリル樹脂、フェノール樹脂、ノボラック樹脂、アクリル樹脂、メラミン樹脂、ウレタン樹脂等の感光性を示す樹脂材料を用いる。また、ベンゾシクロブテン、パリレン、フレア、ポリイミドなどの感光性を示す有機材料等を用いることができる。代表的なポジ型感光性樹脂として、ノボラック樹脂と感光剤であるナフトキノンジアジド化合物を有する感光性樹脂が挙げられ、ネガ型感光性樹脂として、ベース樹脂、ジフェニルシランジオール及び酸発生剤などを有する感光性樹脂が挙げられる。本実施の形態では、ポジ型感光性樹脂を用いる。

【0077】

次に、感光性樹脂113にレーザビーム直接描画装置を用いてレーザビーム (以下、レーザ光とも示す。) 114を照射し露光する。

40

【0078】

レーザビーム直接描画装置について、図39を用いて説明する。図39に示すように、レーザビーム描画装置1001は、レーザビームを照射する際の各種制御を実行するパソコンコンピュータ (以下、PCと示す。) 1002と、レーザビームを出力するレーザ発振器1003と、レーザ発振器1003の電源1004と、レーザビームを減衰させるための光学系 (NDフィルタ) 1005と、レーザビームの強度を変調するための音響光学変調器 (Acousto-Optic Modulator; AOM) 1006と、レーザビームの断面の拡大又は縮小をするためのレンズ、光路の変更するためのミラー等で構成される光学系1007、Xステージ及びYステージを有する基板移動機構100

50

9と、P Cから出力される制御データをデジタルーアナログ変換するD / A変換部1010と、D / A変換部から出力されるアナログ電圧に応じて音響光学変調器1006を制御するドライバ1011と、基板移動機構1009を駆動するための駆動信号を出力するドライバ1012とを備えている。

【0079】

レーザ発振器1003としては、紫外光、可視光、又は赤外光を発振することが可能なレーザ発振器を用いることができる。レーザー発振器としては、KrF、ArF、KrF、XeCl、Xe等のエキシマレーザ発振器、He、He-Cd、Ar、He-Ne、HF等の気体レーザ発振器、YAG、GdVO₄、YVO₄、YLF、YAlO₃などの結晶にCr、Nd、Er、Ho、Ce、Co、Ti又はTmをドープした結晶を使った固体レーザー発振器、GaN、GaAs、GaAlAs、InGaAsP等の半導体レーザ発振器を用いることができる。なお、固体レーザ発振器においては、基本波の第1高調波～第5高調波を適用するのが好ましい。

【0080】

次に、レーザビーム直接描画装置を用いた感光性樹脂の感光方法について述べる。基板1008が基板移動機構1009に装着されると、P C1002は図外のカメラによって、基板に付されているマーカの位置を検出する。次いで、P C1002は、検出したマーカの位置データと、予め入力されている描画パターンデータに基づいて、基板移動機構1009を移動させるための移動データを生成する。この後、P C1002が、ドライバ1011を介して音響光学変調器1006から出力される光量を制御することにより、レーザ発振器1003から出力されたレーザビームは、光学系1005によって減衰された後、音響光学変調器1006によって所定の光量になるように光量が制御される。一方、音響光学変調器1006から出力されたレーザビームを、光学系1007で光路及びビーム形を変化させ、レンズで集光した後、基板1008上に塗布された感光性樹脂に該ビームを照射して、感光性樹脂を感光する。このとき、P C1002が生成した移動データに従い、基板移動機構1009をX方向及びY方向に移動制御する。この結果、所定の場所にレーザビームが照射され、感光性樹脂の露光が行われる。

【0081】

こののち、感光性樹脂を現像して、図1(D)に示すように、第2のマスクパターン115を形成する。ここでは、感光性樹脂としてポジ型を用いているため、レーザビームが照射された領域のレジストが除去され、第2の半導体領域が露出される。なお、レーザ光のエネルギーの一部は、レジストで熱に変換され、レジストの一部を反応させるため、露光幅は、レーザビームの幅より若干大きくなる。また、短波長のレーザ光ほど、ビーム径を短く集光することが可能であるため、微細な幅の開口部を有する第2のマスクパターンを形成するためには、短波長のレーザビームを照射することが好ましい。

【0082】

また、感光性樹脂表面でのレーザビームのスポット形状は、点状、円形、橢円形、矩形、または線状(厳密には細長い長方形状)となるように光学系で加工されている。なお、スポット形状は円形であっても構わないが、線状にした方が、幅が均一なレジストマスクを形成することができる。

【0083】

また、図39に示した装置は、基板の表面側からレーザー光を照射して露光する例を示したが、光学系や基板移動機構を適宜変更し、基板の裏面側からレーザー光を照射して露光するレーザビーム描画装置としてもよい。

【0084】

なお、ここでは、基板を移動して選択的にレーザビームを照射しているが、これに限定されず、レーザビームをX-Y軸方向に走査してレーザビームを照射することができる。この場合、光学系1007にポリゴンミラー、ガルバノミラー、又は音響光学偏向器(Acousto-Optic Deflector; AOD)を用いることが好ましい。

【0085】

10

20

30

40

50

次に、第2のマスクパターンをマスクとして、第2の半導体領域112をエッチングして、ソース領域及びドレイン領域（コンタクト層ともいう。）116を形成する。この後、第2のマスクパターンを剥離液を用いた処理又は酸素を用いたアッシング処理等により除去する。第2のマスクパターンは、微細な幅の開口部を有するため、第2の半導体領域のエッチングされる幅は微小であり、この結果ソース領域及びドレイン領域の間隔は狭いものとなる。即ち、フォトマスクを用いずとも、チャネル長の小さなTFTを形成することができる。

【0086】

なお、第1の半導体領域111がSASで形成されている場合、本実施の形態のように、ソース領域及びドレイン領域がゲート電極を覆っている構造のほかに、ソース領域及びドレイン領域の端部とゲート電極の端部が一致しているいわゆるセルフアライン構造、さらには、ソース領域及びドレイン領域がゲート電極を覆わず、一定の距離を隔てて形成されている構造とすることができます。

【0087】

次に、図1（E）に示すように、ソース領域及びドレイン領域上にソース電極及びドレイン電極として機能する第2の導電層117を、導電材料を吐出することにより形成する。導電材料としては、第1の導電層102に用いた材料と同様の材料を、溶媒に溶解又は分散させたものを用いることができる。ここでは、Agペーストを選択的に吐出し、上記に示すようなレーザビーム照射、又は熱処理による乾燥及び焼成を適宜行い膜厚600～800nmの各電極を形成する。

【0088】

なお、本実施の形態で形成されるTFTは、対向するソース領域及びドレイン領域の距離と、対向するソース電極及びドレイン電極の距離とは、若干異なり、対向するソース領域及びドレイン領域の距離の方が小さい。また、ソース領域及びドレイン領域の距離がチャネル長となる。

【0089】

なお、導電膜を予め液滴吐出法又はスパッタリング法等によって成膜しておき、ネガ型またはポジ型の感光性樹脂を液滴吐出法によって形成した後に、レーザ光を照射し露光した後現像してマスクパターンを形成し、導電膜をエッチングしてソース電極及びドレイン電極を形成してもよい。

【0090】

次に、ソース電極及びドレイン電極として機能する第2の導電層117上に、パッシベーション膜を成膜することが好ましい。パッシベーション膜は、プラズマCVD法又はスパッタリング法などの薄膜形成法を用い、窒化珪素、酸化珪素、窒化酸化珪素、酸化窒化珪素、酸化窒化アルミニウム、または酸化アルミニウム、ダイアモンドライカーボン（ DLC）、窒素含有炭素（CN）、その他の絶縁性材料を用いて形成することができる。

【0091】

以上の工程により、フォトマスクを用いずとも、チャネル長の小さいチャネルエッチ型TFTを作製することができる。

【0092】

（実施の形態2）

本実施の形態では、実施の形態1と同様チャネルエッチ型TFTを作製を形成する工程を、図2を用いて説明する。本実施の形態では、ソース電極及びドレイン電極の作製工程が実施の形態1と異なる。

【0093】

図2（A）に示すように、実施の形態1と同様に、基板101上に第1の導電層102、第1の絶縁膜103、第1の半導体領域111、第2の半導体領域112を形成する。

【0094】

次に、第2の半導体領域112及び第1の絶縁膜103上に第2の導電膜201を形成

10

20

30

40

50

する。第2の導電膜201は、実施の形態1の第1の導電層102と同様の材料及び作製方法を用いることができる。

【0095】

次に、基板上に感光性樹脂113を液滴吐出法により塗布し、実施の形態1と同様に、感光性樹脂113にレーザ光114を照射して露光する。この後、現像して図2(B)に示す第1のマスクパターン115を形成する。レーザ光を照射して感光性樹脂を露光して、第1のマスクパターンを形成しているため、微細な幅の開口部を有するマスクパターンが形成できる。

【0096】

次に、第1のマスクパターン115をマスクとして、第2の導電膜201をエッティングして、ソース電極及びドレイン電極211を形成する。 10

【0097】

次に、図2(C)に示すように、第1のマスクパターン115をマスクとして、第2の半導体領域112をエッティングしてソース領域及びドレイン領域として機能する第3の半導体領域221を形成する。なお、ここでは、第1のマスクパターンを用いて第2の半導体領域をエッティングしたが、この代わりに、第1のマスクパターンを除去した後、ソース電極及びドレイン電極211をマスクとして第2の半導体領域112をエッティングすることができる。この後、パッシベーション膜を成膜することが好ましい。

【0098】

以上の工程により、フォトマスクを用いずとも、図2(D)に示すようなチャネル長の小さいチャネルエッチ型TFTを作製することができる。なお、このTFTは、ソース電極及びドレイン電極の端部の一方と、ソース領域及びドレイン領域の端部の一方とがそれぞれ一致している。 20

【0099】

(実施の形態3)

本実施の形態においては、撥液表面を形成する材料を用いて、チャネル長の小さいチャネルエッチ型TFTを形成する工程について図3を用いて示す。本実施の形態では、導電性を有する第2の半導体膜上にマスクパターンを形成し、該マスクパターンを用いて第2の半導体膜をエッティングして、ソース領域及びドレイン領域を形成する。

【0100】

図3(A)に示すように、実施の形態1と同様に、基板101上に第1の導電層102、第1の絶縁膜103、第1の半導体膜を形成した後、実施の形態1に示す第1のマスクパターン106を形成して第1の半導体膜をエッティングして、第1の半導体領域111を形成する。 30

【0101】

次に、第1の半導体領域及び第1の絶縁膜上に第2の半導体膜301を成膜する。第2の半導体膜301としては、実施の形態1に示す第2の半導体膜105と同様の材料及び方法を用いて形成することができる。

【0102】

次に、第2の半導体膜301上に撥液表面を有する領域302を形成する。撥液表面を有する領域とは、液体に対する表面の接触角が大きい領域である。この表面上では液体は、半球状にはじかれる。一方、親液表面を有する領域は、液体に対する表面の接触角が小さい領域である。この表面上では、液体はぬれ広がる。 40

【0103】

このため、接触角の異なる二つの領域が接している場合、相対的に接触角の高い領域が撥液表面を有する領域となり、接触角の低い方の領域が親液表面を有する領域となる。この二つの領域に溶液を塗布した場合、溶液は、親液表面を有する領域表面にぬれ広がり、撥液表面を有する領域との界面で半球状にはじかれる。

【0104】

なお、表面が凹凸を有する場合、撥液表面を有する領域では、さらに接触角が高まる。

50

即ち、撥液性が高まる。一方、親液表面を有する領域では、さらに接触角が低くなる。即ち、親液性が高まる。このため、凹凸を有する各表面上に組成物を有する溶液を塗布し、焼成することにより、端部が均一な層を形成することができる。

【0105】

ここでは、撥液表面を形成する溶液を塗布して、撥液表面を有する領域を形成する。撥液表面を形成する溶液の組成物の一例としては、 $R_n - Si - X_{(4-n)}$ ($n = 1, 2, 3$) の化学式で表されるシランカップリング剤を用いる。ここで、Rは、アルキル基などの比較的不活性な基を含む物である。また、Xはハロゲン、メトキシ基、エトキシ基又はアセトキシ基など、下地表面の水酸基あるいは吸着水との縮合により結合可能な加水分解基からなる。

10

【0106】

また、シランカップリング剤の代表例として、Rにフルオロアルキル基を有するフッ素系シランカップリング剤（フルオロアルキルシラン（FAS））を用いることにより、より撥液性を高めることができる。FASのRは、 $(CF_3)(CF_2)_x(CH_2)_y$ ($x : 0$ 以上 10 以下の整数、 $y : 0$ 以上 4 以下の整数) で表される構造を持ち、複数個のR又はXがSiに結合している場合には、R又はXはそれぞれすべて同じでも良いし、異なっていてもよい。代表的なFASとしては、ヘプタデフルオロテトラヒドロデシルトリエトキシシラン、ヘプタデカフルオロテトラヒドロデシルトリクロロシラン、トリデカフルオロテトラヒドロオクチルトリクロロシラン、トリフルオロプロピルトリメトキシシラン等が挙げられる。

20

【0107】

撥水表面を形成する溶液の溶媒としては、n-ペンタン、n-ヘキサン、n-ヘプタン、n-オクタン、n-デカン、ジシクロヘキサン、ベンゼン、トルエン、キシレン、デュレン、インデン、テトラヒドロナフタレン、デカヒドロナフタレン、スクワランなどの炭化水素系溶媒又はテトラヒドロフランなど、撥液表面を形成する溶媒を用いる。

【0108】

また、撥液表面を形成する溶液の組成物の一例として、フッ素炭素鎖を有する材料（フッ素系樹脂）を用いることができる。フッ素系樹脂として、ポリテトラフルオロエチレン（PTFE；四フッ化エチレン樹脂）、パーフルオロアルコキシアルカン（PFA；四フッ化エチレンパーフルオロアルキルビニルエーテル共重合樹脂）、パーフルオロエチレンプロピレンコポリマー（PFE；四フッ化エチレン-六フッ化プロピレン共重合樹脂）、エチレン-テトラフルオロエチレンコポリマー（ETFE；四フッ化エチレン-エチレン共重合樹脂）、ポリビニリデンフルオライド（PVDF；フッ化ビニリデン樹脂）、ポリクロロトリフルオロエチレン（PCTFE；三フッ化塩化エチレン樹脂）、エチレン-クロロトリフルオロエチレンコポリマー（ECTFE；三フッ化塩化エチレン-エチレン共重合樹脂）、ポリテトラフルオロエチレン-パーフルオロジオキソールコポリマー（TFE/PDD）、ポリビニルフルオライド（PVF；フッ化ビニル樹脂）等を用いることができる。

30

【0109】

続いて、撥液表面を形成する溶液が付着した表面をエタノール洗浄すると、極めて薄い撥液表面を形成することができる。

40

【0110】

また、マスクパターンとして撥液表面を形成しない（すなわち、親液表面を形成する）有機物を用い、後に CF_4 プラズマ等による処理を行って、撥液表面を形成してもよい。例えば、ポリビニルアルコール（PVA）のような水溶性樹脂を、 H_2O 等の溶媒に混合した材料を用いることができる。また、PVAと他の水溶性樹脂を組み合わせて使用してもよい。さらには、マスクパターンが撥液表面を有する場合であっても、該プラズマ処理等を行うことによって、撥液性をより向上させることができる。

【0111】

また、誘電体が設けられた電極を用意し、誘電体がプラズマに曝されるように、空気、

50

酸素又は窒素を用いてプラズマを発生させてプラズマ処理を行うことができる。この場合、誘電体は電極表面全体を覆う必要はない。誘電体として、テフロン（登録商標）等のフッ素を有する誘電体を用いることで、被形成面に $C F_2$ 結合が形成され、表面改質が行われ、撥液性を示すようになる。

【0112】

次に、撥液表面を形成する材料にレーザ光 114 を照射する。レーザ光は、実施の形態 1 に示すものを適宜用いることができる。ここでは、ソース領域及びドレイン領域を形成する領域にレーザ光を照射する。撥液表面を形成する材料の撥液を示す置換基、代表的にはフルオロアルキル基又はフルオロアルキル基と結合しているアルキル基の結合エネルギーよりも高いエネルギーを有する波長の光、代表的にはレーザ光を照射することにより、撥液性を示す置換基の結合が切れる。即ち、レーザ光を照射した領域の撥液性は低下し、親液性を示す。図 3 (B) において、レーザ光が照射された領域が、親液表面を有する領域 311 となり、レーザ光が照射されない領域が、撥液表面を有する領域 312 となる。

10

【0113】

次に、図 3 (C) に示すように、親液表面を有する領域に第 2 のマスクパターン 321 を形成する。このとき、撥液表面を有する領域 312 においては、第 2 のマスクパターンの材料を弾くため、マスクパターンは形成されない。第 2 のマスクパターンとしては、実施の形態 1 で示す第 1 のマスクパターン 106 と同様のものを形成することができる。撥液表面を有する領域に、レーザ光を照射して、親液表面を有する領域を形成することで、フォトマスクを用いずともマスクパターンを形成することができる。レーザ光の走査方法により、照射領域を制御することができるため、微細な間隔を有するマスクパターンを形成することができる。

20

【0114】

次に、図 3 (D) に示すように、第 2 のマスクパターンをマスクとして、第 2 の半導体膜 301 をエッチングして、第 2 の半導体領域 331 を形成する。第 2 の半導体膜 301 のエッチング方法は、実施の形態 1 に示す第 2 の半導体膜 105 のエッチング方法を適宜適用する。また、この工程により、撥液表面を有する領域 312 もエッチングされる。なお、第 2 の半導体領域 331 は、ソース領域及びドレイン領域として機能する。この後、第 2 のマスクパターン 321 を除去する。

30

【0115】

次に、図 3 (E) に示すように、ソース領域及びドレイン領域に接するように導電材料を吐出して、ソース電極及びドレイン電極 341 を形成する。なお、ソース電極及びドレイン電極 341 は、実施の形態 1 に示すソース電極及びドレイン電極として機能する第 2 の導電層 117 と同様の材料及び作製方法により形成することができる。

【0116】

以上の工程により、フォトマスクを用いずとも、図 2 (D) に示すようなチャネル長の小さいチャネルエッチ型 TFT を作製することができる。

【0117】

(実施の形態 4)

本実施の形態においては、撥液表面を形成する材料を用いてチャネル保護型 TFT を形成する工程について図 4 を用いて示す。本実施の形態では、下地となる第 1 の半導体膜上にマスクパターンを形成し、該マスクパターンを用いて、ソース領域及びドレイン領域を形成する。また、非ソース領域及びドレイン領域にレーザ光を照射し、親液表面を有する領域を形成する。

40

【0118】

図 4 (A) に示すように、実施の形態 1 と同様に、基板 101 上に第 1 の導電層 102 、第 1 の絶縁膜 103 、第 1 の半導体膜 104 を形成した後、第 1 のマスクパターン 401 を形成して第 1 の半導体膜 104 をエッチングして、図 4 (B) に示すような第 1 の半導体領域 411 を形成する。

【0119】

50

次に、第1の半導体領域411上に撥液表面を形成する材料を塗布して、撥液表面を有する領域302を形成する。次に撥液表面を有する領域302の一部にレーザ光114を照射する。ここでは、後のソース領域及びドレイン領域が形成される領域の外縁にレーザ光を照射する。この結果、レーザ光を照射した領域において、親液表面を有する領域が形成される。図4(C)において、レーザ光が照射された領域が、親液表面を有する領域412となり、レーザ光が照射されない領域が、撥液表面を有する領域413となる。

【0120】

次に、図4(D)に示すように、親液表面上に第2のマスクパターン422を形成する。第2のマスクパターン422において、チャネル形成領域上に形成されるものは、チャネル保護膜として機能する。第2のマスクパターンは、第1のマスクパターン401と同様の材料及び作製方法を用いることができる。レーザ光の走査方法により、照射領域を制御することができるため、微細な幅を有するマスクパターン(チャネル保護膜)を形成することができる。

【0121】

次に、第2のマスクパターン422で囲まれる領域に導電性を有する材料を塗布して、第2の導電層421を形成する。第2の導電層の材料としては、ポリアセチレン、ポリアニリン、PEDOT(poly-ethylene dioxythiophene)、PSS(poly-styrene sulfone)のような有機導電性材料で形成される導電層を形成することができる。第2の導電層は、ソース領域とドレイン領域として機能する。

10

20

【0122】

また、第2の導電層として、金や白金、クロム、パラジウム、アルミニウム、インジウム、モリブデン、ニッケル等の金属又は合金等を用いることができる。これらの金属又は合金材料を用いた導電性ペーストを用いて印刷法やロールコーティング法、液滴吐出法で形成することができる。

【0123】

次に、図4(E)に示すように、第2の導電層に接する領域にソース電極及びドレイン電極として機能する第3の導電層431を形成する。この場合、第3の導電層は、抵抗の低い導電材料で形成されていることが好ましい。第3の導電層431は、実施の形態1の第2の導電層117と同様の材料及び作製方法を適宜用いることができる。なお、本実施の形態では、第2のマスクパターン422を除去せず、第3の導電層を形成したがこの工程に限られず、実施の形態5に示すように第2のマスクパターンを除去した後、第3の導電層を形成することができる。

30

【0124】

以上の工程により、フォトマスクを用いずとも、チャネル長の小さいチャネル保護型TFTを形成することができる。

【0125】

(実施の形態5)

本実施の形態においては、撥液表面を形成する材料を用いて、チャネル長の小さいチャネル保護型TFTを形成する工程について図5を用いて示す。本実施の形態では、下地となる第1の半導体膜上にマスクパターンを形成し、該マスクパターンを用いて、ソース領域及びドレイン領域を形成する。また、撥液表面を形成する材料で形成される層において、後にソース領域及びドレイン領域となる部分にレーザ光を照射し、親液表面を有する領域を形成する。

40

【0126】

図5(A)に示すように、実施の形態4と同様に、基板101上に第1の導電層102、第1の絶縁膜103、第1の半導体領域411を形成し、第1の半導体領域上に撥液表面を形成する材料302を塗布する。

【0127】

次に、撥液表面を形成する材料302にレーザ光114を照射する。ここでは、ソース

50

領域及びドレイン領域となる領域にレーザ光を照射して、親液表面を有する領域を形成する。レーザ光の走査方法により、照射領域を制御することが可能であるため、微細な幅を有するマスクパターン（チャネル保護膜）を形成することができる。

【0128】

次に、図5（B）に示すように、親液表面を有する領域に導電性を有する材料を塗布して第2の導電層（ソース領域及びドレイン領域）512を形成する。なお、レーザ光が照射されない領域は、撥液表面を有する領域511が残存する。

【0129】

次に、図5（C）に示すように、撥液表面を有する領域511を酸素を用いたアッティングにより除去したのち、ソース電極及びドレイン電極として機能する第3の導電層521を形成する。

【0130】

以上の工程により、フォトマスクを用いずとも、チャネル長の小さいTFTを形成することができる。

【0131】

（実施の形態6）

本実施の形態においては、チャネル長の小さい順スタガ型TFTの作製工程について図6を用いて説明する。本実施の形態においては、ソース領域及びドレイン領域の形成方法として実施の形態3を用いて説明するが、この工程に限らず、他の実施の形態を適宜適用することができる。

【0132】

図6（A）に示すように、基板101上に第1の絶縁膜601を成膜し、その上に第1の導電層602を形成する。第1の導電層602は、後にソース電極及びドレイン電極として機能する。この材料及び作製方法は、実施の形態1の第1の導電層102と同様のものを適宜用いることができる。

【0133】

次に、基板上に導電性を有する第1の半導体膜603を成膜する。第1の半導体膜としては、実施の形態1で示す第2の半導体膜105と同様のものを適宜用いて形成する。次に、第1の半導体膜603上に撥液表面を形成する材料を塗布して、撥液表面を有する領域302を形成する。この後、撥液表面を有する領域の一部にレーザ光114を照射する。本実施の形態では、後のソース領域及びドレイン領域となる部分にレーザ光を照射し、親液表面を有する領域を形成する。なお、レーザ光が照射されなかった領域は、図6（B）に示すように、撥液表面を有する領域611が残存する。次に、レーザ光が照射され親液表面を有する領域に第1のマスクパターン612を形成する。第1のマスクパターンは、実施の形態1の第1のマスクパターン106と同様の物を適宜用いることができる。レーザ光の走査方法により、照射領域を制御することが可能であるため、微細な間隔を有するマスクパターンを形成することができる。

【0134】

次に、図6（C）に示すように、第1のマスクパターンをマスクとして、第1の半導体膜603をエッティングして、第1の半導体領域621を形成する。第1の半導体領域は、ソース領域及びドレイン領域として機能する。この後、第1のマスクパターンを除去する。

【0135】

次に、図6（D）に示すように、第2の半導体領域631、第2の絶縁膜632、及び第2の導電層633を形成する。第2の半導体領域631は、チャネル形成領域として機能し、第2の絶縁膜632はゲート絶縁膜として機能し、第2の導電層633はゲート電極として機能する。

【0136】

次に、基板上にポジ型またはネガ型の感光性樹脂113を塗布したのち、レーザ光634を照射し露光した後現像する。ここでは、ポジ型感光性樹脂を用い、後のコントクトホ

10

20

30

40

50

ールを形成する領域にレーザ光を照射する。この結果図6(E)に示すように、第2のマスクパターン641を形成することができる。

【0137】

次に、第2のマスクパターン641をマスクとして、第2の絶縁膜632をエッチングして、コンタクトホールを形成すると共に第1の導電層602の一部を露出する。この後、第2のマスクパターン641を除去する。

【0138】

次に、図6(F)に示すよう、コンタクトホールにおいて、第1の導電層602と接続する第3の導電層651を形成する。第3の導電層は、実施の形態1の第2の導電層117と同様のものを適宜用いることができる。

10

【0139】

以上の工程により、フォトマスクを用いずとも、チャネル長の小さい順スタガ型TFTを作製することができる。

【0140】

(実施の形態7)

本実施の形態では、実施の形態6とは異なるコンタクトホールの形成方法を図8を用いて説明する。

【0141】

実施の形態6に従って、図8(A)に示すような順スタガ型TFTを形成する。ここでは、基板101上に、第1の絶縁膜601、第1の導電層602、第1の半導体領域621、第1の半導体領域上であって且つソース電極とドレイン電極との間に形成される第2の半導体領域631、第2の絶縁膜632、第2の導電層633を有する。

20

【0142】

次に、図8(B)に示すように、第1の導電層602と第2の絶縁膜632とが重畳する領域に、撥液表面を形成する溶液を吐出し、第1のマスクパターン661、662を液滴吐出法により形成する。

【0143】

次に、親液表面を形成する溶液を塗布して第2のマスクパターン663～665を形成する。親液性を有する溶液の代表例としては、アクリル樹脂、ポリイミド樹脂、メラミン樹脂、ポリエステル樹脂、ポリカーボネート樹脂、フェノール樹脂、エポキシ樹脂、ポリアセタール、ポリエーテル、ポリウレタン、ポリアミド(ナイロン)、フラン樹脂、ジアリルフタレート樹脂等の有機樹脂、シロキサン、ポリシラザンを用いることができる。また、水、アルコール系、エーテル系、ジメチルホルムアミド、ジメチルアセトアミド、ジメチルスルホキシド、N-メチルピロリドン、ヘキサメチルホスファミド、クロロホルム、塩化メチレン等の極性溶媒を用いた溶液を用いることもできる。親液表面を形成する溶液を塗布する方法としては、液滴吐出法、インクジェット法、スピンドルコート法、ロールコート法、スロットコート法、ディップ法等を適用することができる。

30

【0144】

第1のマスクパターン661、662は撥液表面を有するため、第2のマスクパターン663～665は、第1のマスクパターンの外縁、即ち第1のマスクパターンが形成されていない領域に形成される。

40

【0145】

なお、上記の工程に代えて、第1のマスクパターン661、662の溶媒を乾燥した後、親液表面を形成する溶液を塗布して、第2のマスクパターンを形成してもよい。この場合も、第1のマスクパターン661、662は、撥液表面を有するため、第2のマスクパターン663～665は、第1のマスクパターンの外縁、即ち第1のマスクパターンが形成されていない領域に形成される。

【0146】

次に、図8(C)に示すように、第2のマスクパターンをマスクとして、第1のマスクパターン661、662及び第2の絶縁膜632をエッチングし、ソース電極及びドレイ

50

ン電極の一部を露出する。ここで、エッティングされた第2の絶縁膜632を671と示す。

【0147】

次に、図8(D)に示すように、第3の導電膜681、682を形成する。

【0148】

なお、図8(E)に示すように、第2のマスクパターン663～665を除去せず、層間絶縁膜として用い、第3の導電膜691、692を形成することもできる。

【0149】

以上の工程により、フォトマスクを用いずともコンタクトホールを形成することができる。

10

【0150】

(実施の形態8)

本実施の形態では、W/Lの大きいTFTの構造について、図7を用いて説明する。

【0151】

図7(A)は、実施の形態2で形成された逆スタガ型TFTの上面図であり、ゲート電極900上に半導体領域901、ソース領域及びドレイン領域902、ソース電極及びドレイン電極903が積層されている。

【0152】

ソース電極及びドレイン電極の対向する端部は、直線状で迂曲している。ここでは、レーザビーム又は基板を、直角に迂曲して走査して、即ち直角のジグザグ状に走査して、形成したマスクパターンを用いて素子のソース領域及びドレイン領域、又はソース電極及びドレイン電極が形成されている。このため、直線状に迂曲した、即ち直角のジグザグ状のチャネル形成領域を形成することができる。このため、微小な半導体領域上でも、チャネル長を小さくし、チャネル幅を大きくすることが可能である。

20

【0153】

図7(B)は、同様にTFTの上面図である。ここでは、ソース領域及びドレイン領域912及びソース電極及びドレイン電極913を形成するためのマスクパターンを形成する際、レーザビーム又は基板を90度以上180度未満で直線的に迂曲しながら、即ち90度以上180度未満でジグザグ状に走査する。このため、チャネル形成領域が、90度以上180度未満で直線的に迂曲した、即ち90度以上180度未満でジグザグ状の形状となっている。ここで、910はゲート電極、911は半導体領域を示す。

30

【0154】

図7(C)及び(D)は、同様にTFTの上面図である。ここでは、ソース領域及びドレイン領域922、932及びソース電極及びドレイン電極923、933を形成するためのマスクパターンを形成する際、レーザビーム又は基板を0度以上90度未満で直線的に迂曲しながら、即ち0度以上90度未満でジグザグ状に走査する。このため、チャネル形成領域が、0度以上90度未満で直線的に迂曲した、即ち0度以上90度未満でジグザグ状の形状となっている。ここで、920、930はゲート電極、921、931は半導体領域を示す。

40

【0155】

なお、図7(C)に示すTFTのチャネル形成領域は点対称であり、図(D)に示すTFTのチャネル形成領域は点対称である。

【0156】

図7(E)は、同様にTFTの上面図である。ここでは、ソース領域及びドレイン領域942及びソース電極及びドレイン電極943をエッティングにより形成するためのマスクパターンを形成する際、レーザビームを円弧状に迂曲しながら走査する。このため、チャネル形成領域が、曲線状に迂曲した形状となっている。ここで、940はゲート電極、941は半導体領域を示す。

【0157】

図7(F)は、同様にTFTの上面図である。ここでは、ソース領域及びドレイン領域

50

952 及びソース電極及びドレイン電極 953 をエッティングにより形成するためのマスクパターンを形成する際、レーザビーム又は基板を直線及び円弧状に迂曲しながら走査する。このため、チャネル形成領域が、直線及び円弧状に迂曲した形状となっている。ここで、950 はゲート電極、951 は半導体領域を示す。

【0158】

なお、本実施の形態は、実施の形態 2 のほか、実施の形態 1 乃至実施の形態 7 を適宜適用することができる。その場合、ソース領域及びドレイン領域とソース電極及びドレイン電極の端部は、一致しない。

【0159】

以上の工程により、フォトマスクを用いずとも微細な構造で且つ W/L を増大させた素子を形成することができる。本実施の形態では、レーザビームを照射して形成したマスクパターンを用いて素子のソース領域及びドレイン領域、又はソース電極及びドレイン電極を形成するため、任意の形状のチャネル形成領域を形成することができる。このため、フォトリソグラフィー工程を省略しながら、微細な構造で且つ W/L を増大させた素子することができるため、駆動能力が高い半導体装置を、低コストで、かつスループットや歩留まりを高く作製することができる。

【0160】

(実施の形態 9)

本実施の形態では、上記実施の形態におけるパターン形成に用いることができる液滴吐出装置について説明する。図 24 において、基板 1900 上において、1 つのパネルが形成される領域 1930 を鎖線で示す。

【0161】

図 24 には、配線等のパターンの形成に用いる液滴吐出装置の一態様を示す。液滴吐出手段 1905 は、ヘッドを有し、ヘッドは複数のノズルを有する。本実施の形態では、十個のノズルが設けられたヘッドを三つ (1903a、1903b、1903c) 有する場合で説明するが、ノズルの数や、ヘッドの数は処理面積や工程等により設定することができる。

【0162】

ヘッドは、制御手段 1907 に接続され、制御手段がコンピュータ 1910 により制御することにより、予め設定されたパターンを描画することができる。描画するタイミングは、例えば、ステージ 1931 上に固定された基板 1900 等に形成されたマーカー 1911 を基準点として行えばよい。また、基板 1900 の縁を基準点として行ってもよい。これら基準点を CCD などの撮像手段 1904 で検出し、画像処理手段 1909 にてデジタル信号に変換させる。デジタル変化された信号をコンピュータ 1910 で認識して、制御信号を発生させて制御手段 1907 に送る。このようにパターンを描画するとき、パターン形成面と、ノズルの先端との間隔は、0.1 cm ~ 5 cm、好ましくは 0.1 cm ~ 2 cm、さらに好ましくは 0.1 cm 前後とするとい。このように間隔を短くすることにより、液滴の着弾精度が向上する。

【0163】

このとき、基板 1900 上に形成されるパターンの情報は記憶媒体 1908 に格納されており、この情報を基にして制御手段 1907 に制御信号を送り、各ヘッド 1903a、1903b、1903c を個別に制御することができる。すなわち、ヘッド 1903a、1903b、1903c が有する各ノズルから異なる材料を有する液滴を吐出することができる。例えばヘッド 1903a、1903b が有するノズルは絶縁膜材料を有する液滴を吐出し、ヘッド 1903c が有するノズルは導電膜材料を有する液滴を吐出することができる。

【0164】

さらにヘッドが有する各ノズルを個別に制御することもできる。ノズルを個別に制御することができるため、特定のノズルから異なる材料を有する液滴を吐出することができる。例えば同一ヘッド 1903a に、導電膜材料を有する液滴を吐出するノズルと、絶縁膜

10

20

30

40

50

材料を有する液滴を吐出するノズルとを設けることができる。

【0165】

また層間絶縁膜の形成工程のように大面積に対して液滴吐出処理を行う場合、層間絶縁膜材料を有する液滴を全ノズルから吐出させるとよい。さらに、複数のヘッドが有する全ノズルから、層間絶縁膜材料を有する液滴を吐出するとよい。その結果、スループットを向上させることができる。もちろん、層間絶縁膜形成工程において、一つのノズルから層間絶縁膜材料を有する液滴を吐出し、ノズル又は基板を複数走査することにより大面積に対して液滴吐出処理を行ってもよい。

【0166】

そしてヘッドをジグザグ又は往復させ、大型マザーガラスに対するパターン形成を行うことができる。このとき、ヘッドと基板を相対的に複数回走査させればよい。ヘッドを基板に対して走査するとき、進行方向に対してヘッドを斜めに傾けるとよい。

10

【0167】

ヘッドの幅は、大型マザーガラスから複数のパネルを形成する場合、ヘッドの幅は1つのパネルの幅と同程度とすると好ましい。1つのパネルが形成される領域1930に対して一回の走査でパターン形成することができ、高いスループットが期待できるからである。

【0168】

またヘッドの幅は、パネルの幅より小さくしてもよい。このとき、複数の幅の小さなヘッドを直列に配置し、1つのパネルの幅と同程度としてもよい。複数の幅の小さなヘッドを直列に配置することにより、ヘッドの幅が大きくなるにつれて懸念されるヘッドのたわみの発生を防止することができる。もちろん、幅の小さなヘッドを複数回走査することにより、パターン形成を行ってもよい。

20

【0169】

このような液滴吐出法により溶液の液滴を吐出する工程は、減圧下で行うと好ましい。溶液を吐出して被処理物に着弾するまでの間に、該組成物の溶媒が蒸発し、組成物の乾燥と焼成の工程を省略することができるからである。また、減圧下で行うと、導電体の表面に酸化膜などが形成されないため好ましい。また組成物を滴下する工程は、窒素雰囲気中や有機ガス雰囲気中で行ってもよい。

【0170】

30

また液滴吐出法として、ピエゾ方式を用いることができる。ピエゾ方式は、液滴の制御性に優れインク選択の自由度の高いことからインクジェットプリンターでも利用されている。なお、ピエゾ方式には、MLP (Multi Layer Piezo) タイプとMLC chip (Multi Layer Ceramic Hyper Integrated Piezo Segments) タイプがある。また組成物の溶媒によっては、発熱体を発熱させ気泡を生じさせ溶液を押し出す、いわゆるサーマル方式を用いた液滴吐出法でもよい。

【0171】

(実施の形態10)

本実施の形態においては、マルチゲート構造のTFTにおいて、ゲート電極の作製工程について、図40乃至図42を用いて説明する。なお、本実施の形態では、ゲート絶縁膜の形成方法以降は、実施の形態2を参照するが、これに限らず、実施の形態1乃至実施の形態9を適宜用いることができる。

40

【0172】

基板101上に第1の導電層102を形成する。次に第1の導電層102を覆うように感光性を有する材料2101を塗布する。次に、感光性を有する材料2101にレーザ光114を照射して感光性を有する材料2101を露光する。この後、現像して図40(B)に示すように、第1のマスクパターン2102を形成する。ここでは、感光性を有する材料としてポジ型感光性樹脂を用いているため、後にエッチングする領域にレーザ光114を照射する。また、マスクパターンは、レーザ光が照射された領域に開口部を有する。

50

【0173】

次に、図40(C)に示すように、第1のマスクパターン2102を用いて、第1の導電層102をエッティングしてゲート電極2103を形成する。この後、第1のマスクパターン2102を除去し、ゲート配線を形成する。このときの基板の上面図を図42(A)及び42(B)に示す。

【0174】

図42(A)に示すように、ゲート電極2103には開口部2105が設けられている。また、ゲート電極2103にゲート配線2106が接続されている。

【0175】

開口部を有するゲート電極は端部でつながっているため、ゲート電極の膜厚が不均一でも、膜の抵抗率がほぼ均一であり、後に形成されるTFTの特性のばらつきを低減することができる。なお、本実施の形態では、2つの開口部を設けたが、開口部は1つでもよく、また3つ以上の開口部を設けることも可能である。開口部が増えるほど、ドレイン端の電界がより緩和され、オフ電流低減の効果が高まる。

10

【0176】

また、微細な幅の開口部を有する第1のマスクパターンを用いて第1の導電膜をエッティングすることができるため、TFTの面積を増大させずともマルチゲート構造のTFTを形成することができる。即ち、高集積が可能な半導体装置を作製することができる。

【0177】

なお、図42(B)に示すように、ゲート電極を櫛型のゲート電極2107としてもよい。

20

【0178】

この後、図40(D)に示すように、ゲート電極2103上に、ゲート絶縁膜103、第1の半導体領域111、第2の半導体領域2121、ソース電極及びドレイン電極211を形成する。なお、ゲート電極2103の開口部2105を挟むようにソース電極及びドレイン電極を形成することにより、マルチゲート構造のTFTを形成することができる。また、開口部及びその脇に配置されたゲート電極の一部を覆う導電層2108～2111が形成されている。該導電層は、第2の半導体領域及びソース電極及びドレイン電極と同時に形成することができる。

【0179】

30

この構造を有するTFTは、ドレイン端の電界が緩和され、オフ電流低減の効果が高まる。このため、該TFTを液晶表示装置のスイッチング素子として用いた場合、コントラストが向上する。また、占有面積の小さなマルチゲート構造のTFTを形成することができるため、高集積化された半導体装置を形成することができる。

【0180】

次に、ネガ型感光性樹脂を用いてマルチゲート構造のTFTを形成する工程を、図41を用いて説明する。

【0181】

図41に示すように、第1の導電層102上に感光性を有する材料2110を塗布したのち、レーザ光114を照射し露光し、現像して図41(B)に示すように第1のマスクパターン2111を形成する。ここでは、感光性を有する材料2110として、ネガ型感光性樹脂を用いているため、のちのゲート電極となる領域にレーザ光を照射する。この結果、レーザ光が照射された領域にマスクパターンが形成される。

40

【0182】

次に、図41(C)に示すように、第1のマスクパターン2111を用いて第1の導電層102をエッティングしてゲート電極2112を形成する。この後、第1のマスクパターンを除去し、ゲート配線を形成する。このときの基板の上面図を図42(C)および(D)に示す。

【0183】

図42(C)に示すように、ゲート電極2112には開口部2105が設けられている

50

。また、ゲート電極 2112 にゲート配線 2106 が接続されている。この構造は、図 4 2 (A) に示すゲート電極と同様の効果を奏する。また、微細な幅の第 1 のマスクパターンを用いて第 1 の導電膜をエッチングすることができるため、TFT の面積を増大させずともマルチゲート構造の TFT を形成することができる。即ち、高集積が可能な半導体装置を作製することができる。

【0184】

なお、図 4 2 (D) に示すように、ゲート電極を櫛型ゲート電極 2117 としてもよい。

【0185】

この後、図 4 1 (D) に示すように、ゲート電極 2112 上に、ゲート絶縁膜として機能する第 1 の絶縁膜 103、第 1 の半導体領域 111、第 2 の半導体領域 2121、ソース電極及びドレイン電極 211 を形成する。なお、ゲート電極 2112 の開口部を挟むようにソース電極及びドレイン電極を形成することにより、マルチゲート構造の TFT を形成することができる。また、開口部及びその脇に配置されたゲート電極の一部を覆う導電層 2114、2115 が積層されている。該導電層は、第 2 の半導体領域及びソース電極及びドレイン電極と同時に形成することができる。

【0186】

この構造を有する TFT は、ドレイン端の電界が緩和され、オフ電流低減の効果が高まる。このため、該 TFT を液晶表示装置のスイッチング素子として用いた場合、コントラストが向上する。また、ゲート電極の幅はほぼレーザ光のビーム幅と一致するため、微細な構造の（即ち、チャネル長の小さい）ゲート電極を有する TFT を作製することができるため、さらに TFT の駆動能力を高めることができる。

【実施例 1】

【0187】

次に、アクティブマトリクス基板及びそれを有する表示パネルの作製方法について図 1 7 ~ 図 2 3 を用いて説明する。本実施例では、表示パネルとして液晶表示パネルを用いて説明する。図 1 7 ~ 1 9 は、画素部及び接続端子部の縦断面構造を模式的に示したものであり、A - B 及び C - D に対応する平面構造を図 2 0 ~ 2 3 に示す。

【0188】

図 1 7 (A) に示すように、基板 800 表面を 400 度で酸化して膜厚 100 nm の絶縁膜 801 を形成する。この絶縁膜は、後に形成する導電層 802 のエッチングストップー膜の機能を果たす。次に、絶縁膜 801 上に第 1 の導電層 802 を成膜し、第 1 の導電層上に液滴吐出法により第 1 のマスクパターン 803 ~ 805 を形成する。基板 800 には、旭硝子社製 AN100 ガラス基板を用い、第 1 の導電層 802 には、タンゲステンターゲット及びアルゴンガスを用いてスパッタリング法により膜厚 100 nm のタンゲステン膜を成膜する。第 1 のマスクパターンには、ポリイミドを液滴吐出法により吐出し、200 度 30 分加熱して焼成する。第 1 のマスクパターンは、後に形成されるゲート配線層、ゲート電極層及び接続導電層上に吐出する。

【0189】

次に、図 1 7 (B) に示すように、第 1 のマスクパターン 803 ~ 805 を用いて第 1 の導電層の一部をエッチングして、ゲート配線層 811、ゲート電極層 812、及び接続導電層 813 を形成する。この後、第 1 のマスクパターン 803 ~ 805 を、剥離液を用いて剥離する。なお、図 1 7 (B) は縦断面構造を模式的に示し、A - B 及び C - D に対応する平面構造を図 2 0 に示すので同時に参照する。

【0190】

次に、図 1 7 (C) に示すように、プラズマ CVD 法によりゲート絶縁膜 821 を成膜する。ゲート絶縁膜 821 としては、400 度で加熱したチャンバーで SiH₄ と N₂O (流量比 SiH₄ : N₂O = 1 : 200) を用いたプラズマ CVD 法により、膜厚 110 nm の酸化窒化珪素膜 (H : 1.8 %, N : 2.6 %, O : 63.9 %, Si : 31.7 %) を成膜する。

10

20

30

40

50

【0191】

次に、第1の半導体膜822及びn型を呈する第2の半導体膜823を成膜する。第1の半導体膜822としては、プラズマCVD法により膜厚150nmのアモルファスシリコン膜を成膜する。次に、アモルファスシリコン膜の表面の酸化膜を除去した後、第2の半導体膜823として、シランガスとフォスフィンガスを用いて膜厚50nmのセミアモルファスシリコン膜を成膜する。

【0192】

次に、第2の半導体膜上に第2のマスクパターン824を形成する。第2のマスクパターンは、ポリイミドを液滴吐出法により第2の半導体膜上に吐出し、200度30分加熱して形成する。第2のマスクパターン824は、後の第1及び第2の半導体領域が形成される領域上に吐出する。

10

【0193】

次に、図17(D)に示すように、第2のマスクパターンを用いて第1の半導体膜822及び第2の半導体膜823をそれぞれエッチングして、第1の半導体領域831及び第2の半導体領域832を形成する。第1の半導体膜及び第2の半導体膜は、流量比がCF₄:O₂=10:9の混合ガスを用いてエッチングする。この後、第2のマスクパターン824を剥離液を用いて剥離する。なお、図17(D)の第2のマスクパターンを剥離後の縦断面構造A-B及びC-Dに対応する平面構造を図21に示すので同時に参照する。

【0194】

次に、図17(E)に示すように、第3のマスクパターン841を形成する。第3のマスクパターンは、液滴吐出法によりゲート絶縁膜821と接続導電層813とが重畳する領域に、フッ素系シランカップリング剤を溶媒に溶解した撥液表面を形成する溶液を吐出する。なお、第3のマスクパターン841は、後のドレイン電極と接続導電層813とが接続する領域にコンタクトホールを形成するための第4のマスクパターンを形成するための保護膜である。

20

【0195】

次に、第4のマスクパターン842を形成する。第4のマスクパターンは、第1のコンタクトホールを形成するためのマスクであり、ポリイミドを液滴吐出法により吐出し、200度で30分加熱して形成する。このとき、第3のマスクパターン841は撥液性であり、第4のマスクパターン842は親液性であるため、第3のマスクパターンが形成される領域には、第4のマスクパターン842は形成されない。

30

【0196】

図18(A)に示すように、酸素アッシングにより第3のマスクパターン841を除去してゲート絶縁膜の一部を露出する。次に、第4のマスクパターン842を用いて、露出されたゲート絶縁膜をエッチングする。ゲート絶縁膜は、CHF₃を用いてエッチングしてコンタクトホール851を形成する。この後、酸素アッシング及び剥離液を用いたエッチングにより第4のマスクパターンを剥離する。

【0197】

次に、図18(B)に示すように、第2の導電層861を液滴吐出法で形成する。第2の導電層は、後のソース配線層及びドレイン配線層となる。ここでは、第2の導電層861は、第2の半導体領域832及び接続導電層813に接続されるように形成する。第2の導電層861は、Ag(銀)粒子が分散された溶液を吐出し、100度30分加熱して乾燥した後、酸素濃度10%の雰囲気中で230度1時間加熱して焼成する。

40

【0198】

次に、基板上に感光性樹脂862を塗布する。ここでは、ポジ型感光性樹脂をスピンドル法により塗布し、乾燥した後仮焼きする。次に、Nd:YVO₄レーザから射出されるレーザ光863を感光性樹脂862に照射して露光した後、現像して、図18(C)に示すような第5のマスクパターン871を形成する。レーザ光の走査方法により、照射領域を制御することができるため、微細な間隔を有するマスクパターンを形成することができる。

50

【0199】

次に、第5のマスクパターンを用いて、第2の導電層861及び第2の半導体領域832をエッチングして、第3の導電層（ソース配線層及びドレイン配線層）872及び第3の半導体領域（ソース及びドレイン領域）873を形成する。第2の半導体領域832は、流量比が $\text{C F}_4 : \text{O}_2 = 10 : 9$ の混合ガスを用いてエッチングする。第5のマスクパターンは、微細な幅の開口部を有するため、第2の半導体領域のエッチングされる幅は微小であり、この結果ソース領域及びドレイン領域の間隔は狭いものとなる。

【0200】

この後、第5のマスクパターン871を、剥離液を用いて剥離する。なお、図18（C）の第5のマスクパターンを剥離後の縦断面構造A-B及びC-Dに対応する平面構造を、図22に示すので同時に参照する。

10

【0201】

次に、図18（D）に示すように、保護膜874を成膜する。保護膜は、シリコンターメット、及びスパッタリングガスとしてアルゴン並びに窒素（流量比Ar : $\text{N}_2 = 1 : 1$ ）を用いたスパッタリング法により、膜厚100nmの窒化珪素膜を成膜する。

【0202】

次に、図18（D）に示すように、保護膜874と接続導電層813とが重畳する領域、及びゲート配線層並びにソース配線層が接続端子と接続する領域に第6のマスクパターン875、876を形成した後、層間絶縁膜877を形成する。第6のマスクパターンは、後に形成する層間絶縁膜を形成するためのマスクである。第6のマスクパターンとして、液滴吐出法によりフッ素系シランカップリング剤を溶媒に溶解した撥液表面を形成する溶液を吐出し、層間絶縁膜877として、液滴吐出法によりポリイミドを吐出した後、200度30分の加熱及び300度1時間の加熱により、第6のマスクパターン875、876及び層間絶縁膜877の両方を焼成する。

20

【0203】

なお、第6のマスクパターンの材料として、ポリイミド、アクリル、ポリアミドや、シリコサン等の耐熱性有機樹脂の他、無機材料、低誘電率（low-k）材料、酸化シリコン、窒化シリコン、酸窒化シリコン、PSG（リンガラス）、BPSG（リンボロンガラス）、アルミナ膜等を用いることができる。

【0204】

30

次に、図18（E）に示すように、 C F_4 、 O_2 、及びHeの混合ガス（流量比 $\text{C F}_4 : \text{O}_2 : \text{He} = 8 : 12 : 7$ ）を用いて第6のマスクパターン875、876をエッチングした後、保護膜874及びゲート絶縁膜821の一部をエッチングして、第2のコンタクトホールを形成する。このエッチング工程において、ゲート配線層並びにソース配線層が接続端子と接続する領域の保護膜874及びゲート絶縁膜821もエッチングする。

【0205】

次に、第3の導電層を形成した後、第7のマスクパターンを形成する。第3の導電層は、スパッタリング法により膜厚110nmの酸化珪素を含む酸化インジウムスズ（ITO）を成膜し、後に画素電極を形成する領域に第7のマスクパターンであるポリイミドを液滴吐出法により滴下し、200度で30分加熱する。

40

【0206】

本実施例では、透過型の液晶表示パネルを作製するため、第3の導電層を、酸化珪素を含むITOで形成したが、これに代わって酸化インジウムスズ（ITO）、酸化亜鉛（ZnO）、酸化インジウム亜鉛（IZO）、ガリウムを添加した酸化亜鉛（GZO）、酸化珪素を含む酸化インジウムスズなどを含む組成物により所定のパターンを形成し、焼成によって画素電極を形成しても良い。また、反射型の液晶表示パネルを作製する場合には、Ag（銀）、Au（金）、Cu（銅）、W（タンゲステン）、Al（アルミニウム）等の金属の粒子を主成分とした組成物を用いることができる。

【0207】

次に、第7のマスクパターンを用いて第3の導電層をエッチングして画素電極878を

50

形成する。このエッティング工程において、ゲート配線層並びにソース配線層が接続端子と接続する領域に形成された第3の導電層もエッティングする。この後、第7のマスクパターンを、剥離液を用いて剥離する。なお、図18(E)のA-B及びC-Dに対応する平面図を図23に示す。

【0208】

画素電極878は、第2のコンタクトホールにおいて、接続導電層813と接続している。接続導電層813は、ドレイン配線層872と接続しているため、画素電極878とドレイン配線層872とは、電気的に接続している。本実施例においては、ドレイン配線層872は銀(Ag)で形成されており、画素電極878は酸化珪素を含むITOで形成されているが、これらが直接接続していないため銀が酸化されず、コンタクト抵抗を高めずとも、ドレイン配線層と画素電極とを電気的に接続することができる。10

【0209】

また、画素電極を形成する他の方法としては、選択的に導電材料を含む溶液を液滴吐出法で滴下して、エッティング工程無しに画素電極を形成することができる。さらには、撥液表面を形成する溶液をマスクパターンとして後に画素電極が形成されない領域に形成した後、導電性を有する溶液を吐出して、画素電極を形成することができる。この場合、マスクパターンは、酸素を用いたアッシングで除去することができる。また、マスクパターンを除去せず、残存させておいてもよい。

【0210】

以上の工程により、アクティブマトリクス基板を形成することができる。20

【0211】

次に、図19(A)に示すように、第1の画素電極878を覆うように印刷法やスピンドルコート法により、絶縁膜を成膜し、ラビングを行って配向膜881を形成する。なお、配向膜881は、斜方蒸着法により形成することもできる。

【0212】

次に、画素を形成した周辺の領域に液滴吐出法により閉ループ状のシール剤882を形成する。ディスペンサ式(滴下式)により、シール剤882で形成された閉ループ内側に、液晶材料を滴下する。

【0213】

ここで、図25を用いて、液晶材料を滴下する工程を示す。図25(A)は、ディスペンサ2701によって液晶材料を滴下する工程の斜視図であり、図25(B)は、図25(A)のA-Bにおける断面図である。30

【0214】

シール材2702で囲まれた画素部2703を覆うように液晶材料2704をディスペンサ2701から滴下、または、吐出させている。ディスペンサ2701を移動させててもよいし、ディスペンサ2701を固定し、基板2700を移動させることによって液晶層を形成することができる。また、複数のディスペンサ2701を設置して一度に液晶材料を滴下してもよい。

【0215】

図25(B)に示すように、シール材2702で囲まれた領域のみに選択的に液晶材料2704を滴下、または吐出させることができる。40

【0216】

次に、図19(B)に示すように、真空中で、配向膜885及び第2の画素電極(対向電極)886が設けられた対向基板887と基板800とを貼り合わせ、紫外線硬化を行って、液晶材料が充填された液晶層888を形成する。

【0217】

シール剤882には、フィラーが混入されていてもよく、さらに、対向基板887にはカラーフィルタや遮蔽膜(ブラックマトリクス)などが形成されていても良い。また、液晶層888を形成する方法として、ディスペンサ式(滴下式)の代わりに、対向基板を貼り合わせてから毛細管現象を用いて液晶材料を注入するディップ式(汲み上げ式)を用い50

ることができる。

【0218】

さらには、対向基板887上にシール材882を形成し、シール材882で囲まれた領域に上記のような手法により、液晶材料を吐出した後、画素部を有する基板と対向基板887とを貼り合わせても良い。

【0219】

次に、図19(C)に示すように、ゲート配線層811、ソース配線層(図示しない)それぞれの端部上に絶縁膜が形成されている場合、該絶縁膜を除去した後、異方性導電層891を介して接続端子(ゲート配線層に接続される接続端子892、ソース配線層に接続される接続端子は図示せず。)を貼り付ける。さらに、各配線層と接続端子との接続部を封止樹脂で封止することが好ましい。この構造により、断面部からの水分が画素部に侵入し、劣化することを防ぐことができる。

10

【0220】

以上の工程により液晶表示パネルを作製することができる。なお、静電破壊防止のための保護回路、代表的にはダイオードなどを、接続端子とソース配線(ゲート配線)の間または画素部に設けてもよい。この場合、上記したTFTと同様の工程で作製し、画素部のゲート配線層とダイオードのドレイン又はソース配線層とを接続することにより、静電破壊を防止することができる。

【0221】

なお、実施の形態1乃至実施の形態10のいずれをも本実施例に適用することができる。

20

【実施例2】

【0222】

本実施例では、表示パネルとして発光表示パネルの作製方法について図27～図34を用いて説明する。図27～図30は、画素部及び接続端子部の縦断面構造を模式的に示したものであり、A-B、及びC-Dに対応する平面構造を図31～図34に示す。

【0223】

図27(A)に示すように、実施例1と同様に基板2000表面を400度で酸化して膜厚100nmの絶縁膜2001を形成する。次に第1の導電層を絶縁膜上に成膜し、第1の導電層上に液滴吐出法により第1のマスクパターン2003～2006を形成する。基板2000には、旭硝子社製AN100ガラス基板を用い、第1の導電層には、スパッタリング法により膜厚100nmのタンゲステン膜を成膜する。第1のマスクパターンには、ポリイミドを液滴吐出法により吐出し、200度30分加熱して焼成する。第1のマスクパターンは、後に形成されるゲート配線層、ゲート電極層及び接続導電層上に吐出す。

30

【0224】

次に、第1のマスクパターン2003～2006用いて第1の導電層の一部をエッチングして、ゲート配線層2011、ゲート電極層2012、2013及び接続導電層2014を形成する。この後、第1のマスクパターン2003～2006を、剥離液を用いて剥離する。なお、図27(A)は縦断面構造を模式的に示し、A-B及びC-Dに対応する平面構造を図31に示すので同時に参照する。

40

【0225】

次に、図27(B)に示すように、実施例1と同様にプラズマCVD法によりゲート絶縁膜2015、第1の半導体膜2016及びn型を呈する第2の半導体膜2017を成膜する。ゲート絶縁膜2015としては、膜厚110nmの酸化窒化珪素膜(H:1.8%，N:2.6%，O:63.9%，Si:31.7%)を成膜し、第1の半導体膜2016としては、アモルファスシリコン膜を成膜し、第2の半導体膜2017としては、膜厚50nmのセミアモルファスシリコン膜を成膜する。

【0226】

次に、図27(B)に示すように、第2の半導体膜上に第2のマスクパターン2018

50

、2019を形成する。第2のマスクパターンは、ポリイミドを液滴吐出法により第2の半導体膜上に吐出し、200度30分加熱して形成する。第2のマスクパターン2018は、後の第1乃至第4の半導体領域が形成される領域上に吐出する。

【0227】

次に、図27(C)に示すように、第2のマスクパターン2018、2019を用いて第1の半導体膜2016及び第2の半導体膜2017をそれぞれエッティングして、第1の半導体領域2021、2022及び第2の半導体領域2023、2024を形成する。第1の半導体膜及び第2の半導体膜のエッティング条件は、実施例1と同様のものを用いる。この後、第2のマスクパターン2018、2019を剥離液を用いて剥離する。なお、図27(C)の第2のマスクパターンを剥離後の縦断面構造A-B及びC-Dに対応する平面構造を図32に示すので同時に参照する。

10

【0228】

次に、図28(A)に示すように、第3のマスクパターン2031、2032を形成する。第3のマスクパターンは、液滴吐出法によりゲート絶縁膜2015とゲート電極層2013、接続導電層2014とゲート絶縁膜2105とが重畳する領域に、フッ素系シランカップリング剤を溶媒に溶解した撥液表面を形成する溶液を吐出する。次に、第4のマスクパターン2033を形成する。第4のマスクパターンは、第1のコンタクトホールを形成するためのマスクであり、ポリイミドを液滴吐出法により吐出し、200度で30分加熱して形成する。このとき、第3のマスクパターン2031、2032は撥液性であり、第4のマスクパターン2033は親液性であるため、第3のマスクパターンが形成される領域には、第4のマスクパターン2033は形成されない。

20

【0229】

図28(B)に示すように、酸素アッシングにより第3のマスクパターン2031、2032を除去してゲート絶縁膜の一部を露出する。次に、第4のマスクパターン2033を用いて、露出されたゲート絶縁膜を実施例1と同様にエッティングする。この後、酸素アッシング及び剥離液を用いたエッティングにより第4のマスクパターンを剥離する。

【0230】

次に、第2の導電層2041、2042を液滴吐出法で形成する。第2の導電層は、後のソース配線層及びドレイン配線層となる。ここでは、第2の導電層2041は、第2の半導体領域2023とゲート電極層2013とが接続されるように形成し、第2の導電層2042は第2の半導体領域2024と接続導電層2014とが接続されるように形成する。

30

【0231】

次に、図28(C)に示すように、基板上に感光性樹脂2051を塗布する。ここでは、ポジ型感光性樹脂をスピンドルコート法により塗布し、乾燥した後仮焼きする。次に、Nd₂YVO₄レーザから射出されるレーザ光2052、2053を感光性樹脂2051に照射して露光した後、現像して、図29(A)に示すような第5のマスクパターン2061を形成する。

【0232】

次に、第5のマスクパターンを用いて、第2の導電層2041、2042及び第2の半導体領域2023、2024をエッティングして、第3の導電層(ソース配線層及びドレイン配線層)2062～2064及び第3の半導体領域(ソース及びドレイン領域)2065～2067を実施例1と同様に形成する。この後、第5のマスクパターン2061を、剥離液を用いて剥離する。なお、図29(A)の第5のマスクパターンを剥離後の縦断面構造A-B及びC-Dに対応する平面構造を、図33に示すので同時に参照する。

40

【0233】

次に、図29(B)に示すように、保護膜2070を実施例1と同様に成膜する。保護膜2070と接続導電層2014とが重畳する領域、及びゲート配線層2011並びにソース配線層が接続端子と接続する領域に第6のマスクパターン2071、2072を形成した後、層間絶縁膜2073を形成する。第6のマスクパターンとして、液滴吐出法により

50

フッ素系シランカップリング剤を溶媒に溶解した撥液表面を形成する溶液を吐出し、層間絶縁膜として、液滴吐出法によりシロキサン系材料を出発材料として形成された珪素、酸素、水素からなる化合物のうち S i - O - S i 結合を含む無機シロキサン、珪素に結合されている水素がメチルやフェニルのような有機基によって置換された有機シロキサン系の絶縁材料を吐出した後、200度30分の加熱及び300 1時間の加熱により、第6のマスクパターン2071、2072、層間絶縁膜2073の両方を焼成する。

【0234】

次に、実施例1と同様に第6のマスクパターン2071、2072をエッチングした後、保護膜2070及びゲート絶縁膜2015の一部をエッチングして、第2のコンタクトホールを形成する。このエッチング工程において、ゲート配線層並びにソース配線層が接続端子と接続する領域の保護膜2070及びゲート絶縁膜2015もエッチングする。

10

【0235】

次に、図29(C)に示すように、接続導電層2014と接続する第3の導電層を形成した後、第7のマスクパターンを形成する。第3の導電層は、実施例1と同様に膜厚110 nmの酸化珪素を含む酸化インジウムスズ(ITO)を成膜し、所望の形状にエッチングして画素電極2081を形成する。このエッチング工程において、ゲート配線層並びにソース配線層が接続端子と接続する領域に形成された第3の導電層をエッチングしてもよい。

【0236】

また、画素電極を形成する他の方法としては、選択的に導電材料を含む溶液を液滴吐出法で滴下して、エッチング工程無しに画素電極を形成することができる。さらには、撥液表面を形成する溶液をマスクパターンとして後に画素電極が形成されない領域に形成した後、導電性を有する溶液を吐出して、画素電極を形成することができる。この場合、マスクパターンは、酸素を用いたアッシングで除去することができる。また、マスクパターンを除去せず、残存させておいてもよい。

20

【0237】

また、画素電極の材料としてこれに代わって酸化インジウムスズ(ITO)、酸化亜鉛(ZnO)、酸化インジウム亜鉛(IZO)、ガリウムを添加した酸化亜鉛(GZO)、酸化珪素を含む酸化インジウムスズを用いてもよい。

【0238】

30

また、本実施例では、発光した光を基板2000側に放射させる構造、即ち透過型の発光表示パネルのため、画素電極を透光性を有する導電膜で形成したが、発光した光を基板2000とは反対側に放射させる構造、即ち反射型の発光表示パネルを作製する場合には、Ag(銀)、Au(金)、Cu(銅)、W(タンクステン)、Al(アルミニウム)等の金属の粒子を主成分とした組成物を用いることができる。この場合、第6のマスクパターンを着色顔料を含む絶縁膜、レジスト等で形成することができる。この場合、第6のマスクパターンは、遮光膜として機能するため後に形成される表示装置のコントラストが向上する。

【0239】

この後、第7のマスクパターンを、剥離液を用いて剥離する。なお、図29(C)のA-B及びC-Dに対応する平面図を図34に示す。

40

【0240】

画素電極2081は、第2のコンタクトホールにおいて、接続導電層2014と接続している。接続導電層2014は、ドレイン配線層2064と接続しているため、画素電極2081とドレイン配線層2064とは、電気的に接続している。本実施例においては、ドレイン配線層2064は銀(Ag)で形成されており、画素電極2081は酸化ケイ素を含むITOで形成されているが、これらが直接接続していないため銀が酸化されず、コンタクト抵抗を高めずとも、ドレイン配線層と画素電極とを電気的に接続することができる。

【0241】

50

以上の工程により、スイッチング用 TFT 2082、駆動用 TFT 2083を有するアクティブマトリクス基板を形成することができる。

【0242】

次に、全面に窒化珪素若しくは窒化酸化珪素の保護層と、絶縁体層 2091を形成する。絶縁体層 2091は、次に、スピンドルコート法やディップ法により全面に絶縁層を形成した後、エッチング加工によって図30(A)に示すように開孔部を形成する。このエッチングは、絶縁体層 2091の下層にある保護層と同時にを行うことで、第1の画素電極 2081が露出するように加工する。また、液滴吐出法により絶縁体層 2091を形成すれば、エッチング加工は必ずしも必要ない。

【0243】

絶縁体層 2091は、第1の画素電極 2081に対応して画素が形成される位置に合わせて貫通孔の開口部を備えて形成される。この絶縁体層 2091は、酸化珪素、窒化珪素、酸化窒化珪素、酸化アルミニウム、窒化アルミニウム、酸窒化アルミニウムその他の無機絶縁性材料、又はアクリル酸、メタクリル酸及びこれらの誘導体、又はポリイミド (polyimide)、芳香族ポリアミド、ポリベンゾイミダゾール (polybenzimidazole)などの耐熱性高分子、又はシロキサン系材料を出発材料として形成された珪素、酸素、水素からなる化合物のうち Si-O-Si 結合を含む無機シロキサン、珪素に結合している水素がメチルやフェニルのような有機基によって置換された有機シロキサン系の絶縁材料で形成することができる。アクリル、ポリイミド等の感光性、非感光性の材料を用いて絶縁層 2091を形成すると、その側面は曲率半径が連続的に変化する形狀となり、上層の薄膜が段切れせずに形成されるため好ましい。

【0244】

次に、蒸着法、またはスピンドルコート法、インクジェット等の塗布法により発光物質を含む層 2092を形成した後、第2の画素電極 2093を形成して発光素子 2090が形成される。この発光素子 2090は駆動用 TFT 2083と接続された構造となる。この後、発光素子 2090を封止するために保護積層を形成する。保護積層は、第1の無機絶縁膜と、応力緩和膜と、第2の無機絶縁膜との積層からなっている。

【0245】

なお、発光物質を含む層 2092を形成する前に、大気圧中で 200 の熱処理を行い絶縁体層 2091中若しくはその表面に吸着している水分を除去する。また、減圧下で 200 ~ 400 、好ましくは 250 ~ 350 に熱処理を行い、そのまま大気に晒さずに発光物質を含む層 2092を真空蒸着法や、減圧下の液滴吐出法で形成することが好ましい。

【0246】

また、第1の画素電極 2081の表面を酸素プラズマに晒したり、紫外線光を照射して、表面処理を加えて良い。

【0247】

発光物質を含む層 2092は、有機化合物又は無機化合物を含む電荷注入輸送物質及び発光材料で形成し、発光物質を含む層 2092を低分子系有機化合物、オリゴマー、デンドリマーに代表される中分子系有機化合物、高分子系有機化合物から選ばれた一種又は複数種の層を含み、電子注入輸送性又は正孔注入輸送性の無機化合物と組み合わせても良い。

【0248】

電荷注入輸送物質のうち、特に電子輸送性の高い物質としては、例えばトリス (8-キノリノラト) アルミニウム (略称: Alq₃)、トリス (4-メチル-8-キノリノラト) アルミニウム (略称: Almq₃)、ビス (10-ヒドロキシベンゾ [h] -キノリナト) ベリリウム (略称: BeBq₂)、ビス (2-メチル-8-キノリノラト) (4-フェニルフェノラト) アルミニウム (略称: BAlq) など、キノリン骨格またはベンゾキノリン骨格を有する金属錯体等が挙げられる。

【0249】

10

20

30

40

50

また、正孔輸送性の高い物質としては、例えば4,4'-ビス[N-(1-ナフチル)-N-フェニル-アミノ]-ビフェニル(略称: -NPD)や4,4'-ビス[N-(3-メチルフェニル)-N-フェニル-アミノ]-ビフェニル(略称: TPD)や4,4',4''-トリス(N,N-ジフェニル-アミノ)-トリフェニルアミン(略称: TDATA)、4,4',4'''-トリス[N-(3-メチルフェニル)-N-フェニル-アミノ]-トリフェニルアミン(略称: MTDATA)などの芳香族アミン系(即ち、ベンゼン環-窒素の結合を有する)の化合物が挙げられる。

【0250】

また、電荷注入輸送物質のうち、特に電子注入性の高い物質としては、例えばフッ化リチウム(LiF)、フッ化セシウム(CsF)、フッ化カルシウム(CaF₂)等のようなアルカリ金属又はアルカリ土類金属の化合物が挙げられる。また、この他、Alq₃のような電子輸送性の高い物質とマグネシウム(Mg)のようなアルカリ土類金属との混合物であってもよい。

【0251】

電荷注入輸送物質のうち、正孔注入性の高い物質としては、例えば、モリブデン酸化物(MoO_x)やバナジウム酸化物(VO_x)、ルテニウム酸化物(RuO_x)、タンゲステン酸化物(WO_x)、マンガン酸化物(MnO_x)等の金属酸化物が挙げられる。また、この他、例えばフタロシアニン(略称: H₂PC)や銅フタロシアニン(CuPC)等のフタロシアニン系の化合物が挙げられる。

【0252】

発光層は、発光波長帯の異なる発光層を画素毎に形成して、カラー表示を行う構成としても良い。典型的には、R(赤)、G(緑)、B(青)の各色に対応した発光層を形成する。この場合にも、画素の光放射側にその発光波長帯の光を透過するフィルター(着色層)を設けた構成とすることで、色純度の向上や、画素部の鏡面化(映り込み)の防止を図ることができる。フィルター(着色層)を設けることで、従来必要であるとされていた円偏光版などを省略することが可能となり、発光層から放射される光の損失を無くすことができる。さらに、斜方から画素部(表示画面)を見た場合に起こる色調の変化を低減すことができる。

【0253】

発光層を形成する発光材料には様々な材料がある。低分子系有機発光材料では、4-(ジシアノメチレン)2-メチル-6-[2-(1,1,7,7-テトラメチルジュロリジン-9-イル)エテニル]-4H-ピラン(略称: DCJT)、9,10-ジフェニルアントラセン(略称: DPA)、ペリフランテン、2,5-ジシアノ-1,4-ビス[2-(10-メトキシ-1,1,7,7-テトラメチルジュロリジン-9-イル)エテニル]ベンゼン、N,N'-ジメチルキナクリドン(略称: DMQd)、クマリン6、クマリン545T、トリス(8-キノリノラト)アルミニウム(略称: Alq₃)、9,9'-ビアントリル、9,10-ジフェニルアントラセン(略称: DPA)や9,10-ジ(2-ナフチル)アントラセン(略称: DNA)等を用いることができる。また、この他の物質でもよい。

【0254】

一方、高分子系有機発光材料は低分子系有機発光材料に比べて物理的強度が高く、素子の耐久性が高い。また塗布により成膜することができるるので、素子の作製が比較的容易である。高分子系有機発光材料を用いた発光素子の構造は、低分子系有機発光材料を用いたときと基本的には同じであり、陰極/発光物質を含む層/陽極となる。しかし、高分子系有機発光材料を用いた発光物質を含む層を形成する際には、低分子系有機発光材料を用いたときのような積層構造を形成させることは難しく、多くの場合2層構造となる。具体的には、陰極/発光層/正孔輸送層/陽極という構造である。

【0255】

発光色は、発光層を形成する材料で決まるため、これらの材料を選択することで所望の発光を示す発光素子を形成することができる。発光層の形成に用いることができる高分子系の発光材料は、例えばポリパラフェニレンビニレン系、ポリパラフェニレン系、ポリチ

10

20

30

40

50

オフェン系、ポリフルオレン系が挙げられる。

【0256】

ポリパラフェニレンビニレン系の発光材料には、例えばポリ(パラフェニレンビニレン) [PPV] の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレンビニレン) [RO-PPV]、ポリ(2-(2'-エチル-ヘキソキシ)-5-メトキシ-1,4-フェニレンビニレン) [MEH-PPV]、ポリ(2-(ジアルコキシフェニル)-1,4-フェニレンビニレン) [ROPh-PPV] 等が挙げられる。ポリパラフェニレン系の発光材料には、例えばポリパラフェニレン [PPP] の誘導体、ポリ(2,5-ジアルコキシ-1,4-フェニレン) [RO-PPP]、ポリ(2,5-ジヘキソキシ-1,4-フェニレン) 等が挙げられる。ポリチオフェン系の発光材料には、例えば、ポリチオフェン [PT] の誘導体、ポリ(3-アルキルチオフェン) [PAT]、ポリ(3-ヘキシルチオフェン) [PHT]、ポリ(3-シクロヘキシルチオフェン) [PCHT]、ポリ(3-シクロヘキシル-4-メチルチオフェン) [PCHMT]、ポリ(3,4-ジシクロヘキシルチオフェン) [PDCHT]、ポリ[3-(4-オクチルフェニル)-チオフェン] [POPT]、ポリ[3-(4-オクチルフェニル)-2,2ビチオフェン] [PTOPT] 等が挙げられる。ポリフルオレン系の発光材料には、例えば、ポリフルオレン [PF] の誘導体、ポリ(9,9-ジアルキルフルオレン) [PDAF]、ポリ(9,9-ジオクチルフルオレン) [PDOf] 等が挙げられる。

【0257】

なお、正孔輸送性の高分子系有機発光材料を、陽極と発光性の高分子系有機発光材料の間に挟んで形成すると、陽極からの正孔注入性を向上させることができる。一般にアクセプター材料と共に水に溶解させた溶液をスピンドルコート法などで塗布する。また、アクセプター材料は有機溶媒には不溶であるため、上述した発光性の発光材料との積層が可能である。正孔輸送性の高分子系有機発光材料としては、例えばPEDOTとアクセプター材料としてのショウノウスルホン酸(CSA)の混合物、ポリアニリン[PANI]とアクセプター材料としてのポリスチレンスルホン酸[PSS]の混合物等が挙げられる。

【0258】

また、発光層は単色又は白色の発光を呈する構成とすることができます。白色発光材料を用いる場合には、画素の光放射側に特定の波長の光を透過するフィルター(着色層)を設けた構成としてカラー表示を可能にすることができます。

【0259】

白色に発光する発光層を形成するには、例えば、Alq₃、部分的に赤色発光色素であるナイルレッドをドープしたAlq₃、p-EtTAZ、TPD(芳香族ジアミン)を蒸着法により順次積層する。また、スピンドルコート法を用いた塗布法により発光層を形成する場合には、塗布した後、真空加熱で焼成することが好ましい。例えば、正孔注入層として作用するポリ(エチレンジオキシチオフェン)/ポリ(スチレンスルホン酸)水溶液(PEDOT/PSS)を全面に塗布、焼成し、その後、発光層として発光中心色素(1,1,4,4-テトラフェニル-1,3-ブタジエン(TPB)、4-ジシアノメチレン-2-メチル-6-(p-ジメチルアミノ-スチリル)-4H-ピラン(DCM1)、ナイルレッド、クマリン6など)ドープしたポリビニルカルバゾール(PVK)溶液を全面に塗布、焼成して発光層として作用する膜を形成すればよい。

【0260】

発光層は単層で形成することもでき、ホール輸送性のポリビニルカルバゾール(PVK)に電子輸送性の1,3,4-オキサジアゾール誘導体(PBD)を分散させてもよい。また、30wt%のPBDを電子輸送剤として分散し、4種類の色素(TPB、クマリン6、DCM1、ナイルレッド)を適量分散することで白色発光が得られる。ここで示した白色発光が得られる発光素子の他にも、発光層の材料を適宜選択することによって、赤色発光、緑色発光、または青色発光が得られる発光素子を作製することができる。

【0261】

さらに、発光層は、一重項励起発光材料の他、金属錯体などを含む三重項励起発光材料

を用いても良い。例えば、赤色の発光性の画素、緑色の発光性の画素及び青色の発光性の画素のうち、輝度半減時間が比較的短い赤色の発光性の画素を三重項励起発光材料で形成し、他を一重項励起発光材料で形成する。三重項励起発光材料は発光効率が良いので、同じ輝度を得るのに消費電力が少なくて済むという特徴がある。すなわち、赤色画素に三重項励起発光材料を適用した場合、発光素子に流す電流量が少なくて済むので、信頼性を向上させることができる。低消費電力化として、赤色の発光性の画素と緑色の発光性の画素とを三重項励起発光材料で形成し、青色の発光性の画素を一重項励起発光材料で形成しても良い。人間の視感度が高い緑色の発光素子も三重項励起発光材料で形成することで、より低消費電力化を図ることができる。

【0262】

10

三重項励起発光材料の一例としては、金属錯体をドーパントとして用いたものがあり、第三遷移系列元素である白金を中心金属とする金属錯体、イリジウムを中心金属とする金属錯体などが知られている。三重項励起発光材料としては、これらの化合物に限られることはなく、上記構造を有し、且つ中心金属に周期表の8～10属に属する元素を有する化合物を用いることも可能である。

【0263】

以上に掲げる発光物質を含む層を形成する物質は一例であり、正孔注入輸送層、正孔輸送層、電子注入輸送層、電子輸送層、発光層、電子ブロック層、正孔ブロック層などの機能性の各層を適宜積層することで発光素子を形成することができる。また、これらの各層を合わせた混合層又は混合接合を形成しても良い。発光層の層構造は変化しうるものであり、特定の電子注入領域や発光領域を備えていない代わりに、もっぱらこの目的用の電極を備えたり、発光性の材料を分散させて備えたりする変形は、本発明の趣旨を逸脱しない範囲において許容されうるものである。

20

【0264】

上記のような材料で形成した発光素子は、順方向にバイアスすることで発光する。発光素子を用いて形成する表示装置の画素は、単純マトリクス方式、若しくはアクティブマトリクス方式で駆動することができる。いずれにしても、個々の画素は、ある特定のタイミングで順方向バイアスを印加して発光させることとなるが、ある一定期間画素は非発光状態となっている。この非発光時間に逆方向のバイアスを印加することで発光素子の信頼性を向上させることができる。発光素子では、一定駆動条件下で発光強度が低下する劣化や、画素内で非発光領域が拡大して見かけ上輝度が低下する劣化モードになるが、交流的な駆動を行うことで、劣化の進行を遅くすることができ、発光装置の信頼性を向上させることができる。

30

【0265】

次に、図30(B)に示すように、シール材2094を形成し、封止基板2095を用いて基板2000を封止する。その後、ゲート配線層2011、ソース配線層(図示しない)それぞれの端部に、異方性導電層2098を介して接続端子(ゲート配線層に接続される接続端子2096、ソース配線層に接続される接続端子は図示せず。)を貼り付ける。さらに、各配線層と接続端子との接続部を封止樹脂2097で封止することが好ましい。この構造により、断面部からの水分が発光素子に侵入し、劣化することを防ぐことができる。以上の工程により、発光表示パネルを形成することができる。

40

【0266】

以上の工程により発光表示パネルを作製することができる。なお、静電破壊防止のための保護回路、代表的にはダイオードなどを、接続端子とソース配線層(ゲート配線層)の間または画素部に設けてもよい。この場合、上記したTFTと同様の工程で作製し、画素部のゲート配線層とダイオードのドレイン配線層又はソース配線層とを接続することにより、静電破壊を防止させることができる。

【0267】

なお、実施の形態1乃至実施の形態10のいずれをも本実施例に適用することができる。また、表示パネルとして、液晶表示パネル及び発光表示パネルの作製方法を示したが、

50

これに限られるものではなく、DMD (Digital Micromirror Device ; デジタルマイクロミラーデバイス)、PDP (Plasma Display Panel ; プラズマディスプレイパネル)、FED (Field Emission Display ; フィールドエミッഷョンディスプレイ)、電気泳動表示装置(電子ペーパー)等のアクティブ型表示パネルに適宜適用することができる。

【実施例3】

【0268】

上記実施例において適用可能な発光素子の形態を、図36を用いて説明する。

【0269】

図36(A)は第1の画素電極11を透光性の酸化物導電性材料で形成した例であり、酸化珪素を1～15原子%の濃度で含む酸化物導電性材料で形成している。その上に正孔注入層若しくは正孔輸送層41、発光層42、電子輸送層若しくは電子注入層43を積層した発光物質を含む層16を設けている。第2の画素電極17は、LiFやMgAgなどアルカリ金属又はアルカリ土類金属を含む第1の電極層33とアルミニウムなどの金属材料で形成する第2の電極層34で形成している。この構造の画素は、図中に矢印で示したように第1の画素電極11側から光を放射することが可能となる。

10

【0270】

図36(B)は第2の画素電極17から光を放射する例を示し、第1の画素電極11はアルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第1の電極層35と、酸化珪素を1～15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層32で形成している。その上に正孔注入層若しくは正孔輸送層41、発光層42、電子輸送層若しくは電子注入層43を積層した発光物質を含む層16を設けている。第2の画素電極17は、LiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第2の画素電極17から光を放射することが可能となる。

20

【0271】

なお、図36(A)または図36(B)の構造を有する発光素子において、両方向、即ち第1の画素電極及び第2の画素電極から光を放射する場合には、第1の画素電極11に、透光性を有し且つ仕事関数の大きい導電膜を用い、第2の画素電極17に、透光性を有し且つ仕事関数の小さい導電膜を用いる。代表的には、第1の画素電極11を、酸化珪素を1～15原子%の濃度で含む酸化物導電性材料で形成し、第2の画素電極17を、それぞれ100nm以下の厚さのLiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成すればよい。

30

【0272】

図36(C)は第1の画素電極11から光を放射する例を示し、かつ、発光物質を含む層16を電子輸送層若しくは電子注入層43、発光層42、正孔注入層若しくは正孔輸送層41の順に積層した構成を示している。第2の画素電極17は、発光物質を含む層16側から酸化珪素を1～15原子%の濃度で含む酸化物導電性材料で形成する第2の電極層32、アルミニウム、チタンなどの金属、又は該金属と化学量論的組成比以下の濃度で窒素を含む金属材料で形成する第1の電極層35で形成している。第1の画素電極11は、LiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成するが、いずれの層も100nm以下の厚さとして光を透過可能な状態としておくことで、第1の画素電極11から光を放射することが可能となる。

40

【0273】

図36(D)は第2の画素電極17から光を放射する例を示し、かつ、発光物質を含む層を電子輸送層若しくは電子注入層43、発光層42、正孔注入層若しくは正孔輸送層41の順に積層した構成を示している。第1の画素電極11は図36(C)と同様な構成と

50

し、膜厚は発光物質を含む層16で発光した光を反射可能な程度に厚く形成している。第2の画素電極17は、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で構成している。この構造において、正孔注入層若しくは正孔輸送層41を無機物である金属酸化物（代表的には酸化モリブデン若しくは酸化バナジウム）で形成することにより、第2の電極層32を形成する際に導入される酸素が供給されて正孔注入性が向上し、駆動電圧を低下させることができる。

【0274】

なお、図36(C)または図36(D)の構造を有する発光素子において、両方向、即ち第1の画素電極及び第2の画素電極から光を放射する場合には、第1の画素電極11に、透光性を有し且つ仕事関数の小さい導電膜を用い、第2の画素電極17に、透光性を有し且つ仕事関数の大きい導電膜を用いる。代表的には、第1の画素電極11を、それぞれ100nm以下の厚さのLiFやCaFなどのアルカリ金属又はアルカリ土類金属を含む第3の電極層33とアルミニウムなどの金属材料で形成する第4の電極層34で形成し、第2の画素電極17を、酸化珪素を1~15原子%の濃度で含む酸化物導電性材料で形成すればよい。

【実施例4】

【0275】

上記実施例で示す発光表示パネルの画素回路、及びその動作構成について、図37を用いて説明する。

【0276】

図37(A)に示す画素は、列方向に信号線710及び電源線711、712、行方向に走査線714が配置される。また、スイッチング用のTFT701、駆動用のTFT703、電流制御用のTFT704、容量素子702及び発光素子705を有する。

【0277】

図37(C)に示す画素は、TFT703のゲート電極が、行方向に配置された電源線712に接続される点が異なっており、それ以外は図37(A)に示す画素と同じ構成である。つまり、図37(A)(C)に示す両画素は、同じ等価回路図を示す。しかしながら、列方向に電源線712が配置される場合(図37(A))と、行方向に電源線712が配置される場合(図37(C))とでは、各電源線は異なるレイヤーの導電膜で形成される。ここでは、駆動用のTFT703のゲート電極が接続される配線に注目し、これらを作製するレイヤーが異なることを表すために、図37(A)(C)として分けて記載する。

【0278】

図37(A)(C)に示す画素の特徴として、画素内にTFT703、704が直列に接続されており、TFT703のチャネル長L(703)、チャネル幅W(703)、TFT704のチャネル長L(704)、チャネル幅W(704)は、L(703)/W(703):L(704)/W(704)=5~6000:1を満たすように設定するといい。

【0279】

なお、TFT703は、飽和領域で動作し発光素子705に流れる電流値を制御する役目を有し、TFT704は線形領域で動作し発光素子705に対する電流の供給を制御する役目を有する。両TFTは同じ導電型を有していると作製工程上好ましく、本実施例ではnチャネル型TFTとして形成する。またTFT703には、エンハンスマント型だけでなく、ディプリーション型のTFTを用いてもよい。上記構成を有する本発明は、TFT704が線形領域で動作するために、TFT704のVgsの僅かな変動は、発光素子705の電流値に影響を及ぼさない。つまり、発光素子705の電流値は、飽和領域で動作するTFT703により決定することができる。上記構成により、TFTの特性バラツキに起因した発光素子の輝度ムラを改善して、画質を向上させた表示装置を提供することができる。

【0280】

10

20

30

40

50

図37(A)～(D)に示す画素において、TFT701は、画素に対するビデオ信号の入力を制御するものであり、TFT701がオンとなると、画素内にビデオ信号が入力される。すると、容量素子702にそのビデオ信号の電圧が保持される。なお図37(A)～(C)には、容量素子702を設けた構成を示したが、本発明はこれに限定されず、ビデオ信号を保持する容量がゲート容量などでまかなうことが可能な場合には、容量素子702を設けなくてもよい。

【0281】

図37(B)に示す画素は、TFT706と走査線715を追加している以外は、図37(A)に示す画素構成と同じである。同様に、図37(D)に示す画素は、TFT706と走査線715を追加している以外は、図37(C)に示す画素構成と同じである。

10

【0282】

TFT706は、新たに配置された走査線715によりオン又はオフが制御される。TFT706がオンとなると、容量素子702に保持された電荷は放電し、TFT704がオフとなる。つまり、TFT706の配置により、強制的に発光素子705に電流が流れない状態を作ることができる。そのためTFT706を消去用TFTと呼ぶことができる。従って、図37(B)～(D)の構成は、全ての画素に対する信号の書き込みを待つことなく、書き込み期間の開始と同時に直後に点灯期間を開始することができるため、デューティ比を向上することが可能となる。

【0283】

図37(E)に示す画素は、列方向に信号線710、電源線711、行方向に走査線714が配置される。また、スイッチング用のTFT701、駆動用のTFT703、容量素子702及び発光素子705を有する。図37(F)に示す画素は、TFT706と走査線715を追加している以外は、図37(E)に示す画素構成と同じである。なお、図37(F)の構成も、TFT706の配置により、デューティ比を向上することが可能となる。

20

【0284】

特に、上記実施の形態のように非晶質半導体等を有する薄膜トランジスタを形成する場合、駆動用TFTの半導体膜が占有する面積を大きくすると好ましい。そのため、開口率を考慮すると、TFTの数が少ない図37(E)又は図37(F)を用いるとよい。

【0285】

30

このようなアクティブマトリクス型の発光装置は、画素密度が増えた場合、各画素にTFTが設けられているため低電圧駆動でき、有利であると考えられている。一方、一列毎にTFTが設けられるパッシブマトリクス型の発光装置を形成することもできる。パッシブマトリクス型の発光装置は、各画素にTFTが設けられていないため、高開口率となる。

【0286】

また、本発明の表示装置において、画面表示の駆動方法は特に限定されず、例えば、点順次駆動方法や線順次駆動方法や面順次駆動方法などを用いればよい。代表的には、線順次駆動方法とし、時分割階調駆動方法や面積階調駆動方法を適宜用いればよい。また、表示装置のソース線に入力する映像信号は、アナログ信号であってもよいし、デジタル信号であってもよく、適宜、映像信号に合わせて駆動回路などを設計すればよい。

40

【0287】

さらに、ビデオ信号がデジタルの表示装置において、画素に入力されるビデオ信号が定電圧(CV)のものと、定電流(CC)のものとがある。ビデオ信号が定電圧のもの(CV)には、発光素子に印加される電圧が一定のもの(CVCV)と、発光素子に印加される電流が一定のもの(CVCC)とがある。また、ビデオ信号が定電流のもの(CC)には、発光素子に印加される電圧が一定のもの(CCVC)と、発光素子に印加される電流が一定のもの(CCCC)とがある。

【0288】

以上のように、多様な画素回路を採用することができる。

50

【実施例 5】

【0289】

本実施例では、上記実施例に示した表示パネルへの駆動回路（信号線駆動回路 1402 及び走査線駆動回路 1403a、1403b）の実装について、図9を用いて説明する。

【0290】

図9（A）に示すように、画素部 1401 の周辺に信号線駆動回路 1402、及び走査線駆動回路 1403a、1403b を実装する。図9（A）では、信号線駆動回路 1402、及び走査線駆動回路 1403a、1403b 等として、COG 方式により、基板 1400 上に IC チップ 1405 を実装する。そして、FPC（フレキシブルプリントサーキット）1406 を介して、IC チップと外部回路とを接続する。

10

【0291】

また、図9（B）に示すように、SAS や結晶性半導体で TFT を形成する場合、画素部 1401 と走査線駆動回路 1403a、1403b 等を基板 1400 上に一体形成し、信号線駆動回路 1402 等を別途 IC チップとして実装する場合がある。図9（B）において、信号線駆動回路 1402 として、COG 方式により、基板 1400 上に IC チップ 1405 を実装する。そして、FPC 1406 を介して、IC チップと外部回路とを接続する。

【0292】

またさらに図9（C）に示すように、COG 方式に代えて、TAB 方式により信号線駆動回路 1402 等を実装する場合がある。そして、FPC 1406 を介して、IC チップと外部回路とを接続する。図9（C）において、信号線駆動回路を TAB 方式により実装しているが、走査線駆動回路を TAB 方式により実装してもよい。

20

【0293】

IC チップを TAB 方式により実装すると、基板に対して画素部を大きく設けることができ、狭額縁化を達成することができる。

【0294】

IC チップは、シリコンウェハを用いて形成するが、IC チップの代わりにガラス基板上に IC を形成した IC（以下、ドライバ IC と表記する）を設けてもよい。IC チップは、円形のシリコンウェハから IC チップを取り出すため、母体基板形状に制約がある。一方ドライバ IC は、母体基板がガラスであり、形状に制約がないため、生産性を高めることができる。そのため、ドライバ IC の形状寸法は自由に設定することができる。例えば、ドライバ IC の長辺の長さを 15~80mm として形成すると、IC チップを実装する場合と比較し、必要な数を減らすことができる。その結果、接続端子数を低減することができ、製造上の歩留まりを向上させることができる。

30

【0295】

ドライバ IC は、基板上に形成された結晶質半導体を用いて形成することができ、結晶質半導体は連続発振型のレーザ光を照射することで形成するとよい。連続発振型のレーザ光を照射して得られる半導体膜は、結晶欠陥が少なく、大粒径の結晶粒を有する。その結果、このような半導体膜を有するトランジスタは、移動度や応答速度が良好となり、高速駆動が可能となり、ドライバ IC に好適である。

40

【実施例 6】

【0296】

本実施例では、上記実施例に示した表示パネルへの駆動回路（信号線駆動回路 1402 及び走査線駆動回路 1403a、1403b）の実装方法について、図10を用いて説明する。この実装方法としては、異方性導電材料を用いた接続方法やワイヤボンディング方式等を採用すればよく、その一例について図10を用いて説明する。なお、本実施例では、信号線駆動回路 1402 及び走査線駆動回路 1403a、1403b にドライバ IC を用いた例を示す。ドライバ IC の代わりに、適宜 IC チップを用いることができる。

【0297】

図10（A）はアクティブマトリクス基板 1701 に、ドライバ IC 1703 が異方性

50

導電材を用いて実装された例を示す。アクティブマトリクス基板 1701 上には、ソース配線又はゲート配線等の各配線（図示しない。）と該配線の取り出し電極である電極パット 1702a、1702b が形成されている。

【0298】

ドライバIC 1703 表面には、接続端子 1704a、1704b が設けられ、その周辺部には保護絶縁膜 1705 が形成される。

【0299】

アクティブマトリクス基板 1701 上には、ドライバIC 1703 が異方性導電接着剤 1706 で固定されており、接続端子 1704a、1704b と電極パット 1702a、1702b はそれぞれ、異方性導電接着剤 1706 中に含まれる導電性粒子 1707 で電気的に接続されている。異方性導電接着剤 1706 は、導電性粒子（粒径が数～数百 μm 程度）を分散、含有する接着性樹脂であり、エポキシ樹脂、フェノール樹脂等が挙げられる。また、導電性粒子（粒径が数～数百 μm 程度）は、金、銀、銅、パラジウム、又は白金から選ばれた一元素、若しくは複数の元素の合金粒子で形成される。また、これらの元素の多層構造を有する粒子でも良い。さらには、樹脂粒子に金、銀、銅、パラジウム、又は白金から選ばれた一元素、若しくは複数の元素の合金がコーティングされた粒子でもよい。

【0300】

また、異方性導電接着剤の代わりに、ベースフィルム上にフィルム状に形成された異方性導電フィルムを転写して用いても良い。異方性導電フィルムも、異方性導電接着剤と同様の導電性粒子が分散されている。異方性導電接着剤 1706 中に混入された導電性粒子 1707 の大きさと密度を適したものとすることにより、このような形態でドライバIC をアクティブマトリクス基板に実装することができる。本実装方法は、図 9 (A) 及び図 9 (B) のドライバIC の実装方法に適している。

【0301】

図 10 (B) は有機樹脂の収縮力を用いた実装方法の例であり、ドライバIC 1703 の接続端子 1704a、1704b 表面に Ta や Ti などでバッファ層 1711a、1711b を形成し、その上に無電解メッキ法などにより Au を約 20 μm 形成しバンプ 1712a、1712b とする。ドライバIC 1703 とアクティブマトリクス基板 1701 との間に光硬化性絶縁樹脂 1713 を介在させ、光硬化して実装することができる。本実装方法は、図 9 (A) 及び図 9 (B) のドライバIC の実装方法に適している。

【0302】

また、図 10 (C) で示すように、アクティブマトリクス基板 1701 にドライバIC 1703 を接着剤 1721 で固定して、ワイヤ 1722a、1722b により CPU の接続端子 1704a、1704b とアクティブマトリクス基板上の電極パット 1702a、1702b とを接続しても良い。そして有機樹脂 1723 で封止する。本実装方法は、図 9 (A) 及び図 9 (B) のドライバIC の実装方法に適している。

【0303】

また、図 10 (D) で示すように、FPC (Flexible printed circuit) 1731 上の配線 1732 と、導電性粒子 1708 を含有する異方性導電接着剤 1706 を介してドライバIC 1703 を設けてもよい。この構成は、携帯端末等の筐体の大きさが限られた電子機器に用いる場合に大変有効である。本実装方法は、図 9 (C) のドライバIC の実装方法に適している。

【0304】

なお、ドライバIC の実装方法は、特に限定されるものではなく、公知の COG 方法やワイヤボンディング方法、或いは TAB 方法、半田バンプを用いたリフロー処理を用いることができる。なお、リフロー処理を行う場合は、ドライバIC 又はアクティブマトリクス基板に用いられる基板が耐熱性の高いプラスチック、代表的にはポリイミド基板、HT 基板（新日鐵化学社製）、極性基のついたノルボルネン樹脂からなる ARTON (JSR 製) 等を用いることが好ましい。

10

20

30

40

50

【実施例 7】

【0305】

実施例 5 に示される発光表示パネルにおいて、半導体層を S A S で形成することによって、図 9 (B) 及び図 9 (C) に示すように、走査線側の駆動回路を基板 1400 上に形成した場合の、駆動回路について説明する。

【0306】

図 14 は、 $1 \sim 15 \text{ cm}^2 / \text{V} \cdot \text{sec}$ の電界効果移動度が得られる S A S を使った n チャネル型の TFT で構成する走査線側駆動回路のブロック図を示している。

【0307】

図 14 において 1500 で示すブロックが 1 段分のサンプリングパルスを出力するパルス出力回路に相当し、シフトレジスタは n 個のパルス出力回路により構成される。バッファ回路 1501、1502 の先に画素が接続される。

【0308】

図 15 は、パルス出力回路 1500 の具体的な構成を示したものであり、n チャネル型の TFT 3601 ~ 3613 で回路が構成されている。このとき、S A S を使った n チャネル型の TFT の動作特性を考慮して、TFT のサイズを決定すれば良い。例えば、チャネル長を $8 \mu\text{m}$ とすると、チャネル幅は $10 \sim 80 \mu\text{m}$ の範囲で設定することができる。

【0309】

また、バッファ回路 1501 の具体的な構成を図 16 に示す。バッファ回路も同様に n チャネル型の TFT 3620 ~ 3635 で構成されている。このとき、S A S を使った n チャネル型の TFT の動作特性を考慮して、TFT のサイズを決定すれば良い。例えば、チャネル長を $10 \mu\text{m}$ とすると、チャネル幅は $10 \sim 1800 \mu\text{m}$ の範囲で設定することとなる。

【実施例 8】

【0310】

本実施例では、表示モジュールについて説明する。ここでは、表示モジュールの一例として、液晶モジュールを、図 26 を用いて示す。

【0311】

アクティブマトリクス基板 1601 と対向基板 1602 とが、シール剤 1600 により固着され、それらの間には画素部 1603 と液晶層 1604 とが設けられ表示領域を形成している。

【0312】

着色層 1605 は、カラー表示を行う場合に必要であり、RGB 方式の場合は、赤、緑、青の各色に対応した着色層が各画素に対応して設けられている。アクティブマトリクス基板 1601 と対向基板 1602 との外側には、偏光板 1606、1607 が配設されている。また、偏光板 1606 の表面には、保護膜 1616 が形成されており、外部からの衝撃を緩和している。

【0313】

アクティブマトリクス基板 1601 に設けられた接続端子 1608 には、FPC 1609 を介して配線基板 1610 が接続されている。FPC 又は接続配線には画素駆動回路 (I C チップ、ドライバ I C 等) 1611 が設けられ、配線基板 1610 には、コントロール回路や電源回路などの外部回路 1612 が組み込まれている。

【0314】

冷陰極管 1613、反射板 1614、及び光学フィルム 1615 はバックライトユニットであり、これらが光源となって液晶表示パネルへ光を投射する。液晶パネル、光源、配線基板、FPC 等は、ベゼル 1617 で保持及び保護されている。

【0315】

なお、実施の形態 1 乃至実施の形態 10 のいずれをも本実施例に適用することができる。

【実施例 9】

10

20

30

40

50

【0316】

本実施例では、表示モジュールの一例として、発光表示モジュールの断面図を、図35を用いて示す。

【0317】

図35(A)は、アクティブマトリクス基板1201と対向基板1202とが、シール剤1200により固着された発光表示モジュールの断面を示しており、これらの間には画素部1203とが設けられ表示領域を形成している。

【0318】

対向基板1202と、画素部1203との間には、空間1204が形成される。空間には、不活性ガス、例えば窒素ガスを充填したり、吸水性の高い材料を有する透光性樹脂を形成して、さらに水分や酸素の侵入の防止を高めることができる。また透光性を有し、吸水性の高い樹脂を形成してもよい。透光性を有する樹脂により、発光素子からの光が第2の基板側へ出射される場合であっても、透過率を低減することなく形成することができる。

【0319】

また、コントラנסを高めるため、モジュールの少なくとも画素部に偏光板、又は円偏光板(偏光板、1/4板及び1/2板)を備えるとよい。対向基板1202側から表示を認識する場合、対向基板1202から順に、1/4板及び1/2板1205、偏光板1206を設けるとよい。さらに偏光板上に反射防止膜を設けてもよい。

【0320】

また、対向基板1202及びアクティブマトリクス基板1201の両方から表示を認識する場合、アクティブマトリクス基板の表面にも同様に、1/4板及び1/2板、偏光板を設けるとよい。

【0321】

アクティブマトリクス基板1201に設けられた接続端子1208には、FPC1209を介して配線基板1210が接続されている。FPC又は接続配線には画素駆動回路(ΙCチップ、ドライバΙC等)1211が設けられ、配線基板1210には、コントロール回路や電源回路などの外部回路1212が組み込まれている。

【0322】

また、図35(B)に示すように、画素部1203と偏光板の間、又は画素部と円偏光板の間に着色層1207を設けることができる。この場合、画素部に白色発光が可能な発光素子を設け、RGBを示す着色層を別途設けることでフルカラー表示することができる。また、画素部に青色発光が可能な発光素子を設け、色変換層などを別途設けることによってフルカラー表示することができる。また、各画素部において、赤色、緑色、青色の発光を示す発光素子を形成し、且つ着色層を用いることもできる。このような表示モジュールは、各RGBの色純度が高く、高精細な表示が可能となる。

【0323】

図35(C)においては、図35(A)と異なり、対向基板を用いずフィルム又は樹脂等の保護膜1221を用いてアクティブマトリクス基板及び発光素子を封止する場合を示す。画素部1203の第2の画素電極を覆って、保護膜1221が設けられている。保護膜1221として、エポキシ樹脂、ウレタン樹脂、又はシリコーン樹脂等の有機材料を用いることができる。また保護膜12221は、液滴吐出法によりポリマー材料を滴下して形成してもよい。本実施例では、ディスペンサを用いてエポキシ樹脂を吐出し、乾燥させる。さらに保護膜上に、対向基板を設けてもよい。その他の構成は、図35(A)と同様である。

【0324】

このように対向基板を用い封止すると、表示装置の軽量化、小型化、薄膜化を向上させることができる。

【0325】

本実施例のモジュールは、配線基板1210がFPC1209を用いて実装されている

10

20

30

40

50

が、必ずしもこの構成に限定されない。COG (Chip on Glass) 方式を用い、画素駆動回路 1211、外部回路 1212 を直接基板上に実装させるようにもよい。

【0326】

なお、実施の形態 1 乃至実施の形態 10 のいずれをも本実施例に適用することができる。また、表示モジュールとして液晶表示モジュール及び発光表示モジュールの例を示したが、これに限られるものではなく、DMD (Digital Micromirror Device ; デジタルマイクロミラーデバイス)、PDP (Plasma Display Panel ; プラズマディスプレイパネル)、FED (Field Emission Display ; フィールドエミッショナディスプレイ)、電気泳動表示装置(電子ペーパー)等の表示モジュールに適宜適用することができる。

【実施例 10】

【0327】

本実施例では、上記実施例で示す表示パネルの乾燥剤について、図 38 を用いて説明する。

【0328】

図 38 (A) は、表示パネルの表面図であり、図 38 (B) は、図 38 (A) の A - B における断面図、図 38 (C) は図 38 (A) の C - D における断面図を示す。

【0329】

図 38 (A) に示すように、アクティブマトリクス基板 1800 と対向基板 1801 とが、シール剤 1802 によって封止されている。アクティブマトリクス基板 1800 と対向基板 1812 との間には、画素領域が設けられている。画素領域には、ソース配線 1805 及びゲート配線 1806 が交差する領域において、画素 1807 が形成されている。画素領域とシール剤 1802 との間には、乾燥剤 1804 が設けられている。また、画素領域において、ゲート配線 1806 又はソース配線 1805 上に乾燥剤 1814 が設けられている。なお、ここは、ゲート配線上に乾燥剤 1814 を設けているが、ゲート配線及びソース配線上に設けることもできる。

【0330】

乾燥剤 1804 としては、酸化カルシウム (CaO) や酸化バリウム (BaO) 等のようなアルカリ土類金属の酸化物のような化学吸着によって水 (H₂O) を吸着する物質を用いるのが好ましい。但し、これに限らずゼオライトやシリカゲル等の物理吸着によって水を吸着する物質を用いても構わない。

【0331】

また、乾燥剤を、透湿性の高い樹脂に粒状の物質として含まれた状態で基板に固定することができる。ここで、透湿性の高い樹脂としては、例えば、エステルアクリレート、エーテルアクリレート、エステルウレタンアクリレート、エーテルウレタンアクリレート、ブタジエンウレタンアクリレート、特殊ウレタンアクリレート、エポキシアクリレート、アミノ樹脂アクリレート、アクリル樹脂アクリレート等のアクリル樹脂を用いることができる。この他、ビスフェノール A 型液状樹脂、ビスフェノール A 型固形樹脂、含プロムエポキシ樹脂、ビスフェノール F 型樹脂、ビスフェノール A D 型樹脂、フェノール型樹脂、クレゾール型樹脂、ノボラック型樹脂、環状脂肪族エポキシ樹脂、エピビス型エポキシ樹脂、グリシジルエステル樹脂、グリジシルアミン系樹脂、複素環式エポキシ樹脂、変性エポキシ樹脂等のエポキシ樹脂を用いることができる。また、この他の物質を用いても構わない。また、例えばシロキサン等の無機物等を用いてもよい。

【0332】

さらに、吸水性を有する物質としては、化学吸着によって水を吸着することができる分子を有機溶媒中に混合した組成物を固化させたもの等を用いることができる。

【0333】

なお、上記のような透湿性の高い樹脂若しくは無機物としては、前記シール材として用いる物質よりも透湿性の高い物質を選択することが好ましい。

10

20

30

40

50

【0334】

以上のような、本発明の発光装置では、外部から発光装置内部に侵入した水を、当該水が発光素子が形成された領域に至る前に吸水することができる。その結果、水に起因した画素に設けられた素子、代表的には発光素子の劣化を抑制することができる。

【0335】

図38(B)に示すように、表示パネルの周辺部において、乾燥剤1804はシール剤1802と画素領域1803の間に設けられている。また、対向基板1801又はアクティブマトリクス基板1800に凹部を設け、そこに乾燥剤1804を設けることにより、表示パネルを薄型化することが可能となる。

【0336】

また、図38(C)に示すように、画素1807においては、表示素子を駆動する半導体素子の一部である半導体領域1811、ゲート配線1806、ソース配線1805、及び画素電極1812が形成されている。表示パネルの画素部において、乾燥剤1814は、対向基板においてゲート配線1806と重畳する領域に設けられている。ソース配線と比較して、ゲート配線の幅は2~4倍であるため、非表示領域であるゲート配線1806上に乾燥剤1814を設けることにより、開口率を低下せず、かつ表示素子への水分の侵入及びそれに起因する劣化を抑制することができる。また、対向基板に凹部を設け、そこに乾燥剤を設けることにより、表示パネルを薄型化することが可能である。

【実施例11】

【0337】

本発明により、微細な構造の半導体素子を高集積した回路、代表的には、信号線駆動回路、コントローラ、CPU、音声処理回路のコンバータ、電源回路、送受信回路、メモリ、音声処理回路のアンプ等の半導体装置を形成することができる。さらには、MPU(マイクロコンピュータ)、メモリ、I/Oインターフェースなどひとつのシステム(機能回路)を構成する回路がモノリシックに搭載され、高速化、高信頼性、低消費電力化が可能なシステムオンチップを形成することができる。

【実施例12】

【0338】

上記実施例に示される半導体装置を筐体に組み込むことによって様々な電子機器を作製することができる。電子機器としては、テレビジョン装置、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ(ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置(カーオーディオ、オーディオコンポ等)、ノート型パソコンコンピュータ、ゲーム機器、携帯情報端末(モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置(具体的にはDigital Versatile Disc (DVD)等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置)などが挙げられる。ここでは、これらの電子機器の代表例としてテレビジョン装置を及びそのブロック図をそれぞれ図11及び図12に、デジタルカメラを図13に示す。

【0339】

図11は、アナログのテレビジョン放送を受信するテレビジョン装置の一般的な構成を示す図である。図11において、アンテナ1101で受信されたテレビ放送用の電波は、チューナ1102に入力される。チューナ1102は、アンテナ1101より入力された高周波テレビ信号を希望受信周波数に応じて制御された局部発振周波数の信号と混合することにより、中間周波数(IF)信号を生成して出力する。

【0340】

チューナ1102により出力されたIF信号は、中間周波数增幅器(IFアンプ)1103により必要な電圧まで増幅された後、映像検波回路1104によって映像検波されると共に、音声検波回路1105によって音声検波される。映像検波回路1104により出力された映像信号は、映像系処理回路1106により、輝度信号と色信号とに分離され、さらに所定の映像信号処理が施されて映像信号となり、本発明の半導体装置である表示裝

10

20

30

40

50

置、代表的には液晶表示装置、発光表示装置、DMD (Digital Micro mirror Device ; デジタルマイクロミラーデバイス)、PDP (Plasma Display Panel ; プラズマディスプレイパネル)、FED (Field Emission Display ; フィールドエミッションディスプレイ)、電気泳動表示装置(電子ペーパー)等の映像系出力部1108に出力される。なお、表示装置に液晶表示装置を用いたものは、液晶テレビジョン装置となり、発光表示装置を用いたものはELテレビジョン装置となる。また、他の表示装置を用いた場合も同様である。

【0341】

また、音声検波回路1105により出力された信号は、音声系処理回路1107により、FM復調などの処理が施されて音声信号となり、適宜増幅されてスピーカ等の音声系出力部1109に出力される。

【0342】

なお、本発明を用いたテレビジョン装置は、VHF帯やUHF帯などの地上波放送、ケーブル放送、又はBS放送などのアナログ放送に対応するものに限らず、地上波デジタル放送、ケーブルデジタル放送、又はBSデジタル放送に対応するものであっても良い。

【0343】

図12はテレビジョン装置を前面方向から見た斜視図であり、筐体1151、表示部1152、スピーカ部1153、操作部1154、ビデオ入力端子1155等を含む。また、図11に示すような構成となっている。

【0344】

表示部1152は、図11の映像系出力部1108の一例であり、ここで映像を表示する。

【0345】

スピーカ部1153は、図11の音声系出力部1109の一例であり、ここで音声を出力する。

【0346】

操作部1154は、電源スイッチ、ボリュームスイッチ、選局スイッチ、チューナースイッチ、選択スイッチ等が設けられており、該ボタンの押下によりテレビジョン装置の電源のON/OFF、映像の選択、音声の調整、及びチューナの選択等を行う。なお、図示していないが、リモートコントローラ型操作部によって、上記の選択を行うことも可能である。

【0347】

ビデオ入力端子1155は、VTR、DVD、ゲーム機等の外部からの映像信号をテレビジョン装置に入力する端子である。

【0348】

本実施例で示されるテレビジョン装置が壁掛け用テレビジョン装置の場合、本体背面に壁掛け用の部位が設けられている。

【0349】

テレビジョン装置の表示部に本発明の半導体装置の一例である表示装置を用いることにより、低コストで、スループットや歩留まり高くテレビジョン装置を作製することができる。また、テレビジョン装置の映像検波回路、映像系処理回路、音声検波回路、音声系処理回路を制御するCPUに本発明の半導体装置を用いることにより、低コストで、スループットや歩留まり高くテレビジョン装置を作製することができる。このため、壁掛けテレビジョン装置、鉄道の駅や空港などにおける情報表示板や、街頭における広告表示板など、特に大面積の表示媒体として様々な用途に適用することができる。

【0350】

図13(A)及び図13(B)は、デジタルカメラの一例を示す図である。図13(A)は、デジタルカメラの前面方向から見た斜視図、図13(B)は、後面方向から見た斜視図である。図13(A)において、デジタルカメラには、リリースボタン1301、メインスイッチ1302、ファインダー窓1303、フラッシュ1304、レンズ1305

10

20

30

40

50

、鏡胴 1306、筐体 1307 が備えられている。

【0351】

また、図 13 (B)において、ファインダー接眼窓 1311、モニター 1312、操作ボタン 1313 が備えられている。

【0352】

リリースボタン 1301 は、半分の位置まで押下されると、焦点調整機構および露出調整機構が作動し、最下部まで押下されるとシャッターが開く。

【0353】

メインスイッチ 1302 は、押下又は回転によりデジタルカメラの電源の ON / OFF を切り替える。

10

【0354】

ファインダー窓 1303 は、デジタルカメラの前面のレンズ 1305 の上部に配置されており、図 13 (B) に示すファインダー接眼窓 1311 から撮影する範囲やピントの位置を確認するための装置である。

【0355】

フラッシュ 1304 は、デジタルカメラの前面上部に配置され、被写体輝度が低いときに、リリースボタンが押下されてシャッターが開くと同時に補助光を照射する。

【0356】

レンズ 1305 は、デジタルカメラの正面に配置されている。レンズは、フォーカシングレンズ、ズームレンズ等により構成され、図示しないシャッター及び絞りと共に撮影光学系を構成する。また、レンズの後方には、CCD (Charge Coupled Device) 等の撮像素子が設けられている。

20

【0357】

鏡胴 1306 は、フォーカシングレンズ、ズームレンズ等のピントを合わせるためにレンズの位置を移動するものであり、撮影時には、鏡胴を繰り出すことにより、レンズ 1305 を手前に移動させる。また、携帯時は、レンズ 1305 を沈銅させてコンパクトにする。なお、本実施例においては、鏡胴を繰り出すことにより被写体をズーム撮影することができる構造としているが、この構造に限定されるものではなく、筐体 1307 内での撮影光学系の構成により鏡胴を繰り出さずともズーム撮影が可能なデジタルカメラでもよい。

30

【0358】

ファインダー接眼窓 1311 は、デジタルカメラの後面上部に設けられており、撮影する範囲やピントの位置を確認する際に接眼するために設けられた窓である。

【0359】

操作ボタン 1313 は、デジタルカメラの後面に設けられた各種機能ボタンであり、セットアップボタン、メニューボタン、ディスプレイボタン、機能ボタン、選択ボタン等により構成されている。

【0360】

本発明の半導体装置の一実施例である表示装置をモニターに用いことにより、低コストで、スループットや歩留まり高くデジタルカメラを作製することが可能である。また、各種機能ボタン、メインスイッチ、リリースボタン等の操作入力を受けて関連した処理を行う CPU、自動焦点動作及び自動焦点調整動作を行う回路、ストロボ発光の駆動制御、CCD の駆動を制御するタイミング制御回路、CCD 等の撮像素子によって光電変換された信号から画像信号を生成する撮像回路、撮像回路で生成された画像信号をデジタル信号に変換する A / D 変換回路、メモリへの画像データの書き込み及び画像データの読み出しを行うメモリインターフェース等の各回路を制御する CPU 等に本発明の半導体装置を用いることにより、低コストで、スループットや歩留まり高くデジタルカメラを作製することが可能である。

40

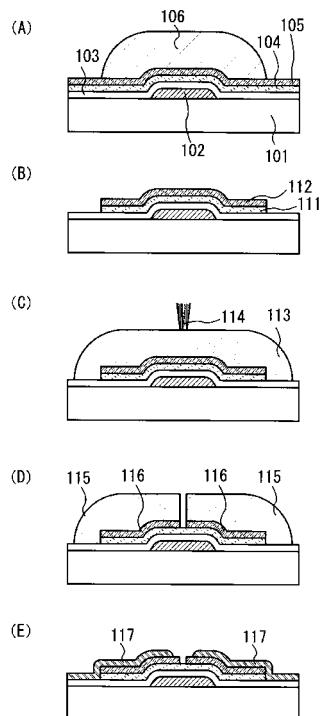
【図面の簡単な説明】

【0361】

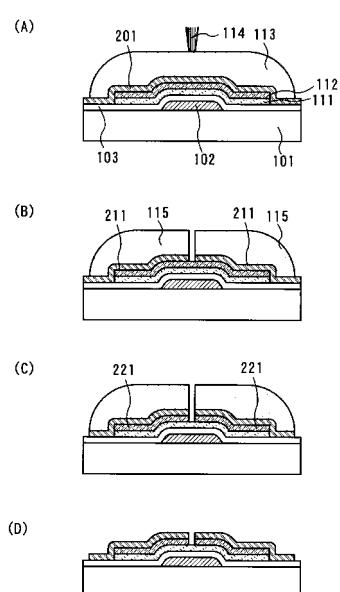
50

- 【図 1】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 2】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 3】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 4】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 5】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 6】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 7】本発明に係る半導体装置の構造を説明する表面図。
- 【図 8】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 9】本発明に係る表示装置の駆動回路の実装方法を説明する上面図。
- 【図 10】本発明に係る表示装置の駆動回路の実装方法を説明する断面図。 10
- 【図 11】電子機器の構成を説明するブロック図。
- 【図 12】電子機器の一例を説明する図。
- 【図 13】電子機器の一例を説明する図。
- 【図 14】本発明に係る液晶表示パネルにおいて走査線側駆動回路を TFT で形成する場合の回路構成を示す図。
- 【図 15】本発明に係る液晶表示パネルにおいて走査線側駆動回路を TFT で形成する場合の回路構成を示す図(シフトレジスタ回路)。
- 【図 16】本発明に係る液晶表示パネルにおいて走査線側駆動回路を TFT で形成する場合の回路構成を示す図(バッファ回路)。 20
- 【図 17】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 18】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 19】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 20】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 21】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 22】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 23】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 24】本発明に適用することのできる液滴吐出装置の構成を説明する図。
- 【図 25】本発明に適用することのできる液晶滴下方法を説明する図。
- 【図 26】本発明に係る液晶表示モジュールの構成を説明する図。 30
- 【図 27】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 28】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 29】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 30】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 31】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 32】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 33】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 34】本発明に係る半導体装置の作製工程を説明する上面図。
- 【図 35】本発明に係る発光表示モジュールの構成を説明する図。
- 【図 36】本発明に適用可能な発光素子の形態を説明する図。
- 【図 37】本発明の発光表示パネルに適用できる画素の構成を説明する断面図。 40
- 【図 38】本発明の発光表示パネルの構成を説明する断面図。
- 【図 39】本発明に係るレーザ直接描画装置を説明する模式図。
- 【図 40】本発明に係る半導体装置の作製工程を説明する断面図。
- 【図 41】本発明に係る半導体装置の構造を説明する表面図。
- 【図 42】本発明に係る半導体装置の作製工程を説明する上面図。

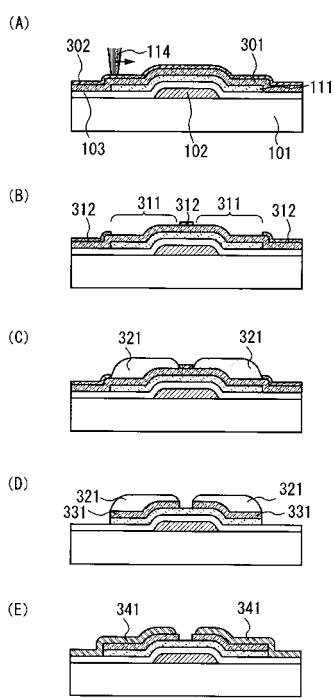
【図1】



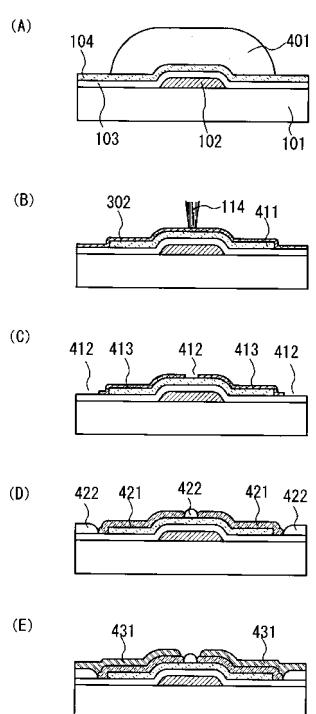
【図2】



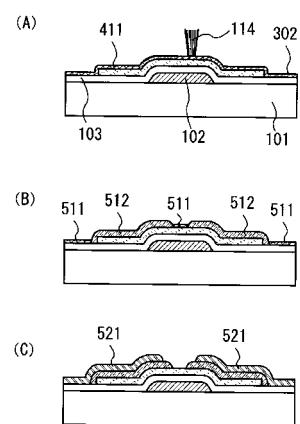
【図3】



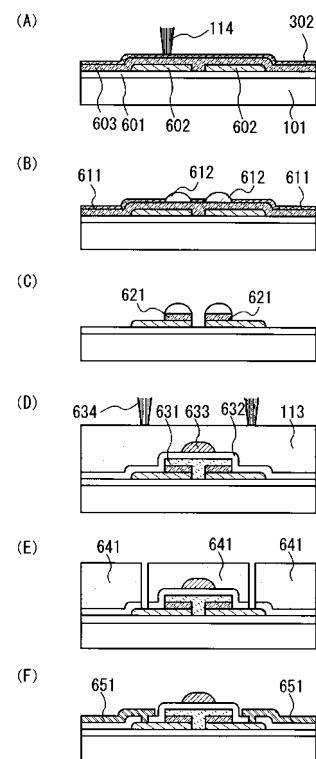
【図4】



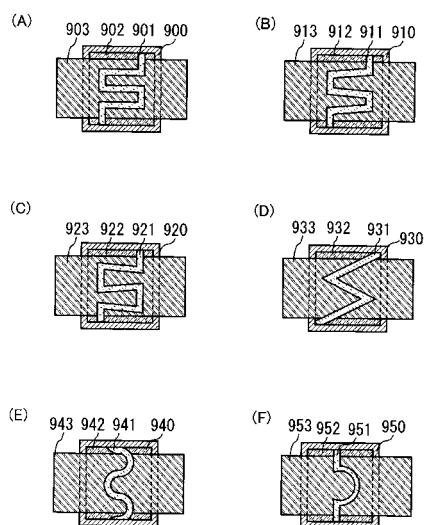
【図5】



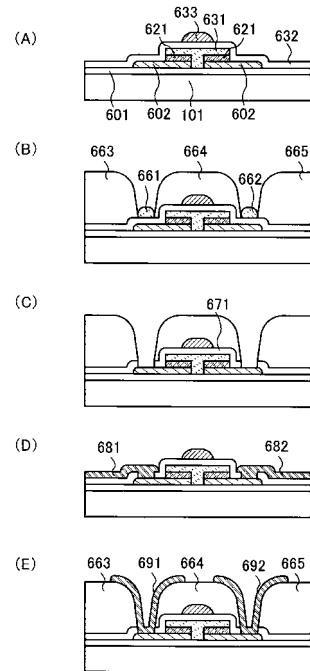
【図6】



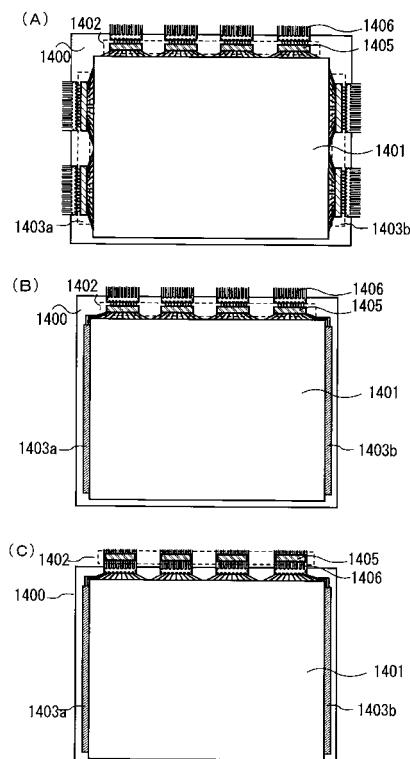
【図7】



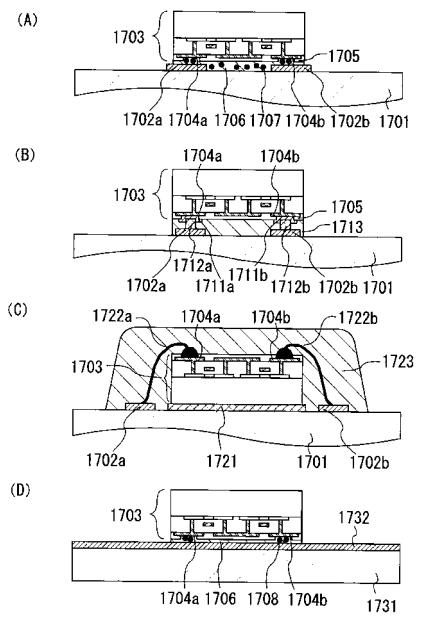
【図8】



【図9】

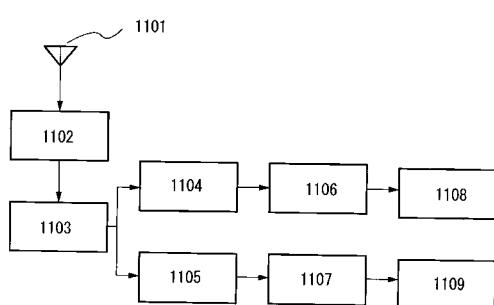


【図10】



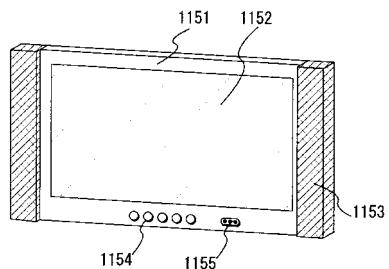
1701 アктивマトリクス基板
 1702a, 1702b 電極パット
 1703 ICF ライフ
 1704a, 1704b 接続端子
 1705 保護絶縁膜
 1706 異方性導電接着剤
 1707 導電性粒子
 1711a, 1711b バッファ層
 1712a, 1712b バンブ
 1713 接着剤
 1721 接着剤
 1722a, 1722b ワイヤ
 1723 有機樹脂
 1731 FPC
 1732 配線

【図11】



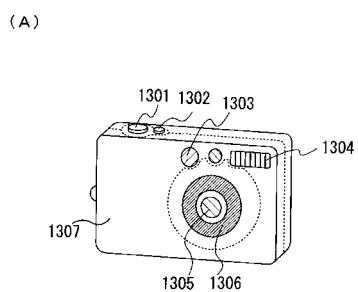
1101 アンテナ
 1102 チューナ
 1103 IFアンプ
 1104 映像検波回路
 1105 音声検波回路
 1106 映像系処理回路
 1107 音声系処理回路
 1108 映像系出力部
 1109 音声系出力部

【図12】

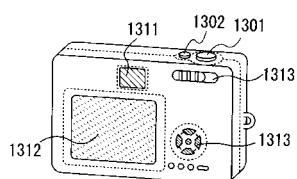


1151 箱体
 1152 表示部
 1153 パワーアンプ
 1154 操作部
 1155 ハンタ入力端子

【図13】

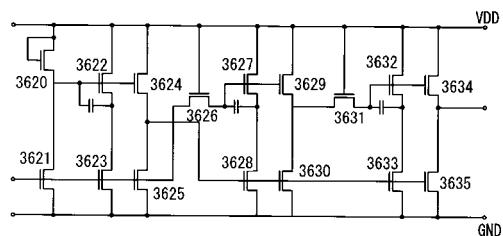


(B)

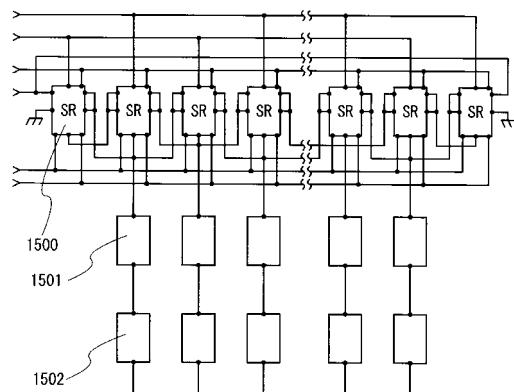


1301 リースボタン
 1302 メインスイッチ
 1303 ファインダー 窓
 1304 ブラッシュ
 1305 レンズ
 1306 鏡銅
 1307 筐体
 1311 ファインダー-接眼窓
 1312 モニタ
 1313 操作ボタン

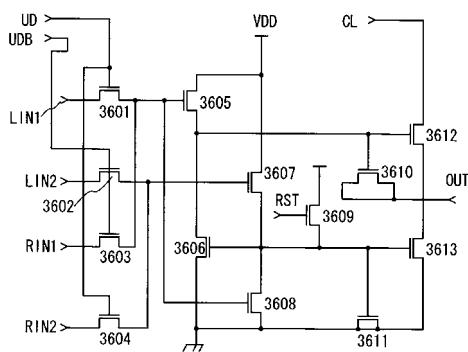
【図16】



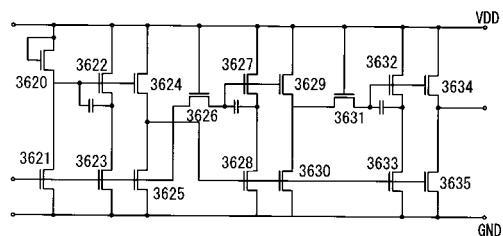
【図14】



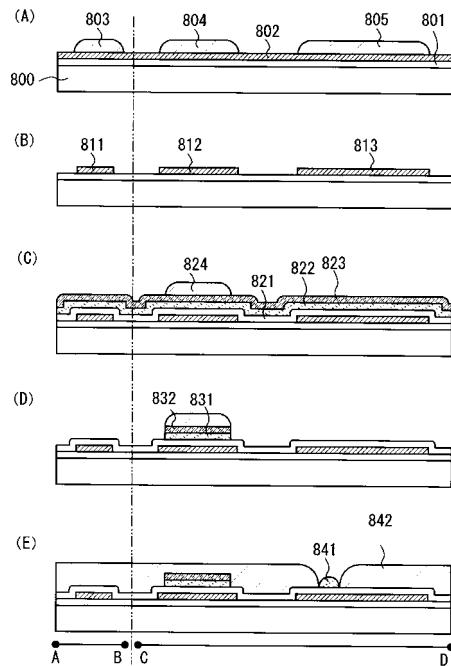
【図 1 5】



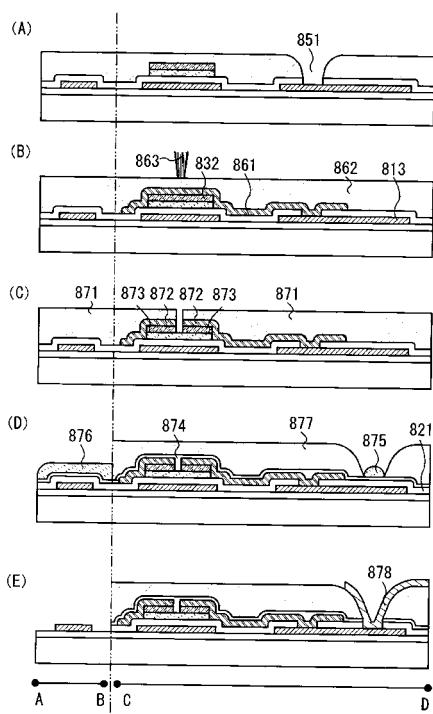
【図16】



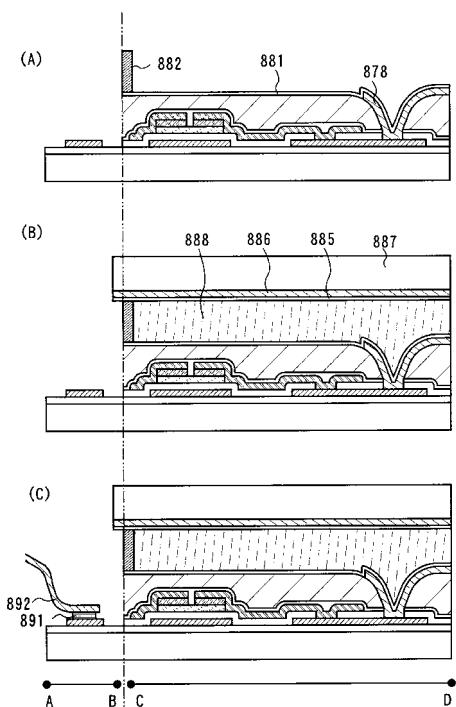
【図17】



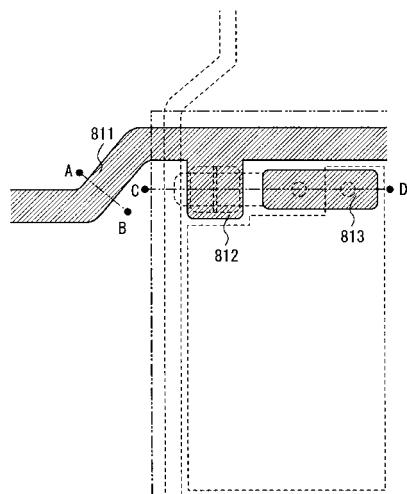
【図18】



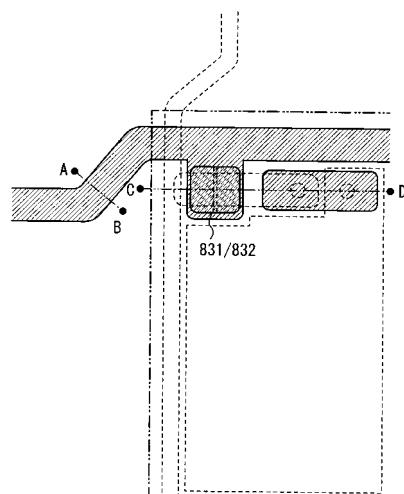
【図19】



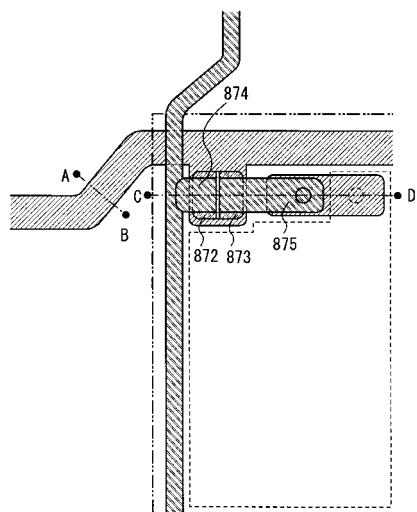
【図20】



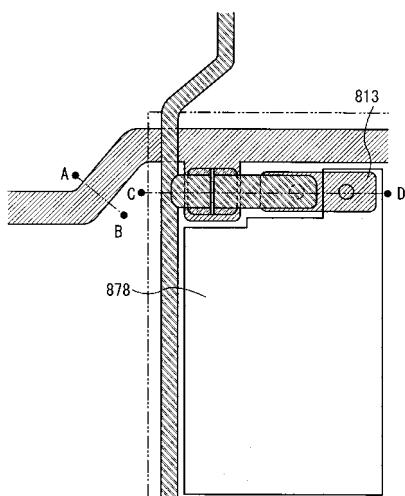
【図21】



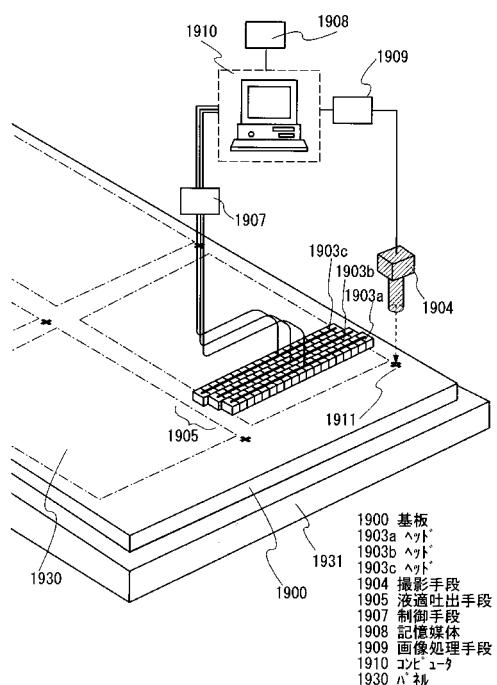
【図22】



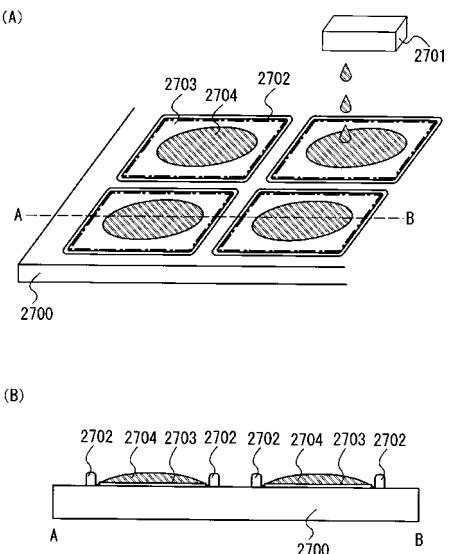
【図23】



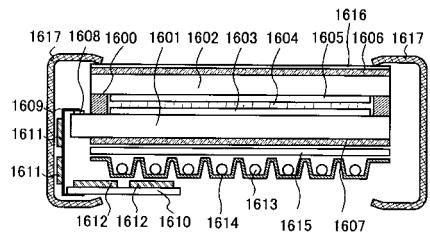
【図24】



【図25】

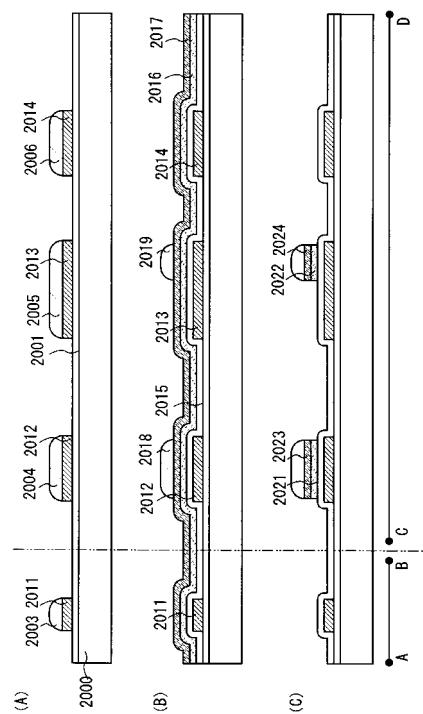


【図26】

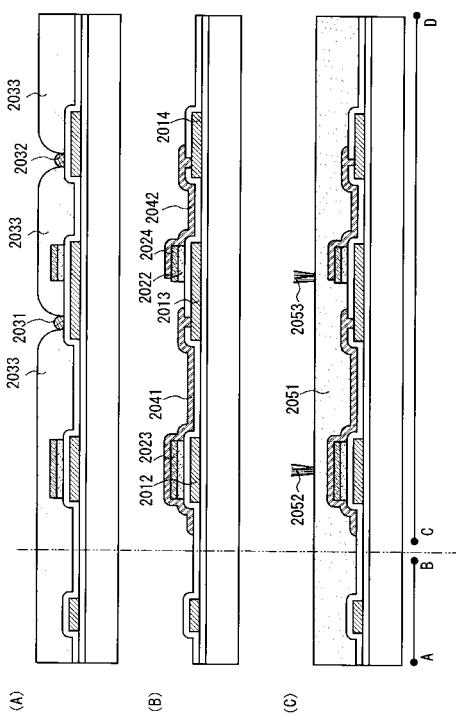


1600 シール剤	1608 接続端子
1601 アクリルマトリクス基板	1609 FPC
1602 対向基板	1610 配線基板
1603 画素部	1611 画素駆動回路
1604 液晶層	1612 外部回路
1605 着色層	1613 冷陰極管
1606 偏光板	1614 反射板
1607 偏光板	1615 光学フィルム
	1616 保護膜

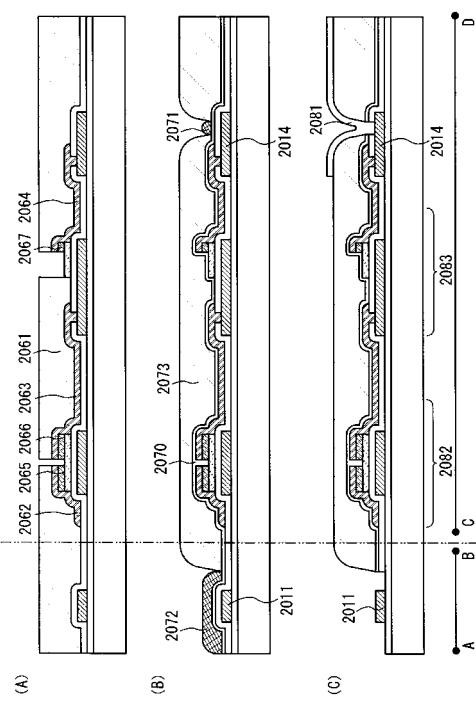
【図27】



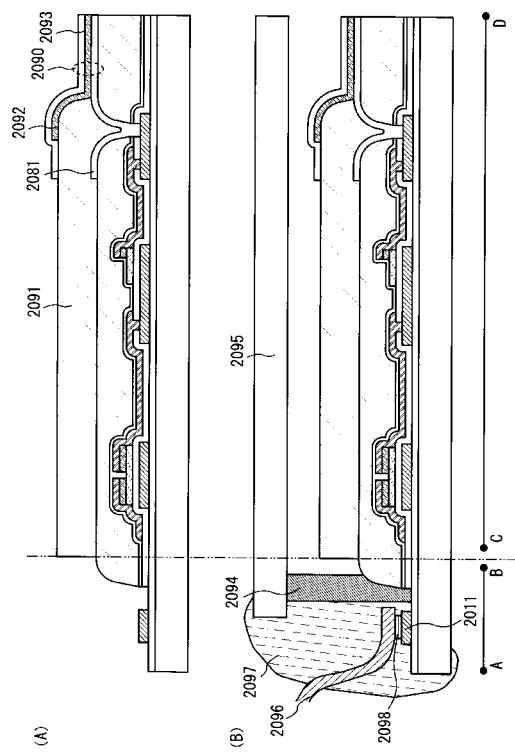
【 図 2 8 】



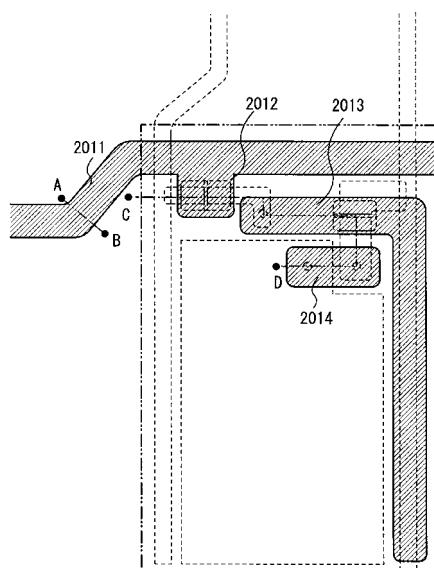
【図29】



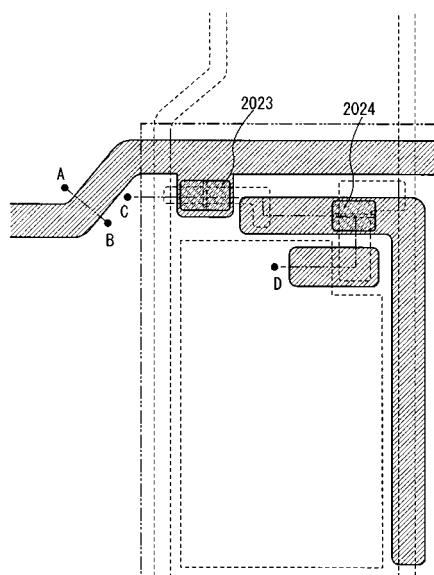
【図30】



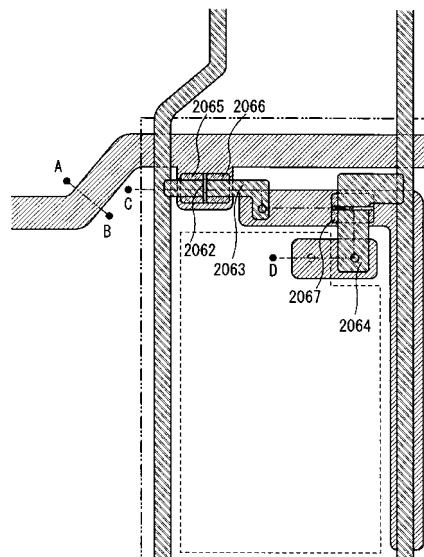
【図31】



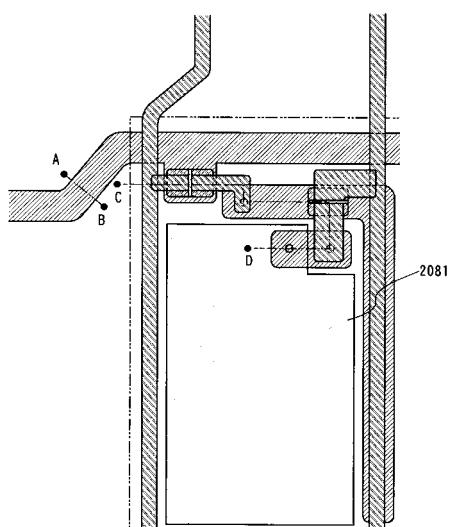
【図32】



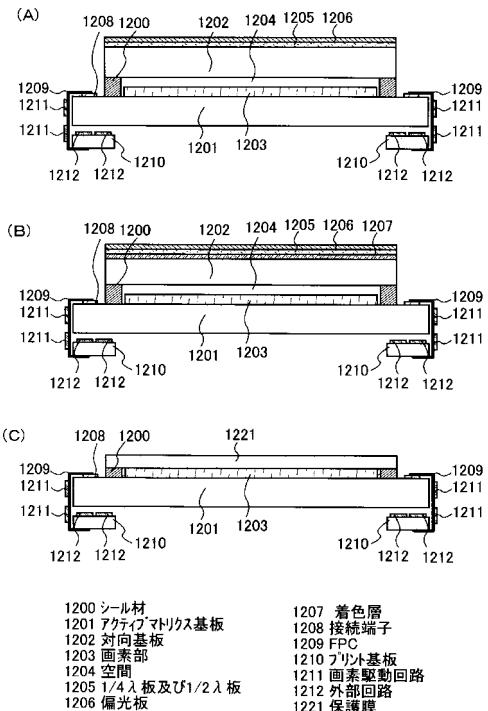
【図33】



【図34】

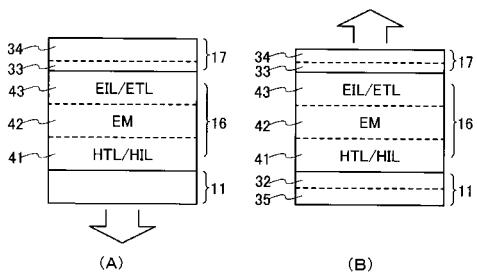


【図35】



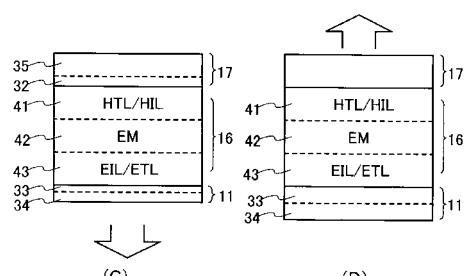
1200 シール材
 1201 アライメントマスク基板
 1202 対向基板
 1203 画素部
 1204 空間
 1205 1/4λ 板及び1/2λ 板
 1206 偏光板
 1207 着色層
 1208 接続端子
 1209 FPC
 1210 アライメント基板
 1211 画素駆動回路
 1212 外部回路
 1221 保護膜

【図36】



(B)

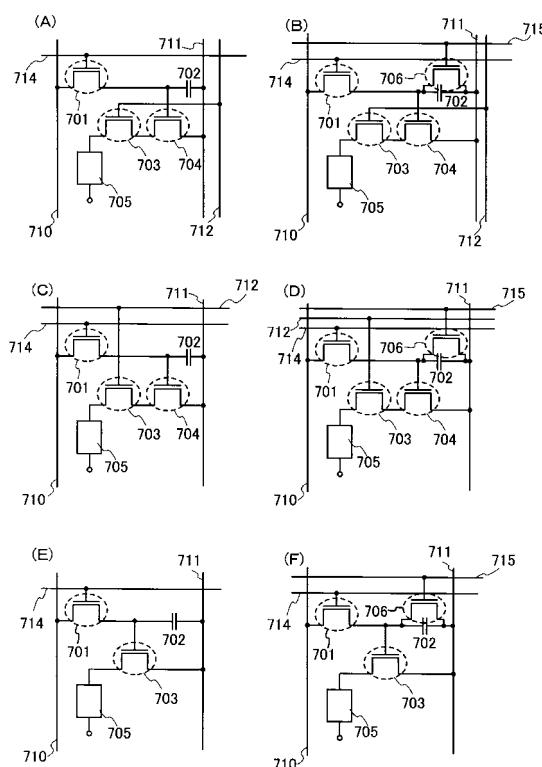
(A)



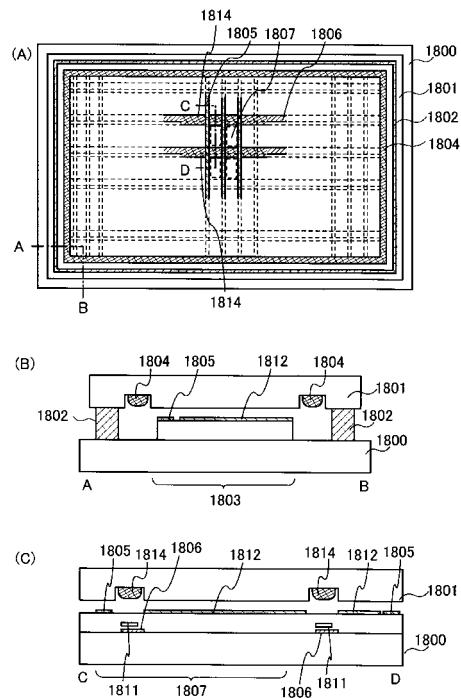
(D)

(C)

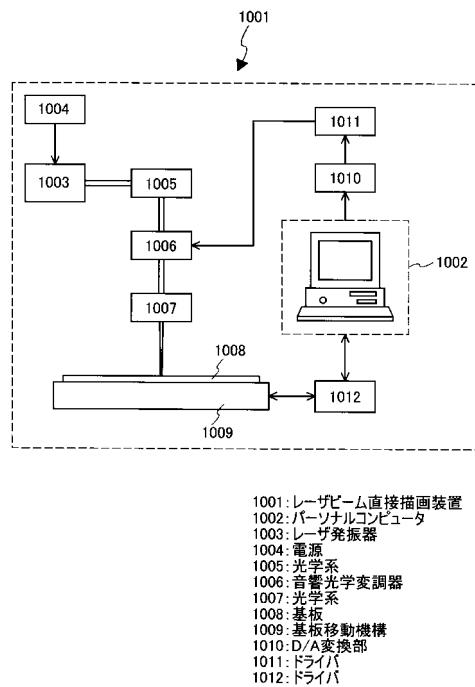
【図37】



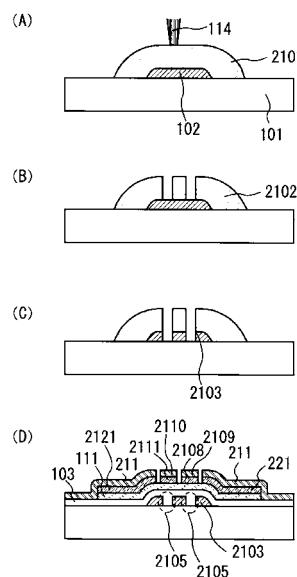
【図38】



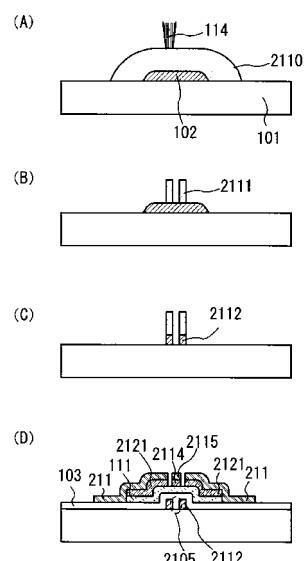
【図39】



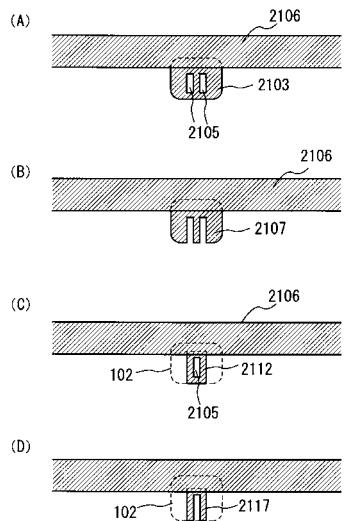
【図40】



【図41】



【図42】



フロントページの続き

(51)Int.Cl. F I
H 01 L 51/50 (2006.01) H 01 L 29/78 6 1 8 C
H 01 L 21/88 B
H 05 B 33/14 A

(56)参考文献 特開2003-318191(JP, A)
特開2003-318401(JP, A)

(58)調査した分野(Int.Cl., DB名)

H 01 L 21 / 336
H 01 L 29 / 786