

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

G11B 20/10

G11B 20/18 G11B 20/22

G11B 20/24



[12] 发明专利说明书

[21] ZL 专利号 99803920.9

[45] 授权公告日 2005 年 1 月 26 日

[11] 授权公告号 CN 1186775C

[22] 申请日 1999.11.8 [21] 申请号 99803920.9

[30] 优先权

[32] 1998.11.12 [33] EP [31] 98402802.7

[32] 1999.1.19 [33] EP [31] 99200165.1

[86] 国际申请 PCT/EP1999/008626 1999.11.8

[87] 国际公布 WO2000/030102 英 2000.5.25

[85] 进入国家阶段日期 2000.9.12

[71] 专利权人 皇家飞利浦电子有限公司

地址 荷兰艾恩德霍芬

[72] 发明人 J·O·沃尔曼

J·W·M·博格曼斯

审查员 石红艳

[74] 专利代理机构 中国专利代理(香港)有限公司

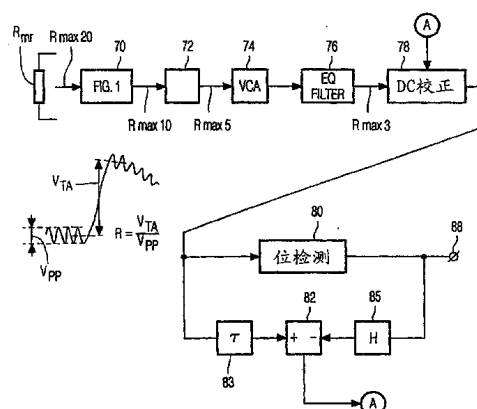
代理人 罗朋 傅康

权利要求书 2 页 说明书 7 页 附图 4 页

[54] 发明名称 用于从记录载体上读出信息的装置

[57] 摘要

本发明公开了一种从诸如 HDD 这样的记录载体上读出信息的装置。所述装置包括一个读出头 (R_{mr1})、一个将由读出头读出的信号放大的放大器 (74)、一个均衡由读出头读出信号的均衡器 (76)、以及一个用于检测由读出头读出信号的各个位的位检测器 (80)。根据本发明,所述装置进一步包括一个 DC 纠错单元 (78), 用于响应一个误差信号从输入信号中减去纠错值以获得一个 DC 纠错输出信号。所述位检测器 (80) 基于这个 DC 纠错输出信号来检测位序列。另外, 所存在的误差信号产生单元 (82、83、85) 是用于响应所述 DC 纠错输出信号和位序列而产生误差信号。



1. 一种用于从记录载体上读出信息的装置, 该装置包括:

- 一个读出头 (R_{out}),
- 放大器装置 (74), 用于放大由该读出头读出的信号,
- 5 - 均衡器装置 (76), 用于均衡由所述放大器装置输出的信号,
- 直流纠错装置 (78), 用于响应一个误差信号从均衡器装置的输出信号中减去一个纠错信号, 以获得一个直流纠错过的输出信号,
- 位检测器装置 (80), 用于从所述直流纠错过的输出信号中检测位序列,
- 10 - 误差信号产生装置 (82、83), 用于产生误差信号, 以响应直流纠错过的输出信号和位序列,

其特征在于, 所述误差信号产生装置包括: 用于对位检测器装置检测出的位序列进行滤波的滤波器单元 (85), 用于从直流纠错装置输出的直流纠错过的输出信号中减去滤波过的位序列的减法器装置 (82);

15

所述直流纠错装置包括: 用于对所述误差信号进行积分, 以获得纠错信号的积分装置 (84), 以及用于从输入信号中减去该纠错信号的减法器装置 (86)。

2. 如权利要求 1 所述的用于从记录载体上读出信息的装置, 其特征

20 在于该装置进一步包括非线性放大装置 (87), 用于在将该误差信号输入到直流纠错装置之前非线性地放大该误差信号。

3. 如权利要求 1 或 2 所述的用于从记录载体上读出信息的装置, 其特征

 在于它进一步包括:

- 比较器装置 (92), 用于将低通滤波过的误差信号与门限值相比,
- 25 - 用于响应超过该门限值的滤波过的误差信号而产生一个热起伏检测信号的装置 (98)。

4. 一种硬盘驱动器, 其特征

 在于包含:

- 一个读出头 (R_{out}),
- 放大器装置 (74), 用于放大由该读出头读出的信号,
- 30 - 均衡器装置 (76), 用于均衡由所述放大器装置输出的信号,
- 直流纠错装置 (78), 用于响应一个误差信号从均衡器装置的输出信号中减去一个纠错信号, 以获得一个直流纠错过的输出信号,

-位检测器装置(80),用于从所述直流纠错过的输出信号中检测位序列,

-误差信号产生装置(82、83),用于产生误差信号,以响应直流纠错过的输出信号和位序列,

- 5 其特征在於,所述误差信号产生装置包括:用于对位检测器装置检测出的位序列进行滤波的滤波器单元(85),用于从直流纠错装置输出的直流纠错过的输出信号中减去滤波过的位序列的减法器装置(86);

- 10 所述直流纠错装置包括:用于对所述误差信号进行积分,以获得纠错信号的积分装置(84),以及用于从输入信号中减去该纠错信号的减法器装置(86)。

5. 根据权利要求4所述的硬盘驱动器,其特征在於,进一步包括非线性放大装置(87),用于在将该误差信号输入到直流纠错装置之前非线性地放大该误差信号。

- 15 6. 根据权利要求4所述的硬盘驱动器,其特征在於,进一步包括
-比较器装置(92),用于将低通滤波过的误差信号与门限值相比,
-用于响应超过该门限值的滤波过的误差信号而产生一个热起伏检测信号的装置(98)。

用于从记录载体上读出信息的装置

技术领域

本发明涉及一种用于从记录载体上读出信息的装置。

5 背景技术

一种用于从记录载体上读出信息的装置，该装置包括：

一个读出头 (R_{ar})，

放大装置 (74)，用于放大由所述读出头读出的信号，

均衡装置 (76)，用于均衡由所述读出头读出的信号，

- 10 位检测器装置 (80)，用于检测由读出头读出信号的各个位将其提供给该装置所提供的硬盘驱动器上。从 USP5559646 中可以了解这种装置并且将这种装置用于从例如硬盘上读出信息。但是，还应该注意，本发明不局限于在磁领域中的应用。本发明同样可以应用于光学领域。因此，在光学领域的应用中，这种读出头可以被理解为是一种
- 15 光电二极管，正如同在光记录中所使用的那样，并且作为例子在下面将要讨论，通过光盘上的指纹可能导致信号位移。

- 用于磁性 (MR) 头的放大器可以检测到在 MR 电阻中非常小的变化 (一般为 1%) 并且放大这些信号。这些 MR 元件是由电压或电流来进行偏置。由于磁场，这些 MR 头中的电阻变化可以导致能够由检测放大器
- 20 所检测到的小信号电压和/或电流变化。这些 MR 头的偏置导致了磁头中的 DC 电压。MR 检测放大器必须是与这些磁头进行 AC 耦合。为了避免在数据频谱的低端导致数据失真的滤波现象，这种 AC 耦合需具有长时间的稳定，一般为 $1\mu s$ 。诸如那些在热起伏期间而导致的大的瞬态现象可以经过 AC 耦合并可以导致所述放大器过载，在长的周期内将导致
- 25 数据的丢失。

发明内容

本发明的目的在于提供一种改进的用于从记录载体上读出信息的装置。根据本发明，该装置的特征在于它进一步包括

- DC 纠错装置 (78)，用于响应一个误差信号从输入信号中减去纠错值从而获得一个 DC 纠错过的输出信号，位检测装置 (80)，用于检测
- 30 基于所述 DC 纠错输出信号的位序列，误差信号产生装置 (82、83、85)，用于产生所述误差信号以响应所述 DC 纠错输出信号和位序列。

本发明基于下列认识。

MR 磁头在盘上以非常低的高度（一般为 10nm）飞转。当与盘上微粒产生碰撞时，动能转化为热能。MR 元件的阻抗增加（最大为大约 10-20%）。当偏置电流保持恒定时，基线电压（即，输出信号的低频分量）快速增加。另外，所需信号的信号幅度变化不超过 10-20%。在热起伏之后，MR 元件缓慢冷却。这些大量所不希望有的基线位移可以在长时间内使读出放大器饱和。

尽管可以通过在前置放大器的输入级中使用非线性控制从而避免这种饱和，关于这个可以参看申请日为 12-11-1998（PHN 17177）、在前申请但还没有公开的、申请号为 98402802.7 的欧洲专利申请，但是余下的基线位移还是可以在长时间内导致数据的丢失。

通过执行附加的（快速）基线纠错，可以进一步抑制热起伏的影响。另外，在热起伏可能严重使读出电路失真的情况中，还需要增加检测电路来检测热起伏，例如，以便于冷却读出电路中的控制电路。这种热起伏是权利要求 4 中的主题。

附图说明

将参考附图中所公开的最佳实施例来详细探讨本发明的这些以及其它方面，其中

图 1 显示了包括一个非线性跨导放大器的读出放大器电路，
图 2 显示了用于产生控制电流的非线性跨导放大器装置的放大特性，

图 3 显示了用于读出放大器电路并作为时间函数的一个输入信号，该信号由于热起伏而失真，

图 4 显示了两个作为时间函数的输出信号，一个用于带有线性跨导放大器的读出放大器，另一个用于带有非线性跨导放大器的读出放大器，

图 5 显示了根据本发明装置的一个实施例，该装置带有一个用于（另外的）纠错热起伏的 DC 纠错电路，

图 6 显示了图 5 的 DC 纠错电路的详细构成，以及
图 7 显示了用于检测热起伏的检测器电路。

具体实施例描述

首先，简述包括一个非线性跨导放大器的放大器电路，该电路在

欧洲专利申请号为 98400243.6、其申请日为 05-02-1998 (PHN 16750) 中有所描述, 它可用于本发明读出装置中的输入放大器。

图 1 的放大器电路有用于耦合具有磁性元件 1 的磁性读出头 (未示出) 的输入端 $1'$ 和 $1''$, 该磁性电阻值为 R_{ar} 。所使用的 npn 型的第一晶体管 T_1 具有经电阻 R_1 与恒定电压的第一端 (+) 相连的集电极, 并有经偏置电流源 4 与恒定电压的第二端 (-) 相连的发射极。该发射极端还与磁性元件 1 的一端相连。所使用的 npn 型的第二晶体管 T_2 具有经电阻 R_1 与恒定电压的第一端 (+) 相连的集电极端, 并有与磁性元件 1 的另一端以及与偏置电流源 16 相连的发射极端。晶体管 T_1 的基极经具有电容值 C 的第一电容元件 6 与晶体管 T_2 的发射极相连。晶体管 T_2 的基极经具有电容值 C 的第二电容元件 8 与晶体管 T_1 的发射极相连。端 10、12 构成放大器电路的输出端。

非线性跨导放大器 14 带有分别与放大器电路的输出端 10、12 相连的第一和第二输入端。放大器 14 有分别与晶体管 T_1 和晶体管 T_2 耦合的第一和第二输出端。将跨导放大器 4 设计为可以在其第一和第二输出端提供控制电流以响应电压 V_{in} 。更特别地, 图 2 展示了用于产生控制电流 i_1 和 i_2 的跨导放大器 14 的两种可能的特性。图 2 示出了作为输入电压 V_{in} 的函数的控制电流 i_1 和 i_2 。在图中可以清楚地看出这个非线性特性。图 2 示出了随输入电压电平的增大而在斜率上的逐渐增加 (除了其记号之外)。取代它的是, 还可能具有每个都具有线性特性的两个区域, 其中高输入电压区中的特性斜率比低电压区的斜率更为陡峭。图 2 示出了随输入电压电平的增大而在斜率上的逐渐增加。偏置电流源 4 产生电流 $I_{ar} + I_s$ 而电流源 16 产生电流 $I_{ar} - I_s$ 。 I_s 是流过晶体管 T_1 和 T_2 的静态电流, 而 I_{ar} 是流过 MR 元件 1 的偏置电流。

应该注意到, 图 1 中的实施例仅是示意性的并且仅显示了用于解释本发明所需的那些部分。尤其是, 图 1 没有显示需要用来实现读出放大器的常规设置的所有元件。但是, 所述的那些元件都是本领域技术人员所公知的。

下面将描述放大器电路的功能。如同从 USP5559646 中所了解的那样, 所述放大器电路是基于交叉耦合结构的。这对于噪声和带宽而言是最佳的。由电容 6 和 8 所构成的 AC 耦合是通过经跨导放大器 14 从输出反馈到输入 (晶体管 T_1 和 T_2 的基极) 再到输出 (端 10、12) 进行

偏置。在现有技术中，跨导放大器 14 显示了线性特性。该 AC 耦合时间常数因此固定而且较大。

可以将 AC 耦合时间常数表示为： $C \cdot (R_m + R_n) / 2 \cdot G_m \cdot R_1$ 。其中 R_n 等于 $k \cdot T / q \cdot I_a$ 。非线性跨导 14 因此为小输入信号提供了一个较大的时间常数，但是为较大信号提供了小的时间常数。实际上，最后结果是放大器的低频截止点被位移到用于较高输入信号电平的更高频率部分。

图 1 的实施例显示了一个单条形磁性元件。在上述在先申请的欧洲专利申请号为 98400243.6 中已经公开了用于双条形磁性头的放大器电路的一个实施例。

图 3 示出了可用于图 1 的放大器电路的一个输入信号。热起伏导致该输入信号的突然增加。图 4 示出了两个输出信号。表示‘线性’的那个由显示线性控制特性的放大器电路来获得，而表示为‘非线性’的输出信号由图 1 中的读出放大器来获得。可以清楚地看到，呈正弦叠加在热起伏信号上的所需信号经热起伏后还可以看得到，此时该热起伏信号的峰值减小了。

在下一级电路中，上述读出放大器电路后面可以有 DC 纠错电路。这个 DC 纠错电路可以作用于具有较高幅度的信号，以便于在该纠错电路中获得热起伏的进一步的减少。

图 5 示出了根据本发明读出装置的一个实施例，该实施例带有上述的 DC 纠错（或基线纠错）电路。磁性头 R_r 与表示如同参考图 1 所描述的非线性放大器电路的方框 70 相连。方框 70 的输出与方框 72 的输入相连，方框 72 实现了 AC 耦合并且可以是高通滤波器电路或一个电容的形式。方框 72 的输出与包括一个可变增益放大器的方框 74 的输入相连，方框 74 有一个与方框 76 相连的输出端，而方框 76 是均衡滤波器的形式。均衡滤波器 76 的输出与在其输入信号上进行 DC 纠错的方框 78 相连。方框 78 的一个输出端与位检测器框 80 和减法器单元 82 相连，而 78 的输出是经一个延迟单元 83 与减法器单元 82 相连的。位检测器框 80 的输出与输出端 88 相连，并且经滤波器单元 85 与减法器单元 82 的第二输入端相连。减法器单元 82 的输出端经由 A 表示的连接与纠错单元 78 的控制输入相连。

非线性放大器电路 70 的功能是抑制热起伏以避免前置放大器的溢出。例如，假设，在读出头的输出信号 R_r 中，定义为热起伏 V_{TA} 的幅

度与信息信号的峰对峰幅度 V_{pp} 的幅度之比的幅度比 R 最大为 20, 则在不理想的条件下, 放大器 70 可能会导致其输出信号的比率在 10 左右。在方框 72 中的 AC 耦合以及方框 74 和 76 中的信号处理的影响下, 比率 R 进一步减少, 例如, 其值减小到 3。在这种情况下, 可以进一步抑制由于执行 DC 基线纠错而带来的热起伏的影响。

如果基线纠错的目标是将到达位检测器的输入信号的平均值为零, 则控制环的性能将依赖于特定的数据模式, 特别是当环路快速反应之时 (如同需要来纠错热起伏)。因此, 首先在减法器 82 中删除所有的数据 (数据本身以及滤波过的数据, 这些数据是反馈来补偿信号中的 ISI)。结果信号即误差信号由基线和噪声所组成。原则上, 控制变得不依赖于数据并且可以快速。

为了实现在减法器 82 中纠错误差信号, 需要在滤波器单元 85 中将位于位检测器单元 80 的输出端的被检测的数据信号滤波。滤波器单元 85 具有这种滤波响应 $H(f)$, 它可以在位检测器单元 80 的输入端复制 ISI 结构。滤波器 $H(f)$ 的脉冲响应函数在原则上等于检测器 80 的 '目标' 响应 (尽管还可以使用其它的脉冲响应选择, 特别是当 DC 纠错环路是异步时)。另外, 可以通过延迟单元 83 纠错在位检测器单元 80 和滤波器单元 85 中所产生的延迟。对于位检测器单元 80 是限幅器形式的情况, 由于不使用方框 83 和 85 可以简化电路。

图 6 详细示出了可以实现 DC 纠错的完整电路。产生一个误差信号, 它是输入到位检测器单元 80 上的输入信号与位检测器单元 80 的输出信号 (可能是滤波过的) 之差, 即, 实际数据与可能的 ISI 之差。该位检测器单元 80 可以是异步的, 或可以包括一个采样器。由减法器单元 82 所获得的这个误差信号经由 A 表示的线馈送到包括在 DC 纠错单元 78 中的积分电路 84 中。该积分电路 84 的输出信号是对于减法器单元 86 输入信号中 DC 值的一个测量, 它还是对在读出电路的这个级中热起伏的剩余影响的一个测量。因此, DC 纠错的功能是将位于由 A 表示的线上的误差信号控制到零。

DC 纠错是基于该误差信号的。由于方框 82 中已经从误差信号中删除了数据, 所以, 原则上仅反馈了 DC 补偿或基线误差信号, 而不反馈数据。因此, DC 纠错不能使数据失真。这与现有技术中为解决该问题使用的方法相反, 比如, 当检测到热起伏时, AC 耦合的截止频率被暂

时切换到一个较高值。同样，方框 72 中的 AC 耦合的非线性控制会影响数据。由于这个原因，放大器输入中的非线性控制仅能避免放大器级的过载。余下的纠错要由基于误差信号的基线纠错来完成。

5 通过使 DC 纠错快速进行（通过增加环路的增益），即使有攻击性的热起伏存在，也可以读出数据而不会产生大量的误差。另外，使用 ECC 技术，可以经过大多数热起伏而读出数据而不会有无法纠错的误差。快速检测需要短的环路延迟。更可取地，均衡器不应该在环路中（如同图 5 所示）并且位检测器的延迟应该短。通常，通过为控制环路使用预先位检测来取代在后的位检测从而可以减小后者的延迟。

10 DC 纠错控制环路可以是非线性的，对于小的幅度起伏而言，环路的时间常数相对较大，而对于较大的幅度起伏而言，时间常数较小。可以通过增加环路增益来实现使环路中的时间常数变得较小。这可以通过在方框 82 和 84 之间插入一个合适的非线性方框 87 从而以自动方式实现。这个非线性应该是奇异的，并且应该基本上提供随着输入信号幅度的增加而增加的增益。对于足够大的信号幅度，这个增益可以再次变平从而限制作为结果的输出信号的动态范围并且能简化电路实现方式。

非线性提供额外的环路增益并因此能快速响应偏离所需位置的较大偏差。

20 通过引入一些滞后现象，可以将增加的环路增益维持稍长时间从而减少环路稳定响应尾部的持续时间。

图 7 显示了用于检测剩余起伏的电路装置，即，用于检测在位检测器之前的任何起伏效应的装置，这种检测可能在使用前述抑制和补偿技术之后进行。图 9 的电路装置包括一个低通滤波器单元 90，它有一个与比较器电路 92 和 94 的输入端耦合的输出端。比较器电路的输出端与组合器电路 96 的相应输入端相连，该组合器电路 96 具有与单触发电路 98 相连的输出端。

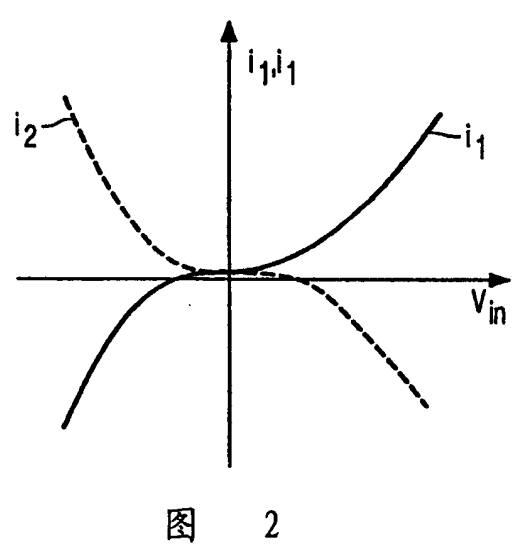
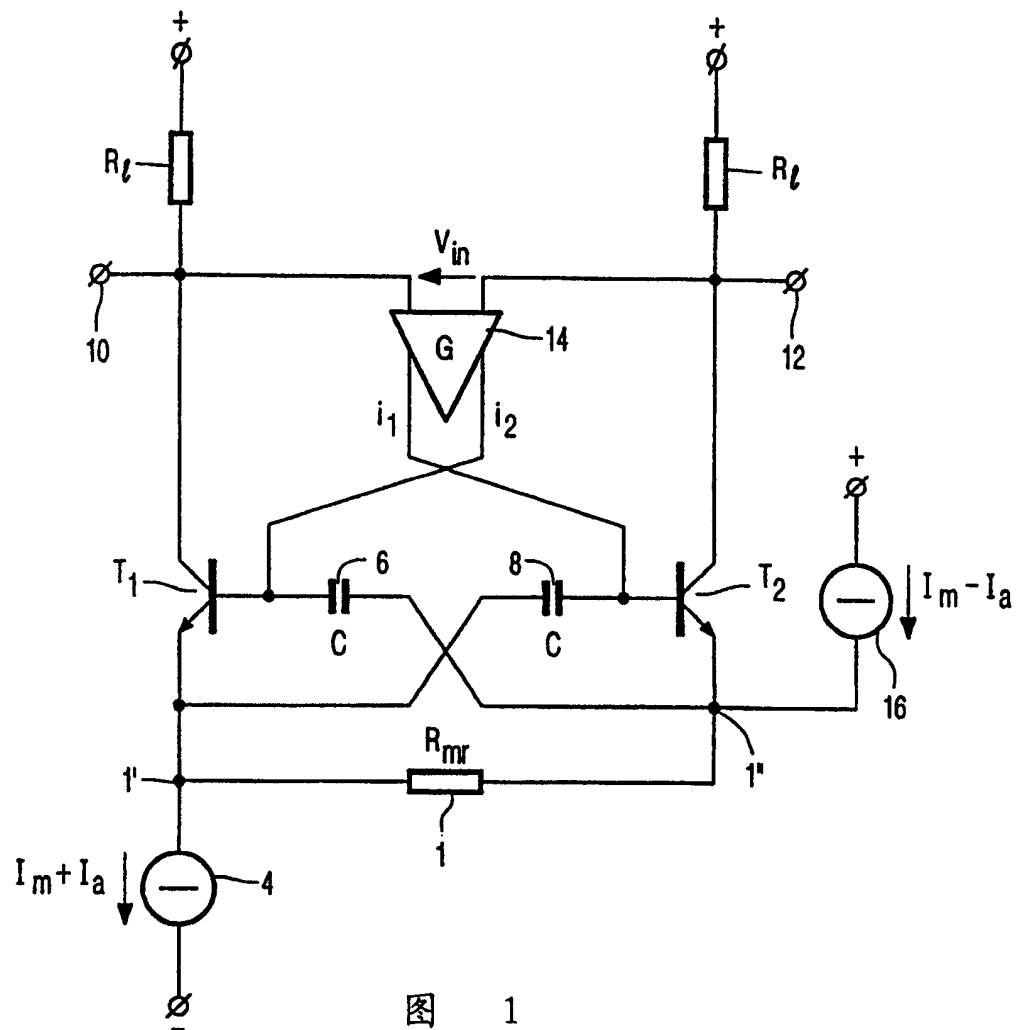
25 为了提高读出装置的可靠性，需要使用热起伏检测器。它可以提示读出装置数据信号的相应部分可能存在问题。可以采取预防措施从而提高读出装置的总体性能。

检测热起伏的现有方法是检测读出信号的峰值并检测它们是否保持在某个限制范围内。该过程是依赖于数据（PW50）并且通过 DC-补

偿来实现的。原则上，热起伏检测器应该跟随着信号的基线并且应该能检测到失真。前置放大器和通道 IC 中的热起伏检测器不需要是一样的。在前置放大器中，热起伏的检测是不依赖于它们是否在读出通道中被纠错过，这种纠错已经合并入通道 IC 中。该路径通过图 5 中的方框 72 到 82 来确定，尽管应该强调这种读出通道路径可以包括其它电路。

在本发明中，热起伏检测是在通道 IC 中进行的，通过在使用前述抑制和补偿技术之后检测在位检测器之前所剩余的任何热起伏。这些剩余的热起伏影响以短期的 DC 偏移形式存在于出现在图 7 和 8 中的减法电路 82 输出端的误差信号中。为了检测出现在包含在误差信号中的额外干扰中的这种偏移，这些额外干扰诸如码间干扰和噪声，首先将误差信号输入到低通滤波器中。然后分别将它与正负门限值 $+V_{th}$ 和 $-V_{th}$ 进行比较。当输入到比较器 92 和 94 中的信号超过其中一个门限值时，就检测到剩余的热起伏偏移了。将比较器单元 92 和 94 的输出信号在组合器 96 中进行组合，单触发电路 98 可以延长显示剩余热起伏偏移存在的检测脉冲。可以将单稳电路 98 的输出信号用做通道 IC 外部的用于误差纠错电路的‘擦除’显示信号，或用做通道 IC 内部电路的控制信号。可以将该控制信号用来指示通道 IC 内的读出 PLL 进行惯性跟踪或使通道 IC 内的 AGC 电路冷却。

虽然已经参照最佳实施例对本发明进行了描述，但是可以理解的是，本发明不局限于这些例子。因此，在不脱离由权利要求所限定的本发明范围的情况下，各种变型对于本领域技术人员而言是显而易见的。例如，如同参考图 5、6 和 7 所解释的那样，所执行的 DC 纠错的检测以及该检测后产生一个热起伏检测信号过程可以与参考图 1 到 4 所描述的使用非线性放大器进行的检测分开使用。同样，可以使用热起伏检测器而不使用基于误差信号的基线纠错。另外，本发明存在于每个新颖的特征和这些特征的组合中。



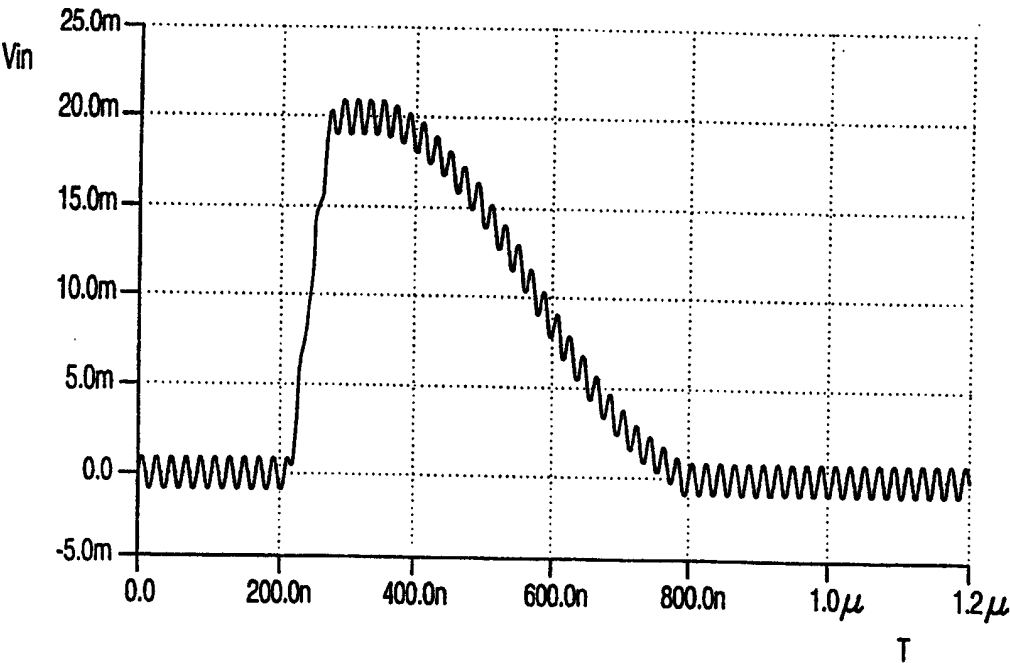


图 3

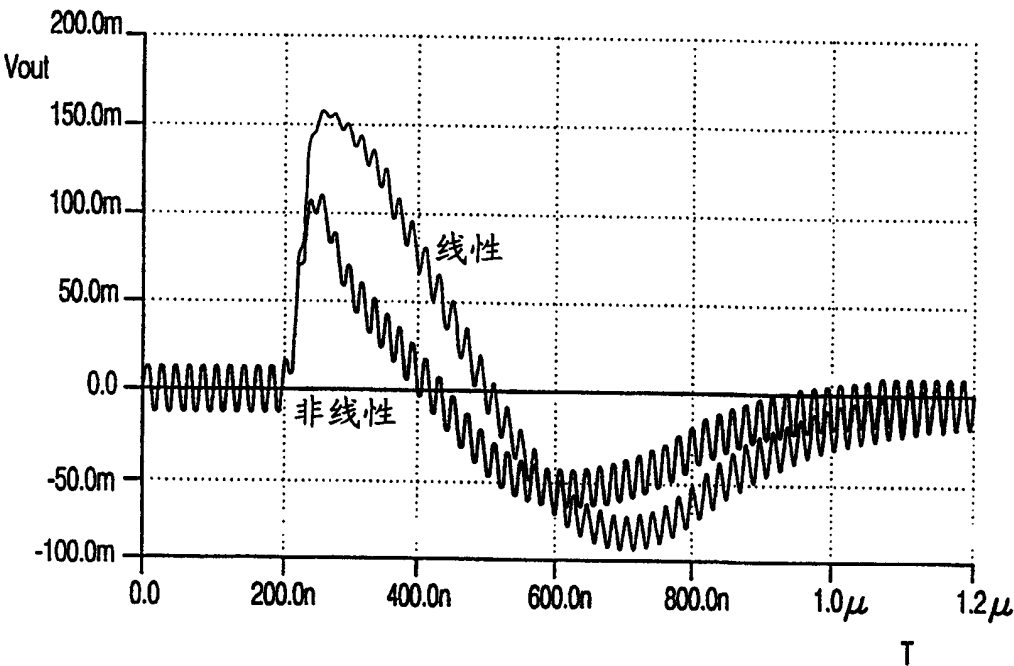


图 4

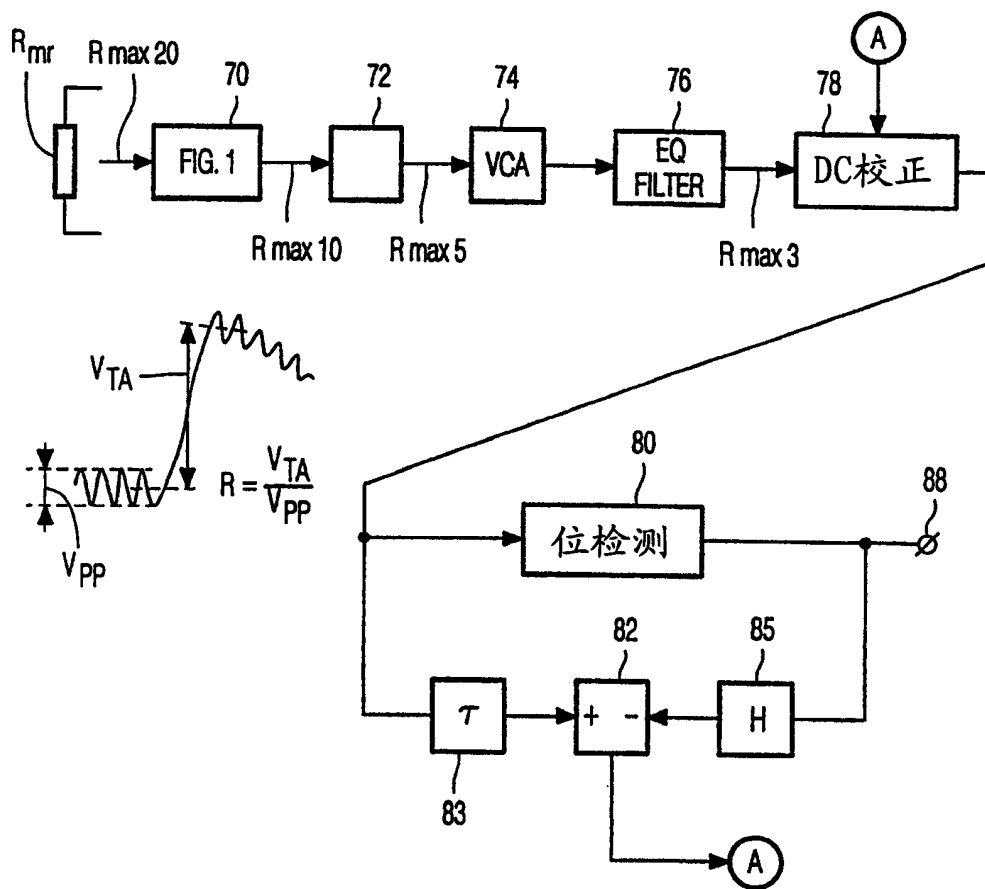


图 5

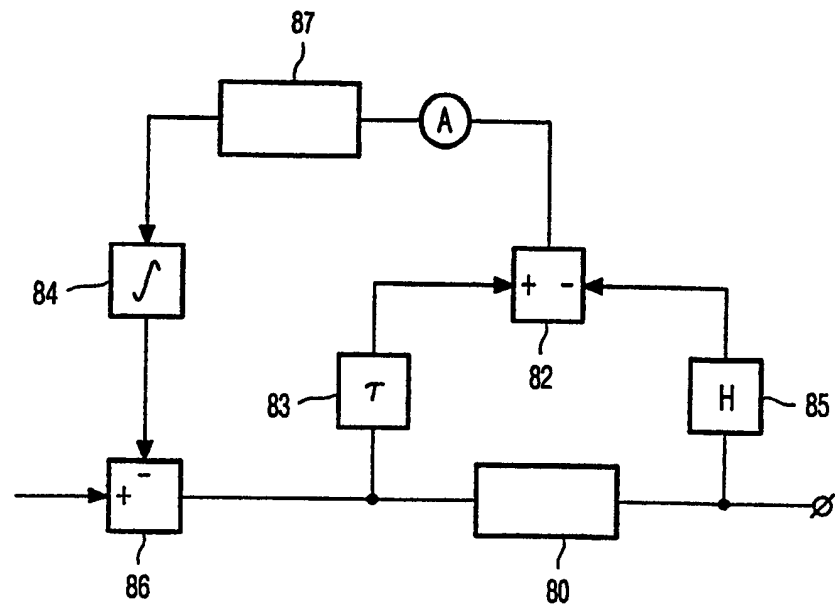


图 6

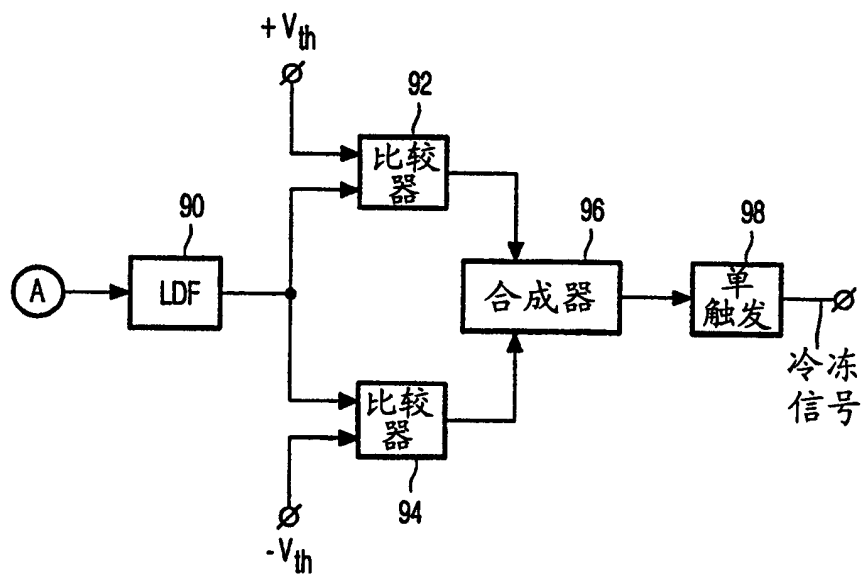


图 7