

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5729544号
(P5729544)

(45) 発行日 平成27年6月3日 (2015.6.3)

(24) 登録日 平成27年4月17日 (2015.4.17)

(51) Int.Cl.
GO 1 K 7/24 (2006.01)

F I
GO 1 K 7/24 D

請求項の数 5 (全 15 頁)

(21) 出願番号	特願2011-21761 (P2011-21761)	(73) 特許権者	000002369
(22) 出願日	平成23年2月3日 (2011.2.3)		セイコーエプソン株式会社
(65) 公開番号	特開2012-163356 (P2012-163356A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成24年8月30日 (2012.8.30)	(74) 代理人	100090387
審査請求日	平成26年1月24日 (2014.1.24)		弁理士 布施 行夫
		(74) 代理人	100090398
			弁理士 大淵 美千栄
		(72) 発明者	村嶋 憲行
			東京都日野市日野421-8 エプソント
			ヨコム株式会社内
		審査官	岡田 卓弥

最終頁に続く

(54) 【発明の名称】 温度検出回路

(57) 【特許請求の範囲】

【請求項 1】

2つの電源間に抵抗値の温度特性が異なる少なくとも2種類の抵抗を含む複数の抵抗が直列に接続された抵抗部と、

前記抵抗部の複数の接続点の電圧が入力され、選択信号に応じて前記複数の接続点の電圧から1の電圧を選択する電圧選択部と、

前記電圧選択部が選択する電圧を一定の基準電圧と比較する電圧比較部と、

前記電圧比較部の比較結果に応じて、前記電圧選択部が選択する電圧が前記基準電圧に近づくように前記選択信号を逐次的に変更し、前記選択信号に基づいて温度情報を表すデジタルコードを生成する温度情報コード生成部と、を含む、温度検出回路。

10

【請求項 2】

請求項 1 において、

前記抵抗部は、

前記複数の抵抗の少なくとも1つは温度が高いほど抵抗値が高くなる正の温度特性を有する抵抗であり、前記複数の抵抗の他の少なくとも1つは温度が高いほど抵抗値が低くなる負の温度特性を有する抵抗である、温度検出回路。

【請求項 3】

請求項 1 又は 2 において、

前記抵抗部は、

前記複数の抵抗の少なくとも1つをバイパスするための第1のスイッチを含む、温度検

20

出回路。

【請求項 4】

請求項 1 乃至 3 のいずれかにおいて、
前記抵抗部は、

前記複数の抵抗のいずれとも異なり、かつ、前記複数の抵抗のうちの少なくとも 1 つの抵抗と抵抗値の温度特性が異なる他の抵抗と、前記少なくとも 1 つの抵抗を前記他の抵抗に切り替えるための第 2 のスイッチと、を含む、温度検出回路。

【請求項 5】

請求項 1 乃至 4 のいずれかにおいて、

補正ビット情報に基づいて、前記温度情報コード生成部が生成する前記デジタルコードを補正する温度情報コード補正部をさらに含む、温度検出回路。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、温度検出回路に関する。

【背景技術】

【0002】

従来より、温度センサーとマイクロコンピュータを内蔵し、温度センサーが出力する温度情報を用いて、マイクロコンピュータが各種データの温度補償を行う装置やシステムが知られている。温度センサーの多くは、PN 接合のバンドギャップの温度特性と抵抗の温度特性を利用して温度情報を含むアナログ電圧を生成する。一方、マイクロコンピュータはデジタル処理を行うため、デジタル値の温度情報が必要となる。そのため、アナログの温度情報を AD 変換回路でデジタル値に変換してからマイクロコンピュータに入力したり、AD 変換回路が内蔵されたマイクロコンピュータが用いられる。あるいは、AD 変換回路を内蔵したデジタル出力の温度センサーが用いられる場合もある（特許文献 1）。

20

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特表 2008 - 513766 号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0004】

しかしながら、従来のデジタル出力の温度センサーは、バンドギャップリファレンス回路や ADC 回路を必要とするため、消費電流が大きく回路サイズも大きくなるという問題がある。

【0005】

本発明は、以上のような問題点に鑑みてなされたものであり、本発明のいくつかの態様によれば、従来よりも小さな消費電力と回路サイズでデジタルの温度情報を生成可能な温度検出回路を提供することができる。

40

【課題を解決するための手段】

【0006】

(1) 本発明は、2 つの電源間に抵抗値の温度特性が異なる少なくとも 2 種類の抵抗を含む複数の抵抗が直列に接続された抵抗部と、前記抵抗部の複数の接続点の電圧が入力され、選択信号に応じて前記複数の接続点の電圧から 1 の電圧を選択する電圧選択部と、前記電圧選択部が選択する電圧を一定の基準電圧と比較する電圧比較部と、前記電圧比較部の比較結果に応じて、前記電圧選択部が選択する電圧が前記基準電圧に近づくように前記選択信号を逐次的に変更し、前記選択信号に基づいて温度情報を表すデジタルコードを生成する温度情報コード生成部と、を含む、温度検出回路である。

【0007】

50

本発明の温度検出回路では、抵抗部には温度特性が異なる少なくとも２種類の抵抗が含まれるので、２つの電源間を抵抗分圧して得られる各接続点の電圧は温度に応じて変化する。そして、温度情報コード生成部により、電圧選択部が最終的に選択する電圧は一定の基準電圧により近い接続点の電圧になるので、この電圧を選択する選択信号は温度情報を含んでおり、簡易な回路によりこの選択信号からデジタルの温度情報を生成することができる。すなわち、本発明の温度検出回路によれば、バンドギャップリファレンス回路やＡＤ変換回路が不要であり、抵抗部の各抵抗の抵抗値を適切に選択することで従来よりも小さな消費電力と回路サイズにすることができる。

【０００８】

(２) この温度検出回路において、前記抵抗部は、前記複数の抵抗の少なくとも１つは温度が高いほど抵抗値が高くなる正の温度特性を有する抵抗であり、前記複数の抵抗の他の少なくとも１つは温度が高いほど抵抗値が低くなる負の温度特性を有する抵抗であるようにしてもよい。

10

【０００９】

このようにすれば、抵抗部に含まれる少なくとも２つの抵抗に関して温度変化に対する抵抗値の変化の方向が逆向きになるので、温度変化に対する抵抗部の各接続点の電圧の変化量をより大きくすることができる。これにより、温度検出感度を向上させることができる。

【００１０】

(３) この温度検出回路において、前記抵抗部は、前記複数の抵抗の少なくとも１つをバイパスするための第１のスイッチを含むようにしてもよい。

20

【００１１】

このようにすれば、第１のスイッチのオン／オフにより、抵抗部の全体抵抗値が変わるので、２つの電源間を抵抗分圧して得られる各接続点の電圧を変更することができる。これにより、温度情報のオフセットをある程度補正することができる。

【００１２】

(４) この温度検出回路において、前記抵抗部は、前記複数の抵抗の少なくとも１つを、抵抗値の温度特性が異なる他の抵抗に切り替えるための第２のスイッチを含むようにしてもよい。

【００１３】

30

このようにすれば、第２のスイッチを切り替えることにより、温度変化に対する抵抗部の各接続点の電圧の変化量が変わるので、温度情報の変化率（傾き）、すなわち温度検出感度を調整することができる。

【００１４】

(５) この温度検出回路は、補正ビット情報に基づいて、前記温度情報コード生成部が生成する前記デジタルコードを補正する温度情報コード補正部をさらに含むようにしてもよい。

【００１５】

このようにすれば、温度情報のオフセットを正確に補正することができる。

【図面の簡単な説明】

40

【００１６】

【図１】第１実施形態の温度検出回路の機能ブロック図。

【図２】第１実施形態の温度検出回路の構成例を示す図。

【図３】第１実施形態のビット調整回路の構成例を示す図。

【図４】デコーダーの真理値表の一例を示す図。

【図５】マルチプレクサーの真理値表の一例を示す図。

【図６】逐次比較回路の動作の一例を示すフローチャート図。

【図７】温度検出動作のタイミングチャートの一例を示す図。

【図８】第２実施形態の温度検出回路の機能ブロック図。

【図９】第２実施形態の温度検出回路の構成例を示す図。

50

【図 1 0】第 2 実施形態のビット調整回路の構成例を示す図。

【図 1 1】温度検出回路の出力コードの温度特性の一例を示す図。

【発明を実施するための形態】

【 0 0 1 7 】

以下、本発明の好適な実施形態について図面を用いて詳細に説明する。なお、以下に説明する実施の形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また以下で説明される構成の全てが本発明の必須構成要件であるとは限らない。

【 0 0 1 8 】

1. 第 1 実施形態

図 1 は、第 1 実施形態の温度検出回路の機能ブロック図である。本実施形態の温度検出回路 1 は、抵抗部 1 0、電圧選択部 2 0、電圧比較部 3 0、温度情報コード生成部 4 0、温度情報コード補正部 5 0 を含む。なお、本実施形態の温度検出回路 1 は、これらの一部の構成（要素）を省略した構成としてもよい。

10

【 0 0 1 9 】

抵抗部 1 0 は、2 つの電源間に抵抗値の温度特性が異なる少なくとも 2 種類の抵抗を含む複数の抵抗 1 2 が直列に接続されている。例えば、抵抗部 1 0 は、複数の抵抗 1 2 の少なくとも 1 つは温度が高いほど抵抗値が高くなる正の温度特性を有する抵抗であり、複数の抵抗 1 2 の他の少なくとも 1 つは温度が高いほど抵抗値が低くなる負の温度特性を有する抵抗である。

【 0 0 2 0 】

20

前記抵抗部 1 0 は、複数の抵抗 1 2 の少なくとも 1 つをバイパスするための第 1 のスイッチ 1 5 を含むようにしてもよい。第 1 のスイッチ 1 5 は、1 つでもよいし複数でもよい。

【 0 0 2 1 】

電圧選択部 2 0 は、抵抗部 1 0 の複数の接続点の電圧 1 4 - 1 ~ 1 4 - n が入力され、選択信号 4 4 に応じて複数の接続点の電圧 1 4 - 1 ~ 1 4 - n から 1 の電圧を選択する処理を行う。

【 0 0 2 2 】

電圧比較部 3 0 は、電圧選択部 2 0 が選択する電圧 2 2 を温度に依存せずに一定の基準電圧 3 4 と比較する処理を行う。

30

【 0 0 2 3 】

温度情報コード生成部 4 0 は、電圧比較部 3 0 の比較結果 3 2 に応じて、電圧選択部 2 0 が選択する電圧 2 2 が基準電圧 3 4 に近づくように選択信号 4 4 を逐次的に変更し、選択信号 4 4 に基づいて温度情報を表すデジタルコード 4 2 を生成する処理を行う。

【 0 0 2 4 】

温度情報コード補正部 5 0 は、所与の補正ビット情報 5 4 に基づいて、温度情報コード生成部 4 0 が生成するデジタルコード 4 2 を補正してデジタルコード 5 2 を生成する処理を行う。

【 0 0 2 5 】

図 2 は、第 1 実施形態の温度検出回路の構成例を示す図である。図 2 に示すように、第 1 実施形態の温度検出回路 1 は、ビット調整回路 1 1 0、6 4 個の抵抗 1 2 0 - 0 ~ 1 2 0 - 6 3（図 1 の抵抗 1 2 の一例）、抵抗 1 2 2（図 1 の抵抗 1 2 の一例）、マルチプレクサー 2 0 0（図 1 の電圧選択部 2 0 の一例）、コンパレータ 3 0 0（図 1 の電圧比較部 3 0 の一例）、基準電圧生成回路 3 1 0、逐次比較回路 4 0 0（図 1 の温度情報コード生成部 4 0 の一例）、デジタル調整回路 5 0 0（図 1 の温度情報コード補正部 5 0 の一例）を含む。なお、本実施形態の温度検出回路 1 は、これらの一部の構成（要素）を省略した構成としてもよい。

40

【 0 0 2 6 】

図 3 に、ビット調整回路 1 1 0 の構成例を示す。本実施形態のビット調整回路 1 1 0 は、電源電圧 VDD と抵抗 1 2 0 - 0（図 2 参照）の間に直列に接続された 1 5 個の抵抗 1

50

12 - 1 ~ 112 - 15 (図1の抵抗12の一例)、15個のスイッチ114 - 1 ~ 114 - 15 (図1の第1のスイッチ15の一例)、デコーダ116を含む。抵抗112 - 1 ~ 112 - 15は、電源電圧VDDと抵抗120 - 0 (図2参照)の間に直列に接続されており、スイッチ114 - 1 ~ 114 - 15は、それぞれ、抵抗112 - 1 ~ 112 - 15と並列に接続されている。本実施形態では、抵抗112 - 1 ~ 112 - 15は、温度が高いほど抵抗値が低くなる負の温度特性を有する抵抗であり、例えばポリ抵抗で実現される。

【0027】

デコーダ116は、外部から供給される4ビットの調整コードCALB__A[3:0]に応じて、スイッチ114 - 1 ~ 114 - 15の開閉(オン/オフ)をそれぞれ制御する制御信号S₁ ~ S₁₅を生成する。図4に、デコーダ116の真理値表の一例を示す。図4の例では、CALB__A[3:0]の値が0000(10進数の0)の時、制御信号S₁ ~ S₁₅はそれぞれスイッチ112 - 1 ~ 112 - 15をオフ(すべてのスイッチをオフ)し、CALB__A[3:0]の値が1111(10進数の15)の時、制御信号S₁ ~ S₁₅はそれぞれスイッチ112 - 1 ~ 112 - 15をオン(すべてのスイッチをオン)する。また、CALB__A[3:0]の値が0001 ~ 1110(10進数の1 ~ 14)の時は、各値Nに対して、制御信号S₁ ~ S_Nがスイッチ112 - 1 ~ 112 - Nをそれぞれオンするとともに、制御信号S_{N+1} ~ S₁₅がスイッチ112 - N+1 ~ 112 - 15をそれぞれオフする。つまり、CALB__A[3:0]の値を変更することで、電源電圧VDDと抵抗120 - 0 (図2参照)の間の抵抗値(以下、「ビット調整回路110の抵抗値」という)を変更することができるようになっている。

【0028】

なお、CALB__A[3:0]の初期値は例えば0111になっており、スイッチ114 - 1 ~ 114 - 15は図3に示す状態(スイッチ114 - 1 ~ 114 - 7がオン、スイッチ114 - 8 ~ 114 - 15がオフ)になっている。そして、CALB__A[3:0]を初期値よりも大きい値に変更することでビット調整回路110の抵抗値を高くし、CALB__A[3:0]を初期値よりも小さい値に変更することでビット調整回路110の抵抗値を低くすることができる。

【0029】

図2及び図3に示すように、ビット調整回路110の抵抗112 - 1 ~ 112 - 15、抵抗120 - 0 ~ 120 - 63、抵抗122は、電源電圧VDDとグランド電圧VSSの間に直列に接続されており、図1の抵抗部10に対応する。抵抗120 - 0 ~ 120 - 63、抵抗122は、温度が高いほど抵抗値が高くなる正の温度特性を有する抵抗であり、例えば拡散抵抗で実現される。

【0030】

このような構成において、VSS = 0V、基準温度T₀(例えば25)での抵抗120 - i (i = 0 ~ 63)の抵抗値をR_{p_i}、抵抗122の抵抗値をR_{p_{base}}、ビット調整回路110の抵抗値をR_{m_{base}}とすると、温度Tでの各電圧V_x (x = 0 ~ 63)は次式(1)で計算される。なお、式(1)では、抵抗120 - 0 ~ 120 - 63の1次の温度係数をtcl_{rp} (> 0)、抵抗112 - 1 ~ 112 - 15の1次の温度係数をtcl_{rm} (< 0)とし、2次以上の温度係数は無視できるものとしている。

【0031】

【数1】

$$V_x = VDD \times \frac{(\sum_{i=0}^x R_{p_{63-x}} + R_{p_{base}}) \times (1 + tcl_{rp}(T - T_0))}{R_{m_{base}} \times (1 + tcl_{rm}(T - T_0)) + (\sum_{i=0}^{63} R_{p_i} + R_{p_{base}}) \times (1 + tcl_{rp}(T - T_0))} \dots (1)$$

【0032】

10

20

30

40

50

$t_{cl_{rp}} > 0$ 、 $t_{cl_{rm}} < 0$ なので、式(1)より、温度 T が高いほど各電圧 V_x ($x = 0 \sim 63$)が高くなる。

【0033】

マルチプレクサ200は、逐次比較回路400が生成する6ビットコード $DA[5:0]$ に応じて、ビット調整回路110と抵抗120-0の接続点(抵抗112-15と抵抗120-0の接続点)の電圧 V_0 、抵抗120-0と抵抗120-1の接続点の電圧 V_1 、抵抗120-1と抵抗120-2の接続点の電圧 V_2 、・・・、抵抗120-61と抵抗120-62の接続点の電圧 V_{62} 、抵抗120-62と抵抗120-63の接続点の電圧 V_{63} のいずれかの電圧を選択し、選択電圧 V_{mux} としてコンパレータ300の反転入力端子に供給する。図5に、マルチプレクサ200の真理値表の一例を示す。図5の例では、 $DA[5:0]$ の10進数の値が x ($x = 0 \sim 63$)の時、 $V_{mux} = V_x$ となる。

10

【0034】

基準電圧生成回路310は、抵抗値の温度特性が同じ2つの抵抗312, 314が電源電圧 V_{DD} とグランド電圧 V_{SS} の間に直列に接続されて構成されており、抵抗312と抵抗314の抵抗比に応じた分圧により基準電圧 V_{ref} を生成する。抵抗312, 314の抵抗値の温度特性が同じであるため、温度が変化しても抵抗312と抵抗314の抵抗比が一定である。従って、基準電圧 V_{ref} は温度によらず一定である。

【0035】

コンパレータ300は、反転入力端子と非反転入力端子に、それぞれ、マルチプレクサ200の選択電圧 V_{mux} と基準電圧生成回路310が生成する基準電圧 V_{ref} が供給され、クロック信号 $MCLK$ に同期して、 V_{mux} が V_{ref} よりも高い時は V_{SS} となり、 V_{mux} が V_{ref} よりも低い時は V_{DD} となる信号 CMP を出力する。

20

【0036】

逐次比較回路400は、クロック信号 $MCLK$ に同期して、コンパレータ300の出力信号 CMP がローレベル(V_{mux} が V_{ref} よりも高い)であれば6ビットコード $DA[5:0]$ の値を増加させ、コンパレータ300の出力信号 CMP がハイレベル(V_{mux} が V_{ref} よりも低い)であれば6ビットコード $DA[5:0]$ の値を減少させることにより、 V_{mux} が V_{ref} に近づくように制御する。そして、逐次比較回路400は、 V_{mux} が V_{ref} に最も近づく $DA[5:0]$ の値を探索し、探索結果の $DA[5:0]$ を6ビットの出力コード $D[5:0]$ にセットする。

30

【0037】

逐次比較回路400は、例えば図6に示すフローチャートに従い、 V_{ref} に近い V_{mux} を二分探索するようにしてもよい。すなわち、まず、 $DA[5:0]$ を中間値32に初期設定し($S10$)、 CMP がハイレベルであれば($S20$ の Y) $DA[5:0]$ から16を減算し($S30$)、 CMP がローレベルであれば($S20$ の N) $DA[5:0]$ に16を加算する($S32$)。次に、 CMP がハイレベルであれば($S40$ の Y) $DA[5:0]$ から8を減算し($S50$)、 CMP がローレベルであれば($S40$ の N) $DA[5:0]$ に8を加算する($S52$)。次に、 CMP がハイレベルであれば($S60$ の Y) $DA[5:0]$ から4を減算し($S70$)、 CMP がローレベルであれば($S60$ の N) $DA[5:0]$ に4を加算する($S72$)。次に、 CMP がハイレベルであれば($S80$ の Y) $DA[5:0]$ から2を減算し($S90$)、 CMP がローレベルであれば($S80$ の N) $DA[5:0]$ に2を加算する($S92$)。次に、 CMP がハイレベルであれば($S100$ の Y) $DA[5:0]$ から1を減算し($S110$)、 CMP がローレベルであれば($S100$ の N) $DA[5:0]$ に1を加算する($S112$)。次に、 CMP がハイレベルであれば($S120$ の Y) $DA[5:0]$ から1を減算する($S130$)。最後に、出力コード $D[5:0]$ に $DA[5:0]$ をセットする($S140$)。

40

【0038】

デジタル調整回路500は、クロック信号 $MCLK$ に同期して、逐次比較回路400の6ビット出力コード $D[5:0]$ に、4ビットの補正コード $CALB_D[3:0]$ (-

50

8 ~ + 7) を加算することで補正された 6 ビットコード $DCAL[5:0]$ を生成して出力する。具体的には、 $D[5:0]$ と $CALB_D[3:0]$ をともに 7 ビットコードに符号拡張して加算することにより 7 ビットの加算結果 $SUM[6:0]$ を生成し、 $SUM[5:0]$ を $DCAL[5:0]$ にセットする。ただし、オーバーフロー対策として、 $SUM[6] = 1$ かつ $CALB_D[3] = 0$ であれば $DCAL[5:0] = 63$ 、 $SUM[6] = 1$ かつ $CALB_D[3] = 1$ であれば $DCAL[5:0] = 0$ にセットする。
【0039】

前述したように、ビット調整回路 110 の抵抗値は $CALB_A[3:0]$ の設定値に応じて変わり、式 (1) より、ビット調整回路 110 の抵抗値 $R_{m_{base}}$ を変更することで電圧 $V_1 \sim V_{63}$ の値を変更することができる。そして、逐次比較回路 400 は、 V_{mux} が V_{ref} に最も近づく $DA[5:0]$ の値を 6 ビットの出力コード $D[5:0]$ にセットするようになっており、 $CALB_A[3:0]$ を適切に設定することにより、基準温度 T_0 (例えば 25) で $D[5:0]$ が 32 になるべく近い値になるように粗調整することができる。本実施形態では、基準温度 T_0 (例えば 25) において $D[5:0]$ が 32 ± 7 の範囲のいずれかの値になるように粗調整される。そして、デジタル調整回路 500 により、 $D[5:0]$ に - 8 ~ + 7 の補正コード $CALB_D[3:0]$ が加算されるので、 $CALB_D[3:0]$ を適切に設定することにより、基準温度 T_0 (例えば 25) において $DCAL[5:0]$ が 32 になるように微調整することができる。
【0040】

ところで、電圧 $V_1 \sim V_{63}$ の値は、式 (1) に従い、温度が高くなるほど高くなる。つまり、電圧 $V_1 \sim V_{63}$ のうち V_{ref} に最も近い電圧が温度に応じて変化する。これにより、 $DCAL[5:0]$ は温度が高いほど大きく温度が低いほど小さくなり、本実施形態の温度検出回路 1 は温度センサーとして機能する。
【0041】

なお、コンパレータ 300 と逐次比較回路 400 は、イネーブル信号 EN がアクティブ (例えばハイレベル) の時のみ動作し、イネーブル信号 EN が非アクティブ (例えばローレベル) の時は動作を停止する。これにより、消費電力を低減することができる。
【0042】

図 7 は、温度検出回路 1 による温度検出動作のタイミングチャートの一例を示す図である。図 7 の例は、基準温度 T_0 (例えば 25) において $D[5:0]$ が 35 になるように粗調整され、 $CALB_D[3:0] = -3$ に設定することで $DCAL[5:0]$ が 32 になるように微調整されているものとし、温度が基準温度 T_0 (例えば 25) よりも少し高い時の温度検出動作を示している。
【0043】

図 7 に示すように、時刻 t_0 においてイネーブル信号 EN をローレベル (非アクティブ) からハイレベル (アクティブ) に変更することにより、温度検出回路 1 による温度検出動作が開始する。時刻 t_1 におけるクロック信号 $MCLK$ の立ち上がりに同期して、 $DA[5:0]$ が 32 に初期設定される (図 6 の S10)。これにより、マルチプレクサ 200 の選択電圧 V_{mux} が V_{32} となる。そして、時刻 t_2 におけるクロック信号 $MCLK$ の立ち上がりにおいて $V_{32} < V_{ref}$ なので、コンパレータ 300 の出力信号 CM 40
P はローレベルのままである。
【0044】

次に、 CM P がローレベルなので、時刻 t_3 におけるクロック信号 $MCLK$ の立ち上がりに同期して、 $DA[5:0]$ が 48 (= 32 + 16) に設定される (図 6 の S32)。これにより、マルチプレクサ 200 の選択電圧 V_{mux} が V_{48} となる。そして、時刻 t_4 におけるクロック信号 $MCLK$ の立ち上がりにおいて $V_{48} > V_{ref}$ なので、コンパレータ 300 の出力信号 CM P はローレベルからハイレベルに変化する。
【0045】

次に、 CM P がハイレベルなので、時刻 t_5 におけるクロック信号 $MCLK$ の立ち上がりに同期して、 $DA[5:0]$ が 40 (= 48 - 8) に設定される (図 6 の S50)。こ 50

れにより、マルチプレクサー 200 の選択電圧 V_{mux} が V_{40} となる。そして、時刻 t_6 におけるクロック信号 MCLK の立ち上がりにおいて $V_{40} > V_{ref}$ なので、コンパレータ 300 の出力信号 CMP はハイレベルのままである。

【0046】

次に、CMP がハイレベルなので、時刻 t_7 におけるクロック信号 MCLK の立ち上がりに同期して、DA[5:0] が 36 (= 40 - 4) に設定される (図 6 の S70)。これにより、マルチプレクサー 200 の選択電圧 V_{mux} が V_{36} となる。そして、時刻 t_8 におけるクロック信号 MCLK の立ち上がりにおいて $V_{36} < V_{ref}$ なので、コンパレータ 300 の出力信号 CMP はハイレベルからローレベルに変化する。

【0047】

次に、CMP がローレベルなので、時刻 t_9 におけるクロック信号 MCLK の立ち上がりに同期して、DA[5:0] が 38 (= 36 + 2) に設定される (図 6 の S92)。これにより、マルチプレクサー 200 の選択電圧 V_{mux} が V_{38} となる。そして、時刻 t_{10} におけるクロック信号 MCLK の立ち上がりにおいて $V_{38} > V_{ref}$ なので、コンパレータ 300 の出力信号 CMP はローレベルからハイレベルに変化する。

【0048】

次に、CMP がハイレベルなので、時刻 t_{11} におけるクロック信号 MCLK の立ち上がりに同期して、DA[5:0] が 37 (= 38 - 1) に設定される (図 6 の S110)。これにより、マルチプレクサー 200 の選択電圧 V_{mux} が V_{37} となる。そして、時刻 t_{12} におけるクロック信号 MCLK の立ち上がりにおいて $V_{37} > V_{ref}$ なので、コンパレータ 300 の出力信号 CMP はハイレベルのままである。

【0049】

次に、CMP がハイレベルなので、時刻 t_{13} におけるクロック信号 MCLK の立ち上がりに同期して、DA[5:0] が 36 (= 37 - 1) に設定される (図 6 の S130)。これにより、マルチプレクサー 200 の選択電圧 V_{mux} が V_{36} となる。

【0050】

最後に、時刻 t_{14} におけるクロック信号 MCLK の立ち下がりに同期して、逐次比較回路 400 の出力コード D[5:0] が 35 から 36 に更新された後 (図 6 の S140)、デジタル調整回路 500 の出力コード DCAL[5:0] が 32 (= 35 - 3) から 33 (= 36 - 3) に更新される。

【0051】

以上に説明したように、第 1 実施形態の温度検出回路では、VDD - VSS の間に、負の温度係数を有する複数の抵抗 (112 - 1 ~ 112 - 15) と正の温度係数を有する複数の抵抗 (120 - 0 ~ 120 - 63、122) が直列に接続されているので、各接続点の電圧 $V_0 \sim V_{63}$ は温度に応じて変化する。そして、逐次比較回路 400 により、マルチプレクサー 200 の選択電圧 V_{mux} は基準電圧 V_{ref} 以下で基準電圧 V_{ref} に最も近い電圧になるので、この電圧を選択するコード DA[5:0] は温度情報を含んでいる。そして、第 1 実施形態の温度検出回路によれば、バンドギャップリファレンス回路や AD 変換回路が不要であり、各抵抗 (112 - 1 ~ 112 - 15、120 - 0 ~ 120 - 63、122) の抵抗値を適切に選択することで従来よりも小さな消費電力と回路サイズにすることができる。

【0052】

また、第 1 実施形態の温度検出回路によれば、負の温度係数を有する複数の抵抗 (112 - 1 ~ 112 - 15) と正の温度係数を有する複数の抵抗 (120 - 0 ~ 120 - 63、122) は温度変化に対する抵抗値の変化の方向が逆向きになるので、温度変化に対する各接続点の電圧 $V_0 \sim V_{63}$ の変化量をより大きくすることができる。これにより、温度検出感度を向上させることができる。

【0053】

また、第 1 実施形態の温度検出回路によれば、スイッチ 114 - 1 ~ 114 - 15 のオン/オフにより、ビット調整回路の抵抗値が変わるので、VDD - VSS 間を抵抗分圧し

10

20

30

40

50

て得られる各接続点の電圧 $V_0 \sim V_{63}$ を調整することができる。これにより、コード D [5:0] のオフセット（基準温度 T_0 での基準値（32）との差）を粗調整することができる。さらに、デジタル調整回路 500 により微調整することで、出力コード D C A L [5:0] のオフセットを完全にキャンセルすることができる。

【0054】

2. 第2実施形態

図8は、第2実施形態の温度検出回路の機能ブロック図である。本実施形態の温度検出回路1は、抵抗部10、電圧選択部20、電圧比較部30、温度情報コード生成部40、温度情報コード補正部50を含む。なお、本実施形態の温度検出回路1は、これらの一部の構成（要素）を省略した構成としてもよい。第2実施形態の温度検出回路では、抵抗部10は、複数の抵抗12の少なくとも1つを、抵抗値の温度特性が異なる他の抵抗13に切り替えるための第2のスイッチ16を含む。第2のスイッチ16は、1つでもよいし複数でもよい。図8のその他の構成は、図1に示した第1実施形態の温度検出回路と同じであるため、説明を省略する。

【0055】

図9は、第2実施形態の温度検出回路の構成例を示す図である。図9に示すように、第2実施形態の温度検出回路1は、ビット調整回路110、64個の抵抗120-0~120-63、抵抗122、抵抗124、スイッチ126、マルチプレクサ200、コンパレータ300、基準電圧生成回路310、逐次比較回路400、デジタル調整回路500を含む。なお、本実施形態の温度検出回路1は、これらの一部の構成（要素）を省略した構成としてもよい。第2実施形態の温度検出回路では、図2に示した第1実施形態の温度検出回路に対して、抵抗124（図8の抵抗13の一例）とスイッチ126（図8の第2のスイッチ16の一例）が追加されているとともに、ビット調整回路110の構成が異なり、その他の構成は同じである。第1実施形態と同じ構成については説明を省略する。

【0056】

抵抗124は、基準温度 T_0 （例えば25）での抵抗値は抵抗124と等しいが、温度特性は抵抗124と異なる。抵抗122が正の温度特性を有するのに対して、抵抗124は、抵抗122と温度係数が異なる正の温度特性を有するようにしてもよいし、負の温度特性を有するようにしてもよい。例えば、抵抗122を拡散抵抗で実現し、抵抗124をウェル抵抗やポリ抵抗で実現してもよい。

【0057】

第2実施形態の温度検出回路1では、制御信号 SEL__RP によってスイッチ126を制御することで、抵抗122と抵抗124のいずれか一方を選択して抵抗120-63とグラウンドの間に接続可能になっている。基準温度 T_0 （例えば25）ではスイッチ126を切り替えても抵抗値は変わらないが、基準温度 T_0 （例えば25）以外の温度では、スイッチ126を切り替えることで抵抗値が変わる。

【0058】

図10に、第2実施形態におけるビット調整回路110の構成例を示す。図10に示すように、第2実施形態のビット調整回路110は、図3に示した第1実施形態のビット調整回路に対して、抵抗113（図8の抵抗13の一例）とスイッチ115（図8の第2のスイッチ16の一例）が追加されており、その他の構成は同じである。第1実施形態と同じ構成については説明を省略する。抵抗113は、基準温度 T_0 （例えば25）での抵抗値は抵抗112-15と等しいが、温度特性は抵抗112-15と異なる。抵抗112-15が負の温度特性を有するのに対して、抵抗113は、正の温度特性を有するようにしてもよいし、抵抗112-15と温度係数が異なる負の温度特性を有するようにしてもよい。例えば、抵抗112-15をポリ抵抗で実現し、抵抗113を拡散抵抗やウェル抵抗で実現してもよい。

【0059】

第2実施形態のビット調整回路110では、スイッチ114-15がオフの時、制御信号 SEL__RM によってスイッチ115を制御することで、抵抗113と抵抗112-1

10

20

30

40

50

5のいずれか一方を選択して抵抗112-14と抵抗120-0の間に接続可能になっている。基準温度 T_0 （例えば25）ではスイッチ115を切り替えてもビット調整回路110の抵抗値は変わらないが、基準温度 T_0 （例えば25）以外の温度では、スイッチ115を切り替えることでビット調整回路110の抵抗値が変わる。

【0060】

このような構成により、第2実施形態の温度検出回路1は、スイッチ115とスイッチ126の少なくとも一方を切り替えることで、温度変化に対する各電圧 V_x の変化率を変更することができるようになっている。例えば、抵抗124が抵抗122の温度係数よりも大きい正の温度係数を有する場合、スイッチ115の選択を抵抗112-15に固定したままスイッチ126の選択を抵抗122から抵抗124に切り替えることにより、式(1)の tcl_{rp} の絶対値が実質的に大きくなるため、温度変化に対する各電圧 V_x の変化率が増加する。また、例えば、抵抗113が正の温度係数を有する場合、スイッチ126の選択を抵抗122に固定したままスイッチ115の選択を抵抗112-15から抵抗113に切り替えることにより、式(1)の tcl_{rm} の絶対値が実質的に小さくなるため、温度変化に対する各電圧 V_x の変化率が減少する。

10

【0061】

すなわち、スイッチ115とスイッチ126の少なくとも一方を切り替えることで、温度検出回路1の出力コードDCA[5:0]の温度に対する傾き（変化率）を変更することができる。例えば、図11に示すように、プロセス変動に起因して実線で示す仕様上の特性よりも傾きが小さい特性（一点鎖線の特性）の出力コードDCA[5:0]が得られた場合、スイッチ126の選択を抵抗122から温度係数がより大きい抵抗124に切り替えることにより、実線の特性に近づけることができる。また、実線で示す仕様上の特性よりも傾きが大きい特性（二点鎖線の特性）のDCA[5:0]が得られた場合、スイッチ115の選択を抵抗112-15から正の温度係数の抵抗113に切り替えることにより、実線の特性に近づけることができる。

20

【0062】

以上に説明した第2実施形態の温度検出回路によれば、第1実施形態と同様の効果を奏することができる。さらに、第2実施形態の温度検出回路によれば、スイッチ115やスイッチ126を切り替えることにより、温度変化に対する各接続点の電圧 $V_0 \sim V_{63}$ の変化量が変わるので、出力コードDCA[5:0]の温度に対する変化率（傾き）、すなわち温度検出感度を調整することができる。

30

【0063】

なお、本発明は本実施形態に限定されず、本発明の要旨の範囲内で種々の変形実施が可能である。

【0064】

例えば、第2実施形態において、スイッチ115やスイッチ126が、温度係数が互いに異なるより多くの抵抗から1の抵抗を選択するように変形してもよい。このようにすれば、温度に対する出力コードDCA[5:0]の傾きをより細かく調整可能になる。

【0065】

本発明は、実施の形態で説明した構成と実質的に同一の構成（例えば、機能、方法及び結果が同一の構成、あるいは目的及び効果が同一の構成）を含む。また、本発明は、実施の形態で説明した構成の本質的でない部分を置き換えた構成を含む。また、本発明は、実施の形態で説明した構成と同一の作用効果を奏する構成又は同一の目的を達成することができる構成を含む。また、本発明は、実施の形態で説明した構成に公知技術を付加した構成を含む。

40

【符号の説明】

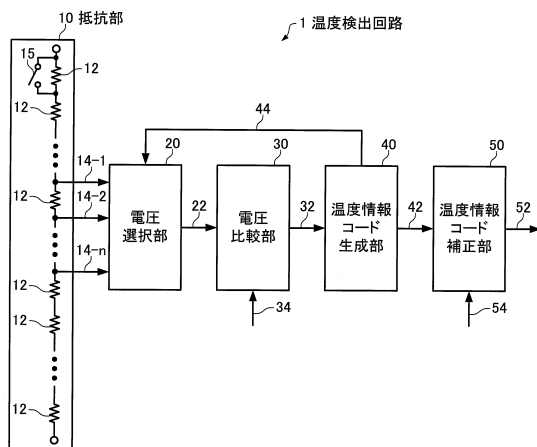
【0066】

1 温度検出回路、10 抵抗部、12, 13 抵抗、15 第1のスイッチ、16 第2のスイッチ、20 電圧選択部、22 選択電圧、30 電圧比較部、32 比較結果、34 基準電圧、40 温度情報コード生成部、42 デジタルコード、44 選択信

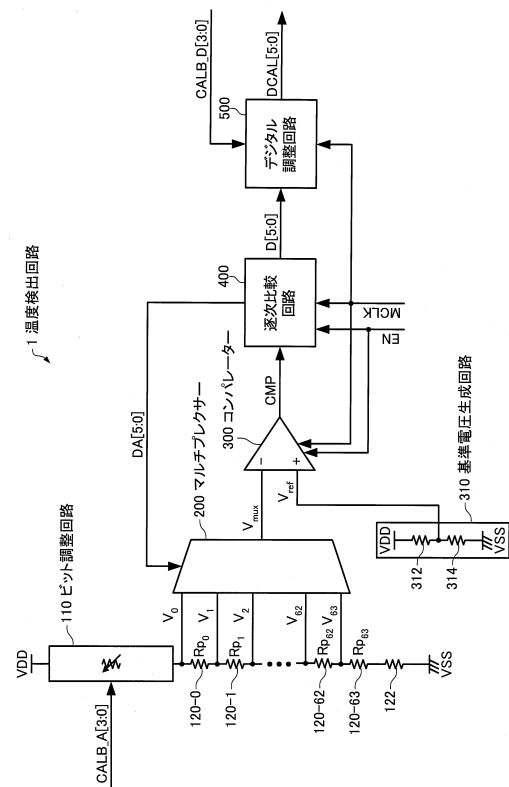
50

号、50 温度情報コード補正部、52 デジタルコード、54 補正ビット情報、110 ビット調整回路、112-1~112-15 抵抗、113 抵抗、114-1~114-15 スイッチ、115 スイッチ、116 デコーダー、120-0~120-63 抵抗、122, 124 抵抗、126 スイッチ、200 マルチプレクサー、300 コンパレータ、310 基準電圧生成回路、312, 314 抵抗、400 逐次比較回路、500 デジタル調整回路

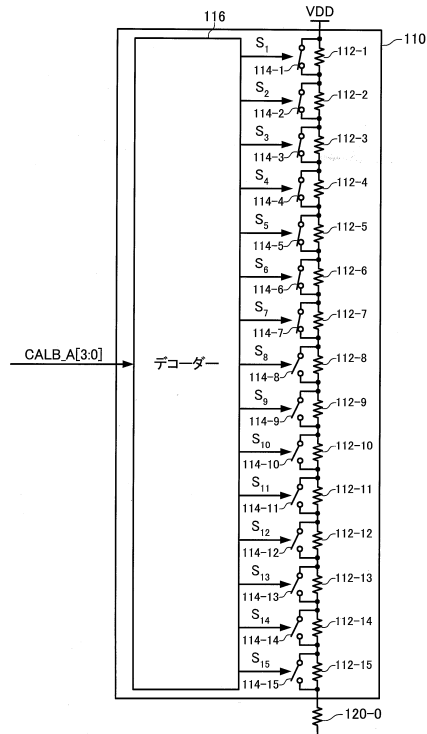
【図1】



【図2】



【図 3】



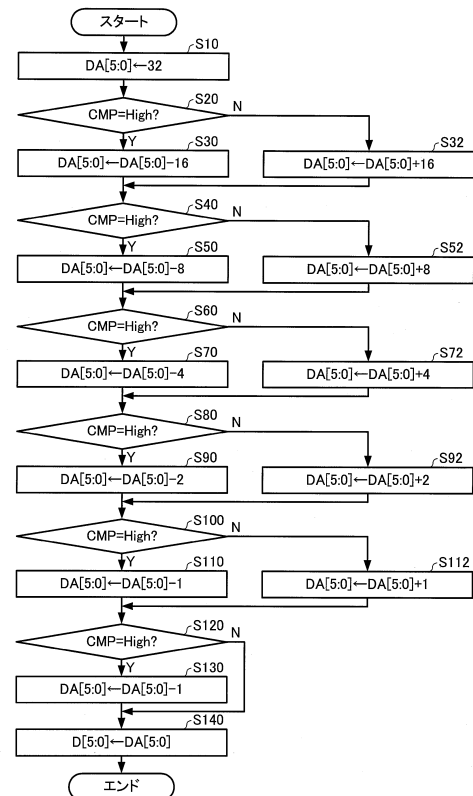
【図 4】

S ₁₅	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン
S ₁₄	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン
S ₁₃	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン
S ₁₂	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン
S ₁₁	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン
S ₁₀	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン
S ₉	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン
S ₈	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン	オン	オン	オン	オン
S ₇	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン	オン	オン	オン	オン
S ₆	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン	オン	オン	オン	オン
S ₅	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン	オン	オン	オン	オン
S ₄	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オフ	オン	オン	オン	オン	オン	オン	オン
S ₃	オフ	オフ	オフ	オフ	オフ	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン
S ₂	オフ	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン
S ₁	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン	オン
CALB_A[0]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
CALB_A[1]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
CALB_A[2]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
CALB_A[3]	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1

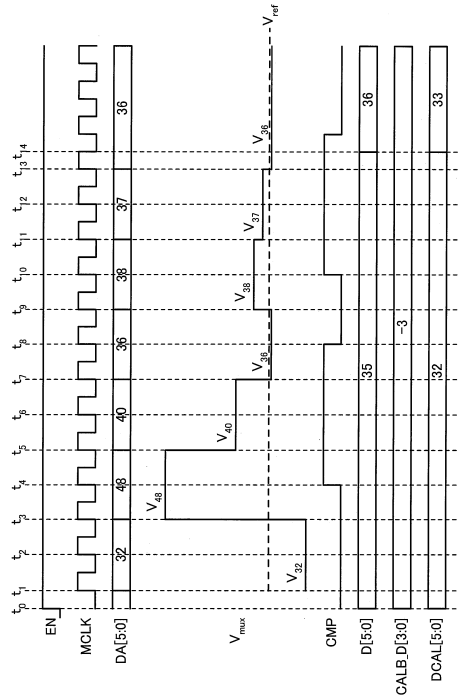
【図 5】

DA[5]	DA[4]	DA[3]	DA[2]	DA[1]	DA[0]	V _{max}
0	0	0	0	0	0	V ₀
0	0	0	0	0	1	V ₁
1	0	0	0	0	0	V ₃₂
1	1	1	1	1	0	V ₆₂
1	1	1	1	1	1	V ₆₃

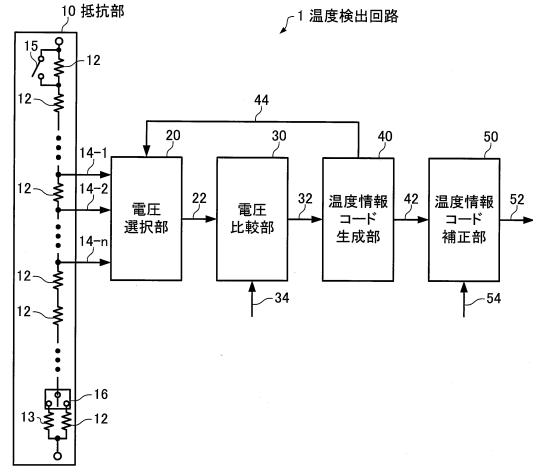
【図 6】



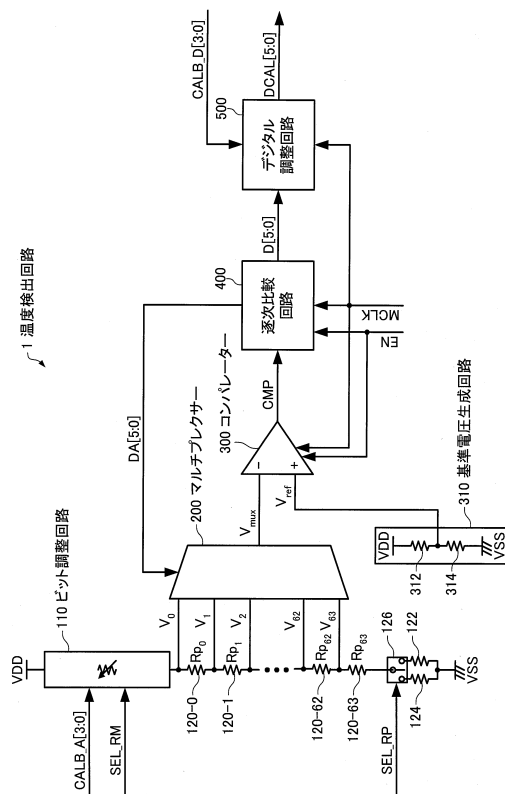
【図 7】



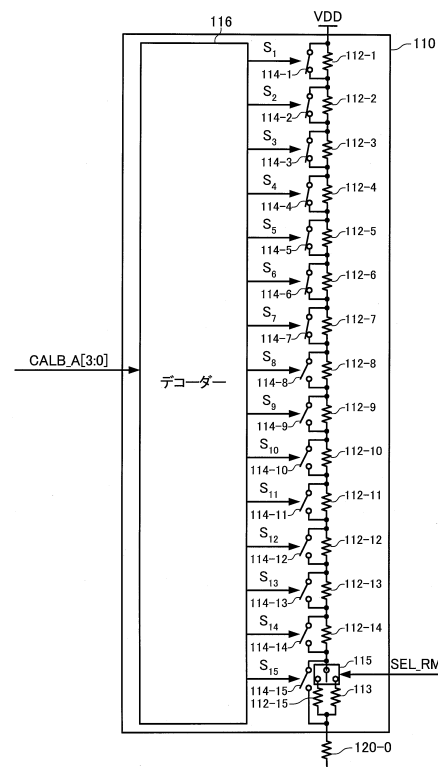
【図 8】



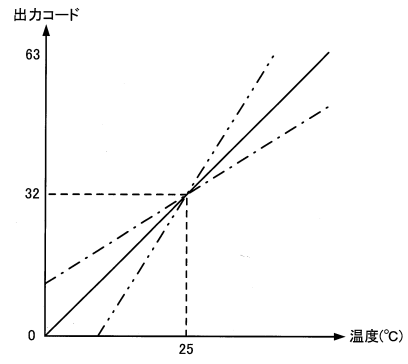
【図 9】



【図 10】



【図 11】



フロントページの続き

(56)参考文献 特開2005-106818(JP,A)
特開2000-243839(JP,A)
特開平7-306100(JP,A)
特開平6-201486(JP,A)
特開昭60-25426(JP,A)
特開昭54-147060(JP,A)

(58)調査した分野(Int.Cl., DB名)
G01K 7/22 - 7/25