

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015 年 5 月 7 日(07.05.2015)



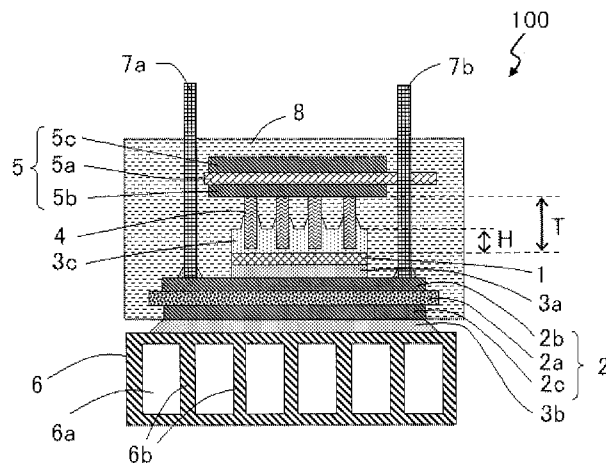
(10) 国際公開番号

WO 2015/064231 A1

- (51) 国際特許分類:
H01L 23/29 (2006.01) H01L 25/18 (2006.01)
H01L 25/07 (2006.01)
- (21) 国際出願番号: PCT/JP2014/074484
- (22) 国際出願日: 2014 年 9 月 17 日(17.09.2014)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-225513 2013 年 10 月 30 日(30.10.2013) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者: 山田 教文(YAMADA Takafumi); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 松井 茂, 外(MATSUI Shigeru et al.); 〒1040061 東京都中央区銀座八丁目 1 6 番 5 号 銀座中央ビル 2 階 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR MODULE

(54) 発明の名称: 半導体モジュール



(57) Abstract: The purpose of the present invention is to improve cooling capability of a semiconductor module that uses pin connections. A semiconductor module is provided with: pins (4) connected to a semiconductor element (1); a pin wiring board (5) which is provided with a second metal foil (5c) and first metal foil (5b) on the upper and lower surfaces thereof, and in which the first metal foil (5b), the second metal foil (5c), and the pins (4) are electrically bonded; solder (3c) which bonds the pins (4) to the semiconductor element (1); a DCB substrate (2) which is provided with a third metal foil (2b) and fourth metal foil (2c) on the upper and lower surfaces thereof, and in which the third metal foil (2b) is bonded with the lower surface of the semiconductor element (1); and a first cooler (6) which is connected to the fourth metal foil (2c). For the semiconductor module, H/T, which is the ratio of the height H of the solder to the distance T from the semiconductor element (1) to the first metal foil (5b), is in the range of 0.2-0.7.

(57) 要約:

[続葉有]

WO 2015/064231 A1



ピン接合を利用した半導体モジュールの冷却能力を向上させる。半導体素子 1 に接続されたピン 4 と、上下面に第 2 金属箔 5 c、第 1 金属箔 5 b を備えており、かつ第 1 金属箔 5 b と第 2 金属箔 5 c とピン 4 とが電氣的に接合しているピン配線基板 5 と、ピン 4 と半導体素子 1 を接合したハンダ 3 c と、上下面に第 3 金属箔 2 b、第 4 金属箔 2 c を備えており、第 3 金属箔 2 b が半導体素子 1 の下面に接合されている DCB 基板 2 と、第 4 金属箔 2 c に接続された第 1 冷却器 6 とを備えた半導体モジュールであって、ハンダの高さ H と、半導体素子 1 から第 1 金属箔 5 b までの間の距離 T との比である H/T が 0.2 以上、0.7 以下の範囲内である。

明 細 書

発明の名称：半導体モジュール

技術分野

[0001] 本発明は、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールに関する。

背景技術

[0002] ピン接合を利用した半導体モジュールを開示した文献として、次の特許文献 1、2 の半導体モジュールが知られている。

[0003] 特許文献 1 の図 1 には、プリント基板に突き刺されたインプラントピンと半導体素子とを電氣的に接合した構造が開示されている。

[0004] 特許文献 2 の図 7、8、11 には、半導体素子と複数のポスト電極がハンダで接合されていることが開示されている。

先行技術文献

特許文献

[0005] 特許文献1：WO 2011/083737号公報

特許文献2：特開2009-64852号公報

発明の概要

発明が解決しようとする課題

[0006] 特許文献 1 や 2 は、長期間の使用によりワイヤーフレームと電極との間の剥離現象を抑制する対策として考え出されたピン接合構造の半導体モジュールを開示する文献であるが、該半導体モジュールの構造は、冷却を半導体素子の片面のみから行う構造のため冷却能力が低く、半導体素子の能力を十分に発揮させることが難しいという問題点があった。

[0007] 上記の課題を解決するべく、本発明は、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールを提供することを目的とする。

課題を解決するための手段

[0008] 発明者は、ピン接合を利用した半導体モジュールにおいて、ピンと半導体素子を接合するハンダの厚さを最適化することで、半導体モジュールの冷却能力が向上できることを見出し、本発明に至った。

[0009] 上記課題を解決するため、本発明の半導体モジュールは、半導体素子と、前記半導体素子の一方の面に電気的および熱的に接続されたピンと、ピン配線用絶縁基板、前記ピン配線用絶縁基板の下面に配置した第1金属箔、および前記ピン配線用絶縁基板の上面に配置した第2金属箔を備えており、かつ前記第1金属箔と前記第2金属箔と前記ピンとが電気的に接合しているピン配線基板と、前記ピンと前記半導体素子を接合したハンダと、セラミック絶縁基板、前記セラミック絶縁基板の上面に配置した第3金属箔、および前記セラミック絶縁基板の下面に配置した第4金属箔を備えており、前記第3金属箔が前記半導体素子の下面に接合されているDCB基板と、前記第4金属箔に熱的に接続された第1冷却器とを備えた半導体モジュールであって、前記ハンダの高さHと、前記半導体素子から前記ピン配線用絶縁基板の前記第1金属箔までの間の距離Tとの比である H/T が0.2以上、0.7以下であることを特徴とする。

[0010] 本発明の半導体モジュールにおいて、ハンダの線膨張係数は 22.0 ppm/K 未満であることが好ましい。

[0011] 本発明の半導体モジュールにおいて、前記ハンダはSnSb系ハンダであることが好ましい。

[0012] 本発明の半導体モジュールにおいて、前記SnSb系ハンダは、主成分としてSbを13質量%含有することが好ましい。

[0013] また、本発明の半導体モジュールにおいて、前記ハンダとしてSnAg系ハンダを用いることができる。

発明の効果

[0014] 本発明によれば、半導体素子で発生する熱を、半導体素子表面にハンダ付けによってピン接合したピン配線基板、及び半導体素子裏面にハンダ接合したセラミック絶縁基板の両方に伝熱することによって、冷却能力を高めるこ

とができる。また、前記ピン接合において、ハンダ高さHと半導体素子から第1金属箔までの間の距離Tとの比(H/T)を0.2以上0.7以下としたことにより、ハンダの蓄熱効果によって伝熱の過渡現象を緩和し、半導体素子表面の温度上昇を抑制できる。

図面の簡単な説明

[0015] [図1]本発明の一実施形態に係る半導体モジュールの断面模式図である。

[図2]ハンダ高さと半導体素子最高温度 T_j の関係を示す図である。

[図3]ハンダ高さと半導体素子最高温度 T_j の低減率の関係を示す図である。

[図4]ハンダ高さと半導体素子にかかる応力の関係を示す図である。

[図5]ハンダ高さ比と半導体素子最高温度 T_j の低減率の関係を示す図である。

[図6]ハンダ高さ比と半導体素子にかかる応力の低減率の関係を示す図である。

発明を実施するための形態

[0016] 以下、図面を参照しながら本発明に係る半導体モジュールの実施形態を説明する。同一の構成要素については、同一の符号を付け、重複する説明は省略する。なお、本発明は、下記の実施形態に限定されるものではなく、その要旨を変更しない範囲内で適宜変形して実施することができるものである。

[0017] まず、半導体モジュールの構造について説明する。

[0018] 図1には本発明による半導体モジュール100の断面模式図が示されている。半導体モジュール100は、半導体素子1、DCB基板2、セラミック絶縁基板2a、第3金属箔2b、第4金属箔2c、ハンダ3a、ハンダ3b、ハンダ3c、ピン4、ピン配線基板5、ピン配線用絶縁基板5a、第1金属箔(回路層)5b、第2金属箔5c、第1冷却器6、第1冷媒通路6a、フィン6b、外部端子7a、外部端子7b、封止樹脂8を備える。

[0019] 半導体素子1は、特に限定されないが、例えば、IGBT (Insulated Gate Bipolar Transistor) やパワーMOSFET (Metal Oxide Semiconductor Field Effect Transistor) である。

l d E f f e c t T r a n s i s t o r) や F W D (F r e e W h e e l i n g D i o d e) であってもよく、これらを1つの半導体素子の中で縦方向に形成されたRB-IGBT (R e v e r s e B l o c k i n g - I n s u l a t e d G a t e B i p o l a r T r a n s i s t o r) やRC-IGBT (R e v e r s e C o n d u c t i n g - I n s u l a t e d G a t e B i p o l a r T r a n s i s t o r) であってもよい。

[0020] ピン配線基板5は、ピン配線用絶縁基板5a、第1金属箔(回路層)5b、第2金属箔5cからなり、第1金属箔(回路層)5bが半導体素子1に対向するように配置されている。ピン配線用絶縁基板5aは、特に限定されないが、誘電率が低く、熱伝導率の高い材料が好ましく、例えばポリイミド樹脂やガラスエポキシ樹脂を使用することができる。なお、ピン配線用基板5は必ずしもプリント基板である必要はなく、例えば銅の薄板であっても良い。第1金属箔(回路層)5bと第2金属箔5cは、特に限定されないが、電気抵抗が低く、熱伝導率の高い材料が好ましく、例えば銅を使用することができる。

[0021] ピン4は、特に限定されないが、電気抵抗が低く熱伝導率が高い金属、具体的には銅が好ましい。ピン4の一端はハンダ3cによって半導体素子1の上面にハンダ接合され、他端はピン配線基板5を貫通して、第1金属箔(回路層)5b及び第2金属箔5cに接合されている。上記構造によれば、ピン4を半導体素子1及びピン配線基板5に強固に固定でき、半導体素子1で発生する熱はピン4を介して第2金属箔5cに熱を伝えることができ、半導体モジュール100の冷却効率を高めることができる。また、ピン4は、1つの半導体素子1に対して複数のピンを配置することが好ましい。こうすることによって、電気抵抗を減らすと共に、熱伝導性能を向上できる。

[0022] 第1冷却器6は、内部が空洞であり、複数のフィン6bを備えている。フィン6bの間が冷媒通路6aになっている。冷媒としては、特に限定されないが、例えば、エチレングリコール水溶液や水などの液体冷媒を用いること

もできるし、空気のような気体冷媒を用いることもできるし、フロンのように冷却器で蒸発して気化熱で冷却器を冷やす相変化可能な冷媒を用いることもできる。

[0023] DCB基板2は、セラミック絶縁基板2aと第3金属箔2bと第4金属箔2cからなり、セラミック絶縁基板2aの上面に第3金属箔2bが配置され、セラミック絶縁基板2aの下面に第4金属箔2cが配置されている。DCB基板2の第3金属箔2bは、半導体素子1の下面に接合されている。DCBとは、Direct Copper Bondingの略であり、セラミック絶縁基板に銅などの金属箔が直接接合されている。セラミック絶縁基板2aが絶縁性のため、第3金属箔2bと第4金属箔2cとは電氣的に絶縁されている。なお、セラミック絶縁基板2aの材質は、特に限定されないが、熱伝導率の高い材料であることが好ましく、例えば Si_3N_4 、 AlN 、 Al_2O_3 を用いることができる。

[0024] ハンダ3aは、半導体素子1の下面と第3金属箔2bを接続して電氣的および熱的に接続している。ハンダ3bは、DCB基板2の第4金属箔2cと第1冷却器6の外壁とを接続しており、半導体素子1からDCB基板2に伝わった熱を第1冷却器6に伝熱している。

[0025] 外部端子7a、7bは、半導体素子1と外部との間を導通させる端子であり、主電力が導通される。外部端子7a、7bは、DCB基板2の第3金属箔2bにハンダで電氣的に接続され、上面から外部に導出されている。半導体モジュール100は、図示していない制御端子を備えている。制御端子は、半導体素子1を制御するための端子であり、外部から半導体素子1が制御される。

[0026] 封止樹脂8は、半導体モジュール100の第1冷却器6、及び第1冷却器6の第4金属箔2cとの接合面と、外部端子7a、7bの外部に導出される領域と、図示していない制御端子の外部に導出される領域とを除いて封止樹脂で封止されている。封止樹脂8は、所定の絶縁性能があり、成形性がよいものであれば特に限定されないが、例えば、エポキシ樹脂などが好適に用い

られる。

[0027] 図 1 に示した半導体モジュールは半導体素子を 1 個しか持たないが、半導体素子 1、ピン 4 の組を複数備えている構造にしてもよい。半導体素子 1 を複数並列接続で並べることで半導体モジュールの処理できる定格出力を増加できる。また、複数の半導体素子 1 の種類をそれぞれ異なる種類の半導体素子に変えてもよい。例えば、IGBT と FWD を並列接続にする構造としてもよい。

[0028] 次に、半導体素子 1 とピン 4 との接合部の詳細、及びその作用効果について説明する。

[0029] ピン 4 は、半導体素子 1 の上面にハンダ 3 c によってハンダ接合されている。ハンダ 3 c の表面と、ピン配線基板 5 の第 1 金属箔（回路層）5 b との間には、間隙が設けられている。

[0030] ここでハンダの高さを H とし、半導体素子からピン配線用絶縁基板の前記第 1 金属箔までの間の距離を T とする。ピンとハンダとの界面の端の部分は、ハンダがピンの周囲に上がる場合がある。前記ハンダの高さ H とは、前記半導体素子とハンダとの界面から前記ハンダの上面の最下面までの高さのことである。前記ピンが複数存在するときには、前記ハンダの高さ H とは、前記半導体素子とハンダとの界面からピンとピンの間のハンダの上面の最下面までの高さのことである。

[0031] 本願の半導体モジュールにおいて、前記ハンダの高さ H と、前記半導体素子から前記ピン配線用絶縁基板の前記第 1 金属箔までの間の距離 T との比 H/T は、0.2 以上、0.7 以下であることが好ましい。 H/T が 0.2 未満だと過渡熱状態における前記ハンダの蓄熱効果が十分でなく、半導体素子最高温度 T_j が安全温度範囲を超えてしまう。0.7 より高いと半導体素子へかかる応力が大きくなり過ぎ、高温動作試験や熱サイクル試験で破壊するものがあらわれる。

[0032] このような構成によれば、ハンダの高さ H と、前記半導体素子から前記ピン配線用絶縁基板の前記第 1 金属箔までの距離 T との比である H/T が、0

、2以上、0.7以下の範囲内であるため、前記ハンダの蓄熱効果で過渡熱状態での半導体素子最高温度 T_j を低減することができ、かつ、半導体素子への応力を低減できる。

[0033] また、上記の半導体モジュールにおいて、前記 H/T が0.26以上、0.53以下の範囲内であることがより望ましい。このような構成によれば、半導体モジュールの冷却能力をより向上でき、半導体素子にかかる応力も低減でき、半導体モジュールの寿命を向上できる。

[0034] また、上記の半導体モジュールにおいて、前記ハンダの線膨張係数が22.0ppm/K未満であることが望ましい。さらに、前記ハンダの線膨張係数が21.2ppm/K以下であることがより望ましい。ハンダの線膨張係数が22.0ppm/K以上の場合、半導体素子が発熱した際に、ピンとハンダとの線膨張係数の違いによって熱応力が発生し、半導体素子に熱応力が加わり易くなる。

[0035] このような構成によれば、ハンダの線膨張係数をピンの線膨張係数に近づけることができ、半導体素子にかかる熱応力を低減できる。ピンの材質は、熱伝導率が高くハンダの線膨張係数により近い金属であれば特に限定されないが、熱伝導率の高い銅を用いることが望ましい。前記ハンダは、具体的にはSnSb系ハンダやSnAg系ハンダを好適に用いることができる。SnSb系ハンダは、主成分がSn13Sbであることが望ましい。Sn13Sbハンダは、線膨張係数が21.2ppm/K以下であるので半導体素子にかかる熱応力を低減できる。

[0036] 本発明の作用効果は、熱シミュレーションおよび熱応力シミュレーションによって検証することができる。以下、図1に示される半導体モジュールのシミュレーション結果について説明する。

[0037] 図2に、ハンダ高さ H と半導体素子最高温度 T_j の関係を示す。ハンダ高さ H が高いほど半導体素子1の動作時の半導体素子最高温度 T_j を低減できることがわかる。

[0038] 図3は、図2から換算して得られる、ハンダ高さ H と半導体素子最高温度 T_j

j の低減率の関係を示す図である。ハンダ高さHを増やすことで最大9%強の温度低減効果があることがわかる。

[0039] 図4は、ハンダ高さHと半導体素子1にかかる応力の関係を示す図である。ハンダ高さHを高くするとチップ応力が増加し、240MPaを超えることがわかる。

[0040] 図5は、ハンダ高さ比 H/T と半導体素子最高温度 T_j の低減率の関係を示す図であり、図6は、ハンダ高さ比 H/T と半導体素子1にかかる応力の低減率の関係を示す図である。ハンダ高さ比 H/T が0.2以上では、半導体素子最高温度 T_j を2%以上低減することができ、安全温度範囲を4℃拡大することができる。また、ハンダ高さ比 H/T が0.7以下では、応力を6%以上低減することができ、高温動作試験で故障率が改善される。

[0041] 以上のように、本発明の実施例によれば、ピン接合を利用した半導体モジュールにおいて、冷却能力を向上できる半導体モジュールを提供できる。

符号の説明

- [0042] 1 半導体素子
2 DCB基板
2a セラミック絶縁基板
2b 第3金属箔
2c 第4金属箔
3a, 3b, 3c ハンダ
4 ピン
5 ピン配線基板
5a ピン配線用絶縁基板
5b 第1金属箔(回路層)
5c 第2金属箔
6 第1冷却器
6a 第1冷媒通路
6b フィン

7 a, 7 b 外部端子

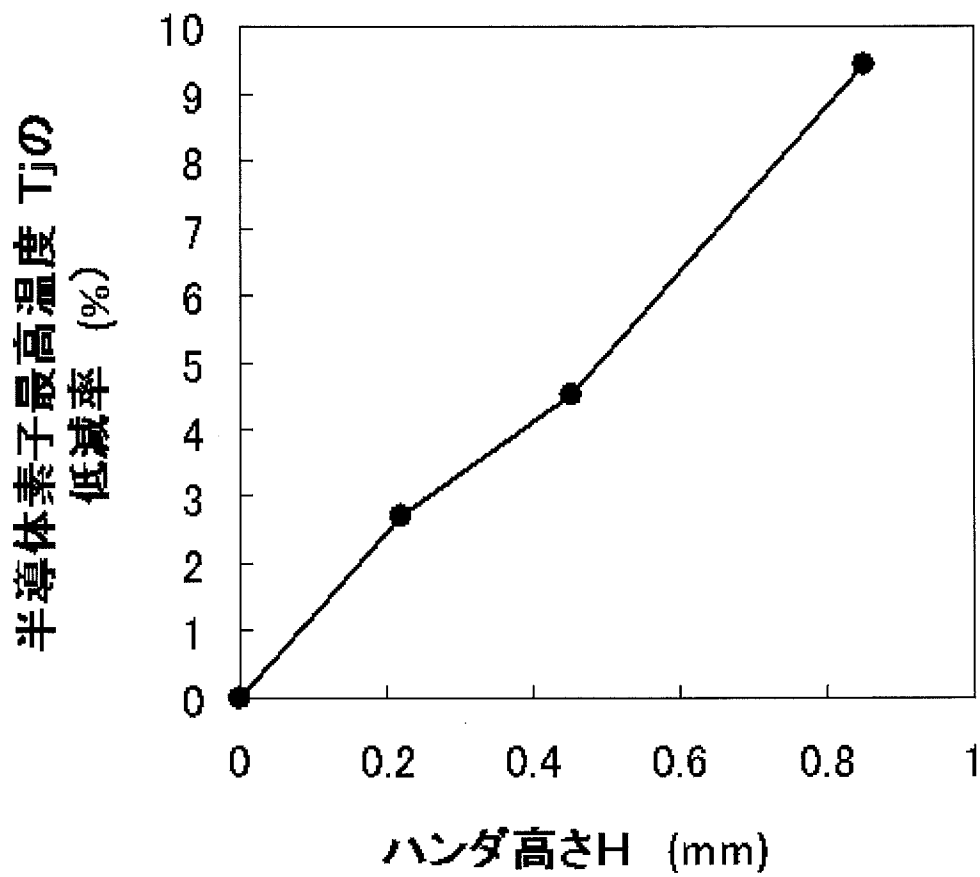
8 封止樹脂

1 0 0 半導体モジュール

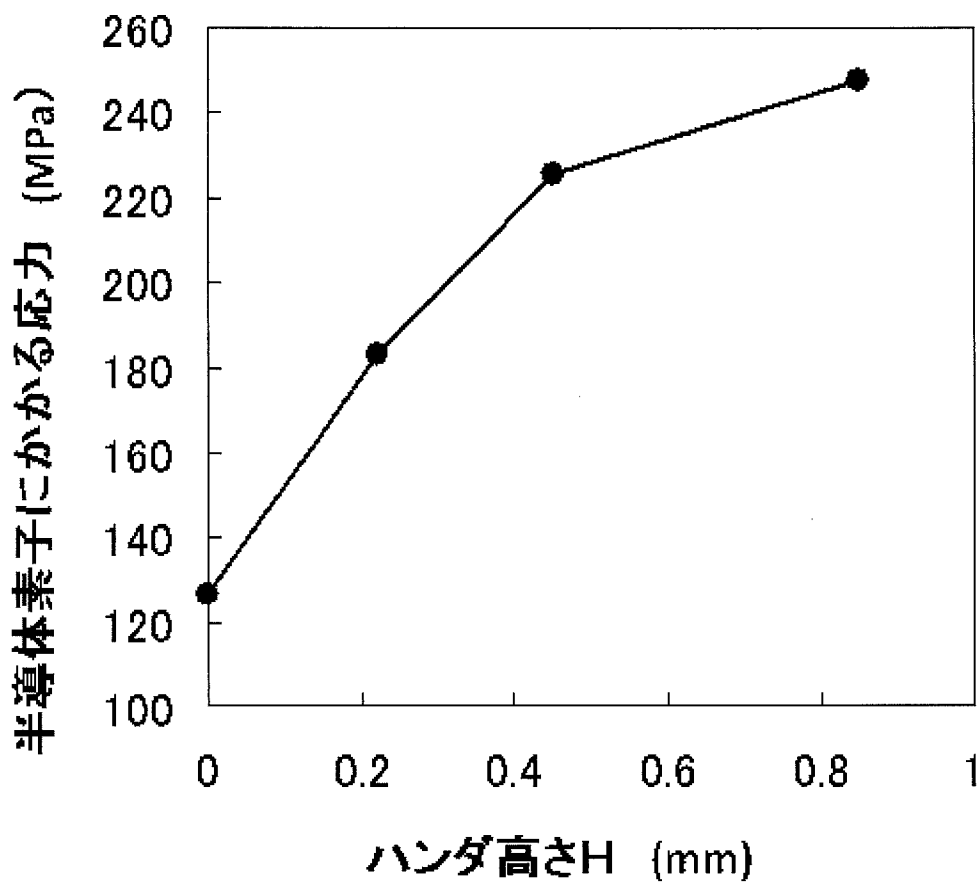
請求の範囲

- [請求項1] 半導体素子と、
 前記半導体素子の一方の面に電気的および熱的に接続されたピンと、
 、
 ピン配線用絶縁基板、前記ピン配線用絶縁基板の下面に配置した第1金属箔、および前記ピン配線用絶縁基板の上面に配置した第2金属箔を備えており、かつ前記第1金属箔と前記第2金属箔と前記ピンとが電気的に接合しているピン配線基板と、
 前記ピンと前記半導体素子を接合したハンダと、
 セラミック絶縁基板、前記セラミック絶縁基板の上面に配置した第3金属箔、および前記セラミック絶縁基板の下面に配置した第4金属箔を備えており、前記第3金属箔が前記半導体素子の下面に接合されているDCB基板と、
 前記第4金属箔に熱的に接続された第1冷却器と、
 を備えた半導体モジュールであって、
 前記ハンダの高さHと、前記半導体素子から前記ピン配線用絶縁基板の前記第1金属箔までの間の距離Tとの比である H/T が0.2以上、0.7以下の範囲内であることを特徴とする半導体モジュール。
- [請求項2] 前記ハンダの線膨張係数が 22.0 ppm/K 未満である請求項1に記載の半導体モジュール。
- [請求項3] 前記ハンダは、SnSb系ハンダである請求項1又は2に記載の半導体モジュール。
- [請求項4] 前記SnSb系ハンダは、主成分としてSbを13質量%含有する請求項3に記載の半導体モジュール。
- [請求項5] 前記ハンダは、SnAg系ハンダである請求項1又は2に記載の半導体モジュール。

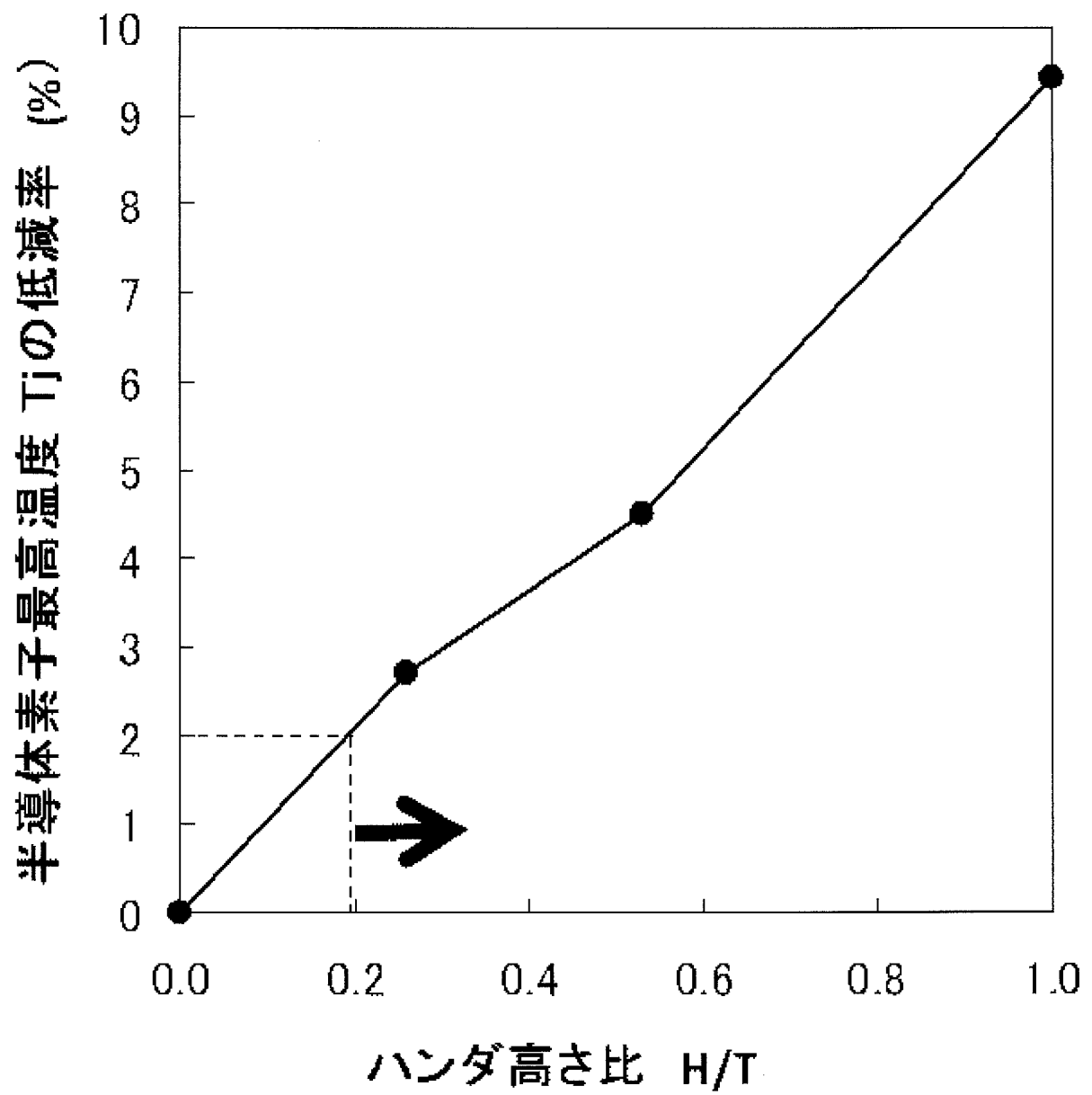
[図3]



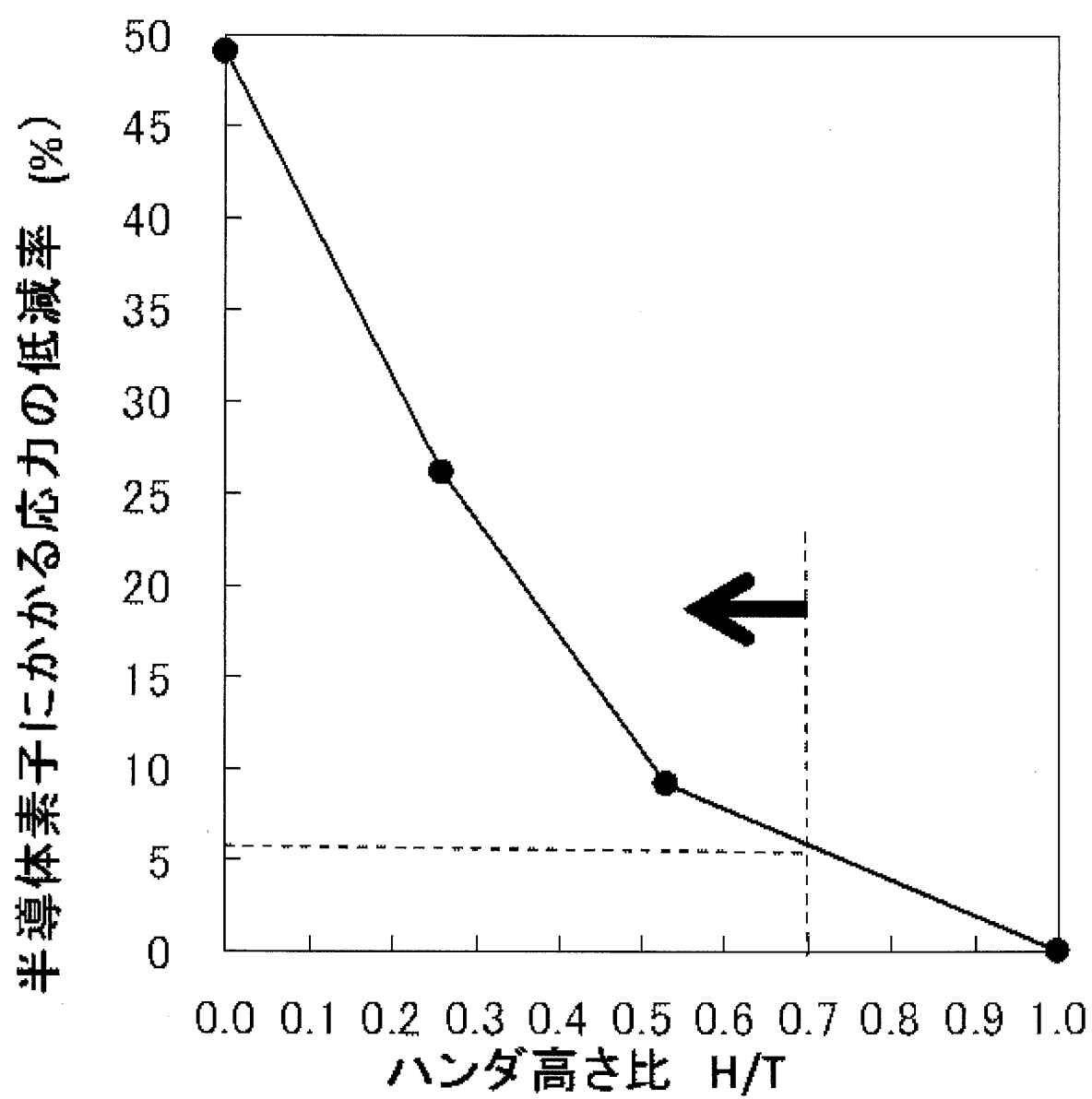
[図4]



[図5]



[図6]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/074484

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/29(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/29, H01L25/07, H01L25/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-125804 A (Fuji Electric Co., Ltd.), 24 June 2013 (24.06.2013), paragraphs [0029] to [0035]; fig. 1, 2 (Family: none)	1-5
Y	JP 2009-231690 A (Fuji Electric Device Technology Co., Ltd.), 08 October 2009 (08.10.2009), paragraphs [0025] to [0063], [0103], [0111], [0113] to [0115], [0122]; fig. 6, 12, 13 & US 2009/0246910 A1 & DE 102009014582 A & CN 101546716 A	1-5

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
05 December, 2014 (05.12.14)

Date of mailing of the international search report
16 December, 2014 (16.12.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2014/074484

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2013-89809 A (Fuji Electric Co., Ltd.), 13 May 2013 (13.05.2013), paragraphs [0004] to [0005], [0017], [0026] to [0029]; fig. 1 (Family: none)	2, 4
A	JP 2011-138968 A (Senju Metal Industry Co., Ltd.), 14 July 2011 (14.07.2011), paragraph [0066]; fig. 1 & US 2012/0292087 A1 & EP 2521429 A1 & WO 2011/081213 A1 & CN 102714921 A & KR 10-2012-0123291 A	2, 4

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/29(2006.01)i, H01L25/07(2006.01)i, H01L25/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/29, H01L25/07, H01L25/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-125804 A（富士電機株式会社）2013.06.24, 段落【0029】－【0035】, 図1, 2（ファミリーなし）	1－5
Y	JP 2009-231690 A（富士電機デバイステクノロジー株式会社）2009.10.08, 段落【0025】－【0063】, 【0103】, 【0111】, 【0113】－【0115】, 【0122】, 図6, 12, 13 & US 2009/0246910 A1 & DE 102009014582 A & CN 101546716 A	1－5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 5 . 1 2 . 2 0 1 4

国際調査報告の発送日

1 6 . 1 2 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

佐久 聖子

5 D

3 1 4 2

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2013-89809 A (富士電機株式会社) 2013. 05. 13, 段落【0004】－【0005】, 【0017】, 【0026】－【0029】, 図1 (ファミリーなし)	2, 4
A	JP 2011-138968 A (千住金属工業株式会社) 2011. 07. 14, 段落【0066】, 図1 & US 2012/0292087 A1 & EP 2521429 A1 & W0 2011/081213 A1 & CN 102714921 A & KR 10-2012-0123291 A	2, 4