

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年11月23日(23.11.2023)



(10) 国際公開番号

WO 2023/224092 A1

(51) 国際特許分類:

H01L 29/812 (2006.01) H01L 29/778 (2006.01)
H01L 21/329 (2006.01) H01L 29/808 (2006.01)
H01L 21/337 (2006.01) H01L 29/861 (2006.01)
H01L 21/338 (2006.01) H01L 29/868 (2006.01)
H01L 29/41 (2006.01) H01L 29/872 (2006.01)
H01L 29/417 (2006.01)

(71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町2番地 Kyoto (JP).

(72) 発明者: 大嶽 浩隆 (OTAKE Hirotaka); 〒6158585
京都府京都市右京区西院溝崎町2番地
ローム株式会社内 Kyoto (JP).

(21) 国際出願番号: PCT/JP2023/018581

(22) 国際出願日: 2023年5月18日(18.05.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2022-083313 2022年5月20日(20.05.2022) JP

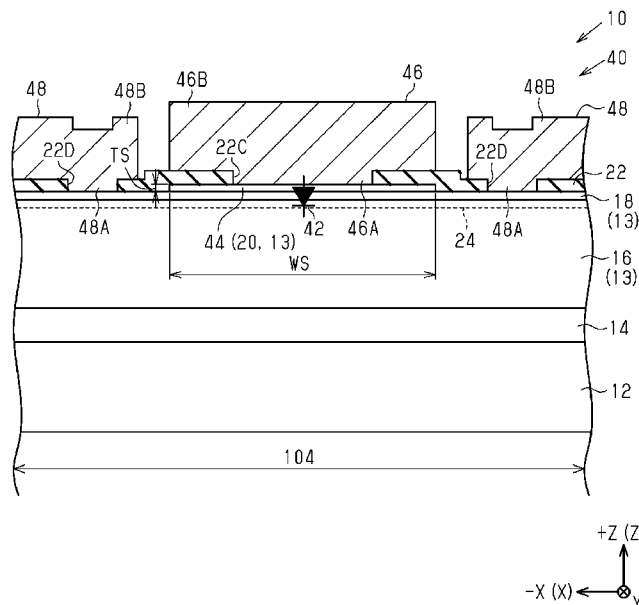
(74) 代理人: 恩田 誠, 外 (ONDA Makoto et al.);
〒5008731 岐阜県岐阜市大宮町二丁目
12番地1 Gifu (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: NITRIDE SEMICONDUCTOR DEVICE

(54) 発明の名称: 窒化物半導体装置

[図2]



(57) Abstract: This nitride semiconductor device is provided with: a semiconductor substrate; a transistor which is configured from a nitride semiconductor that is formed on the semiconductor substrate, while comprising a drain electrode, a source electrode, a gate electrode, and a Schottky diode and a first PIN diode that are formed between the gate electrode and the source electrode; and a temperature sensor which is provided on the semiconductor substrate in a different position from the transistor, while comprising a second PIN diode that is configured from a nitride semiconductor.

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 窒化物半導体装置は、半導体基板と、半導体基板上に形成された窒化物半導体によって構成され、かつ、ドレイン電極、ソース電極、およびゲート電極と、ゲート電極とソース電極との間に形成されたショットキーダイオードおよび第1 PINダイオードと、を含むトランジスタと、半導体基板上におけるトランジスタとは異なる位置に設けられ、窒化物半導体によって構成された第2 PINダイオードを含む温度センサと、を備える。

明 細 書

発明の名称：窒化物半導体装置

技術分野

[0001] 本開示は、窒化物半導体装置に関する。

背景技術

[0002] 現在、窒化物半導体を用いた窒化物半導体装置の一種である高電子移動度トランジスタ（High Electron Mobility Transistor：HEMT）の製品化が進んでいる（たとえば特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2017-73506号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、窒化物半導体を用いた窒化物半導体装置は、たとえば炭化ケイ素（SiC）を用いたトランジスタと比較して、オン抵抗の温度依存性が高い。したがって、窒化物半導体を用いた窒化物半導体装置では、温度検出の精度向上や温度情報に基づく適切な制御が求められる場合があり得る。

課題を解決するための手段

[0005] 本開示の一態様による窒化物半導体装置は、半導体基板と、前記半導体基板上に形成された窒化物半導体によって構成され、かつ、ドレイン電極、ソース電極、およびゲート電極と、前記ゲート電極と前記ソース電極との間に形成されたショットキーダイオードおよび第1PINダイオードと、を含むトランジスタと、前記半導体基板上における前記トランジスタとは異なる位置に設けられ、前記窒化物半導体によって構成された第2PINダイオードを含む温度センサと、を備える。

発明の効果

[0006] 本開示の窒化物半導体装置によれば、温度検出の精度向上を図ることができる。

図面の簡単な説明

[0007] [図1]図1は、第1実施形態に係る例示的な窒化物半導体装置におけるトランジスタの概略断面図である。

[図2]図2は、第1実施形態に係る例示的な窒化物半導体装置における温度センサの概略断面図である。

[図3]図3は、図1および図2の窒化物半導体装置の例示的な形成パターンを示す概略平面図である。

[図4]図4は、図3の窒化物半導体ユニットの概略裏面図である。

[図5]図5は、第1実施形態の窒化物半導体装置の例示的な製造工程を示す概略断面図である。

[図6]図6は、図5に続く製造工程を示す概略断面図である。

[図7]図7は、図6に続く製造工程を示す概略断面図である。

[図8]図8は、図7に続く製造工程を示す概略断面図である。

[図9]図9は、図8に続く製造工程を示す概略断面図である。

[図10]図10は、図9に続く製造工程を示す概略断面図である。

[図11]図11は、図10に続く製造工程を示す概略断面図である。

[図12]図12は、図11に続く製造工程を示す概略断面図である。

[図13]図13は、第2実施形態に係る例示的な窒化物半導体装置における温度センサの概略断面図である。

[図14]図14は、第2実施形態の窒化物半導体装置の例示的な製造工程を示す概略断面図である。

[図15]図15は、図14に続く製造工程を示す概略断面図である。

[図16]図16は、図15に続く製造工程を示す概略断面図である。

[図17]図17は、図16に続く製造工程を示す概略断面図である。

[図18]図18は、図17に続く製造工程を示す概略断面図である。

[図19]図19は、図18に続く製造工程を示す概略断面図である。

[図20]図20は、図19に続く製造工程を示す概略断面図である。

[図21]図21は、図20に続く製造工程を示す概略断面図である。

[図22]図22は、変更例の窒化物半導体装置の例示的な形成パターンを示す概略平面図である。

[図23]図23は、図22のF23－F23線で切断した窒化物半導体装置の概略断面図である。

発明を実施するための形態

[0008] 以下、添付図面を参照して本開示における窒化物半導体装置のいくつかの実施形態を説明する。

なお、説明を簡単かつ明確にするために、図面に示される構成要素は必ずしも一定の縮尺で描かれていない。また、理解を容易にするために、断面図では、ハッチング線が省略されている場合がある。添付の図面は、本開示の実施形態を例示するに過ぎず、本開示を制限するものとみなされるべきではない。

[0009] 以下の詳細な記載は、本開示の例示的な実施形態を具体化する装置、システム、および方法を含む。この詳細な記載は本來說明のためのものに過ぎず、本開示の実施形態またはこのような実施形態の適用および使用を限定することを意図していない。

[0010] <第1実施形態>

[窒化物半導体装置の断面構造]

図1および図2は、第1実施形態に係る例示的な窒化物半導体装置10の概略断面図である。なお、本開示において使用される「平面視」という用語は、図1に示される互いに直交するXYZ軸のZ軸方向に窒化物半導体装置10を視ることをいう。また、図1に示される窒化物半導体装置10において、便宜上、+Z方向を上、-Z方向を下、+X方向を右、-X方向を左と定義する。明示的に別段の記載がない限り、「平面視」とは、窒化物半導体装置10をZ軸に沿って上方から視ることを指す。

[0011] 窒化物半導体装置10は、窒化物半導体を用いた高電子移動度トランジス

タ（HEMT）である。窒化物半導体装置10は、半導体基板12と、半導体基板12上に形成された窒化物半導体13と、窒化物半導体13を覆うパッシベーション層22と、を含む。窒化物半導体13は、バッファ層14と、バッファ層14上に形成された第1窒化物半導体層16と、第1窒化物半導体層16上に形成された第2窒化物半導体層18と、第2窒化物半導体層18上に形成された第3窒化物半導体層20と、を含む。

[0012] 半導体基板12としては、たとえばシリコン（Si）基板を用いることができる。あるいは、Si基板に代えて、シリコンカーバイド（SiC）基板、窒化ガリウム（GaN）基板、またはサファイア基板を用いることもできる。半導体基板12の厚さは、たとえば200 μ m以上1500 μ m以下とすることができる。なお、以下の説明において、明示的に別段の記載がない限り、厚さとは、図1および図2のZ方向に沿った寸法を指す。

[0013] バッファ層14は、半導体基板12と第1窒化物半導体層16との間の熱膨張係数の不整合によるウェハ反りやクラックの発生を抑制することができる任意の材料によって構成され得る。また、バッファ層14は、1つまたは複数の窒化物半導体層を含むことができる。バッファ層14は、たとえば、窒化物アルミニウム（AlN）層、窒化アルミニウムガリウム（AlGaN）層、および異なるアルミニウム（Al）組成を有するグレーテッドAlGaN層のうち少なくとも1つを含んでもよい。たとえば、バッファ層14は、AlNの単膜、AlGaNの単膜、AlGaN/GaN超格子構造を有する膜、AlN/AlGaN超格子構造を有する膜、またはAlN/GaN超格子構造を有する膜などによって構成されていてもよい。

[0014] 一例において、バッファ層14は、半導体基板12上に形成されたAlN層である第1バッファ層と、AlN層（第1バッファ層）上に形成されたAlGaN層である第2バッファ層を含むことができる。第1バッファ層はたとえば200nmの厚さを有するAlN層であってよく、第2バッファ層はたとえば300nmの厚さを有するグレーテッドAlGaN層であってよい。なお、バッファ層14におけるリーク電流を抑制するために、バッファ層

14の一部に不純物を導入することによってバッファ層14の表層領域以外を半絶縁性にしてもよい。この場合、不純物は、たとえば炭素(C)または鉄(Fe)である。不純物濃度は、たとえば $4 \times 10^{16} \text{ cm}^{-3}$ 以上とすることができる。

[0015] 第1窒化物半導体層16は、半導体基板12上に形成されたバッファ層14上に形成されているため、広義的に半導体基板12上に形成されているともいえる。第1窒化物半導体層16は、電子走行層を含む。第1窒化物半導体層16は、たとえばGaN層であってよい。第1窒化物半導体層16の厚さは、たとえば $0.5 \mu\text{m}$ 以上 $2 \mu\text{m}$ 以下とすることができる。なお、第1窒化物半導体層16におけるリーク電流を抑制するために、第1窒化物半導体層16の一部に不純物を導入することによって第1窒化物半導体層16の表層領域以外を半絶縁性にしてもよい。この場合、不純物は、たとえばCである。不純物の濃度は、たとえば $4 \times 10^{16} \text{ cm}^{-3}$ 以上とすることができる。すなわち、第1窒化物半導体層16は、不純物濃度の異なる複数のGaN層、一例ではCドープGaN層およびノンドープGaN層を含むことができる。この場合、CドープGaN層は、バッファ層14上に形成されている。CドープGaN層は、 $0.5 \mu\text{m}$ 以上 $2 \mu\text{m}$ 以下の厚さを有することができる。CドープGaN層中のC濃度は、 $5 \times 10^{17} \text{ cm}^{-3}$ 以上 $9 \times 10^{19} \text{ cm}^{-3}$ 以下とすることができる。ノンドープGaN層は、CドープGaN層上に形成されている。ノンドープGaN層は、 $0.05 \mu\text{m}$ 以上 $0.4 \mu\text{m}$ 以下の厚さを有することができる。ノンドープGaN層は、第2窒化物半導体層18と接している。一例では、第1窒化物半導体層16は、厚さ $0.4 \mu\text{m}$ のCドープGaN層と、厚さ $0.4 \mu\text{m}$ のノンドープGaN層とを含む。CドープGaN層中のC濃度は約 $2 \times 10^{19} \text{ cm}^{-3}$ である。

[0016] 第2窒化物半導体層18は、第1窒化物半導体層16よりも大きなバンドギャップを有する電子供給層を含む。第2窒化物半導体層18は、たとえばAlGaN層であってよい。窒化物半導体では、Al組成が高いほどバンドギャップが大きくなる。このため、AlGaN層である第2窒化物半導体層

18は、Ga_{1-x}N層である第1窒化物半導体層16よりも大きなバンドギャップを有する。一例では、第2窒化物半導体層18は、Al_xGa_{1-x}Nによって構成されている。つまり、第2窒化物半導体層18は、Al_xGa_{1-x}N層であるといえる。xは0<x<0.4であり、より好ましくは0.1<x<0.3である。第2窒化物半導体層18は、たとえば5nm以上20nm以下の厚さを有することができる。

[0017] 第1窒化物半導体層16と第2窒化物半導体層18とは、バルク領域において異なる格子定数を有する。したがって、第1窒化物半導体層16と第2窒化物半導体層18とは格子不整合系の接合である。第1窒化物半導体層16および第2窒化物半導体層18の自発分極と、第1窒化物半導体層16のヘテロ接合部が受ける圧縮応力に起因するpiezo分極とによって、第1窒化物半導体層16と第2窒化物半導体層18との間のヘテロ接合界面付近における第1窒化物半導体層16の伝導帯のエネルギーレベルはフェルミ準位よりも低くなる。これにより、第1窒化物半導体層16と第2窒化物半導体層18とのヘテロ接合界面に近い位置（たとえば、界面から数nm程度の距離）において第1窒化物半導体層16内には二次元電子ガス（2DEG）24が広がっている。

[0018] 第3窒化物半導体層20は、第2窒化物半導体層18上に形成されている。第3窒化物半導体層20は、第2窒化物半導体層18よりも小さなバンドギャップを有するとともに、アクセプタ型不純物を含む窒化物半導体によって構成されている。第3窒化物半導体層20は、たとえばAlGa_{1-x}N層である第2窒化物半導体層18よりも小さなバンドギャップを有する任意の材料によって構成され得る。一例では、第3窒化物半導体層20は、アクセプタ型不純物がドーピングされたGa_{1-x}N層（p型Ga_{1-x}N層）である。アクセプタ型不純物は、亜鉛（Zn）、マグネシウム（Mg）、およびCのうち少なくとも1つを含むことができる。第3窒化物半導体層20中のアクセプタ型不純物の最大濃度は、たとえば $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下である。

[0019] パッシベーション層 22 は、第 3 窒化物半導体層 20 を覆っている。パッシベーション層 22 は、たとえば窒化シリコン (SiN)、二酸化シリコン (SiO₂)、酸窒化シリコン (SiON)、アルミナ (Al₂O₃)、AlN、および酸窒化アルミニウム (AlON) のうちいずれか 1 つを含む材料によって構成され得る。一例では、パッシベーション層 22 は、SiN を含む材料によって形成されている。

[0020] 図 1 に示すように、窒化物半導体装置 10 は、窒化物半導体 13 によって構成されたトランジスタ 11 を含む。

トランジスタ 11 は、ゲート層 26、ソース電極 28、ドレイン電極 30、およびゲート電極 32 を含む。ゲート層 26 およびゲート電極 32 は、パッシベーション層 22 によって覆われている。パッシベーション層 22 は、ソース開口部 22A およびドレイン開口部 22B を有する。ソース開口部 22A およびドレイン開口部 22B の双方は、第 2 窒化物半導体層 18 を露出している。ソース電極 28 は、ソース開口部 22A を介して第 2 窒化物半導体層 18 に接している。ドレイン電極 30 は、ドレイン開口部 22B を介して第 2 窒化物半導体層 18 に接している。

[0021] ゲート層 26 は、第 3 窒化物半導体層 20 によって構成されている。つまり、ゲート層 26 は、第 3 窒化物半導体層 20 に含まれる。このため、ゲート層 26 は、アクセプタ型不純物がドーピングされた GaN 層 (p 型 GaN 層) であるともいえる。ゲート層 26 は、第 2 窒化物半導体層 18 上に部分的に形成されている。

[0022] 上記のように、ゲート層 26 にアクセプタ型不純物が含まれることによって、第 1 窒化物半導体層 16 および第 2 窒化物半導体層 18 のエネルギーレベルが引き上げられる。このため、ゲート層 26 の直下の領域において、第 1 窒化物半導体層 16 と第 2 窒化物半導体層 18 との間のヘテロ接合界面付近における第 1 窒化物半導体層 16 の伝導帯のエネルギーレベルは、フェルミ準位とほぼ同じか、またはそれよりも大きくなる。したがって、ゲート電極 32 に電圧を印加していないゼロバイアス時において、ゲート層 26 の直

下の領域における第1窒化物半導体層16には、2DEG24が形成されない。一方、ゲート層26の直下の領域以外の領域における第1窒化物半導体層16には、2DEG24が形成されている。

[0023] このように、アクセプタ型不純物がドーピングされたゲート層26の存在によってゲート層26の直下の領域で2DEG24が空乏化される。その結果、窒化物半導体装置10のノーマリーオフ動作が実現される。ゲート電極32に適切なオン電圧が印加されると、ゲート電極32の直下の領域における第1窒化物半導体層16に2DEG24によるチャンネルが形成されるため、ソースドレイン間が導通する。

[0024] ゲート層26は、第2窒化物半導体層18に接している底面26Aと、底面26Aとは反対側の上面26Bと、を含む。ゲート電極32は、ゲート層26の上面26Bに形成されている。ゲート層26は、図1におけるXZ平面において、矩形状、台形状、またはリッジ状の断面を有することができる。

[0025] 本実施形態では、ゲート層26は、ゲート電極32が形成される上面26Bを含むゲートリッジ部26Cと、平面視でゲートリッジ部26Cの外側に延びる2つのゲート延在部（第1ゲート延在部26Dおよび第2ゲート延在部26E）と、を含む。このため、ゲート層26の上面26Bは、ゲートリッジ部26Cに形成された上面を指す。

[0026] 第1ゲート延在部26Dは、平面視でゲートリッジ部26Cからソース開口部22Aに向けて延びている。第1ゲート延在部26Dは、ソース開口部22Aから離隔されている。

[0027] 第2ゲート延在部26Eは、平面視でゲートリッジ部26Cからドレイン開口部22Bに向けて延びている。第2ゲート延在部26Eは、ドレイン開口部22Bから離隔されている。

[0028] ゲートリッジ部26Cは、第1ゲート延在部26Dと第2ゲート延在部26Eとの間にあり、第1ゲート延在部26Dおよび第2ゲート延在部26Eと一体に形成されている。第1ゲート延在部26Dおよび第2ゲート延在部

26Eは、ゲートリッジ部26Cの幅方向（X軸方向）においてゲートリッジ部26Cを挟み込むように形成されている。

[0029] 第1ゲート延在部26Dおよび第2ゲート延在部26Eの存在によって、ゲート層26の底面26Aは、上面26Bよりも大きな面積を有する。本実施形態では、第2ゲート延在部26Eは、第1ゲート延在部26Dよりも、平面視でゲートリッジ部26Cの外側に向けて長く延びている。

[0030] ゲートリッジ部26Cは、ゲート層26の比較的厚い部分に相当し、たとえば80nm以上150nm以下の厚さを有する。ゲート層26、特にゲートリッジ部26Cの厚さは、ゲート閾値電圧を含むパラメータを考慮して定めることができる。一例では、ゲート層26（ゲートリッジ部26C）は、110nmよりも大きい厚さを有する。

[0031] 第1ゲート延在部26Dおよび第2ゲート延在部26Eの各々は、ゲートリッジ部26Cの厚さよりも小さい厚さを有する。一例では、第1ゲート延在部26Dおよび第2ゲート延在部26Eの各々は、ゲートリッジ部26Cの厚さの1/2以下の厚さを有する。

[0032] 本実施形態では、各ゲート延在部26D、26Eは、略一定の厚さを有する平坦な部分である。なお、本明細書において、「略一定の厚さ」とは、厚さが製造上のばらつき（たとえば20%）の範囲内にあることを指す。代替的に、各ゲート延在部26D、26Eは、ゲートリッジ部26Cに隣接する領域で、ゲートリッジ部26Cから遠ざかるほど漸減する厚さを有するテーパー部を含んでもよい。各ゲート延在部26D、26Eは、ゲートリッジ部26Cから所定の距離を越えて離れた領域においては略一定の厚さを有する平坦部を含んでもよい。一例では、平坦部は、5nm以上25nm以下の厚さを有する。

[0033] ゲート電極32は、ゲート層26に接する底面32Aと、底面32Aとは反対側の上面32Bと、底面32Aおよび上面32Bの間に延在する側面32Cと、を含む。ゲート電極32は、1つまたは複数の金属層によって構成されている。ゲート電極32は、一例では窒化チタン（TiN）層である。

あるいは、ゲート電極 32 は、Ti を含む材料によって形成された第 1 金属層と、第 1 金属層上に積層され、TiN を含む材料によって形成された第 2 金属層とによって構成されていてもよい。ゲート電極 32 の厚さは、たとえば 50 nm 以上 200 nm 以下であってよい。ゲート電極 32 は、ゲート層 26 とショットキー接合を形成することができる。このように、トランジスタ 11 は、ゲート電極 32 とゲート層 26 との間で構成されたショットキーダイオード 34 を含む。

[0034] また、ゲート層 26、第 2 窒化物半導体層 18、および第 1 窒化物半導体層 16の間では、第 1 PIN ダイオード 36 が構成されている。換言すると、第 1 PIN ダイオード 36 は、第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および第 1 窒化物半導体層 16 の間で構成されている。より詳細には、第 1 PIN ダイオード 36 は、第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および 2 DEG 24 の間で構成されている。第 1 PIN ダイオード 36 は、ゲート層 26、第 2 窒化物半導体層 18、および 2 DEG 24 の間で構成されているともいえる。つまり、トランジスタ 11 は、第 1 PIN ダイオード 36 を含む。このように、窒化物半導体装置 10 は、ドレイン電極 30、ソース電極 28、およびゲート電極 32 と、ゲート電極 32 とソース電極 28 との間に形成されたショットキーダイオード 34 および第 1 PIN ダイオード 36 と、を含む。

[0035] ここで、PIN ダイオードとは、p 型半導体と n 型半導体との間に不純物がドーピングされていない真性半導体（I 型半導体）を含むダイオードである。第 1 PIN ダイオード 36 においては、第 3 窒化物半導体層 20 が p 型半導体を構成し、2 DEG 24 が n 型半導体を構成し、第 2 窒化物半導体層 18 が真性半導体を構成している。

[0036] ソース電極 28 およびドレイン電極 30 は、1 つまたは複数の金属層（たとえば、Ti、Al、AlCu、TiN など）によって構成されている。ソース電極 28 およびドレイン電極 30 は、それぞれソース開口部 22A およびドレイン開口部 22B を介して 2 DEG 24 とオーミック接触している。

つまり、ソース電極 28 およびドレイン電極 30 の双方は、2 DEG 24 と電氣的に接続されている。

[0037] ソース電極 28 は、ソースコンタクト部 28 A と、ソースコンタクト部 28 A に連続するソースフィールドプレート部 28 B と、を含む。ソースコンタクト部 28 A は、ソース開口部 22 A に充填された部分に相当する。ソースフィールドプレート部 28 B は、ソースコンタクト部 28 A と一体に形成されている。ソースフィールドプレート部 28 B は、パッシベーション層 22 を覆っている。ソースフィールドプレート部 28 B は、平面視においてドレイン開口部 22 B とゲート層 26 との間に位置する端部 28 C を含む。したがって、ソースフィールドプレート部 28 B は、ドレイン開口部 22 B に形成されるドレイン電極 30 とは離隔されている。ソースフィールドプレート部 28 B は、パッシベーション層 22 の表面に沿ってソースコンタクト部 28 A から端部 28 C まで、ドレイン電極 30 に向けて延びている。パッシベーション層 22 は、第 2 窒化物半導体層 18 の上面と、ゲート層 26 の側面および上面 26 B と、ゲート電極 32 の側面 32 C および上面 32 B とを覆っている。このため、パッシベーション層 22 の表面に沿って延びるソースフィールドプレート部 28 B は、非平坦な表面を有する。ソースフィールドプレート部 28 B は、ゲート電極 32 にゲート電圧が印加されていないゼロバイアス時に、ゲート電極 32 の端部近傍の電界集中を緩和する役割を果たす。

[0038] ドレイン電極 30 は、ドレインコンタクト部 30 A と、ドレインコンタクト部 30 A に連続するドレインプレート部 30 B と、を含む。ドレインコンタクト部 30 A は、ドレイン開口部 22 B に充填された部分に相当する。ドレインプレート部 30 B は、ドレインコンタクト部 30 A と一体に形成されている。ドレインプレート部 30 B は、パッシベーション層 22 を覆っている。ドレインプレート部 30 B は、パッシベーション層 22 のうちドレイン開口部 22 B の周縁に形成されている。

[0039] なお、図示していないが、窒化物半導体装置 10 は、層間絶縁層と、ソー

ス配線と、ドレイン配線と、ゲート配線と、をさらに含むことができる。

層間絶縁層は、ソース電極28およびドレイン電極30を覆っている。層間絶縁層は、たとえばSiN、SiO₂、SiON、Al₂O₃、AlN、およびAlONのうちいずれか1つを含む材料によって構成され得る。一例では、層間絶縁層は、SiO₂を含む材料によって形成されている。

[0040] ソース配線、ドレイン配線、およびゲート配線は、層間絶縁層上において互いに離隔するように形成されている。ソース配線は、ソース電極28と電氣的に接続されている。ドレイン配線は、ドレイン電極30と電氣的に接続されている。ゲート配線は、ゲート電極32と電氣的に接続されている。ソース配線、ドレイン配線、およびゲート配線の各々は、1つまたは複数の金属層によって構成されている。金属層は、たとえば銅(Cu)、Al、Ti、およびTiNのうちいずれか1つを含む材料によって構成され得る。一例では、ソース配線、ドレイン配線、およびゲート配線の各々は、Ti、TiN、AlCu、およびTiNの積層構造によって形成されている。

[0041] (温度センサ)

図2に示すように、窒化物半導体装置10は、窒化物半導体13によって構成された第2PINダイオード42を含む温度センサ40をさらに含む。このため、温度センサ40は、窒化物半導体13によって構成されているともいえる。このように、窒化物半導体装置10は、トランジスタ11(図1参照)と温度センサ40との両方を含む。換言すると、窒化物半導体装置10は、半導体基板12上に形成された窒化物半導体13によって構成されたトランジスタ11および温度センサ40を備える。

[0042] 第2PINダイオード42は、第1PINダイオード36と同様に、第3窒化物半導体層20、第2窒化物半導体層18、および第1窒化物半導体層16の間で構成されている。より詳細には、第2PINダイオード42は、第3窒化物半導体層20、第2窒化物半導体層18、および2DEG24の間で構成されている。第3窒化物半導体層20は、第2PINダイオード42を構成するセンサ層44を含む。センサ層44は、ゲート層26(図1参

照)とは別に設けられている一方、ゲート層26と同様にアクセプタ型不純物がドーピングされたGa_{0.5}N_{0.5}層(p型Ga_{0.5}N_{0.5}層)である。一例では、センサ層44の不純物濃度は、ゲート層26の不純物濃度と等しい。センサ層44は、ゲート層26から離隔している。第2PINダイオード42は、センサ層44、第2窒化物半導体層18、および第1窒化物半導体層16の間で構成されている。より詳細には、第2PINダイオード42は、センサ層44、第2窒化物半導体層18、および2DEG24の間で構成されている。第2PINダイオード42においては、センサ層44がp型半導体であり、2DEG24がn型半導体であり、第2窒化物半導体層18が真性半導体(i型半導体)である。

[0043] センサ層44は、第2窒化物半導体層18に接している底面と、底面とは反対側の上面と、を含む。センサ層44は、図2におけるXZ平面において、矩形状、台形状、またはリッジ状の断面を有することができる。本実施形態では、センサ層44は、図2におけるXZ平面において、ゲート層26とは異なる断面を有する。具体的には、センサ層44は、図2におけるXZ平面において、矩形状の断面を有する。

[0044] 本実施形態では、センサ層44の厚さTSは、ゲート層26の厚さTG(図1参照)よりも薄い。ここで、ゲート層26の厚さTGは、ゲートリッジ部26Cの厚さTGC(ともに図1参照)である。ゲートリッジ部26Cの厚さは、ゲート層26の底面26Aと上面26B(ともに図1参照)とのZ軸方向の間の距離によって定義できる。センサ層44の厚さTSは、センサ層44の底面とセンサ層44の上面とのZ軸方向の間の距離によって定義できる。

[0045] センサ層44の厚さTSは、第1ゲート延在部26Dの厚さTG1(ともに図1参照)と等しい。センサ層44の厚さTSは、第2ゲート延在部26Eの厚さTG2(ともに図1参照)と等しい。ここで、センサ層44の厚さTSと第1ゲート延在部26Dの厚さTG1との差がたとえばセンサ層44の厚さTSの20%以内であれば、センサ層44の厚さTSが第1ゲート延

在部26Dの厚さTG1と等しいといえる。また、センサ層44の厚さTSと第2ゲート延在部26Eの厚さTG2との差がたとえばセンサ層44の厚さTSの20%以内であれば、センサ層44の厚さTSが第2ゲート延在部26Eの厚さTG2と等しいといえる。第1ゲート延在部26Dの厚さTG1は、第1ゲート延在部26Dのうち上面が平坦面となる部分の厚さを指す。第2ゲート延在部26Eの厚さTG2は、第2ゲート延在部26Eのうち上面が平坦面となる部分の厚さを指す。

[0046] センサ層44の幅WSは、ゲート層26の幅WG（図1参照）と等しい。ここで、センサ層44の幅WSとゲート層26の幅WGとの差がたとえばセンサ層44の幅WSの10%以内であれば、センサ層44の幅WSがゲート層26の幅WGと等しいといえる。センサ層44の幅WSは、図2の例において、センサ層44のX軸方向の両端面のX軸方向の間の距離によって定義できる。ゲート層26の幅WGは、第1ゲート延在部26DのX軸方向の先端面と第2ゲート延在部26EのX軸方向の先端面とのX軸方向の間の距離によって定義できる。このように、本実施形態では、センサ層44の幅WSは、ゲート層26のゲートリッジ部26Cの幅よりも大きい。

[0047] センサ層44は、パッシベーション層22によって少なくとも部分的に覆われている。パッシベーション層22は、アノード開口部22Cおよびカソード開口部22Dを有する。アノード開口部22Cは、センサ層44の上面の一部を露出している。つまり、アノード開口部22Cは、平面視でセンサ層44と重なる位置に形成されている。カソード開口部22Dは、X軸方向においてアノード開口部22Cから離隔している。カソード開口部22Dは、平面視でX軸方向においてセンサ層44から離隔している。カソード開口部22Dは、第2窒化物半導体層18の一部を露出している。

[0048] 第2PINダイオード42は、アノード電極46およびカソード電極48を含む。

アノード電極46は、アノード開口部22Cを通じてセンサ層44の上面に接している。一例では、アノード電極46は、センサ層44とオーミック

接触している。アノード電極46は、アノードコンタクト部46Aと、アノードコンタクト部46Aに連続するアノードプレート部46Bと、を含む。アノードコンタクト部46Aは、アノード開口部22Cに充填された部分に相当する。アノードプレート部46Bは、アノードコンタクト部46Aと一体に形成されている。アノードプレート部46Bは、パッシベーション層22を覆っている。アノードプレート部46Bは、パッシベーション層22のうちアノード開口部22Cの周縁に形成された部分を含む。

[0049] カソード電極48は、カソード開口部22Dを通じて第2窒化物半導体層18に接している。一例では、カソード電極48は、第2窒化物半導体層18とオーミック接触している。カソード電極48は、カソードコンタクト部48Aと、カソードコンタクト部48Aに連続するカソードプレート部48Bと、を含む。カソードコンタクト部48Aは、カソード開口部22Dに充填された部分に相当する。カソードプレート部48Bは、パッシベーション層22を覆っている。カソードプレート部48Bは、パッシベーション層22のうちカソード開口部22Dの周縁に形成された部分を含む。カソードプレート部48Bは、アノードプレート部46Bから離隔している。つまり、アノード電極46およびカソード電極48は、互いに離隔して配置されている。

[0050] アノード電極46およびカソード電極48は、1つまたは複数の金属層（たとえば、Ti、Al、AlCu、TiNなど）によって構成されている。アノード電極46およびカソード電極48は、たとえばソース電極28およびドレイン電極30と同じ材料によって形成されている。

[0051] なお、図示していないが、窒化物半導体装置10は、層間絶縁層上に形成されたアノード配線およびカソード配線をさらに含むことができる。層間絶縁層は、アノード電極46およびカソード電極48を覆っている。

[0052] アノード配線およびカソード配線は、層間絶縁層上において互いに離隔するように形成されている。アノード配線は、アノード電極46と電氣的に接続されている。カソード配線は、カソード電極48と電氣的に接続されてい

る。アノード配線およびカソード配線の各々は、1つまたは複数の金属層によって構成されている。金属層は、たとえばCu、Al、Ti、およびTiNのうちいずれか1つを含む材料によって構成され得る。一例では、アノード配線およびカソード配線の各々は、Ti、TiN、AlCu、およびTiNの積層構造によって形成されている。アノード配線およびカソード配線は、ソース配線、ドレイン配線、およびゲート配線と同じ材料によって形成されていてもよい。

[0053] [窒化物半導体装置の全体の平面構造]

図3は、図1の窒化物半導体装置10の例示的な形成パターン100の概略平面構造を示している。なお、理解を容易にするために、図3では図1および図2の構成要素と同様の構成要素には同一の符号を付している。また図3では、パッシベーション層22は、ゲート層26が視認できるように透明であるものとして描かれている。また図3では、ソース電極28の一部は二点鎖線で描かれている。また図3では、便宜上、ゲート電極32およびアノード電極46を省略している。

[0054] 図3に示すように、形成パターン100は、トランジスタ動作に寄与するアクティブ領域102と、アクティブ領域102を囲む外周領域104と、を含む。外周領域104は、トランジスタ動作に寄与していない領域であるともいえる。

[0055] アクティブ領域102は、ソース電極28、ドレイン電極30、およびゲート電極32が配置された領域である。アクティブ領域102は、ゲート電極32に電圧が印加されているときに、ソースドレイン間に電流が流れる領域を含む。図3に示すとおり、アクティブ領域102内には、パッシベーション層22のソース開口部22Aおよびドレイン開口部22Bが配置されている。

[0056] ソース開口部22Aは、Y軸方向において互いに離隔して複数設けられている。また図示していないが、ソース開口部22Aは、X軸方向において互いに離隔して複数設けられている。パッシベーション層22のドレイン開口

部 2 2 B は、Y 軸方向において互いに離隔して複数設けられている。また図示していないが、ドレイン開口部 2 2 B は、X 軸方向において互いに離隔して複数設けられている。各ソース開口部 2 2 A および各ドレイン開口部 2 2 B は、Y 軸方向に沿って延びている。

[0057] ゲート層 2 6 は、アクティブ領域 1 0 2 に配置されている。図示していないが、ゲート層 2 6 は、X 軸方向において互いに離隔して複数設けられている。また、ゲート層 2 6 は、Y 軸方向において互いに離隔して複数設けられている。ゲート層 2 6 は、平面視において Y 軸方向に配列された 2 つのソース開口部 2 2 A を囲むようにリング状に形成されている。より詳細には、ゲート層 2 6 は、ソース開口部 2 2 A の X 軸方向の両側に配置された直線状のメインゲート部 2 6 F と、これらメインゲート部 2 6 F を Y 軸方向の両端部において連結する端部連結部 2 6 G と、これらメインゲート部 2 6 F を Y 軸方向の中間部において連結する中間連結部 2 6 H と、を含む。

[0058] メインゲート部 2 6 F は、X 軸方向において隣り合うソース開口部 2 2 A およびドレイン開口部 2 2 B の間に配置されている。より詳細には、メインゲート部 2 6 F は、ドレイン開口部 2 2 B よりもソース開口部 2 2 A 寄りに配置されている。メインゲート部 2 6 F は、Y 軸方向に沿って延びている。

[0059] 端部連結部 2 6 G は、Y 軸方向において隣り合う 2 つのソース開口部 2 2 A のうち一方のソース開口部 2 2 A とは反対側に配置されている。端部連結部 2 6 G は、平面視において湾曲状に形成されている。中間連結部 2 6 H は、Y 軸方向において隣り合う 2 つのソース開口部 2 2 A の間に配置されている。中間連結部 2 6 H は、X 軸方向に延びている。このように、X 軸方向において互いに離隔した 2 つのメインゲート部 2 6 F、1 つの端部連結部 2 6 G、および中間連結部 2 6 H によって 1 つのソース開口部 2 2 A を囲んでいる。

[0060] 図示していないが、ゲート電極 3 2 は、平面視においてゲート層 2 6 と同様の形状を有する。つまり、ゲート電極 3 2 は、平面視において Y 軸方向に隣り合う 2 つのソース開口部 2 2 A を囲むように形成されている。このよう

に、アクティブ領域 102 においては、図 1 のトランジスタ 11 の構造が X 軸方向および Y 軸方向の各々に複数形成されている。

[0061] 図 3 に示すように、温度センサ 40 は、外周領域 104 に設けられている。換言すると、温度センサ 40 は、アクティブ領域 102 に設けられていない。温度センサ 40 は、Y 軸方向においてトランジスタ 11 から離隔して配置されている。

[0062] 温度センサ 40 のセンサ層 44 は、Y 軸方向においてゲート層 26 から離隔して配置されている。図示されていないが、センサ層 44 は、X 軸方向において複数設けられている。また、センサ層 44 は、Y 軸方向において複数設けられていてもよい。

[0063] センサ層 44 は、平面視においてリング状に形成されている。より詳細には、センサ層 44 は、X 軸方向において互いに離隔して配置された 2 つのメインセンサ部 44 A と、これらメインセンサ部 44 A の Y 軸方向の両端部を連結する端部連結部 44 B と、を含む。

[0064] 平面視において、各メインセンサ部 44 A の X 軸方向の位置は、各メインゲート部 26 F の X 軸方向の位置と同じである。各メインセンサ部 44 A は、Y 軸方向に沿って延びている。各メインセンサ部 44 A の X 軸方向の大きさ（幅寸法）は、センサ層 44 の幅 WS に対応する。また、各メインゲート部 26 F の X 軸方向の大きさ（幅寸法）は、ゲート層 26 の幅 WG に対応する。このため、各メインセンサ部 44 A の X 軸方向の大きさ（幅寸法）は、各メインゲート部 26 F の X 軸方向の大きさ（幅寸法）と等しい。図示された例においては、各メインセンサ部 44 A の Y 軸方向の長さは、メインゲート部 26 F の Y 軸方向の長さよりも短い。

[0065] 端部連結部 44 B は、平面視において湾曲状に形成されている。図示された例においては、平面視における端部連結部 44 B の形状は、ゲート層 26 の端部連結部 26 G と同じ形状である。

[0066] 外周領域 104 には、パッシベーション層 22 のアノード開口部 22 C およびカソード開口部 22 D が配置されている。

アノード開口部 22C は、平面視において各メインセンサ部 44A と重なる位置に設けられている。つまり、図示された例においては、2つのメインセンサ部 44A に対応させて2つのアノード開口部 22C が設けられている。各アノード開口部 22C は、Y 軸方向に沿って延びている。

[0067] なお、平面視におけるアノード開口部 22C の形状は、Y 軸方向に沿った形状に限られず、任意に変更可能である。一例では、平面視におけるアノード開口部 22C の形状は、センサ層 44 と同様のリング状に形成されていてもよい。

[0068] カソード開口部 22D は、平面視において各メインセンサ部 44A に対して X 軸方向にずれた位置に配置されている。カソード開口部 22D は、X 軸方向において互いに離隔して複数設けられている。アノード開口部 22C およびカソード開口部 22D は、X 軸方向において1つずつ交互に配列されている。複数のカソード開口部 22D のうち1つは、平面視においてセンサ層 44 によって囲まれた領域内に配置されている。センサ層 44 によって囲まれた領域内に配置されたカソード開口部 22D は、X 軸方向においてソース開口部 22A と同じ位置に配置されている。カソード開口部 22D は、X 軸方向においてドレイン開口部 22B とは異なる位置に配置されている。

[0069] 図3では図示されていないが、平面視において、アノード電極 46（図2参照）は、センサ層 44 と同じ形状を有する。つまり、アノード電極 46 は、平面視においてリング状に形成されている。換言すると、アノード電極 46 のアノードプレート部 46B（図2参照）は、平面視においてリング状に形成されている。

[0070] カソード電極 48 は、Y 軸方向に沿って延びている。換言すると、カソード電極 48 のカソードプレート部 48B は、Y 軸方向に沿って延びている。図示された例においては、カソード電極 48 は、X 軸方向においてドレイン電極 30 とは異なる位置に配置されている。

[0071] [窒化物半導体ユニットの外部電極の平面構造]

図4は、窒化物半導体ユニット 10U の外観を示す概略平面図である。

図4に示すように、窒化物半導体ユニット10Uは、窒化物半導体装置10と、窒化物半導体装置10を封止する封止樹脂50と、窒化物半導体装置10が実装される回路基板と電氣的に接続するための外部電極52と、を含む。なお、図4では、理解を容易にするために、窒化物半導体装置10を実線にて示し、封止樹脂50および外部電極52の双方を二点鎖線にて示している。

[0072] 窒化物半導体装置10は、装置表面70および装置裏面（図示略）を含む。装置裏面は、半導体基板12（図1参照）によって構成することができる。つまり、装置裏面は、半導体基板12のうちバッファ層14（図1参照）とは反対側の面によって構成することができる。装置表面70は、装置裏面とは反対側を向く面である。

[0073] 窒化物半導体装置10は、装置表面70から露出する電極パッド72を備える。電極パッド72は、外部電極52と電氣的に接続されている。電極パッド72は、ドレインパッド74、ソースパッド76、ゲートパッド78、およびアノードパッド80を含む。なお、図4では、図面の理解を容易にするために、ドレインパッド74を「D」とし、ソースパッド76を「S（C）」とし、ゲートパッド78を「G」とし、アノードパッド80を「A」としている。

[0074] ドレインパッド74は、ドレイン配線を介してドレイン電極30（図1参照）と電氣的に接続されている。ソースパッド76は、ソース配線を介してソース電極28（図1参照）と電氣的に接続されている。ソースパッド76は、カソード配線を介してカソード電極48（図2参照）と電氣的に接続されている。つまり、ソースパッド76は、カソードパッドも構成している。ゲートパッド78は、ゲート配線を介してゲート電極32（図1参照）と電氣的に接続されている。アノードパッド80は、アノード配線を介してアノード電極46（図2参照）と電氣的に接続されている。

[0075] ドレインパッド74、ソースパッド76、ゲートパッド78、およびアノードパッド80の各々は、複数設けられている。図示された例においては、

電極パッド72は、3つのドレインパッド74、2つのソースパッド76、2つのゲートパッド78、および2つのアノードパッド80を含む。

[0076] 3つのドレインパッド74および2つのソースパッド76は、X軸方向において、1つずつ交互に配置されている。3つのドレインパッド74は、装置表面70のX軸方向の両端部および中央に分散して配置されている。装置表面70のX軸方向の両端部に配置されたドレインパッド74のY軸方向の長さは、装置表面70のX軸方向の中央に配置されたドレインパッド74のY軸方向の長さよりも短い。各ソースパッド76のY軸方向の長さは、装置表面70のX軸方向の中央に配置されたドレインパッド74のY軸方向の長さと等しい。

[0077] 2つのゲートパッド78は、装置表面70のX軸方向の両端部に分散して配置されている。2つのアノードパッド80は、装置表面70のX軸方向の両端部に分散して配置されている。ゲートパッド78およびアノードパッド80は、装置表面70のX軸方向の両端部に配置されたドレインパッド74のY軸方向の両側に分散して配置されている。ゲートパッド78、アノードパッド80、およびドレインパッド74は、X軸方向において互いに揃った状態でY軸方向において互いに離隔して配列されている。ドレインパッド74は、ゲートパッド78とアノードパッド80とのY軸方向の間に配置されている。アノードパッド80は、X軸方向から見て、ソースパッド76と重なる位置に配置されている。つまり、アノードパッド80は、ソースパッド76とX軸方向において隣り合う位置に配置されている。

[0078] なお、電極パッド72の個数および配置態様は任意に変更可能である。一例では、電極パッド72は、ソースパッド76とは別にカソードパッドを含んでもよい。この場合、カソードパッドは、たとえばアノードパッド80とX軸方向に隣り合うように配置されていてもよい。また、電極パッド72の形状は任意に変更可能である。

[0079] 封止樹脂50は、電気絶縁性を有する材料によって形成されている。電気絶縁性を有する材料としては、たとえば黒色のエポキシ樹脂が用いられる。

封止樹脂 50 は、表面 50A を含む。平面視において、封止樹脂 50 は、X 軸方向が長手方向となり、Y 軸方向が短手方向となる矩形状である。

[0080] 外部電極 52 は、封止樹脂 50 の表面 50A から露出している。外部電極 52 は、回路基板側の配線と電氣的に接続するための電極パッドを構成している。外部電極 52 は、ドレイン外部電極 54、ソース外部電極 56、ゲート外部電極 58、アノード外部電極 60、およびカソード外部電極 62 を含む。

[0081] ドレイン外部電極 54 は、リードフレーム、クリップ等によって各ドレインパッド 74 と電氣的に接続されている。このため、ドレイン外部電極 54 は、各ドレインパッド 74 を介してドレイン電極 30 と電氣的に接続されている。ソース外部電極 56 は、リードフレーム、クリップ等によって各ソースパッド 76 と電氣的に接続されている。このため、ソース外部電極 56 は、各ソースパッド 76 を介してソース電極 28 と電氣的に接続されている。ゲート外部電極 58 は、リードフレーム、クリップ等によって各ゲートパッド 78 と電氣的に接続されている。このため、ゲート外部電極 58 は、各ゲートパッド 78 を介してゲート電極 32 と電氣的に接続されている。アノード外部電極 60 は、リードフレーム、クリップ等によって各アノードパッド 80 と電氣的に接続されている。このため、アノード外部電極 60 は、各アノードパッド 80 を介してアノード電極 46 と電氣的に接続されている。カソード外部電極 62 は、リードフレーム、クリップ等によって各ソースパッド 76 と電氣的に接続されている。このため、カソード外部電極 62 は、各ソースパッド 76 を介してカソード電極 48 と電氣的に接続されている。

[0082] ドレイン外部電極 54 およびソース外部電極 56 は、X 軸方向において互いに揃った状態で Y 軸方向において互いに離隔して配列されている。ドレイン外部電極 54 およびソース外部電極 56 の各々は、X 軸方向が長手方向となり、Y 軸方向が短手方向となる矩形状である。ゲート外部電極 58、アノード外部電極 60、およびカソード外部電極 62 は、ドレイン外部電極 54 およびソース外部電極 56 に対して X 軸方向に離隔して配置されている。

[0083] ゲート外部電極 58、アノード外部電極 60、およびカソード外部電極 62 は、X 軸方向において互いに揃った状態で Y 軸方向に互いに離隔して配列されている。カソード外部電極 62 は、ゲート外部電極 58 とアノード外部電極 60 との Y 軸方向の間に配置されている。カソード外部電極 62 は、ゲート外部電極 58 よりもアノード外部電極 60 寄りに配置されている。図示された例においては、ゲート外部電極 58、アノード外部電極 60、およびカソード外部電極 62 の各々は、正方形である。ゲート外部電極 58、アノード外部電極 60、およびカソード外部電極 62 の各々の面積は、ドレイン外部電極 54 およびソース外部電極 56 の各々の面積よりも小さい。図示された例においては、X 軸方向から見て、アノード外部電極 60 およびカソード外部電極 62 は、ドレイン外部電極 54 と重なる位置に配置されている。図示された例においては、X 軸方向から見て、ゲート外部電極 58 は、ソース外部電極 56 と重なる位置に配置されている。なお、外部電極 52 の個数および配置態様は任意に変更可能である。また、外部電極 52 の形状は任意に変更可能である。

[0084] [窒化物半導体装置の製造方法]

次に、図 1 の窒化物半導体装置 10 の製造方法の一例について説明する。

図 5 ～図 12 は、窒化物半導体装置 10 の例示的な製造工程を示す概略断面図である。なお、理解を容易にするために、図 5 ～図 12 では、図 1 および図 2 の構成要素と同様の構成要素には同一の符号を付している。また、図 5 ～図 12 では、アクティブ領域 102 の一部と外周領域 104 の一部とを並べて示している。

[0085] 窒化物半導体装置 10 の製造方法は、窒化物半導体 13 に、ドレイン電極 30、ソース電極 28、およびゲート電極 32 と、ゲート電極 32 とソース電極 28 との間に形成されたショットキーダイオード 34 および第 1 PIN ダイオード 36 と、を含むトランジスタ 11 を形成することを含む。また、窒化物半導体装置 10 の製造方法は、半導体基板 12 上におけるトランジスタ 11 とは異なる位置において、窒化物半導体 13 によって構成された第 2

P I N ダイオード 4 2 を含む温度センサ 4 0 を形成することを含む。本実施形態では、トランジスタ 1 1 を形成する工程と、温度センサ 4 0 を形成する工程とは、共通の工程を含む場合がある。

[0086] 図 5 に示すように、窒化物半導体装置 1 0 の製造方法は、たとえば S i 基板である半導体基板 1 2 上に、バッファ層 1 4、第 1 窒化物半導体層 1 6、第 2 窒化物半導体層 1 8、第 3 窒化物半導体層 2 0、および金属層 8 0 0 を順次形成することを含む。

[0087] バッファ層 1 4、第 1 窒化物半導体層 1 6、第 2 窒化物半導体層 1 8、および第 3 窒化物半導体層 2 0 は、有機金属気相成長 (Metal Organic Chemical Vapor Deposition: MOCVD) 法を用いて、エピタキシャル成長させることができる。

[0088] 詳細な図示は省略するが、一例では、バッファ層 1 4 は多層バッファ層であり、半導体基板 1 2 上に A l N 層 (第 1 バッファ層) が形成された後、A l N 層上にグレーテッド A l G a N 層 (第 2 バッファ層) が形成される。グレーテッド A l G a N 層は、たとえば A l N 層に近い側から順に A l 組成を 7 5 %、5 0 %、2 5 % とした 3 つの A l G a N 層を積層することによって形成される。

[0089] バッファ層 1 4 上に第 1 窒化物半導体層 1 6 として G a N 層が形成される。つまり、半導体基板 1 2 上にバッファ層 1 4 を介して第 1 窒化物半導体層 1 6 が形成される。続いて、第 1 窒化物半導体層 1 6 上に第 2 窒化物半導体層 1 8 として A l G a N 層が形成される。したがって、第 2 窒化物半導体層 1 8 は、第 1 窒化物半導体層 1 6 よりも大きなバンドギャップを有する。

[0090] 続いて、第 2 窒化物半導体層 1 8 上に第 3 窒化物半導体層 2 0 として、アクセプタ型不純物を含む G a N 層が形成される。

バッファ層 1 4、第 1 窒化物半導体層 1 6、第 2 窒化物半導体層 1 8、および第 3 窒化物半導体層 2 0 は、格子定数の比較的近い窒化物半導体によって構成されているため、連続的にエピタキシャル成長させることができる。

[0091] このように、窒化物半導体装置 1 0 の製造方法は、半導体基板 1 2 上に窒

化物半導体 13 を形成することを含む。より詳細には、半導体基板 12 上に窒化物半導体 13 を形成することは、半導体基板 12 上に第 1 窒化物半導体層 16 を形成することと、第 1 窒化物半導体層 16 よりもバンドギャップが大きい第 2 窒化物半導体層 18 を第 1 窒化物半導体層 16 上に形成することと、アクセプタ型不純物を含む第 3 窒化物半導体層 20 を第 2 窒化物半導体層 18 上に形成することと、を含む。

[0092] 続いて、第 3 窒化物半導体層 20 上に金属層 800 が形成されている。一例では、金属層 800 は、スパッタ法によって形成された TiN 層である。

バッファ層 14、第 1 窒化物半導体層 16、第 2 窒化物半導体層 18、第 3 窒化物半導体層 20、および金属層 800 の各々は、アクティブ領域 102 および外周領域 104 の両領域にわたり形成されている。

[0093] 図 6 は、図 5 に続く製造工程を示す概略断面図である。

図 6 に示すように、窒化物半導体装置 10 の製造方法は、ゲート電極 32 を形成することを含む。ゲート電極 32 は、金属層 800 をリソグラフィおよびエッチングによって選択的に除去することによって形成される。

[0094] 一例では、金属層 800 のうちゲート電極 32 が形成される領域を覆う第 1 マスク 802 が形成される。この第 1 マスク 802 を利用して金属層 800 が選択的に除去される。これにより、ゲート電極 32 が形成される。

[0095] 図 7 は図 6 に続く製造工程を示す概略断面図であり、図 8 は図 7 に続く製造工程を示す概略断面図である。

図 7 および図 8 に示すように、窒化物半導体装置 10 の製造方法は、ゲート層 26 およびセンサ層 44 を形成することを含む。

[0096] 図 7 に示すように、第 3 窒化物半導体層 20 をリソグラフィおよびエッチングによってパターンニングして、ゲート層 26 のゲートリッジ部 26C が形成される。

一例では、ゲート電極 32 の上面および側面を覆う第 2 マスク 804 が形成される。そしてこの第 2 マスク 804 を利用して第 3 窒化物半導体層 20 がドライエッチングによってパターンニングされる。この結果、第 2 マスク 8

04の下に位置する第3窒化物半導体層20はエッチング後も残り、ゲート層26のゲートリッジ部26Cが形成される。第2マスク804に覆われていない第3窒化物半導体層20は、所定の深さだけエッチングされる。このとき、第3窒化物半導体層20は、ゲートリッジ部26Cに隣接する領域では、ゲートリッジ部26Cから遠ざかるほど漸減する厚さを有するが、ゲートリッジ部26Cから所定の距離を超えて離れた領域においては略一定の厚さを有するようにエッチングすることができる。

[0097] 図7に示すパターニングプロセスは、上述のような所望のパターンを得るための複数のエッチングステップを含んでいてもよく、あるいは第2マスク804で覆われた構造の近傍においてエッチング速度が遅くなるように選択された条件による単一のエッチングステップを含んでいてもよい。また、等方性に成膜可能なSiN膜などを利用して、ゲート電極32の上および両脇にSiN膜を形成したうえで、そのハードマスクを使って第3窒化物半導体層20を選択的に除去することによって、図7の構造を得ることもできる。

[0098] 図8に示すように、第3窒化物半導体層20がリソグラフィおよびエッチングによってパターニングされる。これにより、第1ゲート延在部26Dおよび第2ゲート延在部26Eと、センサ層44とが形成される。

[0099] 一例では、ゲート電極32、ゲートリッジ部26Cと、第1ゲート延在部26Dおよび第2ゲート延在部26Eに相当する第3窒化物半導体層20の一部と、センサ層44に相当する第3窒化物半導体層20の一部とを覆う第3マスク806が形成される。そして第3マスク806を利用して第3窒化物半導体層20がドライエッチングによってパターニングされる。以上の工程によって、ゲート層26およびセンサ層44が形成される。

[0100] ゲート層26が形成されたことによって、第3窒化物半導体層20（ゲート層26）、第2窒化物半導体層18、および第1窒化物半導体層16（2DEG24（図1参照））の間で第1PINダイオード36が形成される。センサ層44が形成されたことによって、第3窒化物半導体層20（センサ層44）、第2窒化物半導体層18、および第1窒化物半導体層16（2D

EG24)の間で第2PINダイオード42が形成される。第1PINダイオード36はアクティブ領域102に形成されており、第2PINダイオード42は外周領域104に形成されている。また、ゲート層26は、ゲート電極32との間でショットキー接合を形成している。つまり、ゲート電極32およびゲート層26によってショットキーダイオード34(図1参照)が形成されている。

[0101] 図7および図8に示す工程は、トランジスタ11を形成する工程および温度センサ40を形成する工程に含まれる。つまり、トランジスタ11を形成することは、第3窒化物半導体層20をエッチングすることによってゲート層26を形成することを含む。温度センサ40を形成することは、第3窒化物半導体層20のうちゲート層26とは異なる位置をエッチングすることによってセンサ層44を形成することを含む。そして、図7および図8に示すように、ゲート層26およびセンサ層44は、共通の工程で形成される。

[0102] また、図7および図8に示す工程は、ゲート層26を形成することとして、ゲート電極32が位置するゲートリッジ部26Cを形成することと、ゲートリッジ部26Cの幅方向(X軸方向)においてゲートリッジ部26Cから延在する第1ゲート延在部26Dおよび第2ゲート延在部26Eを形成すること、を含む。そして、図7および図8に示すように、センサ層44と、第1ゲート延在部26Dおよび第2ゲート延在部26Eとは、共通の工程で形成される。

[0103] 図9は、図8に続く製造工程を示す概略断面図であり、図10は、図9に続く製造工程を示す概略断面図である。

図9および図10に示すように、窒化物半導体装置10の製造方法は、パッシベーション層22を形成することを含む。

[0104] 図9に示すように、第2窒化物半導体層18、ゲート層26、ゲート電極32、およびセンサ層44の露出した表面全体を覆うようにパッシベーション層808が形成される。一例では、パッシベーション層808は、減圧CVD(Low-Pressure Chemical Vapor Deposition: LPCVD)法によって

形成されたS i N層である。

[0105] 図10に示すように、パッシベーション層808は、リソグラフィおよびエッチングによって選択的に除去される。より詳細には、パッシベーション層808を覆う第4マスク810が形成される。この第4マスク810を利用してパッシベーション層808が選択的に除去される。その結果、パッシベーション層808には、ソース開口部22A、ドレイン開口部22B、アノード開口部22C、およびカソード開口部22Dが形成される。ソース開口部22A、ドレイン開口部22B、およびカソード開口部22Dの各々は、第2窒化物半導体層18を露出している。アノード開口部22Cは、センサ層44を露出している。以上の工程によって、パッシベーション層22が形成される。

[0106] 図11は、図10に続く製造工程を示す概略断面図であり、図12は、図11に続く製造工程を示す概略断面図である。

図11および図12に示すように、窒化物半導体装置10の製造方法は、ソース電極28、ドレイン電極30、アノード電極46、およびカソード電極48を形成することを含む。図11および図12に示す工程は、トランジスタ11を形成する工程および温度センサ40を形成する工程に含まれる。

[0107] 図11に示すように、ソース開口部22A、ドレイン開口部22B、アノード開口部22C、およびカソード開口部22Dの各々に充填され、かつパッシベーション層22の露出した表面全体を覆う金属層812が形成される。一例では、金属層812は、Ti層、TiN層、Al層、AlSiCu層、およびAlCu層などの組み合わせによって形成される。

[0108] 図12に示すように、金属層812は、リソグラフィおよびエッチングによって選択的に除去される。より詳細には、金属層812を覆う第5マスク814が形成される。この第5マスク814を利用して金属層812が選択的に除去される。その結果、ソース電極28、ドレイン電極30、アノード電極46、およびカソード電極48が形成される。ソース電極28、ドレイン電極30、およびカソード電極48は、第2窒化物半導体層18に接して

いる。ドレイン電極30、およびカソード電極48は、第2窒化物半導体層18とオーミック接触している。ソース電極28、ドレイン電極30、およびカソード電極48は、2DEG24と電氣的に接続されている。アノード電極46は、センサ層44に接している。アノード電極46は、センサ層44とオーミック接触している。このようにして、図1に示される窒化物半導体装置10を製造することができる。

[0109] 図11および図12に示すように、温度センサ40を形成することは、センサ層44上にアノード電極46を形成することと、ソース電極28およびドレイン電極30とは異なる位置において、第2窒化物半導体層18と接するようにカソード電極48を形成することと、を含む。トランジスタ11を形成することは、第1窒化物半導体層16に生じる2DEG24（図1参照）と電氣的に接続されたソース電極28およびドレイン電極30を形成することを含む。また、図11および図12に示すとおり、ソース電極28、ドレイン電極30、アノード電極46、およびカソード電極48は、共通の工程で形成される。

[0110] [作用]

本実施形態の窒化物半導体装置10の作用について説明する。

GaNHEMTであるトランジスタの温度を検出する手法として、トランジスタが形成されたチップの外部に設けられた温度センサによってトランジスタの温度を検出することが考えられる。しかし、チップ外部の温度センサでは、トランジスタの温度検出の精度向上を図ることができない。

[0111] そこで、本実施形態では、半導体基板12上に形成された窒化物半導体13によってトランジスタ11および温度センサ40が形成され、温度センサ40は窒化物半導体13のうちトランジスタ11とは異なる位置に設けられている。具体的には、トランジスタ11はアクティブ領域102に設けられ、温度センサ40は外周領域104に設けられている。つまり、同一のチップ内、換言すると同一の半導体基板12上の窒化物半導体13にトランジスタ11および温度センサ40の双方が形成されている。これにより、トラン

ジスタ 11 の温度検出の精度向上を図ることができる。

[0112] 加えて、GaNHMTであるトランジスタ 11 は、オン抵抗が低い特性を有することが知られている。つまり、トランジスタ 11 は、チップ面積を小さくすることができる。このため、アクティブ領域 102 の温度が高くなると、外周領域 104 の温度も同様に高くなる。これにより、外周領域 104 の温度を検出してもトランジスタ 11 の温度を精度良く検出することができる。つまり、チップ内であってトランジスタ 11 とは別の場所、換言すると同一の半導体基板 12 上の窒化物半導体 13 のうちトランジスタ 11 が形成される場所とは異なる場所に温度センサ 40 が形成されていれば、温度センサ 40 によるトランジスタ 11 の温度検出の精度向上を図ることができる。

[0113] ここで、トランジスタ 11 の温度を測定する手法として、たとえばゲートリーク電流を測定し、そのゲートリーク電流から温度を推定する方法があり得る。しかし、トランジスタ 11 の温度の測定の精度向上の観点からゲートリーク電流を大きくしようとすると、ゲートの信頼性低下が懸念される。また、本実施形態のトランジスタ 11 においては、ゲート電極 32 とゲート層 26 とはショットキー接合が形成されているため、ゲートリーク電流が流れにくい構造となっている。したがって、窒化物半導体装置 10 では、ゲートリーク電流に基づいて、トランジスタ 11 の温度を検出することは困難である。

[0114] そこで、本実施形態の窒化物半導体装置 10 では、トランジスタ 11 の第 1 PIN ダイオード 36 および温度センサ 40 の第 2 PIN ダイオード 42 の双方が第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および第 1 窒化物半導体層 16 の間で構成されている。より詳細には、第 1 PIN ダイオード 36 および第 2 PIN ダイオード 42 の双方は、第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および 2 DEG 24 の間で構成されている。つまり、温度センサ 40 に流れる電流は、トランジスタ 11 のゲートリーク電流と対応し、両者を同等とみなすことができる。この温度センサ 40 に流

れる電流量を測定することによって、トランジスタ 11 の温度を高い感度にて検出することができる。

[0115] [効果]

本実施形態の窒化物半導体装置 10 によれば、以下の効果が得られる。

(1-1) 窒化物半導体装置 10 は、半導体基板 12 と、半導体基板 12 上に形成された窒化物半導体 13 によって構成され、かつ、ドレイン電極 30、ソース電極 28、およびゲート電極 32 と、ゲート電極 32 とソース電極 28 との間に形成されたショットキーダイオード 34 および第 1 PIN ダイオード 36 と、を含むトランジスタ 11 と、半導体基板 12 上におけるトランジスタ 11 とは異なる位置に設けられ、窒化物半導体 13 によって構成された第 2 PIN ダイオード 42 を含む温度センサ 40 と、を備える。

[0116] この構成によれば、トランジスタ 11 および温度センサ 40 が共通した半導体基板 12 および窒化物半導体 13 に形成されているため、温度センサ 40 がトランジスタ 11 とは別チップとして設けられる場合と比較して、温度センサ 40 によるトランジスタ 11 の温度検出の精度向上を図ることができる。

[0117] (1-2) 窒化物半導体 13 は、半導体基板 12 上に形成された第 1 窒化物半導体層 16 と、第 1 窒化物半導体層 16 上に形成され、第 1 窒化物半導体層 16 よりもバンドギャップが大きい第 2 窒化物半導体層 18 と、第 2 窒化物半導体層 18 上に形成され、アクセプタ型不純物を含む第 3 窒化物半導体層 20 と、を含む。第 1 PIN ダイオード 36 および第 2 PIN ダイオード 42 の双方は、第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および第 1 窒化物半導体層 16 (2DEG 24) の間で構成されている。

[0118] この構成によれば、第 1 PIN ダイオード 36 および第 2 PIN ダイオード 42 が共通した構成である第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および第 1 窒化物半導体層 16 (2DEG 24) の間で構成されているため、温度センサ 40 に流れる電流は、トランジスタ 11 のゲートリーク電流と対応し、両者を同等とみなすことができる。このため、温度センサ 4

0の第2 P I Nダイオード42を用いて、トランジスタ11の温度検出の精度向上を図ることができる。

[0119] 加えて、第1 P I Nダイオード36および第2 P I Nダイオード42の双方が第3窒化物半導体層20、第2窒化物半導体層18、および第1窒化物半導体層16（2 D E G 24）の間で構成されているため、第1 P I Nダイオード36および第2 P I Nダイオード42を共通の工程で形成することができる。つまり、第2 P I Nダイオード42を形成する専用の工程を追加することなく、第2 P I Nダイオード42を形成することができる。したがって、窒化物半導体装置10の製造工程を簡素化できる。

[0120] （1－3）トランジスタ11は、第1窒化物半導体層16に含まれる電子走行層と、第2窒化物半導体層18に含まれる電子供給層と、第3窒化物半導体層20に含まれるゲート層26と、電子走行層に生じる二次元電子ガス（2 D E G 24）に電氣的に接続されたソース電極28およびドレイン電極30と、を含む。ゲート電極32は、ゲート層26上に形成されている。

[0121] この構成によれば、ゲート電極32と第2窒化物半導体層18との間にゲート層26が介在することによって、ゲート電極32に電流が供給されていない状態でゲート層26直下に2 D E G 24が空乏化される。したがって、ノーマリーオフのトランジスタ11を実現することができる。

[0122] （1－4）ゲート層26は、ゲート電極32との間でショットキー接合を形成している。

この構成によれば、ゲート電極32とゲート層26とがオーミック接触する場合と比較して、トランジスタ11のゲート閾値電圧の向上を図ることができる。したがって、ゲート耐圧を高くすることができるので、ゲートの信頼性を高めることができる。

[0123] （1－5）ゲート層26は、ゲート電極32が位置するゲートリッジ部26Cと、ゲートリッジ部26Cの幅方向においてゲートリッジ部26Cから延在するゲート延在部としての第1ゲート延在部26Dおよび第2ゲート延在部26Eと、を含む。

[0124] この構成によれば、ゲート電極 32 に正のバイアスが印加されることによって、ゲート電極 32 からゲート層 26 にホールが注入された場合、注入されたホールは第 1 ゲート延在部 26 D および第 2 ゲート延在部 26 E に分散される。このため、ゲート層 26 と第 2 窒化物半導体層 18 との間の界面におけるホール密度が、各ゲート延在部 26 D, 26 E が形成されていない場合と比較して低減される。したがって、ホールの蓄積に起因する第 2 窒化物半導体層 18 のバンドベンディングが抑制されるため、第 1 窒化物半導体層 16 からゲート層 26 への電子の移動、すなわちゲートリーク電流を低減できる。

[0125] (1-6) 第 1 ゲート延在部 26 D および第 2 ゲート延在部 26 E の各々は、ゲートリッジ部 26 C よりも薄い厚さを有する。センサ層 44 の厚さ T_S は、第 1 ゲート延在部 26 D の厚さ T_{G1} および第 2 ゲート延在部 26 E の厚さ T_{G2} と等しい。

[0126] この構成によれば、各ゲート延在部 26 D, 26 E とセンサ層 44 とを共通の工程で形成することができる。このため、センサ層 44 を形成する専用の工程を追加することなく、センサ層 44 を形成することができる。したがって、窒化物半導体装置 10 の製造工程を簡素化できる。

[0127] (1-7) アノード電極 46 は、センサ層 44 とオーミック接触している。

この構成によれば、アノード電極 46 からセンサ層 44 に電流が流れやすくなる。このため、窒化物半導体 13 の温度変化に対する電流の変化量が大きくなることによって、温度センサ 40 による窒化物半導体 13 の温度検出の精度向上を図ることができる。したがって、温度センサ 40 によるトランジスタ 11 の温度検出の精度向上を図ることができる。

[0128] (1-8) アノード電極 46 およびカソード電極 48 は、ソース電極 28 およびドレイン電極 30 と同じ材料によって形成されている。

この構成によれば、アノード電極 46、カソード電極 48、ソース電極 28、およびドレイン電極 30 を共通の工程によって形成することができる。

したがって、窒化物半導体装置 10 の製造工程を簡素化できる。

[0129] (1-9) 窒化物半導体 13 は、トランジスタ 11 が形成されたアクティブ領域 102 と、アクティブ領域 102 を囲む外周領域 104 と、を含む。第 2 PIN ダイオード 42 は、外周領域 104 に形成されている。

[0130] この構成によれば、アクティブ領域 102 に温度センサ 40 が設けられる構成と比較して、アクティブ領域 102 におけるトランジスタ 11 が形成される領域の低減を抑制できる。

[0131] <第 2 実施形態>

[窒化物半導体装置の断面構造]

図 13 は、第 2 実施形態に係る例示的な窒化物半導体装置 10 の一部の概略断面図である。第 2 実施形態の窒化物半導体装置 10 は、第 1 実施形態の窒化物半導体装置 10 と比較して、温度センサ 200 の構成が主に異なる。以下では、温度センサ 200 の構成について詳細に説明し、第 1 実施形態と共通の構成要素には同一符号を付し、その説明を省略する。

[0132] 図 13 に示すように、本実施形態の窒化物半導体装置 10 は、第 1 実施形態の温度センサ 40 (図 2 参照) に代えて、温度センサ 200 を備える。温度センサ 200 は、第 2 PIN ダイオード 202 を含む。

[0133] 第 2 PIN ダイオード 202 は、第 1 実施形態の第 2 PIN ダイオード 42 (図 2 参照) と同様に、第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および第 1 窒化物半導体層 16 の間で構成されている。より詳細には、第 2 PIN ダイオード 202 は、第 3 窒化物半導体層 20、第 2 窒化物半導体層 18、および 2 DEG 24 の間で構成されている。このように、第 3 窒化物半導体層 20 は、第 2 PIN ダイオード 202 を構成するセンサ層 204 を含む。センサ層 204 は、ゲート層 26 とは別に設けられている一方、ゲート層 26 と同様にアクセプタ型不純物がドーピングされた GaN 層 (p 型 GaN 層) である。一例では、センサ層 204 の不純物濃度は、ゲート層 26 の不純物濃度と等しい。センサ層 204 は、ゲート層 26 から離隔している。第 2 PIN ダイオード 202 は、センサ層 204、第 2 窒化物半導体

層 1 8、および第 1 窒化物半導体層 1 6 の間で構成されている。より詳細には、第 2 P I N ダイオード 2 0 2 は、センサ層 2 0 4、第 2 窒化物半導体層 1 8、および 2 D E G 2 4 の間で構成されている。第 2 P I N ダイオード 2 0 2 においては、センサ層 2 0 4 が p 型半導体であり、2 D E G 2 4 が n 型半導体であり、第 2 窒化物半導体層 1 8 が真性半導体（I 型半導体）である。

[0134] センサ層 2 0 4 は、第 2 窒化物半導体層 1 8 に接している底面 2 0 4 A と、底面 2 0 4 A とは反対側の上面 2 0 4 B と、を含む。センサ層 2 0 4 は、図 1 3 における X Z 平面において、矩形状、台形状、またはリッジ状の断面を有することができる。

[0135] 本実施形態では、センサ層 2 0 4 は、台形状の断面を有するセンサリッジ部 2 0 4 C と、平面視でセンサリッジ部 2 0 4 C の外側に延びる 2 つのセンサ延在部（第 1 センサ延在部 2 0 4 D および第 2 センサ延在部 2 0 4 E）とを含む。また、以下の説明において、センサリッジ部 2 0 4 C に対して左側のカソード開口部 2 2 D を「カソード開口部 2 2 D A」とし、センサリッジ部 2 0 4 C に対して右側のカソード開口部 2 2 D を「カソード開口部 2 2 D B」とする。

[0136] 第 1 センサ延在部 2 0 4 D は、平面視でセンサリッジ部 2 0 4 C からカソード開口部 2 2 D A に向けて延びている。第 1 センサ延在部 2 0 4 D は、カソード開口部 2 2 D A から離隔されている。

[0137] 第 2 センサ延在部 2 0 4 E は、平面視でセンサリッジ部 2 0 4 C からカソード開口部 2 2 D B に向けて延びている。第 2 センサ延在部 2 0 4 E は、カソード開口部 2 2 D B から離隔されている。

[0138] センサリッジ部 2 0 4 C は、第 1 センサ延在部 2 0 4 D と第 2 センサ延在部 2 0 4 E との間にあり、第 1 センサ延在部 2 0 4 D および第 2 センサ延在部 2 0 4 E と一体に形成されている。第 1 センサ延在部 2 0 4 D および第 2 センサ延在部 2 0 4 E は、センサリッジ部 2 0 4 C の幅方向（図 1 3 では X 軸方向）においてセンサリッジ部 2 0 4 C を挟み込むように形成されている。

。センサリッジ部204Cは、上面204Bを含む。つまり、センサ層204の上面204Bは、センサリッジ部204Cに形成された上面を指す。

[0139] 第1センサ延在部204Dおよび第2センサ延在部204Eの存在によって、センサ層204の底面204Aは、上面204Bよりも大きな面積を有する。本実施形態では、第1センサ延在部204DのX軸方向の長さは、第2センサ延在部204EのX軸方向の長さと同じ。ここで、第1センサ延在部204DのX軸方向の長さと第2センサ延在部204EのX軸方向の長さとの差がたとえば第1センサ延在部204DのX軸方向の長さの10%以内であれば、第1センサ延在部204DのX軸方向の長さが第2センサ延在部204EのX軸方向の長さと同じといえる。

[0140] センサリッジ部204Cは、センサ層204の比較的厚い部分に相当し、たとえば80nm以上150nm以下の厚さを有する。一例では、センサ層204（センサリッジ部204C）は、110nmよりも大きい厚さを有する。

[0141] 一例では、センサリッジ部204Cの厚さTSCは、ゲート層26のゲートリッジ部26Cの厚さTGC（図1参照）と同じ。ここで、センサリッジ部204Cの厚さTSCとゲートリッジ部26Cの厚さTGCとの差がたとえばセンサリッジ部204Cの厚さTSCの20%以内であれば、センサリッジ部204Cの厚さTSCがゲートリッジ部26Cの厚さTGCと同じといえる。

[0142] 第1センサ延在部204Dおよび第2センサ延在部204Eの各々は、センサリッジ部204Cの厚さTSCよりも小さい厚さを有する。一例では、第1センサ延在部204Dおよび第2センサ延在部204Eの各々は、センサリッジ部204Cの厚さの1/2以下の厚さを有する。

[0143] 本実施形態では、各センサ延在部204D、204Eは、略一定の厚さを有する平坦な部分である。代替的に、各センサ延在部204D、204Eは、センサリッジ部204Cに隣接する領域で、センサリッジ部204Cから遠ざかるほど漸減する厚さを有するテーパ部を含んでもよい。各センサ延在

部204D, 204Eは、センサリッジ部204Cから所定の距離を越えて離れた領域においては略一定の厚さを有する平坦部を含んでもよい。一例では、平坦部は、5nm以上25nm以下の厚さを有する。

[0144] 一例では、各センサ延在部204D, 204Eの厚さTS1, TS2は、ゲート層26の各ゲート延在部26D, 26Eの厚さTG1, TG2（ともに図1参照）と等しい。ここで、各センサ延在部204D, 204Eの厚さTS1, TS2と各ゲート延在部26D, 26Eの厚さTG1, TG2との差がたとえば各センサ延在部204D, 204Eの厚さTS1, TS2の20%以内であれば、各センサ延在部204D, 204Eの厚さTS1, TS2が各ゲート延在部26D, 26Eの厚さTG1, TG2と等しいといえる。第1センサ延在部204Dの厚さTS1は、第1センサ延在部204Dのうち上面が平坦面となる部分の厚さを指す。第2センサ延在部204Eの厚さTS2は、第2センサ延在部204Eのうち上面が平坦面となる部分の厚さを指す。

[0145] センサ層204の幅WSは、ゲート層26の幅WG（図1参照）と等しい。ここで、センサ層204の幅WSは、図13では第1センサ延在部204Dの先端面と第2センサ延在部204Eの先端面とのX軸方向の間の距離によって定義できる。また、センサ層204の幅WSとゲート層26の幅WGとの差がたとえばセンサ層204の幅WSの10%以内であれば、センサ層204の幅WSがゲート層26の幅WGと等しいといえる。

[0146] 外周領域104において、センサ層204および第2窒化物半導体層18の双方は、パッシベーション層22によって覆われている。図13に示される例においては、パッシベーション層22のうち各センサ延在部204D, 204Eを覆う部分の厚さは、図1におけるアクティブ領域102におけるパッシベーション層22の厚さよりも厚い。パッシベーション層22は、第1実施形態と同様に、アノード開口部22Cおよびカソード開口部22Dを有する。アノード開口部22Cは、センサリッジ部204Cの上面204Bの一部を露出している。つまり、アノード開口部22Cは、平面視でセンサ

リッジ部204Cと重なる位置に形成されている。カソード開口部22Dは、第2窒化物半導体層18の一部を露出している。

[0147] 第2PINダイオード202は、アノード電極206およびカソード電極208を含む。アノード電極206およびカソード電極208を構成する材料は、ソース電極28およびドレイン電極30（ともに図1参照）を構成する材料と同じである。

[0148] アノード電極206は、アノード開口部22Cを通じてセンサリッジ部204Cの上面204Bに接している。一例では、アノード電極206は、センサリッジ部204Cとオーミック接触している。アノード電極206は、アノードコンタクト部206Aと、アノードコンタクト部206Aに連続するアノードプレート部206Bと、を含む。アノードコンタクト部206Aは、アノード開口部22Cに充填された部分に相当する。アノードプレート部206Bは、アノードコンタクト部206Aと一体に形成されている。アノードプレート部206Bは、パッシベーション層22を覆っている。アノードプレート部206Bは、パッシベーション層22のうちアノード開口部22Cの周縁に形成された部分を含む。アノードプレート部206Bの幅WAは、センサリッジ部204Cの上面204Bの幅WSCよりも大きい。一方、アノードプレート部206Bの幅WAは、センサ層204の幅WSよりも小さい。

[0149] カソード電極208は、カソード開口部22Dを通じて第2窒化物半導体層18に接している。一例では、カソード電極208は、第2窒化物半導体層18とオーミック接触している。カソード電極208は、カソードコンタクト部208Aと、カソードコンタクト部208Aに連続するカソードプレート部208Bと、を含む。カソードコンタクト部208Aは、カソード開口部22Dに充填された部分に相当する。カソードプレート部208Bは、パッシベーション層22を覆っている。カソードプレート部208Bは、パッシベーション層22のうちカソード開口部22Dの周縁に形成された部分を含む。カソードプレート部208Bは、アノードプレート部206Bから

離隔している。つまり、アノード電極 206 およびカソード電極 208 は、互いに離隔して配置されている。

[0150] 第 2 PIN ダイオード 202 は、センサリッジ部 204C の上面 204B に形成された金属部材 210 を含む。金属部材 210 は、アノードコンタクト部 206A を囲むように形成されている。金属部材 210 は、アノードコンタクト部 206A に接している。金属部材 210 は、パッシベーション層 22 によって覆われている。金属部材 210 は、たとえば TiN を含む材料によって形成されている。金属部材 210 は、ゲート電極 32（図 1 参照）と同じ材料によって形成されていてもよい。

[0151] 図示していないが、平面視における第 2 PIN ダイオード 202 の形状は、第 1 実施形態の第 2 PIN ダイオード 42 の形状（図 2 参照）と同様である。アノード電極 206 およびカソード電極 208 の配置態様についても第 1 実施形態と同様である。

[0152] [窒化物半導体装置の製造方法]

次に、図 13 の窒化物半導体装置 10 の製造方法の一例について説明する。

図 14～図 21 は、窒化物半導体装置 10 の例示的な製造工程を示す概略断面図である。なお、理解を容易にするために、図 14～図 21 では、図 13 の構成要素と同様な構成要素には同一の符号を付している。また、図 14～図 21 では、アクティブ領域 102 の一部と外周領域 104 の一部とを並べて示している。

[0153] 図 14 に示すように、窒化物半導体装置 10 の製造方法は、たとえば Si 基板である半導体基板 12 上に、バッファ層 14、第 1 窒化物半導体層 16、第 2 窒化物半導体層 18、第 3 窒化物半導体層 20、および金属層 800 を順次形成することを含む。バッファ層 14、第 1 窒化物半導体層 16、第 2 窒化物半導体層 18、第 3 窒化物半導体層 20、および金属層 800 の形成方法は、第 1 実施形態と同様である。

[0154] 図 15 は、図 14 に続く製造工程を示す概略断面図である。

図15に示すように、窒化物半導体装置10の製造方法は、ゲート電極32およびセンサ金属層820を形成することを含む。ゲート電極32およびセンサ金属層820の双方は、金属層800をリソグラフィおよびエッチングによって選択的に除去することによって形成される。より詳細には、ゲート電極32が形成される領域およびセンサ層204のセンサリッジ部204C（ともに図13参照）が形成される領域の双方を覆う第1マスク822が形成される。この第1マスク822を用いて金属層800が選択的に除去される。

[0155] 図16は図15に続く製造工程を示す概略断面図であり、図17は図16に続く製造工程を示す概略断面図である。

図16および図17に示すように、窒化物半導体装置10の製造方法は、ゲート層26およびセンサ層204を形成することを含む。

[0156] 図16に示すように、第3窒化物半導体層20をリソグラフィおよびエッチングによってパターンニングして、ゲート層26のゲートリッジ部26Cおよびセンサ層204のセンサリッジ部204Cの各々が形成される。

[0157] 一例では、ゲート電極32の上面および側面と、センサ金属層820の上面および側面とを覆う第2マスク824が形成される。そしてこの第2マスク824を利用して第3窒化物半導体層20がドライエッチングによってパターンニングされる。この結果、第2マスク824の下に位置する第3窒化物半導体層20はエッチング後も残り、ゲート層26のゲートリッジ部26Cおよびセンサ層204のセンサリッジ部204Cがそれぞれ形成される。第2マスク824に覆われていない第3窒化物半導体層20は、所定の深さだけエッチングされる。このとき、第3窒化物半導体層20は、アクティブ領域102においてゲートリッジ部26Cに隣接する領域では、ゲートリッジ部26Cから遠ざかるほど漸減する厚さを有するが、ゲートリッジ部26Cから所定の距離を超えて離れた領域においては略一定の厚さを有するようにエッチングすることができる。また、第3窒化物半導体層20は、外周領域104においてセンサリッジ部204Cに隣接する領域では、センサリッジ

部204Cから遠ざかるほど漸減する厚さを有するが、センサリッジ部204Cから所定の距離を超えて離れた領域においては略一定の厚さを有するようにエッチングすることができる。

[0158] 図16に示すパターニングプロセスは、上述のような所望のパターンを得るための複数のエッチングステップを含んでいてもよく、あるいは第2マスク824で覆われた構造の近傍においてエッチング速度が遅くなるように選択された条件による単一のエッチングステップを含んでいてもよい。また、等方性に成膜可能なSiN膜などを利用して、ゲート電極32の上および両脇と、センサ金属層820の上および両脇とにSiN膜を形成したうえで、そのハードマスクを使って第3窒化物半導体層20を選択的に除去することによって、図16の構造を得ることもできる。

[0159] 図17に示すように、第3窒化物半導体層20がリソグラフィおよびエッチングによってパターニングされる。これにより、第1ゲート延在部26Dおよび第2ゲート延在部26Eと、第1センサ延在部204Dおよび第2センサ延在部204Eとが形成される。

[0160] 一例では、ゲート電極32、ゲートリッジ部26Cと、第1ゲート延在部26Dおよび第2ゲート延在部26Eに相当する第3窒化物半導体層20の一部と、センサリッジ部204Cと、第1センサ延在部204Dおよび第2センサ延在部204Eに相当する第3窒化物半導体層20の一部を覆う第3マスク826が形成される。そして第3マスク826を利用して第3窒化物半導体層20がドライエッチングによってパターニングされる。以上の工程によって、ゲート層26およびセンサ層204が形成される。

[0161] 図16および図17に示すように、センサ層204を形成することは、センサリッジ部204Cを形成することと、センサリッジ部204Cの幅方向（X軸方向）においてセンサリッジ部204Cから延在する第1センサ延在部204Dおよび第2センサ延在部204Eを形成することと、を含む。図16に示すとおり、センサリッジ部204Cおよびゲートリッジ部26Cは、共通の工程で形成されている。図17に示すとおり、第1センサ延在部2

04Dおよび第2センサ延在部204Eと、第1ゲート延在部26Dおよび第2ゲート延在部26Eとは、共通の工程で形成されている。

[0162] 図18は、図17に続く製造工程を示す概略断面図であり、図19は、図18に続く製造工程を示す概略断面図である。

図18および図19に示すように、窒化物半導体装置10の製造方法は、パッシベーション層22を形成することを含む。パッシベーション層22の形成方法は、第1実施形態と同様である。図18の工程において、パッシベーション層808が形成される。図19の工程において、ソース開口部22A、ドレイン開口部22B、アノード開口部22C、およびカソード開口部22Dが形成される。これにより、パッシベーション層22が形成される。本実施形態では、図19の工程において、アノード開口部22Cが形成される際、パッシベーション層808とセンサ金属層820が除去される。その結果、センサ金属層820の一部が残る。残ったセンサ金属層820が金属部材210を構成している。つまり、金属部材210は、アノード開口部22Cによって露出している。

[0163] 図20は、図19に続く製造工程を示す概略断面図であり、図21は、図20に続く製造工程を示す概略断面図である。

図20および図21に示すように、窒化物半導体装置10の製造方法は、ソース電極28、ドレイン電極30、アノード電極206、およびカソード電極208を形成することを含む。ソース電極28、ドレイン電極30、アノード電極206、およびカソード電極208の形成方法は、第1実施形態と同様である。このようにして、図13に示される窒化物半導体装置10を製造することができる。

[0164] (効果)

本実施形態によれば、第1実施形態の(1-1)～(1-5)に加え、以下の効果が得られる。

[0165] (2-1) センサ層204は、アノード電極206が位置するセンサリッジ部204Cと、センサリッジ部204Cの幅方向としてのX軸方向におい

てセンサリッジ部204Cから延在する第1センサ延在部204Dおよび第2センサ延在部204Eと、を含む。センサリッジ部204Cの厚さTSCは、ゲートリッジ部26Cの厚さTGCと等しい。

[0166] この構成によれば、センサリッジ部204Cおよびゲートリッジ部26Cを共通の工程によって形成することができる。したがって、窒化物半導体装置10の製造工程を簡素化できる。

[0167] (2-2) 第1センサ延在部204Dの厚さTS1および第2センサ延在部204Eの厚さTS2は、第1ゲート延在部26Dの厚さTG1および第2ゲート延在部26Eの厚さTG2と等しい。

[0168] この構成によれば、第1センサ延在部204Dおよび第2センサ延在部204Eと第1ゲート延在部26Dおよび第2ゲート延在部26Eとを共通の工程によって形成することができる。したがって、窒化物半導体装置10の製造工程を簡素化できる。

[0169] (2-3) アノード電極206は、センサ層204とオーミック接触している。

この構成によれば、アノード電極206からセンサ層204に電流が流れやすくなる。このため、窒化物半導体13の温度変化に対する電流の変化量が大きくなることによって、温度センサ200による窒化物半導体13の温度検出の精度向上を図ることができる。したがって、温度センサ200によるトランジスタ11の温度検出の精度向上を図ることができる。

[0170] (2-4) アノード電極206およびカソード電極208は、ソース電極28およびドレイン電極30と同じ材料によって形成されている。

この構成によれば、アノード電極206、カソード電極208、ソース電極28、およびドレイン電極30を共通の工程によって形成することができる。したがって、窒化物半導体装置10の製造工程を簡素化できる。

[0171] (2-5) 窒化物半導体13は、トランジスタ11が形成されたアクティブ領域102と、アクティブ領域102を囲む外周領域104と、を含む。第2PINダイオード202は、外周領域104に形成されている。

[0172] この構成によれば、アクティブ領域 102 に温度センサ 200 が設けられる構成と比較して、アクティブ領域 102 におけるトランジスタ 11 が形成される領域の減少を抑制できる。

[0173] <変更例>

上記各実施形態は、以下のように変更して実施することができる。また、上記各実施形態および以下の各変更例は、技術的に矛盾しない範囲で互いに組み合わせて実施することができる。

[0174] ・上記各実施形態において、温度センサ 40 (200) は、外周領域 104 のうち Y 軸方向においてアクティブ領域 102 と並んだ位置に配置されたが、これに限られない。温度センサ 40 (200) は、外周領域 104 のうち X 軸方向においてアクティブ領域 102 と並んだ位置に配置されていてもよい。

[0175] ・上記各実施形態において、センサ層 44 (204) の X 軸方向の位置は任意に変更可能である。一例では、X 軸方向において、センサ層 44 (204) は、ゲート層 26 に対してずれた位置に配置されていてもよい。

[0176] ・上記各実施形態において、平面視における第 2 PIN ダイオード 42 (202) の形状は任意に変更可能である。一例では、図 22 に示すように、平面視における第 2 PIN ダイオード 42 のセンサ層 44 およびアノード電極 46 (図 2 参照) の形状は、ゲート層 26 およびゲート電極 32 (図 1 参照) の形状と同じであってもよい。

[0177] センサ層 44 は、X 軸方向において互いに離隔された一对のメインセンサ部 44 A と、一对のメインセンサ部 44 A の Y 軸方向の両端部を連結する端部連結部 44 B A と、一对のメインセンサ部 44 A の Y 軸方向の中央部を連結する中間連結部 44 B B と、を含む。図示された例においては、一对のメインセンサ部 44 A と、端部連結部 44 B A と、中間連結部 44 B B とは一体に形成されている。端部連結部 44 B A は、第 1 実施形態のセンサ層 44 の端部連結部 44 B (図 3 参照) と同じ構成である。

[0178] センサ層 44 のメインセンサ部 44 A の Y 軸方向の長さは、ゲート層 26

のメインゲート部26FのY軸方向の長さと同じであるため、第1実施形態のメインセンサ部44AのY軸方向の長さよりも長い。ここで、平面視において、センサ層44によって囲まれた領域内に配置されたカソード電極48を「カソード電極48P」とし、センサ層44よりも外側に配置されたカソード電極48を「カソード電極48Q」とする。カソード電極48Pが設けられたカソード開口部22Dを「カソード開口部22DA」とし、カソード電極48Qが設けられたカソード開口部22Dを「カソード開口部22DB」とする。

[0179] メインセンサ部44Aは、カソード電極48Qよりもカソード電極48P寄りに配置されている。このため、アノード電極46は、カソード電極48Qよりもカソード電極48P寄りに配置されている。

[0180] 図23に示す例においては、センサ層44は、センサリッジ部44Cと、平面視でセンサリッジ部44Cの外側に延びる2つのセンサ延在部（第1センサ延在部44Dおよび第2センサ延在部44E）と、を含む。

[0181] 第1センサ延在部44Dは、平面視でセンサリッジ部44Cからカソード開口部22DAに向けて延びている。第1センサ延在部44Dは、カソード開口部22DAから離隔されている。

[0182] 第2センサ延在部44Eは、平面視でセンサリッジ部44Cからカソード開口部22DBに向けて延びている。第2センサ延在部44Eは、カソード開口部22DBから離隔されている。

[0183] センサリッジ部44Cは、第1センサ延在部44Dと第2センサ延在部44Eとの間にあり、第1センサ延在部44Dおよび第2センサ延在部44Eと一体に形成されている。第1センサ延在部44Dおよび第2センサ延在部44Eは、センサリッジ部44Cの幅方向（X軸方向）においてセンサリッジ部44Cを挟み込むように形成されている。

[0184] 第1センサ延在部44Dおよび第2センサ延在部44Eの存在によって、センサ層44の底面は、センサ層44の上面よりも大きな面積を有する。

図示された例においては、第2センサ延在部44Eの長さは、第1センサ

延在部44Dの長さよりも長い。ここで、第2センサ延在部44Eの長さは、センサリッジ部44Cにおける第2センサ延在部44E寄りの側面から第2センサ延在部44Eの先端面までの長さによって定義できる。第1センサ延在部44Dの長さは、センサリッジ部44Cにおける第1センサ延在部44D寄りの側面から第1センサ延在部44Dの先端面までの長さによって定義できる。

[0185] センサリッジ部44Cは、センサ層44の比較的厚い部分に相当し、たとえば80nm以上150nm以下の厚さを有する。一例では、センサ層44（センサリッジ部44C）は、110nmよりも大きい厚さを有する。センサ層44のセンサリッジ部44Cの厚さTSCは、ゲート層26のゲートリッジ部26Cの厚さTGC（図1参照）と等しい。ここで、センサ層44のセンサリッジ部44Cの厚さTSCとゲート層26のゲートリッジ部26Cの厚さTGCとの差がたとえばセンサ層44のセンサリッジ部44Cの厚さTSCの20%以内であれば、センサ層44のセンサリッジ部44Cの厚さTSCがゲート層26のゲートリッジ部26Cの厚さTGCと等しいといえる。

[0186] 第1センサ延在部44Dおよび第2センサ延在部44Eの各々は、センサリッジ部44Cの厚さよりも小さい厚さを有する。一例では、第1センサ延在部44Dおよび第2センサ延在部44Eの各々は、センサリッジ部44Cの厚さの1/2以下の厚さを有する。

[0187] 図示された例においては、各センサ延在部44D、44Eは、略一定の厚さを有する平坦な部分である。代替的に、各センサ延在部44D、44Eは、センサリッジ部44Cに隣接する領域で、センサリッジ部44Cから遠ざかるほど漸減する厚さを有するテーパ部を含んでもよい。各センサ延在部44D、44Eは、センサリッジ部44Cから所定の距離を越えて離れた領域においては略一定の厚さを有する平坦部を含んでもよい。一例では、平坦部は、5nm以上25nm以下の厚さを有する。図示された例においては、第1センサ延在部44Dの厚さTS1は、第1ゲート延在部26Dの厚さTG

1（図1参照）と等しい。第2センサ延在部44Eの厚さTS2は、第2ゲート延在部26Eの厚さTG2（図1参照）と等しい。ここで、第1センサ延在部44Dの厚さTS1と第1ゲート延在部26Dの厚さTG1との差がたとえば第1センサ延在部44Dの厚さTS1の20%以内であれば、第1センサ延在部44Dの厚さTS1が第1ゲート延在部26Dの厚さTG1と等しいといえる。また、第2センサ延在部44Eの厚さTS2と第2ゲート延在部26Eの厚さTG2との差がたとえば第2センサ延在部44Eの厚さTS2の20%以内であれば、第2センサ延在部44Eの厚さTS2が第2ゲート延在部26Eの厚さTG2と等しいといえる。

[0188] 図22および図23に示す構成によれば、センサ層44の構成とゲート層26の構成とが同じであるため、第2PINダイオード42の温度に対する電流の変化傾向が第1PINダイオード36の温度に対する電流の変化傾向に近いものとなる。このため、温度センサ40の第2PINダイオード42を用いて、トランジスタ11の温度を高精度に検出することができる。

[0189] 加えて、第2PINダイオード42を形成するための専用のセンサ層44の形状を形成する必要がない。つまり、ゲート層26およびセンサ層44は、共通の形状によって形成できる。したがって、第2PINダイオード42およびトランジスタ11を容易に形成することができる。

[0190] ・図22において、アノード開口部22CがY軸方向において互いに離隔して2つ配置されているが、これに限られない。たとえば、図22の2つのアノード開口部22CをY軸方向に連通して1つのアノード開口部22Cとして構成されていてもよい。また、アノード開口部22Cは、Y軸方向において互いに離隔して3つ以上配置されていてもよい。

[0191] ・図22において、カソード電極48QがY軸方向において互いに離隔して2つ配置されているが、これに限られない。たとえば、図22の2つのカソード電極48QをY軸方向に接続して1つのカソード電極48Qとして構成されていてもよい。なお、図示されていないが、カソード電極48Pについても同様に変更してもよい。

- [0192] ・第2 PIN ダイオード42 (202) の別の例では、平面視において、センサ層44はリング状に代えて、Y軸方向に延びる直線状であってもよい。つまり、センサ層44から端部連結部44Bを省略してもよい。この場合、センサ層44は、たとえば2つのメインセンサ部44Aによって構成されている。
- [0193] ・上記各実施形態において、センサ層44 (204) の個数は任意に変更可能である。一例では、複数のセンサ層44 (204) がX軸方向において互いに離隔して配列されていてもよい。
- [0194] ・第1実施形態において、センサ層44の厚さTSは任意に変更可能である。一例では、センサ層44の厚さTSは、第1ゲート延在部26Dの厚さTG1よりも厚くてもよい。センサ層44の厚さTSは、第2ゲート延在部26Eの厚さTG2よりも厚くてもよい。この場合、センサ層44の厚さTSは、ゲートリッジ部26Cの厚さ(ゲート層26の厚さTG)よりも薄くてもよい。また別の例では、センサ層44の厚さTSは、ゲートリッジ部26Cの厚さ(ゲート層26の厚さTG)と等しくてもよい。
- [0195] ・第1実施形態において、センサ層44の幅WSは任意に変更可能である。一例では、センサ層44の幅WSは、ゲート層26の幅WGよりも短くてもよいし、あるいはゲート層26の幅WGよりも長くてもよい。
- [0196] ・第2実施形態において、センサ層204のセンサリッジ部204Cの厚さTSCは任意に変更可能である。一例では、センサリッジ部204Cの厚さTSCは、ゲート層26のゲートリッジ部26Cの厚さ(ゲート層26の厚さTG)よりも薄くてもよい。
- [0197] ・第2実施形態において、センサ層204の第1センサ延在部204Dの厚さTS1および第2センサ延在部204Eの厚さTS2の各々は任意に変更可能である。一例では、第1センサ延在部204Dの厚さTS1は、ゲート層26の第1ゲート延在部26Dの厚さTG1よりも厚くてもよいし、あるいは第1ゲート延在部26Dの厚さTG1よりも薄くてもよい。また、第1センサ延在部204Dの厚さTS1は、第2ゲート延在部26Eの厚さT

G 2 よりも厚くてもよいし、あるいは第 2 ゲート延在部 2 6 E の厚さ T G 2 よりも薄くてもよい。

[0198] また一例では、第 2 センサ延在部 2 0 4 E の厚さ T S 2 は、第 1 ゲート延在部 2 6 D の厚さ T G 1 よりも厚くてもよいし、あるいは第 1 ゲート延在部 2 6 D の厚さ T G 1 よりも薄くてもよい。また、第 2 センサ延在部 2 0 4 E の厚さ T S 2 は、第 2 ゲート延在部 2 6 E の厚さ T G 2 よりも厚くてもよいし、あるいは第 2 ゲート延在部 2 6 E の厚さ T G 2 よりも薄くてもよい。

[0199] ・第 2 実施形態において、センサ層 2 0 4 の構成は任意に変更可能である。一例では、第 1 センサ延在部 2 0 4 D および第 2 センサ延在部 2 0 4 E の一方を省略してもよい。

・上記各実施形態において、平面視におけるアノード電極 4 6 (2 0 6) の形状は任意に変更可能である。一例では、アノード電極 4 6 は、センサ層 4 4 のメインセンサ部 4 4 A に対応する領域に形成された、Y 軸方向に延びる直線状であってもよい。つまり、アノード電極 4 6 は、センサ層 4 4 の端部連結部 4 4 B に形成されていなくてもよい。

[0200] ・上記各実施形態において、アノード電極 4 6 (2 0 6) およびカソード電極 4 8 (2 0 8) は、ソース電極 2 8 およびドレイン電極 3 0 とは異なる材料によって形成されていてもよい。

[0201] ・上記各実施形態において、ゲート層 2 6 の構成は任意に変更可能である。一例では、ゲート層 2 6 から第 1 ゲート延在部 2 6 D および第 2 ゲート延在部 2 6 E の少なくとも一方を省略してもよい。

[0202] ・上記各実施形態において、センサ層 4 4 (2 0 4) の不純物濃度は、ゲート層 2 6 の不純物濃度と異なってもよい。温度センサ 4 0 (2 0 0) の電気的特性と温度との相関関係のマップ (テーブル) が予め設定されていればよい。

[0203] ・上記各実施形態において、窒化物半導体 1 3 からバッファ層 1 4 を省略してもよい。

本明細書において、「A および B のうちの少なくとも 1 つ」とは、「A の

み、または、Bのみ、または、AおよびBの両方」を意味するものとして理解されるべきである。

本開示で使用される「～上に」という用語は、文脈によって明らかにそうでないことが示されない限り、「～上に」と「～の上方に」との意味を含む。したがって、「第1層が第2層上に形成される」という表現は、或る実施形態では第1層が第2層に接触して第2層上に直接配置され得るが、他の実施形態では第1層が第2層に接触することなく第2層の上方に配置され得ることが意図される。すなわち、「～上に」という用語は、第1層と第2層との間に他の層が形成される構造を排除しない。たとえば、第2窒化物半導体層18が第1窒化物半導体層16上に形成される上記各実施形態は、2DEG24を安定して形成するために第2窒化物半導体層18と第1窒化物半導体層16との間に中間層が位置する構造も含む。

[0204] 本開示で使用されるZ軸方向は必ずしも鉛直方向である必要はなく、鉛直方向に完全に一致している必要もない。したがって、本開示による種々の構造（たとえば、図1に示される構造）は、本明細書で説明されるZ軸方向の「上」および「下」が鉛直方向の「上」および「下」であることに限定されない。たとえば、X軸方向が鉛直方向であってもよく、またはY軸方向が鉛直方向であってもよい。

[0205] <付記>

上記各実施形態および各変更例から把握できる技術的思想を以下に記載する。なお、限定する意図ではなく理解の補助のために、付記に記載した構成について実施形態中の対応する符号を括弧書きで示す。符号は、理解の補助のために例として示すものであり、各符号に記載された構成要素は、符号で示される構成要素に限定されるべきではない。

[0206] [付記A1]

半導体基板（12）と、

前記半導体基板（12）上に形成された窒化物半導体（13）によって構成され、かつ、ドレイン電極（30）、ソース電極（28）、およびゲート

電極（３２）と、前記ゲート電極（３２）と前記ソース電極（２８）との間に形成されたショットキーダイオード（３４）および第１ＰＩＮダイオード（３６）と、を含むトランジスタ（１１）と、

前記半導体基板（１２）上における前記トランジスタ（１１）とは異なる位置に設けられ、前記窒化物半導体（１３）によって構成された第２ＰＩＮダイオード（４２）を含む温度センサ（４０）と、を備える、窒化物半導体装置（１０）。

[0207] [付記Ａ２]

前記窒化物半導体（１３）は、

前記半導体基板（１２）上に形成された第１窒化物半導体層（１６）と、

前記第１窒化物半導体層（１６）上に形成され、前記第１窒化物半導体層（１６）よりもバンドギャップが大きい第２窒化物半導体層（１８）と、

前記第２窒化物半導体層（１８）上に形成され、アクセプタ型不純物を含む第３窒化物半導体層（２０）と、を含み、

前記第１ＰＩＮダイオード（３６）および前記第２ＰＩＮダイオード（４２）の双方は、前記第３窒化物半導体層（２０）、前記第２窒化物半導体層（１８）、および前記第１窒化物半導体層（１６）の間で構成されている付記Ａ１に記載の窒化物半導体装置。

[0208] [付記Ａ３]

前記トランジスタ（１１）は、

前記第１窒化物半導体層（１６）に含まれる電子走行層と、

前記第２窒化物半導体層（１８）に含まれる電子供給層と、

前記第３窒化物半導体層（２０）に含まれるゲート層（２６）と、を含み、

前記ソース電極（２８）および前記ドレイン電極（３０）は、前記電子走行層（１６）に生じる二次元電子ガス（２４）に電氣的に接続され、

前記ゲート電極（３２）は、前記ゲート層（２６）上に形成されている

付記Ａ２に記載の窒化物半導体装置。

[0209] [付記 A 4]

前記ゲート層 (26) は、前記ゲート電極 (32) との間でショットキー接合を形成する

付記 A 3 に記載の窒化物半導体装置。

[0210] [付記 A 5]

前記ゲート層 (26) は、

前記ゲート電極 (32) が位置するゲートリッジ部 (26C) と、

前記ゲートリッジ部 (26C) の幅方向 (X 軸方向) において前記ゲートリッジ部 (26C) から延在するゲート延在部 (26D, 26E) と、を含む

付記 A 3 または A 4 に記載の窒化物半導体装置。

[0211] [付記 A 6]

前記ゲート延在部 (26D, 26E) は、前記ゲートリッジ部 (26C) の幅方向 (X 軸方向) において前記ゲートリッジ部 (26C) を挟み込むように形成されている

付記 A 5 に記載の窒化物半導体装置。

[0212] [付記 A 7]

前記第 3 窒化物半導体層 (20) は、前記第 2 PIN ダイオード (42) を構成するセンサ層 (44) を含み、

前記第 2 PIN ダイオード (42) は、アノード電極 (46) およびカソード電極 (48) を有し、

前記アノード電極 (46) は、前記センサ層 (44) 上に形成され、

前記カソード電極 (48) は、前記第 2 窒化物半導体層 (18) に接するように形成されており、

前記センサ層 (44) の厚さ (TS) は、前記ゲートリッジ部 (26C) の厚さ (TGC) よりも薄い

付記 A 5 または A 6 に記載の窒化物半導体装置。

[0213] [付記 A 8]

前記ゲート延在部（２６Ｄ，２６Ｅ）は、前記ゲートリッジ部（２６Ｃ）よりも薄い厚さ（ＴＧ１，ＴＧ２）を有し、

前記センサ層（４４）の厚さ（ＴＳ）は、前記ゲート延在部（２６Ｄ，２６Ｅ）の厚さ（ＴＧ１，ＴＧ２）と等しい

付記Ａ７に記載の窒化物半導体装置。

[0214] [付記Ａ９]

前記アノード電極（４６）および前記カソード電極（４８）は、前記ソース電極（２８）および前記ドレイン電極（３０）と同じ材料によって形成されている

付記Ａ７またはＡ８に記載の窒化物半導体装置。

[0215] [付記Ａ１０]

前記アノード電極（４６）は、前記センサ層（４４）とオーミック接触している

付記Ａ７～Ａ９のいずれか１つに記載の窒化物半導体装置。

[0216] [付記Ａ１１]

前記第３窒化物半導体層（２０）は、前記第２ＰＩＮダイオード（４２）を構成するセンサ層（４４）を含み、

前記第２ＰＩＮダイオード（４２）は、アノード電極（４６）およびカソード電極（４８）を有し、

前記アノード電極（４６）は、前記センサ層（４４）上に形成され、

前記カソード電極（４８）は、前記第２窒化物半導体層（１８）に接するように形成されている

付記Ａ２～Ａ１０のいずれか１つに記載の窒化物半導体装置。

[0217] [付記Ａ１２]

前記センサ層（２０４）は、

前記アノード電極（２０６）が位置するセンサリッジ部（２０４Ｃ）と、

前記センサリッジ部（２０４Ｃ）の幅方向（Ｘ軸方向）において前記センサリッジ部（２０４Ｃ）から延在するセンサ延在部（２０４Ｄ，２０４Ｅ）

と、を含む

付記 A 1 1 に記載の窒化物半導体装置。

[0218] [付記 A 1 3]

前記センサ延在部（204D, 204E）は、前記センサリッジ部（204C）の幅方向（X軸方向）において前記センサリッジ部（204C）を挟み込むように形成されている

付記 A 1 2 に記載の窒化物半導体装置。

[0219] [付記 A 1 4]

前記第3窒化物半導体層（20）は、前記ゲート電極（32）との間でシヨットキー接合を形成するゲート層（26）を含み、

前記ゲート層（26）は、

前記ゲート電極（32）が位置するゲートリッジ部（26C）と、

前記ゲートリッジ部（26C）の幅方向（X軸方向）において前記ゲートリッジ部（26C）から延在するゲート延在部（26D, 26E）と、を含み、

前記センサリッジ部（204C）の厚さ（TSC）は、前記ゲートリッジ部（26C）の厚さ（TGC）と等しい

付記 A 1 2 に記載の窒化物半導体装置。

[0220] [付記 A 1 5]

前記窒化物半導体（13）は、

トランジスタ動作に寄与するアクティブ領域（102）と、

前記アクティブ領域（102）を囲む外周領域（104）と、を含み、

前記第2PINダイオード（42）は、前記外周領域（104）に形成されている

付記 A 1 ～ A 1 4 のいずれか 1 つに記載の窒化物半導体装置。

[0221] [付記 A 1 6]

装置表面（70）に形成されたドレインパッド（74）、ソースパッド（76）、およびゲートパッド（78）を含む

付記 A 1 ～ A 1 5 のいずれか 1 つに記載の窒化物半導体装置。

[0222] [付記 A 1 7]

装置表面 (70) に形成されたアノードパッド (80) を含み、
前記ソースパッド (76) は、前記ソース電極 (28) と前記温度センサ
(40) のカソード電極 (48) との双方と電氣的に接続されている
付記 A 1 6 に記載の窒化物半導体装置。

[0223] [付記 A 1 8]

前記トランジスタ (11) は、前記第 3 窒化物半導体層 (20) に含まれるゲート層 (26) を含み、
平面視における前記センサ層 (44) の形状は、平面視における前記ゲート層 (26) の形状と同じである
付記 A 2 ～ A 1 4 のいずれか 1 つに記載の窒化物半導体装置。

[0224] [付記 A 1 9]

付記 A 1 ～ A 1 8 のいずれか 1 つに記載の窒化物半導体装置 (10) と、
前記窒化物半導体装置 (10) を封止する封止樹脂 (50) と、
前記封止樹脂 (50) の表面 (50A) に設けられた外部電極 (52) と
、を備える、窒化物半導体ユニット (10U) 。

[0225] [付記 B 1]

半導体基板 (12) 上に窒化物半導体 (13) を形成することと、
前記窒化物半導体 (13) に、ドレイン電極 (30)、ソース電極 (28)
、およびゲート電極 (32) と、前記ゲート電極 (32) と前記ソース電極 (28) との間に形成されたショットキーダイオード (34) および第 1 PIN ダイオード (36) と、を含むトランジスタ (11) を形成することと、

前記半導体基板 (12) 上における前記トランジスタ (11) とは異なる位置において、前記窒化物半導体 (13) によって構成された第 2 PIN ダイオード (42) を含む温度センサ (40) を形成することと、を備える、窒化物半導体装置 (10) の製造方法。

[0226] [付記 B 2]

前記半導体基板（１２）上に前記窒化物半導体（１３）を形成することは、

前記半導体基板（１２）上に第１窒化物半導体層（１６）を形成することと、

前記第１窒化物半導体層（１６）よりもバンドギャップが大きい第２窒化物半導体層（１８）を前記第１窒化物半導体層（１６）上に形成することと、

アクセプタ型不純物を含む第３窒化物半導体層（２０）を前記第２窒化物半導体層（１８）上に形成することと、を含み、

前記第１ＰＩＮダイオード（３６）および前記第２ＰＩＮダイオード（４２）の双方は、前記第３窒化物半導体層（２０）、前記第２窒化物半導体層（１８）、および前記第１窒化物半導体層（１６）の間で構成されている

付記Ｂ１に記載の窒化物半導体装置の製造方法。

[0227] [付記 B 3]

前記トランジスタ（１１）を形成することは、前記第３窒化物半導体層（２０）をエッチングすることによってゲート層（２６）を形成することを含み、

前記温度センサ（４０）を形成することは、前記第３窒化物半導体層（２０）のうち前記ゲート層（２６）とは異なる位置をエッチングすることによってセンサ層（４４）を形成することを含み、

前記ゲート層（２６）および前記センサ層（４４）は、共通の工程で形成される

付記Ｂ２に記載の窒化物半導体装置の製造方法。

[0228] [付記 B 4]

前記トランジスタ（１１）を形成することは、

前記ゲート層（２６）上にゲート電極（３２）を形成することと、

前記第１窒化物半導体層（１６）に生じる二次元電子ガス（２４）と電気

的に接続されたソース電極（２８）およびドレイン電極（３０）を形成することと、を含み、

前記ゲート層（２６）は、前記ゲート電極（３２）との間でショットキー接合を形成する

付記Ｂ３に記載の窒化物半導体装置の製造方法。

[0229] [付記Ｂ５]

前記ゲート層（２６）を形成することは、

前記ゲート電極（３２）が位置するゲートリッジ部（２６Ｃ）を形成することと、

前記ゲートリッジ部（２６Ｃ）の幅方向（Ｘ軸方向）において前記ゲートリッジ部（２６Ｃ）から延在するゲート延在部（２６Ｄ，２６Ｅ）を形成することと、を含み、

前記センサ層（４４）および前記ゲート延在部（２６Ｄ，２６Ｅ）は、共通の工程で形成される

付記Ｂ３またはＢ４に記載の窒化物半導体装置の製造方法。

[0230] [付記Ｂ６]

前記温度センサ（４０）を形成することは、

前記センサ層（４４）上にアノード電極（４６）を形成することと、

前記ソース電極（２８）および前記ドレイン電極（３０）とは異なる位置において、前記第２窒化物半導体層（１８）と接するようにカソード電極（４８）を形成することと、を含み、

前記アノード電極（４６）は、前記センサ層（４４）とオーミック接触している

付記Ｂ３～Ｂ５のいずれか１つに記載の窒化物半導体装置の製造方法。

[0231] [付記Ｂ７]

前記アノード電極（４６）、前記カソード電極（４８）、前記ソース電極（２８）、および前記ドレイン電極（３０）は、共通の工程で形成される

付記Ｂ６に記載の窒化物半導体装置の製造方法。

[0232] [付記 B 8]

前記センサ層（204）を形成することは、
センサリッジ部（204C）を形成することと、
前記センサリッジ部（204C）の幅方向（X軸方向）において前記センサリッジ部（204C）から延在するセンサ延在部（204D, 204E）を形成することと、を含む

付記 B 3 または B 4 に記載の窒化物半導体装置の製造方法。

[0233] [付記 B 9]

前記ゲート層（26）を形成することは、
前記ゲート電極（32）が位置するゲートリッジ部（26C）を形成することと、
前記ゲートリッジ部（26C）の幅方向（X軸方向）において前記ゲートリッジ部（26C）から延在するゲート延在部（26D, 26E）を形成することと、を含み、

前記センサリッジ部（204C）および前記ゲートリッジ部（26C）は、共通の工程で形成されている

付記 B 8 に記載の窒化物半導体装置の製造方法。

[0234] [付記 B 10]

前記センサ延在部（204D, 204E）および前記ゲート延在部（26D, 26E）は、共通の工程で形成されている

付記 B 9 に記載の窒化物半導体装置の製造方法。

[0235] [付記 B 11]

前記窒化物半導体（13）は、
トランジスタ動作に寄与するアクティブ領域（102）と、
前記アクティブ領域（102）を囲む外周領域（104）と、を含み、
前記第2PINダイオード（42）は、前記外周領域（104）に形成されている

付記 B 1 ～ B 10 のいずれか 1 つに記載の窒化物半導体装置の製造方法。

[0236] 以上の説明は単に例示である。本開示の技術を説明する目的のために列挙された構成要素および方法（製造プロセス）以外に、より多くの考えられる組み合わせおよび置換が可能であることを当業者は認識し得る。本開示は、特許請求の範囲を含む本開示の範囲内に含まれるすべての代替、変形、および変更を包含することが意図される。

符号の説明

- [0237] 1 0…窒化物半導体装置
1 0 U…窒化物半導体ユニット
1 1…トランジスタ
1 2…半導体基板
1 3…窒化物半導体
1 4…バッファ層
1 6…第1 窒化物半導体層
1 8…第2 窒化物半導体層
2 0…第3 窒化物半導体層
2 2…パッシベーション層
2 2 A…ソース開口部
2 2 B…ドレイン開口部
2 2 C…アノード開口部
2 2 D, 2 2 D A, 2 2 D B…カソード開口部
2 4…2 D E G（二次元電子ガス）
2 6…ゲート層
2 6 A…底面
2 6 B…上面
2 6 C…ゲートリッジ部
2 6 D…第1 ゲート延在部
2 6 E…第2 ゲート延在部
2 6 F…メインゲート部

2 6 G…端部連結部
2 6 H…中間連結部
2 8…ソース電極
2 8 A…ソースコンタクト部
2 8 B…ソースフィールドプレート部
2 8 C…端部
3 0…ドレイン電極
3 0 A…ドレインコンタクト部
3 0 B…ドレインプレート部
3 2…ゲート電極
3 2 A…底面
3 2 B…上面
3 2 C…側面
3 4…ショットキーダイオード
3 6…第1 P I N ダイオード
4 0…温度センサ
4 2…第2 P I N ダイオード
4 4…センサ層
4 4 A…メインセンサ部
4 4 B, 4 4 B A…端部連結部
4 4 B B…中間連結部
4 4 C…センサリッジ部
4 4 D…第1 センサ延在部
4 4 E…第2 センサ延在部
4 6…アノード電極
4 6 A…アノードコンタクト部
4 6 B…アノードプレート部
4 8, 4 8 P, 4 8 Q…カソード電極

4 8 A …カソードコンタクト部

4 8 B …カソードプレート部

5 0 …封止樹脂

5 0 A …表面

5 2 …外部電極

5 4 …ドレイン外部電極

5 6 …ソース外部電極

5 8 …ゲート外部電極

6 0 …アノード外部電極

6 2 …カソード外部電極

7 0 …装置表面

7 2 …電極パッド

7 4 …ドレインパッド

7 6 …ソースパッド

7 8 …ゲートパッド

8 0 …アノードパッド

1 0 0 …形成パターン

1 0 2 …アクティブ領域

1 0 4 …外周領域

2 0 0 …温度センサ

2 0 2 …第 2 P I N ダイオード

2 0 4 …センサ層

2 0 4 A …底面

2 0 4 B …上面

2 0 4 C …センサリッジ部

2 0 4 D …第 1 センサ延在部

2 0 4 E …第 2 センサ延在部

2 0 6 …アノード電極

206A…アノードコンタクト部

206B…アノードプレート部

208…カソード電極

208A…カソードコンタクト部

208B…カソードプレート部

210…金属部材

800…金属層

802…第1マスク

804…第2マスク

806…第3マスク

808…パッシベーション層

810…第4マスク

812…金属層

814…第5マスク

820…センサ金属層

822…第1マスク

824…第2マスク

826…第3マスク

TG…ゲート層の厚さ

TGC…ゲートリッジ部の厚さ

TG1…第1ゲート延在部の厚さ

TG2…第2ゲート延在部の厚さ

TS…センサ層の厚さ

TSC…センサリッジ部の厚さ

TS1…第1センサ延在部の厚さ

TS2…第2センサ延在部の厚さ

WG…ゲート層の幅

WS…センサ層の幅

W A …アノードプレート部の幅

W S C …センサリッジ部の幅

請求の範囲

[請求項1]

半導体基板と、

前記半導体基板上に形成された窒化物半導体によって構成され、かつ、ドレイン電極、ソース電極、およびゲート電極と、前記ゲート電極と前記ソース電極との間に形成されたショットキーダイオードおよび第1 PINダイオードと、を含むトランジスタと、

前記半導体基板上における前記トランジスタとは異なる位置に設けられ、前記窒化物半導体によって構成された第2 PINダイオードを含む温度センサと、

を備える、窒化物半導体装置。

[請求項2]

前記窒化物半導体は、

前記半導体基板上に形成された第1 窒化物半導体層と、

前記第1 窒化物半導体層上に形成され、前記第1 窒化物半導体層よりもバンドギャップが大きい第2 窒化物半導体層と、

前記第2 窒化物半導体層上に形成され、アクセプタ型不純物を含む第3 窒化物半導体層と、

を含み、

前記第1 PINダイオードおよび前記第2 PINダイオードの双方は、前記第3 窒化物半導体層、前記第2 窒化物半導体層、および前記第1 窒化物半導体層の間で構成されている

請求項1に記載の窒化物半導体装置。

[請求項3]

前記トランジスタは、

前記第1 窒化物半導体層に含まれる電子走行層と、

前記第2 窒化物半導体層に含まれる電子供給層と、

前記第3 窒化物半導体層に含まれるゲート層と、

を含み、

前記ソース電極および前記ドレイン電極は、前記電子走行層に生じる二次元電子ガスに電氣的に接続され、

前記ゲート電極は、前記ゲート層上に形成されている

請求項 2 に記載の窒化物半導体装置。

[請求項4] 前記ゲート層は、前記ゲート電極との間でショットキー接合を形成する

請求項 3 に記載の窒化物半導体装置。

[請求項5] 前記ゲート層は、
前記ゲート電極が位置するゲートリッジ部と、
前記ゲートリッジ部の幅方向において前記ゲートリッジ部から延在するゲート延在部と、
を含む

請求項 3 または 4 に記載の窒化物半導体装置。

[請求項6] 前記ゲート延在部は、前記ゲートリッジ部の幅方向において前記ゲートリッジ部を挟み込むように形成されている

請求項 5 に記載の窒化物半導体装置。

[請求項7] 前記第 3 窒化物半導体層は、前記第 2 P I N ダイオードを構成するセンサ層を含み、

前記第 2 P I N ダイオードは、アノード電極およびカソード電極を有し、

前記アノード電極は、前記センサ層上に形成され、

前記カソード電極は、前記第 2 窒化物半導体層に接するように形成されており、

前記センサ層の厚さは、前記ゲートリッジ部の厚さよりも薄い

請求項 5 または 6 に記載の窒化物半導体装置。

[請求項8] 前記ゲート延在部は、前記ゲートリッジ部よりも薄い厚さを有し、
前記センサ層の厚さは、前記ゲート延在部の厚さと等しい

請求項 7 に記載の窒化物半導体装置。

[請求項9] 前記アノード電極および前記カソード電極は、前記ソース電極および前記ドレイン電極と同じ材料によって形成されている

請求項 7 または 8 に記載の窒化物半導体装置。

[請求項10] 前記アノード電極は、前記センサ層とオーミック接触している
請求項 7 ～ 9 のいずれか一項に記載の窒化物半導体装置。

[請求項11] 前記第 3 窒化物半導体層は、前記第 2 P I N ダイオードを構成する
センサ層を含み、

前記第 2 P I N ダイオードは、アノード電極およびカソード電極を
有し、

前記アノード電極は、前記センサ層上に形成され、

前記カソード電極は、前記第 2 窒化物半導体層に接するように形成
されている

請求項 2 ～ 1 0 のいずれか一項に記載の窒化物半導体装置。

[請求項12] 前記センサ層は、

前記アノード電極が位置するセンサリッジ部と、

前記センサリッジ部の幅方向において前記センサリッジ部から延在
するセンサ延在部と、

を含む

請求項 1 1 に記載の窒化物半導体装置。

[請求項13] 前記センサ延在部は、前記センサリッジ部の幅方向において前記セ
ンサリッジ部を挟み込むように形成されている

請求項 1 2 に記載の窒化物半導体装置。

[請求項14] 前記第 3 窒化物半導体層は、前記ゲート電極との間でショットキー
接合を形成するゲート層を含み、

前記ゲート層は、

前記ゲート電極が位置するゲートリッジ部と、

前記ゲートリッジ部の幅方向において前記ゲートリッジ部から延在
するゲート延在部と、

を含み、

前記センサリッジ部の厚さは、前記ゲートリッジ部の厚さと等しい

請求項 1 2 に記載の窒化物半導体装置。

[請求項15]

前記窒化物半導体は、

トランジスタ動作に寄与するアクティブ領域と、

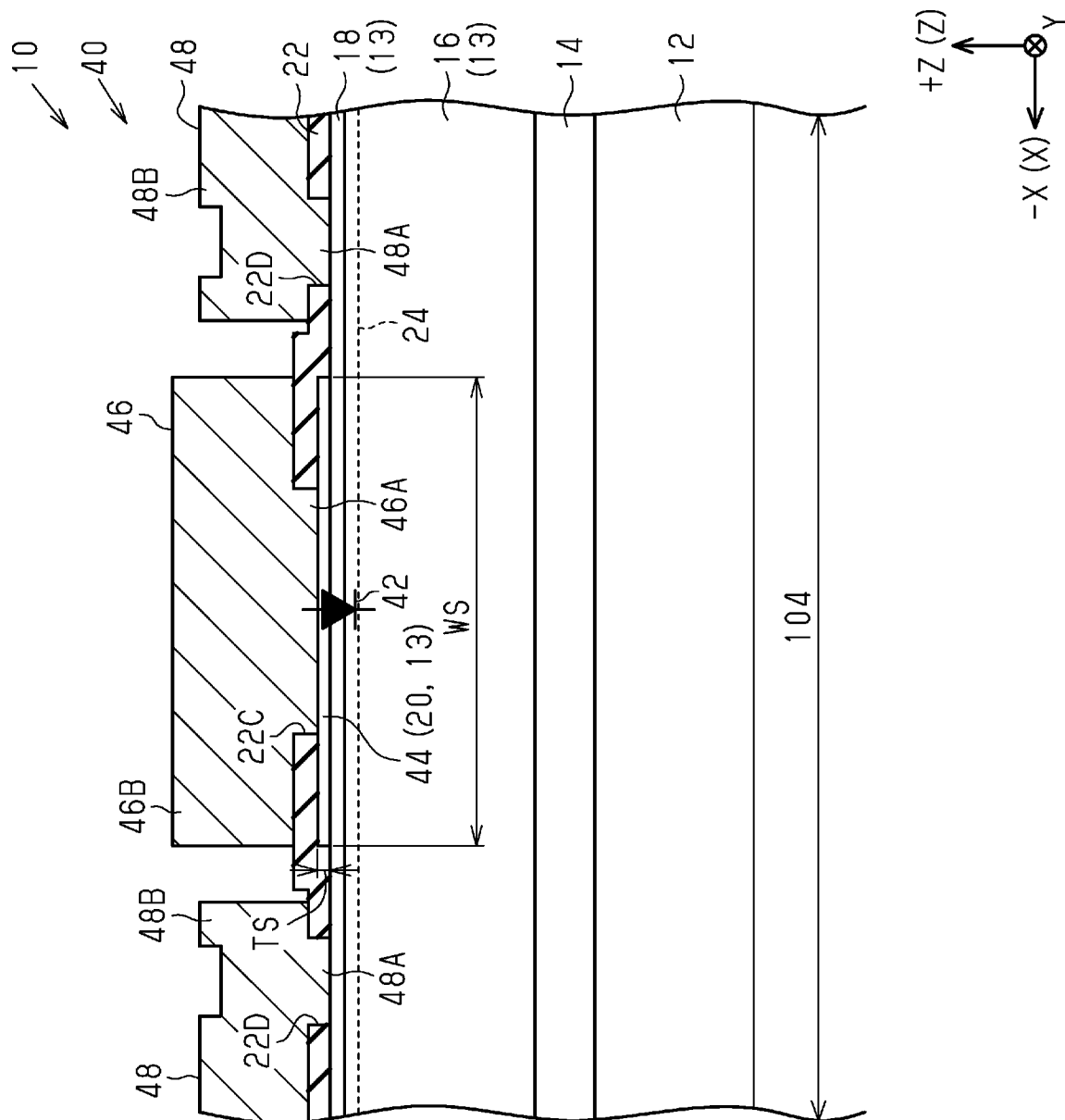
前記アクティブ領域を囲む外周領域と、

を含み、

前記第 2 P I N ダイオードは、前記外周領域に形成されている

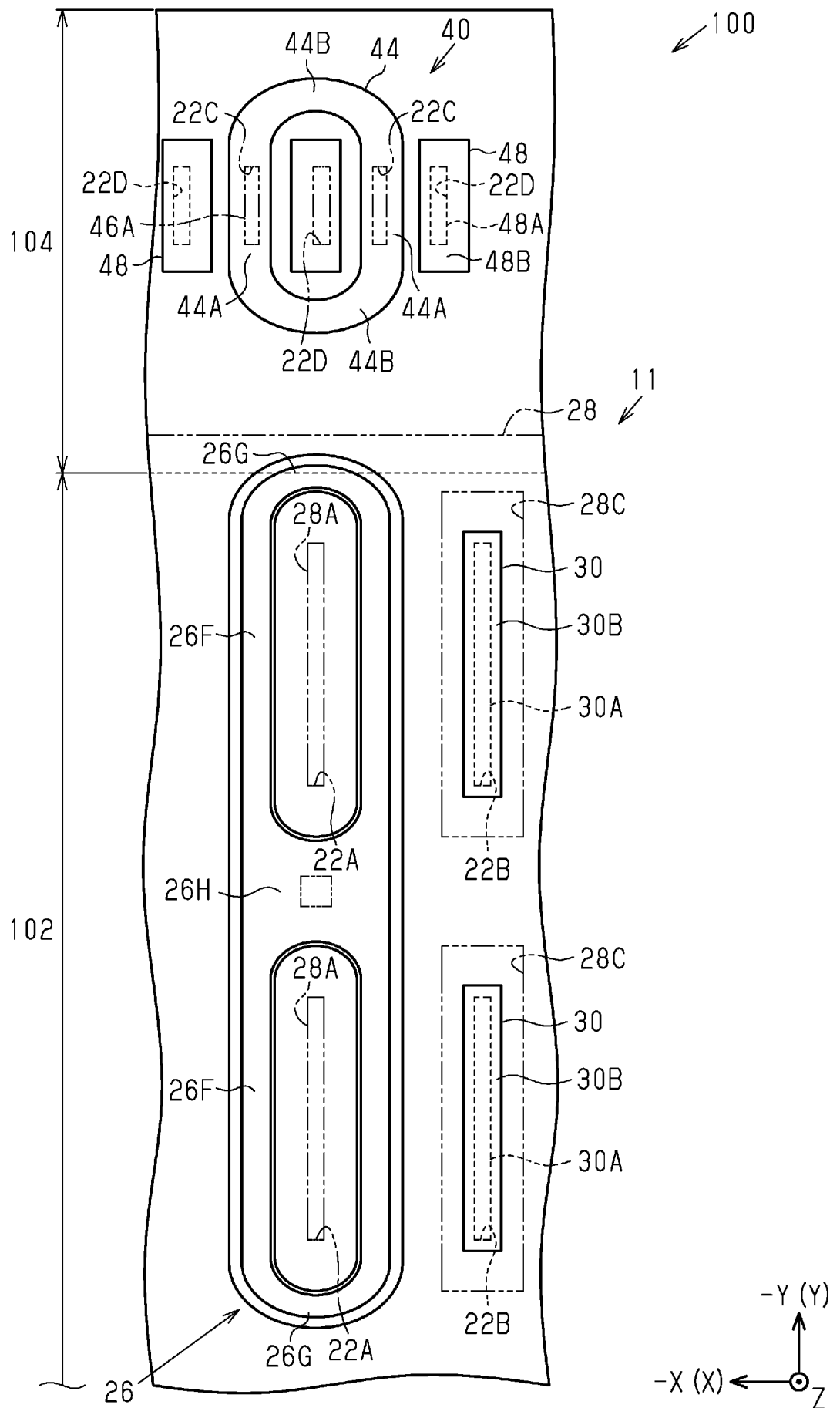
請求項 1 ～ 1 4 のいずれか一項に記載の窒化物半導体装置。

[図2]

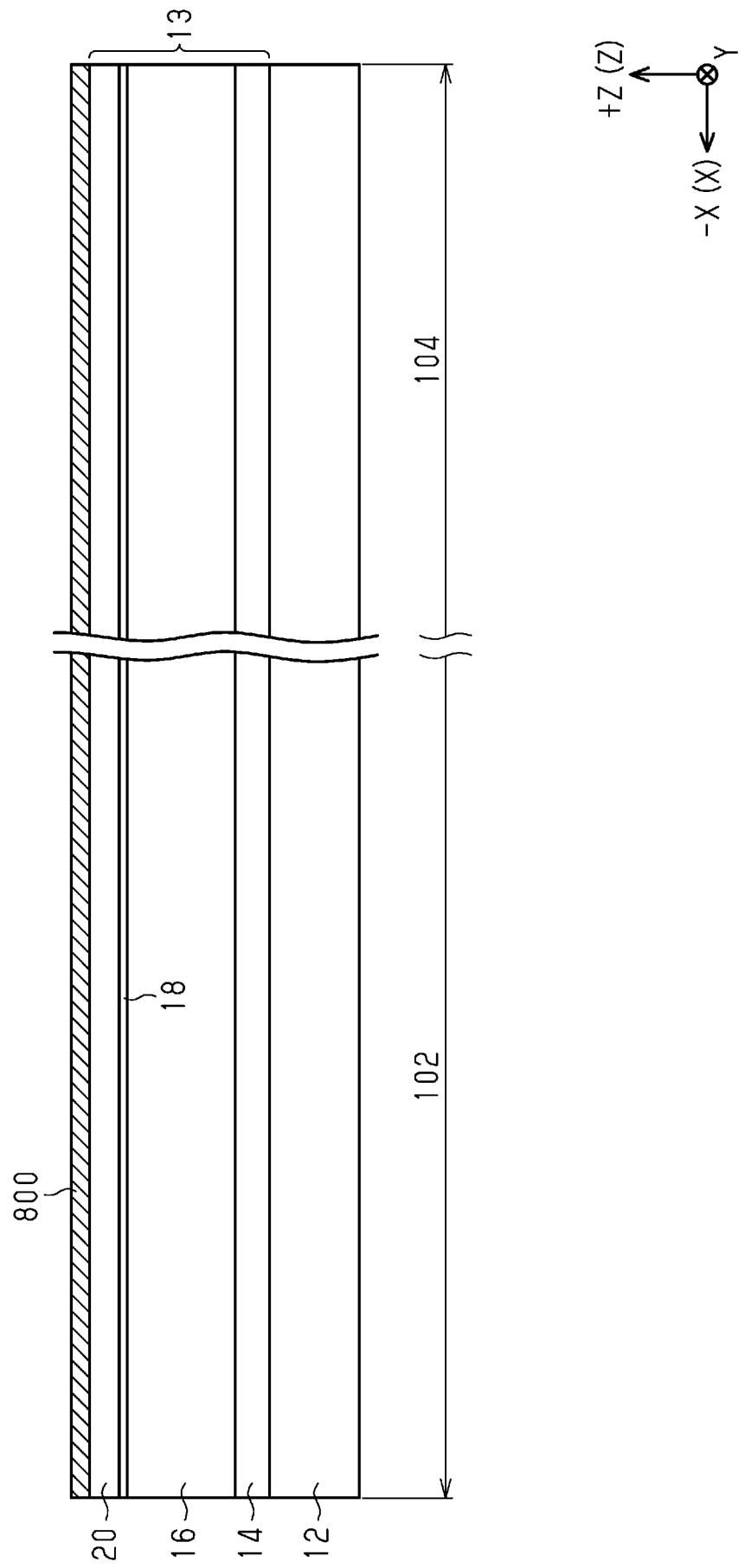


[図3]

図3

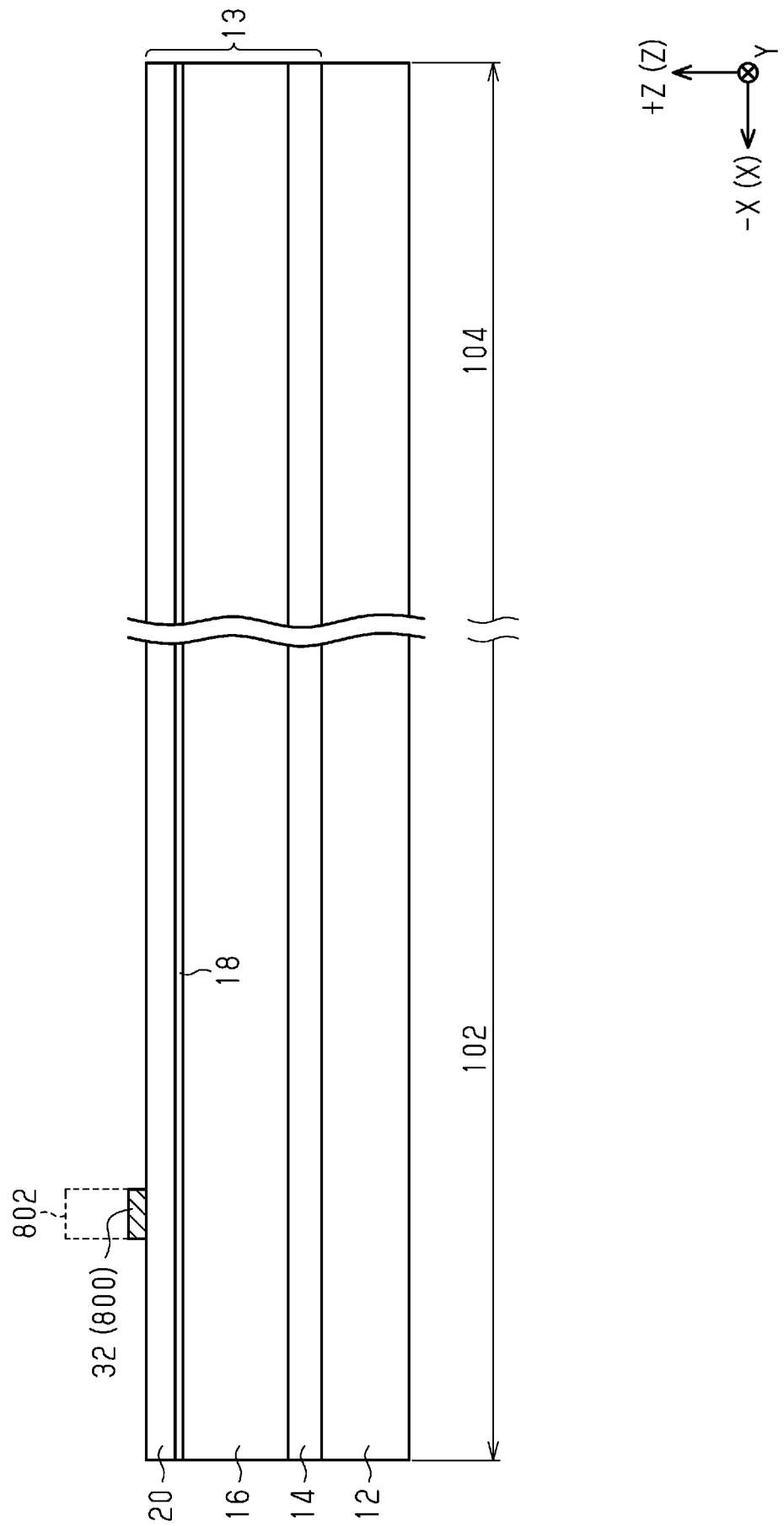


[図5]

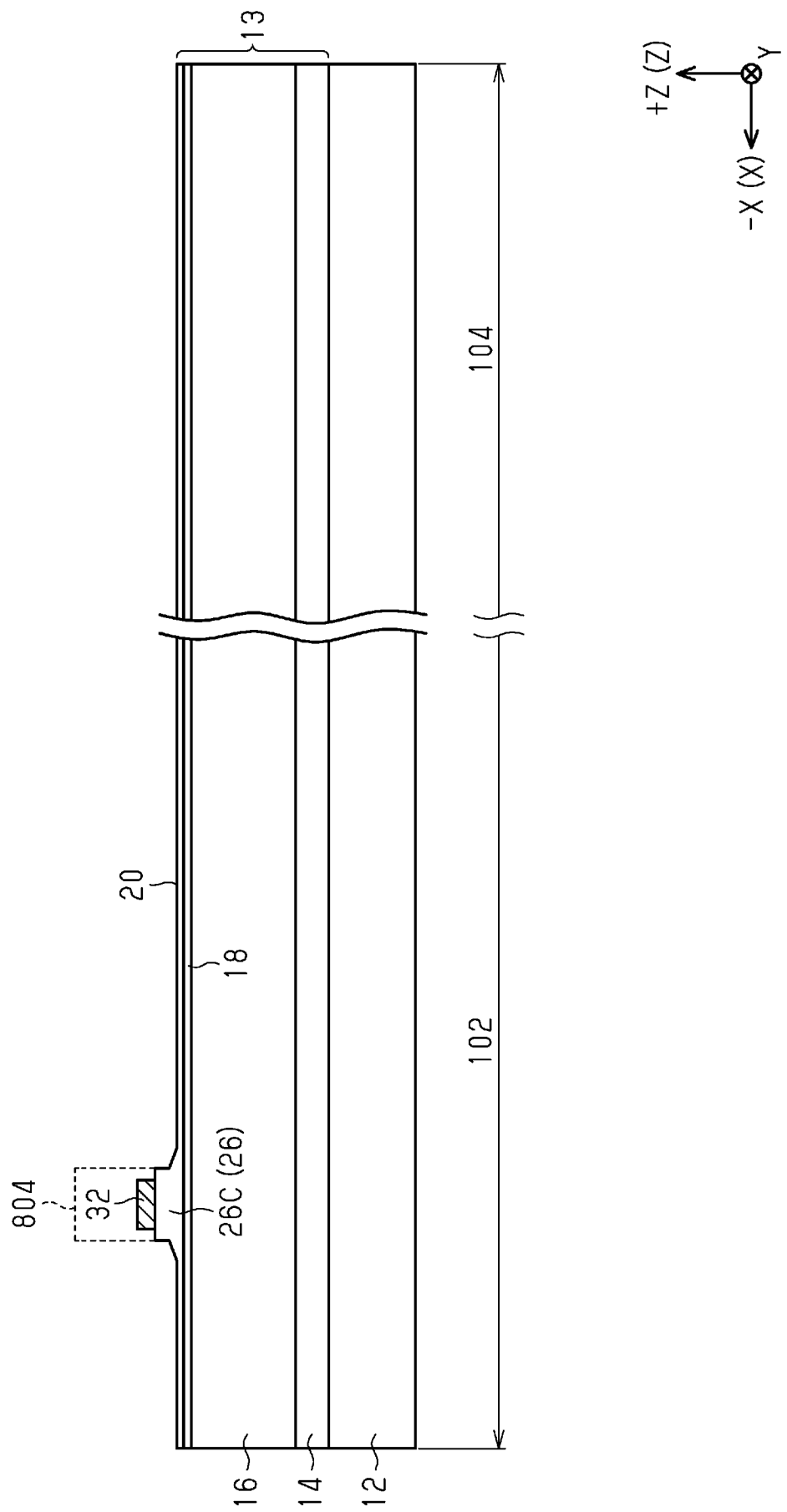


[図6]

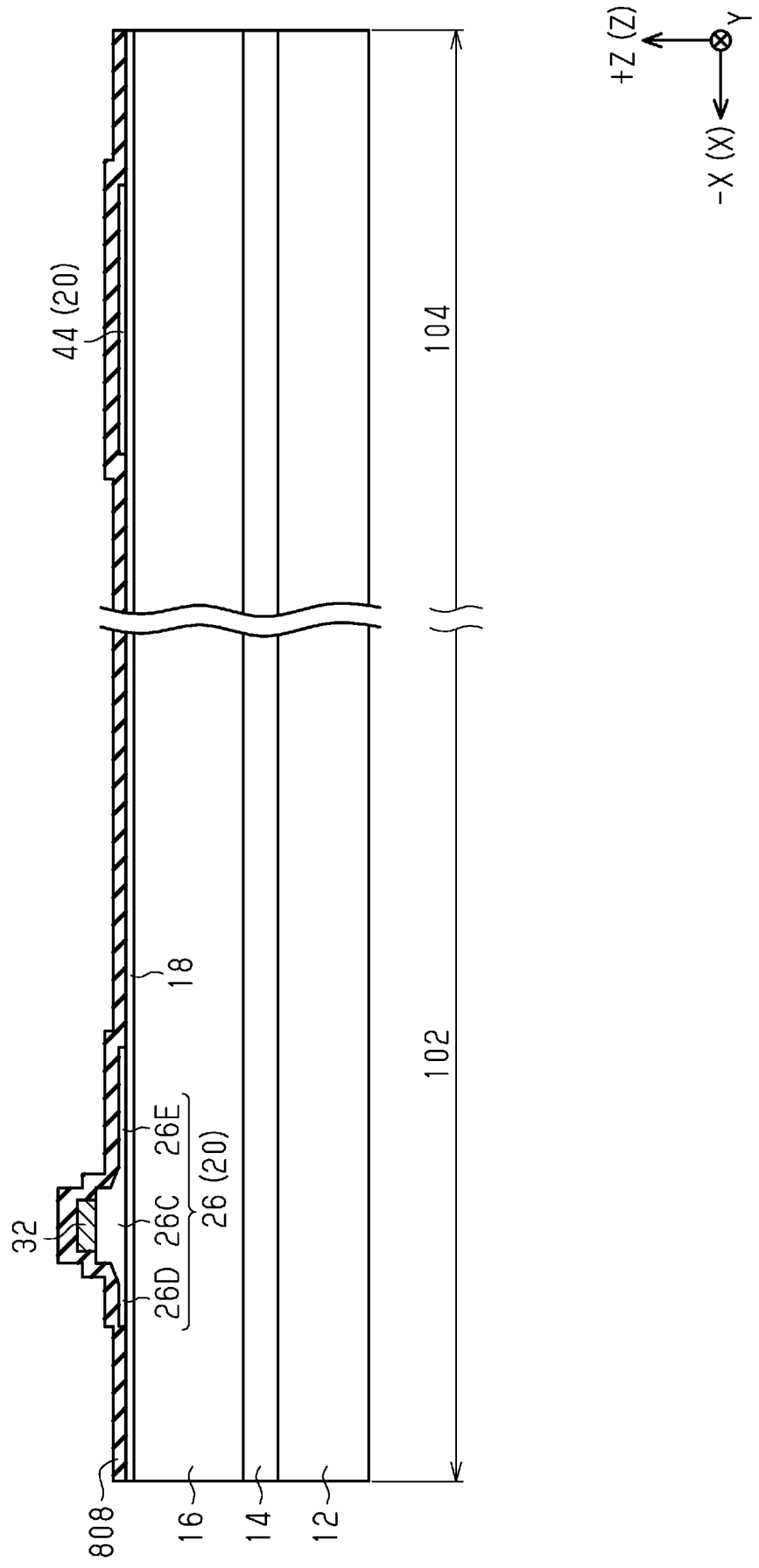
図6



[図7]

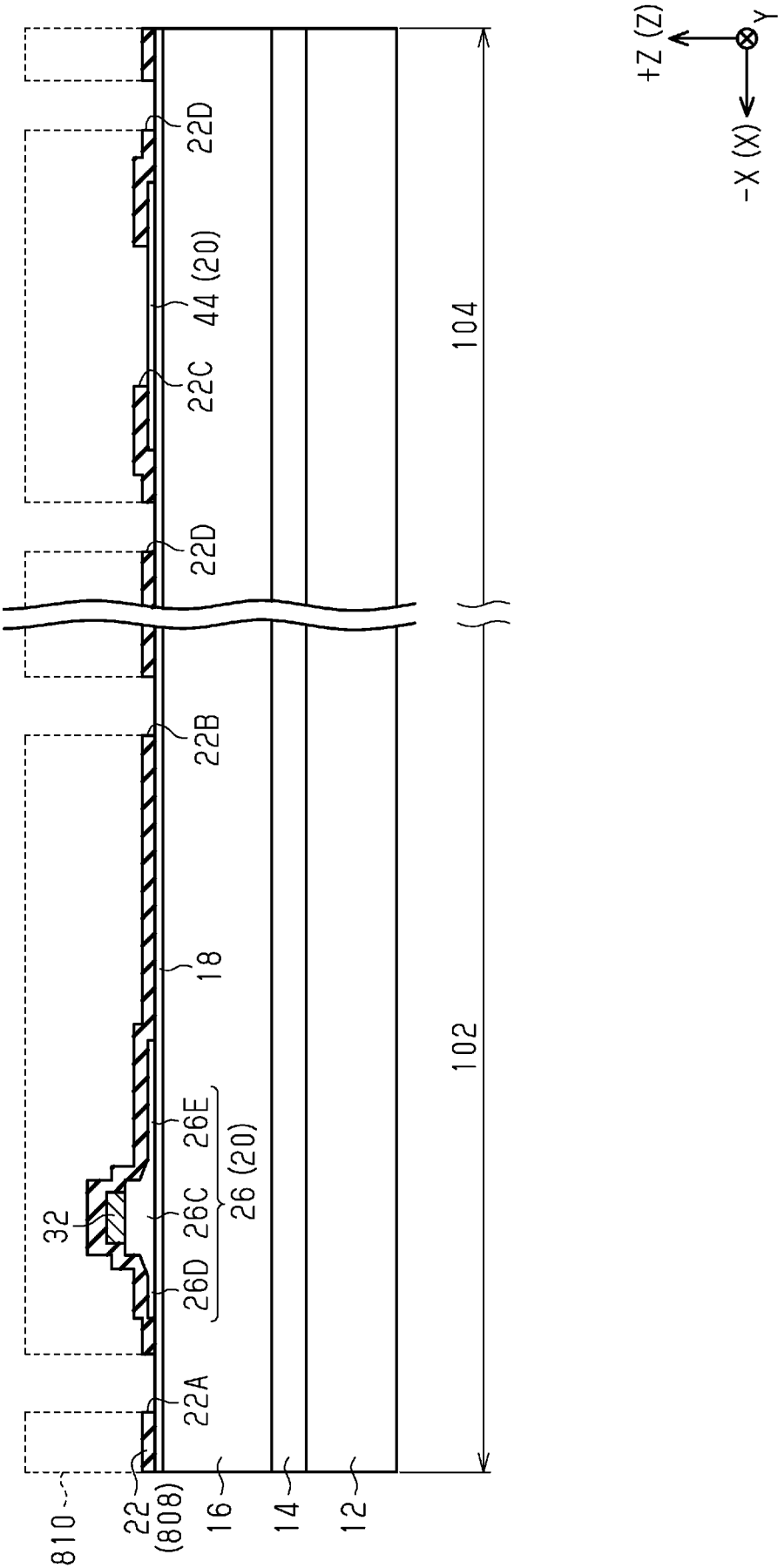


[図9]



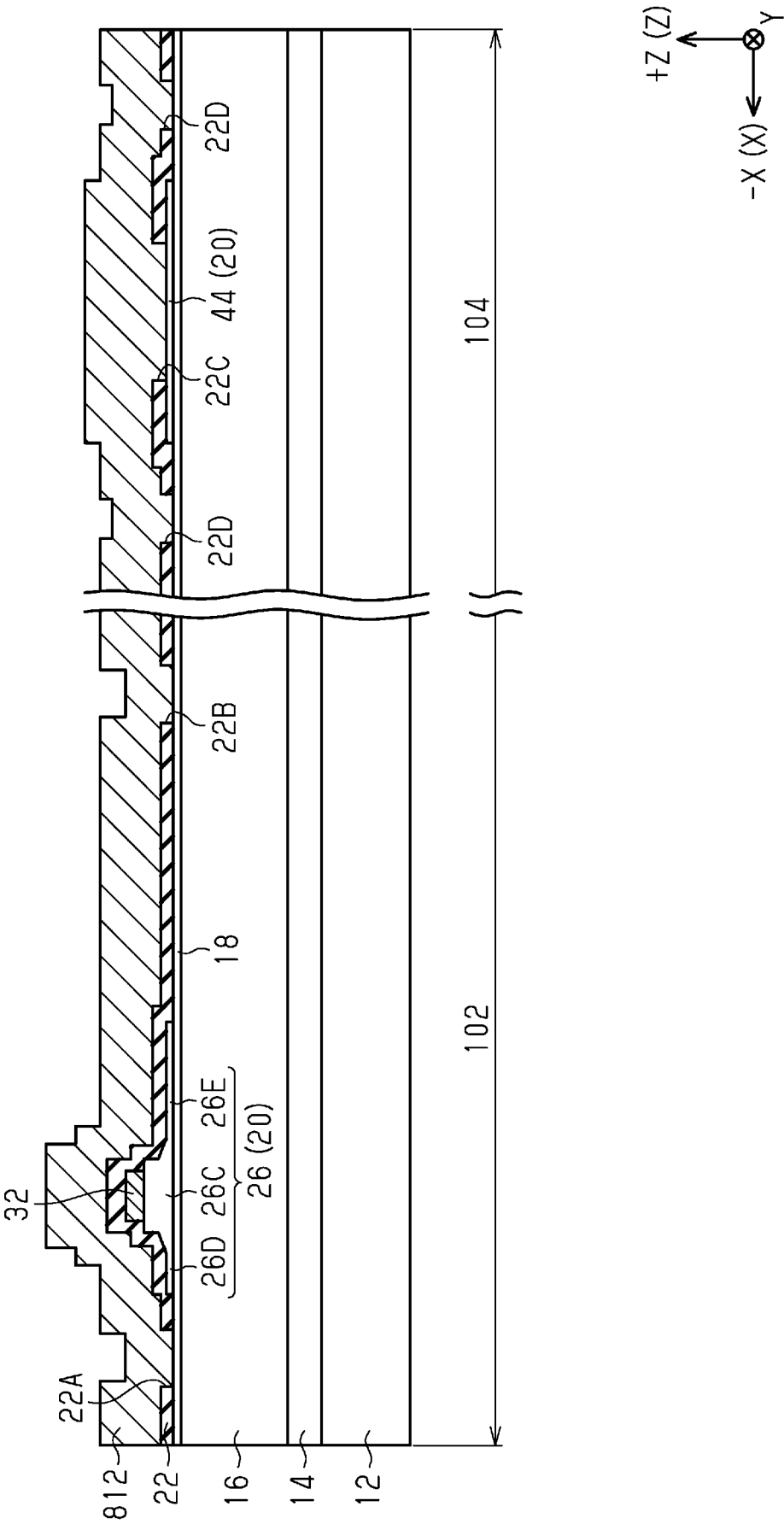
[図10]

図10



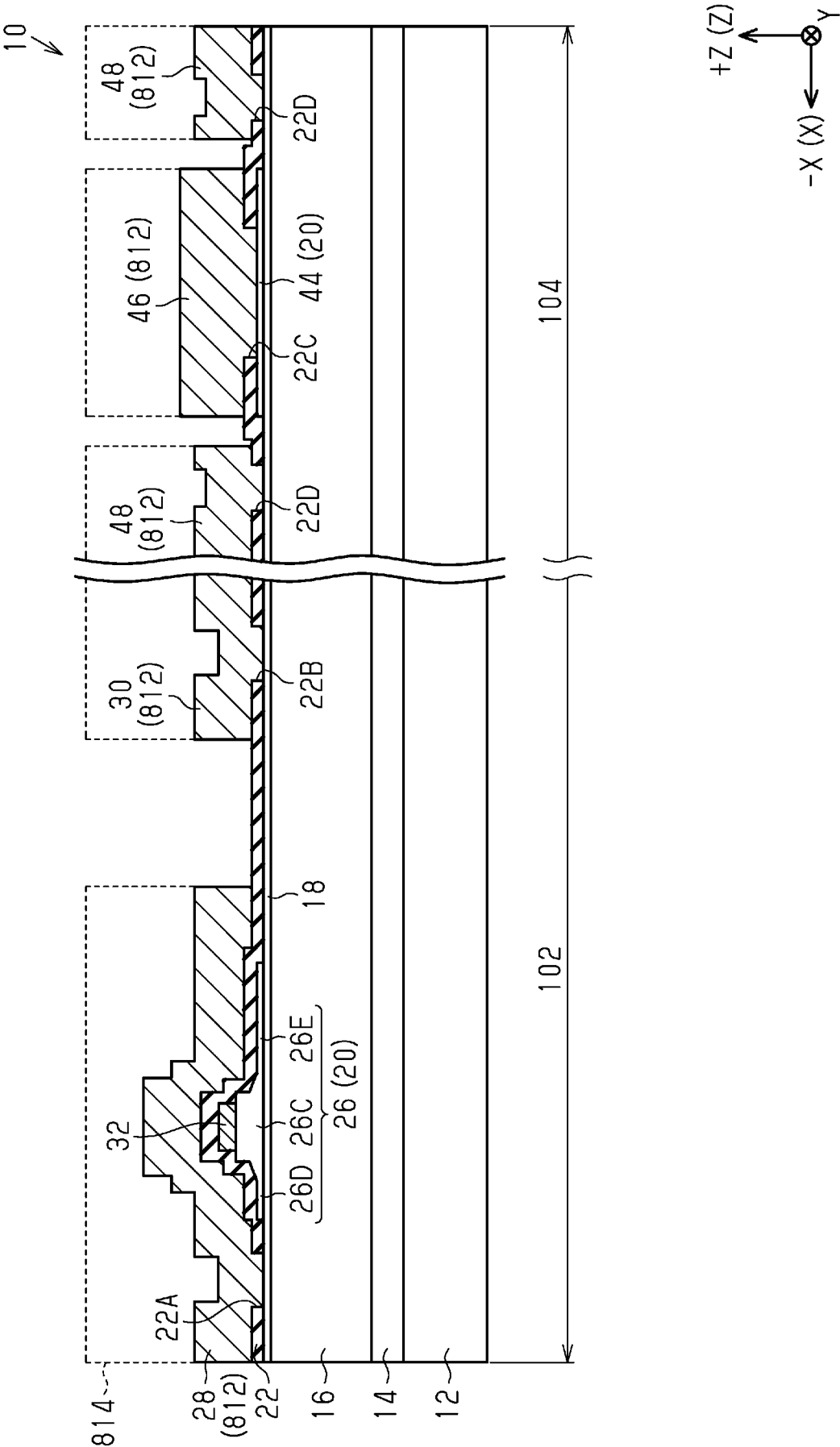
[図11]

図11



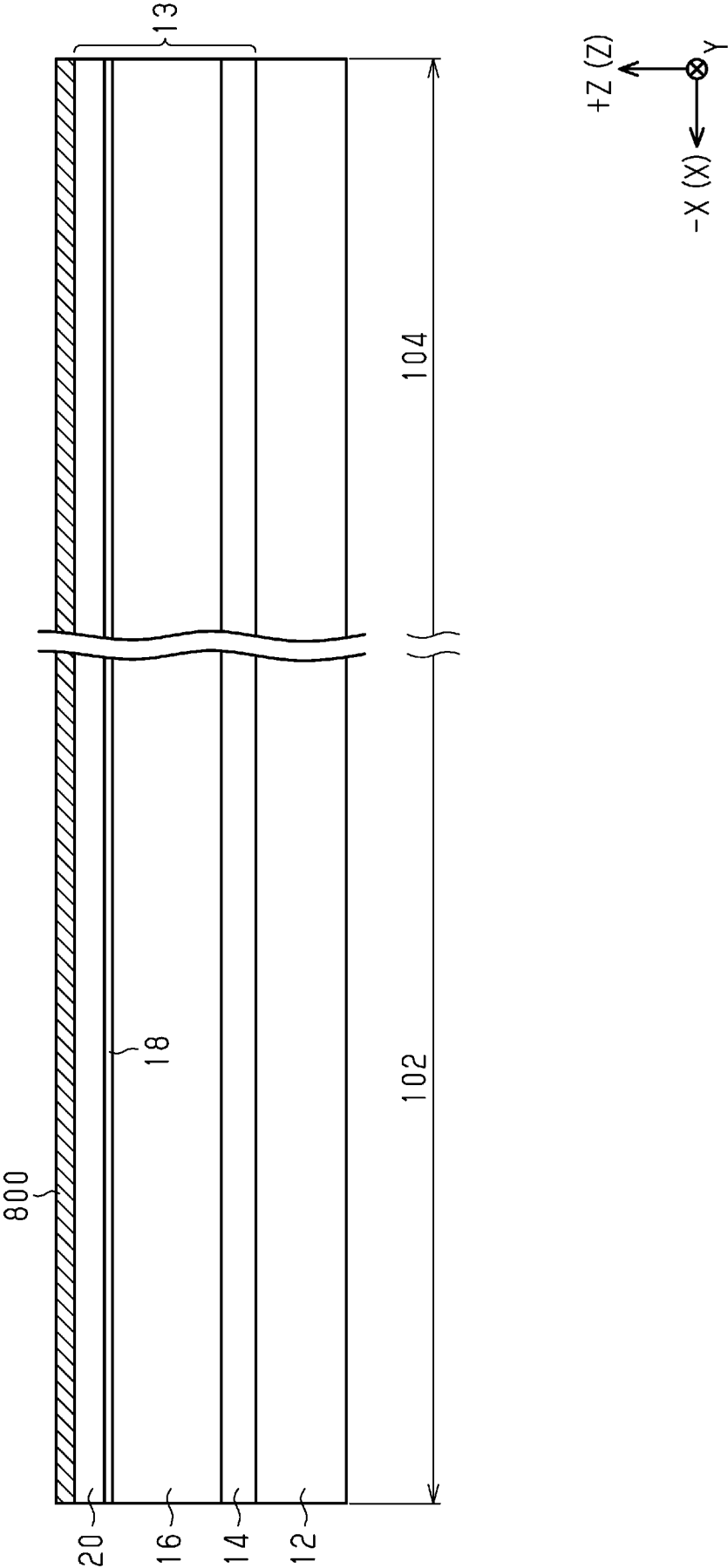
[図12]

図12



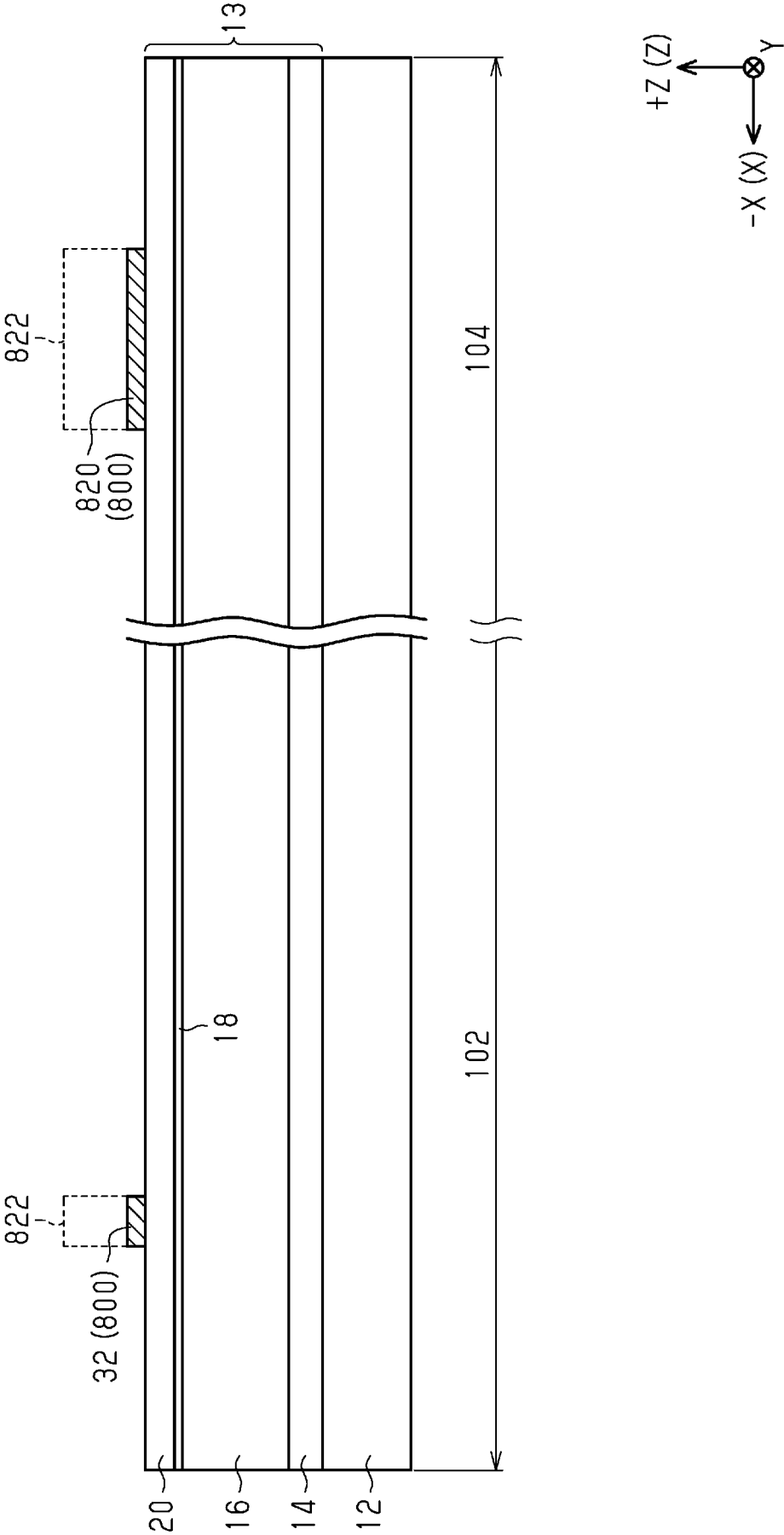
[図14]

図14



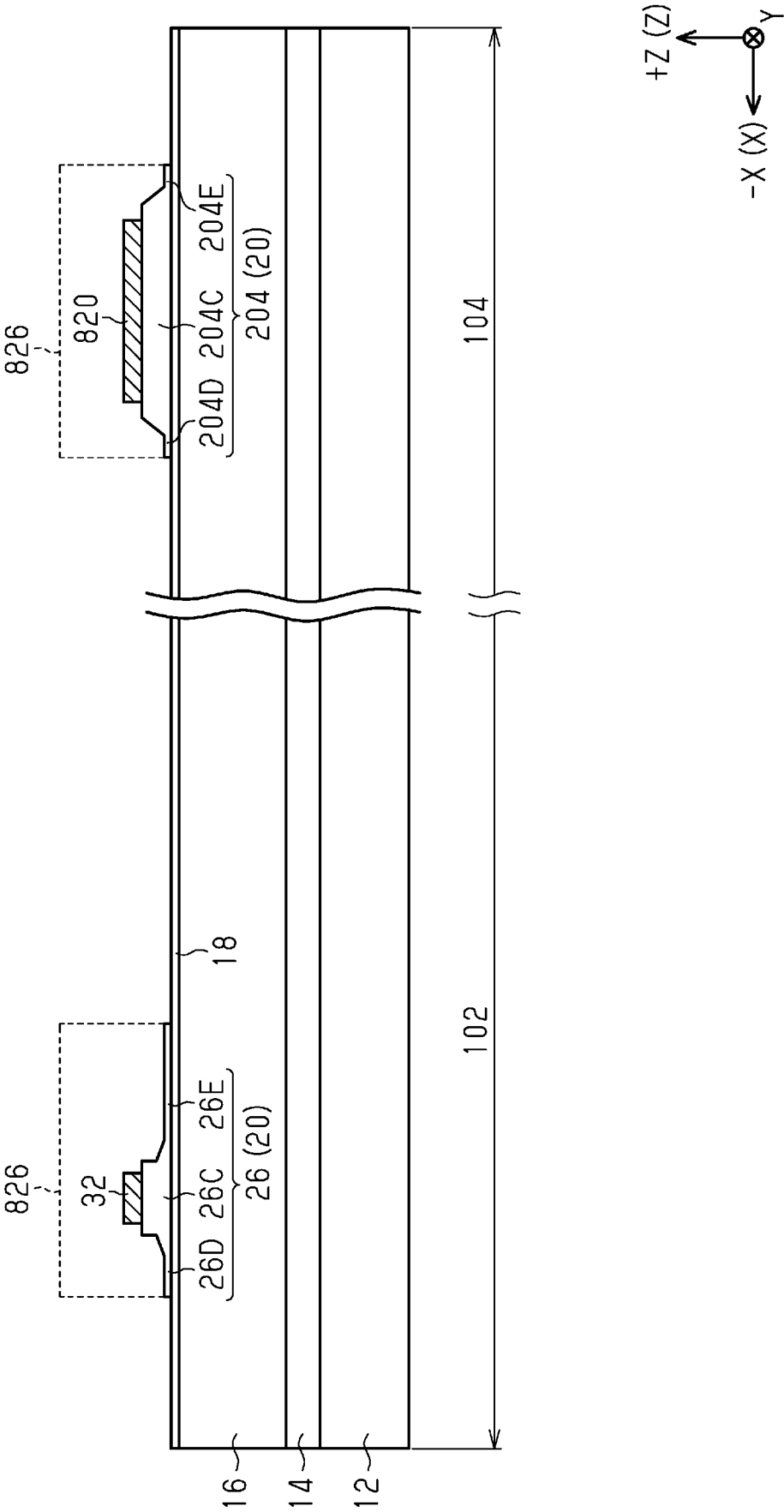
[図15]

図15



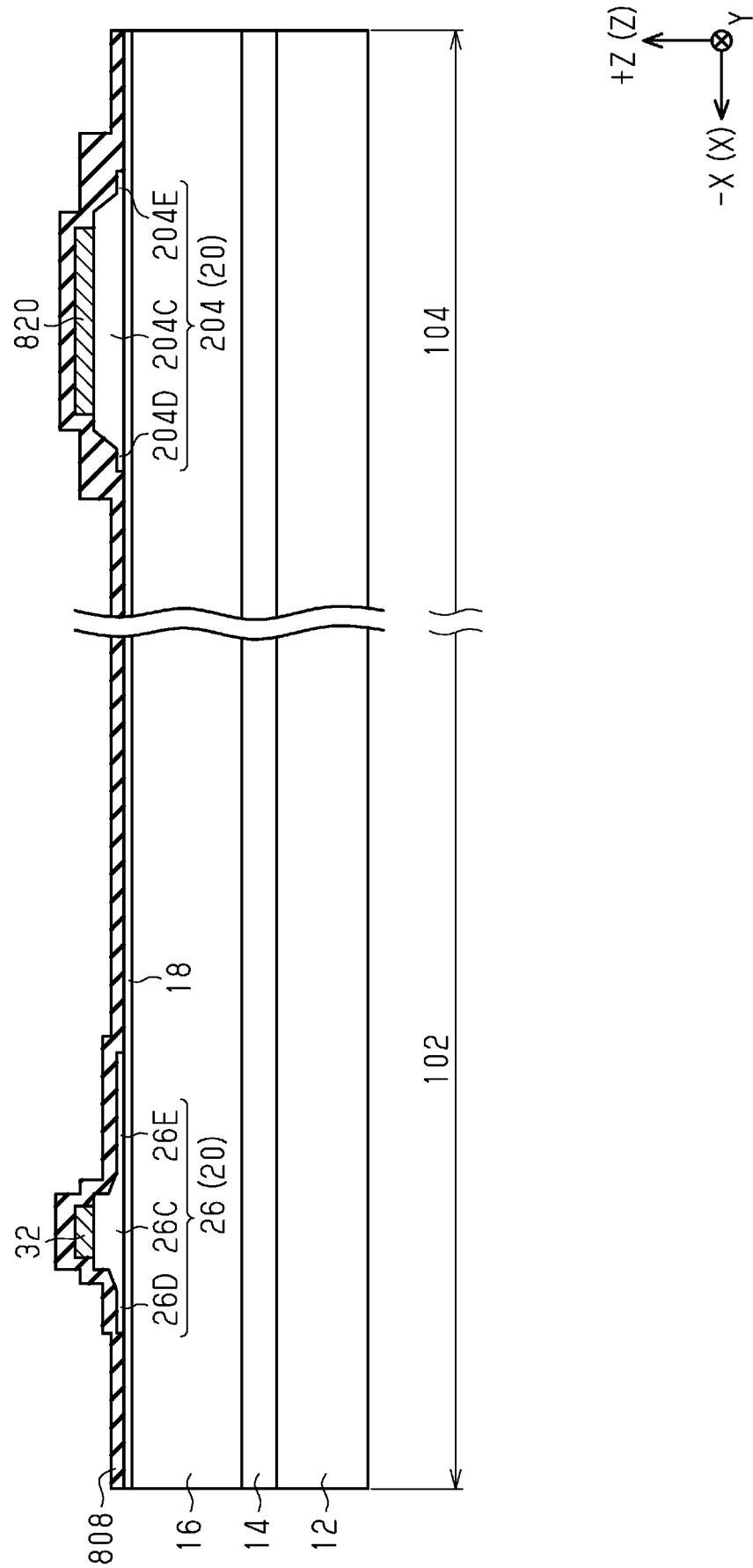
[図17]

図17



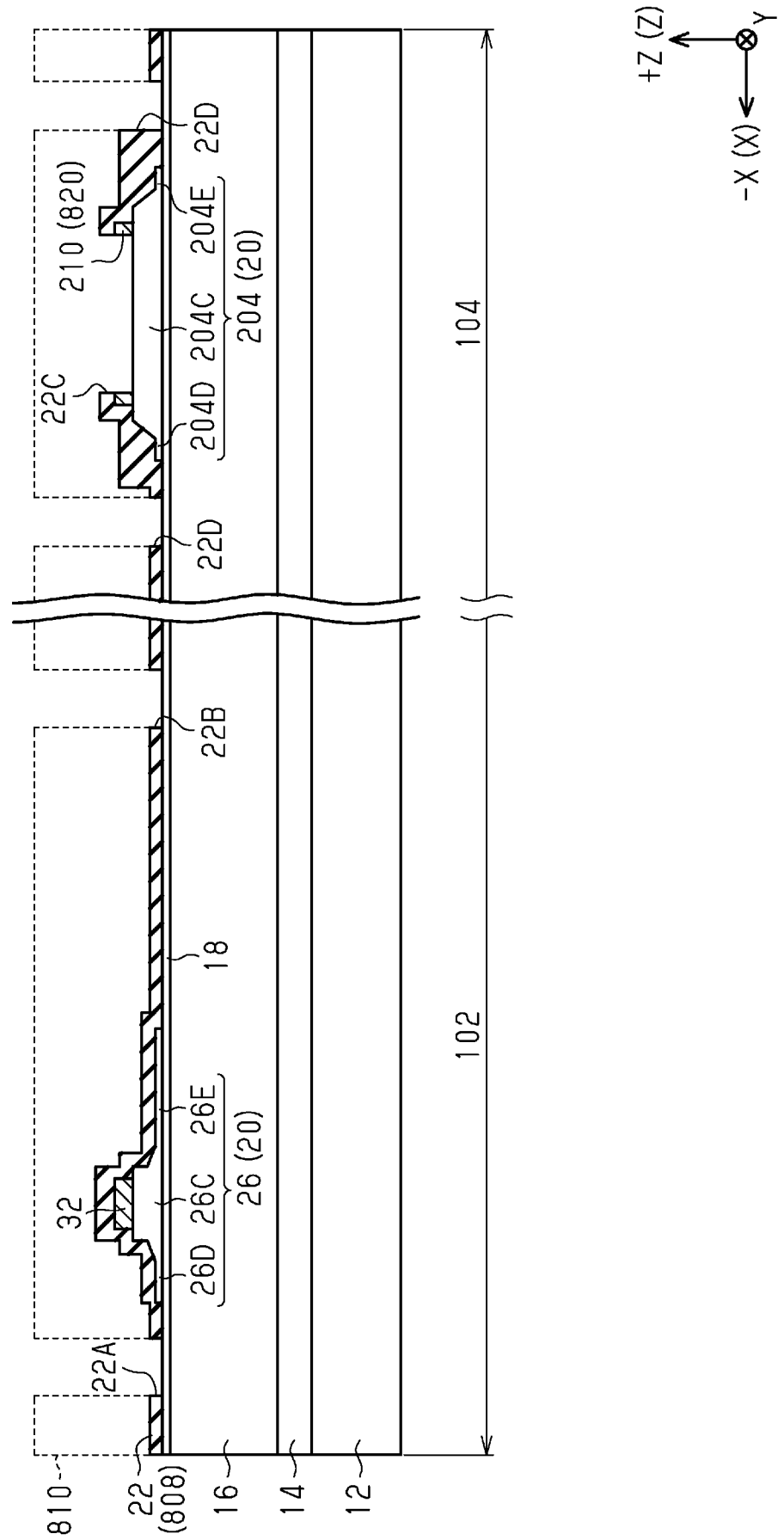
[図18]

図18

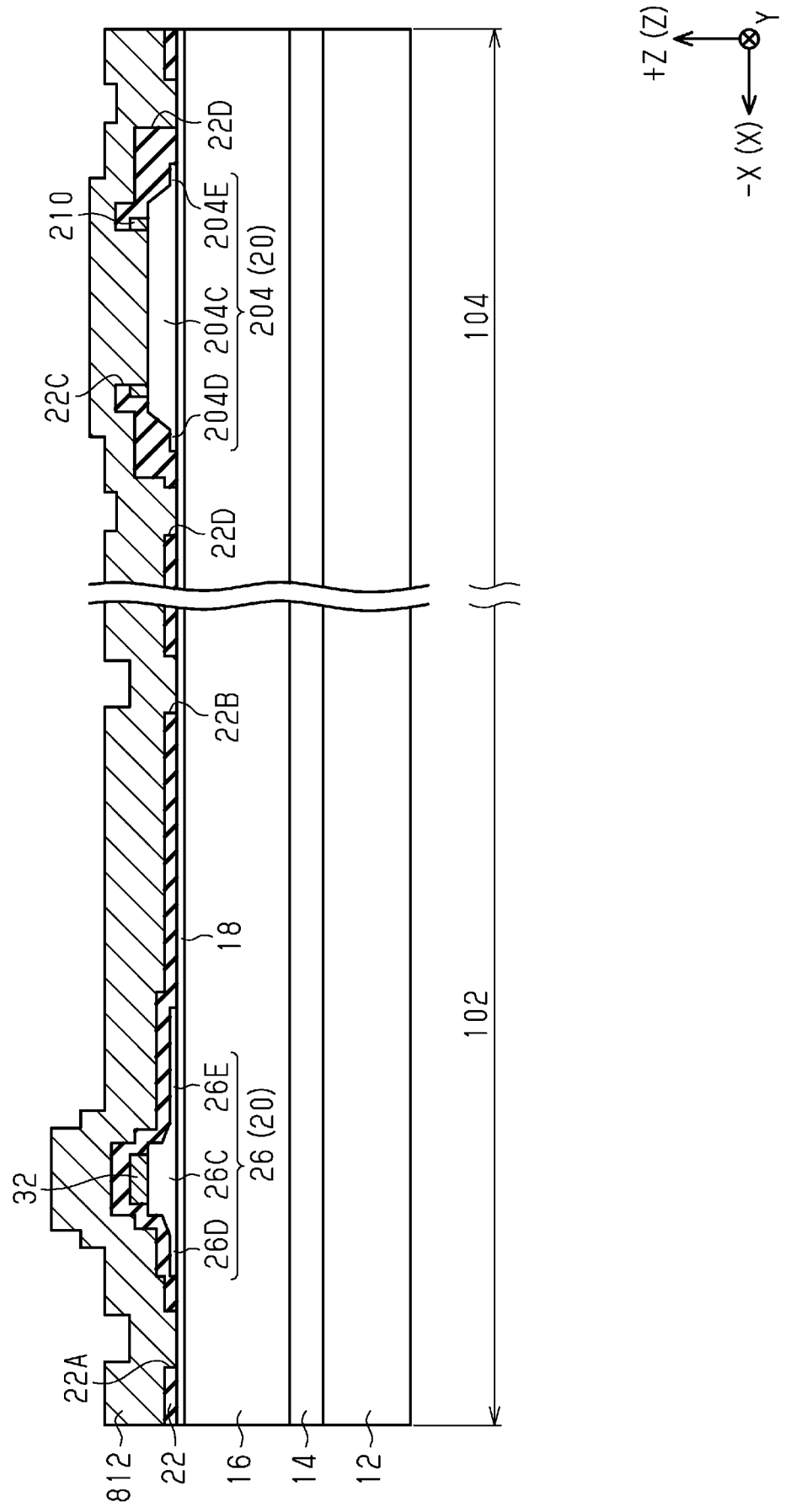


[図19]

図19

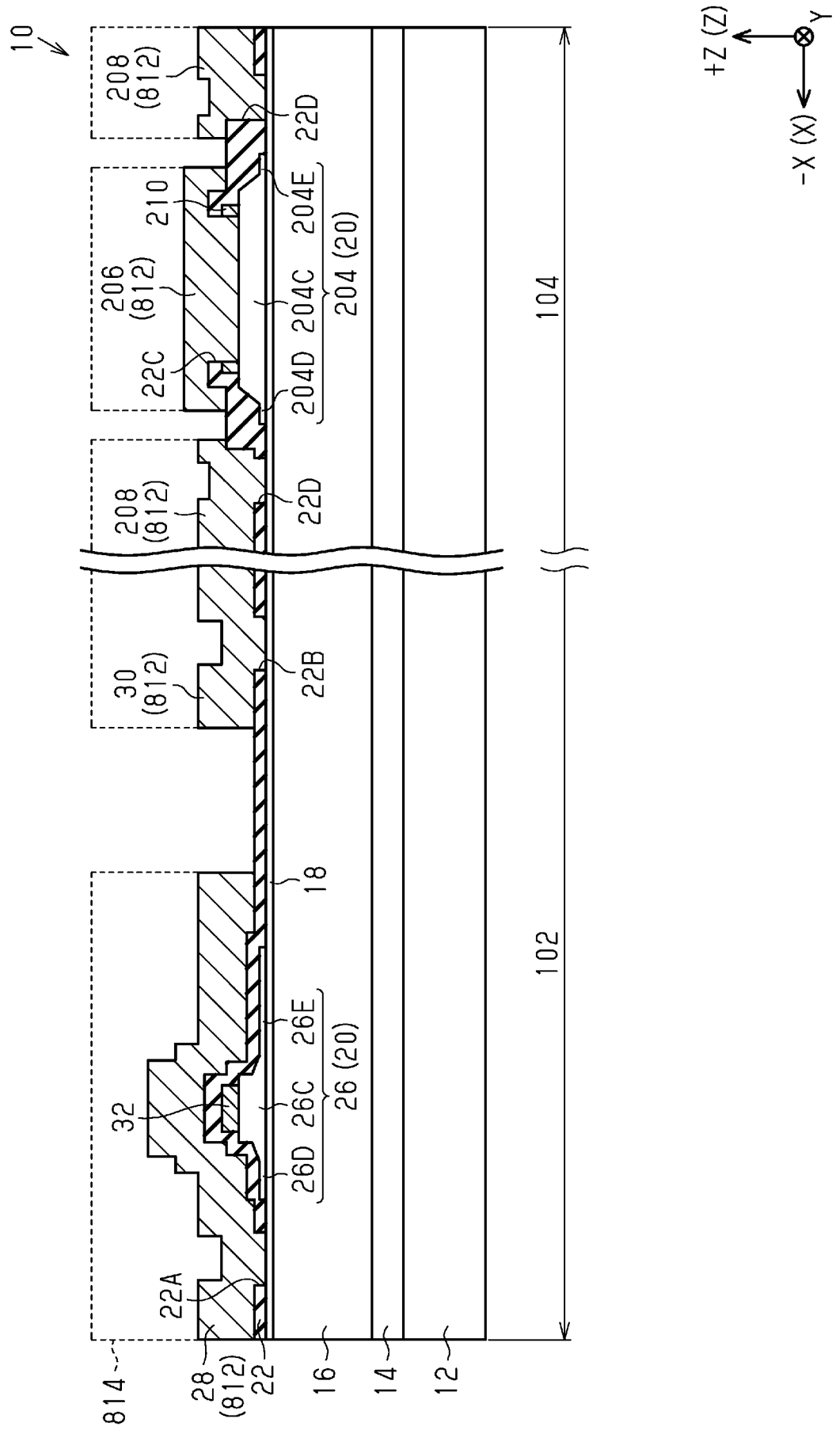


[図20]



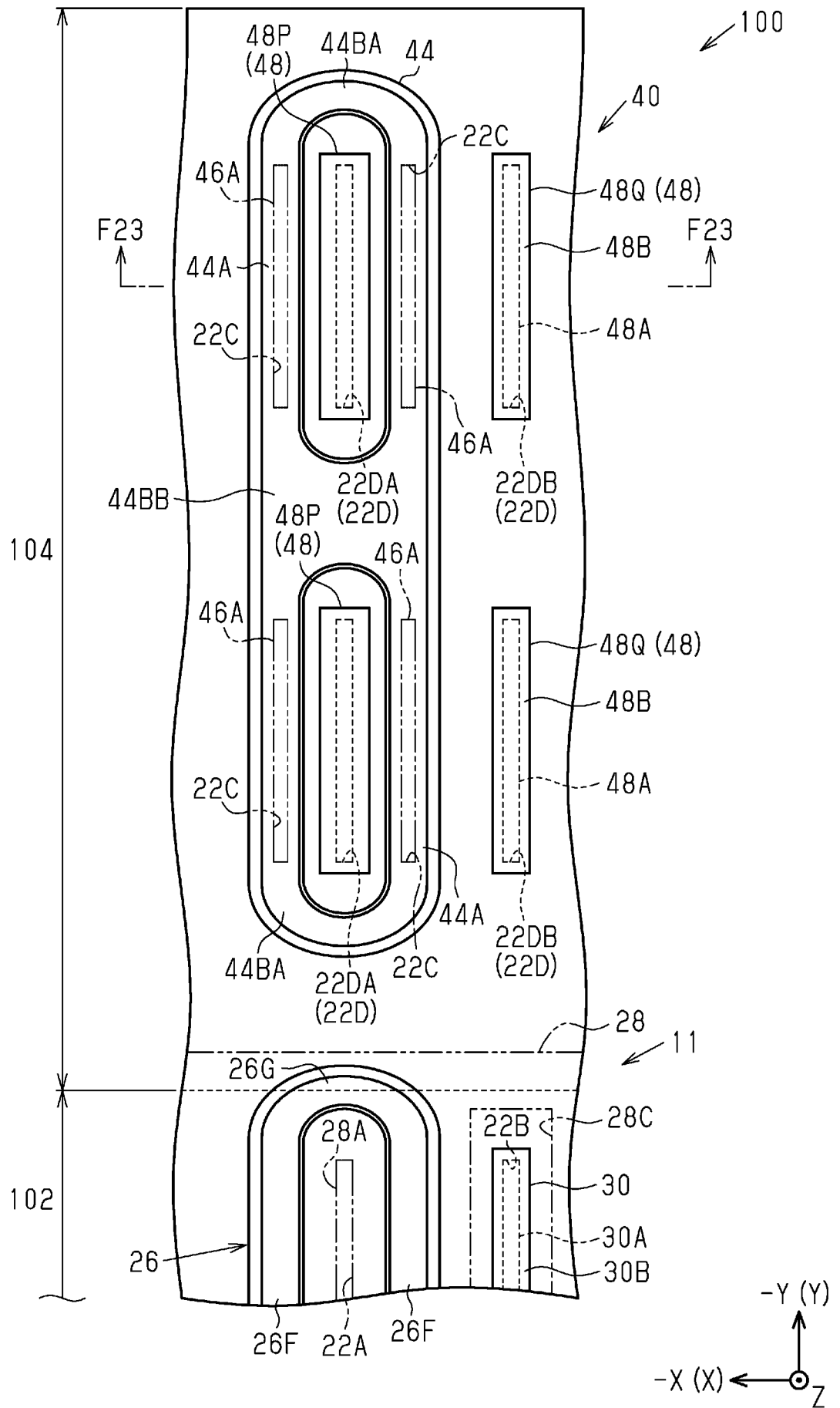
[図21]

図21

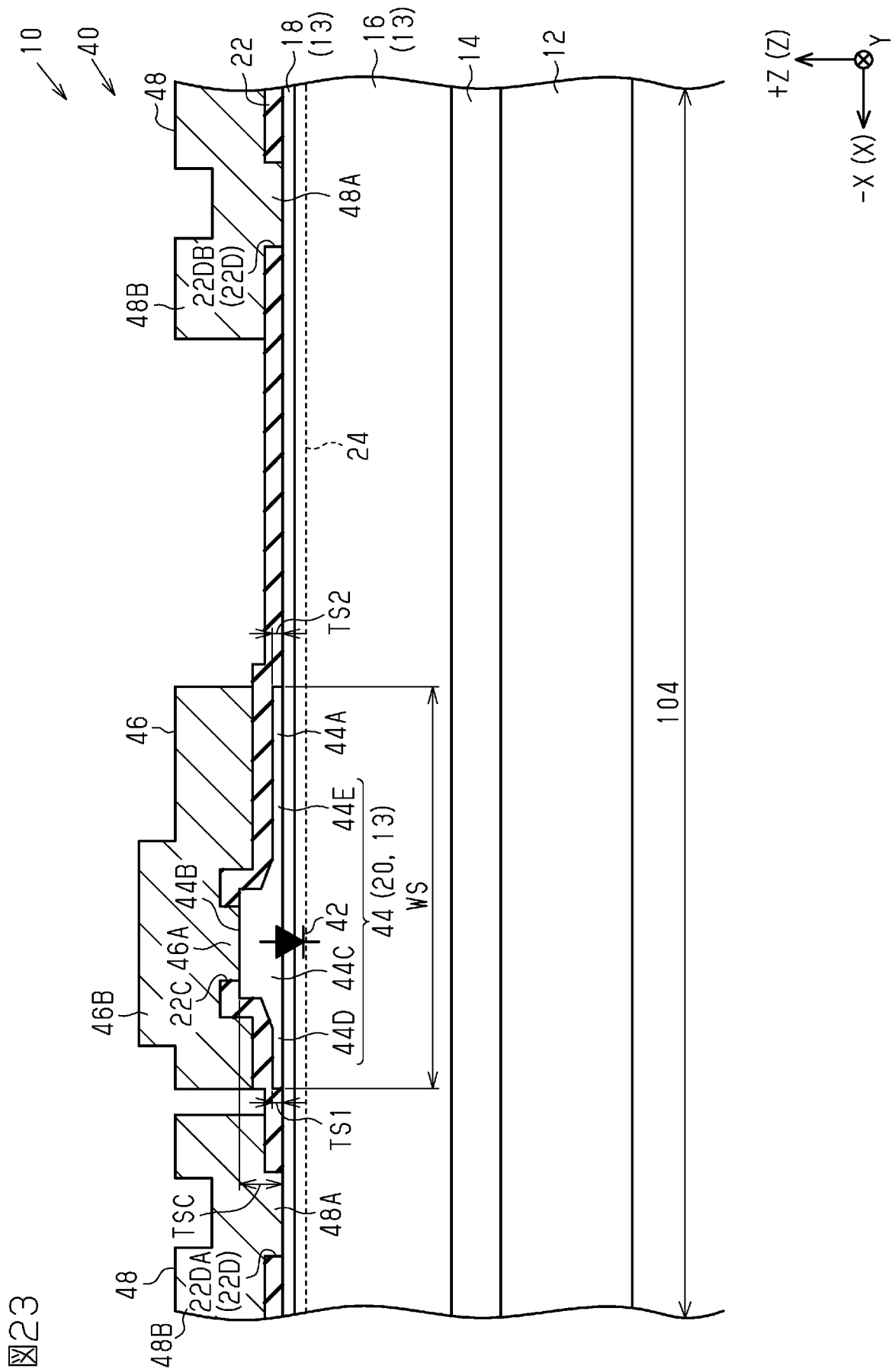


[図22]

図22



[図23]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/018581

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/812(2006.01)i; **H01L 21/329**(2006.01)i; **H01L 21/337**(2006.01)i; **H01L 21/338**(2006.01)i; **H01L 29/41**(2006.01)i; **H01L 29/417**(2006.01)i; **H01L 29/778**(2006.01)i; **H01L 29/808**(2006.01)i; **H01L 29/861**(2006.01)i; **H01L 29/868**(2006.01)i; **H01L 29/872**(2006.01)i

FI: H01L29/80 E; H01L29/80 H; H01L29/80 C; H01L29/86 301F; H01L29/86 301M; H01L29/86 301P; H01L29/86 301D; H01L29/91 F; H01L29/91 B; H01L29/91 D; H01L29/44 Y; H01L29/50 J

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/812; H01L21/329; H01L21/337; H01L21/338; H01L29/41; H01L29/417; H01L29/778; H01L29/808; H01L29/861; H01L29/868; H01L29/872

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2016-219632 A (TOYOTA CENTRAL RES & DEV. TOYOTA MOTOR CORP) 22 December 2016 (2016-12-22) paragraphs [0011]-[0030], [0038]-[0039], fig. 1, 6	1-6, 11-14
Y		15
A		7-10
Y	JP 2013-140831 A (PANASONIC CORP) 18 July 2013 (2013-07-18) paragraphs [0036]-[0053], fig. 1-3	15
A		1-14
A	EP 3926689 A1 (HUAWEI TECHNOLOGIES CO., LTD.) 22 December 2021 (2021-12-22) paragraphs [0021]-[0034], fig. 2, 5, 7	1-15
A	JP 2003-068980 A (DENSO CORP) 07 March 2003 (2003-03-07) paragraphs [0029]-[0047], fig. 1-4	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“&” document member of the same patent family

Date of the actual completion of the international search

25 July 2023

Date of mailing of the international search report

08 August 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/018581

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2016-219632	A	22 December 2016	US 2016/0343702 A1 paragraphs [0016]-[0035], [0043]-[0044], fig. 1, 6	
JP	2013-140831	A	18 July 2013	(Family: none)	
EP	3926689	A1	22 December 2021	JP 2022-553146 A paragraphs [0021]-[0034], fig. 2, 5, 7	
				US 2022/0199795 A1	
				WO 2021/212268 A1	
				CN 112930602 A	
JP	2003-068980	A	07 March 2003	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 29/812(2006.01)i; H01L 21/329(2006.01)i; H01L 21/337(2006.01)i; H01L 21/338(2006.01)i; H01L 29/41(2006.01)i; H01L 29/417(2006.01)i; H01L 29/778(2006.01)i; H01L 29/808(2006.01)i; H01L 29/861(2006.01)i; H01L 29/868(2006.01)i; H01L 29/872(2006.01)i FI: H01L29/80 E; H01L29/80 H; H01L29/80 C; H01L29/86 301F; H01L29/86 301M; H01L29/86 301P; H01L29/86 301D; H01L29/91 F; H01L29/91 B; H01L29/91 D; H01L29/44 Y; H01L29/50 J																										
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L29/812; H01L21/329; H01L21/337; H01L21/338; H01L29/41; H01L29/417; H01L29/778; H01L29/808; H01L29/861; H01L29/868; H01L29/872 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1 9 2 2 - 1 9 9 6 年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1 9 7 1 - 2 0 2 3 年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1 9 9 6 - 2 0 2 3 年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1 9 9 4 - 2 0 2 3 年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1 9 2 2 - 1 9 9 6 年	日本国公開実用新案公報	1 9 7 1 - 2 0 2 3 年	日本国実用新案登録公報	1 9 9 6 - 2 0 2 3 年	日本国登録実用新案公報	1 9 9 4 - 2 0 2 3 年																
日本国実用新案公報	1 9 2 2 - 1 9 9 6 年																									
日本国公開実用新案公報	1 9 7 1 - 2 0 2 3 年																									
日本国実用新案登録公報	1 9 9 6 - 2 0 2 3 年																									
日本国登録実用新案公報	1 9 9 4 - 2 0 2 3 年																									
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>JP 2016-219632 A（株式会社豊田中央研究所，トヨタ自動車株式会社）22.12.2016 (2016 - 12 - 22) 段落0011-0030, 0038-0039, 図1, 6</td> <td>1-6, 11-14</td> </tr> <tr> <td>Y</td> <td></td> <td>15</td> </tr> <tr> <td>A</td> <td></td> <td>7-10</td> </tr> <tr> <td>Y</td> <td>JP 2013-140831 A（パナソニック株式会社）18.07.2013（2013 - 07 - 18） 段落0036-0053, 図1-3</td> <td>15</td> </tr> <tr> <td>A</td> <td></td> <td>1-14</td> </tr> <tr> <td>A</td> <td>EP 3926689 A1（HUAWEI TECHNOLOGIES CO., LTD.）22.12.2021（2021 - 12 - 22） 段落0021-0034, 図2, 5, 7</td> <td>1-15</td> </tr> <tr> <td>A</td> <td>JP 2003-068980 A（株式会社デンソー）07.03.2003（2003 - 03 - 07） 段落0029-0047, 図1-4</td> <td>1-15</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	X	JP 2016-219632 A（株式会社豊田中央研究所，トヨタ自動車株式会社）22.12.2016 (2016 - 12 - 22) 段落0011-0030, 0038-0039, 図1, 6	1-6, 11-14	Y		15	A		7-10	Y	JP 2013-140831 A（パナソニック株式会社）18.07.2013（2013 - 07 - 18） 段落0036-0053, 図1-3	15	A		1-14	A	EP 3926689 A1（HUAWEI TECHNOLOGIES CO., LTD.）22.12.2021（2021 - 12 - 22） 段落0021-0034, 図2, 5, 7	1-15	A	JP 2003-068980 A（株式会社デンソー）07.03.2003（2003 - 03 - 07） 段落0029-0047, 図1-4	1-15
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号																								
X	JP 2016-219632 A（株式会社豊田中央研究所，トヨタ自動車株式会社）22.12.2016 (2016 - 12 - 22) 段落0011-0030, 0038-0039, 図1, 6	1-6, 11-14																								
Y		15																								
A		7-10																								
Y	JP 2013-140831 A（パナソニック株式会社）18.07.2013（2013 - 07 - 18） 段落0036-0053, 図1-3	15																								
A		1-14																								
A	EP 3926689 A1（HUAWEI TECHNOLOGIES CO., LTD.）22.12.2021（2021 - 12 - 22） 段落0021-0034, 図2, 5, 7	1-15																								
A	JP 2003-068980 A（株式会社デンソー）07.03.2003（2003 - 03 - 07） 段落0029-0047, 図1-4	1-15																								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																										
国際調査を完了した日 25.07.2023		国際調査報告の発送日 08.08.2023																								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 恩田 和彦 5F 5896 電話番号 03-3581-1101 内線 3516																								

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/018581

引用文献			公表日	パテントファミリー文献	公表日
JP	2016-219632	A	22.12.2016	US 2016/0343702 A1 段落0016-0035, 0043-0044, 図1, 6	
JP	2013-140831	A	18.07.2013	(ファミリーなし)	
EP	3926689	A1	22.12.2021	JP 2022-553146 A 段落0021-0034, 図2, 5, 7	
				US 2022/0199795 A1	
				WO 2021/212268 A1	
				CN 112930602 A	
JP	2003-068980	A	07.03.2003	(ファミリーなし)	