

公告

申請日期	90 年 4 月 11 日
案 號	90108667
類 別	G09G 332

A4
C4

521237

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	發光裝置
	英 文	Light emitting device
二、發明 創作人	姓 名	(1) 犬飼和隆
	國 籍	(1) 日本
	住、居所	(1) 日本國神奈川縣厚木市長谷三九八番地 半導體能源研究所股份有限公司內
三、申請人	姓 名 (名稱)	(1) 半導體能源研究所股份有限公司 株式会社半導体エネルギー研究所
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國神奈川縣厚木市長谷三九八
	代 表 人 姓 名	(1) 山崎舜平

裝

訂

線

(由本局填寫)

承辦人代碼：
大 類：
I P C 分類：

A6
B6

本案已向：

國 (地區) 申請專利，申請日期： 案號： ， ☐有 ☐無主張優先權

日本 2000 年 4 月 18 日 2000-116040 ☒有主張優先權

有關微生物已寄存於： ，寄存日期： ，寄存號碼：

(請先閱讀背面之注意事項再填寫本頁各欄)

裝
訂
線

經濟部智慧財產局員工消費合作社印製

五、發明說明(1)

本發明有關一種顯示面板，其是將發光元件密封於基板及覆蓋材料間而形成。本發明並有關一種顯示模組，其中將 IC 安裝於顯示面板上。此處的顯示面板及顯示模組是指發光裝置。本發明並有關一種利用發光裝置的電子設備。

相關技術

近來，在基底上形成薄膜電晶體的技術已有長足的發展，且將其應用在主動陣列形液晶顯示裝置。尤其，利用聚合矽薄膜的 TFT 具有高於習知非晶矽薄膜 TFT 的場效移動性，藉此實現高速的操作。因此，可利用形成在同一基底上的驅動電路來控制像素，其不同於利用基底外側電路來控制像素的習知方式。

此種陣列形液晶顯示裝置具有形成在同一基底上的不同電路或元件。利用此種結構，主動陣列型電子顯示裝置具有各項優點，包括、降低製造成本，減少顯示裝置的尺寸，增加良率及生產率等。

進一步的，在電子顯示裝置中，已積極地在開發包括發光元件的主動陣列型發光裝置。發光裝置亦稱為有機發光裝置(OELD)或有機發光二極體(OLED)。

相對於液晶顯示裝置，發光元件為自發光式的。在發光元件的結構中，含有機化合物的層夾疊於一對電極間。藉由施加跨過一對電極的電場，便可使有機化合物層發出光線。有機化合物層一般具有多層結構。Tang et al. Of

五、發明說明(2)

Kodak Eastman 公司所提出的"電洞傳輸層/發光層/電子傳輸層"為一種多層構造的例子。此種結構具有高的發光效能。因此，目前正在研究中的發光裝置皆採用此種結構。

發光元件具有陽極層，有機化合物層及陰極層，以利用施加的電場產生電子發光。有機化合物層所產生的電光包括由單激態過渡至基態所放射的光線，以及由三基態過渡至基態所放出的光線。本發明的發光裝置可用於任一型態的發光裝置。

進一步的，發光裝置具有多層的結構，其中，在陽極上依序形成電洞注射層，電洞傳輸層，發光層及電子傳輸層，或在陽極上依序形成電洞注射層，電洞傳輸層，發光層，電子傳輸層及電子注射層。進一步的，可以螢光顏料摻雜發光層。

在本說明書中，所有位於陰極與陽極間的層是指有機化合物層。因此，電洞注射層，電洞傳輸層，發光層，電子傳輸層，電子注射層等皆包含於有機化合物層中。在此說明書中，陽極，有機化合物層與陰極所構成的元件稱為發光元件。

可利用類比驅動法來驅動發光裝置。參考圖 24 及 25 說明發光裝置的類比驅動法。

圖 24 顯示發光裝置之像素部位的結構。閘極訊號線驅動電路將選擇訊號輸入至閘極訊號線，且閘極訊號線連接至每一像素之 TFT1801 的閘極電極。開關 TFT1801 的源極區或汲極區連接至輸入類比視頻訊號的源極訊號線，而其中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (3)

的另一區則連接至電流控制 TFT1804 的閘極電極及電容器 1808。

電流控制 TFT1804 中的一源極區與汲極區連接至電源線 (V1 至 Vx)，而另一區連接至發光元件 1806。電源線 (V1 至 Vx) 的電位稱為電源電位。電源線 (V1 至 Vx) 連接至包含餘個像素中的電容器 1808。

發光元件 1806 包括陽極，陰極及內插於陽極與陰極間的有機化合物層。在此，如果發光元件 1806 的陽極連接至電流控制 TFT1804 的源極區或汲極區，則發光元件的陽極或陰極分別稱為像素電極或相反電極。另一方面，如果發光元件的陰極連接至電流控制 TFT1804 的源極區或汲極區，發光元件 1806 的陽極或陰極分別稱為相反電極或像素電極。

在本說明書中，相反電極的電位稱為相反電極電位。像素電極與相反電極的電位差為發光元件驅動電壓。發光元件驅動電壓施加至有機化合物層。

圖 25 顯示以類比驅動法驅動圖 24 之發光裝置的時序圖。從選取一閘極訊號線到選取下一閘極訊號線的時間週期稱做一訊號線時間週期 (L)。

在本說明書中，選取一訊號線是指將所有閘極與訊號線連接的 TFT 開啓。

從顯示一影像至顯示下一影像的時間週期稱做圖框時間週期 (F)。在圖 24 的發光裝置中，由於有 y 閘極訊號線，因此 y 訊號線週期 (L1 至 Ly) 落於一圖框週期內。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (4)

當增強解析度時，圖框週期內的訊號線時間週期便會增加。結果，必須以更高的頻率來驅動驅動電路。

將電源線(V1至 Vx)的電位及相對電極的電位保持成定值。相對電極的電位與電源線間的電位差足可使發光裝置發光。

在第一訊號線時間週期內(L1)，利用閘極訊號線輸出的選擇訊號來選取閘極線(G1)，以開啓所有連接至閘極訊號線 G1 的開關 TFT1801。將類比視頻訊號循序地輸出至源極訊號線(S1至 Sx)。接著，將輸入至源極訊號線的類比視頻訊號經由開關 TFT1801 輸入至電流控制 TFT1804 的閘極電極。

通過電流控制 TFT1804 之通道形成區的電流量由閘極電壓 V_{GS} 所控制，此閘極電壓 V_{GS} 是閘極電極與電流控制 TFT1804 之源極區間的電位差。依此，施加至發光元件 1806 之像素電極的電位由輸入至電流控制 TFT1804 之閘極電極的類比視頻訊號所控制。因此，類比視頻訊號的電位控制發光元件 1806 以使其發光。

當重複上述操作以將類比視頻訊號輸入至源極訊號線時(S1至 Sx)，第一訊號線時間週期便結束。一訊號線時間週期可由完成將類比視頻訊號輸入至源極訊號線(S1至 Sx)的時間週期以及水平清除時間週期來代換。接著，當選擇訊號選取閘極訊號線 G2 時，開始第二時間訊號線(L2)。在第一訊號線時間週期(L1)中，循序地將類比視頻訊號輸入至源極訊號線(S1至 Sx)。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (5)

當以此方式選擇所有的閘極訊號線(G1至 Gy)時，便完成所有的訊號線週期(L1至 Ly)。完成所有訊號線週期(L1至 Ly)及代表完成一個圖框週期。在一圖框週期內實施顯示的所有像素構成一影像。一圖框時間週期可由所有的訊號線時間週期(L1至 Ly)及垂直清除週期來取代。

如上所述，利用類比視頻訊號的電位來控制發光元件1806的發光量，以實施灰階顯示。

以下將參考圖26A及26B描述利用閘極電極與電流控制TFT之源極區間的電位來控制供應至發光元件的電流量。

圖26A顯示TFT的電晶體特性。在此圖中，線段401代表 I_D-V_{GS} 特性(或 I_D-V_{GS} 曲線)。此處 I_D 代表汲極電流， V_{GS} 代表閘極電極與源極區間的電位差。此圖可顯示流在任一閘極電壓下所流過的電流。

一般而言，為了驅動發光元件，使用以 I_D-V_{GS} 特性中的點線來定義的區域。圖26B顯示點線402所定義之區域的放大圖。

圖28中的陰影區代表飽和區。實際上，飽和區相當於臨界電壓(V_{TH})附近至閘極電壓的區域。在此區域中，汲極電流隨閘極電壓呈指數變化。在類比驅動的情形中，利用此區中的閘極電壓來控制電流。

電流控制TFT之閘極電壓是由類比視頻訊號來控制，藉由將開關TFT開啓來將此類比視頻訊號輸入至像素中。此時，依據圖26A中的 I_D-V_{GS} 特性，對應至閘極電壓的汲極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (6)

電流以一對一的方式對應。更詳細的，輸入至電流控制 TFT 之閘極電極的類比視頻訊號電壓決定及極區的電位。因此，使預定的汲極電流流入發光元件，以使發光元件發出對應於電流的光量。

如上所述，發光元件所發出的光量由類比視頻訊號所控制，以實施灰階顯示。

然而，上述類比驅動的缺點在於及易受 TFT 特性變化的影響。例如，當開關 TFT 之 I_D-V_{GS} 特性與鄰近像素之開關 TFT 的特性間存在有差異，並顯示同一灰階的情形。

此時，開關 TFT 的汲極電流彼此不同，雖然此汲極電流的差異依特性變動的程度而有所不同。因此，將不同的閘極電壓施加至每一像素的電流控制 TFT。更詳細的，每一發光元件流入不同的電流。結果，每一發光元件發出不同的光量，而無法顯示相同的灰階。

即使將相同的電壓施加至各像素之電流控制 TFT，如果電流控制 TFT 的 I_D-V_{GS} 特性存在有差異，則 TFT 仍無法輸出相同的汲極電流。進一步的，如圖 26A 所示，由於使用汲極電流與閘極電壓成指數變化的區域， I_D-V_{GS} 特性的稍稍偏移，便可能明顯地影響輸出的電流量，即使相同的電壓施加致電流控制 TFT 時亦然。在此情形下，即使輸入相同電壓的訊號，由於 I_D-V_{GS} 特性的些許差異，鄰近像素之發光元件的發光量仍彼此不同。

實際上，開關 TFT 與電流控制 TFT 之 I_D-V_{GS} 特性的變異會使影響加倍，進一步使實施灰階顯示的條件變得更為複

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

雜。如上所述，類比驅動電路對 TFT 的特性變動極為敏感，此為主動陣列型發光裝置的問題之一。

發明總結

本發明的目的在於解決上述的問題，並提供一種可進行清晰之多色階顯示的主動陣列型發光裝置。進一步的，本發明的另一目的在於提供一種高性能的發光裝置，其利用前述的主動陣列型發光裝置作為顯示區。

本發明人考量到類比驅動方法的問題，其利用飽和區來控制流經發光元件的電流，由於汲極電流隨閘極電壓呈指數變化，因此易受 I_D-V_{GS} 特性變異的影響。

更詳細的，當 I_D-V_{GS} 的特性發生變異時，汲極電流在飽和區中隨閘極電壓呈指數變化。因此，即使施加相同的閘極電壓，則會輸出不同的電流，而無法獲得理想的灰階顯示。

因此，本發明人思及不利用飽和區的電流來控制流過發光元件的電流量，而藉由控制使發光元件發光的時間週期來實施控制。換句話說，利用時間來控制發光元件的發光量，以實現本發明的灰階顯示。藉由控制發光時間週期來實施灰階顯示的驅動方法稱為分時驅動法。以分時驅動法所實現的灰階顯示稱為分時灰階顯示。

利用上述的結構，本發明可避免因 I_D-V_{GS} 的特性變動而無法得到理想的灰階顯示。

以下將描述本發明的結構。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

依據本發明，提供一種發光裝置，包括第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；

其特徵在於該像素部位具有多個像素；每一像素包括發光元件，控制該發光元件之發光的電流控制 TFT，驅動該電流控制 TFT 的第一開關 TFT 及第二開關 TFT；

利用該第一源極訊號線驅動電路及該第一閘極訊號線驅動電路來控制該第一開關 TFT 的驅動；

利用該第二源極訊號線驅動電路及該第二閘極訊號線驅動電路來控制該第二開關 TFT 的驅動；及

控制時間週期的長度來實施灰階顯示，在顯示過程中使發光元件發光。

依據本發明，提供一種發光裝置，包括第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條電源線，

其特徵在於該像素部位具有多個像素，每一像素包括有發光元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

該第一開關 TFT 的多個閘極電極連接至該多個第一閘

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(9)

極訊號線；

第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；且

該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個發光元件。

依據本發明，提供一種發光裝置，包括：第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條固定電位的電源線，

其特徵在於該像素部位具有多個像素，每一像素包括有發光元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

其中每一該多個發光元件具有像素電極，固定電位的相對電極，及位於該像素電極與該相對電極間的有機化合

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (10)

物層；

其中該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

其中第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

其中該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

其中該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；且

其中該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個像素電極。

依據本發明，提供一種發光裝置，包括第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條電源線，

其特徵在於該像素部位具有多個像素，每一像素包括有發光元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個發光元件；

在一圖框時間週期內，依序出現 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n ；

出現於寫入時間週期 Ta_n 後的寫入時間週期為第一寫入時間週期 Ta_1 ；

從出現各寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 到出現下一個寫入時間週期的時間週期為 n 個顯示時間週期 Td_1 ， Td_2 ，...， Td_l ；

在 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 內，數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素，或從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素；且

在 n 個顯示時間週期 Td_1 ， Td_2 ，...， Td_l 內，利用數

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

位訊號選擇地使該多個發光元件呈發光狀態或不發光狀態。

依據本發明提供一種發光裝置，包括第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條固定電位的電源線，

其特徵在於該像素部位具有多個像素，每一像素包括有發光元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

每一該多個發光元件具有像素電極，固定電位的相對電極，及位於該像素電極與該相對電極間的有機化合物層；

該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個第二開關 TFT 中的源極區或汲極區連接至該多

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個像素電極；

在一圖框時間週期內，依序出現 n 個寫入時間週期 $Ta1$ ， $Ta2$ ，...， Tan ；

出現於寫入時間週期 Tan 後的寫入時間週期為第一寫入時間週期 $Ta1$ ；

從出現各寫入時間週期 $Ta1$ ， $Ta2$ ，...， Tan 到出現下一個寫入時間週期的時間週期為 n 個顯示時間週期 $Td1$ ， $Td2$ ，...， Tdl ；

在 n 個寫入時間週期 $Ta1$ ， $Ta2$ ，...， Tan 內，數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素，或從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素；且

在 n 個顯示時間週期 $Td1$ ， $Td2$ ，...， Tdl 內，利用數位訊號選擇地使該多個發光元件呈發光狀態或不發光狀態。

依據本發明，提供一種發光裝置，包括第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，

五、發明說明 (14)

多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條電源線，

其特徵在於該像素部位具有多個像素，每一像素包括有發光元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個發光元件；

在一圖框時間週期內，依序出現 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n ；

出現於寫入時間週期 Ta_n 後的寫入時間週期為第一寫入時間週期 Ta_1 ；

從出現各寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 到出現下一個寫入時間週期的時間週期為 n 個顯示時間週期 Td_1 ， Td_2 ，...， Td_l ；

五、發明說明 (15)

在 n 個寫入時間週期 Ta_1 , Ta_2 , ... , Ta_n 內 , 數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素 , 或從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素 ;

在 n 個寫入時間週期 Ta_1 , Ta_2 , ... , Ta_n 內 , 一些相鄰的寫入時間週期彼此重疊 ;

在 n 個顯示時間週期 Td_1 , Td_2 , ... , Td_l 內 , 利用數位訊號選擇地使該多個發光元件呈發光狀態或不發光狀態。

依據本發明 , 提供一種發光裝置 , 包括第一源極訊號線驅動電路 , 第二源極訊號線驅動電路 , 第一閘極訊號線驅動電路 , 第二閘極訊號線驅動電路及像素部位 ; 多個連接至該第一源極訊號線驅動電路的第一源極訊號線 , 多個連接至該第二源極訊號線驅動電路的第二源極訊號線 , 多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線 , 多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線 , 及多條固定電位的電源線 ,

其特徵在於該像素部位具有多個像素 , 每一像素包括有發光元件 , 電流控制 TFT , 第一開關 TFT 及第二開關 TFT ;

每一該多個發光元件具有像素電極 , 固定電位的相對電極 , 及位於該像素電極與該相對電極間的有機化合物層 ;

該第一開關 TFT 的多個閘極電極連接至該多個第一閘

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (16)

極訊號線；

第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個像素電極；

在一圖框時間週期內，依序出現 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n ；

出現於寫入時間週期 Ta_n 後的寫入時間週期為第一寫入時間週期 Ta_1 ；

從出現各寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 到出現下一個寫入時間週期的時間週期為 n 個顯示時間週期 Td_1 ， Td_2 ，...， Td_l ；

在 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 內，數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素，或從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素；

在 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 內，一些相鄰的寫入時間週期彼此重疊；且

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (17)

在 n 個顯示時間週期 $Td1$, $Td2$, ... , $Td1$ 內 , 利用數位訊號選擇地使該多個發光元件呈發光狀態或不發光狀態。

發光裝置的一特徵為在與相鄰寫入時間週期部分重疊之一寫入時間週期內 , 該數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素 , 且在另一寫入時間週內 , 該數位訊號從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素。

發光裝置的一特徵為 n 個顯示時間週期內的 j 個顯示時間週期 (j 為大於零小於等於 n 的整數) 為黑色顯示時間週期 , 在此週期內 , 所有的發光元件處於不發光的狀態。

發光裝置的一特徵為 n 個寫入時間週期的長度彼此相同。

發光裝置的一特徵為 j 個黑色顯示時間週期外之 $(n-j)$ 個顯示時間週期的長度比 , 由小至大依次為 $2^0:2^1:...:2^{(n-j-1)}$ 。

發光裝置的一特徵為該第一開關 TFT 及該第二開關 TFT 具有相同的極性。

發光裝置的一特徵為在一圖框時間週期內 , 最後出現的顯示時間週期為最長的黑色顯示時間週期。

依據本發明 , 提供一種發光裝置 , 包括第一源極訊號線驅動電路 , 第二源極訊號線驅動電路 , 第一閘極訊號線驅動電路 , 第二閘極訊號線驅動電路及像素部位 ;

其特徵在於該像素部位具有多個像素 ;

其中該多個像素包括多個發光元件 ; 且

五、發明說明 (18)

利用該第一源極訊號線驅動電路及該第二源極訊號線驅動電路所輸出的數位訊號，及該第一閘極訊號線驅動電路及該第二閘極訊號線驅動電路所輸出的選擇訊號來控制該多個發光元件的驅動。

依據本發明，提供一種發光裝置，包括第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；

其特徵在於該像素部位具有多個像素；

其中該多個像素包括多個發光元件；且

利用該第一源極訊號線驅動電路及該第二源極訊號線驅動電路所輸出的數位訊號，及該第一閘極訊號線驅動電路及該第二閘極訊號線驅動電路所輸出的選擇訊號來控制發光元件的時間週期。

發光裝置的一特徵為有機化合物層由低分子有機材料或聚合有機材料所形成。

發光裝置的一特徵為發光裝置為電腦，攝影機或 DVD 播放器。

圖示的簡單描述

圖 1 為依據本發明之發光裝置的上區塊圖。

圖 2 為依據本發明之發光裝置的像素電路。

圖 3 為依據本發明之發光裝置的像素電路。

圖 4 的時序圖顯示驅動本發明之發光裝置的方法。

圖 5 的時序圖顯示驅動本發明之發光裝置的方法。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (19)

圖 6 的時序圖顯示驅動本發明之發光裝置的方法。

圖 7 的時序圖顯示驅動本發明之發光裝置的方法。

圖 8 的時序圖顯示驅動本發明之發光裝置的方法。

圖 9 的時序圖顯示驅動本發明之發光裝置的方法。

圖 10 的時序圖顯示驅動本發明之發光裝置的方法。

圖 11A 至 11D 顯示發光裝置的製程。

圖 12A 至 12D 顯示發光裝置的製程。

圖 13A 至 13D 顯示發光裝置的製程。

圖 14A 及 14B 顯示發光裝置的製程。

圖 15A 及 15B 顯示依據本發明之發光裝置的上視圖及剖面圖。

圖 16A 及 16B 顯示依據本發明之發光裝置的上視圖及剖面圖。

圖 17 顯示依據本發明之發光裝置的像素剖面圖。

圖 18 顯示依據本發明之發光裝置的像素剖面圖。

圖 19A 及 19B 為本發明之發光裝置的像素電路。

圖 20 為源極線驅動電路的電路圖。

圖 21 為源極線驅動電路的上視圖。

圖 22A 至 22F 顯示依據本發明之發光裝置的電子應用。

圖 23A 至 23F 顯示依據本發明之發光裝置的電子應用。

圖 24 顯示習知發光裝置的像素電路。

圖 25 的時序圖顯示驅動習知發光裝置的方法。

圖 26A 及 26B 顯示 TFT 的 I_D-V_{GS} 特性。

圖 27A 及 27B 顯示發光元件與電流控制 TFT 間的連接結構

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (20)

，以及發光元件與電流控制 TFT 的電壓電流特性圖。

圖 28 顯示發光元件與電流控制 TFT 的電壓電流特性圖。

圖 29 顯示電流控制 TFT 之閘極電壓與汲極電流間的關係。

主要元件對照表

31	汲極導線
35	汲極導線
36	導線
37	閘極
41	被動薄膜
42	平坦薄膜
43	像素電極
44a 與 44b	絕緣隔條
45	發光層
51a 及 51b	隔條
101	像素部位
102a	第一源極訊號線驅動電路
102b	第二源極訊號線驅動電路
103a	第一閘極訊號線驅動電路
103b	第二閘極訊號線驅動電路
105	平移暫存器
106	拴鎖(A)
107	拴鎖(B)
201a	第一開關 TFT

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (21)

201b	第二開關 TFT
202	電流控制 TFT
203	發光元件
204	電容器
400	玻璃基底
402 至 405	半導體層
404	半導體層
406	閘極絕緣薄膜
407	第一導電薄膜
408	第二導電薄膜
409 至 412	光罩
409a 至 412a	光罩
414 至 417	第一形狀導電層
419 至 422	第二導形狀電層
421a 及 421b	第二導電層
425 至 428	第一雜質區
431	第二雜質區
433	光罩
434 至 437	源極區
438 至 411	汲極區
442 至 445	Lov 區
446	Loff 區
447 及 448	源極區
449 及 450	汲極區

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (22)

451 及 452	Lov 區
453	光罩
455	第一內層絕緣薄膜
458	第二內層絕緣薄膜
459 至 462	源極導線
463 至 465	汲極導線
467	第三內層絕緣薄膜
469	第一隔體
470	第二隔體
471	有機化合物層
472	陰極
501	開關 TFT
502	電流控制 TFT
504	源極區
505	汲極區
506	Loff 區
507	Lov 區
510	源極區
511	汲極區
512	Lov 區
513	通道形成區
521	源極區
522	汲極區
523	Lov 區

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (23)

524	通道形成區
531	源極區
532	汲極區
533	Lov 區
534	通道形成區
801	平移暫存器
802	拴鎖 (A)
803	拴鎖 (B)
832a 及 832b	主動層
833a 及 833b	主動層
834a 及 834b	主動層
837a 及 837b	閘極電極
838b 及 839	閘極電極
839 及 840	閘極電極
840 及 841	閘極電極
1804	電流控制 TFT
1806	發光元件
1808	電容器
2001	顯示框
2002	支撐板
2003	顯示部位
2101	本體
2102	顯示區
2103	聲音輸入區

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

A7

B7

五、發明說明 (24)

2104	操作開關
2105	電池
2106	影像接收區
2201	本體
2202	訊號線
2203	頭帶
2204	顯示部位
2205	光學系統
2206	致電顯示裝置
2301	本體
2302	記錄媒體
2303	操作開關
2401	本體
2402	顯示區
2501	本體
2502	框架
2503	顯示區
2601	本體
2602	聲音輸出區
2603	聲音輸入區
2604	顯示區
2605	操作開關
2606	天線
2701	本體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (25)

2702	顯示部位
2703及 2704	操作開關
3501	基底
3502	第一開關 TFT
3503	電流控制 TFT
3504	第二開關 TFT
3801 及 3802	第一及第二閘極訊號線
3805	第一開關 TFT
3806	第二開關 TFT
3807	電流控制 TFT
3808	發光元件
3809	電源線
3810	電容
4010	基底
4011	像素部位
4012a	第一源極訊號側驅動電路
4012b	第二源極訊號側驅動電路
4013a	閘極訊號側驅動電路
4013b	閘極訊號側驅動電路
4016	導線
4021	底膜
4022a 及 4022b	驅動電路 TFT
4023	電流控制 TFT
4026	內層絕緣薄膜

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (26)

4027	像素電極
4028	絕緣薄膜
4029	有機化合物層
4030	陰極
4031	區域
4505	發光元件
6000	覆蓋構件
6004	填充物
6006	惰性薄膜
7000	密封構件
7001	氣密構件
4014a , 4014b , 4016 , 及 4016b	導線
3801 , 3801a 及 3801b	第一源極訊號線
3802 , 3802a 及 3802b	第二源極訊號線
447 , 435 , 436 及 448	源極區

較佳實施例的詳細說明

以下，將描述依據本發明之發光裝置的結構。此處，說明以 n 位元數位視頻訊號實施 2" 灰階顯示的例子。

圖 1 顯示依據本發明之發光裝置的區塊圖。圖 1 中的發光裝置具有包含 TFT 的像素部位，第一源極訊號線驅動電路 102a，第二源極訊號線驅動電路 102b，第一閘極訊號線驅動電路 103a，第二閘極訊號線驅動電路 103b，分別位於

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 (27)

像素部位 101 的周邊。

第一源極訊號線驅動電路 102a，第二源極訊號線驅動電路 102b，第一閘極訊號線驅動電路 103a，第二閘極訊號線驅動電路 103b 可與像素部位形成於相同的基底上，或可形成於 IC 晶片上，並透過 FPC 與像素部位 101 連接。

基本上，每一第一及第二源極訊號線驅動電路 102a，102b 具有平移暫存器 105，拴鎖(A)106 及拴鎖(B)107。

另一方面，每一第一及第二閘極訊號線驅動電路 103a，103b 具有平移暫存器及緩衝器。依此例，第一及第二閘極訊號線驅動電路 103a，103b 除了平移暫存器及緩衝器外，並具有位準平移暫存器。

依據本發明之發光裝置的驅動電路不限於圖 1 的例子。

圖 2 顯示像素部位 101 的放大圖。在像素部位 101 中，提供有連接至第一源極訊號線驅動電路 102a 之拴鎖(B)107 的第一源極訊號線(SL1 至 SLx)，連接至第二源極訊號線驅動電路 102b 之拴鎖(B)107 的第二源極訊號線(SR1 至 SRx)，經由 FPC 連接至外側發光裝置電源的電源供應線(V1 至 Vx)，連接至第一閘極訊號線驅動電路 103a 的第一閘極訊號線(GL1 至 GLy)，與連接至第二閘極訊號線驅動電路 103b 的第二閘極訊號線(GR1 至 GRy)。

在本說明書中，結合第一源極訊號線驅動電路 102a 及第一閘極訊號線驅動電路 103a 稱做第一驅動電路組(Dr_L)，結合第二源極訊號線驅動電路 102b 及第二閘極訊號線驅

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (28)

動電路 103b 稱做第二驅動電路組 (Dr_R)。

包含第一源極訊號線 (SL1 至 SL_x) 之一，第二源極訊號線 (SR1 至 SR_x) 之一，第一閘極訊號線 (GL1 至 GL_y) 之一與第二閘極訊號線 (GR1 至 GR_y) 之一的區域構成一像素 104。像素部位 101 中，以陣列的形式配置多個像素 104。

圖 3 為像素 104 的放大圖。在圖 3 中，參考標號 201a 代表第一開關 TFT，參考標號 201b 代表第二開關 TFT。第一開關 TFT 的閘極電極連接至第一閘極訊號線 (GL1 至 GL_y)。第二開關 TFT 的閘極電極連接至第二閘極訊號線 (GR1 至 GR_y)。

第一開關 TFT201a 的源極區或汲極區連接至第一源極訊號線 SL (SL1 至 SL_x 之一)，而另一者連接至電流控制 TFT202 的閘極電極以及電容器 204。第二開關 TFT201b 的源極區或汲極區連接至第二源極訊號線 SR (SR1 至 SR_x 之一)，而另一者連接至電流控制 TFT202 的閘極電極以及電容器 204。

當第一開關 TFT201a 及第二開關 TFT201b 呈 OFF 狀態時，電容器 204 用以保持電流控制 TFT202 的閘極電壓。本發明並不限於此實施例所示的電容器 204，亦可不使用電容器 204。

電流控制 TFT202 中的源極區或汲極區連接至電源供應線 V (V1 至 V_x 中的一條)，而另一者連接至發光元件 203。電源供應線 V 連接至電容器 204。

發光元件 203 包括陽極，陰極，以及位於陽極與陰極

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (29)

間的有機化合物層。當陽極連接至電流控制 TFT202 的源極區或汲極區時，陽極作為像素電極而陰極作為相反電極。

將相反電位施加至發光元件的相反電極上，並將電源電位施加至電源供應線 V。相反電位與電源電位間的電位差保持為一定值，當施加電源電位至像素時，此電位差可使發光元件 203 發光。電源電位及相反電位透過外接 IC 的電源施加至本發明的發光元件上。

在目前的發光元件中，當像素單位發光區的光量為 200cd/m^2 時，每一像素部位的單位區域需要約幾 mA/cm^2 的電流。因此，當螢幕的尺寸增加時，較難利用開關來控制由 IC 電源所提供的電位。然而，在本發明中，一直將電源電位及相反電位保持成定值。因此，由於不需控制 IC 電源所提供的電位，因此本發明可有效地實現大面積的面板。

可使用 n 通道 TFT 或 p 通道 TFT 來作為第一及第二開關 TFT201a 及 201b，以及電流控制 TFT202。除了單閘極結構外，第一及第二開關 TFT201a 及 201b，以及電流控制 TFT202 可使用多閘極結構，如雙閘極結構或三閘極結構。

在本說明書中，可使用 n 通道 TFT 或 p 通道 TFT 來作為電流控制 TFT202。當發光元件 203 的陽極作為像素電極，且陰極作為相反電極時，電流控制 TFT202 最好為 p 通道 TFT。相反的，當發光元件 203 的陽極作為相反電極，且陰極作為像素電極時，電流控制 TFT202 最好為 n 通道 TFT。

接著，將描述具上述結構之發光裝置的驅動方法。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (30)

(實施例模式 1)

參考圖 4，說明實施例模式的驅動方法。

首先，利用第一閘極訊號線驅動電路 103a 所輸出的選擇訊號來選取第一閘極訊號線 GL1，以開啓連接至第一閘極訊號線 GL1 之所有像素的第一開關 TFT201a。在本說明書中，"將 TFT 開啓"是指"驅動一 TFT"。

第一位元的數位視頻訊號從第一源極訊號線驅動電路 102a 的拴鎖(B)107，經由第一源極訊號線(SL1 至 SLx)輸入至第一訊號線的像素。接著，將輸入至像素之第一位元的數位視頻訊號經由開啓的第一開關 TFT201a 輸入至電流控制 TFT202 的閘極電極。

數位視頻訊號具有"0"或"1"的資訊。數位視頻訊號"0"具有高位準的電壓，而數位視頻訊號"1"具有低位準的電壓。

在此實施例中，當數位視頻訊號具有"0"資訊時，則將電流控制 TFT202 關閉。依此，電源電位並未施加至發光元件 203 的像素電極。結果，包含輸入"0"資訊之發光元件 203 的像素並未發光。

相反的，當數位視頻訊號具有"1"資訊時，則將電流控制 TFT202 開啓。依此，電源電位施加至發光元件 203 的像素電極。將相反電位與電源電位間的差保持成定值，使得當電源電位施加至像素電極時，能使發光元件發光。結果，結果，包含輸入"1"資訊之發光元件 203 的像素便發光。

在此實施例的模式中，當數位視頻訊號具有"0"資訊時，電流控制 TFT202 關閉，且當數位視頻訊號具有"1"資訊時

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (31)

，電流控制 TFT202 開啓。然而，本發明不限於此種結構。變換的，可利用具 "0" 資訊的數位視頻訊號將電流控制 TFT202 開啓，而利用具 "1" 資訊的數位視頻訊號將電流控制 TFT202 關閉。

在本說明書中，發光元件的發光狀態稱為發光狀態，而發光元件未發光的狀態稱為未發光狀態。

依此，當第一位元的數位視頻訊號輸入至第一訊號線的像素時，使發光元件呈發光或未發光的狀態，而使第一訊號線的像素實施顯示。像素進行顯示的時間週期稱為顯示時間週期 T_d 。以輸入第一位元數位視頻訊號所開始的時間週期稱為 T_{d1} 。爲了簡化描述，圖 4 僅顯示第一訊號線(第一列)與第 y 訊號線(最後一列)之像素的時間顯示週期。每一訊號線的開始顯示週期稱有時間上的差異。

接著，將連接至第一閘極訊號線 GL1 之所有像素的電流控制 TFT202 關閉。接著，利用第一閘極訊號線驅動電路 103a 輸出的選擇訊號選取第一閘極訊號線 GL2，以開啓連接至第一閘極訊號線 GL2 之所有像素的第一開關 TFT201a。接著，從第二源極訊號線驅動電路 102b，經由源極訊號線(SL1 至 SL x)，將第一位元的數位視頻訊號施加至第二訊號線的像素。

接著，重複上述的操作，以選取所有的第一閘極訊號線(GL1 至 GL y)。結果，第一位元的數位視頻訊號輸入至所有訊號線的像素。將第一位元數位視頻訊號輸入至所有像素的時間週期稱為寫入時間週期 T_{a1} 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (32)

另一方面，在輸入第一位元之數位視頻訊號至所有像素的前後，換句話說，在完成寫入時間週期 $Ta1$ 的前後，開始寫入時間週期 $Ta2$ 。在此模式下，說明於完成寫入時間週期 $Ta1$ 後開始寫入時間週期 $Ta2$ 的例子。

當開始寫入時間週期 $Ta2$ 時，利用從第二閘極訊號線驅動電路 103b 輸出的選擇訊號選取第二閘極訊號線 $GR1$ ，以開啓連接至第二閘極訊號線 $GR1$ 之所有像素的第二開關 $TFT201b$ 。

第二位元的數位視頻訊號從第二源極訊號線驅動電路 102a 的拴鎖(B)107，經由第二源極訊號線($SR1$ 至 SRx)輸入至第一訊號線的像素。接著，將輸入至像素之第二位元的數位視頻訊號經由第二開關 $TFT201b$ 輸入至電流控制 $TFT202$ 的閘極電極。

依此，在寫入時間週期 $Ta2$ 中，第二位元的數位視頻訊號可與第一位元的視頻訊號平行地輸入至第一訊號線的像素。因此，在寫入時間週期 $Ta1$ 中輸入至像素的第一位元視頻訊號可被第二位元視頻訊號所覆寫。

當輸入第二位元視頻訊號至第一訊號線的像素時，發光元件依據 203 第二位元數位視頻訊號而呈發光或未發光的狀態，而使第一訊號線上的像素進行顯示。第二位元數位視頻訊號輸入至像素，以關閉顯示時間週期 $Td1$ ，並開始顯示時間週期 $Td2$ 。

接著，關閉連接至第二閘極訊號線 $GR1$ 之所有像素的第二開關 $TFT201b$ 。接著，利用第二閘極訊號線驅動電路

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (33)

103b 輸出的選擇訊號選取第二閘極訊號線 GL2，以開啓連接至第二閘極訊號線 GL2 之所有像素的第二開關 TFT201b。接著，從第二源極訊號線驅動電路 102b，經由源極訊號線 (SR1 至 SRx)，將第二位元的數位視頻訊號施加至第二訊號線的像素。

接著，重複上述的操作，以選取所有的第二閘極訊號線 (GR1 至 GRy)。結果，第二位元的數位視頻訊號輸入至所有訊號線的像素。將第二位元數位視頻訊號輸入至所有像素的時間週期稱為寫入時間週期 Ta2。

另一方面，在輸入第二位元之數位視頻訊號至所有像素的前後，換句話說，在完成寫入時間週期 Ta2 的前後，開始寫入時間週期 Ta3。在此模式下，說明於完成寫入時間週期 Ta2 後開始寫入時間週期 Ta3 的例子。

當開始寫入時間週期 Ta3 時，利用從第一閘極訊號線驅動電路 103a 輸出的選擇訊號選取第一閘極訊號線 GL1，以開啓連接至第一閘極訊號線 GL1 之所有像素的第一開關 TFT201a。

接著，循序地選取第一閘極訊號線 (GL1 至 GLy)，以將第三位元的數位視頻訊號輸入至所有的像素。將第三位元數位視頻訊號輸入至所有像素的時間週期稱為寫入時間週期 Ta3。

重複上述的操作，直到將第 n 位元的數位視頻訊號輸入至像素，以使顯示時間週期 Td1 至 Tdn 階呈現出來 (圖 4)。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (34)

當完成所有的顯示時間週期 $Td1$ 至 Tdn 後，一圖框時間週期便結束，並顯示影像。在本發明的驅動方法中，顯示一影像的時間週期稱作一圖框週期 (F)。

就一般的顯示裝置而言，每秒最好有大於 60 個圖框時間週期。此理由在於，如果每秒所顯示的影像少於 60，則會出現影像的閃爍。

當完成一圖框週期後，再次將第一位元的數位視頻訊號輸入至像素，以構成一顯示時間週期 $Td1$ 。接著，重複上述的操作。在此實施例中，在下一個圖框週期中，利用第一組驅動電路 (Dr_L) 再次將第一位元的數位視頻訊號輸入至像素。然而，本發明的結構不限於此。在下一個顯示週期中，可利用第二組驅動電路 (Dr_R) 將第一位元的數位視頻訊號輸入至像素。

在本說明書中，將數位視頻訊號輸入至像素是指將數位視頻訊號經由像素的開關 TFT，輸入至電流控制 TFT 的閘極電極。

在此模式中，利用第一組驅動電路 (Dr_L) 將數位視頻訊號輸入的寫入時間週期與利用第二組驅動電路 (Dr_R) 將數位視頻訊號輸入的寫入時間週期交替的出現。然而，本發明並不限於此種結構。當相鄰的寫入時間週期不互相重疊時，兩相鄰的寫入時間週期可由單一驅動電路組，亦即第一組驅動電路 (Dr_L) 或第二組驅動電路 (Dr_R) 來進行。

利用第一驅動電路組 (Dr_L) 來將數位視頻訊號輸入像素的時間週期不能相互重疊。有時，利用第一驅動電路組

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (35)

(Dr_L)來將數位視頻訊號輸入像素的時間週期亦不能相互重疊。

延遲時間週期 Td1 代表從寫入時間週期 Ta1 的開始時間至寫入時間週期 Ta2 之開始時間的週期。延遲時間週期 Td2 代表從寫入時間週期 Ta2 的開始時間至寫入時間週期 Ta3 之開始時間的週期。如同顯示時間週期 Td1 及 Td2，顯示時間週期 Td3，Td4，...，Td(n-1)及 Tdn 分別為從寫入時間週期 Ta3，Ta4，...，Ta(n-1)的開始時間至寫入時間週期 Ta4，Ta5，...，Tan 及 Ta1 之開始時間的週期。

在此實施例中，顯示時間週期 Td1 至 Tdn 的長度比依此為 $2^0:2^1:s^2:...:2^{(n-2)}:2^{(n-1)}$ 。

在此實施例中，寫入時間週期的長度關係為 $Ta1 = Ta2 = ... = Tan$ ，亦即所有的長度均相同。然而，本發明不限於上述的長度關係。可使寫入時間週期的長度彼此不同。

在本說明書中，顯示時間週期 Td1 至 Tdn 的關係允許 2^n 階的灰階顯示。

可獲得在一圖框時間週期內，於發光時，顯示時間週期的長度和，以決定像素所顯示的灰階。

由於在此實施例中，在一圖框時間週期內，顯示週期和的百分比為 100，因而可實現高亮度的顯示。

(實施例模式 2)

在此實施例模式中，參考圖 5 說明發光元件未發光時的顯示時間週期。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (36)

首先，利用第一組驅動電路(Dr_L)將第一位元的數位視頻訊號輸入至每一像素。由於以相同於實施例1的模式來輸入數位視頻訊號，因此省略第一及第二組驅動電路的操作描述。

當第一位元的數位視頻訊號輸入至每一像素時，依據數位視頻訊號的資訊"0"或"1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 Ta1 時，像素開始進行顯示以進入顯示時間週期 Td1。

接著，在完成寫入時間週期 Ta1 前，開始寫入時間週期 Ta2。當開始寫入時間週期 Ta2 時，完成顯示時間週期 Td1 以開始顯示時間週期 Td2。

在寫入時間週期 Ta2 中，利用第二組驅動電路(Dr_R)將"0"資訊的數位視頻訊號輸入至每一像素。相對於數位視頻訊號，未顯示訊號不具有影像資訊，且資訊一直為"0"。

當不顯示訊號輸入至每一像素時，不顯示訊號的資訊"0"使每一像素中的發光元件呈不顯示的狀態。因此，像素在顯示時間週期 Td2 內不實施顯示。

在此實施例中，當數位視頻訊號具有"0"資訊時，則將電流控制 TFT202 關閉。當數位視頻訊號具有"1"資訊時，則將電流控制 TFT202 開啓。然而，本發明不限於此種結構。變換的，可利用具"0"資訊的數位視頻訊號將電流控制 TFT202 開啓，而利用具"1"資訊的數位視頻訊號將電流控制 TFT202 關閉。

在本說明書中，像素接收到不顯示訊號而呈不發光狀

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (37)

態的顯示週期稱為黑色顯示週期。

接著，在完成寫入時間週期 Ta2 的前後，開始寫入時間週期 Ta3。在寫入時間週期 Ta3 中，第一驅動電路組 (Dr_L) 將第二位元的數位視頻訊號輸入至像素中。

當第二位元數位視頻訊號輸入至像素時，依據第二位元數位視頻訊號的資訊 "0" 或 "1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 Ta3 時，像素實施顯示以完成顯示時間週期 Td2 並開始顯示時間週期 Td3。

接著，在完成寫入時間週期 Ta3 的前後，開始寫入時間週期 Ta4。在此實施例中，在完成寫入時間週期 Ta3 前，開始寫入時間週期 Ta4。在寫入時間週期 Ta4 中，第二驅動電路組 (Dr_R) 將第三位元的數位視頻訊號輸入至每一像素中。

當第三位元的數位視頻訊號輸入至每一像素時，依據第三位元數位視頻訊號的資訊 "0" 或 "1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 Ta4 時，像素實施顯示以完成顯示時間週期 Td3 並開始顯示時間週期 Td4。

接著，在完成寫入時間週期 Ta4 的前後，開始寫入時間週期 Ta5。在此實施例中，在完成寫入時間週期 Ta4 前，開始寫入時間週期 Ta5。當開始寫入時間週期 Ta5 時，完成顯示時間週期 Td4 並開始顯示時間週期 Td5。

在寫入時間週期 Ta5 中，第一驅動電路組 (Dr_L) 將一直

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (38)

具有資訊"0"的數位訊號輸入至每一像素。

當不顯示訊號輸入至每一像素時，不顯示訊號中的資訊"0"使每一像素中的發光元件呈未顯示的狀態。因此，在顯示時間週期 $Td5$ 中，像素並未顯示而成爲黑色顯示時間週期 $Td5$ 。

實施上述的操作，直到寫入時間週期 $Ta(m+j')$ 開始。符號 j' 代表黑色顯示週期的號數。

在完成寫入時間週期 $Ta(m-1+j')$ 前，開始寫入時間週期 $Ta(m+j')$ 。雖然圖 5 顯示 $m=n-2$ 的情形，以簡化描述，但本發明並不限於此。

在寫入時間週期 $Ta(m+j')[Ta(n-2+j')]$ 中，第一驅動電路組 (Dr_L) 將第 m 位元 [第 $(n-2)$ 位元] 的數位視頻訊號輸入至每一像素。

當 m 位元 [第 $(n-2)$ 位元] 的數位視頻訊號輸入至每一像素後，依據 m 位元 [第 $(n-2)$ 位元] 數位視頻訊號的資訊"0"或"1"，將每一像素內的發光元件選擇爲發光狀態或不發光狀態。依此，當開始寫入時間週期 $Ta(m+j')[Ta(n-2+j')]$ 時，像素實施顯示以完成顯示時間週期 $Td(m+j')[Td(n-3+j')]$ 並開始顯示時間週期 $Td(m+j')[Td(n-2+j')]$ 。

延續顯示時間週期 $Td(m+j')[Td(n-2+j')]$ ，直到完成寫入時間週期 $Ta(m+j')[Ta(n-2+j')]$ ，並開始下一個寫入時間週期 $Ta(m+1+j')[Ta(n-1+j')]$ 。

當寫入時間週期 $Ta(m+j')[Ta(n-2+j')]$ 開始時，第一驅動電路組 (Dr_L) 將第 $m+1$ 位元 [第 $(n-1)$ 位元] 的數位視頻訊號輸

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (39)

入至每一像素。

雖然在此實施例中，第一驅動電路組(Dr_L)於寫入時間週期 $Ta(m+1+j')$ [$Ta(n-1+j')$] 內，將數位視頻訊號寫入像素中，但本發明並不限於此。當鄰近的寫入時間週期不相互重疊時，輸入數位視頻訊號的驅動電路組可為第一驅動電路組(Dr_L)或第二驅動電路組(Dr_R)。

當第 $m+1$ 位元 [第 $(n-1)$ 位元] 的數位視頻訊號輸入至每一像素時，依據第 $m+1$ 位元 [第 $(n-1)$ 位元] 數位視頻訊號的資訊 "0" 或 "1" 選擇包含於像素中的發光元件，以使發光狀態成為發光或不發光。依此，當開始寫入時間週期 $Ta(m+1+j')$ [$Ta(n-1+j')$] 時，像素實施顯示以完成顯示時間週期 $Td(m+j')$ [$Td(n-2+j')$] 並開始顯示時間週期 $Td(m+1+j')$ [$Td(n-1+j')$]。

延續顯示時間週期 $Td(m+1+j')$ [$Td(n-1+j')$]，直到完成寫入時間週期 $Ta(m+1+j')$ [$Ta(n-1+j')$]，並開始下一個寫入時間週期 $Ta(m+2+j')$ [$Ta(n+j')$]。

當寫入時間週期 $Ta(m+2+j')$ [$Ta(n-1+j')$] 開始時，開始顯示時間週期 $Td(m+2+j')$ [$Td(n-1+j')$]。接著，當在下一圖框週期內開始寫入時間週期 $Ta1$ 時，便完成顯示時間週期 $Td(m+2+j')$ [$Td(n-1+j')$]。符號 j 代表在一圖框顯示週期內，黑色顯示週期的號數。在此實施例中，由於自寫入時間週期 $Ta(m+2+j')$ [$Ta(n-1+j')$] 開始便無黑色顯示時間週期，因此 $j'=j$ 。

當完成所有的顯示時間週期 $Td1$ 至 $Td(n+j)$ 時，結束一

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (40)

圖框顯示週期以顯示一影像。

當完成一圖框週期後，再次將第一位元的數位視頻訊號輸入至像素，以開始顯示時間週期 $Td1$ 。接著，重複上述的操作。在此實施例中，在下一個顯示週期中，可利用第一組驅動電路 (Dr_L) 或第二組驅動電路 (Dr_R) 將第一位元的數位視頻訊號輸入至像素。

顯示時間週期 $Td1$ ， $Td2$ ， $\dots$ ， $Td(n+j-1)$ 及 $Td(n+j)$ 分別為從寫入時間週期 $Ta1$ ， $Ta2$ ， $\dots$ ， $Ta(+jn-1)$ 的開始時間至寫入時間週期 $Ta2$ ， $Ta3$ ， $\dots$ ， $Ta(n+j)$ 及 $Ta1$ 之開始時間的週期。

在此實施例中，顯示時間週期 $Td1$ 至 Tdn 的長度比依次為 $2^0:2^1:s^2:\dots:2^{(n-2)}:2^{(n-1)}$ 。

結合黑色顯示週期外的顯示週期，可顯示出 2^n 個灰階。獲得在一圖框時間週期內，於發光時，顯示時間週期的長度和，以決定像素所顯示的灰階。

由於在此實施例中，黑色顯示週期外之顯示週期和的百分比為 100，因而可實現高亮度的顯示。

在此模式中，在不進行顯示時，提供黑色顯示時間週期，可使發光元件非一直呈發光狀態而抑制有機化合物層的退化。

在此實施例模式 1 與模式 2 中，結合依據本發明的時間顯示週期來實施灰階顯示。因此，與類比驅動法相較，灰階顯示的亮度不易受 TFT 之 I_D-V_{GS} 特性變異的影響。

在本發明中，顯示時間週期與寫入時間週期相互重疊

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (41)

。換句話說，即使在寫入時間週期內，仍可允許像素進行顯示。依此，一圖框時間週期內的顯示時間週期和不單由寫入時間週期所決定。

依據本發明的上述驅動方法不僅可應用於發光裝置，亦可應用至使用其他被動元件的裝置。進一步的，當開發幾 μsec 之反應時間週期的高速液晶顯示裝置時，亦可應用本發明的驅動方法。

(實施例)

以下，將描述本發明的實施例。

(實施例 1)

在此實施例中，參考圖 6A，描述在本發明的發光裝置中，利用 6 位元數位視頻訊號實施 2^6 的灰階顯示。此實施例的發光裝置具有圖 1 至 3 的結構。

首先，在寫入時間週期 T_{a1} 中，利用第一驅動電路組 (Dr_L) 將第一位元的數位視頻訊號輸入至每一像素 (更詳細的，每一像素之電流控制 TFT202 的閘極電極)。由於以類似上述模式 1 及 2 的方式來將數位視頻訊號輸入至像素內，因此在此省略第一組及第二組驅動電路的詳細描述。

當第一位元的數位視頻訊號輸入至每一像素時，依據數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 T_{a1} 時，像素開始進行顯示以進入顯示時間週期 T_{d1} 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (42)

接著，在完成寫入時間週期 $Ta1$ 前，開始寫入時間週期 $Ta2$ 。在寫入時間週期 $Ta2$ 內，利用第二組驅動電路 (Dr_R) 將第二位元的數位視頻訊號輸入至每一像素。

當第二位元的數位視頻訊號輸入至每一像素，依據數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 $Ta2$ 時，像素開始進行顯示以進入顯示時間週期 $Td2$ 。

重複上述的操作，直到第 n 位元的數位視頻訊號輸入至像素 (圖 6)。所有的顯示時間週期 $Td1$ 至 $Td6$ 對應至一圖框時間週期，因此使影像顯示。

當完成一圖框週期後，再次將第一位元的數位視頻訊號輸入至像素，以開始顯示時間週期 $Td1$ 。接著，重複上述的操作。

顯示時間週期 $Td1$ ， $Td2$ ，...， $Td5$ 分別為從寫入時間週期 $Ta1$ ， $Ta2$ ，...， $Ta6$ 的開始時間至寫入時間週期 $Ta2$ ， $Ta3$ ，...， $Ta6$ 及 $Ta1$ 之開始時間的週期。

在此實施例中，顯示時間週期 $Td1$ 至 $Td6$ 的長度比依次為 $2^2:2^3:2^1:2^4:2^0:2^5$ 。顯示時間週期 $Td1$ 至 $Td6$ 可依逐漸縮短的長度比來配置，如 $2^0:2^1:2^2:2^3:2^4:2^5$ 。

在此實施例中，可結合顯示時間週期 $Td1$ 至 $Td6$ 來實施期望的 2^6 灰階顯示。

獲得發光過程中，每一圖框時間週期內的顯示時間週期和便可決定一圖框週期內的灰階顯示。例如，假設所有顯示週期的像素發光亮度為 100%，若以顯示時間週期 $Td1$

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (43)

及 Td2 來發光，則亮度為 19%，且若以顯示時間週期 Td3，Td5 及 Td6 來發光，則亮度為 56%。

由於一圖框內之顯示週期的長度和為 100%，因此可實施高亮度的顯示。

(實施例 2)

在此實施例中，描述在本發明的發光裝置中，利用 8 位元數位視頻訊號實施 2^8 的灰階顯示。此實施例的發光裝置具有圖 1 至 3 的結構。

參考圖 7，首先，在寫入時間週期 Ta1 中，利用第一驅動電路組 (Dr_L) 將第一位元的數位視頻訊號輸入至每一像素 (更詳細的，每一像素之電流控制 TFT202 的閘極電極)。由於以類似上述模式 1 及 2 的方式來將數位視頻訊號輸入至像素內，因此在此省略第一組及第二組驅動電路的詳細描述。

當第一位元的數位視頻訊號輸入至每一像素時，依據數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 Ta1 時，像素開始進行顯示以進入顯示時間週期 Td1。

接著，在完成寫入時間週期 Ta1 前，開始寫入時間週期 Ta2。在寫入時間週期 Ta2 內，利用第二組驅動電路 (Dr_R) 將第二位元的數位視頻訊號輸入至每一像素。

當第二位元的數位視頻訊號輸入至每一像素，依據數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (44)

或不發光。因此，當開始寫入時間週期 $Ta2$ 時，像素開始進行顯示以進入顯示時間週期 $Td2$ 。

接著，在完成寫入時間週期 $Ta2$ 後，開始寫入時間週期 $Ta3$ 。在寫入時間週期 $Ta3$ 中，第一驅動電路組 (Dr_L) 將第三位元的數位視頻訊號輸入至像素中。當開始寫入時間週期 $Ta3$ 時，像素實施顯示以完成顯示時間週期 $Td2$ 並開始顯示時間週期 $Td3$ 。

接著，在完成寫入時間週期 $Ta3$ 前，開始寫入時間週期 $Ta4$ 。在寫入時間週期 $Ta4$ 中，第二驅動電路組 (Dr_R) 將第四位元的數位視頻訊號輸入至每一像素中。

接著，在完成寫入時間週期 $Ta4$ 後，開始寫入時間週期 $Ta5$ 。在寫入時間週期 $Ta5$ 中，第一驅動電路組 (Dr_L) 將第五位元的數位訊號輸入至每一像素。當開始寫入時間週期 $Ta5$ 時，像素實施顯示以完成顯示時間週期 $Td4$ 並開始顯示時間週期 $Td5$ 。

重複上述的操作，直到出現 $Td1$ 至 $Td10$ 的顯示時間週期。

接著，再次將第一位元的數位視頻訊號輸入至像素，以開始顯示時間週期 $Td1$ 。以此重複上述的操作。

顯示時間週期 $Td1$ ， $Td2$ ，...， $Td9$ 及 $Td10$ 分別為從寫入時間週期 $Ta1$ ， $Ta2$ ，...， $Td9$ 及 $Td10$ 的開始時間至寫入時間週期 $Ta2$ ， $Ta3$ ，...， $Ta10$ 及 $Ta1$ 之開始時間的週期。

在此實施例中，在寫入時間週期 $Ta6$ ， $Ta8$ 及 $Ta10$ 中，將相同位元數的數位視頻訊號輸入至像素。更特定的，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (45)

在此實施例中，在寫入時間週期 Ta6，Ta8 及 Ta10 中，將第六位元的數位視頻訊號輸入至像素。

進一步的，在此實施例中，顯示時間週期 Td1 至 Td10 的長度比為 Td9: Td7: Td5: Td3: Td1: Td2: Td4:

$(Td6+Td8+Td10)=2^0:2^1:2^2:2^3:2^4:2^5:2^6:2^7$ 。顯示時間的長度比並不限於此。只要顯示時間週期 Td1 至 Tdn 依逐漸縮短的長度比來配置，如 $2^0:2^1:....:2^4:2^7$ 。

因此，在此實施例中，三個顯示時間週期 Td6，Td8 及 Td10 如同一個顯示時間週期，以實現 2^8 個灰階顯示。

在發光過程中，獲得每一圖框時間週期內的顯示時間週期和便可決定一圖框週期內的灰階顯示。例如，假設所有顯示週期的像素發光亮度為 100%，若以顯示時間週期 Td1 及 Td2 來發光，則亮度為 19%，且若以顯示時間週期 Td3，Td5 及 Td6，Td8，Td10 來發光，則亮度為 55%。

由於一圖框內之顯示週期的長度和為 100%，因此可實施高亮度的顯示。

(實施例 3)

在此實施例中，描述利用 10 個顯示時間週期，以 6 位元數位視頻訊號實施 2^6 的灰階顯示。此實施例的發光裝置具有圖 1 至 3 的結構。

參考圖 8，首先，在寫入時間週期 Ta1 中，利用第一驅動電路組 (Dr_L) 將第一位元的數位視頻訊號輸入至每一像素 (更詳細的，每一像素之電流控制 TFT202 的閘極電極)。由

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (46)

於以類似上述模式 1 及 2 的方式來將數位視頻訊號輸入至像素內，因此在此省略第一組及第二組驅動電路的詳細描述。

當第一位元的數位視頻訊號輸入至每一像素時，依據數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 $Ta1$ 時，像素開始進行顯示以進入顯示時間週期 $Td1$ 。在此實施例中，當數位視頻訊號具有 "0" 資訊時，則將電流控制 TFT202 關閉。當數位視頻訊號具有 "1" 資訊時，則將電流控制 TFT202 開啓。然而，本發明不限於此種結構。變換的，可利用具 "0" 資訊的數位視頻訊號將電流控制 TFT202 開啓，而利用具 "1" 資訊的數位視頻訊號將電流控制 TFT202 關閉。

當不顯示訊號輸入至每一像素時，每一像素中的發光元件呈未顯示的狀態。因此，當開始顯示時間週期 $Td2$ 時，像素停止顯示，以終止顯示時間週期 $Td1$ ，並開始黑色顯示時間週期 $Td2$ 。

接著，在完成寫入時間週期 $Ta2$ 後，開始寫入時間週期 $Ta3$ 。在寫入時間週期 $Ta3$ 中，第一驅動電路組 (Dr_L) 將第二位元的數位視頻訊號輸入至像素中。依據第二位元數位視頻訊號的資訊 "0" 或 "1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 $Ta3$ 時，像素實施顯示以完成顯示時間週期 $Td2$ 並開始顯示時間週期 $Td3$ 。

實施上述的操作，直到第五位元的數位視頻訊號再寫

五、發明說明 (47)

入時間週期 Ta9 內輸入至像素。在完成寫入時間週期 Ta9 後，開始寫入時間週期 Ta10。

在寫入時間週期 Ta10 中，將第六位元的數位視頻訊號輸入至每一像素。依據第六位之元數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 Ta10 時，像素開始進行顯示，完成顯示時間週期 Td9，並以進入顯示時間週期 Td10。

當完成所有的顯示時間週期 Td1 至 Td10 時，結束一圖框顯示週期以顯示一影像。

當完成一圖框顯示週期後，再次將第一位元的數位視頻訊號輸入至像素，以開始顯示時間週期 Td1。以此重複上述的操作。

顯示時間週期 Td1，Td2，...，Td9 及 Td10 分別為從寫入時間週期 Ta1，Ta2，...，Td9 及 Td10 的開始時間至寫入時間週期 Ta2，Ta3，...，Ta10 及 Ta1 之開始時間的週期。

在此實施例中，在顯示時間週期 Td2，Td4，Td6 及 Td8 為黑色顯示時間週期。因此，六個顯示時間週期 Td1，Td3，Td5，Td7，Td9 及 Td10 實施 2^6 個灰階顯示。

進一步的，在此實施例中，顯示時間週期 Td1，Td3，Td5，Td7，Td9 及 Td10 的長度比為 Td1: Td3: Td5: Td7: Td9: Td10 = $2^0:2^1:2^2:2^3:2^4:2^5$ 。顯示時間的長度比並不限於此，只要顯示時間週期 Td1 至 Tdn 依逐漸縮短的長度比來配置，如 $2^0:2^1:...:2^4:2^5$ 。

在發光過程中，獲得每一圖框時間週期內的顯示時間

五、發明說明 (48)

週期和便可決定一圖框週期內的灰階顯示。例如，假設所有顯示週期的像素發光亮度為 100%，若以顯示時間週期 Td1 及 Td5 來發光，則亮度為 8%，且若以顯示時間週期 Td3，Td5 及 Td10 來發光，則亮度為 60%。

在此實施例中，提供不進行顯示的黑色顯示時間週期，如此可避免發光元件持續的發光，而抑制有機化合物層的退化。

(實施例 4)

在此實施例中，描述利用 7 個顯示時間週期，以 6 位元數位視頻訊號實施 2^6 的灰階顯示。此實施例的發光裝置具有圖 1 至 3 的結構。

參考圖 9，首先，在寫入時間週期 Ta1 中，利用第一驅動電路組 (Dr_L) 將第一位元的數位視頻訊號輸入至每一像素 (更詳細的，每一像素之電流控制 TFT202 的閘極電極)。由於以類似上述模式 1 及 2 的方式來將數位視頻訊號輸入至像素內，因此在此省略第一組及第二組驅動電路的詳細描述。

當第一位元的數位視頻訊號輸入至每一像素時，依據數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 Ta1 時，像素開始進行顯示以進入顯示時間週期 Td1。

接著，在完成寫入時間週期 Ta1 後，開始寫入時間週期 Ta2。在寫入時間週期 Ta2 中，第二驅動電路組 (Dr_R) 將

五、發明說明 (49)

"0"資訊的第二位元的數位視頻訊號輸入至像素中(更詳細的，每一像素之電流控制 TFT202 的閘極電極)。

當第二位元的數位視頻訊號輸入至每一像素時，依據第二位元數位視頻訊號的資訊"0"或"1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 Ta2 時，像素開始進行顯示以進入顯示時間週期 Td2。

接著，在完成寫入時間週期 Ta2 後，開始寫入時間週期 Ta3。在寫入時間週期 Ta3 中，第一驅動電路組(Dr_L)將第三位元的數位視頻訊號輸入至像素中。依據第三位元數位視頻訊號的資訊"0"或"1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 Ta3 時，像素實施顯示以完成顯示時間週期 Td2 並開始顯示時間週期 Td3。

接著，在完成寫入時間週期 Ta3 後，開始寫入時間週期 Ta4。在寫入時間週期 Ta4 中，第二驅動電路組(Dr_R)將"0"資訊的數位視頻訊號輸入至像素中。當不顯示的訊號輸入至每一像素時。所有像素的發光元件呈不發光的狀態。因此，當開始顯示時間週期 Td4 時，像素停止顯示，以終止顯示時間週期 Td3，並開始黑色顯示時間週期 Td4。

接著，在完成寫入時間週期 Ta4 後，開始寫入時間週期 Ta5。在寫入時間週期 Ta5 中，第一驅動電路組(Dr_L)將第五位元的數位視頻訊號輸入至像素中。依據第五位元數位視頻訊號的資訊"0"或"1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 Ta5

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (50)

時，像素實施顯示以完成顯示時間週期 Td4 並開始顯示時間週期 Td5。

接著，在完成寫入時間週期 Ta5 後，開始寫入時間週期 Ta6。在寫入時間週期 Ta6 中，第二驅動電路組(Dr_R)將第五位元的數位視頻訊號輸入至像素中。依據第五位元數位視頻訊號的資訊"0"或"1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 Ta6 時，像素實施顯示以完成顯示時間週期 Td5 並開始顯示時間週期 Td6。

接著，在完成寫入時間週期 Ta6 後，開始寫入時間週期 Ta7。在寫入時間週期 Ta7 中，第一驅動電路組(Dr_L)將第六位元的數位視頻訊號輸入至像素中。依據第六位元數位視頻訊號的資訊"0"或"1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 Ta7 時，像素實施顯示以完成顯示時間週期 Td6 並開始顯示時間週期 Td7。

接著，在完成寫入時間週期 Ta7 後，開始寫入時間週期 Ta8。在寫入時間週期 Ta8 中，第二驅動電路組(Dr_R)將"0"資訊的數位視頻訊號輸入至像素中。當不顯示的訊號輸入至每一像素時，所有像素的發光元件呈不發光的狀態。因此，當開始顯示時間週期 Td8 時，像素停止顯示，以終止顯示時間週期 Td7，並開始黑色顯示時間週期 Td8。

當完成所有的顯示時間週期 Td1 至 Td8 時，結束一圖框顯示週期以顯示一影像。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (51)

當完成一圖框顯示週期後，再次將第一位元的數位視頻訊號輸入至像素，以開始顯示時間週期 Td1。以此重複上述的操作。

顯示時間週期 Td1，Td2，...，Td7及Td8分別為從寫入時間週期 Ta1，Ta2，...，Td7及Td8的開始時間至寫入時間週期 Ta2，Ta3，...，Ta8及Ta1之開始時間的週期。

在此實施例中，在顯示時間週期 Td4及Td8為黑色顯示時間週期。因此，六個顯示時間週期 Td1，Td2，Td3，Td5，Td6及Td7實施 2^6 個灰階顯示。

進一步的，在此實施例中，顯示時間週期 Td1，Td2，Td3，Td5，Td6及Td7的長度比為 Td1: Td2: Td3: Td5: Td6: Td7 = $2^0:2^1:2^2:2^3:2^4:2^5$ 。顯示時間的長度比並不限於此，只要顯示時間週期 Td1，Td2，Td3，Td5，Td6及Td7依逐漸縮短的長度比來配置，如 $2^0:2^1:...:2^4:2^5$ 。

在發光過程中，獲得每一圖框時間週期內的顯示時間週期和便可決定一圖框週期內的灰階顯示。例如，假設所有顯示週期的像素發光亮度為 100%，若以顯示時間週期 Td1 來發光，則亮度為 13%，且若以顯示時間週期 Td3 及 Td6 來發光，則亮度為 56%。

在此實施例中，提供不進行顯示的黑色顯示時間週期，如此可避免發光元件持續的發光，而抑制有機化合物層的退化。

(實施例 5)

五、發明說明 (52)

在此實施例中，描述利用 8 個顯示時間週期，以 6 位元數位視頻訊號實施 2^6 的灰階顯示。此實施例的發光裝置具有圖 1 至 3 的結構。

參考圖 10，首先，在寫入時間週期 $Ta1$ 中，利用第一驅動電路組 (Dr_L) 將第一位元的數位視頻訊號輸入至每一像素 (更詳細的，每一像素之電流控制 TFT202 的閘極電極)。由於以類似上述模式 1 及 2 的方式來將數位視頻訊號輸入至像素內，因此在此省略第一組及第二組驅動電路的詳細描述。

當第一位元的數位視頻訊號輸入至每一像素時，依據數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 $Ta1$ 時，像素開始進行顯示以進入顯示時間週期 $Td1$ 。

接著，在完成寫入時間週期 $Ta1$ 後，開始寫入時間週期 $Ta2$ 。在寫入時間週期 $Ta2$ 中，第二驅動電路組 (Dr_R) 將第二位元的數位視頻訊號輸入至像素中。

當第二位元的數位視頻訊號輸入至每一像素時，依據第二位元數位視頻訊號的資訊 "0" 或 "1"，選擇使像素中的發光元件發光或不發光。因此，當開始寫入時間週期 $Ta2$ 時，像素開始進行顯示以進入顯示時間週期 $Td2$ 。

接著，在完成寫入時間週期 $Ta2$ 後，開始寫入時間週期 $Ta3$ 。在寫入時間週期 $Ta3$ 中，第一驅動電路組 (Dr_L) 將第三位元的數位視頻訊號輸入至像素中。依據第三位元數位視頻訊號的資訊 "0" 或 "1"，將每一像素內的發光元件選擇

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (53)

為發光狀態或不發光狀態。依此，當開始寫入時間週期 $Ta3$ 時，像素實施顯示以完成顯示時間週期 $Td2$ 並開始顯示時間週期 $Td3$ 。

接著，在完成寫入時間週期 $Ta3$ 後，開始寫入時間週期 $Ta4$ 。在寫入時間週期 $Ta4$ 中，第二驅動電路組 (Dr_R) 將第四位元的數位視頻訊號輸入至像素中。依據第四位元數位視頻訊號的資訊 "0" 或 "1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 $Ta4$ 時，像素實施顯示以完成顯示時間週期 $Td3$ 並開始顯示時間週期 $Td4$ 。

接著，在完成寫入時間週期 $Ta4$ 後，開始寫入時間週期 $Ta5$ 。在寫入時間週期 $Ta5$ 中，第一驅動電路組 (Dr_L) 將第五位元的數位視頻訊號輸入至像素中。依據第五位元數位視頻訊號的資訊 "0" 或 "1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 $Ta5$ 時，像素實施顯示以完成顯示時間週期 $Td4$ 並開始顯示時間週期 $Td5$ 。

接著，在完成寫入時間週期 $Ta5$ 後，開始寫入時間週期 $Ta6$ 。在寫入時間週期 $Ta6$ 中，第二驅動電路組 (Dr_R) 將第六位元的數位視頻訊號輸入至像素中。依據第六位元數位視頻訊號的資訊 "0" 或 "1"，將每一像素內的發光元件選擇為發光狀態或不發光狀態。依此，當開始寫入時間週期 $Ta6$ 時，像素實施顯示以完成顯示時間週期 $Td5$ 並開始顯示時間週期 $Td6$ 。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (54)

接著，在完成寫入時間週期 Ta6 後，開始寫入時間週期 Ta7。在寫入時間週期 Ta7 中，第一驅動電路組 (Dr_L) 將 "0" 資訊的數位視頻訊號輸入至像素中。當不顯示的訊號輸入至每一像素時，所有像素的發光元件呈不發光的狀態。因此，當開始顯示時間週期 Td7 時，像素停止顯示，以終止顯示時間週期 Td6，並開始黑色顯示時間週期 Td7。

當完成所有的顯示時間週期 Td1 至 Td8 時，結束一圖框顯示週期以顯示一影像。

當完成一圖框顯示週期後，再次將第一位元的數位視頻訊號輸入至像素，以開始顯示時間週期 Td1。以此重複上述的操作。

顯示時間週期 Td1，Td2，...，Td6 及 Td7 分別為從寫入時間週期 Ta1，Ta2，...，Td6 及 Td7 的開始時間至寫入時間週期 Ta2，Ta3，...，Ta7 及 Ta1 之開始時間的週期。

在此實施例中，在顯示時間週期 Td7 為黑色顯示時間週期。因此，六個顯示時間週期 Td1 至 Td6 實施 2^6 個灰階顯示。

在此實施例中，顯示時間週期 Td1 至 Td6 的長度比為 $Td1: Td2: Td3: Td4: Td5: Td6 = 2^0: 2^1: 2^2: 2^3: 2^4: 2^5$ 。顯示時間的長度比並不限於此，只要顯示時間週期 Td1，Td2，Td3，Td4，Td5，Td6 依逐漸縮短的長度比來配置，如 $2^0: 2^1: \dots: 2^4: 2^5$ 。

在發光過程中，獲得每一圖框時間週期內的顯示時間週期和便可決定一圖框週期內的灰階顯示。例如，假設所

五、發明說明 (55)

有顯示週期的像素發光亮度為 100%，若以顯示時間週期 Td1 來發光，則亮度為 13%，且若以顯示時間週期 Td3，Td5 及 Td6 來發光，則亮度為 78%。

在此實施例中，提供不進行顯示的黑色顯示時間週期，如此可避免發光元件持續的發光，而抑制有機化合物層的退化。

(實施例 6)

在實施例 6 中，於圖 1 所示的發光裝置中，將描述驅動第一及第二源極訊號線驅動電路 102a，102b，以及第一及第二閘極訊號線驅動電路 103a 及 103b 的方法。雖然，在此實施例中，為了便於說明起見，僅描述驅動第一組驅動電路 (Dr_L) 的方法，可利用相同的方法來驅動第二組驅動電路 (Dr_R)。

在第一源極訊號線驅動電路 102a 中，將時脈訊號 (CLK) 及起始訊號 (SP) 輸入至平移暫存器 105。平移暫存器 105 依據這些時脈訊號 (CLK) 及起始訊號 (SP) 循序地產生時序訊號，以依次將時序訊號供給至隨之的電路。

平移暫存器 105 的時序訊號可由緩衝器緩衝放大，以循序地將緩衝放大的時序訊號供給至隨後的電路。由於多個電路或元件連接至供給時序訊號的導線，因此導線具有大的負載電容。負載電容會使時脈訊號的上下緣"頓化"。因此提供緩衝器可避免"頓化"的情形。

來自平移暫存器 105 的時序訊號輸入至拴鎖 (A)106。拴

五、發明說明 (56)

鎖(A)106 包括用以處理數位訊號的多階拴鎖。當輸入時序訊號時，循序地將數位訊號輸入至拴鎖(A)106 並加以保持。

在實施例 6 中，將數位訊號循序地輸入拴鎖(A)106 中的多階拴鎖內。替代的，可實施分割驅動法，其中將拴鎖(A)106 中的多個拴鎖分割成一些群組，並同時平行地將數位訊號輸入至這些拴鎖中。群組數目即為分割的數目。例如，當拴鎖分割成四階的群組時，此種驅動便稱為四分割驅動。

將數位訊號輸入至拴鎖(A)106 之所有拴鎖的週期稱為一訊號線時間週期。換句話說，訊號線時間週期代表將數位訊號輸入拴鎖(A)106 內之最左階拴鎖至最右階拴鎖所需的時間。實際上，訊號線時間週期可進一步包括水平清除週期。

當完成訊號線時間週期後，拴鎖訊號供給至拴鎖(B)107。當供給拴鎖訊號時，輸入並保持於拴鎖(A)106 中的拴鎖訊號傳送至拴鎖(B)107，以輸入至拴鎖(B)107 中的所有拴鎖並保持住。

當拴鎖(A)106 將拴鎖訊號傳送至拴鎖(B)107 後，再次依據平移暫存器 105 的時序訊號，循序地將數位訊號輸入至拴鎖(A)106。

在第二時間週期中，輸入至拴鎖(B)107 並保持於該處的拴鎖訊號輸入至第一源極訊號線。

另一方面，在第一閘極訊號線驅動電路 103a 中，來自

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (57)

平移暫存器 105 的時序訊號輸入至緩衝器，且接著輸入對應的閘極訊號線 (GL1 至 GLy)。在一掃描線之像素中，第一開關 TFT201a 的閘極電極分別連接至閘極訊號線 (GL1 至 GLy)。因此，由於所有像素的第一開關 TFT201a 應於一時間內驅動，因此需使用可允許大電流流過的緩衝器。

在本說明書中，像素部位 101，第一源極訊號線驅動電路 102a，第二源極訊號線驅動電路 102b，第一閘極訊號線驅動電路 103a 及第二閘極訊號線驅動電路 103b 形成於同一基底上。如此，可減小具本發明發光裝置之電子設備的尺寸。

實施例 6 可自由地結合實施例 1 至 5 來實施。

(實施例 7)

利用圖 11 至 13 說明本發明的實施例。此處描述在相同基底上製作像素 TFT 及週邊驅動電路之 TFT 的方法。為了簡化說明，以 CMOS 電路作為驅動電路的基本電路。可利用相同於第二開關 TFT 的方法來形成第一開關 TFT，因此在此實施例中，將第一開關 TFT 及電流控制 TFT 一個接著一個以像素 TFT 來顯示。

首先，如圖 11A 所示，在玻璃基底 400 上形成如氧化矽，氮化矽，氮氧化矽的絕緣薄膜，玻璃基底 400 可由矽酸硼化鋁玻璃或矽酸硼化鋁玻璃所製成，典型的玻璃如 Corning Corp. 的 #7059 玻璃或 #1737 玻璃。例如，形成疊層狀的氮氧化矽絕緣薄膜與氫化之氮氧化矽絕緣薄膜，其中

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (58)

利用電漿 CVD 由 SiH_4 , NH_3 , N_2O 製作厚度 10 至 200nm 的絕緣薄膜，並以類似的方式，由 SiH_4 , N_2O 製作厚度 50 至 200nm 的絕緣薄膜。在實施例 7 中使用兩層結構的基底薄膜 401，但亦可使用單層及多層的結構。

利用結晶化半導體薄膜形成島狀的半導體層 402 至 405，其中利用雷射結晶法或習知的熱結晶法由非結晶結構的半導體薄膜形成結晶化的半導體薄膜。半導體層 402 至 405 的厚度可為 25 至 80nm(較佳的是 30 至 60nm)。結晶化之半導體薄膜的種類並無限制，但以矽或矽化鎵者為佳。

可使用脈波放射型或連續放射型雷射，YAG 或 YVO_4 雷射來製作結晶化的半導體薄膜。當使用這些型式的雷射時，可利用光學系統將發射的雷射光束收聚並進行照射。操作者可適當地選擇結晶化的條件，但使用準分子雷射時，脈波的發射頻率為 30Hz，且雷射的能量密度為 100 至 $400\text{mJ}/\text{cm}^2$ (典型為 200 至 $300\text{mJ}/\text{cm}^2$)。進一步的，當使用 YAG 雷射時，使用第二諧頻，脈波的發射頻率為 1 至 10Hz，且雷射的能量密度為 300 至 $600\text{mJ}/\text{cm}^2$ (典型為 350 至 $500\text{mJ}/\text{cm}^2$)。接著將收聚成寬度 100 至 $1000\mu\text{m}$ 的線狀雷射光照射至整個基底表面。且雷射光束的覆蓋率為 50 至 90%。

將閘極絕緣薄膜 406 形成在半導體層 402 至 405 上。利用電漿 CVD 法，由含矽的絕緣薄膜形成 40 至 150nm 的閘極絕緣薄膜 407。在實施例 4 中使用厚 120nm 的氮氧化矽薄膜。閘極絕緣薄膜不限於氮氧化矽薄膜，當然可使用其他單層或多層的絕緣薄膜。例如，當使用氮氧化矽薄膜時，可

五、發明說明 (59)

利用電漿 CVD，由 TEOS 及 O₂ 的混合物，在 40Pa 的反應壓力與 300 至 400°C 的溫度下，以電源密度 0.5 至 0.8W/cm² 的高頻放電 (13.56MHz) 所形成。利用隨後 400 至 500°C 的熱退火程序，形成性質良好的閘極絕緣薄膜。

接著，將第一導電薄膜 407 及第二導電薄膜 408 形成於閘極絕緣薄膜 407 上，以形成閘極。在實施例 7 中，第一導電薄膜 407 由 50 至 100nm 的 Ta 薄膜所形成，且第二導電薄膜 408 由厚 100 至 300nm 的 W 薄膜所形成。

利用濺鍍形成 Ta 薄膜，且以 Ar 進行 Ta 靶的濺射。如果在濺鍍時，將適量的 Xe 及 Kr 加入 Ar 內，可釋放形成 Ta 薄膜的內應力，並可避免薄膜的剝離。 α 相 Ta 薄膜的電阻率約為 20 $\mu\Omega$ cm，且可使用於閘極中，但 β 相 Ta 薄膜的電阻率約為 180 $\mu\Omega$ cm，且不適用於閘極中。如果形成厚度 10 至 50nm，結晶結構類似 α 相 Ta 的氮化鈦薄膜，則可輕易地獲得 α 相 Ta 薄膜。

濺鍍 W 靶來形成 W 薄膜，其亦可利用 WF₆ 以熱 CVD 法來形成。每當使用此方法時，需要使其具有低的阻抗，以使其能用於閘極，且較佳的是使 W 薄膜的電阻率小於等於 20 $\mu\Omega$ cm。可將 W 薄膜的結晶放大來降低電阻率，但當 W 內含有許多雜質元素，如氧時，必須禁止其結晶化，而薄膜成為高電阻性的。在濺鍍的過程中，使用純度 99.9999% 的 W 靶。此外，使雜質不進入 W 薄膜內，可達到 9 至 20 $\mu\Omega$ cm 的電阻率。

雖然在實施例 7 中第一導電薄膜 407 為鈦薄膜，且第二

五、發明說明 (60)

導電薄膜 409 為 W 薄膜，導電薄膜並不限於此等薄膜，而可選自 Ta，W，Ti，Mo，Al 及 Cu，或是含有這些元素的合金，而或其化合物。進一步的，可使用摻雜磷的多晶矽薄膜作為半導體薄膜。實施例 7 外的較佳結合例包括：利用 TaN 形成第一導電薄膜，並將其與 W 薄膜的第二導電薄膜結合；形成 TaN 的第一導電薄膜，並將其與 Al 薄膜的第二導電薄膜結合；以及形成 TaN 的第一導電薄膜，並將其與 Cu 薄膜的第二導電薄膜結合。

接著，利用光阻形成光罩 409 至 412，並進行第一蝕刻製程以形成電極與導線。在實施例 7 中使用 ICP 蝕刻法。使用 CF_4 與 Cl_2 的氣體混合物作為蝕刻氣體，並在 1Pa 下，施加 500WRF 電源 (13.56MHz) 至線圈形的電極，以產生電漿。並將 100WRF 電源 (13.56MHz) 施加至基底側，以有效的施加負偏壓。在 CF_4 與 Cl_2 的氣體混合物中，蝕刻 W 薄膜與 Ta 薄膜至幾乎相同的程度。

利用適當的光罩，依據施加至基底側的偏壓效果，使第一導電層與第二導電層的蝕刻部位成為尖斜的形狀。尖斜的角度為 15 至 45°。可增加蝕刻時間 10 至 20%，以進行蝕刻而不殘留任何的閘極絕緣薄膜。氮氧化矽相對於 W 薄膜的選擇率為 2 至 4，因此利用過蝕刻製程，蝕刻 20 至 50nm 之氮氧化矽的暴露表面。如圖 11 所示，利用 20 至 50nm 的蝕料使閘極絕緣薄膜 406 及第一形狀導電層 414 至 417 所覆蓋的部位更薄。

第一形狀導電層 414 至 417 (第一導電層 414a 至 417a 及

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (61)

第一導電層 414b 至 417b) 依據第一蝕刻製程，由第一導電層及第二導電層所形成。

接著，如圖 11 所示，實施第二蝕刻製程。利用光阻形成光罩 409 至 412，使用 ICP 蝕刻法，其中以 CF_4 與 Cl_2 及 O_2 氣體混合物作為蝕刻氣體，並在 1Pa 下，施加 500WRF 功率 (13.56MHz) 至線圈形的電極，以產生電漿。將 50WRF 的功率 (13.56MHz) 施加至基底側，並施加低於第一蝕刻製程的自偏壓。在這些蝕刻條件下，異向性地蝕刻 W 薄膜，並在低的蝕刻速度下蝕刻 Ta，以形成第二形狀導電層 419 至 422。利用 20 至 50nm 的蝕刻使未由導電層 419 至 422 覆蓋的區域變薄。

可由產生的基及反應物的離子型式及真空壓來推估 W 薄膜或 Ta 薄膜的蝕刻反應。比較 W 及 Ta 氟化物及氯化物的真空壓，可推估具有相當高比例的 WF_6 ，且 WCl_5 ， TaF_5 及 TaCl_5 亦達到類似的程度。然而，如果將適當的 O_2 量加入混合氣體中， CF_4 與 O_2 反應，而形成 CO 及 F，並產生大量的 F 基或 F 離子。結果，具高氟化物蒸氣壓之 W 薄膜的蝕刻速度增加。另一方面，即使 F 增加，Ta 的蝕刻速度都會相對地增加。進一步的，相較於 W，Ta 易於氧化，因此 Ta 的表面由加入的 O_2 所氧化。由於 Ta 的氧化物不會與氟與氯反應，因此會進一步的增加 Ta 的蝕刻速度。因而，W 與 Ta 具有不同的蝕刻速度，而能使 W 的蝕刻速度大於 Ta 者。

接著，移除光罩 409a 至 412a，並實施第二摻雜程序，

五、發明說明(62)

如圖 12A 所示。使摻雜量小於第一摻雜製程的摻雜量，且在高加速電壓 70 至 120KeV 的條件下，摻雜 n 型導電性的雜質元素。第二導電層 419 至 422 作為雜質元素的光罩，並進行摻雜以將雜質元素加入第二導電層 419a 至 422a 下方的區域。依此方式，形成重疊第二導電層 419a 至 422a 的第一雜質區 425 至 428。雖然，在移除光罩 409a 至 412a 後，摻雜加入 n 型導電性的雜質元素，本發明不限於此。在圖 12A 的製程中，可在摻雜 n 型導電性的雜質後，移除光罩 409a 至 412a。

接著，在半導體層 404 上形成光罩 433 以覆蓋第二導電層 421a 及 421b。部分的光罩 433 與第二雜質區 431 重疊，並夾疊閘極絕緣薄膜 406。接著，實施第二摻雜製程，並加入 n 型導電性的雜質元素。第二摻雜製程的劑量高於第一摻雜製程的劑量。可實施離子摻雜或離子植入摻雜。在 1×10^{13} 至 $5 \times 10^{14} \text{ atoms/cm}^3$ 的劑量及 60 至 100KeV 的加速電壓下，實施離子摻雜。使用週期表 15 族的元素，典型的是磷或砷來作為 n 型導電性的雜質元素。在此例中，使用磷。第二導電層 419 及 422 成為 n 型導電性雜質區的光罩，並以自我對齊的方式形成源極區 434 至 437，汲極區 438 至 441 及 Lov 區 442 至 445。進一步的，Loff 區 446 依據光罩 433 而形成。將 n 型導電性的雜質元素以 1×10^{20} 至 $1 \times 10^{21} \text{ atoms/cm}^3$ 的濃度加入源極區 434 至 437 及汲極區 438 至 441。

在本發明中可藉由控制光罩 433 的尺寸來自由地設定

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (63)

Loff 區 446 的長度。

在本發明中可藉由控制光罩 433 的尺寸來自由地設定 Loff 區 446 的長度。

在此說明書中，在閘極絕緣薄膜間與閘極電極重疊的 LDD 區稱為 Lov 區。

未與閘極電極重疊的 LDD 區稱為 Loff 區。

加入 n 型導電性的雜質元素，使得 Loff 區的濃度成為 1×10^{17} 至 $1 \times 10^{19} \text{ atoms/cm}^3$ ，且 Lov 區的濃度成為 1×10^{16} 至 $1 \times 10^{18} \text{ atoms/cm}^3$ 。

在圖 12B 中，可利用 70 至 120KeV 的加速電壓摻雜 n 型導電性的雜質元素，其中在摻雜 n 型導電性雜質元素的前後，在半導體層 404 上形成光罩 433。在部位 446 中抑制 N 型導電性之雜質元素的濃度，此部位在上述的製程中成為開關 TFT 的 Loff 區，並增加加入部位 433 之 N 型導電性雜質元素的濃度，此部位成為驅動電路之 n 通道 TFT 的 Lov 區。進一步的，當增加部位 433 中 n 型導電性雜質元素的濃度時，可避免熱載體效應而引起的退化現象，此熱載體是由鄰近高電場所產生。最好使區域 433 中的 n 型雜質區濃度成為 5×10^{17} 至 $5 \times 10^{19} \text{ atoms/cm}^3$ 。

在移除光罩 453 後，如圖 12C 所示，在半導體層 402 及 405 上形成源極區 447 及 448，汲極區 449 及 450 及 Lov 區 451 及 452，以製作 p 通道型 TFT。使用第二導電層 419 至 422 作為雜質元素的光罩，並以自我對齊的方式形成雜質區。在形成 n 通道 TFT 的半導體層 402 及 403 的整個表面上覆

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (64)

蓋光罩 453。將不同濃度的磷加入源極區 447 及 448，汲極區 449 及 450 及 Lov 區 451 及 452，並利用 B_2H_6 實施離子摻雜，使得區域中的雜質濃度成為 $2 \times 10^{20} \text{atoms/cm}^3$ 至 $2 \times 10^{21} \text{atoms/cm}^3$ 。

利用上述的製程，在各半導體層 402 至 405 內形成雜質區。與半導體層重疊的第二導電層 419 至 422 作為閘極電極。

接著，對加入各半導體層的雜質元素進行活化處理，以控制導電型式。使用退火爐進行此一程序。此外，亦可實施雷射退火或快速熱退火。以 1ppm 以下 (較佳的在 0.1ppm 以下) 的氧氣濃度，在氮氣環境中，於 400 至 700°C 下進行熱退火。在實施例 7 中，於 500°C 下實施 4 小時的熱處理。然而，當導線 419 至 422 的材料具有較弱的抗熱性時，較佳的是在形成內層絕緣薄膜候，進行活化處理，以保護導線。

此外，在 3 至 100% 的氫環境中，以 300 至 450°C 進行 1 至 12 小時的熱處理，以進行半導體層的氫化程序。此製程是在島型半導體層中，利用氫加入懸吊鍵結端。亦可使用電漿氫化程序作為另一種氫化製程。

接著，形成厚度 100 至 200nm 的氮氧化矽第一內層絕緣薄膜 455。隨後，在第一內層絕緣薄膜 455 上，形成有機絕緣材料的第二內層絕緣薄膜 458。

接著，在閘極絕緣薄膜 406，第一內層絕緣薄膜 455，第二內層絕緣薄膜 458，及源極導線 459 至 462 內形成接觸

五、發明說明 (65)

孔，以透過接觸孔與源極區 447，435，436 及 448 接觸。進一步的，以類似的方式形成汲極導線 463 至 465 以便與汲極區 449，439，440 及 450 接觸。

當閘極絕緣薄膜 406，第一內層絕緣薄膜 455，及第二內層絕緣薄膜 458 為 SiO_2 薄膜或 SiON 薄膜時，利用 CF_4 及 O_2 的乾式蝕刻來形成接觸孔。進一步的，當閘極絕緣薄膜 406，第一內層絕緣薄膜 455，及第二內層絕緣薄膜 458 為有機數脂時，最好以 CHF_3 或 BHF 的乾式蝕刻形成接觸孔。此外，如果當閘極絕緣薄膜 406，第一內層絕緣薄膜 455，及第二內層絕緣薄膜 458 由不同的材料所形成，最好在每一薄膜更換蝕刻方法及蝕刻劑。亦可利用相同的蝕刻方法及蝕刻劑來形成接觸孔。

接著以有機樹脂形成第三內層絕緣薄膜 467。可使用聚硫亞氨，聚氨基化合物，丙烯酸及 BCB 作為第三內層絕緣薄膜 467。由於丙烯酸具有極佳的平坦化效果，因此最好使用丙烯酸作為第三內層絕緣薄膜 467。實施例 7 中的丙烯酸需足以將 TFT 形成的階梯部位平坦化，此時薄膜厚度最好為 1 至 $5\mu\text{m}$ (較佳的是介於 2 至 $4\mu\text{m}$)。

接著，在第三內層絕緣薄膜 467 及像素電極 468 內形成到達汲極導線 465 的接觸孔。在實施例 7 中行成厚度 110nm 的氧化銦 (ITO)，並接著圖樣化而形成像素電極 468。進一步的，可使用透明導電薄膜，其中在氧化銦中混合有 2 及 20% 之氧化鋅。像素電極成為發光元件的陽極 468。

接著，形成樹脂製的第一隔體 469 與第二隔體 470。第

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (66)

一隔體 469 及第二隔體 470 用以分離有機化合物層與鄰近像素的陰極。因此，最好使第二隔體 470 在水平方向上更突出於第一隔體 469。最好使第一隔體與第二隔體的結合厚度成為 1 至 $2\mu\text{m}$ ，但若有機化合物層與鄰近像素的陰極相互分離，則此厚度並無限制。進一步的，需以絕緣薄膜形成第一隔體 469 與第二隔體 470，絕緣薄膜可為氧化物或樹脂。第一隔體 469 與第二隔體 470 可由相同的材料所形成，並且形成於像素間的帶狀中。第一隔體 469 與第二隔體 470 可沿著源極導線而形成或形成於源極導線上，亦可沿著閘極導線而形成或形成於閘極導線上。此外，亦可在樹脂中混入顏料來形成第一隔體 469 與第二隔體 470(圖 14)。

接著，在不暴露至外界的情況下，連續地形成有機化合物層 471 及陰極 472。有機化合物層 471 的膜厚為 80 至 200nm(典型的是 100 及 120nm)，且陰極的膜厚為 180 至 300nm(典型的是 200 至 250nm)。雖然實施例中僅顯示一個像素，實際上，在相同的時點上形成紅光有機化合物層，綠光有機化合物層，藍光有機化合物層。進一步的，形成有機化合物層與陰極的部分材料，層疊於隔體 470 上，雖然在本說明書中，這些材料並不包含有機化合物層 471 與陰極 472。

有機化合物層 471 與陰極 472 對應紅色像素，綠色像素及藍色像素而形成。然而，有機化合物層 471 無法對溶劑的阻抗性較弱，因此必須利用微影技術，分別地形成各種顏色。最好使用金屬光罩來覆蓋期望外的像素，並選擇地

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (67)

在所需的位置上形成有機化合物層 471。

亦即，設定第一光罩以覆蓋紅色外的像素，並利用光罩選擇地形成紅光有機化合物層。接著，設定光罩以覆蓋綠色外的像素，並利用光罩選擇地形成綠光有機化合物層。最後，設定光罩以覆蓋藍色外的像素，並利用光罩選擇地形成藍光有機化合物層。雖然此處使用不同的光罩，但可重複使用相同的光罩。進一步的，最好在真空下，進行此程序直到形成所有的有機化合物層。

實施例 7 顯示僅有發光層的單層結構，以作為有機化合物層 471，但除了發光層外，亦可使用具有電洞傳輸層，電洞注射層，電子傳輸層，電子注射層的結構作為有機化合物層。可使用習知的材料作為有機化合物層 471。考量發光層的驅動電壓，最好使用習知的有機化合物材料。

接著，形成陰極 472。實施例 7 顯示使用 MgAg 作為陰極的例子，但其亦可用於其他的材料。

因此，便完成具圖 14B 結構的主動陣列型基底。在形成第一隔體 469 與第二隔體 471 後，可利用多室法薄膜成形裝置，連續地在未暴露於外界的情況下進行，直到形成陰極 472。

在實施例 7 中，在開關 TFT501 的半導體層內含有源極區 504，汲極區 505，Loff 區 506，Lov 區 507，及通道形成區 501。形成 Loff 區 506 使其不會透過閘極絕緣薄膜 406 而與閘極電極 421 重疊。進一步的，形成 Lov 區 507 以便透過閘極絕緣薄膜 406 而與閘極電極 421 重疊。此種結構可有

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (68)

效地減少 off 電流。

進一步的，在實施例 7 的開關 TFT501 中使用單閘極結構，但本發明亦可使用雙閘極結構或其他的多閘極結構作為開關 TFT。可利用雙閘極結構，將兩個 TFT 有效地串連，而獲得降低 off 電流值的效果。

進一步的，在實施例 7 中開關 TFT501 為 n 通道 TFT，但亦可為 p 通道 TFT。

電流控制 TFT502 的半導體層含有源極區 510，汲極區 511，Lov 區 512，及通道形成區 513。形成 Lov 區 512 以透過閘極絕緣薄膜 406 而與閘極電極 422 重疊。在實施例 7 中，電流控制 TFT502 不具 Loff 區，但可使用具 Loff 區的結構。

進一步的，在實施例中，電流控制 TFT502 為 p 通道 TFT，但亦可為 n 通道 TFT。

由於顯示部位及驅動部位之 TFT 具有最佳化的結構，因而實施例 7 的主動陣列型基底具有極佳的可靠度，並可增加操作特性。

首先，使用具減低熱載體注射結構的 TFT 作為 CMOS 電路的 n 通道 TFT503，減低熱載體注射可增加操作速度。在此處的驅動電路中，包含了平移暫存器，緩衝器，位準平移器及取樣電路。當實施數位驅動時，亦可使用如 D/A 轉換器的單轉換電路。

在實施例 1 中，CMOS 電路之 n 通道 TFT503 的半導體結構含有源極區 521，汲極區 522，Lov 區 523，及通道形

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (69)

成區 524。

進一步的，CMOS 電路之 p 通道 TFT504 的半導體層含有源極區 531，汲極區 532，Lov 區 533，及通道形成區 534。

實際上，最好在完成圖 14B 的結構後，使用具高氣密性的保護膜或透明密封材料來實施封裝，以與外界隔離。進一步的，如果在密封材料內置入惰性氣體，並在密封材料內配置乾燥劑，則可增加發光元件的可靠度。

進一步的，接上連接器以連接形成於基底上的元件，且在在增加氣密性後，將端子從電路延伸至外部訊號端子。因此，便完成製造程序。在本說明書中，此時製作出的物品便稱為發光顯示裝置。

閘極通道之長軸方向的長度不同於本發明的前述狀態。因此，當以閘極電極作為遮罩來實施離子植入時，最好藉由不同的穿透深度，使第一閘極電極下的半導體層濃度低於非第一閘極電極下之半導體層的濃度。

進一步的，為了利用遮罩形成 Loff 區，可簡單的控制 Loff 區及 Lov 區的位置。

雖然在實施例 7 中，有機化合物層所發的光線照向基底，但本發明並不限於此，亦可有機化合物層所發的光線照向另一方向。此時，發光元件的陰極變成像素電極，且電流控制 TFT 最好為 n 通道型 TFT。

上述發光裝置的成型方法並不限於實施例 7 所述的方法，亦可使用其他所有的方法。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(70)

實施例 7 可自由地結合實施例 1 至 6 來實施。

(實施例 8)

圖 15A 顯示利用本發明之發光裝置的上視圖。在圖 15A 中，參考標號 4010 為基底，參考標號 4011 為像素部位，參考標號 4012a 及 4012b 為第一及第二源極訊號測驅動電路，且參考標號 4013a 及 b 為閘極訊號測驅動電路。驅動電路經由導線 4016a，4016b，4014a，4014b 及 4015，透過驅動電路連接至外部設備。

此時，使覆蓋構件 6000，密封構件 7000，及氣密構件 7001 至少圍繞像素部位 4011，更佳的是圍繞驅動電路 (4012a，4012b，4013a 及 4013b) 及像素部位 4011。

進一步的，如圖 15B 所示，驅動電路 TFT(此處為結合 n 通道 TFT 與 p 通道 TFT 的 CMOS 電路) 4022a 及 4022b 與像素部位(此處，僅顯示控制發光元件之電流的 TFT) 4023 形成在基底 4010 的底膜 4021 上。可利用習知的結構形成 TFT。

當完成驅動電路 4022a 及 4022b 與電流控制 TFT 4023 後，在樹脂材料製成的內層絕緣薄膜 4026 上，形成連接至電流控制 TFT 4023，且由透明導電薄膜所製成的像素電極 4027。可使用氧化銦與氧化錫的化合物或氧化銦與氧化鋅的化合物作為透明導電薄膜。在形成像素部位 4027 後，形成絕緣薄膜 4028，並在像素部位 4027 上形成開口部位。

接著，形成有機化合物層 4029。可自由地結合已知的有機化合物材料來形成疊狀或單層的發光層(電洞注入層，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(71)

電洞傳輸層，發光層，電子傳輸層，電子注入層)。可利用已知的技術來決定其結構。有機化合物層包括低分子材料及高分子材料。當使用低分子材料時，使用蒸著法。當使用高分子材料時，可使用旋轉被覆法，印刷法或噴射法。

在此實施例中，利用陰影遮罩以蒸著法形成有機化合物層 4029。可藉由形成發光層(紅，綠及藍色的發光層)來達到彩色顯示的目的，此發光層能使像素發出不同波長的光。此外，可使用結合電荷耦合層與濾色層的方法，或結合白光層與濾色層的方法，而或兩者中的任一方法。當然，可使用單色的有機化合物顯示裝置。

在形成有機化合物層 4029 後，在其上形成陰極 4030。最好是盡可能的移除有機化合物層 4029 與陰極 4030 介面中所存在的溼氣與氧氣。因此，需要在真空中連續地形成有機化合物層 4029 與陰極 4030，或在頓氣環境中形成有機化合物層 4029，並接著形成陰極 4030。在此實施例中，使用多室系統的薄膜形成裝置，能而形成前述的薄膜。

附帶一提的，在此實施例中，使用 LiF 的疊層結構作為陰極 4030。更特定的，利用蒸著法在有機化合物層 4029 上形成厚度 1nm 的 LiF 薄膜，並在其上形成 300nm 的薄膜。當然，可使用 MgAg 作為陰極材料。陰極 4030 連接至區域 4031 中的導線 4016。導線 4016 提供預定的電壓至陰極 4030，並經由導電膏 4023 連接至 FPC4017。

為了將陰極 4030 連接至區域 4031 中的導線 4016，需要在內層絕緣薄膜 4026 與絕緣薄膜 4028 間形成接觸孔。可

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (72)

在蝕刻內層絕緣薄膜 4026 與絕緣薄膜 4028 時形成。當蝕刻絕緣薄膜 4028 時，可一起蝕刻內層絕緣薄膜 4026。此時，如果以相同的樹脂材料形成內層絕緣薄膜 4026 與絕緣薄膜 4028，則可使接觸孔具有優良的形狀。

形成惰性薄膜 6006，填充物 6004 及覆蓋構件 6000 以覆蓋發光元件的表面。

進一步的，在覆蓋構件 6000 及基底 4010 的內側提供密封構件 7000，以圍繞發光元件的部位，且進一步的，在密封構件 7000 的外側形成氣密構件 7001。

此時，填充物 6004 作為接合覆蓋構件 6000 的黏著劑。可使用 PVC，環氧樹脂，矽化樹脂，PVB 或 EVA 作為填充物 6004。較佳的是在填充物的內部提供乾化劑，以提供吸濕的效果。

可使填充物 6004 包括隔體。此時，可使用 BaO 製的隔體，且可使隔體具有吸濕的性質。

當提供有隔體時，惰性薄膜 6003 可釋放隔體的壓力。除了惰性薄膜外，可提供能釋出隔體壓的樹脂薄膜。

可使用玻璃板，鋁板，不鏽鋼板，FRP，PVF 薄膜，Mylar 薄膜，聚脂樹脂薄膜，或丙烯酸薄膜作為覆蓋構件 6000。當使用 PVB，EVA 作為填充物 6004 時，最好使用薄片結構，其中在 PVF 薄膜與 Mylar 間提供幾十 nm 的鋁箔。

然而，依據發光元件的照射方向，需要透光性的覆蓋構件 6000。

導線 4015 經由氣密構件 7001 與基底 4010 的間隙電子

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (73)

地連接至 FPC4017。附帶一提的，雖然描述利用導線 4015 的情形，亦可在密封構件 7000 與器密夠件 7001 下將其他的導線 4014a，4014b，4016，及 4016b 連接至 FPC4017。

在此實施例中，於形成填充物 6004 後，接合覆蓋構件 6000，並附上密封構件 7000，以覆蓋填充物 6004 的外表面，但在接附覆蓋構件 6000 與密封構件 7000 後，亦可形成填充物 6004。此時，透過基底 4010，覆蓋構件 6000，與框架構件 6001 形成的間隙而形成填充物注入開口。將間隙保持在真空的狀態，當注入開口浸入含有填充物的保持槽後，使間隙外的氣壓大於間隙內的氣壓，並使填充物填滿間隙。

實施例 8 可自由亦結合實施例 1 至 6 的結構。

(實施例 9)

在此實施例中，參考圖 16A 及 16B 將說明利用本發明所製作之發光裝置的另一例。

圖 16A 為利用本發明之發光裝置的上視圖。圖 16B 為沿圖 16A 中 A'-A'線之發光裝置的剖面圖。

依據實施例 8，實施各步驟，直到形成覆蓋發光元件表面的惰性薄膜 6003。

填充物 6004 作為接合覆蓋構件 6000 的黏著劑。可使用 PVC，環氧樹脂，矽化樹脂，PVB 或 EVA 作為填充物 6004。較佳的是在填充物的內部提供乾化劑，以提供吸濕的效果。

五、發明說明 (74)

可使填充物 6004 包括間隔體。此時，可使用 BaO 製的間隔體，且可使間隔體具有吸濕的性質。

當提供有間隔體時，惰性薄膜 6003 可釋放間隔體的壓力。除了惰性薄膜外，可提供能釋出間隔體壓的樹脂薄膜。

可使用玻璃板，鋁板，不鏽鋼板，FRP，PVF 薄膜，Mylar 薄膜，聚脂樹脂薄膜，或丙烯酸薄膜作為覆蓋構件 6000。當使用 PVB，EVA 作為填充物 6004 時，最好使用薄片結構，其中在 PVF 薄膜與 Mylar 間提供幾十 nm 的鋁箔。

然而，依據發光元件的照射方向，需要透明的發光元件。

接著，利用填充物 6004 接合覆蓋構件後，接附框架構件 6001 以覆蓋填充物 6004 的側部。利用密封構件 6002 來接合框架構件 6001。此時，雖然最好以光固化型樹脂做為密封構件 6002，但若發光層的有足夠的抗熱性，亦可使用熱塑性樹脂。附帶一提的，密封構件 6002 可防止溼氣及氧氣。可在密封構件 6002 的內部加入乾燥劑。

導線 4015 經由密封構件 6002 與基底 4010 的間隙電子地連接至 FPC4017。附帶一提的，雖然描述利用導線 4015 的情形，亦可在密封構件 6002 下將其他的導線 4014a，4014b 及 4016a 連接至 FPC4017。

在此實施例中，於形成填充物 6004 後，接合覆蓋構件 6000，並附上框架構件 6001，以覆蓋填充物 6004 的外側，但亦可在接附覆蓋構件 6000 與框架構件 6001 後，形成填充

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

錄

五、發明說明 (75)

物 6004。此時，透過基底 4010，覆蓋構件 6000，與框架構件 6001 形成的間隙而形成填充物注入開口。將間隙保持在真空(壓力為 10^{-2} Torr)的狀態，當注入開口浸入含有填充物的保持槽後，使間隙外的氣壓大於間隙內的氣壓，並使填充物填滿間隙。

實施例 9 可自由亦結合實施例 1 至 6 的結構。

(實施例 10)

此處，圖 17 顯示發光顯示裝置之像素部位的詳細結構。

在圖 17 中，利用習知方法所形成的 n 通道 TFT 來作為基底 3501 上的第一開關 TFT3502。在實施例 10 中，使用雙閘極結構的像素部位。然而，由於雙閘極結構會得到串接雙 TFT 的結構，因此優點在於可降低 off 電流值。附帶一提的，雖然在本實施例中使用雙閘極結構，亦可採用三閘極或多閘極結構。進一步的，可使用習知方式的 p 通道 TFT 來形成。

利用習知的 n 通道 TFT 來形成電流控制 TFT3503。

參考標號 31 為第二開關 TFT3504 的源極導線，參考標號 35 為第一開關 TFT3502 的汲極導線，且經由導線 36 與電流控制 TFT 的閘極 37 連接。

可替代的使用以習知方法所形成的 p 通道 TFT 來形成第一開關 TFT3503，第二開關 TFT3504，電流控制 TFT3503。最好使用具有相同極性的 TFT 作為第一開關 TFT3502 及

五、發明說明 (76)

第二開關 TFT3504。

使用以習知方法所形成的 n 通道 TFT 作為電流控制 TFT3503。電流控制 TFT3503 的閘極電極 37 經由導線 36 連接至第一開關 TFT3502 的汲極導線 35 及第二開關 TFT3504 的汲極導線 31。

此時，由於電流控制 TFT3503 用以控制流經發光元件的電流，因此會流過大量的電流。極容易因熱載體的影響而退化。

因此，最好透過電流控制 TFT3503 之汲極區側的閘極絕緣薄膜，使 LDD 區與閘極電極重疊。但本發明並不限於此結構，亦可不提供 LDD 區。此時，最好使發光元件的驅動電壓小於 10V，一般為小於等於 5V。

在此實施例中，雖然顯示單閘極結構的電流控制 TFT3503，亦可使用串接多 TFT 的多閘極結構。進一步的，由於可使用並聯多個 TFT 的結構，以將通道形成區分割成多個部分，因此可有效地達成熱輻射。利用此結構，可有效地抑制熱退化。

源極導線 40 連接至供應固定電位的電源線 38。

在第一開關 TFT3502，第二開關 TFT3504 與電流控制 TFT3503 上形成被動薄膜 41，並在其上形成樹脂絕緣薄膜製的平坦薄膜 42。利用平坦薄膜 42 使 TFT 平坦化的步驟相當的重要。由於有機化合物層相當薄，因此階梯處會造成發光上的缺陷。據此，為了在平坦基底上形成有機化合物層，較佳的是在形成像素電極前，實施平坦化的程序。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (77)

參考標號 43 表示由高反射率之導電薄膜所構成的像素電極。並電子的連接至電流控制 TFT3503 的汲極。像素電極 43 最好為低阻抗的導電薄膜，如鋁合金薄膜，銅合金薄膜或銀合金薄膜，或這些薄膜的層狀薄膜。當然，可使用與另一導電薄膜形成的層狀結構。

在絕緣隔條 44a 與 44b 所形成的溝槽間形成發光層 45。雖然圖 17 僅顯示單一像素，可形成對應至 R，G，B 的多個發光層。使用 π 螯合聚合材料作為發光層的有機化合物材料。聚合物材料的典型例包括 PPV，PVK 及聚蒽。

有各種型式的 PPV 有機材料，如 "H. Shenk, H. Becker, O Gelsen, E. Kluge, W. Kreuder, 及 H. Spreitzer, "發光二極體的聚合物", Euro Display, Proceedings, 1999, p.33-37 或日本專利公開第 Hei 10-92576 號所揭露的技術。

可使用 cyanopolyphenylenevinylene 作為紅光有機發光材料，使用 polyphenylenevinylene 作為綠光有機發光材料，使用 polyphenylenevinylene 或 polyalkylphenylene 作為藍光有機發光材料。最好使厚度為 30 至 50nm(較佳的是 40 至 100nm)。

然而，上述僅為發光層的材料例，且本發明並不限於這些材料。可自由地結合發光層，電荷傳輸層及電荷注入層來形成有機化合物層。

例如，雖然實施例顯示利用聚合材料作為發光層，亦可使用低分子的有機化合物材料。可使用電荷傳輸層或電荷注入層的碳化矽無機材料。亦可使用習知的有機及無機

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (78)

化合物材料。

此實施例採用層狀構造的有機化合物層，其中在發光層 45 上提供 PEDOT 或 PAni 的電洞注入層 46。在電洞注入層 46 上提供透明導電薄膜的陽極 47。在此實施例中，由於發光層 45 所產生的光照射至上表面側，因此陽極必須為透明的。可使用氧化銦與氧化錫，或氧化銦及氧化鋅的化合物。然而，由於在形成具低抗熱性之發光層與電洞注入層後才形成薄膜，因此，最好在較低的溫度下形成薄膜。

當形成陽極 47 時，便完成發光元件 3505。附帶一提的，此處的發光元件 3505 包括像素電極 43，發光層 45，電洞注入層 46 與陽極 47。由於像素電極 43 幾乎與像素的區域重合，因此整個像素皆可作為發光層。因此發光效率相當高，並可達到極亮的顯示。

在此實施例中，進一步在陽極 47 上提供被動薄膜 48。可使用氮化矽薄膜或氮氧化矽薄膜作為被動薄膜。其目的在於使發光元件與外界隔離，並防止有機發光元件的氧化，及抑制發光元件所放出的毒氣。藉此，可提高發光顯示裝置的可靠度。

如上所述，發光顯示裝置包括圖 17 的像素部位，並包括具低 off 電流值的第一及第二開關 TFT，以及可抗熱載體的電流控制 TFT。因此可獲得耐用性佳，並可產生優質影像的發光裝置。

實施例 10 可自由亦結合實施例 1 至 6 的結構。

五、發明說明 (79)

(實施例 11)

在此實施例中，將描述一種發光元件 4505，其將實施例 10 的像素部位反向。圖 18 提供說明之用。附帶一提的，與圖 17 的差異點僅在於發光元件及電流控制 TFT 的部位，因而省略其他的說明。

在圖 18 中，利用習知的 p 通道 TFT 形成電流控制 TFT3503。

在此實施例中，使用透明導電薄膜作為像素電極 50(陽極)。透明導電薄膜可由氧化銦與氧化錫，或氧化銦及氧化鋅的化合物所形成。

在形成絕緣薄膜製的隔條 51a 及 51b 後，藉由施加溶液來形成聚乙炔 9-氮雜蒽製的發光層 52，且在其上形成鋁合金製的陰極。在此情形下，陰極 54 亦作為被動薄膜。依此方式便形成發光元件 3701。

在此實施例中，發光層 52 所產生的光線照射至形成有 TFT 的基底。

實施例 11 可自由亦結合實施例 1 至 6 的結構。

(實施例 12)

在此實施例中，將參考圖 19A 至 19C 描述不同於圖 3 之電路結構。在此實施例中，參考標號 3801，3801a 及 3801b 代表第一源極訊號線，參考標號 3802，3802a 及 3802b 代表第二源極訊號線，參考標號 3803 代表第一閘極訊號線，參考標號 3804 代表第二閘極訊號線，3805 代表第一開關 TFT

五、發明說明 (80)

， 3806 代表第二開關 TFT， 3807 代表電流控制 TFT， 3808 代表發光元件， 3809 代表電源線，且 3810 代表電容。

圖 19A 顯示電源線 3809 平行於第一及第二閘極訊號線 3801 及 3802 的情形。雖然圖 19A 顯示電源線 3809 不與閘極訊號線 3801 及 3802 重疊的結構，如果導線形成於不同層，可透過絕緣薄膜使兩者相互重疊。在此情形下，由於佔據的區域可由電源線 3809 及第一及第二閘極訊號線 3801 及 3802 所共用，因此可使像素更細。

圖 19B 之結構的特徵在於電源線 3809 與第一及第二閘極訊號線 3801a， 3801b，及 3802a， 3802b 平行，且進一步的，形成相對於電源線 3809 呈非對稱配置的兩個像素。此外，並可使電源線 3809 與一第一及第二閘極訊號線 3801a， 3801b，及 3802a， 3802b 重疊。在此情形下，由於可減少電源線的數目，因此可使像素部位更精細。

實施例 12 可自由亦結合實施例 1 至 11 的結構。

(實施例 13)

在實施例 13 中，將說明圖 1 中第一源極訊號線驅動電路 102a 及第二源極訊號驅動電路 102b 的詳細結構。由於第一源極訊號線驅動電路 102a 的結構與第二源極訊號驅動電路 102b 的結構相同，因此將近描述第一源極訊號線驅動電路 102a 的結構。圖 20 的電路圖為使用本發明之第一源極訊號線驅動電路 102a 的結構。

如圖 20 所示，配置有平移暫存器 801，拴鎖(A)(802)及

五、發明說明 (81)

拴鎖(B)(803)。在實施例 13 中，拴鎖(A)(802)串及拴鎖(B)(803)串對應至四個第一源極訊號線 GL_a 至 GL_d。雖然此實施例未提供說明，可設計平移暫存器來改變訊號電壓的放大寬度。

將時脈訊號 CLK，與 CLK 反相的時脈訊號 CLKB，起動脈波訊號 SP，驅動方向切換訊號 SL/R 經由導線輸入至平移暫存器 801，如圖 20 所示。視頻訊號由外部輸入至拴鎖(A)(802)。並將拴鎖訊號 S_LAT 及反相拴鎖訊號 S_LATb 經由導線分別輸入至拴鎖(B)(803)。

進一步的，描述對應於源極訊號線 GL_a 之拴鎖(A)(802)部件 804。拴鎖(A)(802)部件 804 包括兩個時脈反相器及兩個反相器。

圖 21 顯示拴鎖(A)(802)部件 804 的上部圖。在拴鎖(A)(802)部件 804 中，形成一反相器的 TFT 具有主動層 831a 及 831b，以及共用的閘極 836。形成另一反相器的 TFT 分別具有主動層 832a 及 832b。閘極電極 837a 及 837b 相互連接。

在拴鎖(A)(802)部件 804 中，形成一時脈反相器的 TFT 具有主動層 833a 及 833b。主動層 833a 具有閘極電極 838a 及 838b，以提供雙閘極結構。以相同的方式，在主動層 833b 上具有閘極電極 838b 及 839，以提供雙閘極結構。

在拴鎖(A)(802)部件 804 中，形成另一時脈反相器的 TFT 具有主動層 834a 及 834b。主動層 834a 具有閘極電極 839 及 840，以提供雙閘極結構。以相同的方式，在主動層

五、發明說明 (82)

834b 上具有閘極電極 840 及 841，以提供雙閘極結構。

(實施例 14)

依據本發明的發光裝置為一種自發光型的顯示裝置，因此相較於液晶顯示裝置有更佳的影像辨別性。進一步的，發光裝置具有更大的視角。依此，發光裝置可應用至各種裝置的顯示部位。例如，為了在大尺寸的畫面上顯示 TV 節目，可使用依據本發明發光裝置作為顯示部位(如 30 吋或 40 吋的致電顯示裝置)。

發光裝置可應用至所有顯示資訊的裝置，如個人電腦，接收電視廣播節目的顯示器，及廣告顯示幕等。再者，依據本發明的發光裝置可用於其他不同裝置的顯示部位。

此電子裝置包括視頻攝影機；數位相機，投影機，投影 TVs，凸眼式顯示器，導航系統，汽車音響，筆記型電腦，遊戲機，可攜式資訊終端(如行動電腦，可攜式電話，可攜式遊戲機或電子書)，具紀錄媒體的影像再生裝置等。尤其在可攜式資訊終端的應用中，由於常需以較大的視角觀看螢幕，因此最好使用能提供大視角的發光顯示裝置。這些電子裝置的例子顯示於圖 22A 至 23A。

圖 22A 的發光裝置包括顯示框 2001，支撐板 2002，顯示部位 2003 等。本發明應用至顯示部位。由於發光為自發光型，因此不需背光。且顯示部位的厚度可較液晶顯示裝置者為薄。

圖 22B 為視頻照相機，其包括本體 2101，顯示區 2102

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (83)

，聲音輸入區 2103，操作開關 2104，電池 2105 及影像接收區 2106。本發明的光電裝置可應用至顯示區 2102。

圖 22C 為頭帽式顯示器，其包括本體 2201，訊號線 2202，頭帶 2203，顯示部位 2204，光學系統 2055 及發光顯示裝置 2206 等。本發明可應用至發光顯示裝置 2206。

圖 22D 為包括記錄媒體的影像再生裝置(更定的是指 DVD 再生裝置)。其包括本體 2301，記錄媒體 2302(CD，LD，DVD 等)，操作開關 2303，顯示部位 2304(a)，另一顯示部位(b)2305 等。顯示部位(a)用以顯示影像資訊，而顯示部位(b)用以顯示字元資訊。依據本發明的發光顯示裝置可應用於這些部位(a)及(b)。包括記錄媒體的影像再生裝置亦包括 CD 再生裝置及遊戲機。

圖 22C 為凸眼式顯示器，其包括本體 2401，顯示部位 2402 及臂部 2403。本發明可應用至顯示裝置 2402。

圖 22F 為個人電腦，其包括本體 2501，框架 2502，顯示區 2503，及鍵盤 2504。本發明的發光裝置可應用至顯示區 2503。

當未來發光材料能發出更亮的光時，依據本發明的發光裝置將可應用至前式及後式投影機。

前述的裝置常需顯示透過通訊路徑所傳送的資訊，如 CATV，並經常顯示動態的資訊。由於發光裝置具有相當高的反應速度，因此極適於顯示動態的影像。然而，如果像素間的輪廓便得不清晰，整的移動中的影像將無法清楚地呈現。由於依據本發明的發光裝置能顯示清晰的像素輪廓

五、發明說明 (84)

，因此在應用至電子裝置上有相當明顯的優點。

發光裝置的發光部位會消耗功率，因此可僅可能地減小發光部位。依此，當發光裝置應用於顯示字元資訊的顯示部位時，如可攜式資訊終端，手機或汽車音響設備的顯示部位時，最好是使字元部位由發光部位所形成而非發光部位作為背景。

圖 23A 為可攜式電話，其包括本體 2601，聲音輸出區 2602，聲音輸入區 2603，顯示區 2604，操作開關 2605，及天線 2606 等。依據本發明的發光顯示裝置應用於顯示部位 2604。藉由在黑色的背景上顯示白光的字元可降低可攜式電話的功率消耗。

圖 23B 為音樂播放裝置，包括本體 2701，顯示部位 2702，及操作開關 2703 及 2704。依據本發明的發光顯示裝置應用於顯示部位 2704。藉由在黑色的背景上顯示白光的字元可降低顯示部位 2704 的功率消耗。

如上所述，本發明可應用至各領域的電子裝置。進一步的，實施例 1 至 13 的任意結構可利用至本實施例的電子裝置。

(實施例 15)

實施例 15 用以說明當利用本發明的發光驅動方法時，電流控制 TFT 之驅動範圍所具有的電壓電流特性。

在發光元件中，即使電壓中有極小的改變，亦會使電流呈指數的變化。由另一觀點來看，當流經發光元件的電

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (85)

流改變時，施加至發光元件的電壓值亦改變。發光元件的照度，隨流經發光元件的電流呈比例的增加。依此，相較於控制施加電壓的大小，利用流經發光元件的電流量來控制發光元件的照度，將較為容易，且較不易受 TFT 特性變動的影響。

接著，參考圖 27A 及 27B。圖 27A 顯示電流控制 TFT108 及發光元件 110。圖 27B 顯示電流控制 TFT108 與發光元件 110 之電壓與電流間的關係。在圖 27B 中，電流控制 TFT108 的電壓電流特性曲線顯示出源極區與汲極區間之電壓 V_{DS} 與流經電流控制 TFT108 之汲極電流間的關係。圖 27B 中的不同曲線代表不同的電壓 V_{GS} ，此電壓 V_{GS} 施加至電流控制 TFT108 的源極區與閘極電極間。

如圖 27A 所示，發光元件 110 之像素電極與相對電極 111 間的電壓為 V_{EL} ，且連接至電源線之端子 2601 與發光元件之相對電極 111 間的電壓為 V_T 。 V_T 值由電源線的電位所固定。如上所述， V_{DS} 為電流控制 TFT108 之源極區與汲極區間的電壓。 V_{GS} 為電流控制 TFT108 之閘極與源極區間的電壓，亦即，電流控制 TFT108 之源極區與連接閘極之導線 2602 間的電壓。

電流控制 TFT108 及發光元件 110 相互串聯。因此兩元件流過相同的電流。

電流控制 TFT108 及發光元件 110 由元件之電流電壓特性曲線的交點電壓所驅動。在圖 27B 中， V_{EL} 等於相對電極 111 與操作點間的電壓。 V_{DS} 等於電流控制 TFT108 之端子

五、發明說明 (86)

2601 電位與操作點間的電壓。 V_T 等於 V_{EL} 與 V_{DS} 的和。

現在，考慮 V_{GS} 改變的情行。當增加流經電流控制 TFT108 的電流時，會增加電流控制 TFT108 之 $|V_{GS} - V_{TH}|$ ，亦即 $|V_{GS}|$ 。 V_{TH} 等為電流控制 TFT108 的磷界電壓。因此，增加 $|V_{GS}|$ 會增加流經位於操作點之發光元件 110 的電流。發光元件 110 的亮度與流經的電流大小成正比。

由於增加增加 $|V_{GS}|$ 會增加流經發光元件 110 的電流，因此 V_{EL} 隨電流的增加而增加。 V_T 值由電源線的電位所決定，因此當 V_{EL} 增加時， V_{DS} 降低。

如圖 27B 所示，可依據 V_{GS} 與 V_{DS} 將電流控制 TFT 的電壓-電流特性分成兩個區域。 $|V_{GS} - V_{TH}| < |V_{DS}|$ 的區域為飽和區，而 $|V_{GS} - V_{TH}| > |V_{DS}|$ 為線性區。

在飽和區中，滿足以下的式子。

[式 1]

$$I_{DS} = \beta (V_{GS} - V_{TH})^2 / 2$$

其中 I_{DS} 為流經電流控制 TFT108 之通道形成區的電流， $\beta = \mu C_0 W/L$ ，且 μ 為電流控制 TFT108 的移動係數， C_0 為單位面積的電容， W/L 為通道形成區的長寬比。

在線性區中，滿足式 2。

[式 2]

$$I_{DS} = \beta \{ (V_{GS} - V_{TH}) V_{DS} - V_{DS}^2 / 2 \}$$

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (87)

由式 1 可知，飽和區中的電流不易受 V_{DS} 的影響，而是由 V_{GS} 所決定。

另一方面，式 2 顯示在線性區中，電流值由 V_{DS} 與 V_{GS} 所決定。當 $|V_{GS}|$ 增加時，電流控制 TFT108 在線性區的電壓下操作，亦即 V_{EL} 。在線性區中，當 V_{DS} 降低時，電流量亦降低。很難藉由增加 $|V_{GS}|$ 來增加電流值。當 $|V_{GS}| = \infty$ 時，電流值到達最大值 I_{MAX} 。換句話說，無論 $|V_{GS}|$ 值多大，電流值皆不會超過 I_{MAX} 。當 $V_{EL} = V_T$ 時，流經發光元件 110 的電流為 I_{MAX} 。

藉由控制 $|V_{GS}|$ 值，可將操作點設於飽和區或線性區。

理想而言，所有電流控制 TFT 的特性皆相同。然而，實際上，不同的電流控制 TFT 的 V_{TH} 與移動係數 μ 會有差異。當 V_{TH} 與移動係數 μ 不同時，即使電流控制 TFT 有相同的 V_{GS} ，流精通到形成區的電流量亦會有所差異。

圖 28 顯示控制 TFT 的電壓電流特性，且不同的曲線有不同的 V_{TH} 與 μ 。時線 2701 代表理想的電壓電流特性，而實線 2702 及 2703 代表當 V_{TH} 與 μ 偏離理想值時，電壓電流特性曲線。在飽和範圍內，電流電壓特性曲線 2702 及 2703 與理想的曲線 2701 間有相同的電流差 ΔI_1 。電流電壓特性曲線 2702 的操作點 2705 落在飽和區內，而電流電壓特性曲線 2703 的操作點 2706 落在線性區內。在此情形下， ΔI_2 代表操作點 2705 下的電流值與理想電流電壓特性曲線間的電流差， ΔI_3 代表操作點 2704 下的電流值與理想電流電壓特性曲線間的電流差。線性區內的操作點 2706 電流值小於飽和區內

五、發明說明 (88)

的操作點 2705 電流值。

當利用數位驅動法時，藉由在線性區內驅動電流控制 TFT 及發光元件，可消除在灰階顯示時，電流控制 TFT 的特性變動，而產生規則的亮度。

另一方面，在習知的類比驅動法中，最好在飽和區內驅動電流控制 TFT 及發光元件，在此區域內，電流值由 $|V_{GS}|$ 所決定。

為了進行上述的分析，圖 29 顯示電流控制 TFT 之電流與電壓 $|V_{GS}|$ 間的關係。當 $|V_{GS}|$ 增加並超過電流控制 TFT 的臨界絕對值時，電流開始流過電流控制 TFT。此時的 $|V_{GS}|$ 稱為發光啓動電壓。進一步增加 $|V_{GS}|$ ，直到其滿足 $|V_{GS} - V_{TH}| = |V_{DS}|$ (以 A 表示)，此時離開飽和區 2801 並進入線性區 2802。當進一步增加 $|V_{GS}|$ 時，店流會隨著增加值到飽和。此時， $|V_{GS}| = \infty$ 。

圖 29 顯示在 $|V_{GS}| \leq |V_{TH}|$ 的區域內，幾乎沒有電流。 $|V_{TH}| \leq |V_{GS}| \leq A$ 的區域為飽和區，且此區域內的電流值隨 $|V_{GS}|$ 變化。另一方面， $A \leq |V_{GS}|$ 的區域為線性區，且流經發光元件的電流值隨 $|V_{GS}|$ 及 $|V_{DS}|$ 而改變。

依據本發明的數位驅動法，最好在 $|V_{GS}| \leq |V_{TH}|$ 的區域及 $A \leq |V_{GS}|$ 的區域內使用電壓。

此實施例可自由地結合本發明的其他實施例。

(實施例 16)

在本發明中，利用三激態的磷光發光材料來增進發光

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

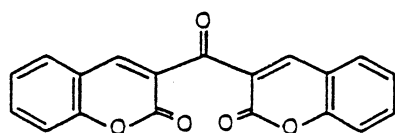
五、發明說明 (89)

效能，並利用於發光裝置。如此，可降低發光材料的功率消耗，並延長發光材料的壽命。

以下報告揭露利用三激態光提昇外發光效能的技術。
(T. Tsutsui, C. Adachi, S. Saito, 有機分子系統的光化學程序, K. Honda, (Elsevier Sci. Pub., Tokyo, 1991) p. 437)。

上述報告之發光材料的分子式如下。

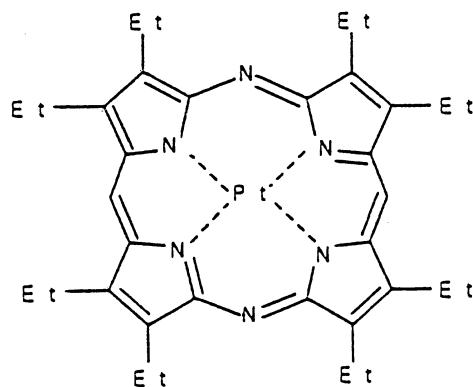
(化學式 1)



(M.A. Baldo, D.F. O'Brien, Y. You, A. Shoustikov, S. Sibley, M.E. Thompson, S.R. Forrest, Nature 395(1998) p. 151)。

上述報告之發光材料的分子式如下。

(化學式 2)



(M.A. Baldo, S. Lamansky, P.E. Burrows, M.E. Thompson,

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

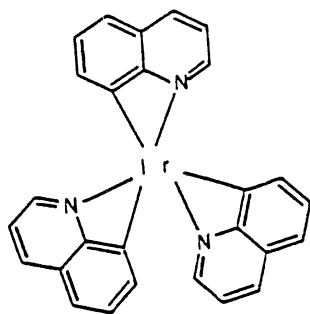
線

五、發明說明 (90)

S.R. Forrest, Appl. Phys. Lett., 75(1999)p.4.)。

(T.Tsutsui, M.-J.Yang, M. Tahiro, K. Nakamura,
T.Watanabe, T. Tsuji, Y. Fukuda, T. Wakimoto, S. Mayaguchi,
Jpn, Appl. Phys., 38(12B)(1999)L1502)。

(化學式 3)



如上所述，如果可使三激態的磷光實用化，則可實現三倍至四倍於單激態螢光的發光效能。另外本實施例可自由地結合本發明的其他實施例。

依據本發明，藉由結合顯示時間週期來實現灰階顯示。因此，相較於比驅動法，灰階顯示的螢幕亮度較不易受 TFT 特性變動的影響。

進一步的，在本發明中，可使顯示時間週期與顯示時間週期部分地重疊。換句話說，即使再寫入時間週期時，像素亦可實施顯示。因此，一圖框時間週期內之顯示時間週期的長度和並非由寫入時間週期的長度和所決定。在本發明中，工作率可自由地設定。

藉由控制寫入時間週期的長度來決定寫入時間週期使否彼此重疊。如果縮短寫入時間週期的長度，寫入時間週期不會相互重疊，如果增加寫入時間週期的長度，則寫入

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(91)

時間週期會彼此重疊。因此，實施例 1 至 5 的驅動法僅示例之用。可藉由控制寫入時間週期的長度來決定每一實施例中，使否使寫入時間週期相互重疊。

當相鄰的寫入時間週期不彼此重疊時，在鄰近寫入時間週期內，將數位視頻訊號輸入至像素的驅動電路組可為第一組驅動電路(Dr_L)及第二組驅動電路(Dr_R)。實施例 1 至 5 的驅動方法僅為本發明的例子。在兩個未相互重疊的寫入週期內，可利用第一組驅動電路(Dr_L)或第二組驅動電路(Dr_R)來實施兩個時間週期的寫入操作。

藉由本發明的結構，可將工作率提升至 100%而實現高亮度的顯示。

相反的，當具有不顯示的黑色顯示時間週期時，可關閉發光元件的發光，而抑制有機化合物層的退化。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要 (發明之名稱：)

發光裝置

本發明有關一種主動陣列型光電裝置，可進行清晰的多灰階彩色顯示。在依據本發明的光電裝置中，像素部位中的多個像素具有第一及第二源極訊號線，第一及第二閘極訊號線，及電源線。每一像素具有第一開關 TFT，第二開關 TFT 及用以驅動發光元件的 TFT。

英文發明摘要 (發明之名稱：LIGHT EMITTING DEVICE)

The present invention provides an active-matrix electro-optical device allowing clear multi-gray-scale color display. In the electro-optical display according to the present invention, a plurality of pixels included in a pixel portion have a first and a second source signal lines, a first and a second gate signal lines, and a power source supply line. Each of the pixels has a first TFT for switching, a second TFT for switching, a TFT for driving and a light emitting element.

六、申請專利範圍

1.一種發光裝置，包括：

第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；

其中該像素部位具有多個像素；

其中每一像素包括發光元件，控制該發光元件之發光的電流控制 TFT，驅動該電流控制 TFT 的第一開關 TFT 及第二開關 TFT；

其中利用該第一源極訊號線驅動電路及該第一閘極訊號線驅動電路來控制該第一開關 TFT 的驅動；

其中利用該第二源極訊號線驅動電路及該第二閘極訊號線驅動電路來控制該第二開關 TFT 的驅動；及

其中控制時間週期的長度來實施灰階顯示，在顯示過程中使發光元件發光。

2.一種發光裝置，包括：

第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；

多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條電源線，

其中該像素部位具有多個像素，每一像素包括有發光

六、申請專利範圍

元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

其中該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

其中第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

其中該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

其中該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；且

其中該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個發光元件。

3. 一種發光裝置，包括：

第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；

多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條固定電位的電源線，

其中該像素部位具有多個像素，每一像素包括有發光元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

六、申請專利範圍

其中每一該多個發光元件具有像素電極，固定電位的相對電極，及位於該像素電極與該相對電極間的有機化合物層；

其中該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

其中第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

其中該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

其中該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；且

其中該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個像素電極。

4.如申請專利範圍第 3 項之發光裝置，其中該有機化合物層由低分子有機材料或聚合有機材料所形成。

5.如申請專利範圍第 4 項之發光裝置，其中該低分子有機材料由 Alq₃ 或 TPD 所製成。

6.如申請專利範圍第 4 項之發光裝置，其中該聚合有機材料由 PPV，PVK 或 polycarbonate 所構成。

7.一種發光裝置，包括：

第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及

六、申請專利範圍

像素部位；

多個連接至該第一源極訊號線驅動電路的第一源極訊號線，多個連接至該第二源極訊號線驅動電路的第二源極訊號線，多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線，多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線，及多條電源線，

其中該像素部位具有多個像素，每一像素包括有發光元件，電流控制 TFT，第一開關 TFT 及第二開關 TFT；

其中該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

其中第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

其中該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

其中該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

其中該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個發光元件；

其中在一圖框時間週期內，依序出現 n 個寫入時間週期 $Ta1$ ， $Ta2$ ，...， Tan ；

其中，出現於寫入時間週期 Tan 後的寫入時間週期為第一寫入時間週期 $Ta1$ ；

六、申請專利範圍

其中從出現各寫入時間週期 $Ta1$, $Ta2$, ... , Tan 到出現下一個寫入時間週期的時間週期為 n 個顯示時間週期 $Td1$, $Td2$, ... , Tdl ;

其中在 n 個寫入時間週期 $Ta1$, $Ta2$, ... , Tan 內, 數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素, 或從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素;

其中在 n 個寫入時間週期 $Ta1$, $Ta2$, ... , Tan 內, 一些相鄰的寫入時間週期彼此重疊; 且

其中在 n 個顯示時間週期 $Td1$, $Td2$, ... , Tdl 內, 利用數位訊號選擇地使該多個發光元件呈發光狀態或不發光狀態。

8. 一種發光裝置, 包括:

第一源極訊號線驅動電路, 第二源極訊號線驅動電路, 第一閘極訊號線驅動電路, 第二閘極訊號線驅動電路及像素部位;

多個連接至該第一源極訊號線驅動電路的第一源極訊號線, 多個連接至該第二源極訊號線驅動電路的第二源極訊號線, 多個連接至該第一閘極訊號線驅動電路的第一閘極訊號線, 多個連接至該第二閘極訊號線驅動電路的第二閘極訊號線, 及多條固定電位的電源線,

其中該像素部位具有多個像素, 每一像素包括有發光元件, 電流控制 TFT, 第一開關 TFT 及第二開關 TFT;

其中每一該多個發光元件具有像素電極, 固定電位的

六、申請專利範圍

相對電極，及位於該像素電極與該相對電極間的有機化合物層；

其中該第一開關 TFT 的多個閘極電極連接至該多個第一閘極訊號線；

其中第二個開關 TFT 的該多閘極電極連接至該多個第二閘極訊號線；

其中該多個第一開關 TFT 中的源極區或汲極區連接至該多個第一源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

其中該多個第二開關 TFT 中的源極區或汲極區連接至該多個第二源極訊號線，且另一區連接至該多個電流控制 TFT 的閘極電極；

其中該多個電流控制 TFT 中的源極區或汲極區連接至該多個電源線，且另一區連接至該多個像素電極；

其中在一圖框時間週期內，依序出現 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n ；

其中，出現於寫入時間週期 Ta_n 後的寫入時間週期為第一寫入時間週期 Ta_1 ；

其中從出現各寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 到出現下一個寫入時間週期的時間週期為 n 個顯示時間週期 Td_1 ， Td_2 ，...， Td_l ；

其中在 n 個寫入時間週期 Ta_1 ， Ta_2 ，...， Ta_n 內，數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素，或從該第二源極訊號線驅動電

六、申請專利範圍

路透過該多個第二源極訊號線輸入至該多個像素；

其中在 n 個寫入時間週期 $Ta1$, $Ta2$, ... , Tan 內 , 一些相鄰的寫入時間週期彼此重疊 ; 且

其中在 n 個顯示時間週期 $Td1$, $Td2$, ... , Tdl 內 , 利用數位訊號選擇地使該多個發光元件呈發光狀態或不發光狀態。

9.如申請專利範圍第 8 項之發光裝置 , 其中該有機化合物層由低分子有機材料或聚合有機材料所形成。

10.如申請專利範圍第 9 項之發光裝置 , 其中該低分子有機材料由 Alq_3 或 TPD 所製成。

11.如申請專利範圍第 9 項之發光裝置 , 其中該聚合有機材料由 PPV , PVK 或 polycarbonate 所構成。

12.如申請專利範圍第 7 項之發光裝置 , 其中在與相鄰寫入時間週期部分重疊之一寫入時間週期內 , 該數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素 , 且在另一寫入時間週內 , 該數位訊號從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素。

13.如申請專利範圍第 8 項之發光裝置 , 其中在與相鄰寫入時間週期部分重疊之一寫入時間週期內 , 該數位訊號從該第一源極訊號線驅動電路透過該多個第一源極訊號線輸入至該多個像素 , 且在另一寫入時間週內 , 該數位訊號從該第二源極訊號線驅動電路透過該多個第二源極訊號線輸入至該多個像素。

六、申請專利範圍

14.如申請專利範圍第7項之發光裝置，其中 n 個顯示時間週期內的 j 個顯示時間週期 (j 為大於零小於等於 n 的整數) 為黑色顯示時間週期，在此週期內，所有的發光元件處於不發光的狀態。

15.如申請專利範圍第8項之發光裝置，其中 n 個顯示時間週期內的 j 個顯示時間週期 (j 為大於零小於等於 n 的整數) 為黑色顯示時間週期，在此週期內，所有的發光元件處於不發光的狀態。

16.如申請專利範圍第7項之發光裝置，其中 n 個寫入時間週期的長度彼此相同。

17.如申請專利範圍第8項之發光裝置，其中 n 個寫入時間週期的長度彼此相同。

18.如申請專利範圍第7項之發光裝置，其中 j 個黑色顯示時間週期外之 $(n-j)$ 個顯示時間週期的長度比，由小至大依次為 $2^0:2^1:\dots:2^{(n-j-1)}$ 。

19.如申請專利範圍第8項之發光裝置，其中 j 個黑色顯示時間週期外之 $(n-j)$ 個顯示時間週期的長度比，由小至大依次為 $2^0:2^1:\dots:2^{(n-j-1)}$ 。

20.如申請專利範圍第1項之發光裝置，其中該第一開關 TFT 及該第二開關 TFT 具有相同的極性。

21.如申請專利範圍第2項之發光裝置，其中該第一開關 TFT 及該第二開關 TFT 具有相同的極性。

22.如申請專利範圍第3項之發光裝置，其中該第一開關 TFT 及該第二開關 TFT 具有相同的極性。

六、申請專利範圍

23.如申請專利範圍第7項之發光裝置，其中該第一開關TFT及該第二開關TFT具有相同的極性。

24.如申請專利範圍第8項之發光裝置，其中該第一開關TFT及該第二開關TFT具有相同的極性。

25.如申請專利範圍第1項之發光裝置，其中在一圖框時間週期內，最後出現的顯示時間週期為最長的黑色顯示時間週期。

26.如申請專利範圍第2項之發光裝置，其中在一圖框時間週期內，最後出現的顯示時間週期為最長的黑色顯示時間週期。

27.如申請專利範圍第3項之發光裝置，其中在一圖框時間週期內，最後出現的顯示時間週期為最長的黑色顯示時間週期。

28.如申請專利範圍第7項之發光裝置，其中在一圖框時間週期內，最後出現的顯示時間週期為最長的黑色顯示時間週期。

29.如申請專利範圍第8項之發光裝置，其中在一圖框時間週期內，最後出現的顯示時間週期為最長的黑色顯示時間週期。

30.一種發光裝置，包括：

第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；

其中該像素部位具有多個像素；

六、申請專利範圍

其中該多個像素包括多個發光元件；且

利用該第一源極訊號線驅動電路及該第二源極訊號線驅動電路所輸出的數位訊號，及該第一閘極訊號線驅動電路及該第二閘極訊號線驅動電路所輸出的選擇訊號來控制該多個發光元件的驅動。

31.一種發光裝置，包括：

第一源極訊號線驅動電路，第二源極訊號線驅動電路，第一閘極訊號線驅動電路，第二閘極訊號線驅動電路及像素部位；

其中該像素部位具有多個像素；

其中該多個像素包括多個發光元件；且

利用該第一源極訊號線驅動電路及該第二源極訊號線驅動電路所輸出的數位訊號，及該第一閘極訊號線驅動電路及該第二閘極訊號線驅動電路所輸出的選擇訊號來控制發光元件的時間週期。

32.如申請專利範圍第1項之發光裝置，其中該發光裝置合併於下列的電子裝置中：視頻攝影機，數位向機，凸眼式顯示器，汽車導航系統，聲音播放裝置，筆記型電腦，遊戲裝置，可攜式資訊終端，及影像播放裝置。

33.如申請專利範圍第2項之發光裝置，其中該發光裝置合併於下列的電子裝置中：視頻攝影機，數位向機，凸眼式顯示器，汽車導航系統，聲音播放裝置，筆記型電腦，遊戲裝置，可攜式資訊終端，及影像播放裝置。

34.如申請專利範圍第3項之發光裝置，其中該發光裝

六、申請專利範圍

置合併於下列的電子裝置中：視頻攝影機，數位向機，凸眼式顯示器，汽車導航系統，聲音播放裝置，筆記型電腦，遊戲裝置，可攜式資訊終端，及影像播放裝置。

35.如申請專利範圍第7項之發光裝置，其中該發光裝置合併於下列的電子裝置中：視頻攝影機，數位向機，凸眼式顯示器，汽車導航系統，聲音播放裝置，筆記型電腦，遊戲裝置，可攜式資訊終端，及影像播放裝置。

36.如申請專利範圍第8項之發光裝置，其中該發光裝置合併於下列的電子裝置中：視頻攝影機，數位向機，凸眼式顯示器，汽車導航系統，聲音播放裝置，筆記型電腦，遊戲裝置，可攜式資訊終端，及影像播放裝置。

37.如申請專利範圍第30項之發光裝置，其中該發光裝置合併於下列的電子裝置中：視頻攝影機，數位向機，凸眼式顯示器，汽車導航系統，聲音播放裝置，筆記型電腦，遊戲裝置，可攜式資訊終端，及影像播放裝置。

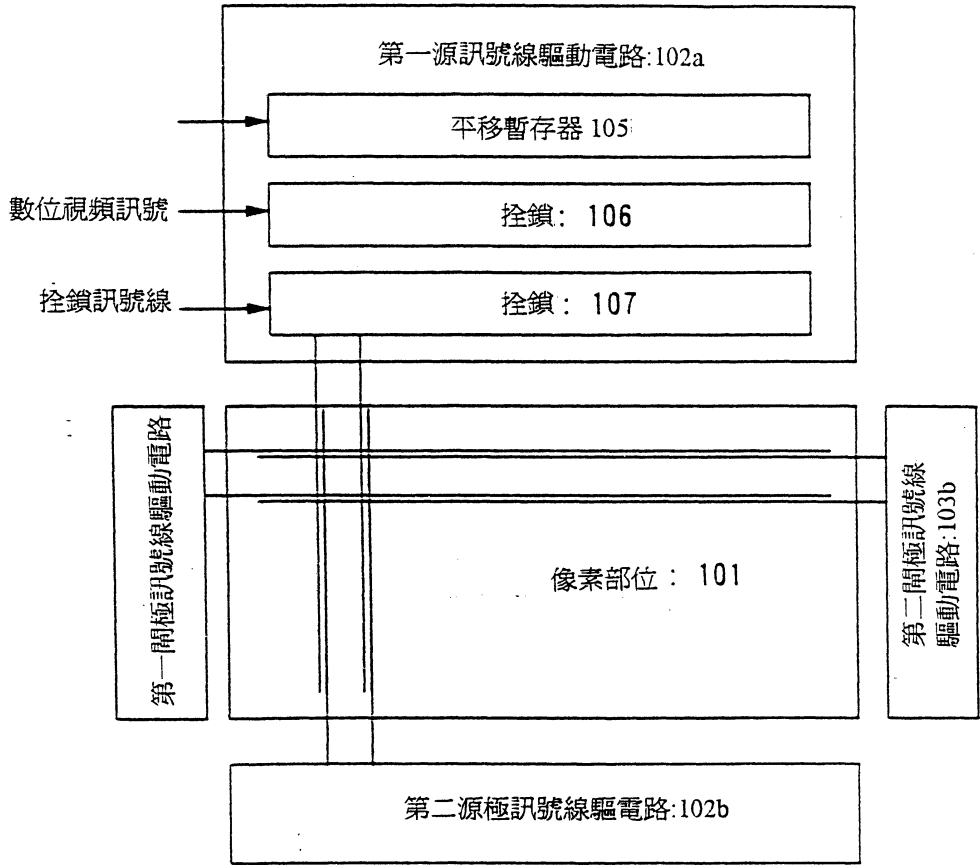
38.如申請專利範圍第31項之發光裝置，其中該發光裝置合併於下列的電子裝置中：視頻攝影機，數位向機，凸眼式顯示器，汽車導航系統，聲音播放裝置，筆記型電腦，遊戲裝置，可攜式資訊終端，及影像播放裝置。

(請先閱讀背面之注意事項再填寫本頁)

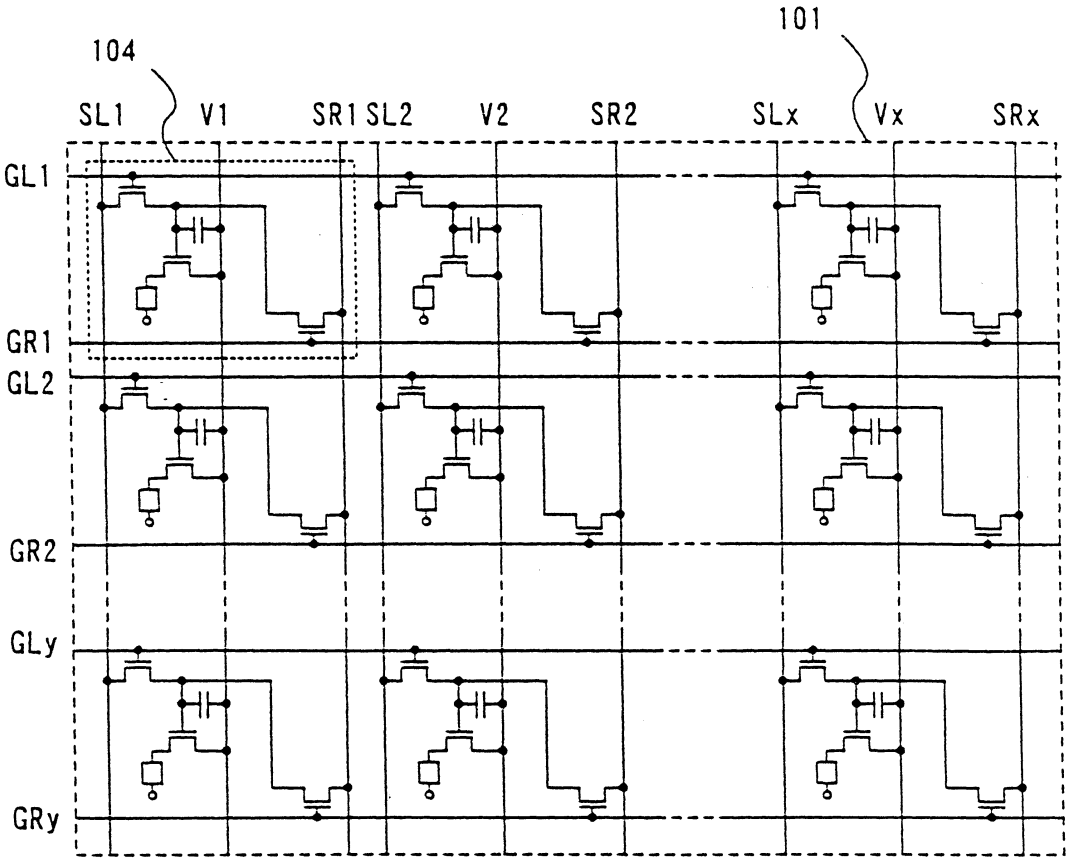
裝

訂

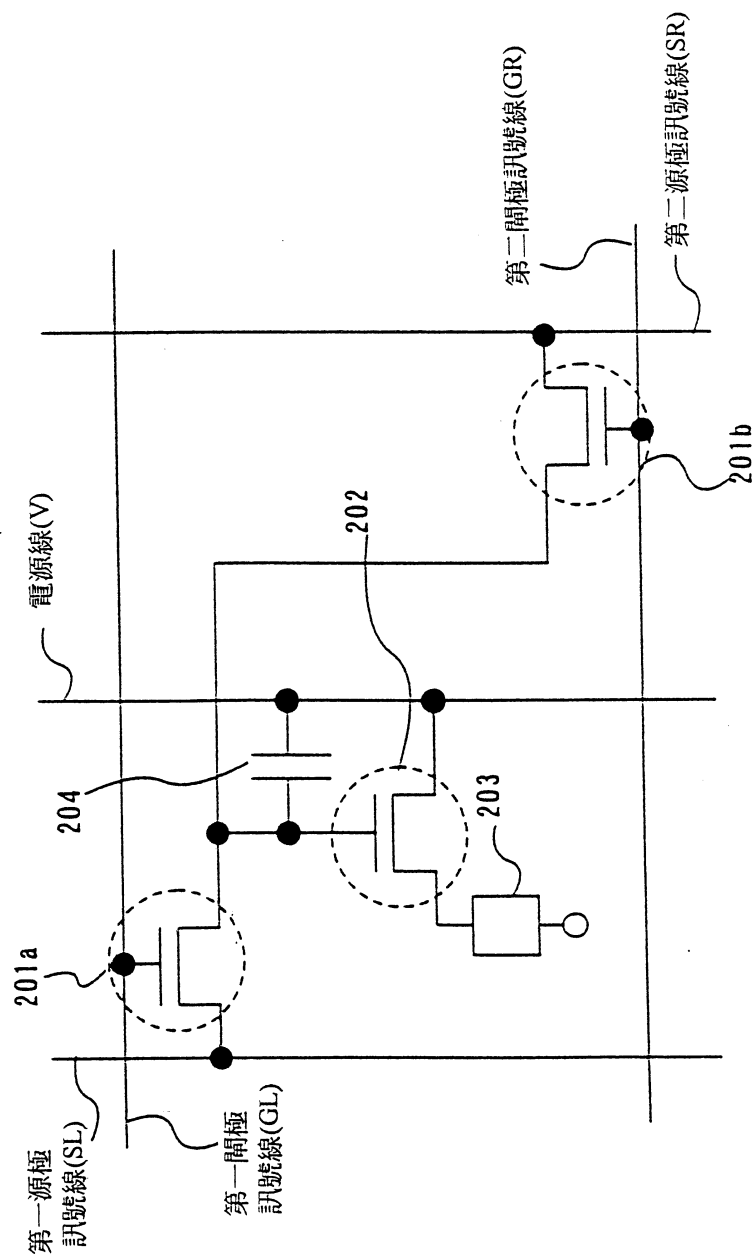
90108667



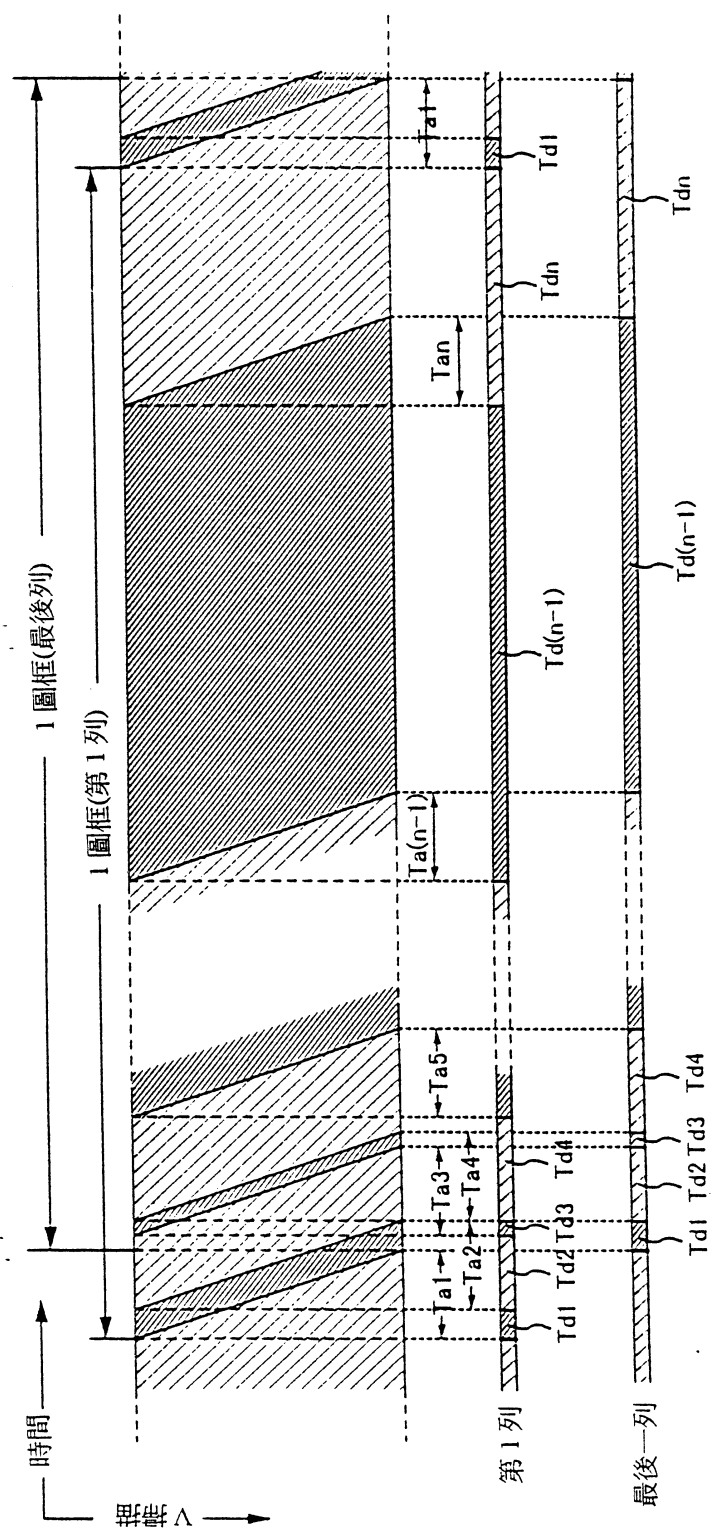
第 1 圖



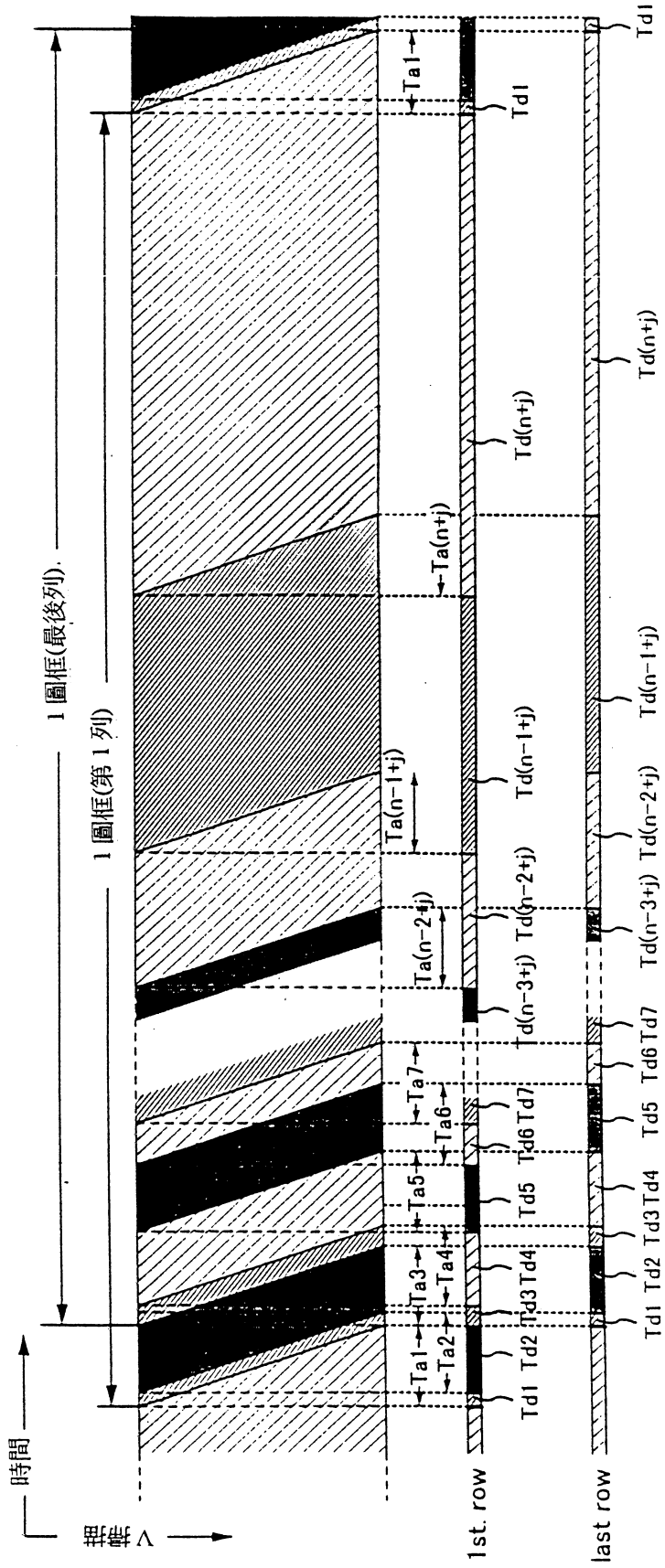
第 2 圖



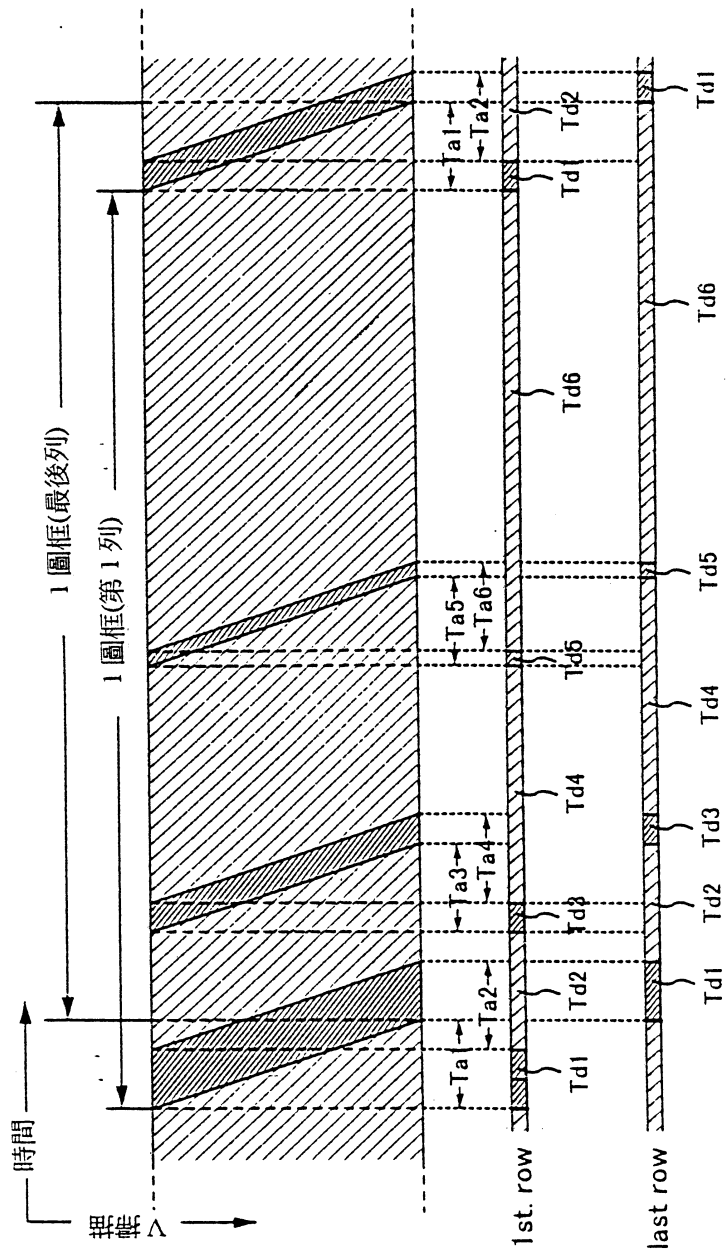
第 3 圖



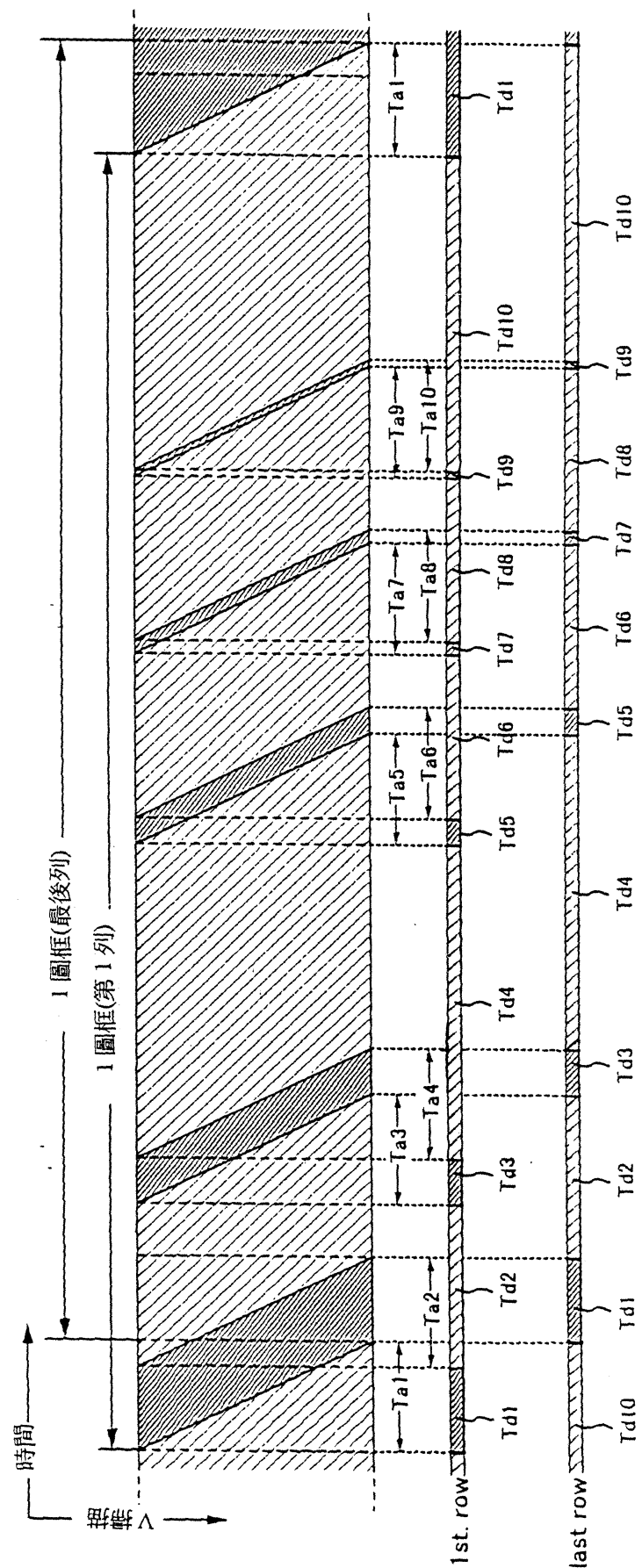
第 4 圖



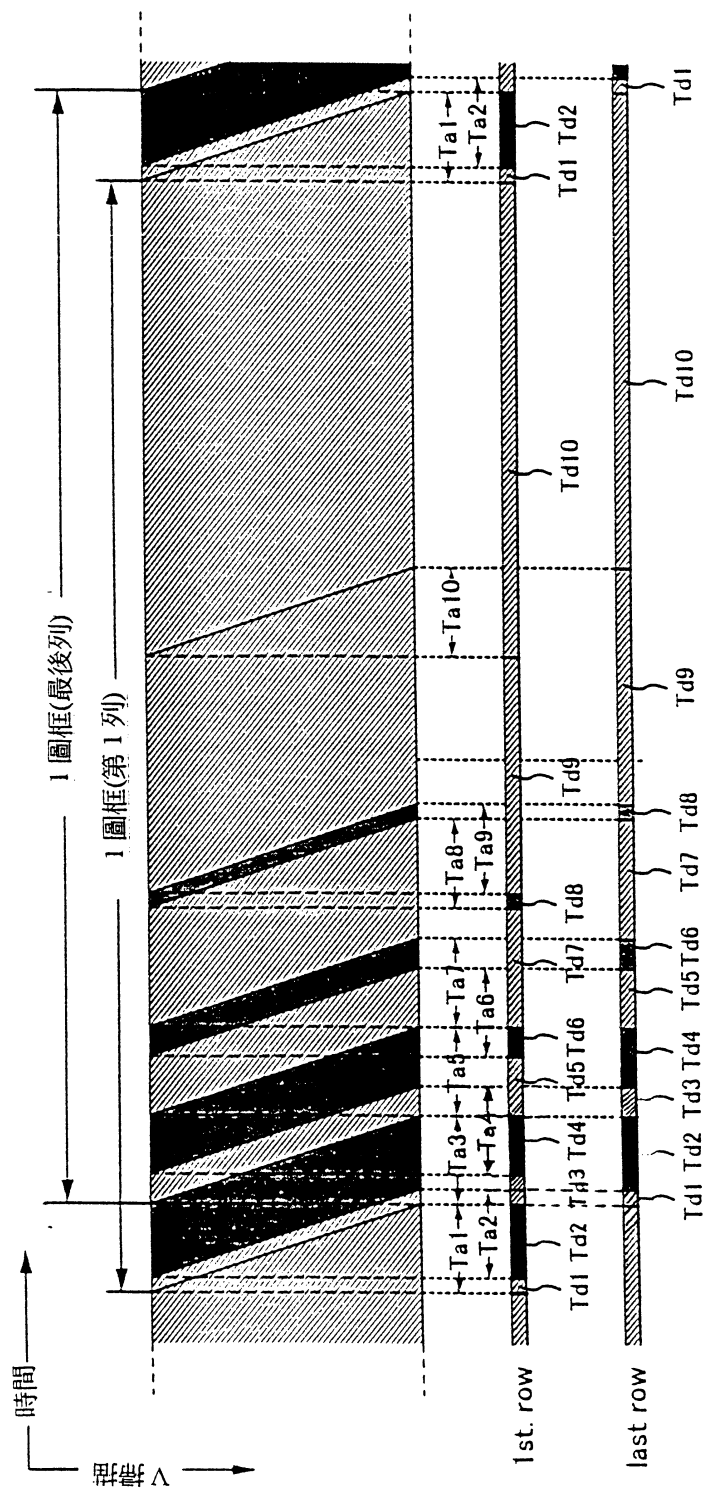
第 5 圖



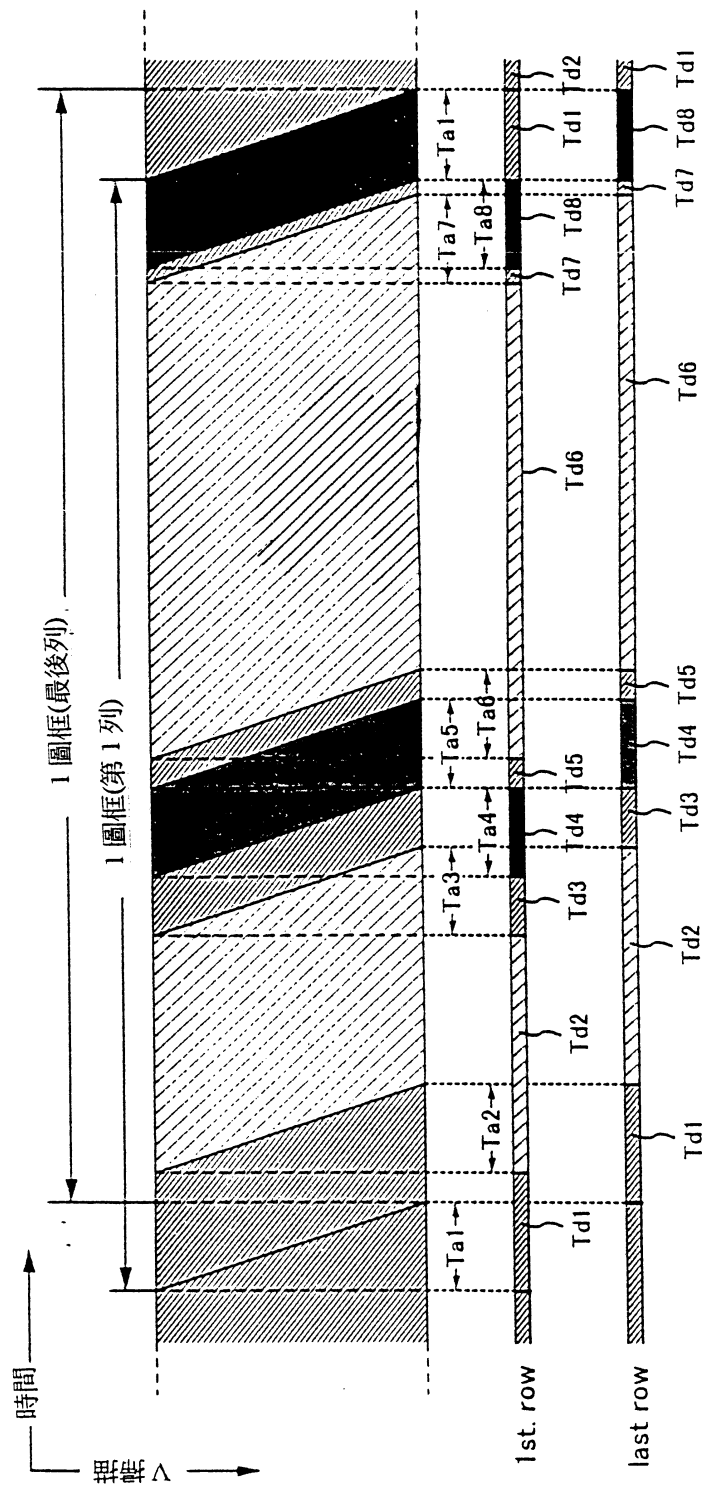
第 6 圖



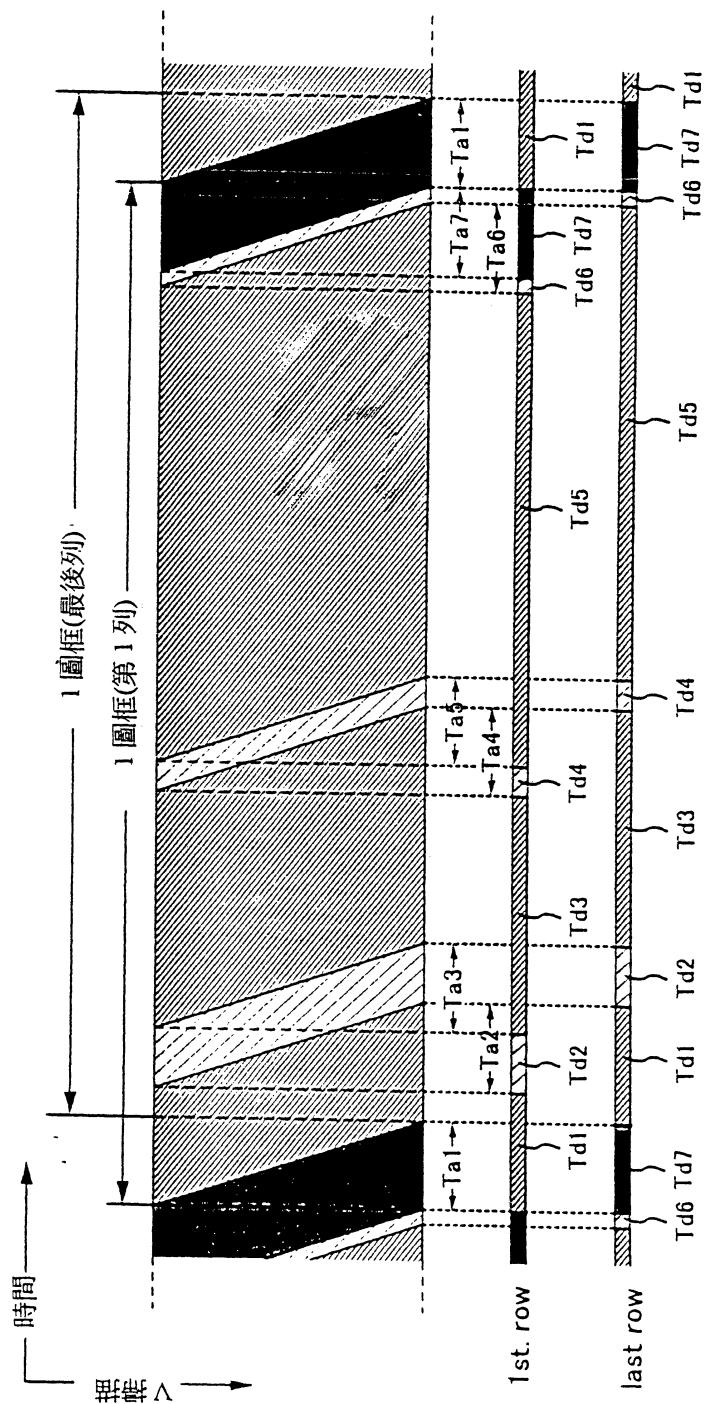
第 7 圖



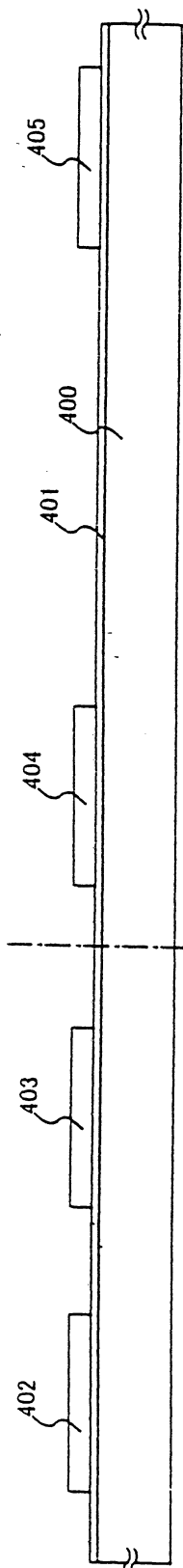
第 8 圖



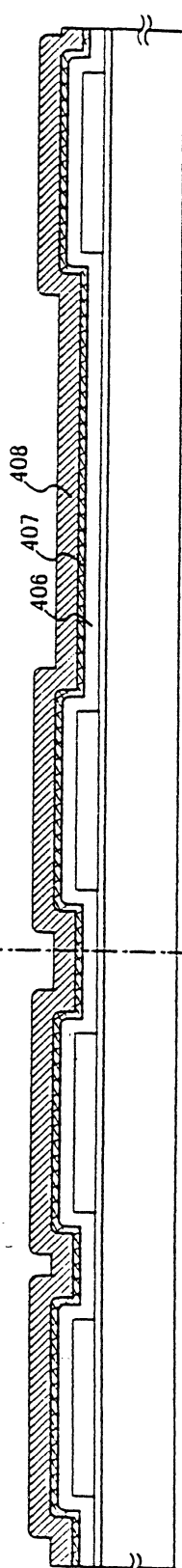
第 9 圖



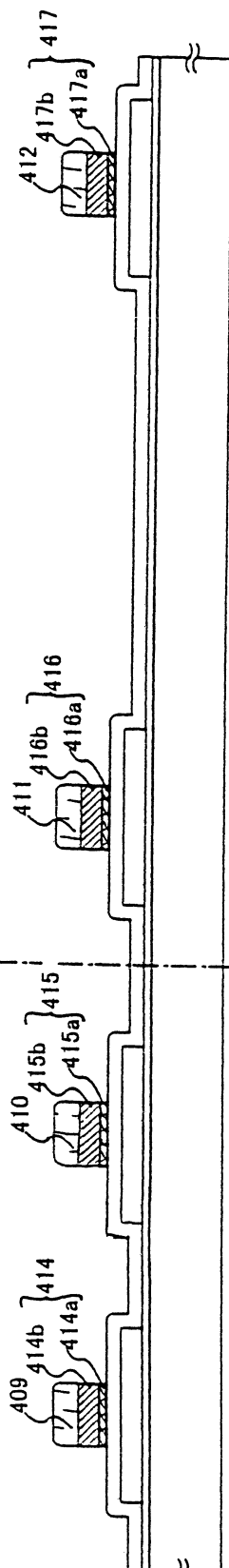
第 10 圖



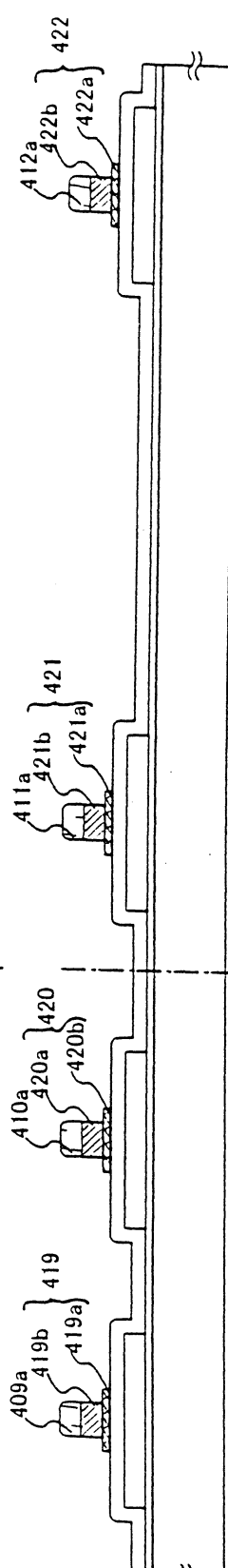
第 11A 圖



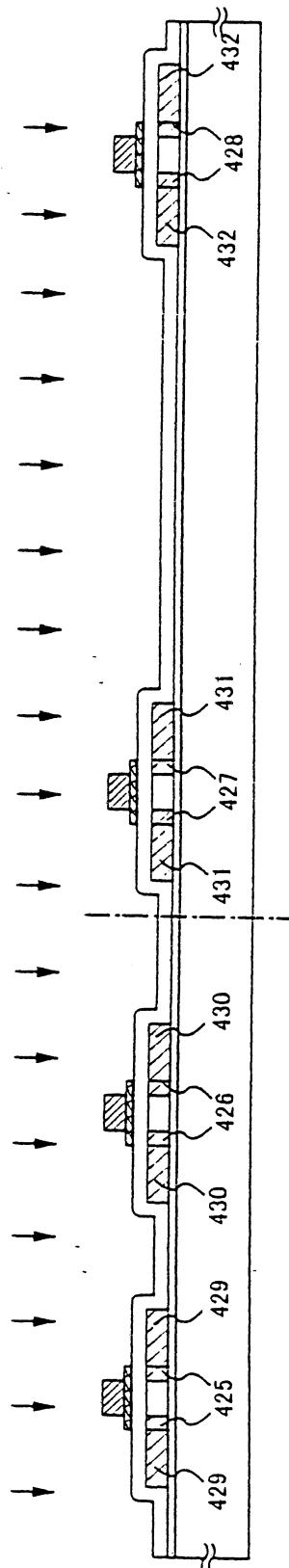
第 11B 圖



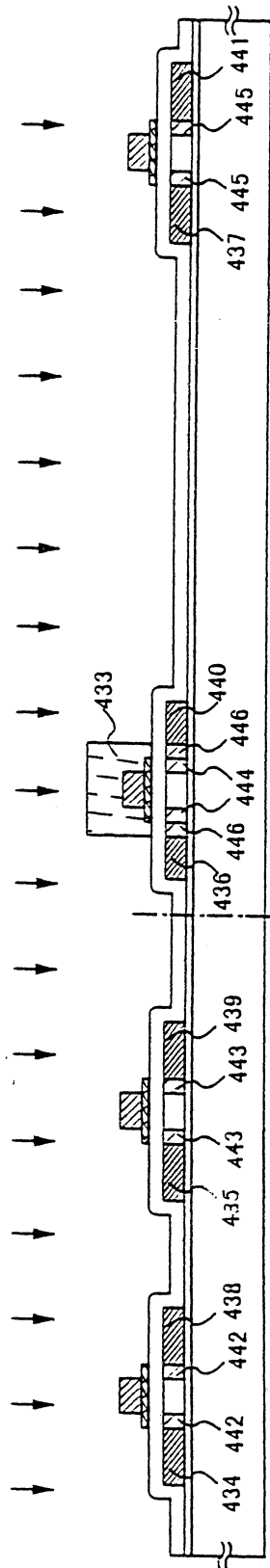
第 11C 圖



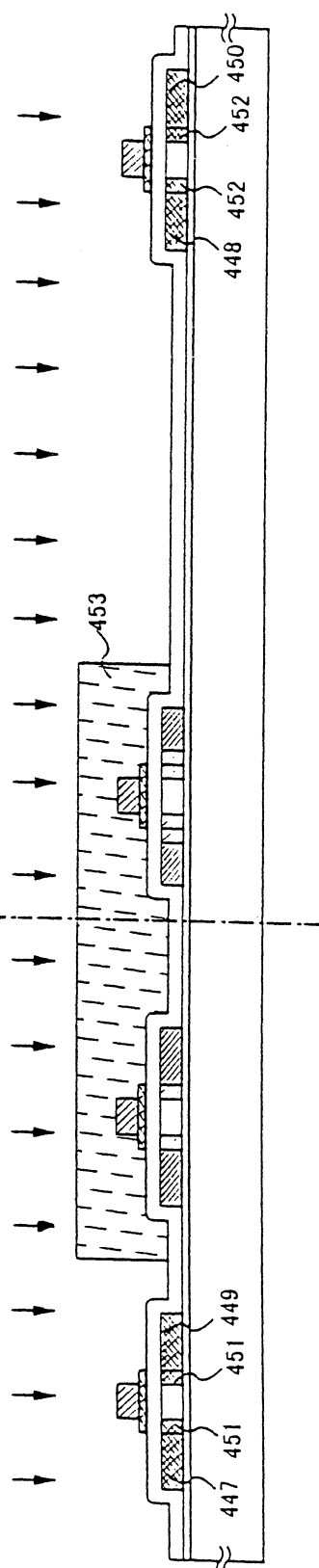
第 11D 圖



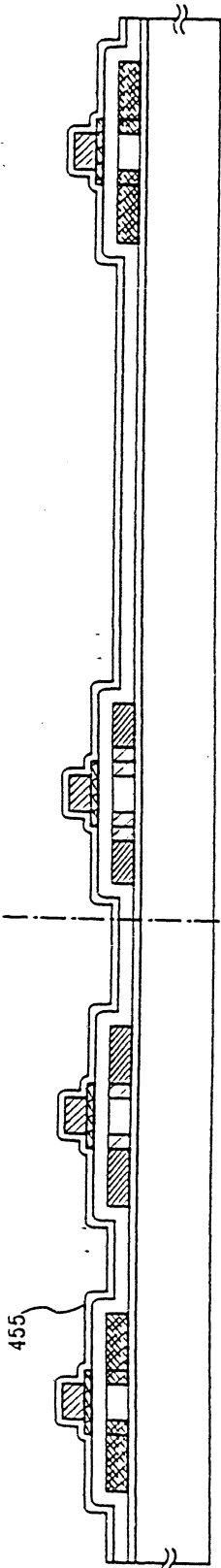
第 12A 圖



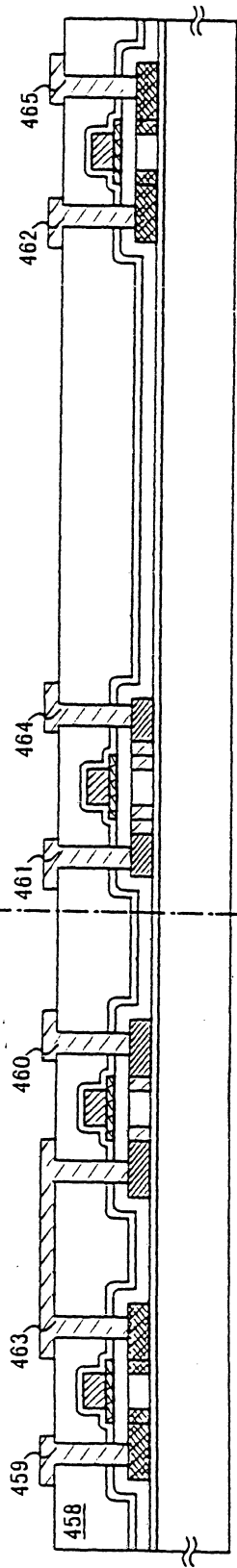
第 12B 圖



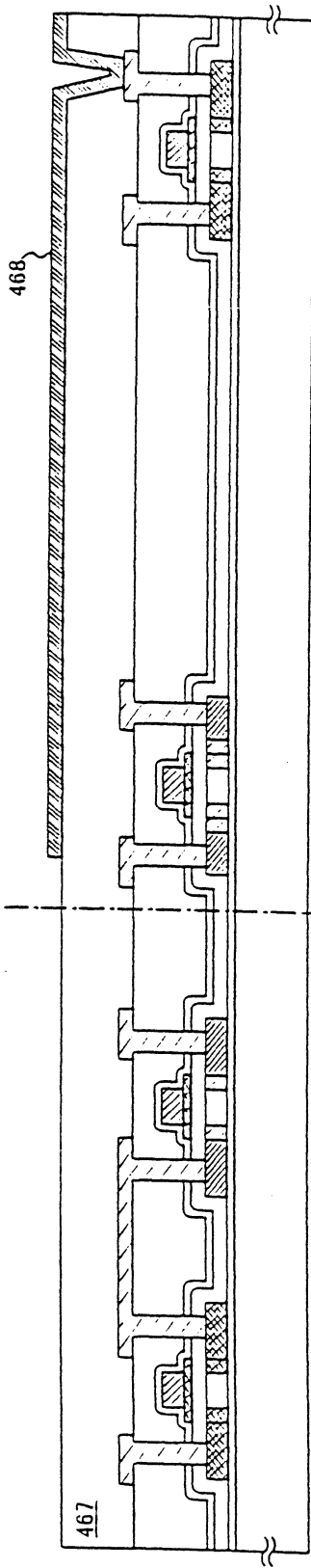
第 12C 圖



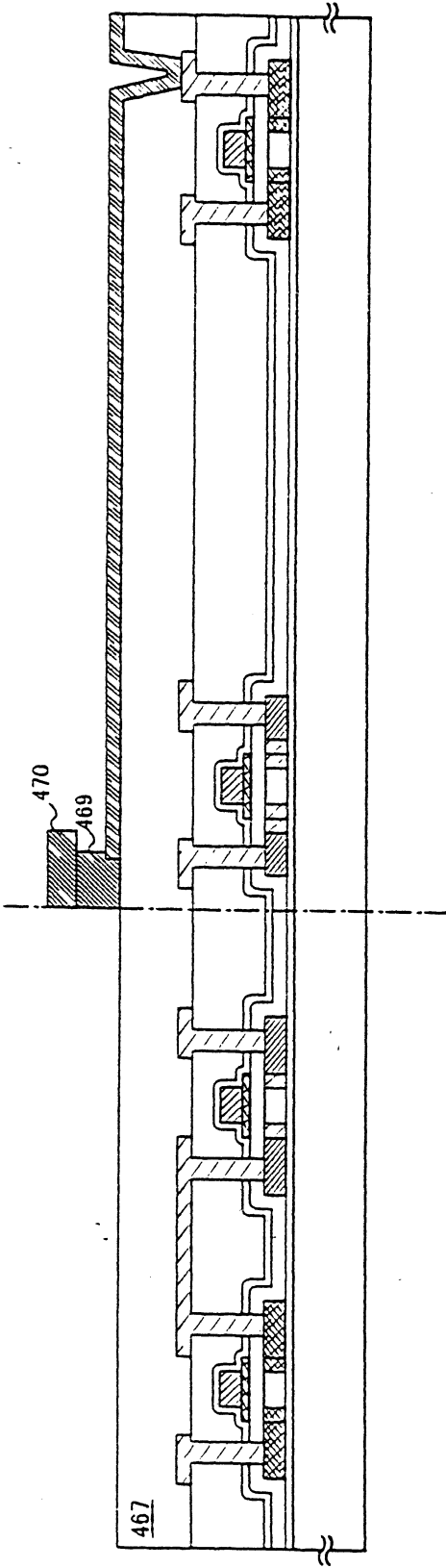
第 13A 圖



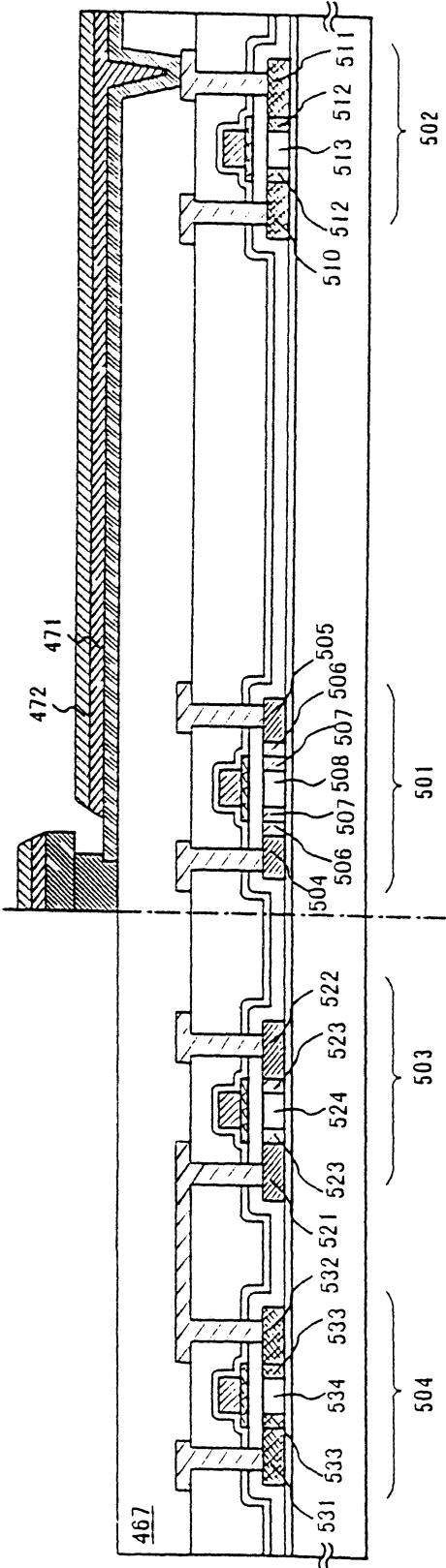
第 13B 圖



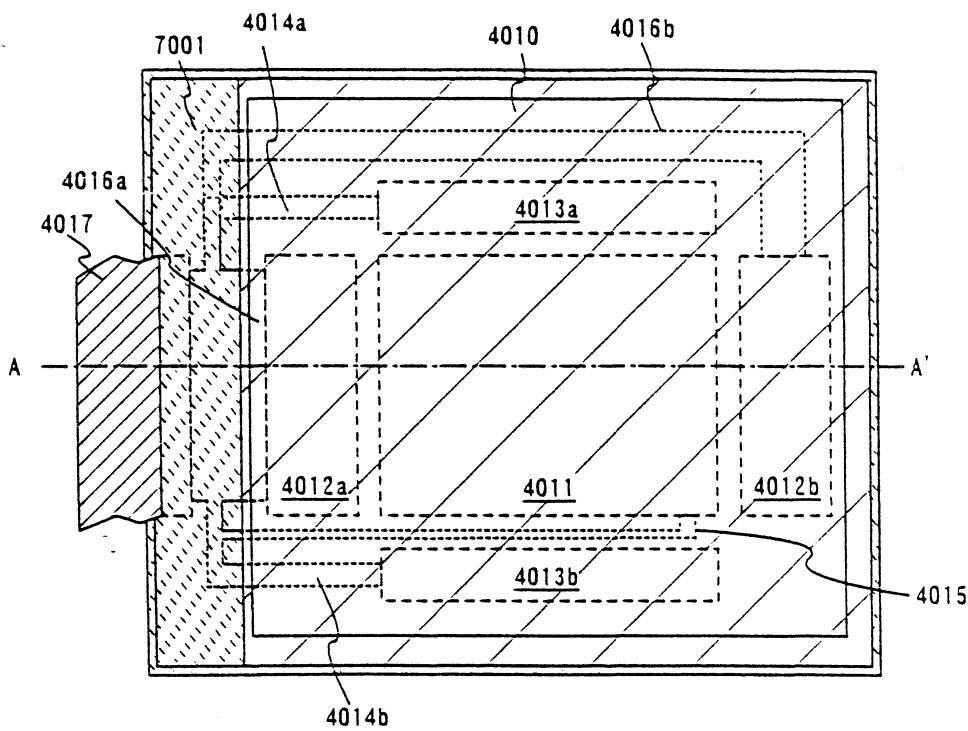
第 13C 圖



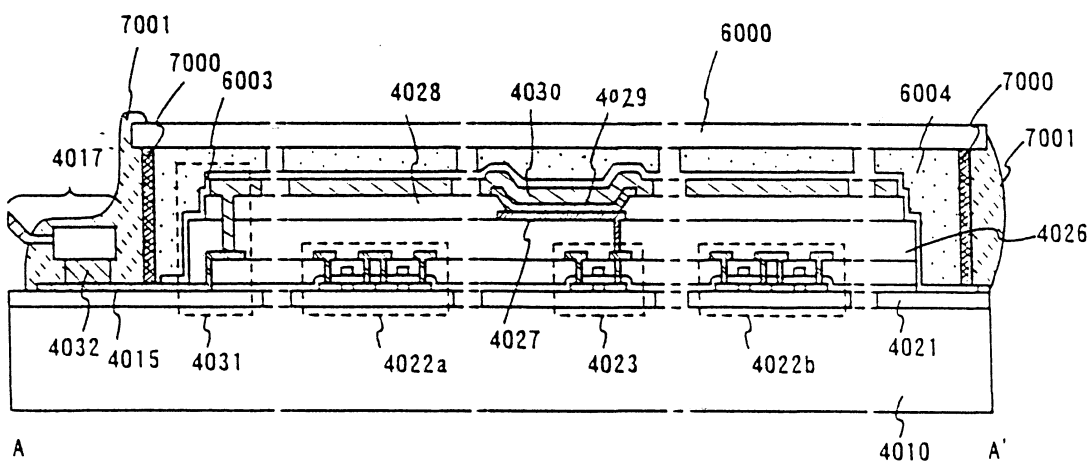
第 14A 圖



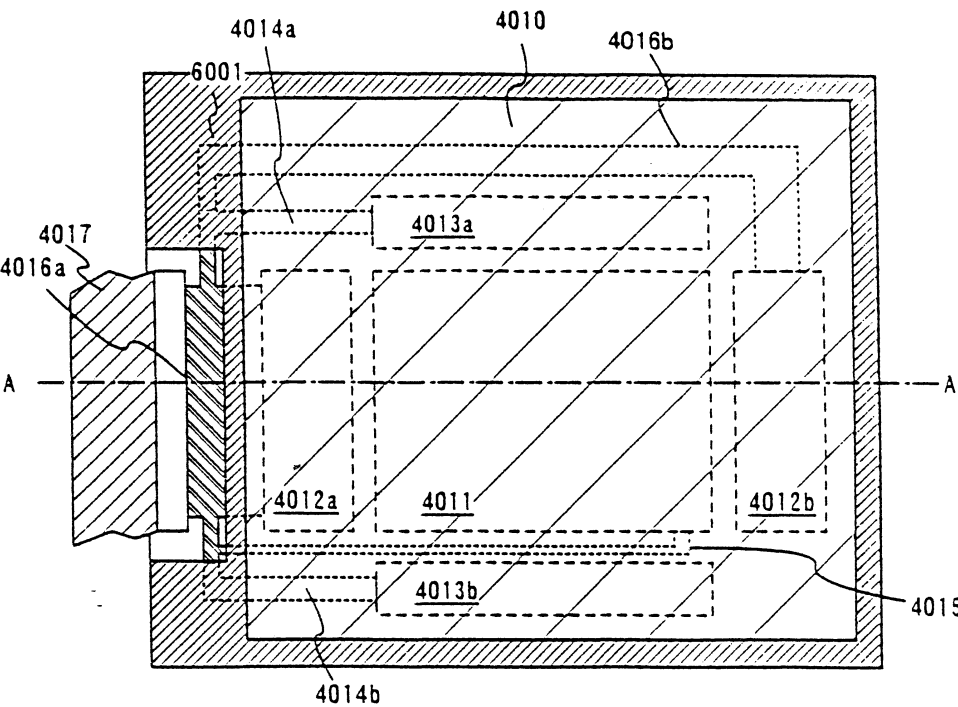
第 14B 圖



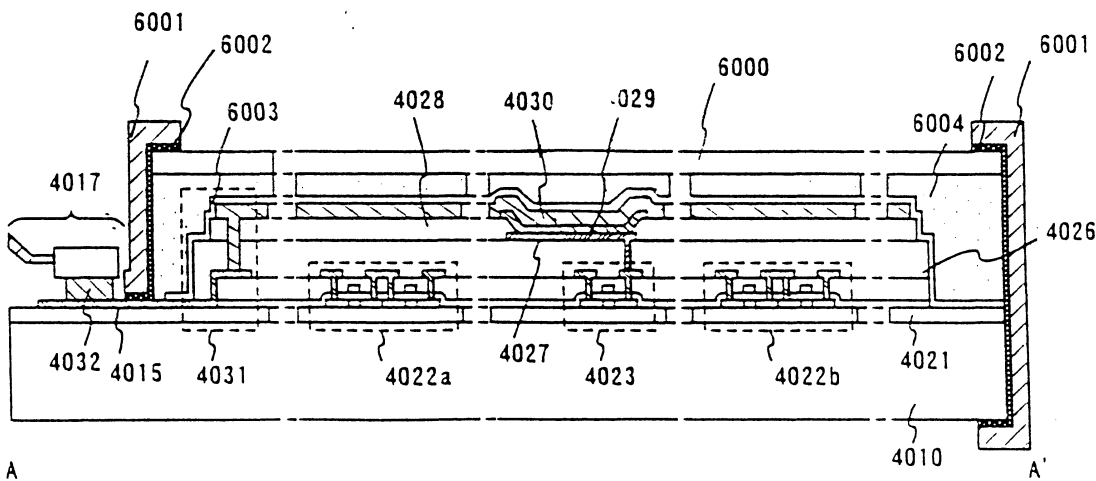
第 15A 圖



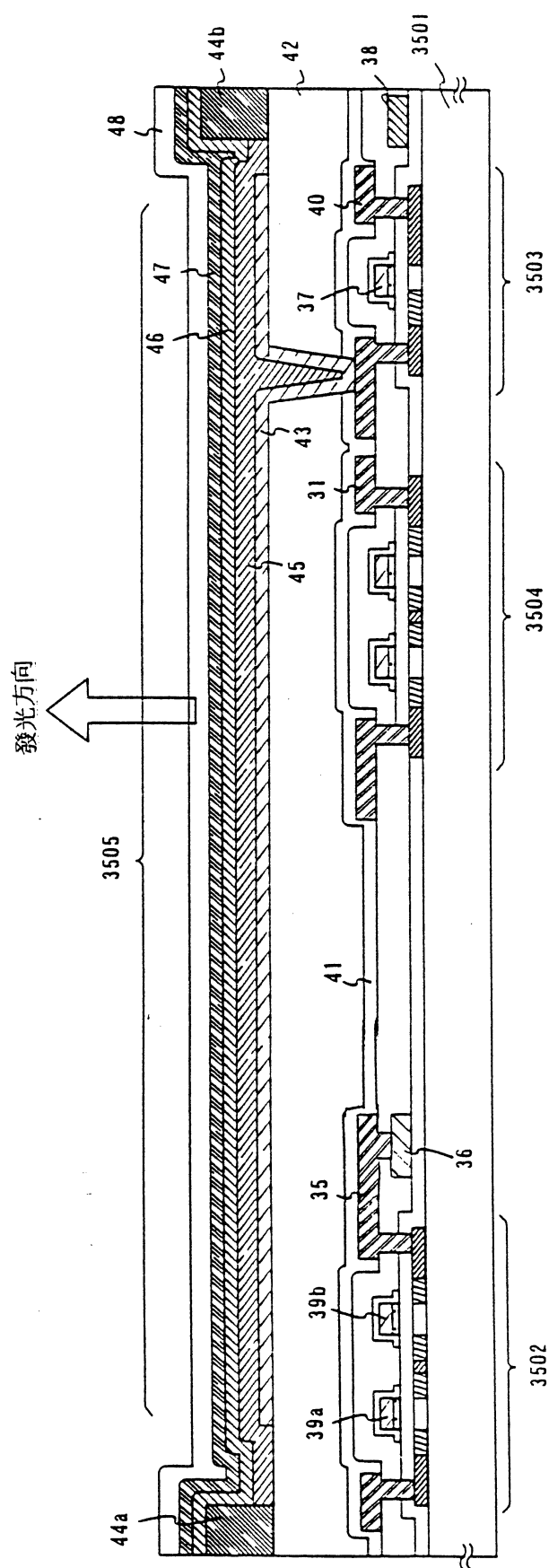
第 15B 圖



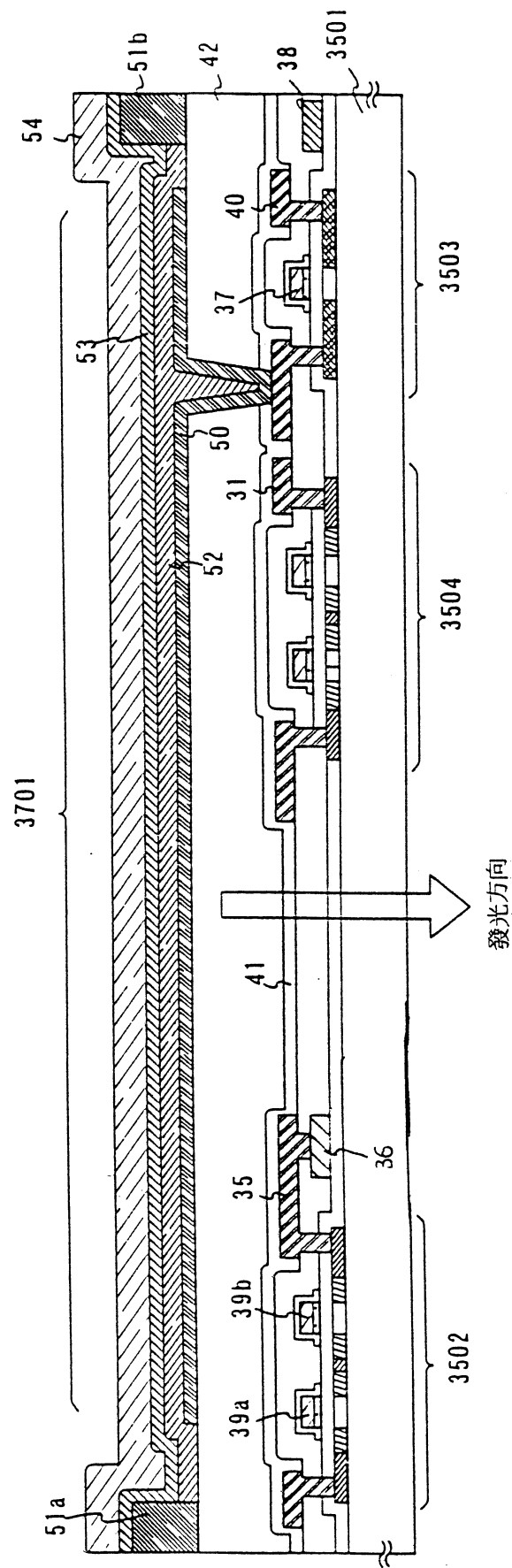
第 16A 圖



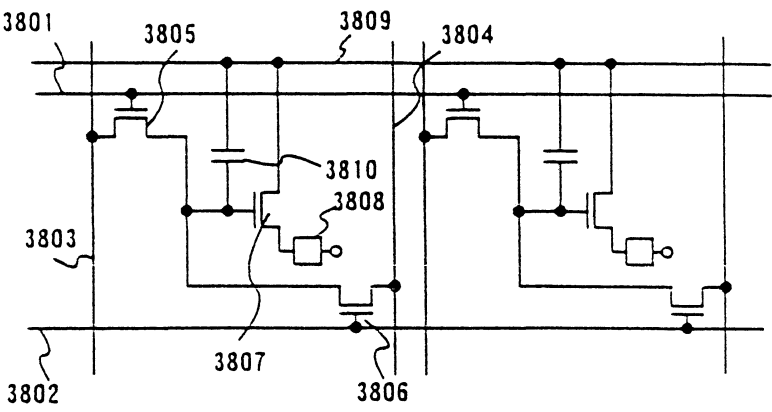
第 16B 圖



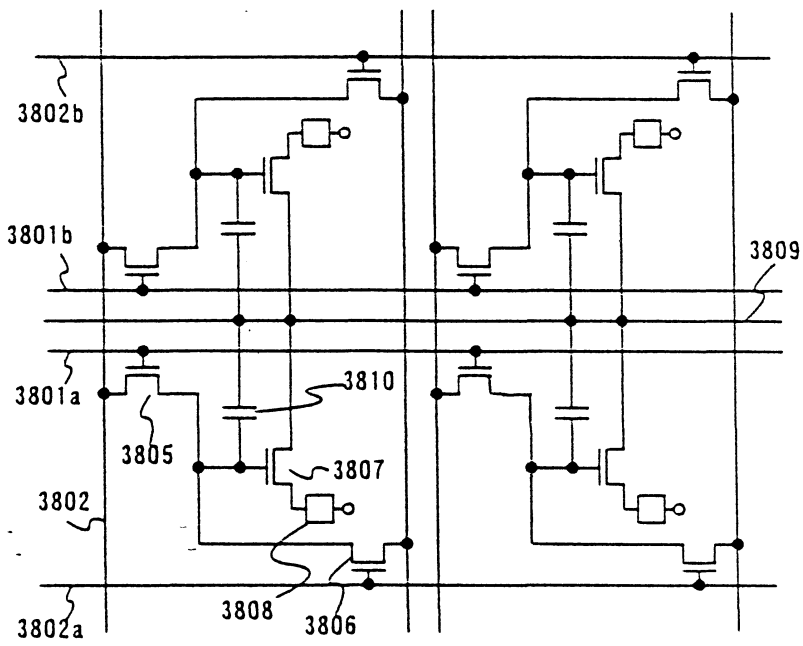
第 17 圖



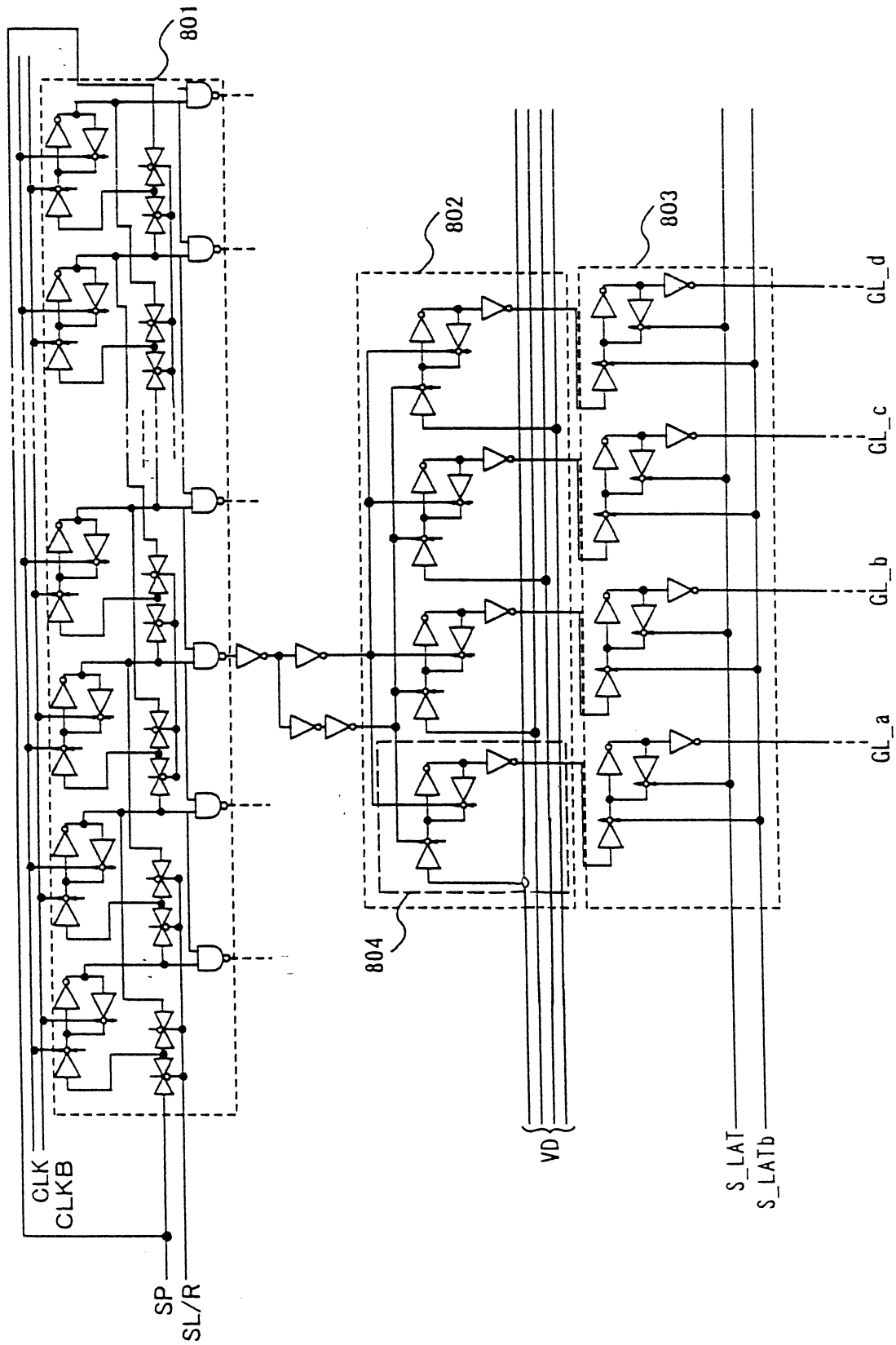
第 18 圖



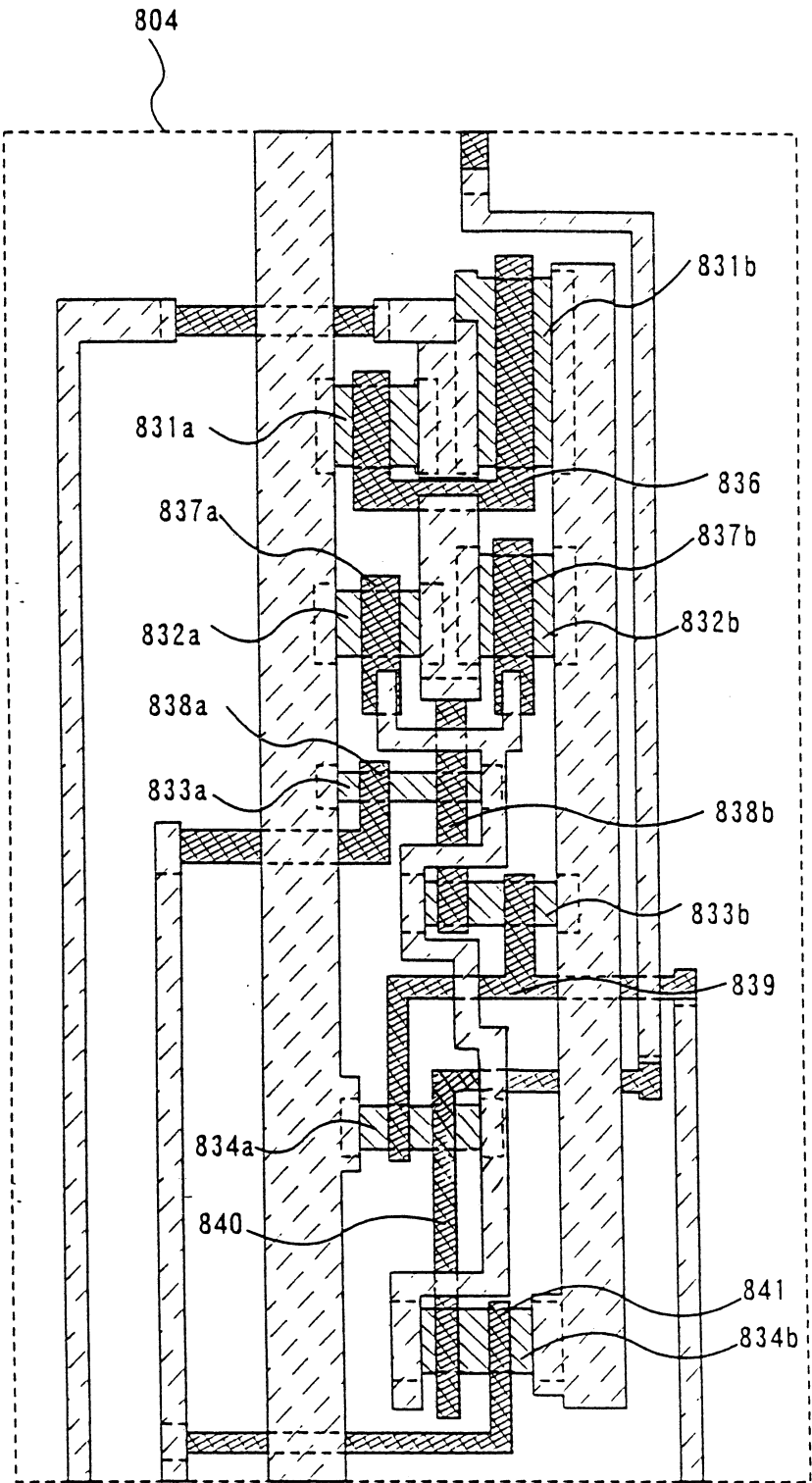
第 19A 圖



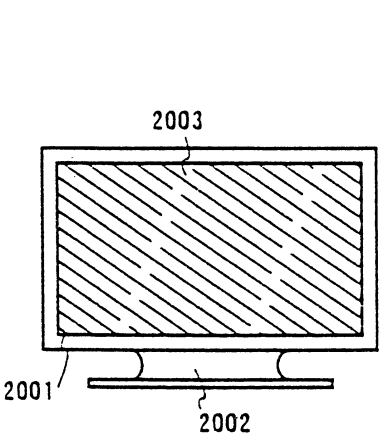
第 19B 圖



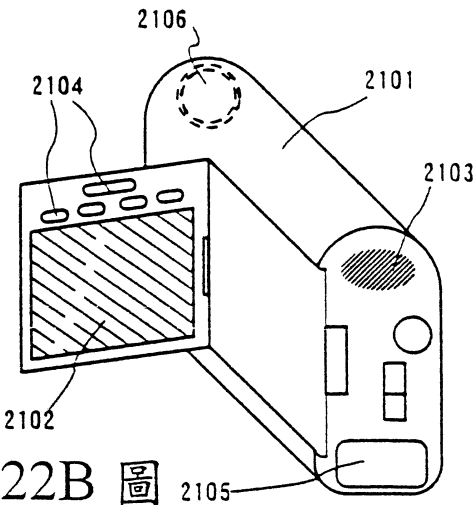
第 20 圖



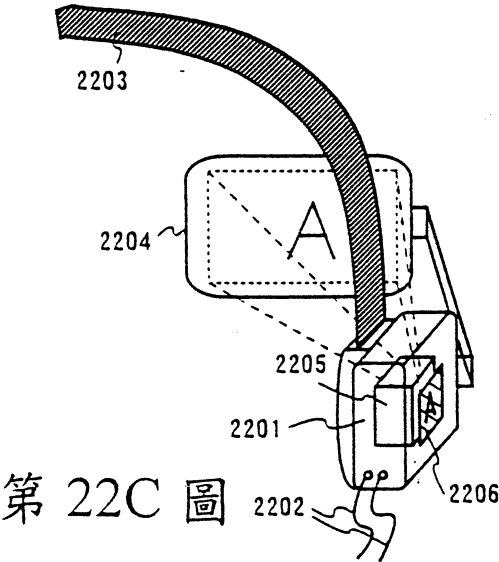
第 21 圖



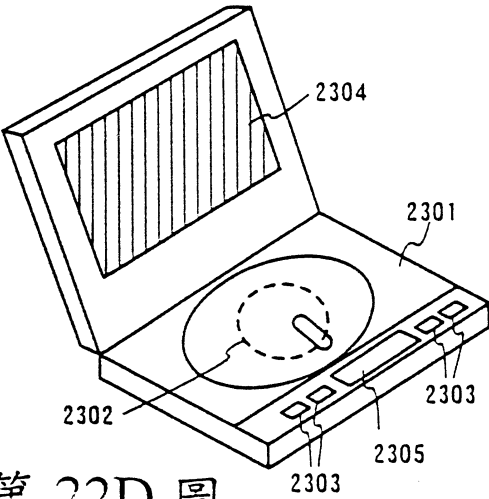
第 22A 圖



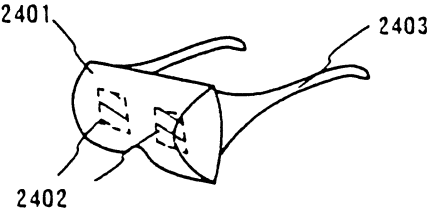
第 22B 圖



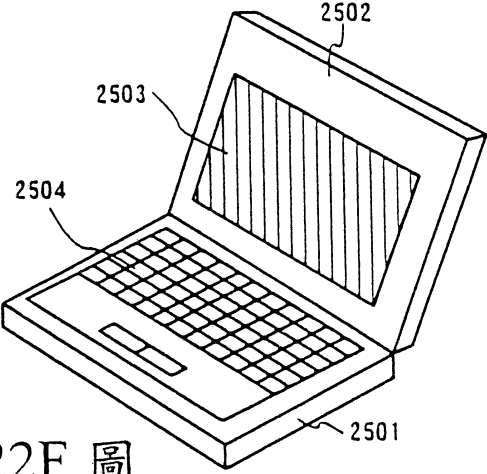
第 22C 圖



第 22D 圖

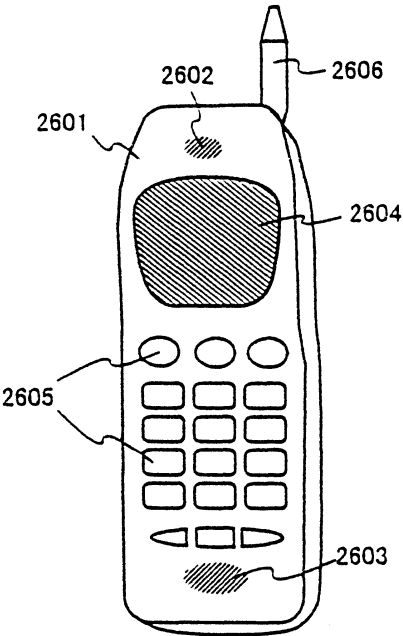


第 22E 圖

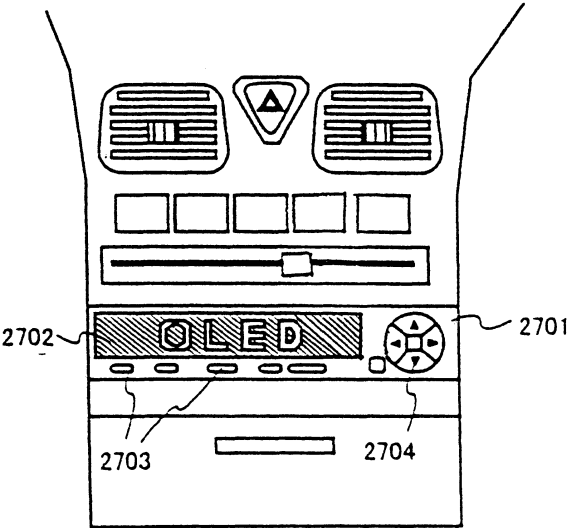


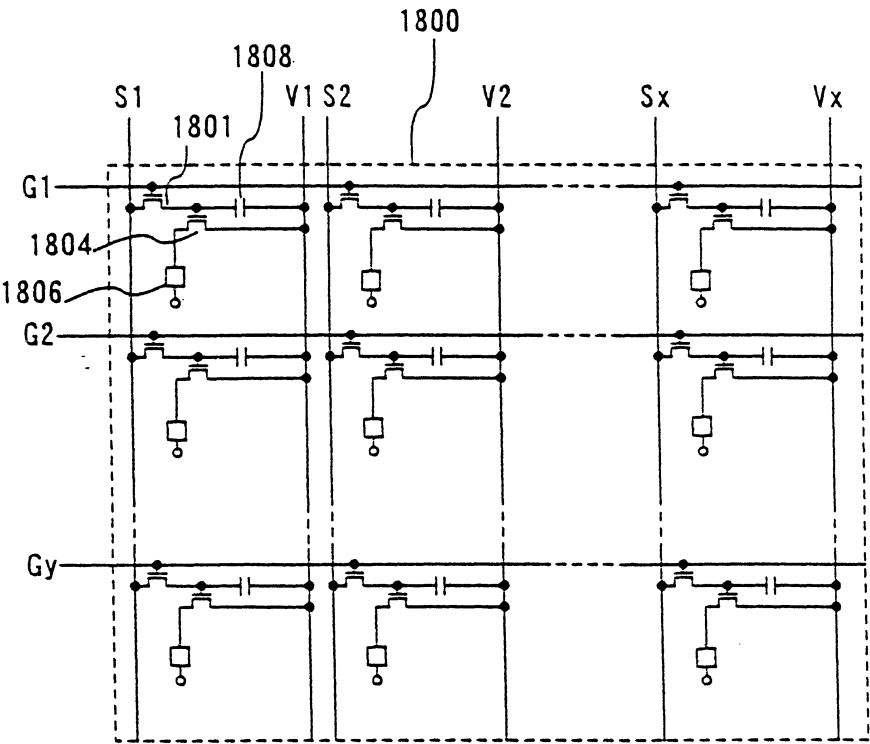
第 22F 圖

第 23A 圖

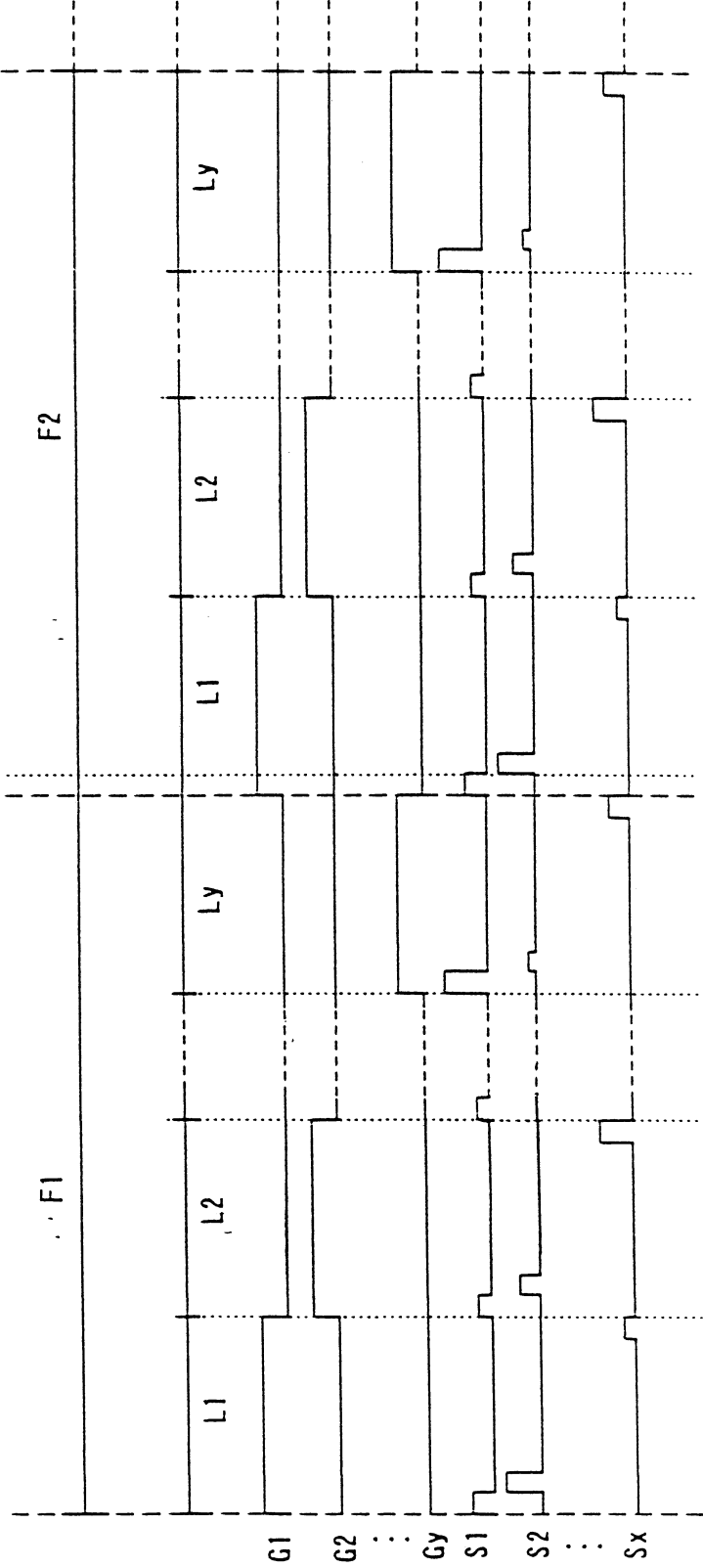


第 23B 圖



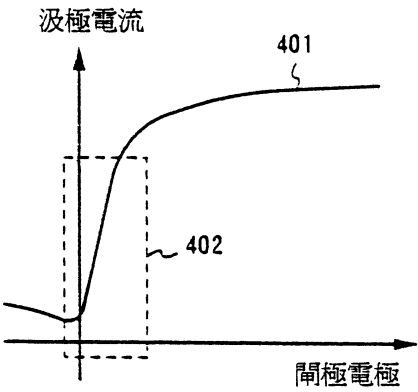


第 24 圖

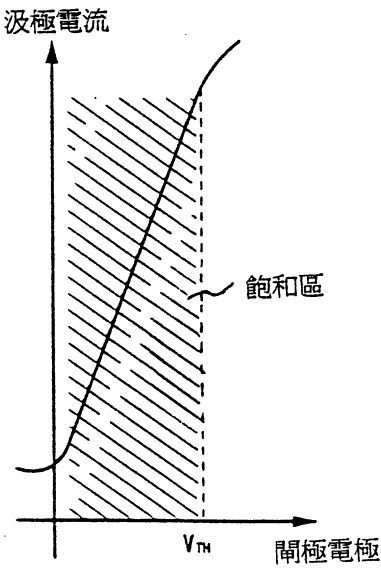


第 25 圖

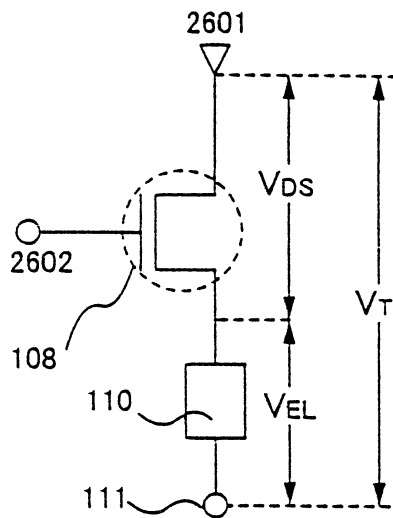
第 26A 圖



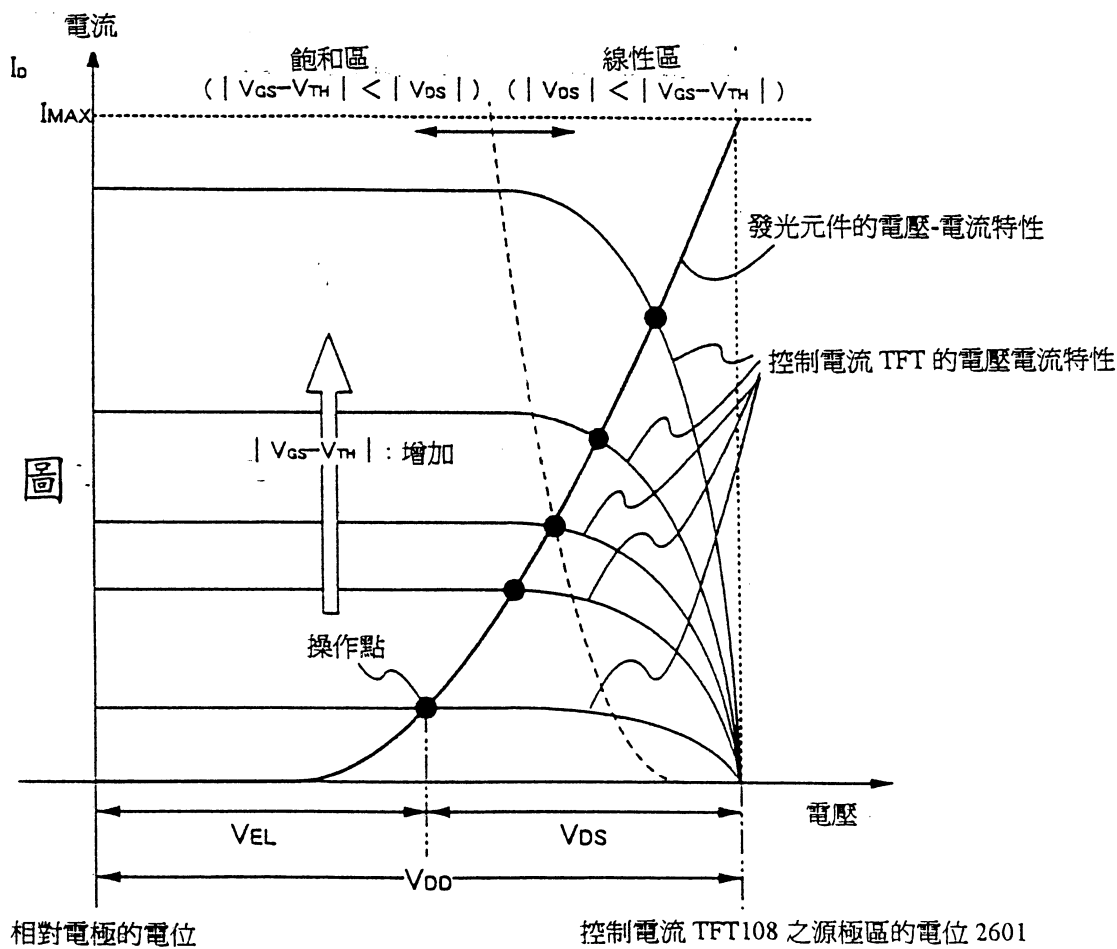
第 26B 圖

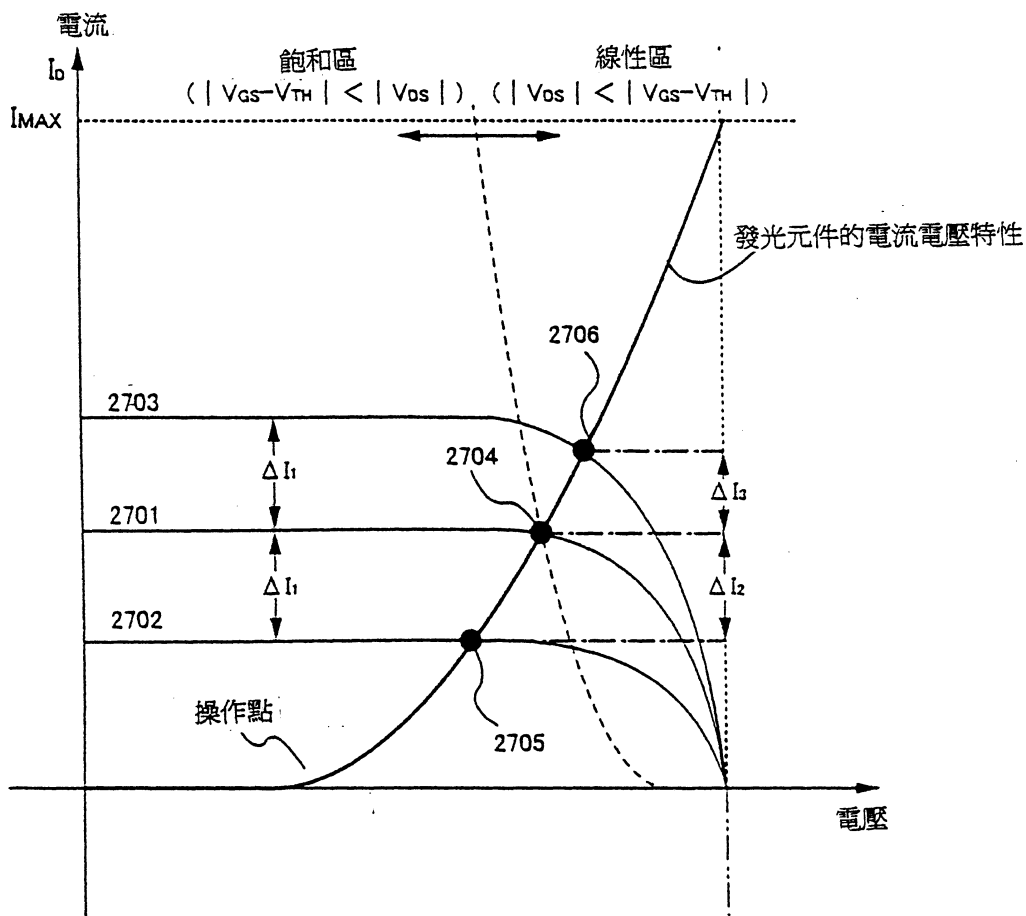


第 27A 圖

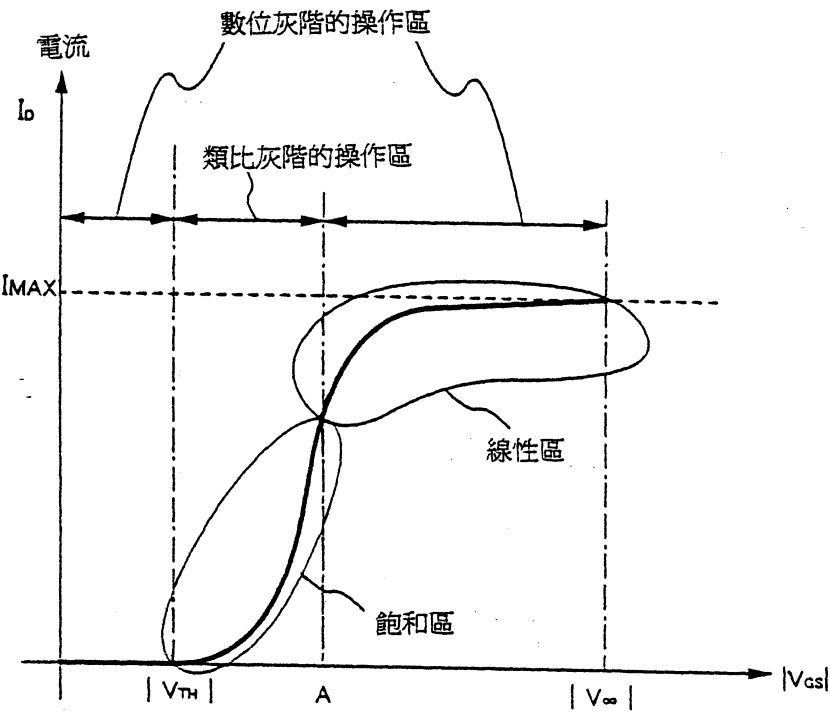


第 27B 圖





第 28 圖



第 29 圖