



(45)授权公告日 2018.01.19

权利要求书2页 说明书17页 附图22页

The diagram illustrates the internal architecture of a video camera. At the top left, a lens assembly (1) is shown. Light from the lens passes through a filter (20) onto a CCD sensor array (11). The sensor array has two input/output lines labeled Lread1 and Lread2. A vertical column of transistors or switches (13), labeled '行扫描部' (Row Scanning Section), is connected to the left side of the sensor array. Below the sensor array, there are two horizontal sections labeled '列选择部' (Column Selection Section), collectively forming unit 14. These sections receive signals from the sensor array via lines labeled Lsig. Unit 14 is connected to a horizontal row of transistors or switches (16), labeled '列扫描部' (Column Scanning Section). This section outputs signals to a bus labeled 'Data Out'. Control logic is represented by several interconnected blocks: a '偏置电压控制部' (Bias Voltage Control Section, 18) which provides bias voltage to the sensor array; a '系统控制部' (System Control Section, 17) which manages the overall operation; and a 'A/D' converter block (16) which processes the output data.

1. 一种摄像装置,其包括:

摄像部,所述摄像部含有多个像素,每个所述像素含有光电转换器件和场效应晶体管;

驱动部,所述驱动部被构造用来控制将被施加至所述晶体管的电压以进行对累积在所述像素中的信号电荷的读出驱动;和

校正部,所述校正部被构造用来校正用于驱动所述晶体管的电压值,

其中,所述晶体管含有第一栅极电极和第二栅极电极,所述第一栅极电极和所述第二栅极电极彼此面对地布置且所述第一栅极电极与所述第二栅极电极之间设置有半导体层,

所述驱动部被构造用来通过将第一电压施加至所述晶体管的第一栅极电极且将第二电压施加至所述晶体管的第二栅极电极来进行所述晶体管的导通/截止控制,且

所述校正部被构造用来根据所述晶体管的阈值电压的偏移量来校正所述第一电压和所述第二电压中的一者或两者的电压值。

2. 根据权利要求1所述的摄像装置,其中,所述第一电压是脉冲电压且所述第二电压是偏置电压。

3. 根据权利要求2所述的摄像装置,其中,所述校正部根据所述阈值电压的所述偏移量在预定的时刻校正所述第二电压的电压值。

4. 根据权利要求1至3中任一项所述的摄像装置,其中,所述摄像部根据入射的放射线生成电信号。

5. 根据权利要求1至3中任一项所述的摄像装置,其中,所述晶体管包括含有氧化硅膜的栅极绝缘膜。

6. 根据权利要求1至3中任一项所述的摄像装置,其中,所述半导体层含有多晶硅、微晶硅、非晶硅或氧化物半导体。

7. 根据权利要求6所述的摄像装置,其中,所述半导体层含有低温多晶硅。

8. 根据权利要求3所述的摄像装置,其中,

在非曝光状态下,在作为第二电压的电压在多个电压值之间阶梯式地变化以将所述第二电压施加至所述第二栅极电极的同时,所述校正部对与所述多个电压值中的各电压值相对应的像素值进行采样,且

所述校正部基于已经被采样的多个像素值、根据所述阈值电压的所述偏移量来计算所述第二电压的最佳值。

9. 根据权利要求8所述的摄像装置,其中,

所述校正部通过将所述阈值电压的所述偏移量加到所述第二电压的初始设定的电压值来校正所述第二电压的电压值。

10. 根据权利要求2、3、8和9中任一项所述的摄像装置,其中,

所述脉冲电压包括导通电压和截止电压,且

在正在施加所述第一电压中的所述导通电压的期间内,所述驱动部使所述第二栅极电极保持在浮动状态。

11. 根据权利要求2、3、8和9中任一项所述的摄像装置,其中,

所述脉冲电压包括导通电压和截止电压,且

在正在施加所述第一电压中的所述导通电压的期间内,所述驱动部将具有与所述第一电压中的所述导通电压相同的值的电压施加至所述第二栅极电极。

12. 根据权利要求4所述的摄像装置, 其中, 所述摄像部包括位于所述光电转换器件的光入射侧的波长转换层, 所述波长转换层被构造用来将所述放射线转换成具有所述光电转换器件的敏感区域内的波长的光。

13. 根据权利要求4所述的摄像装置, 其中, 每个所述像素吸收所述放射线并将吸收的所述放射线转换成电信号。

14. 根据权利要求4所述的摄像装置, 其中, 所述放射线是X射线。

15. 根据权利要求1、2、3、8和9中任一项所述的摄像装置, 其中, 所述光电转换器件由PIN型光电二极管和MIS型传感器中的一者构成。

16. 一种图像拍摄显示系统, 其包括:

摄像装置; 和

显示装置, 所述显示装置被构造用来基于由所述摄像装置获得的摄像信号进行图像显示,

其中, 所述摄像装置是如权利要求1至15中任一者所述的摄像装置。

摄像装置和图像拍摄显示系统

技术领域

[0001] 本发明涉及包括有光电转换器件的摄像装置和包含这样的摄像装置的图像拍摄显示系统。

背景技术

[0002] 已经提出了各种类型的摄像装置作为每个像素(摄像像素)中内置有光电转换器件的摄像装置。这种包含这样的光电转换器件的摄像装置的示例可以包括所谓的光学触控面板和射线照相摄像装置(例如,日本待审查专利第2011-135561号公报)。

发明内容

[0003] 在如上所述的这样的摄像装置中,使用薄膜晶体管(TFT)作为用于从每个像素读出信号电荷的开关器件。然而,可能产生这样的缺点:由于TFT的阈值电压的偏移,摄像装置的可靠性降低。

[0004] 因此,期望提供一种能够通过减小由晶体管的阈值电压的偏移造成的不利影响来获得高可靠性的摄像装置,以及含有这样的摄像装置的图像拍摄显示系统。

[0005] 根据本发明的实施例,提供了一种摄像装置,其包括:摄像部,所述摄像部含有多个像素,每个所述像素含有光电转换器件和场效应晶体管;驱动部,所述驱动部被构造用来控制将被施加至所述晶体管的电压以进行对累积在所述像素中的信号电荷的读出驱动;和校正部,所述校正部被构造用来校正用于驱动所述晶体管的电压值。所述晶体管含有第一栅极电极和第二栅极电极,所述第一栅极电极和所述第二栅极电极彼此面对地布置且所述第一栅极电极与所述第二栅极电极之间设置有半导体层。所述驱动部被构造用来通过将第一电压施加至所述晶体管的第一栅极电极且将第二电压施加至所述晶体管的第二栅极电极来进行所述晶体管的导通/截止控制。所述校正部被构造用来根据所述晶体管的阈值电压的偏移量来校正所述第一电压和所述第二电压中的一者或两者的电压值。

[0006] 根据本发明的另一个实施例,提供了一种图像拍摄显示系统,其包括:摄像装置;和显示装置,所述显示装置被构造用来基于由所述摄像装置获得的摄像信号进行图像显示。所述摄像装置包括:摄像部,所述摄像部含有多个像素,每个所述像素含有光电转换器件和场效应晶体管;驱动部,所述驱动部被构造用来控制将被施加至所述晶体管的电压以进行对累积在所述像素中的信号电荷的读出驱动;和校正部,所述校正部被构造用来校正用于驱动所述晶体管的电压值。所述晶体管含有第一栅极电极和第二栅极电极,所述第一栅极电极和所述第二栅极电极彼此面对地布置且所述第一栅极电极与所述第二栅极电极之间设置有半导体层。所述驱动部被构造用来通过将第一电压施加至所述晶体管的第一栅极电极且将第二电压施加至所述晶体管的第二栅极电极来进行所述晶体管的导通/截止控制。所述校正部被构造用来根据所述晶体管的阈值电压的偏移量来校正所述第一电压和所述第二电压中的一者或两者的电压值。

[0007] 在根据本发明的上述实施例的摄像装置和图像拍摄显示系统中,当读出所述信号

电荷时,通过将所述第一电压施加至所述晶体管的第一栅极电极且将所述第二电压施加至所述晶体管的第二栅极电极来进行所述晶体管的导通/截止控制。根据所述晶体管的阈值电压的偏移量在预定的时刻对所述第一电压和所述第二电压中的一者的电压值进行校正。

[0008] 在根据本发明的上述实施例的摄像装置和图像拍摄显示系统中,所述摄像部包括多个像素,每个所述像素含有光电转换器件和场效应晶体管,且所述晶体管包括所述第一栅极电极和所述第二栅极电极,所述第一栅极电极和所述第二栅极电极彼此面对地布置且所述第一栅极电极和所述第二栅极电极之间设置有半导体层。所述驱动部通过将所述第一电压施加至如此构造的所述晶体管的第一栅极电极且将所述第二电压施加至所述晶体管的第二栅极电极,来进行所述晶体管的导通/截止控制,且所述校正部根据所述阈值电压的偏移量对所述第一电压和所述第二电压中的一者的电压值进行校正。因此,能够通过减轻由所述晶体管的阈值电压的偏移造成的不利影响来获得高的可靠性。

[0009] 应当理解,前面的一般性说明和下面的详细说明都是示例性的,且旨在对权利要求书中请求保护的技术提供进一步的说明。

附图说明

[0010] 这里所包括的附图提供了对本发明的进一步理解,这些附图被并入本说明书中且构成本说明书的一部分。附图图示了实施例,并且与本说明书一起用来解释本发明的原理。

[0011] 图1是图示了根据本发明实施例的摄像装置的整体构造示例的框图。

[0012] 图2是图示了图1中所示的摄像部的示意性构造示例的示意图。

[0013] 图3是图示了图1中所示的像素等的详细构造示例的电路图。

[0014] 图4是图示了图3中所示的晶体管的示意性构造示例的截面图。

[0015] 图5A是图示了图1中所示的行扫描部的详细构造示例的框图。

[0016] 图5B是图示了图1中所示的列选择部的详细构造示例的框图。

[0017] 图6A是图示了图1中所示的偏置电压控制部的构造的功能框图。

[0018] 图6B是图示了偏置电压控制示例的示意图。

[0019] 图7A是图示了在曝光期间内的操作状态的示例的电路图。

[0020] 图7B是图示了在读出/复位期间内的操作状态的示例的电路图。

[0021] 图8是用于说明摄像驱动操作的时序图。

[0022] 图9是用于说明X-射线照射下的阈值电压偏移的电流-电压特性图。

[0023] 图10是用于说明当校正偏置电压(V_{tg})时要进行的驱动操作的时序图。

[0024] 图11是用于说明分别在还没有进行X-射线照射的情况下(0Gy)和在已经进行了X-射线照射的情况下(75Gy)的电流-电压特性的变化的特性图。

[0025] 图12是用于说明当已经进行了X-射线照射(75Gy)时电流-电压特性相对于偏置电压的变化的偏移的特性图。

[0026] 图13是用于说明基于像素值采样的偏置电压校正操作的特性图。

[0027] 图14是图示了偏置电压控制部和根据变型例1的触点构造示例的功能框图。

[0028] 图15是图示了根据变型例2的偏置电压控制部的构造的功能框图。

[0029] 图16是图示了根据变型例3的像素等的构造的电路图。

[0030] 图17是图示了根据变型例4的像素等的构造的电路图。

- [0031] 图18是图示了图17中所示的两个晶体管的示意性构造的截面图。
- [0032] 图19是图示了根据变型例5的像素等的构造的电路图。
- [0033] 图20是图示了根据变型例6的像素等的构造的电路图。
- [0034] 图21A是图示了根据变型例7的摄像部的示意性构造的示意图。
- [0035] 图21B是图示了根据变型例8的摄像部的示意性构造示例的示意图。
- [0036] 图22是图示了根据应用例的图像拍摄显示系统的示意性构造的示意图。

具体实施方式

[0037] 在下文中,将参照附图详细说明本发明的实施例进行。应注意,将以下面的顺序进行说明。

[0038] 1.实施例(在将偏置电压施加至两个栅极电极中的一者时读出信号并且根据阈值电压的偏移量校正偏置电压的摄像装置的示例)

[0039] 2.变型例1(将被施加偏置电压的栅极电极暂时地切换至浮动状态的示例)

[0040] 3.变型例2(暂时切换将被施加偏置电压要的栅极电极以使其具有与另一个栅极电极相同的电位的示例)

[0041] 4.变型例3(无源像素电路的另一个示例)

[0042] 5.变型例4(无源像素电路的又一个示例)

[0043] 6.变型例5和6(有源像素电路的示例)

[0044] 7.变型例7和8(基于照射摄像的摄像部的示例)

[0045] 8.应用例(应用于图像拍摄显示系统的示例)

[0046] 1.实施例

[0047] [摄像装置1的整体构造]

[0048] 图1图示了根据本发明实施例的摄像装置(摄像装置1)的整体模块构造。摄像装置1可以基于例如后面所述的照射等入射光(摄像光)读出对象的信息(拍摄对象的图像)。摄像装置1包括摄像部11、行扫描部13、A/D转换部14、列扫描部15、系统控制部16和偏置电压控制部18。在上述的各部中,行扫描部13、A/D转换部14、列扫描部15、系统控制部16和偏置电压控制部18对应于本发明实施例中的“驱动部”的具体示例,偏置电压控制部18对应于本发明实施例中的“校正部”的具体示例。

[0049] (摄像部11)

[0050] 摄像部11根据入射光(摄像光)生成电信号。在摄像部11中,像素(图像拾取像素或单元像素)20以行列形式(以矩阵形式)二维地排列,并且每个像素20含有光电转换器件(下文所述的光电转换器件21),所述光电转换器件根据摄像光生成光电荷(光电荷的电荷量取决于摄像光的光量)并累积生成的光电荷。应当注意,在下文中,说明是这样进行的:如图1所述,把摄像部11内的水平方向(行方向)称为“H”方向且把摄像部11内的垂直方向(列方向)称为“V”方向。

[0051] 图2图示了摄像部11的示意性构造示例。摄像部11包括光电转换层111,在光电转换层111中,为每个像素20配置有光电转换器件21。如图2所示,光电转换层111被构造为使得进行基于入射的摄像光 L_{in} 的光电转换(从摄像光 L_{in} 转换成信号电荷)。

[0052] 图3图示了像素20的电路构造(所谓的无源电路构造)示例,以及下文所述的A/D转

换部14中的列选择部17的电路构造示例。无源型像素20包括一个光电转换器件21和一个晶体管22。此外,在H方向上延伸的读出控制线(下文所述的两条读出控制线Lread1和Lread2)和在V方向上延伸的信号线Lsig连接至像素20。

[0053] 光电转换器件21可以由例如PIN(正-本征-负)型光电二极管或MIS(金属-绝缘体-半导体)型传感器构造而成,以如上所述地生成信号电荷(信号电荷的电荷量根据入射光(摄像光Lin)的光量)。应当注意,在这个示例中,光电转换器件21的阴极连接至累积节点N。

[0054] 晶体管22是根据从每个读出控制线(Lread1和Lread2)供给的行扫描信号而导通以将由光电转换器件21获得的信号电荷(输入电压Vin)输出至信号线Lsig的晶体管(读出晶体管)。在这个示例中,晶体管22由N-沟道型(N-型)场效应管(FET)构成。可替代地,晶体管22可以由P-沟道型(P-型)FET等构成。

[0055] 在本实施例中,晶体管22具有所谓的双栅结构,所述双栅结构包括两个栅极(下文所述的第一栅极电极220A和第二栅极电极220B),这两个栅极彼此面对地布置且在它们之间设置有半导体层(下文所述的半导体层226)。

[0056] 图4图示了晶体管22的截面结构。在基板110上,晶体管22包括第一栅极电极220A(第一栅极电极)和被形成为覆盖第一栅极电极220A的第一栅极绝缘膜229。在第一栅极绝缘膜229上形成有包括沟道层(活性层)226a、LDD(轻掺杂漏极)层226b和N+层226c的半导体层226。第二栅极绝缘膜230被形成为覆盖半导体层226,并且第二栅极电极220B(第二栅极电极)被布置在第二栅极绝缘膜230上的与第一栅极电极220A相对的区域中。具有接触孔H1的第一层间绝缘膜231形成在第二栅极电极220B上,并且形成有源极-漏极电极228以填满接触孔H1。在第一层间绝缘膜231和源极-漏极电极228上形成有第二层间绝缘膜232。

[0057] 半导体层226例如可以由诸如非晶质硅(非晶硅)、微晶硅和/或多晶质硅(多晶硅)等硅基半导体构成,且理想地可以由低温多晶硅(LTPS:Low Temperature Poly-silicon)构成。可替代地,半导体层226可以由诸如铟镓锌氧化物(InGaZnO)和氧化锌(ZnO)等氧化物半导体构成。在半导体层226中,LDD层226b形成在沟道层226a与N+层226c之间以减小泄漏电流。源极-漏极电极228起到源极或漏极的作用,且可以由例如Ti、Al、Mo、W和Cr等材料中的任何一种制成的单层膜或由上述材料制成的层压膜构成。

[0058] 第一栅极电极220A和第二栅极电极220B分别可以由例如Ti、Al、Mo、W和Cr等材料中的任何一种制成的单层膜构成或由上述材料制成的层压膜构成。如上所述,第一栅极电极220A和第二栅极电极220B被布置为彼此面对并且在它们之间设置有第一栅极绝缘膜229、半导体层226和第二栅极绝缘膜230。

[0059] 第一栅极绝缘膜229和第二栅极绝缘膜230均可以是由例如氧化硅(SiO₂)膜或氮氧化硅(SiON)膜等构成的单层膜,或可以是含有诸如上述膜和氮化硅(SiN_x)膜等硅化合物的层压膜。例如,第一栅极绝缘膜229可以是由从基板110开始层叠氮化硅膜229A和氧化硅膜229B而构成的,第二栅极绝缘膜230可以是由从基板110开始层叠氧化硅膜230A、氮化硅膜230B和氧化硅膜230C而构成的。然而,当半导体层226由低温多晶硅(低温多晶硅)制成时,从制造的角度来看,这样的结构可能是可取的:在第一栅极绝缘膜229和第二栅极绝缘膜230中,将氧化硅膜(氧化硅膜229B和230A)设置与半导体层226(详细地说,沟道层226a)相接触的表面上。

[0060] 第一层间绝缘膜231和第二层间绝缘膜232均可以由例如氧化硅膜、氮化硅膜和氮

氧化硅膜等中的任何一种形成的单层膜构成或由上述的膜形成的层压膜构成。例如,第一层间绝缘膜231可以由从基板110开始层叠氧化硅膜231a和氮化硅膜231b构成,第二层间绝缘膜232可以由氧化硅膜构成。

[0061] 在本实施例中,例如,在像素20的电路构造中,第一栅极电极220A可以连接至读出控制线Lread1且第二栅极电极220B可以连接至读出控制线Lread2。在这样的构造中,分别地控制将要施加至第一栅极电极220A和第二栅极电极220B的电压。具体地,可以由例如系统控制部16和行扫描部13控制将要施加至第一栅极电极220A的电压,并且可以由例如偏置电压控制部18控制将要施加至第二栅极电极220B的电压。因此,与行扫描信号相对应的脉冲电压Vg(第一电压)被施加至第一栅极电极220A,并且偏置电压Vtg(第二电压)被施加至第二栅极电极220B。应当注意的是,在此示例中,尽管将要被施加脉冲电压的第一栅极电极220A布置在下侧(在半导体层266下方)并且将要被施加偏置电压的第二栅极电极220B布置在上侧(在半导体层226上方),但是垂直逆转的结构也是可以的。晶体管22的源极(源极-漏极电极228)可以连接至例如信号线Lsig,且晶体管22的漏极(源极-漏极电极228)可以经由累积节点N连接至例如光电转换器件21的阴极。此外,在此示例中,光电转换器件21的阳极被连接到地(接地)。

[0062] (行扫描部13)

[0063] 行扫描部13是这样的像素驱动部(行扫描电路):被构造为包括下文所述的移位寄存器电路和预定的逻辑电路等等,并且对摄像部11中的多个像素20进行逐行(逐个水平线)驱动(线顺序扫描)。具体地,可以通过例如线顺序扫描进行诸如后面所述的读出操作和复位操作等摄像操作。应当注意的是,可以通过经由例如读出控制线Lread1将行扫描信号供给至每个像素20,来进行线顺序扫描。

[0064] 图5A图示了行扫描部13的模块构造示例。行扫描部13包括在V方向上延伸的多个单元电路130。应当注意,在这个示例中,从上到下地由Lread1(1)至Lread1(8)表示连接至附图中所示的四个单元电路130的八条读出控制线Lread1。

[0065] 每个单元电路130可以包括例如一列或多列(在这里,两列)移位寄存器电路131、132(为了方便起见,在附图的框中缩写为“S/R”;同样适用于下文)、四个AND电路(逻辑与电路)133A至133D、两个OR电路(逻辑或电路)134A、134B和两个缓冲电路135A、135B。尽管这里将说明包括有两列移位寄存器电路的构造作为示例,但是单元电路可以由一列移位寄存器电路构造而成。然而,尽管没有详细地说明,但是可以通过设置两列或两列以上的移位寄存器电路来在一个帧期间内进行多次复位操作。

[0066] 移位寄存器电路131是这样的电路:根据从系统控制部16供给的起始脉冲VST1和时钟信号CLK1,生成在作为整体的多个单元电路130内在V方向上顺序地移位的脉冲信号。同样,移位寄存器电路132是这样的电路:根据从系统控制部16供给的起始脉冲VST2和时钟信号CLK2,生成在作为整体的多个单元电路130内在V方向上顺序地移位的脉冲信号。因此,例如,移位寄存器电路131可以生成用于第一复位驱动的脉冲信号且移位寄存器电路132可以生成用于第二复位驱动的脉冲信号。

[0067] 用于控制(规定)从移位寄存器电路131和132中输出的各个脉冲信号(各个输出信号)的有效期间的四种类型的使能信号EN1至EN4分别被输入至AND电路133A至133D。具体地,来自移位寄存器电路132的脉冲信号被输入至AND电路133A的一个输入端子且使能信号

EN1被输入至AND电路133A的另一个输入端子。来自移位寄存器电路131的脉冲信号被输入至AND电路133B的一个输入端子且使能信号EN2被输入至AND电路133B的另一个输入端子。来自移位寄存器电路132的脉冲信号被输入至AND电路133C的一个输入端子且使能信号EN3被输入至AND电路133C的另一个输入端子。来自移位寄存器电路131的脉冲信号被输入至AND电路133D的一个输入端子且使能信号EN4被输入至AND电路133D的另一个输入端子。

[0068] OR电路134A是生成来自AND电路133A的输出信号与来自AND电路133B的输出信号的逻辑或信号(OR信号)的电路。同样,OR电路134B是生成来自AND电路133C的输出信号与来自AND电路133D的输出信号的逻辑或信号的电路。这样,在控制各个输出信号的有效期间时,分别由上述的AND电路133A至133D和OR电路134A、134B生成从移位寄存器电路131和132中输出的输出信号(脉冲信号)的逻辑或信号。因此,规定了在要进行多次下文所述的复位驱动时的各驱动时序等。

[0069] 缓冲电路135A是作为用于来自OR电路134A的输出信号(脉冲信号)的缓冲器的电路,缓冲电路135B是作为用于来自OR电路134B的输出信号的缓冲器的电路。经过缓冲电路135A和135B缓冲之后的脉冲信号(行扫描信号)经由读出控制线Lread1被输出至摄像部11中的各像素20。

[0070] (A/D转换部14)

[0071] A/D转换部14包括多个列选择部17,一个列选择部17是对应于每几条(在这里,每四条)信号线Lsig设置的,并且A/D转换部14基于经由信号线Lsig输入的信号电压(信号电荷)进行A/D转换(模拟/数字转换)。因此,生成了由数字信号构成的输出数据Dout(摄像信号)并将其输出到外部。

[0072] 例如,如图3和图5B所示,每个列选择部17包括电荷放大器172、电容元件(电容器或反馈电容元件)C1、开关SW1、采样/保持(S/H)电路173、A/D转换器175以及含有四个开关SW2的多路复用电路(选择电路)174。在上述组件中,电荷放大器172、电容元件C1、开关SW1、S/H电路173和开关SW2是对应于每条信号线Lsig设置的,且多路复用电路174和A/D转换器175是对应于每个列选择部17设置的。

[0073] 电荷放大器172是被构造用来把从信号线Lsig中读出的信号电荷转换成电压(Q-V转换)的放大器。电荷放大器172被构造为使得信号线Lsig的一端连接至负侧(-侧)输入端子且预定的复位电压Vrst输入至正侧(+侧)输入端子。电荷放大器172的输出端子和负侧输入端子经过由彼此并联连接的电容元件C1和开关SW1构成的电路彼此反馈连接。即,电容元件C1的一个端子连接至电荷放大器172的负侧输入端子,且电容元件C1的另一个端子连接至电荷放大器172的输出端子。同样,开关SW1的一个端子连接至电荷放大器172的负侧输入端子,且开关SW1的另一个端子连接至电荷放大器172的输出端子。应当注意,使用经由放大器复位控制线Lcarst从系统控制部16供给的控制信号(放大器复位控制信号)来控制开关SW1的接通/断开状态。

[0074] S/H电路173布置在电荷放大器172与多路复用电路174(开关SW2)之间,并且S/H电路173是被构造用来暂时保持来自电荷放大器172的输出电压Vca的电路。

[0075] 多路复用电路174是这样的电路:该电路通过根据由列扫描部15进行的扫描驱动依次逐个接通四个开关SW2,选择性地建立或切断每个S/H电路173与A/D转换器175之间的连接。

[0076] A/D转换器175是这样的电路：该电路通过对已经从S/H电路173中输出并经由开关SW2输入到A/D转换器175中的输出电压进行A/D转换，来生成并输出上述的输出数据Dout。

[0077] (列扫描部15)

[0078] 列扫描部15可以被构造为包括例如未示出的移位寄存器和地址译码器等等，且在扫描上述列选择部17中的各开关SW2时依次驱动开关SW2。通过如上所述的由列扫描部15进行的这样的选择性扫描，已经经由各信号线Lsig从各像素20中读出的信号(上述的输出数据Dout)被依次输出至外部。

[0079] (偏置电压控制部18)

[0080] 偏置电压控制部18可以经由读出控制线Lread2将偏置电压Vtg供给至例如上述的第二栅极电极220B且可以根据晶体管22的阈值电压Vth的偏移量校正偏置电压Vtg。可以在预定的时刻(例如，在摄像装置启动时)或可以每隔一段时间自动地进行由偏置电压控制部18进行的偏置电压Vtg的校正操作。可替代地，可以根据外部输入信号(经由未示出的外部输入部而获得的输入信号)，手动地进行上述校正操作。应当注意，尽管可以根据来自系统控制部16的控制信号进行偏置电压控制部18的各项操作(如由图1中的虚线箭头A1所示)，但是在本实施例中，偏置电压控制部18可以具有例如如下所述的功能构造以独立于系统控制部16来控制偏置电压。

[0081] 图6A图示了偏置电压控制部18的功能构造以及读出控制线Lread2。应当注意，作为示例，图6A图示了在对于每行像素的连接至像素部11的读出控制线Lread2中的从顶部开始数的三条线：读出控制线Lread2(1)至Lread2(3)。偏置电压控制部18可以包括例如FPGA(现场可编程门阵列)控制部180、D/A转换器181和LDO(低压差)稳压器182。在偏置电压控制部18中，由FPGA控制部180设定偏置电压Vtg的电压值和切换时刻等等。例如，可以如图6B所示那样设定偏置电压Vtg的电压值p1、p2、p3和p4及各个电压值的切换时刻t1、t2和t3。

[0082] 在FPGA控制部180的控制下，D/A转换器181将这样设定的偏置电压Vtg从数字信号转换成模拟信号，然后经由LDO稳压器182将偏置电压Vtg输出。从偏置电压控制部18输出的偏置电压Vtg被供给至读出控制线Lread2(1)、Lread2(2)和Lread2(3)等每条控制线。可以通过使用例如FPGA控制型偏置电压控制部18来形成偏置电压控制部18以使之被外接于现有面板，且能够在不对周边电路部的设计进行大的改变的情况下实现如下文所述的本实施例的驱动操作。

[0083] (系统控制部16)

[0084] 系统控制部16控制行扫描部13、A/D转换部14和列扫描部15各自的操作。具体地，系统控制部16包括用于生成前述各种时序信号(控制信号)的时序生成器，并根据时序生成器生成的各种时序信号控制行扫描部13、A/D转换部14和列扫描部15的驱动。根据系统控制部16进行的控制，行扫描部13、A/D转换部14和列扫描部15对摄像部11内的多个像素20进行摄像驱动(线顺序摄像驱动)，因而，从摄像部11获取输出数据Dout。

[0085] [摄像装置1的作用和效果]

[0086] 在本实施例的摄像装置1中，当摄像光Lin入射到摄像部11上时，每个像素20中的光电转换器件21将摄像光Lin转换(光电转换)成信号电荷。此时，由于由光电转换生成的信号电荷的累积，在累积节点N中发生了根据节点电容的电压变化。具体地，假设Cs表示累积节点电容且q表示生成的信号电荷，那么在累积节点N中电压将改变(在这里，降低)与(q/

Cs) 相对应的量。根据这样的电压变化, 将输入电压 V_{in} (与信号电荷相对应的电压) 供给到晶体管22的漏极。当晶体管22根据从读出控制线 L_{read1} 供给的行扫描信号而导通时, 累积在累积节点N中的信号电荷从像素20被读出至信号线 L_{sig} 。

[0087] 这样读出的信号电荷经由信号线 L_{sig} 以多列(在这里, 四列) 像素为单元被输入至A/D转换部14中的列选择部17。在列选择部17中, 首先, 由电荷放大器172等构成的电荷放大器电路对从每条信号线 L_{sig} 输入的各信号电荷进行Q-V转换(信号电荷转换成信号电压)。然后, 经由S/H电路173和多路复用电路174, 由A/D转换器175对被上述那样转换的各信号电压(来自电荷放大器172的各输出电压 V_{ca}) 进行A/D转换, 以生成由数字信号构成的输出数据 D_{out} (摄像信号)。以这样的方式, 从各个列选择部17中依次输出各条输出数据 D_{out} 并将它们传输到外部(或输入到未图示出的内部存储器)。下面, 将详细说明这样的摄像驱动操作。

[0088] (在曝光期间和读出期间内的操作)

[0089] 图7A和图7B图示了在曝光期间和读出期间内的像素20和列选择部17中电荷放大器电路的操作示例。应当注意, 为了便于说明, 通过使用开关来图示晶体管22的导通/截止状态。

[0090] 首先, 在如图7A所示的曝光期间 T_{ex} 内, 晶体管22处于截止状态。在此状态下, 基于入射到像素20中的光电转换器件21上的摄像光 L_{in} 的信号电荷累积在累积节点N中, 且不向信号线 L_{sig} 侧输出(未读出) 该信号电荷。另一方面, 因为电荷放大器电路处于已经进行了后面所述的放大器复位操作(电荷放大器电路的复位操作) 之后的状态, 所以开关 $SW1$ 处于接通状态, 且因此, 形成电压跟随器电路。

[0091] 然后, 在经过曝光期间 T_{ex} 之后, 进行从像素20中读出信号电荷的操作(读出操作) 和用于使累积在像素20中的信号电荷复位(放电) 的操作(复位操作, 或像素复位操作)。在本实施例中, 因为像素20包括无源像素电路, 所以复位操作是与上述的读出操作一起进行的。在下文中, 将通过把进行读出和复位操作的期间称为“读出/复位期间 T_r ”或简称为“期间 T_r ”来进行说明。

[0092] 具体地, 在如图7B所示的读出/复位期间 T_r 内, 通过使晶体管22导通来从像素20中的累积节点N朝向信号线 L_{sig} 侧(见附图中的箭头P11) 读出信号电荷。尽管这样读出的信号电荷被输入至电荷放大器电路, 但是在此时电荷放大器电路中的开关 $SW1$ 处于断开状态(电荷放大器电路处于正在进行读出操作的状态)。因此, 被输入至电荷放大器电路的信号电荷累积在电容元件 $C1$ 中, 且从电荷放大器172输出取决于累积电荷的信号电压(输出电压 V_{ca})。应当注意, 当进行后面所述的放大器复位操作时, 通过接通开关 $SW1$ 来使累积在电容元件 $C1$ 中的电荷复位(进行放大器复位操作)。

[0093] 在读出/复位期间 T_r 内, 与上述的读出操作一起进行如图7B中的箭头P12所示的利用电荷放大器电路(电荷放大器172) 的虚拟短路现象的复位操作。详细地, 因为虚拟短路现象导致电荷放大器172的负侧输入端子侧(信号线 L_{sig} 侧) 上的电压变得几乎等于被施加至电荷放大器172的正侧输入端子的复位电压 V_{rst} , 所以累积节点N的电压也变得等于复位电压 V_{rst} 。在使用无源像素电路的本实施例中, 以这样的方式, 通过在读出/复位期间 T_r 内进行信号电荷读出操作, 累积节点N的电压被复位至预定的复位电压 V_{rst} 。应当注意, 以线顺序对各个读出控制线 L_{read1} 进行这样的读出操作。

[0094] 图8图示了在如上所述的摄像驱动时的各个电压的时序波形。具体地,图8图示了将要施加至读出控制线Lread1的脉冲电压 V_g 、将要施加至读出控制线Lread2的偏置电压 V_{tg} 、来自电荷放大器172的输出电压 V_{ca} 、信号线Lsig的电压 V_{sig} 和累积节点N的电压 V_n 各自的时序波形。应当注意,每个波形是在含有对于一条线的摄像驱动操作中的一个帧期间 ΔT_v 的数个前帧和后帧的期间内呈现出的波形。

[0095] 首先,在一个帧期间 ΔT_v 内的曝光期间 T_{ex} (从每个时刻 t_{11} 至每个时刻 t_{12})内,以上述的方式(图7A)进行曝光操作。因此,由像素20中的光电转换器件21将入射的摄像光 Lin 转换(光电转换)成信号电荷。当信号电荷累积在累积节点N中时,累积节点N的电压 V_n 逐渐地改变(图8中的箭头P31)。在这个示例中,因为光电转换器件21的阴极侧连接至累积节点N,所以在曝光期间 T_{ex} 内,电压 V_n 逐渐地从复位电压 V_{rst} 侧向0V降低。因为晶体管22在曝光期间 T_{ex} 内处于截止状态,所以脉冲电压 V_g 的导通电压 V_{on} 和截止电压 V_{off} 中的截止电压 V_{off} 被施加至读出控制线Lread1。

[0096] 然后,在读出/复位期间 T_r (从每个时刻 t_{12} 至每个时刻 t_{11})内,如上所述地进行读出操作和复位操作。具体地,导通电压 V_{on} 被施加至(将电压从截止电压 V_{off} 切换到导通电压 V_{on})读出控制线Lread1(即,晶体管22的第一栅极电极220A)。因此,晶体管22导通。然后,将截止电压施加至(将电压从导通电压 V_{on} 切换到截止电压 V_{off})读出控制线Lread1(晶体管22的第一栅极电极220A)以使晶体管22截止。应当注意,导通电压 V_{on} 是能够使晶体管22从截止状态切换至导通状态的电压,且可以是脉冲电压 V_g 的高侧的电压(例如,正电位)。截止电压 V_{off} 是能够使晶体管22从导通状态切换至截止状态的电压,且可以是脉冲电压 V_g 的低侧的电压(例如,负电位)。此后,使电荷放大器电路中的开关SW1接通,从而,使累积在电荷放大器电路中的电容元件C1中的电荷复位(进行放大器复位操作)。

[0097] 另一方面,在如上所述的摄像驱动时的曝光期间 T_{ex} 和读出/复位期间 T_r 内,固定电压(具有电压值 V_{tg0})被施加至读出控制线Lread2(即,第二栅极电极220B)。电压值 V_{tg0} 可以是例如在摄像装置等启动之前就已经被设定的初始设定的电压值(或在校正偏置电压之前的电压值),且可以被设定为任选的电压值(例如,地电压值)。

[0098] 在本实施例中,通过分别控制第一栅极电极220A和第二栅极电极220B来控制晶体管22的导通/截止状态,且以这样的方式将脉冲电压 V_g 和偏置电压 V_{tg} 分别施加至第一栅极电极220A和第二栅极电极220B。换言之,脉冲电压 V_g 被增大了(或降低了)偏置电压 V_{tg} ,且被增大(或被降低)的脉冲电压 V_g 施加至半导体层226(详细地,沟道层226a),从而控制晶体管22的导通/截止状态。以这样的方式,从每个像素20中读出基于入射的放射线的信号电荷。

[0099] 入射到摄像装置1上的一些放射线(X-射线)在没有经过波长转换的情况下泄漏进入摄像部11。当晶体管22暴露于这样泄漏进入摄像部11的放射线下时,可能发生如下故障。即,因为晶体管22在第一栅极绝缘膜129和第二栅极绝缘膜130中具有氧化硅膜,所以当所述放射线入射到含氧的膜上时,这些膜中的电子被所谓的光电效应、康普顿散射或电子对形成等激发。因此,在第一栅极绝缘膜129和第二栅极绝缘膜130的膜中的界面和缺陷中捕获并累积了空穴,且因此,晶体管22的阈值电压 V_{th} 向负侧偏移。

[0100] 图9图示了在已经用X-射线照射由低温多晶硅制成的晶体管22的情况下,漏极电流(I_d)相对于栅极电压(V_g)的关系(电流-电压特性)。如图9所示,能够看出,当已经使用X-

射线照射晶体管22时,随着X-射线的照射量(剂量)从0Gy增加至54Gy、79Gy、104Gy、129Gy、154Gy、254Gy然后直至354Gy,阈值电压 V_{th} 逐渐向负侧偏移。此外,随着照射量增加,S(亚阈值摆幅)值相应地变糟。此外,阈值电压 V_{th} 的偏移量的增加造成截止电流和导通电流的变化。因为例如截止电流可能增大以造成电流泄漏,或者导通电流可能减小以使信号读出变得困难等其它原因,可能变得难以维持晶体管的可靠性。在使用低温多晶硅的射线照相摄像装置中,特别地,晶体管22的阈值电压 V_{th} 由于曝光而向负侧偏移,这导致可靠性下降。因此,在本实施例中,如下所述地进行已经将阈值电压 V_{th} 的偏移量考虑在内的校正(校准)。

[0101] (偏置电压校正操作)

[0102] 例如,通过上述的FPGA控制,偏置电压控制部18可以在预定的时刻根据晶体管22的阈值电压 V_{th} 的偏移量来校正如上所述的偏置电压 V_{tg} 。具体地,以下面的方式进行校正。

[0103] 图10图示了用于说明当校正偏置电压 V_{tg} 时要进行的驱动操作的各个电压的时序波形。图示了在进行上述的摄像驱动操作的情况下的脉冲电压 V_g 、偏置电压 V_{tg} 、输出电压 V_{ca} 、电压 V_{sig} 和电压 V_n 的时序波形。

[0104] 首先,偏置电压控制部18在暗状态(非曝光状态)下改变将被供给至读出控制线 L_{read2} 的电压的值,且可以对每个电压值采样信号输出(例如,像素值)。例如,偏置电压控制部18在以恒定的间隔(每个期间 T_a)以阶梯式的方式将偏置电压 V_{tg} 的电压值改变为电压值 $V_{tg}(1)$ 、 $V_{tg}(2)$ 和 $V_{tg}(3)$ 等的同时,可以进行与如上所述的摄像驱动中进行的操作相似的读出操作。可以任意地设定期间 T_a 且可以将期间 T_a 设定为例如长于一个帧期间的期间。此外,期间 T_a 可以被设定为跨越数个帧期间,且在此情况下,可以将各帧的平均值设定为与施加至相关帧的电压的值相对应的像素值。例如,可以将期间 T_a 设定为两个帧期间($2 \Delta T_v$),在施加电压值为 $V_{tg}(1)$ (同样也适用于电压值 $V_{tg}(2)$ 和 $V_{tg}(3)$)的电压时可以逐帧获取像素值 b_1 和 b_2 ,并且可以将两个像素值 b_1 和 b_2 的平均值 b_{12} 设置为与电压值 $V_{tg}(1)$ (或 $V_{tg}(2)$ 或 $V_{tg}(3)$)相对应的像素值。在图10中,通过示例的方式,偏置电压 V_{tg} 的电压值可以例如每次改变0.5V以使得 $V_{tg}(1)=-0.5V$ 、 $V_{tg}(2)=0V$ 且 $V_{tg}(3)=0.5V$ 等等。

[0105] 图11图示了在将偏置电压 V_{tg} 设为地电压(0V)的状态下,在还没有进行X-射线照射(照射量为0Gy)的情况下的电流-电压特性(电流-电压特性A)和在已经进行X-射线照射(管电压为80kV且照射量为75Gy)的情况下的电流-电压特性(电流-电压特性B)。如图11所示,电流-电压特性随着X-射线照射而变化且阈值电压 V_{th} 相应地向负侧大幅偏移。图12图示了在如下情况下的电流-电压特性:将被施加至晶体管22(其具有在经X-射线照射之后而获得的电流-电压特性B)的偏置电压 V_{tg} 的值在从-3V至3V(包括两端)的范围内每次变化1.0V。应当注意,将漏极与源极之间的电压 V_{ds} 设置为了0.1V。

[0106] 如图12所示,能够看出,随着将被施加至经X-射线照射后的晶体管22的偏置电压 V_{tg} 的值改变,电流-电压特性B在正方向或负方向上平行地移动。即,能够通过改变偏置电压 V_{tg} 来补偿晶体管22的阈值电压 V_{th} 的偏移,并且因此能够根据阈值电压 V_{th} 的偏移来进行晶体管22的导通/截止控制。

[0107] 具体地,以下面的方式,获得根据阈值电压 V_{th} 的偏移量的偏置电压 V_{tg} 的最佳电压值(电压值 V_{tg1})并且将被用于稍后进行的摄像驱动操作中的偏置电压 V_{tg} 的值从电压值 V_{tg0} 变为电压值 V_{tg1} 。首先,偏置电压控制部18预先保持在初始状态(X-射线照射量为0Gy)下的偏置电压 V_{tg} 的阈值电压(被称为 V_0)。将初始状态下的阈值电压 V_0 与校正中的偏置电

压 V_{tg} 的阈值电压(被称为 V_1)进行比较以根据晶体管22的阈值电压 V_{th} 的偏移量确定偏置电压 V_{tg} 的值。

[0108] 例如,作为摄像装置1的初始设定,如图13所示,可以通过进行与图10中所述的驱动操作相似的操作,事先采样并保持与初始状态下的偏置电压 V_{tg} 的各个电压值 $V_{tg}(1)$ 、 $V_{tg}(2)$ 和 $V_{tg}(3)$ 等相对应的像素值。从对应于各电压值的像素值中获得与像素值的基准值相对应的偏置电压 V_{tg} 的值,且将这样获得的值设定为初始状态下的偏置电压 V_{tg} 的基准电压 V_0 。在校正时,通过进行已经参照图10说明的驱动操作,如上所述地对与偏置电压 V_{tg} 的各个电压值 $V_{tg}(1)$ 、 $V_{tg}(2)$ 和 $V_{tg}(3)$ 等相对应的像素值进行采样。在图13中,绘制了经75Gy的X-射线照射后的被采样的像素值作为示例。然而,在此示例中,可以在假设像素值的基准值是例如1000LSB(最低有效位)的条件下设定基准值 V_0 (例如,4.6V)。这个像素值对应于LSB且可以例如由下面的表达式(1)来表达。

[0109] 像素值(LSB)=晶体管22的泄漏电流(A)/帧速率(fps)/元电荷(C)/158LSB+光电转换器件21的泄漏常数A ... (1)

[0110] 在这里,在假设帧速率为7.5(fps)、1LSB为 $158e^-$ 、元电荷大约为 1.602×10^{-19} (C)且泄漏常数A为0的条件下,计算出像素值。应当注意,将偏置电压 V_g 的截止电压设定为了-4V。此外,1LSB的上述值仅是一个示例且可以根据已经使用的放大器IC而变化。

[0111] 然后,根据在校正时与各个电压值相对应的且被采样的像素值,计算出偏置电压 V_{tg} 的基准电压 V_1 (与像素值100LSB相对应的偏置电压 V_{tg})。将这样计算出的基准电压 V_1 与初始状态的基准电压 V_0 进行比较以计算基准电压 V_1 相对于基准电压 V_0 的偏移量。将偏移量加到初始设定的电压值 V_{tg0} (表达式(2))。例如,当初始设定的电压值 V_{tg0} 是0V、基准电压 V_0 是4.6V且在校正时使用的基准电压 V_1 是3.0V时,如表达式(3)所示,可以将电压值 V_{tg1} 设定为大约-1.6V。即,在此示例中,进行将偏置电压 V_{tg} 的电压值从 V_{tg0} (0V)变为 V_{tg1} (大约-1.6V)的校正。

[0112] $V_{tg1} = V_{tg0} + (V_1 - V_0)$ (2)

[0113] $V_{tg1} = 0V + (3.0V - 4.6V) = -1.6V$ (3)

[0114] 在本实施例中,如上所述,偏置电压控制部18在预定的时刻对与偏置电压 V_{tg} 的各个电压值相对应的像素值进行采样,且根据采样的像素值计算能够对晶体管22的阈值电压 V_{th} 的偏移进行补偿的偏置电压 V_{tg} 的最佳值(电压值 V_{tg1})。偏置电压控制部18在预定的时刻将计算出的电压值 V_{tg1} 输出至读出控制线 L_{read2} 。在已经进行校正之后,在将电压值 V_{tg1} 作为偏置电压 V_{tg} 施加至读出控制线 L_{read2} (第二栅极电极220B)时控制晶体管22的导通/截止状态。应当注意,偏置电压校正的时刻是任意的,并且可以对偏置电压进行一次校正然后在经过预定的时间之后再次对其进行校正。当如上所述地进行多次校正时,每次都进行如上所述的一系列校正操作。

[0115] 应当注意,作为用于偏置电压校正的参数,不限于如上所述的在暗状态下获得的像素值,例如,可以使用在亮状态(曝光状态)与暗状态之间的像素值变化量。在此情况下,对于在初始状态下的各个电压值 $V_{tg}(1)$ 、 $V_{tg}(2)$ 和 $V_{tg}(3)$ 等可以获得在亮状态下的像素值和暗状态下的像素值。且可以对像素值在各个状态间的变化量进行采样。

[0116] 在本实施例中,如上所述,当从每个像素20中读出信号电荷时,通过向晶体管22的第一栅极电极220A施加脉冲电压 V_g 并且向晶体管22的第二栅极电极220B施加偏置电压

V_{tg} ,来控制晶体管22的导通/截止状态。此时,偏置电压控制部18在预定的时刻根据晶体管22的阈值电压 V_{th} 的偏移量来校正偏置电压 V_{tg} 。因此,通过减轻由晶体管22的阈值电压的偏移造成的不利影响,能够实现高的可靠性。

[0117] 下面,将说明上述实施例的变型例(变型例1至8)。应当注意,用相同的附图标记表示与上述实施例中相同的组件且将适当地省略对它们的说明。

[0118] 2. 变型例1

[0119] 在上述实施例中,在直至到达通过进行校正操作而切换电压值的时刻前的期间内,在要进行摄像驱动操作时被施加至读出控制线 L_{read2} (第二栅极电极220B)的偏置电压 V_{tg} 的电压值是固定的。然而,如果第二栅极电极220B具有固定的电位,那么在第二栅极电极220B与半导体层226(详细地,沟道层226a)之间生成寄生电容。因此,对于要施加至读出控制线 L_{read1} (第一栅极电极220A)的脉冲电压 V_g 的切换操作(晶体管22的导通/截止切换操作)的响应有时可能会延迟。

[0120] 因此,在本变型例中,进行在脉冲电压 V_g 的导通电压 V_{on} 被施加至读出控制线 L_{read1} 的期间(例如,图8中的期间 T_r)内的用于将读出控制线 L_{read2} (第二栅极电极220B)保持在所谓的浮动状态的驱动。

[0121] 图14图示了本变型例的触点构造示例以及偏置电压控制部18和系统控制部16。如图所示,在本实施例中,在读出控制线 L_{read2} 与偏置电压控制部18(电压校正线 L_1)之间包含有开关(SW11)。可以根据未示出的控制信号(例如,来自行扫描部的控制信号)来进行开关SW11的接通/断开切换。

[0122] 在本变型例中,借助于上述的构造,与导通电压 V_{on} 被施加至读出控制线 L_{read1} 的时刻同步地控制SW11以使其处于断开状态(开路状态)。因此,在读出/复位期间 T_r 内,第二栅极电极220B进入浮动状态且如上所述的寄生电容的生成受到抑制。另一方面,在除了如上所述的这样的读出/复位期间 T_r 之外的期间(即,晶体管22的截止期间)内,控制开关SW11使其处于接通状态(闭路状态)并进行与上述实施例中相似的驱动操作。在截止期间内,通过以这样的方式施加已经根据阈值电压的偏移量而设定的偏置电压 V_{tg} ,能够抑制由阈值电压偏移造成的截止泄漏(off-leak)的增大。因此,在抑制当进行读出操作时的寄生电容的生成的同时,还能够获得等同于上述实施例的效果。

[0123] 3. 变型例2

[0124] 在上述的变型例1中,尽管在导通电压 V_{on} 被施加至读出控制线 L_{read1} 的期间内将读出控制线 L_{read2} 切换至浮动状态,但是如在本变型例中,可以将具有与导通电压 V_{on} 相同的值的电压施加至读出控制线 L_{read2} 。即,在读出/复位期间 T_r 内,可以使读出控制线 L_{read1} 和 L_{read2} 保持在相同的电位。

[0125] 图15图示了本变型例的偏置电压控制部18A的功能构造以及系统控制部16。如图所示,在本变型例中,偏置电压控制部18A包括具有在读出控制线 L_{read2} 上的所谓的共用触点c的开关(开关SW12)。开关SW12是包括共同触点c和两个触点a、b的转换开关,并且由于设置了开关SW12,使得能够从偏置电压控制部18A选择性地输出二值的电压值成为可能。例如,偏置电压控制部18A可以包括生成偏置电压 V_{tg} 的电压值的电路部18a1和生成要在读出/复位期间 T_r 内施加的电压的电压值的电路部18a2。电路部18a1和18a2由FPGA控制部180控制。电路部18a1连接至开关SW12的触点a且电路部18a2连接至开关SW12的触点b。应当注

意,可以根据例如未示出的控制线进行开关SW12的转换,以使之在正常状态下(当开关SW12处于断开状态时)连接至触点a且在操作(当开关SW12处于接通状态时)时连接至触点b。

[0126] 在本变型例中,由于上述的构造,在与导通电压Von被施加至读出控制线Lread1的时刻的同步过程中,读出控制线Lread2经由开关SW12的触点b连接至电路部18a2。因此,导通电压Von被施加至读出控制线Lread2且将读出控制线Lread1和Lread2设定为相同的电位。因此,可以在读出/复位期间Tr内抑制如上所述的寄生电容的生成。另一方面,在除了读出/复位期间Tr之外的期间(即,晶体管22处于截止状态的期间)内,读出控制线Lread2经由触点a连接至电路部18a1,并且进行与上述实施例相似的驱动操作。因此,在本变型例中,也可以获得与上述实施例和变型例1等同的效果。

[0127] 4. 变型例3

[0128] 图16图示了根据变型例3的像素(像素20A)的电路构造,以及上面实施例中所述的列选择部17的电路构造示例。本变型例的像素20A具有与实施例的像素20相似的所谓的无源电路构造,且包括一个光电转换器件21和一个晶体管22。此外,在H方向上延伸的读出控制线Lread1、Lread2和在V方向上延伸的信号线Lsig连接至像素20A。

[0129] 然而,在本变型例的像素20A中,与上述实施例的像素20不同的是,光电转换器件21的阳极连接至累积节点N且光电转换器件21的阴极连接到地(接地)。如在本变型例中,累积节点N可以连接至像素20A中的光电转换器件21的阳极,并且即使当如上所述地构造像素20A时也能够获得与根据上述实施例的摄像装置1相似的效果。

[0130] 5. 变型例4

[0131] 图17图示了根据变型例4的像素(像素20B)的电路构造,以及上面实施例中所述的列选择部17的电路构造示例。本变型例的像素20B具有与实施例的像素20相似的所谓的无源电路构造,包括一个光电转换器件21,并且连接至在H方向上延伸的读出控制线Lread1、Lread2和在V方向上延伸的信号线Lsig。

[0132] 然而,在本变型例中,像素20B包括两个晶体管22(晶体管22B1和22B2)。晶体管22B1和22B2彼此串联连接(一个晶体管的源极或漏极电连接至另一个晶体管的源极或漏极,或者如下文所述地将各个晶体管中的半导体层226一体连接地形成为一层)。此外,在晶体管22B1和22B2的各者中,一个栅极连接至读出控制线Lread1且另一个栅极连接到读出控制线Lread2。

[0133] 图18图示了上述的两个晶体管22B1和22B2的截面构造示例。如图18所示,并排形成有两个层压结构,在各层压结构中,半导体层226形成在栅极电极220A与栅极电极220B这两个栅极电极之间;一对源极-漏极电极228布置在由这些层压结构构成的一组层压结构的两侧。应当注意,在这个示例中,晶体管22B1和22B2中的半导体层226是一体化的。具体地,在基板110上的可选择性区域中包含有两个第一栅极电极220A,且形成有第一栅极绝缘膜229和半导体层226以使它们覆盖这两个第一栅极电极220A。第二栅极绝缘膜230形成在半导体层226上,且第二栅极电极220B布置在第二栅极绝缘膜230上的选择性区域(面对着两个第一栅极电极220A中的各者的区域)内。形成有第一层间绝缘膜231以覆盖第二栅极电极220B,并且一对源极-漏极电极228形成在第一层间绝缘膜231上以填满接触孔H1。第二层间绝缘膜232形成在源极-漏极电极228上以覆盖这两个晶体管22B1和22B2。应当注意,可以通过如在本变型例中那样并排布置栅极电极来减少截止泄漏。

[0134] 以这样的方式在像素20B中设置有两个串联连接的晶体管22B1和22B2,在此情况下,通过进行如在上述实施例中所述的摄像驱动操作和校正操作,也能够减小由阈值电压 V_{th} 的偏移造成的影响。应当注意,可以彼此串联三个或三个以上的晶体管。

[0135] 6. 变型例5和6

[0136] 图19图示了根据变型例5的像素(像素20C)的电路构造,以及将在后面说明的列选择部17B的电路构造示例。此外,图20图示了根据变型例6的像素(像素20D)的电路构造,以及列选择部17B的电路构造示例。与到目前为止所述的像素20、20A和20B不同,根据变型例5和6的像素20C和20D均具有所谓的有源像素电路。

[0137] 有源型像素20C和20D均包括一个光电转换器件21和三个晶体管22、23和24。在H方向上延伸的读出控制线Lread1、Lread2和在V方向上延伸的信号线Lsig连接至像素20C和20D。

[0138] 在像素20C和20D中,晶体管22的一个栅极连接至读出控制线Lread1且它的另一个栅极连接至读出控制线Lread2,晶体管22的源极连接至信号线Lsig且它的漏极连接至构成源级跟随器电路的晶体管23的漏极。晶体管23的源极连接至电源VDD且它的栅极经由累积节点N连接至光电转换器件21的阴极(图19中的示例)或阳极(图20中的示例)以及晶体管24的漏极,晶体管24起到用于复位的晶体管的作用。晶体管24的栅极连接至复位控制线Lrst并且复位电压 V_{rst} 被施加至晶体管24的源极。在图19的变型例5中,光电转换器件21的阳极接地,而在图20的变型例6中,光电转换器件21的阴极接地。应当注意,尽管为了简化而在图20中仅图示了晶体管23和24各自的一个栅极,但详细地,晶体管23和24均具有包括与晶体管22中相似的两个栅极电极的结构。因为在晶体管23和24中可以例如在短路状态下驱动这两个栅极电极,所以在电路构造方面,晶体管23和24各自的器件结构可以变得等同于包括一个栅极的器件结构。然而,只要在三个晶体管22、23和24中至少晶体管22具有包括如上所述的两个栅极电极的器件结构,就可以获得本发明实施例的效果。

[0139] 此外,在变型例5和6中,列选择部17B包括恒流源171和放大器176,以替代前述列选择部17包括的电荷放大器172、电容元件C1和开关SW1。在放大器176中,信号线Lsig连接至正侧输入端子,且负侧输入端子与输出端子彼此连接以形成电压跟随器电路。应当注意,恒流源171的一个端子连接至信号线Lsig的一个端侧且电源VSS连接至恒流源171的另一个端子。

[0140] 7. 变型例7和8

[0141] 图21A和图21B分别示意性地图示了根据变型例7和8的摄像部11的示意性构造。当上述实施例的摄像装置1是射线照相摄像装置时,摄像部11具有变型例7的构造或具有变型例8的构造。

[0142] 根据图21A中示出的变型例7的摄像部11将被应用于所谓的间接转换型射线照相摄像装置,且该摄像部11包括位于光电转换层111上(光接收面侧)的波长转换层112。波长转换层112将放射线Rrad(α 射线、 β 射线、 γ 射线和X射线等等)转换成在光电转换层111的敏感区域内的波长的光,且由于设置了波长转换层112,能够在光电转换层111中读出基于放射线Rrad的信息。波长转换层112可以由例如将诸如X-射线等放射线转换成可见光的荧光体(例如,闪烁体)构成。这样构成的波长转换层112可以是例如有机平坦化膜、由旋涂玻璃材料等制成的平坦化膜和荧光体膜按照这样的顺序层叠而成的层压体。荧光体膜可以由例

如CsI(添加有Tl)、Gd₂O₂S、BaFX(X是Cl、Br和I等)、NaI和/或CaF₂等制成。

[0143] 根据图21B中示出的变型例8的摄像部11应用于所谓的直接转换型射线照相摄像装置,且摄像部11包括吸收入射的放射线Rrad并将其转换成电信号的光电转换层111。本变型例的光电转换层111可以由例如非晶硒(a-Se)半导体和碲化镉(CdTe)半导体等构成。应当注意,在直接转换型摄像装置的情况下的像素20的电路构造与在图3中所示的各个组件中用电容器代替光电转换器件21的构造等同。

[0144] 将如上所述的这样的间接转换型或直接转换型射线照相摄像装置用作基于入射的放射线Rrad获取电信号的各种类型的摄像装置。这样的摄像装置可以应用于例如医用X-射线摄像装置(诸如数字化射线照相等)、用于航空港等的行李检查X-射线摄像装置以及工业X-射线摄像装置(例如,用于检查集装箱内的危险物品等的单元)等等。

[0145] 8. 应用例

[0146] 根据上述实施例和变型例(变型例1至8)的摄像装置也可应用于如下文说明的那样的图像拍摄显示系统。

[0147] 图22示意性地图示了根据应用例的图像拍摄显示系统(图像拍摄显示系统5)的示意性构造示例。图像拍摄显示系统5包括摄像装置1(包括根据上述实施例和变型例中任一者的摄像部11等)、图像处理部52和显示器4。在这个示例中,将图像拍摄显示系统5构造为利用放射线的图像拍摄显示系统(射线照相图像拍摄显示系统)。

[0148] 图像处理部52通过对从摄像装置1输出的输出数据Dout(摄像信号)进行预定的图像处理来生成图像数据D1。显示器4基于图像处理部52生成的图像数据D1在预定的监视器屏幕40上进行图像显示。

[0149] 在这个图像拍摄显示系统5中,摄像装置1(在这里,射线照相摄像装置)基于从光源(在这里,诸如X-射线源等放射线源)51朝向对象50照射的照射光(在这里,放射线)获取对象50的图像数据(输出数据)Dout,并将由此获取的数据输出到图像处理部52。图像处理部52对输入的图像数据Dout进行上述的预定图像处理并且将已经经过图像处理的图像数据(显示数据)D1输出至显示器4。显示器4基于输入的图像数据D1将图像信息(拍摄的图像)显示在监视器屏幕40上。

[0150] 在本应用例的图像拍摄显示系统5中,因为能够由摄像装置1以这样的方式获取对象50的图像作为电信号,所以能够通过将获取的电信号传输到显示器4来显示图像。即,能够在不使用曾经使用的射线照相膜的情况下观察对象50的图像,并且能够应对动态图像拍摄和动态图像显示。

[0151] 应当注意,尽管在本应用例中已经通过给出将摄像装置1构造为射线照相摄像装置并且将图像拍摄显示系统相应地构造为使用放射线的系统的示例来进行说明,但是根据本发明实施例的图像拍摄显示系统也可应用于使用另一类型的摄像装置的系统。

[0152] 尽管已经如上所述地给出了本发明的实施例、变型例和应用例,但是本发明的内容不限于上述的实施例、变型例和应用例,且可以按照各种方式做出修改。例如,在上述的实施例、变型例和应用例中,尽管已经以示例的方式给出这样的构造:在晶体管22中,第一栅极电极220A布置在半导体层226下方且第二栅极电极220B布置在半导体层226上方,但是以垂直倒置的方式布置第一栅极电极和第二栅极电极的构造也是可能的。即,脉冲电压(或偏置电压)可以被施加至这两个栅极电极中的上电极或下电极。

[0153] 此外,尽管在上述的实施例、变型例和应用例中仅说明了如下的情况:在将被施加至第一栅极电极220A的脉冲电压和将被施加至第二栅极电极220B的偏置电压中,校正偏置电压的电压值。但是要校正的电压值不限于偏置电压的电压值。即,可以仅校正脉冲电压的电压值,或可以既校正脉冲电压的电压值又校正偏置电压的电压值。然而,校正偏置电压的电压值可能是更可取的,因为能够在不使实施例、变型例和应用例中的如上所述的行扫描部13等的电路构造复杂化的情况下校正偏置电压的电压值。

[0154] 此外,尽管在上述的实施例、变型例和应用例中摄像装置1被构造为使得脉冲电压被施加至晶体管22的两个栅极电极中的一者(第一栅极电极220A)且偏置电压被施加至另一者(第二栅极电极220B),但是将被施加至各个栅极电极的电压不限于上述的电压。

[0155] 此外,在上述的实施例、变型例和应用例中任一者中的摄像部中的像素的电路构造可以是其它的电路构造,而限于上述的实施例、变型例和应用例中所述的电路构造(像素20及20A至20D的电路构造)。同样,行扫描部和列选择部等的电路构造可以是其它的电路构造,而限于上面的实施例、变型例和应用例中所述的构造。

[0156] 此外,上面的实施例、变型例和应用例中所述的摄像部、行扫描部、A/D转换部(列选择部)和列扫描部等可以被构造为形成在例如同一基板上。具体地,例如,通过使用诸如低温多晶硅等多晶半导体,还能够将这些组件的电路部中的开关等形成在同一基板上。因此,能够根据例如来自外部系统控制部的控制信号对同一基板进行驱动操作,且能够实现当使边框(三边自由的框结构)变窄和连接配线时的可靠性的提高。

[0157] 根据本发明的示例实施例和变型例,可以至少实现下面的构造。

[0158] (1)一种摄像装置,其包括:

[0159] 摄像部,所述摄像部含有多个像素,每个所述像素含有光电转换器件和场效应晶体管;

[0160] 驱动部,所述驱动部被构造用来控制将被施加至所述晶体管的电压以进行对累积在所述像素中的信号电荷的读出驱动;和

[0161] 校正部,所述校正部被构造用来校正用于驱动所述晶体管的电压值,

[0162] 其中,所述晶体管含有第一栅极电极和第二栅极电极,所述第一栅极电极和所述第二栅极电极彼此面对地布置且所述第一栅极电极与所述第二栅极电极之间设置有半导体层,

[0163] 所述驱动部被构造用来通过将第一电压施加至所述晶体管的第一栅极电极且将第二电压施加至所述晶体管的第二栅极电极来进行所述晶体管的导通/截止控制,且

[0164] 所述校正部被构造用来根据所述晶体管的阈值电压的偏移量来校正所述第一电压和所述第二电压中的一者或两者的电压值。

[0165] (2)根据上述(1)所述的摄像装置,其中,所述第一电压是脉冲电压且所述第二电压是偏置电压。

[0166] (3)根据上述(2)所述的摄像装置,其中,所述校正部根据所述阈值电压的所述偏移量在预定的时刻校正所述第二电压的电压值。

[0167] (4)根据上述(1)至(3)中任一项所述的摄像装置,其中,所述摄像部根据入射的放射线生成电信号。

[0168] (5)根据上述(1)至(4)中任一项所述的摄像装置,其中,所述晶体管包括含有氧化

硅膜的栅极绝缘膜。

[0169] (6) 根据上述 (1) 至 (5) 中任一项所述的摄像装置, 其中, 所述半导体层含有多晶硅、微晶硅、非晶硅或氧化物半导体。

[0170] (7) 根据上述 (6) 所述的摄像装置, 其中, 所述半导体层含有低温多晶硅。

[0171] (8) 根据上述 (3) 所述的摄像装置, 其中,

[0172] 在非曝光状态下, 在作为第二电压的电压在多个电压值之间阶梯式地变化以将所述第二电压施加至所述第二栅极电极的同时, 所述校正部对与所述多个电压值中的各电压值相对应的像素值进行采样, 且

[0173] 所述校正部基于已经被采样的多个像素值、根据所述阈值电压的所述偏移量来计算所述第二电压的最佳值。

[0174] (9) 根据上述 (2)、(3) 和 (8) 中任一项所述的摄像装置, 其中,

[0175] 所述脉冲电压包括导通电压和截止电压, 且

[0176] 在正在施加所述第一电压中的所述导通电压的期间内, 所述驱动部使所述第二栅极电极保持在浮动状态。

[0177] (10) 根据上述 (2)、(3) 和 (8) 中任一项所述的摄像装置, 其中,

[0178] 所述脉冲电压包括导通电压和截止电压, 且

[0179] 在正在施加所述第一电压中的所述导通电压的期间内, 所述驱动部将具有与所述第一电压中的所述导通电压相同的值的电压施加至所述第二栅极电极。

[0180] (11) 根据上述 (4) 所述的摄像装置, 其中, 所述摄像部包括位于所述光电转换器件的光入射侧的波长转换层, 所述波长转换层被构造用来将所述放射线转换成具有所述光电转换器件的敏感区域内的波长的光。

[0181] (12) 根据上述 (4) 所述的摄像装置, 其中, 每个所述像素吸收所述放射线并将吸收的所述放射线转换成电信号。

[0182] (13) 根据上述 (4)、(11) 和 (12) 所述的摄像装置, 其中, 所述放射线是X射线。

[0183] (14) 根据上述 (1) 至 (13) 中任一项所述的摄像装置, 其中, 所述光电转换器件由PIN型光电二极管和MIS型传感器中的一者构成。

[0184] (15) 一种图像拍摄显示系统, 其包括:

[0185] 摄像装置; 和

[0186] 显示装置, 所述显示装置被构造用来基于由所述摄像装置获得的摄像信号进行图像显示,

[0187] 其中, 所述摄像装置是如上述 (1) 至 (14) 中任一者所述的摄像装置。

[0188] 本领域技术人员应当理解, 依据设计要求和因素, 可以在本发明随附的权利要求或其等同物的范围内进行各种修改、组合、次组合以及改变。

[0189] 相关申请的交叉参考

[0190] 本申请主张享有于2013年3月28日提交的日本优先权专利申请JP2013-068636的优先权, 并将该日本优先权申请的全部内容以引用的方式并入本文。

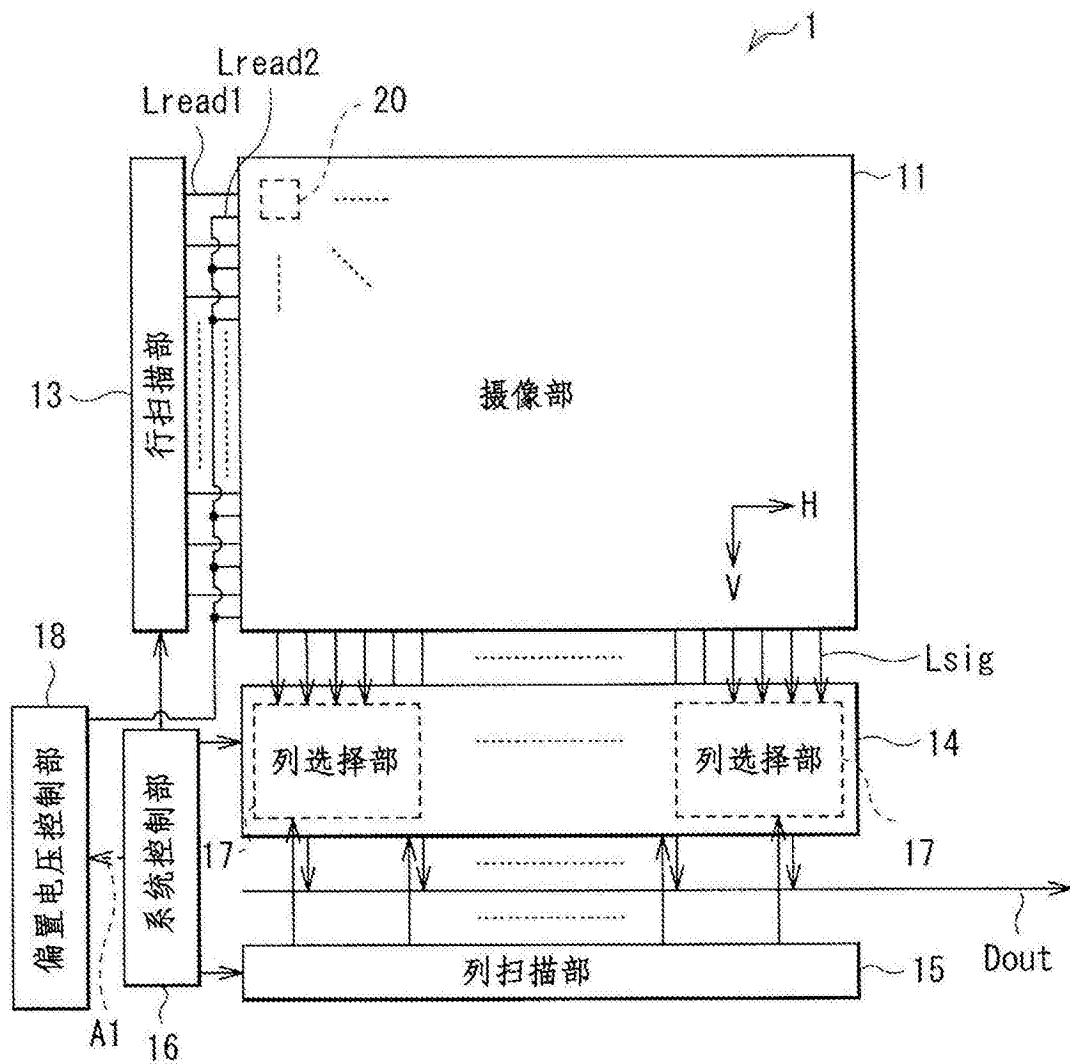


图1

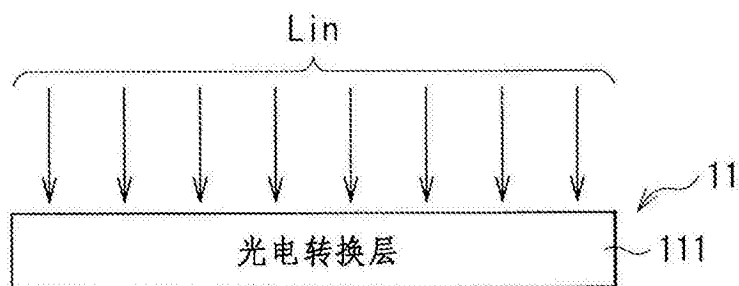


图2

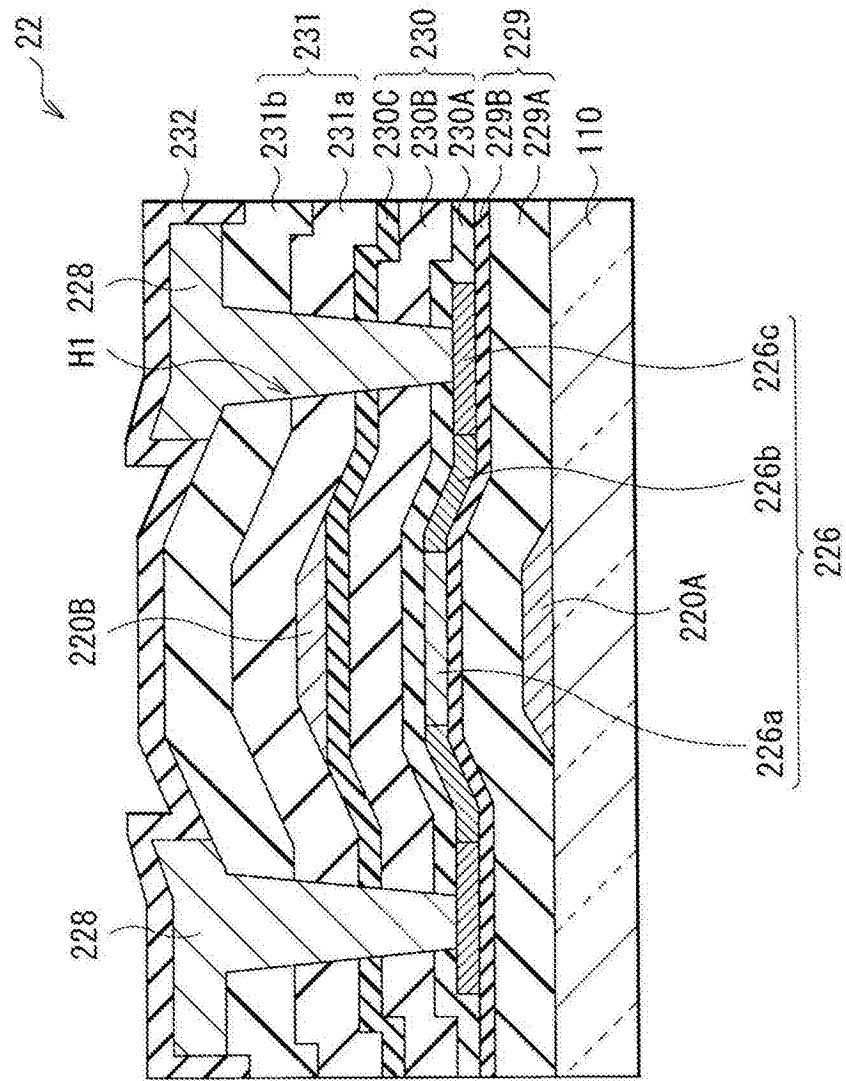


图4

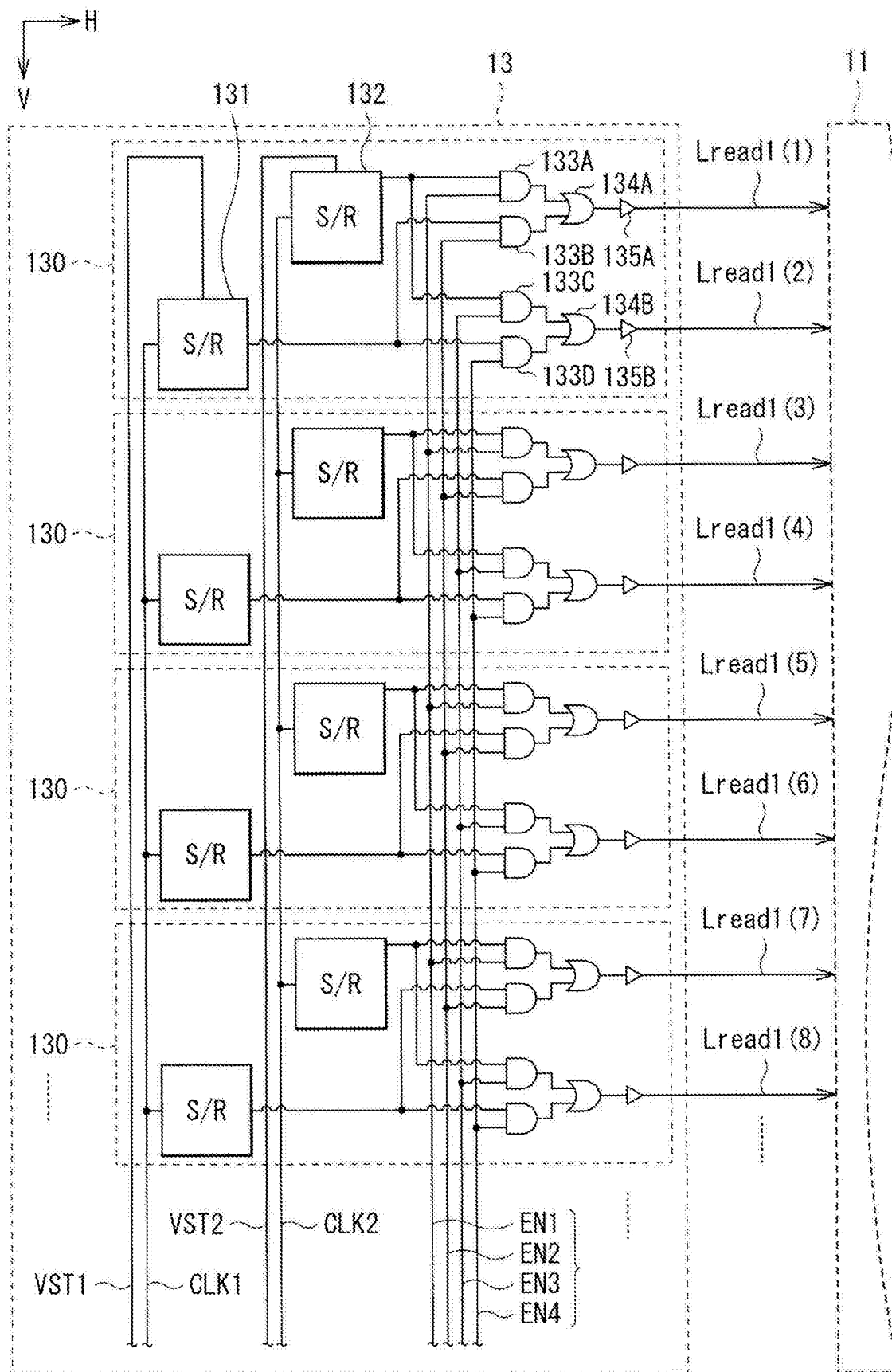


图5A

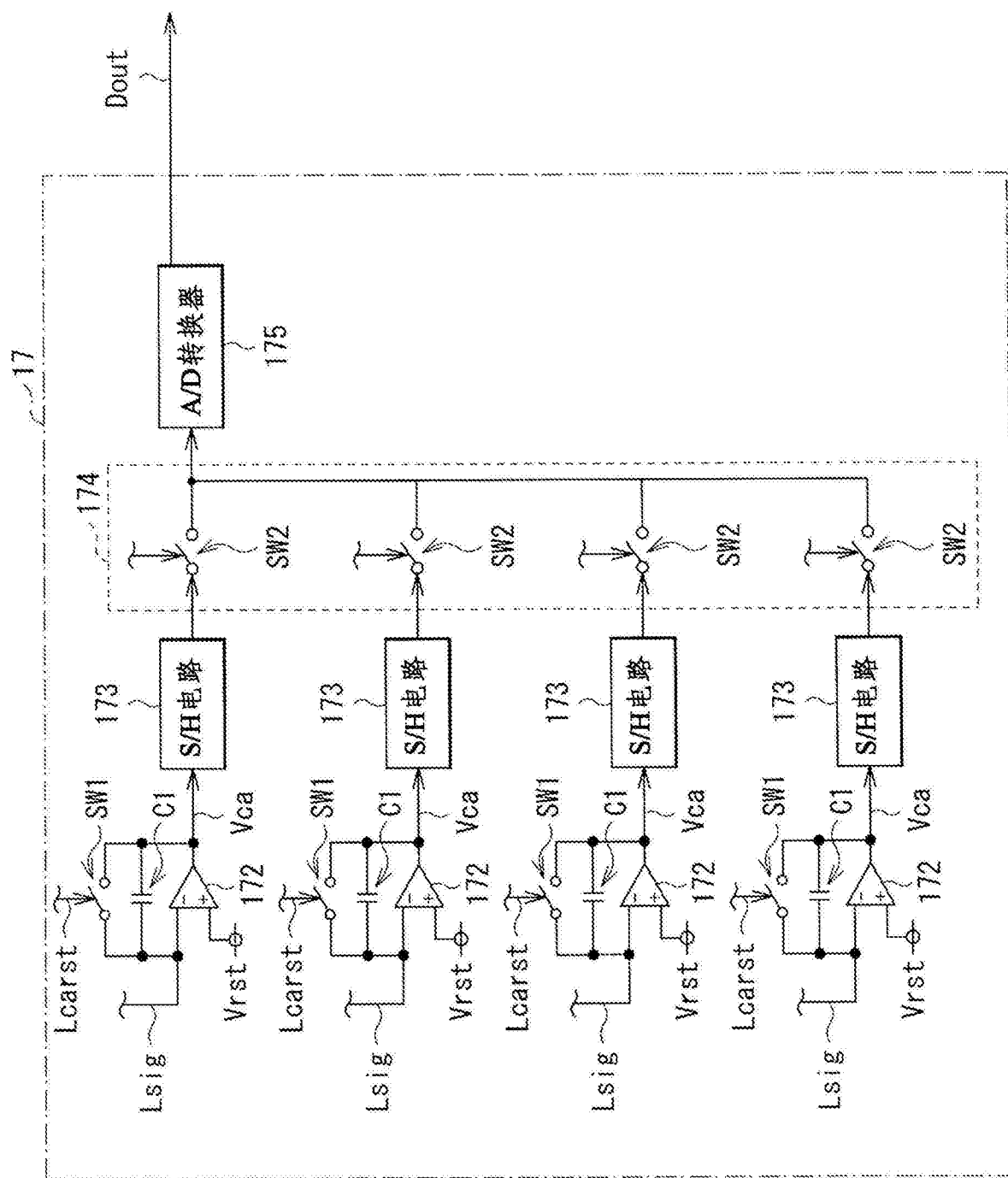


图5B

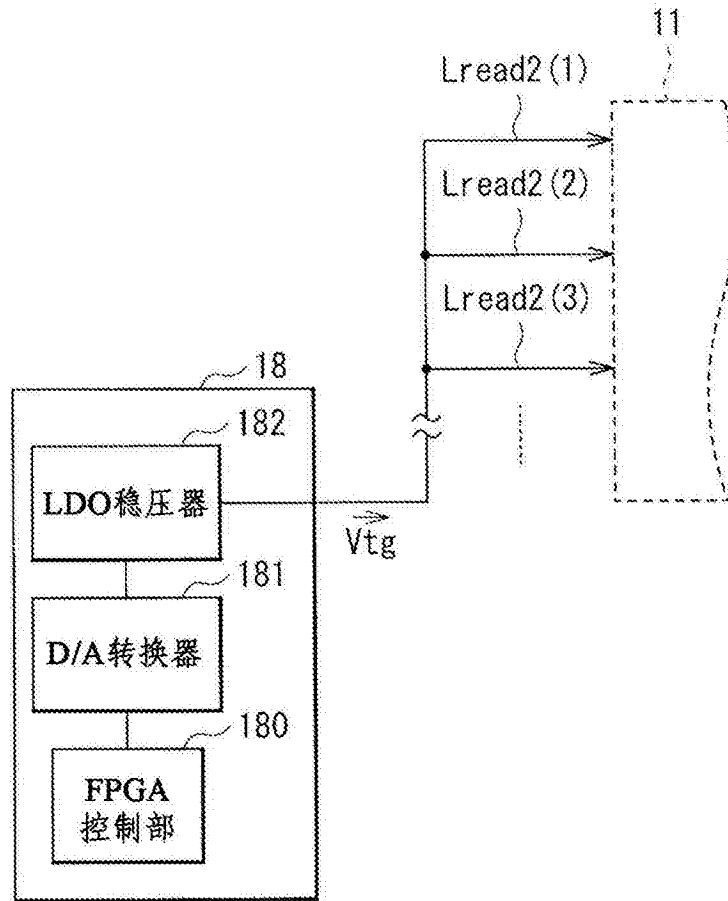


图6A

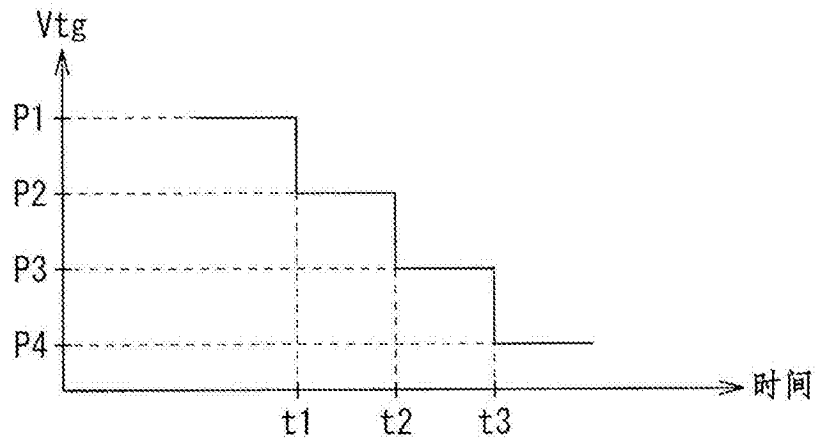


图6B

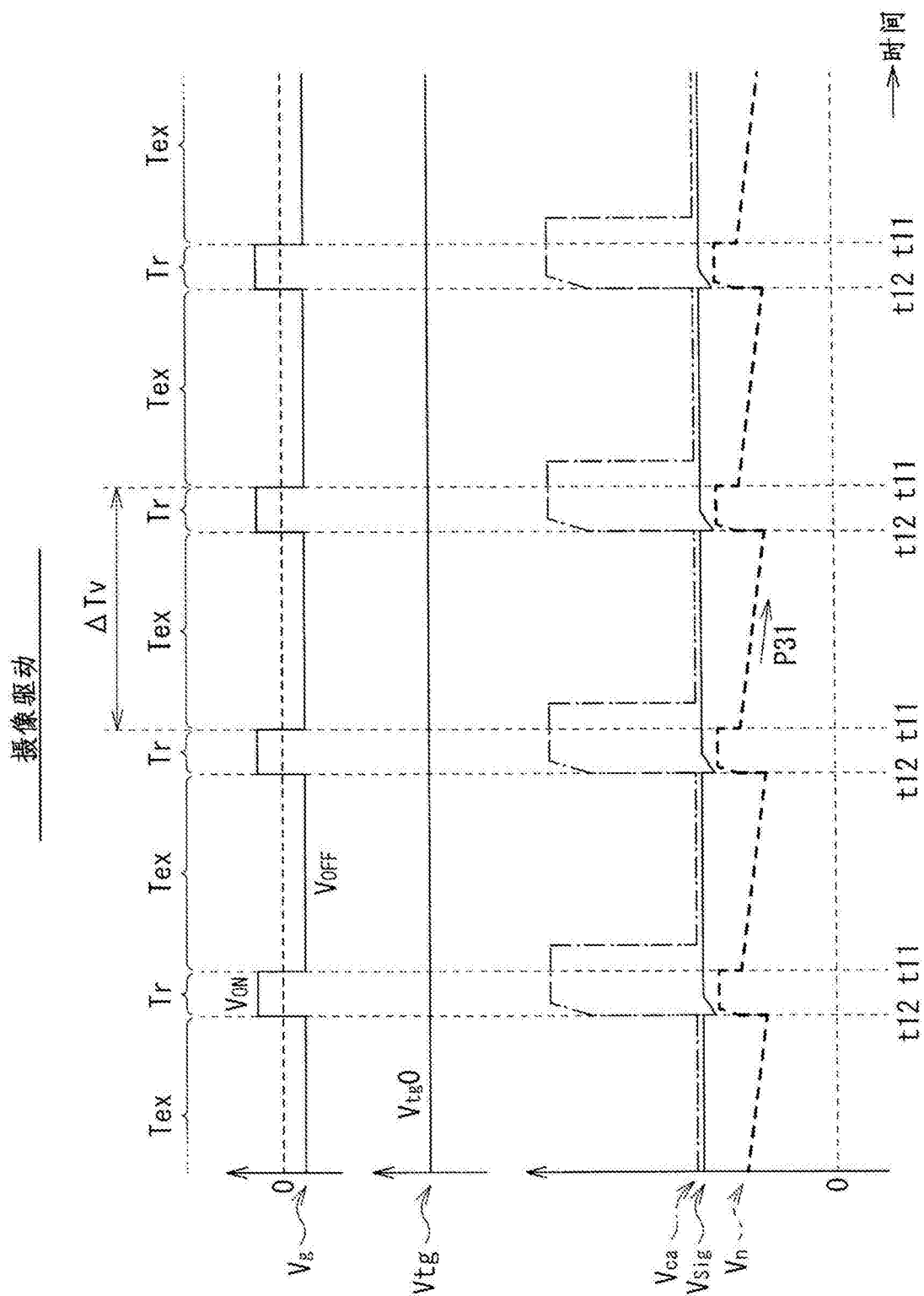


图8

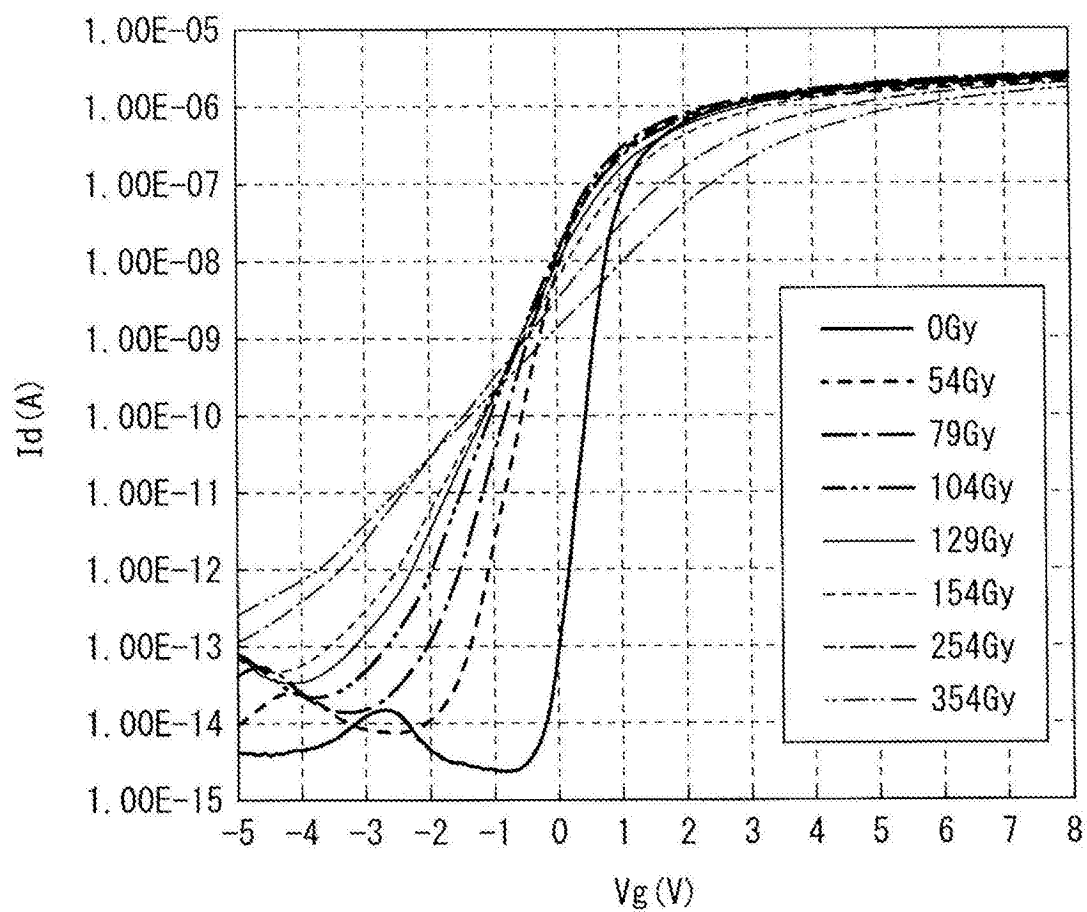


图9

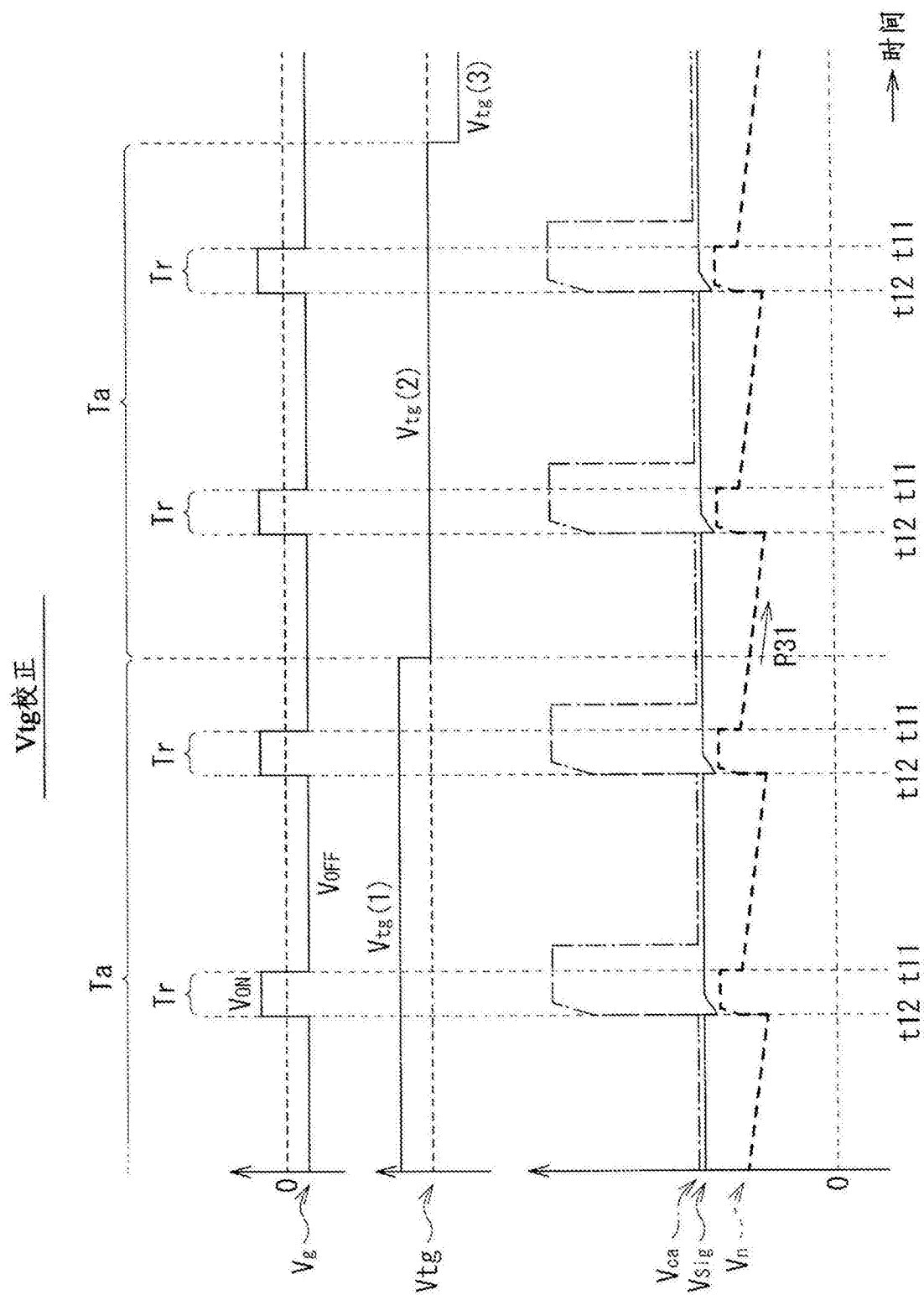


图10

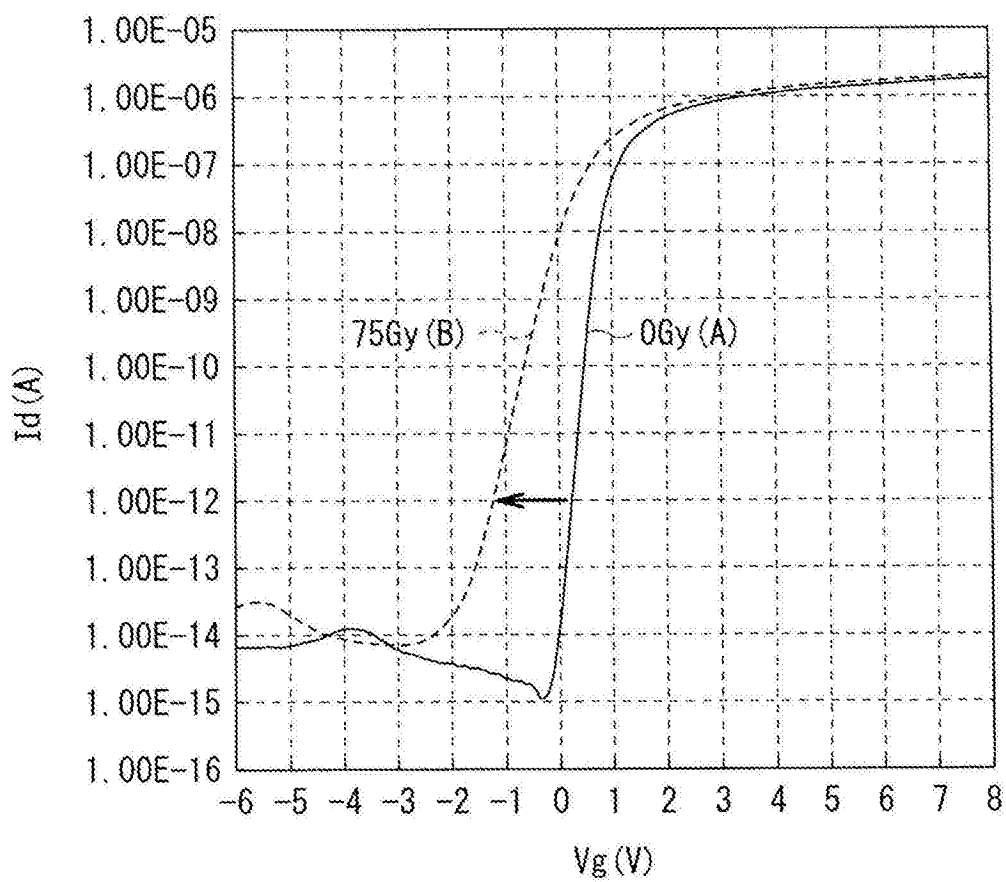
V_g-I_d特性 (V_{ds}=0.1V, V_{tg}=V_s=GND)

图11

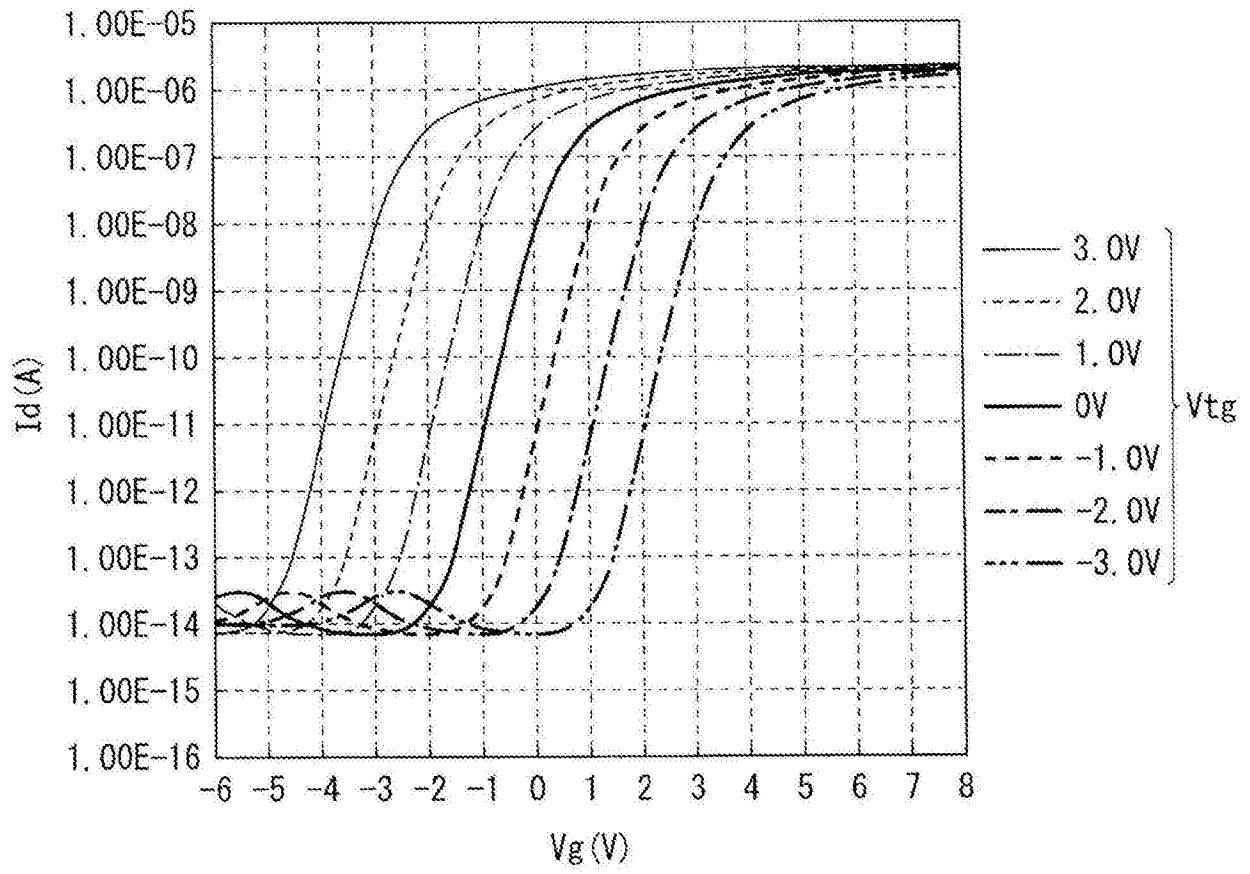


图12

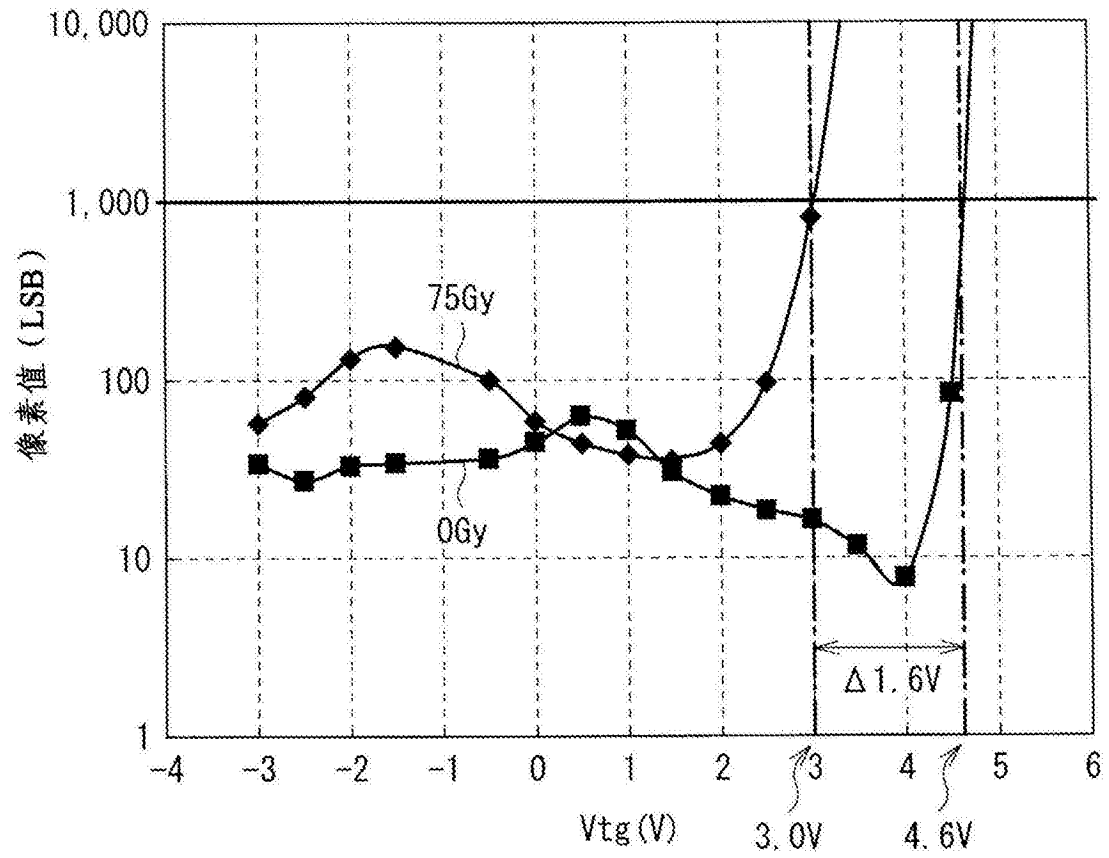


图13

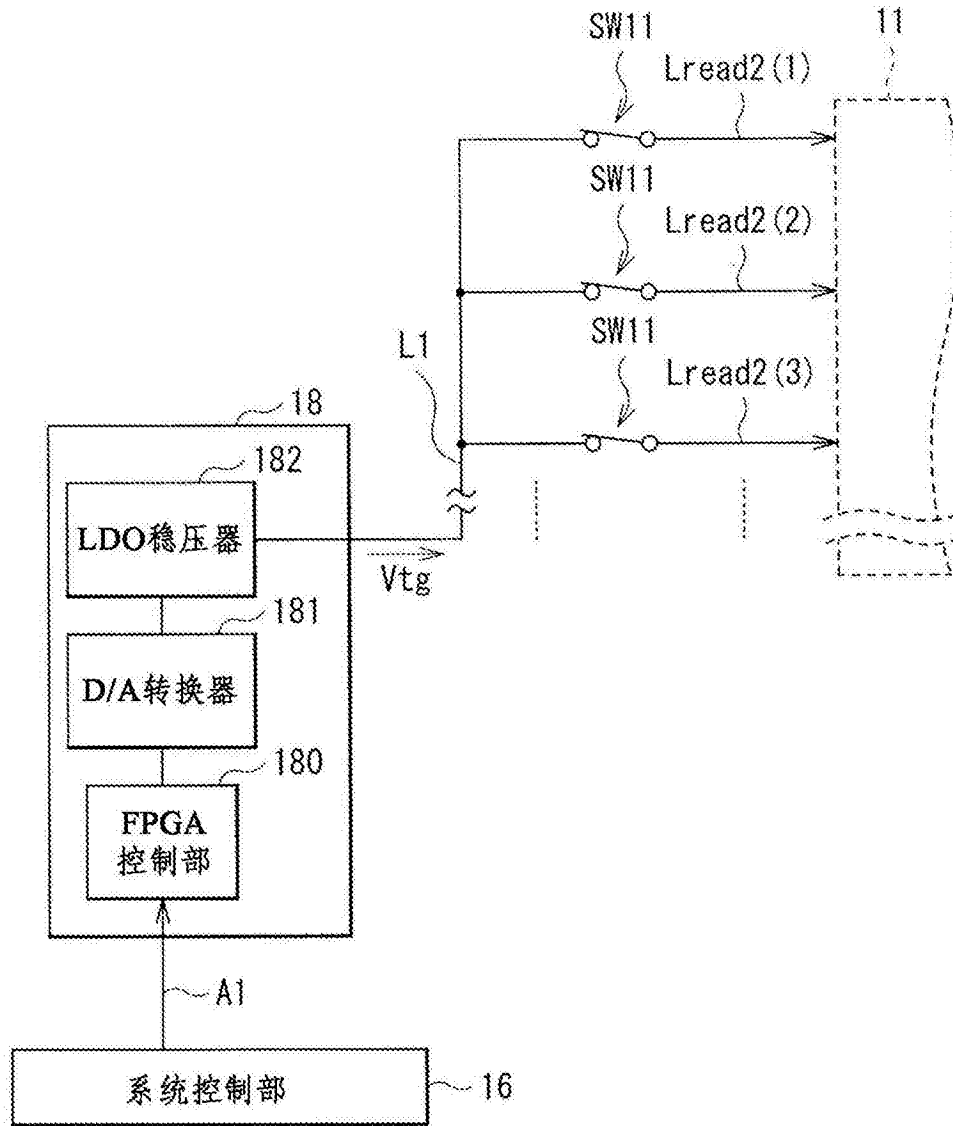


图14

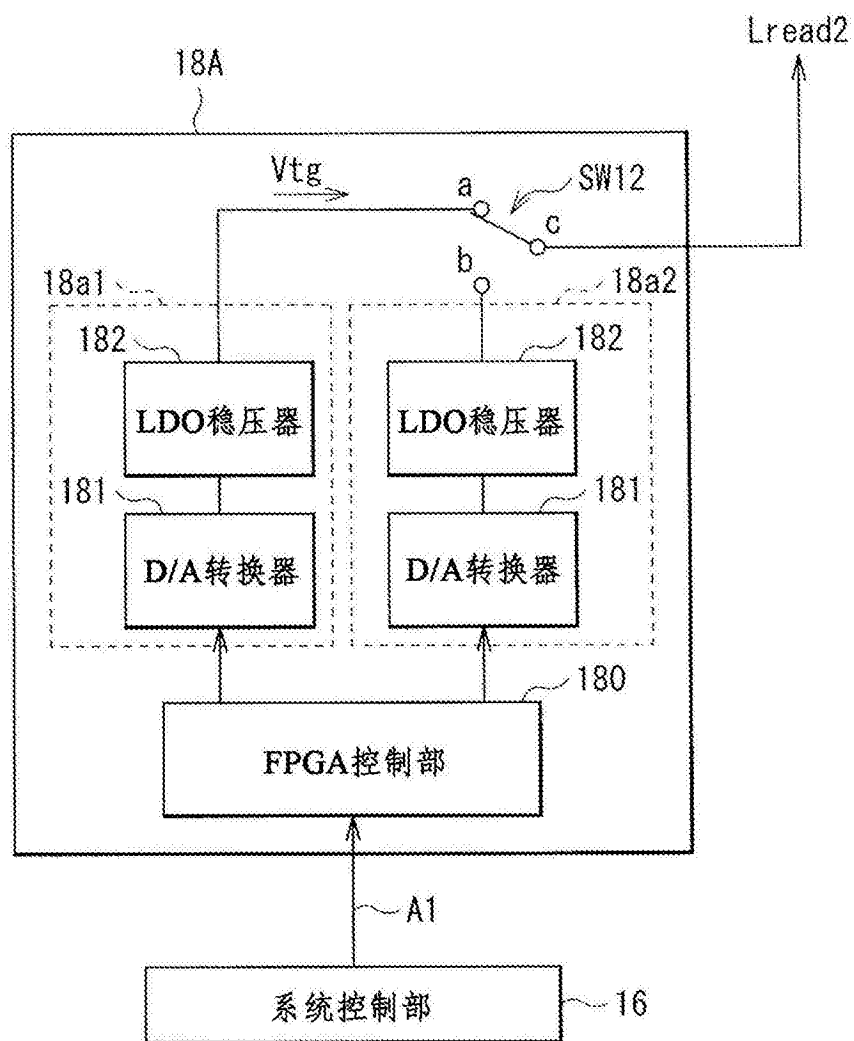


图15

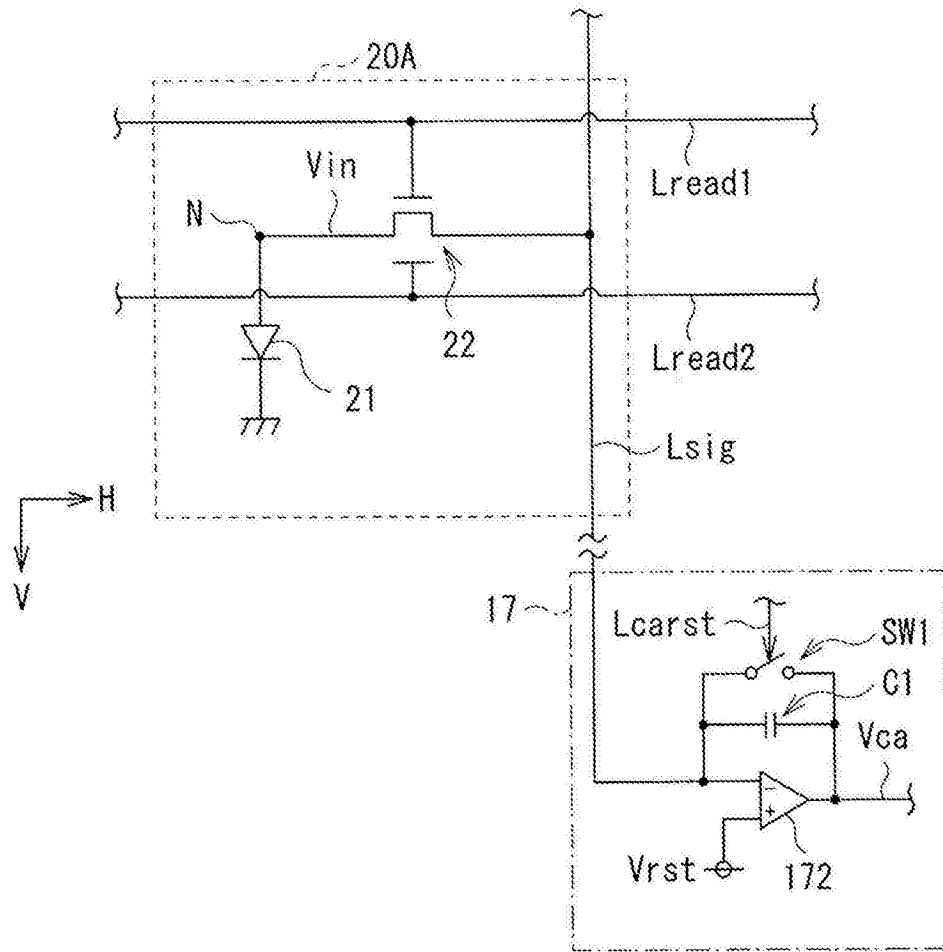


图16

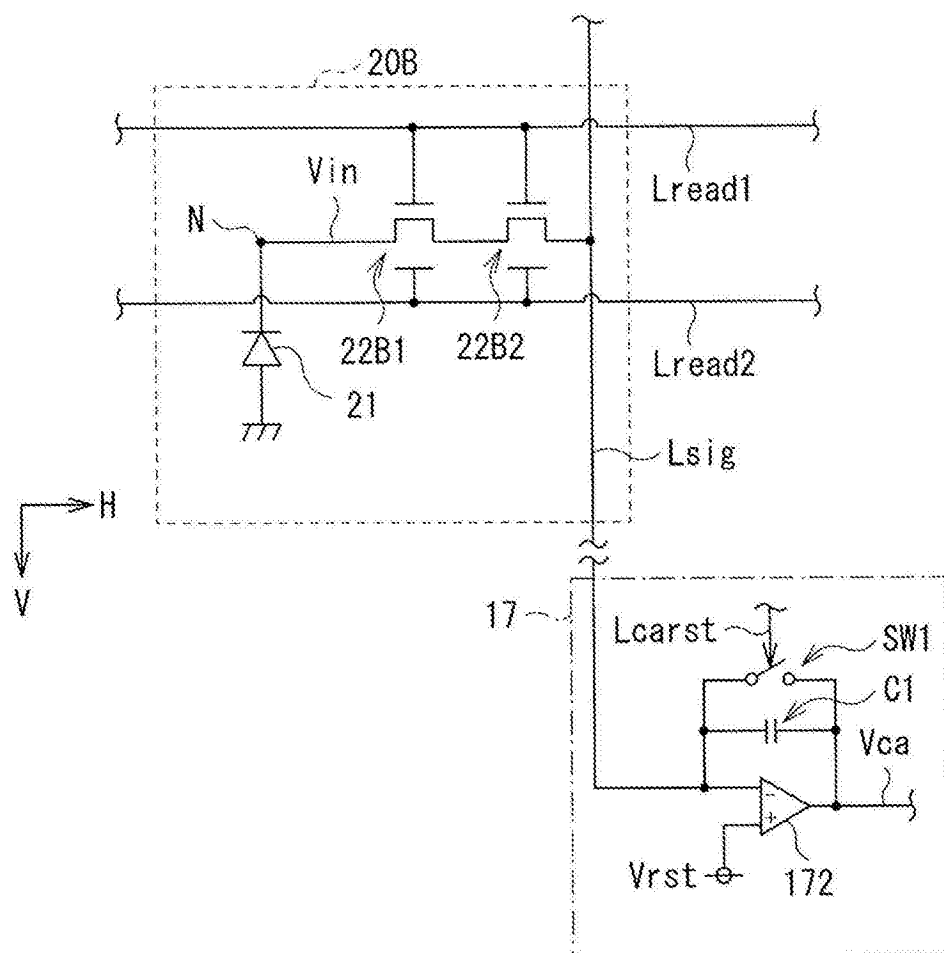


图17

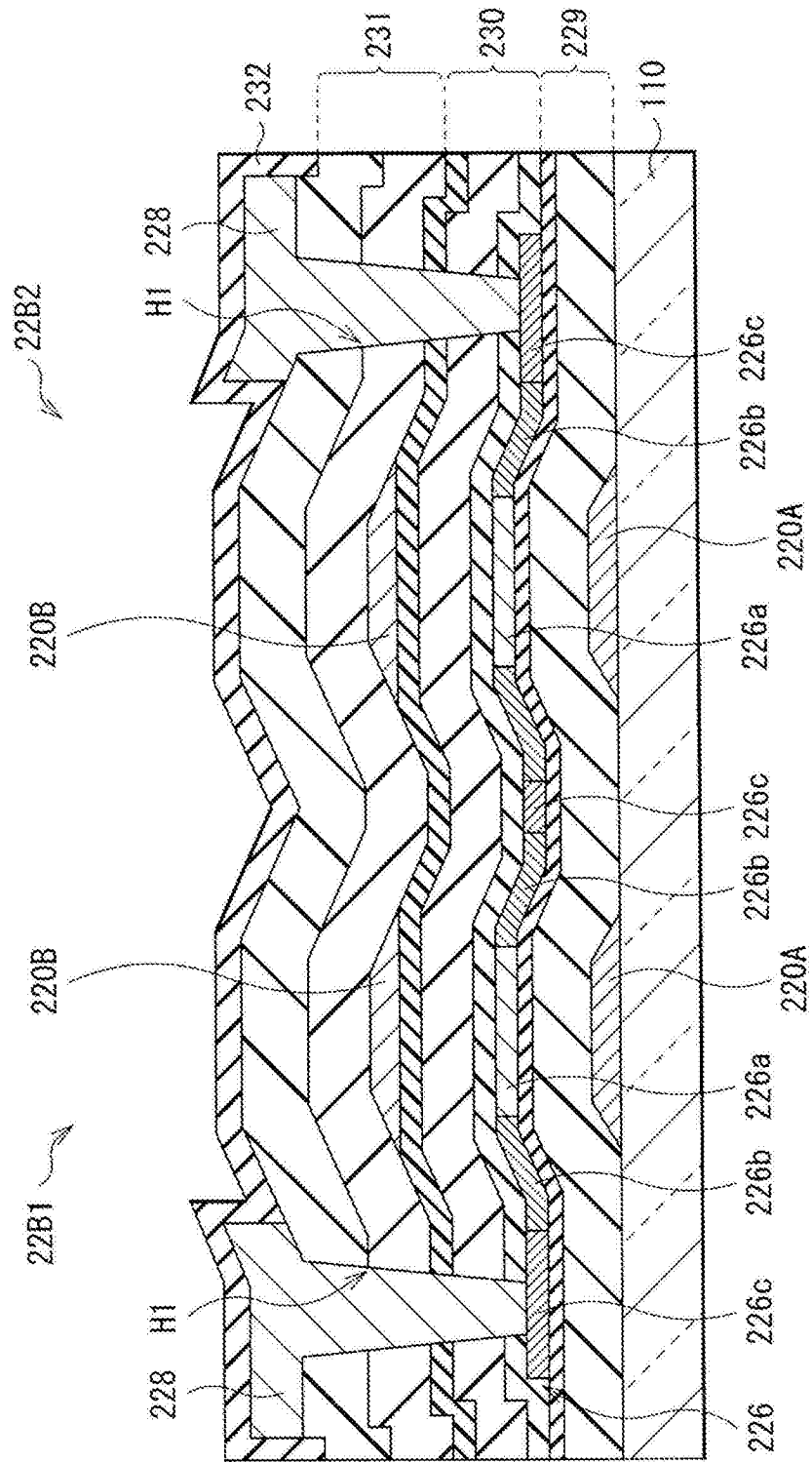


图18

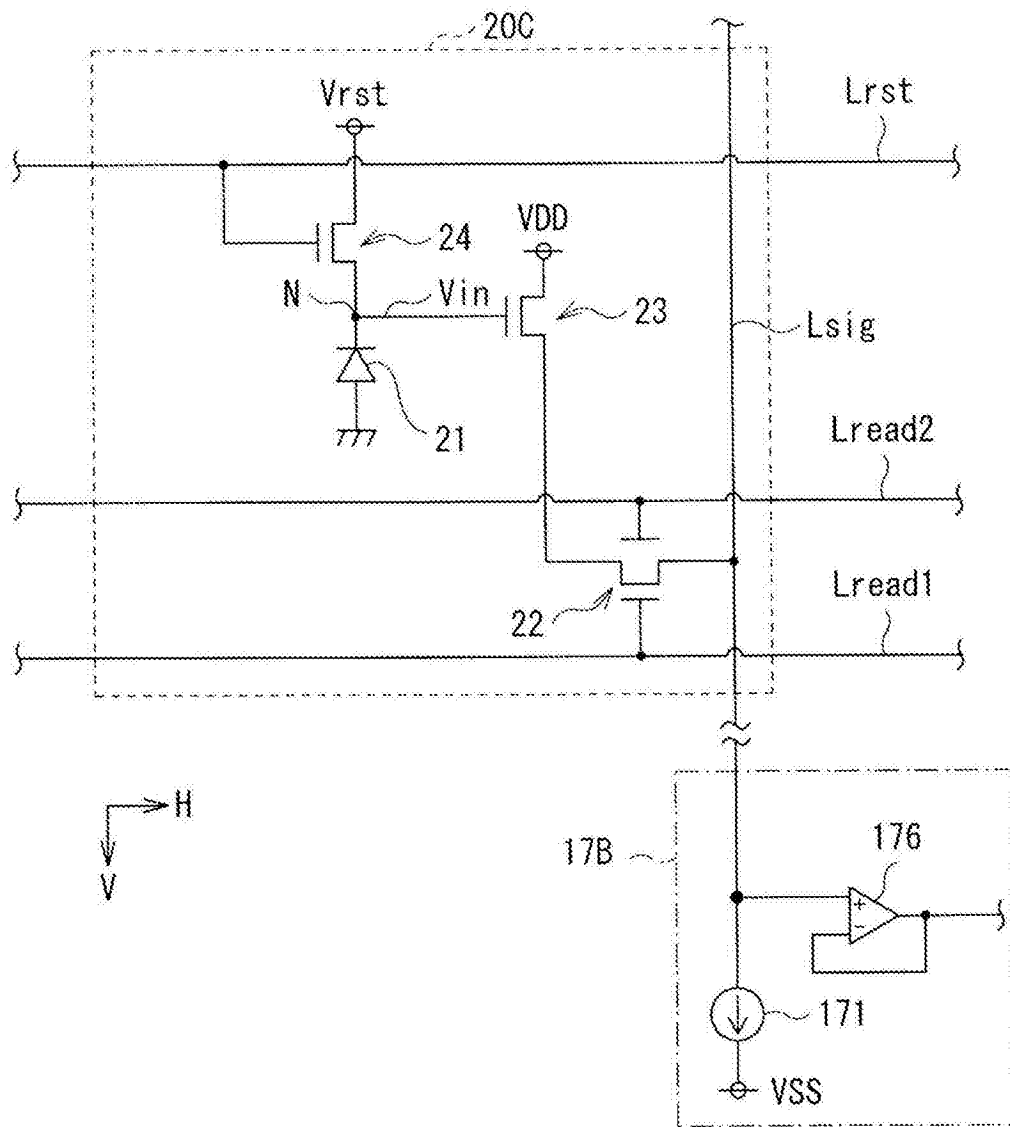


图19

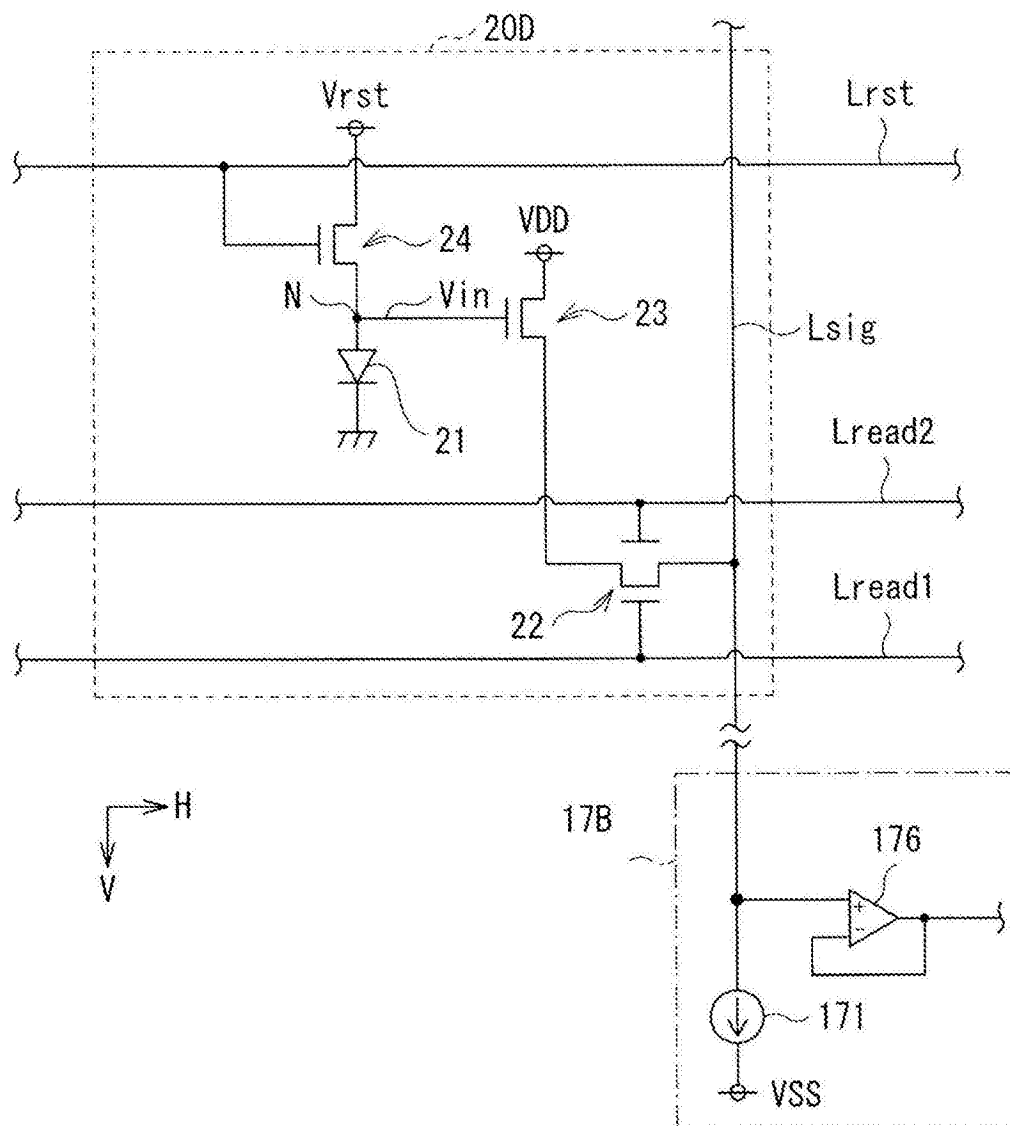


图20

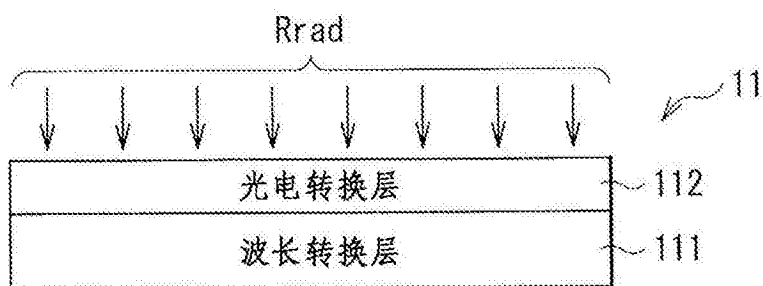


图21A

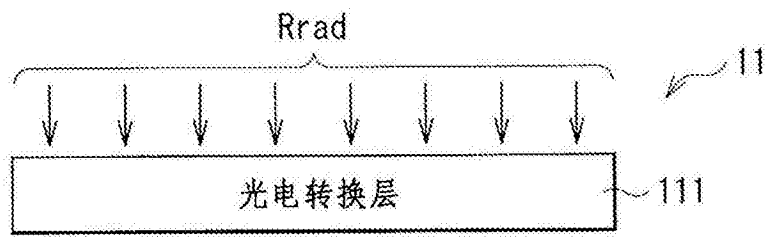


图21B

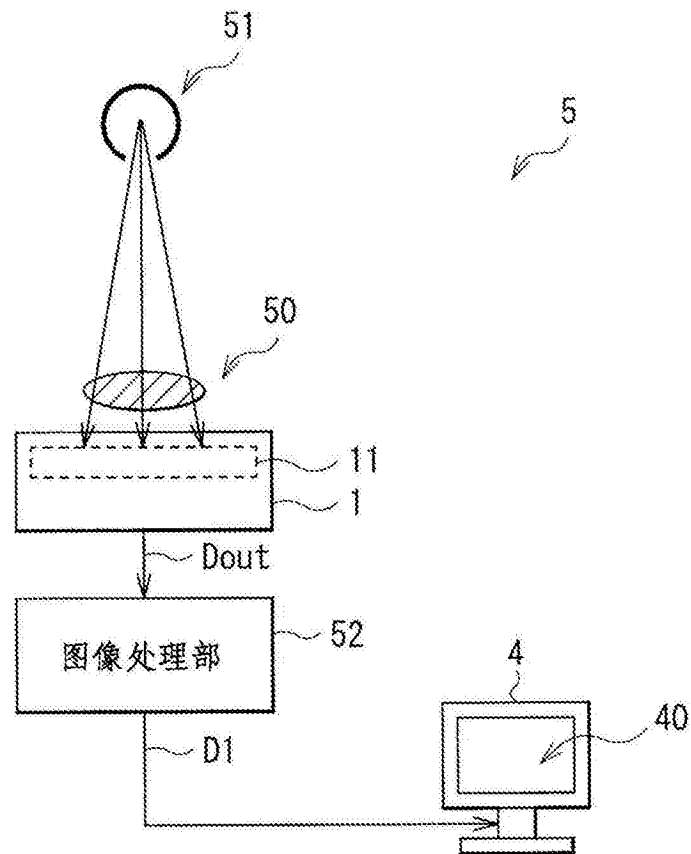


图22