(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.[7]
H02M 3/335

(45) 공고일자 2001년02월15일
(11) 등록번호 10-0282326
(24) 등록일자 2000년11월28일

(21) 출원번호 10-1992-0013737
(22) 출원일자 1992년07월31일
(65) 공개번호 특1993-0005320
(43) 공개일자 1993년03월23일

(30) 우선권주장 9116616.5 1991년08월01일 영국(GB)
(73) 특허권자 톰슨 콘슈머 일렉트로닉스, 소시에떼아노님 데니스 에이치. 어얼벡
프랑스 꾸르베봐 에프-92400 라드팡스 플라스 데 보스게 9
(72) 발명자 춘쉥우
싱가포르 2057 #08-63, 비샨 스트리트 13, 블럭 170
(74) 대리인 나영환, 도두형

심사관 : 박재훈

(54) 절환 모드 전원

요약

출력 전압을 조정하는 스위칭 모드 전원을 갖는 텔레비젼 수신기는 전력용 트랜지스터를 통하여 비조정된 전압(VIN)에 연결된 1차 권선(W1)을 갖는 전력 변압기(LP36)를 포함한다. 전력용 트랜지스터는 제어기(20)의 출력으로부터 펄스(V_{CON})에 의해 제어된다. 컬렉터-에미터 전도를 종결시키도록 전력용 트랜지스터로부터 베이스-에미터 충전을 스위프하기 위해, 전력용 트랜지스터의 베이스는 적어도 하나의 다이오드(DP24,26,27)와 병렬인 커패시터(CP24)를 통하여 펄스 발생 제어기의 출력에 연결된다. 제어기로부터 펄스 동안, 커패시터는 다이오드 양단의 순방향 바이어스 드롭 전압과 같은 전압으로 충전된다. 제어기의 출력 펄스의 끝에서, 커패시터 양단의 전압은 트랜지스터의 베이스에서 음전압을 제공하고, 따라서 베이스-에미터 충전을 스위프 아웃시키고 급격하게 트랜지스터를 턴오프시킨다. 심지어 플러그 접속 시동시에 커패시터의 이러한 기능을 보장하기 위하여, 커패시터는 제어기의 출력(핀 14) 및 비조정된 전압 입력(VIN)간에 연결된 저항(RP324)을 통하여 선충전 된다.

대표도

도1

명세서

[발명의 명칭]

절환 모드 전원

[도면의 간단한 설명]

제1도는 본 발명의 회로를 도시한 개략 회로도.

제2도 내지 제4도는 절환 모드 전원의 통상의 동작에 있어서의 전력 트랜지스터의 베이스 전압 신호, 베이스 전류 신호 및 콜렉터 전류를 각각 도시하는 타이밍도.

제5도 내지 제9도는 절환 모드 전원의 통상의 동작시의 제어기 출력에 있어서의 전압을 제2도 내지 제4도의 시간축보다 압축하여 나타내는 도면.

제6도는 절환 모드 전원의 통상의 동작시의 전력 트랜지스터의 베이스에 있어서의 전류를 제2도 내지 제4도의 시간축보다 압축하여 나타내는 도면.

제7도는 절환 모드 전원의 통상의 동작시의 전력 트랜지스터의 베이스에 있어서의 전압을 제2도 내지 제4도의 시간축보다 압축하여 나타내는 도면.

제8도는 절환 모드 전원의 통상 동작시의 풀다운 커패시터의 전류를 제2도 내지 제4도의 시간축보다 압축하여 나타내는 도면.

제9도는 절환 모드 전원의 통상 동작시의 풀다운 커패시터 양단 간의 전압을 제2도 내지 제4도의 시간축보다 압축하여 나타내는 도면.

제10도는 본 발명 회로의 플러그-인 기동시, 특히 전원 제어기로부터의 최초 펄스가 공급되었을 때의 전원 트랜지스터의 베이스 전압을 나타내는 도면.

제11도는 본 발명 회로의 플러그-인 기동시, 특히 전원 제어기로부터의 최초 펄스가 공급되었을 때의 전원 트랜지스터의 베이스 전류를 나타내는 도면.

제12도는 본 발명 회로의 플러그-인 기동시, 특히 전원 제어기로부터의 최초 펄스가 공급되었을 때의 제어기 출력 전압을 나타내는 도면.

제13도는 본 발명 회로의 플러그-인 기동시, 특히 전원 제어기로부터의 최초 펄스가 공급되었을 때의 전원 트랜지스터의 콜렉터 전류를 나타내는 도면.

제14도 내지 제17도는 제1도의 회로와 같은 회로에 있어서의 플러그-인 기동시에 플러그-인 커패시터를 미리 충전해 두지 않은 경우의 제10도 내지 제13도에 각각 대응하는 타이밍도.

제18도는 수상기를 교류 주전원에 접속한 후의 풀다운 커패시터 양단간의 전압을 나타내는 것으로서, 그 풀다운 커패시터의 예비 충전을 나타내는 타이밍도.

제19도는 풀다운 커패시터를 미리 충전하여, 기동시킨 후의 장시간에 걸친 전력 트랜지스터의 베이스 전압을 나타낸 본 발명의 타이밍도.

제20도는 풀다운 커패시터를 미리 충전하지 아니하고 기동시킨 후의 장시간에 걸친 전력 트랜지스터의 베이스 전압을 나타낸 제10도에 비교할 수 있는 타이밍도.

〈도면의 주요부분에 대한 부호의 설명〉

20 : 절환 모드 전원 제어기	22 : 교류 주전원
24 : 브릿지 정류기	26 : 조정기
32 : IS 논리단	34 : 오차 증폭기
36,38 : 변조기	40 : 소프트 스타트 회로
42 : 발진기	44 : 변조 논리 및 자동 버스트 발생기
50 : 보호 회로	52 : 논리 프로세서
88 : 수평 편향 회로	92 : 펄스폭 변조기

[발명의 상세한 설명]

본 발명은 플러그-인 가동 직후에 안정한 동작이 행해지도록 미리 충전되는 풀다운 커패시터를 거쳐서 제어기에 연결되어 있는 전력 트랜지스터가 구비된 절환 모드 전원을 갖는 텔레비전 수상기에 관한 것이다.

절환 모드 전원은 가변량의 전력을 미조정 직류 공급 전압으로부터 전력 변성기의 2차 권선에 결합된 부하 회로로 전송한다. 펄스 폭 변조기와 관련하여, 전원 제어기는 전력 트랜지스터를 거쳐서 변성기의 1차 권선에 펄스를 공급한다. 정해진 2차 권선에서의 전압 레벨을 귀환시키고, 그 2차 권선의 전압을 기준 레벨과 같게 유지하도록 펄스 폭을 변화시킴으로써, 상기 전원은 모든 2차 권선에서의 전압을 조정한다.

절환 모드 전원 제어기의 일예로는 에스 지 에스 톰슨 마이크로일렉트로닉스사(SGS Thomson Microelectronics)의 TEA2260형 제어기가 있다. TEA2260형 제어기에 의해 전원 변성기의 1차 권선에 공급되는 펄스는 통상의 동작 모드 또는 런 모드에서는 수평 리트레이스 펄스에 동기화되고, 한편 리트레이스 펄스가 생성되지 않을 경우의 대기 모드에서는 제어기에 의해 내부적으로 생성된다. 전력 변성기의 전류 펄스는 펄스 폭이 변화되어 플라이백 변성기에는 공급되지만, 통상의 동작 모드에서만 부하가 걸리는 B+ 주사 공급 전압을 비롯하여 2차 권선의 출력 전압을 조정한다.

통상의 동작 모드에 있어서, B+ 전압은 전력 변성기의 2차측에 설치된 펄스폭 변조기로부터 얻어지는 펄스 폭 변조된 신호의 형태이며, 신호 변성기를 거쳐서 1차측에 설치된 제어기로 귀환된다. 절환 모드 전원은 런 모드와 대기 모드에 있어서 모두 동작 상태에 있고, 대기 모드에서는 런 모드와 대기 모드간의 절환을 제어하는 회로, 예컨대, 적외선 수신기 및 이 적외선 수신기를 감시하는 시스템 마이크로프로세서 등에 전력을 공급한다. 런 모드에서는 절환 모드 전원이 능동 스위칭 회로만이 아니라, 수평 편향 회로 및 플라이백으로부터 추출된 고전압의 전원을 구동하는 플라이백 변성기에도 전력을 공급한다. 플라이백 변성기용 B+ 공급 전압은 절환 모드 전원 제어기로부터 펄스가 출력될 때마다, 즉 런 모드와 대기 모드에 있어서 모두 발생된다.

대기 모드로 진하강기 위하여, 수평 발진기는 시스템 마이크로프로세서에 의해 생성되는 신호에 의해 동작 금지 상태로 된다(디스에이블시킨다). 수평 주사가 없어 수평 신호를 이용할 수 없는 경우, TEA2260 제어기는 커패시터와 이것에 결합된 저항의 시정수에 의해 결정되는 펄스 주파수로 자주(free run)하고, 펄스 폭 변조기로부터의 B+ 레벨 함수로서의 귀한 대신에 TEA2260 제어기로의 VCC 공급 전압을 발생하는 전력 변성기의 2차 권선으로부터의 귀환에 의해 그 출력을 조정한다.

제어기의 VCC 공급 전압은 제어기 출력 펄스의 결과로서 생성되므로, 수상기가 최초에 교류 주전원에 결합 또는 플러그-인되었을 때에는, 독립된 전압원에 의해 제어기를 기동하여 동작시킬 필요가 있다. 축적 커패시터를 비롯한 보조 기동 전원 회로가 TEA2260으로의 VCC 입력에 결합되고, 플러그-인 기동시에 AC 주전원에 의해 충전된다. 제어기가 축적 커패시터 중에서 상승하는 전압에 의해 전력 공급을 받아 충분한 동작 레벨에 도달하게 되면, 제어기는 펄스의 발생을 개시하고, 그 자체의 VCC 레벨을 전원 변성기의 2차 권선으로부터의 귀환에 의해 조정할 수 있게 된다. VCC 레벨은 TEA2260 제어기에 대하여 내부에서 실시되는 것으로, 그 중에서도 특히 플러그-인 기동시의 초기 전류 서지를 방지하기 위한 전류 제한 저

속 또는 소프트 기동 제어 및 최대 출력 제어가 실시되어 정규 레벨까지 상승된다.

절환 모드 전원에 대한 전류 부하는 런 모드와 대기 모드에 있어서 크게 다르다. 런 모드에서의 동작에 필요한 비교적 높은 전력 레벨과, 또한 대기 모드에서 필요한 상당히 짧은 펄스 폭에 있어서도, 전원 변성기의 1차 권선을 구동할 수 있는 전력 트랜지스터를 제공하는 것은 곤란하다. TEA2260 제어기에는 대기 모드 중의 저전력 요건을 수용하기 위한 버스트 모드가 구비되어 있다. 이 버스트 모드에서는, 제어기가 펄스의 발생을 교대로 정지시키는데, 이 때 대기 부하에 결합된 축적 커패시터는 어떤 특정의 범위 내에서 방전되고, 이어서 제어기가 펄스의 버스트 발생을 재개하는 작동을 행한다. 따라서, 이 버스트 모드는 VCC를 상한까지 구동하는 데 충분한 기간에는 절환 모드 전원 제어기로부터 펄스 열이 주기적으로 생성되고, 이어서 VCC가 하한까지 감쇄하는 기간에는 펄스가 소멸되는 데에 특징이 있다.

텔레비전 수상기의 런 모드에 있어서, TEA2260 제어기는 전력 변성기의 2차 측에서 동작 전원에 결합되어 있는 주 [마스터] 펄스 폭 변성기에 응답하여 종속 [슬레이브] 모드로 동작한다. 그러나, 대기 모드에서는 펄스 폭 변조기로부터의 2차측 입력이 없고, 따라서 제어기는 VCC로부터 추출된 오차 입력에 근거하여 제어를 행하는 1차 조정 모드를 취한다. 이 후자의 상황이 대기 버스트 모드의 특징이다. 런 모드에서는 펄스 폭 변조기가 제어기를 구동하고 있을 때, 1차측의 오차 입력은 무시된다.

TEA2260 제어기의 출력단은 교대로 동작하여 실질적으로 사각형의 펄스를 생성하는 두 개의 달링턴 NPN 트랜지스터를 포함하는 푸시풀 출력단을 구비하고 있다. 변성기의 1차 권선을 구동하기 위해 제어기의 출력에 결합되어 있는 출력 트랜지스터는 펄스의 종료시에 급속히 차단되어, 전력 트랜지스터의 도통, 따라서 전력 변성기의 1차 권선의 도통이 제어기 출력 펄스 폭에 긴밀하게 대응하도록 해야 한다. 그러나, 전력 트랜지스터라고 하는 것은 급속한 턴 오프를 행하기 보다, 상당한 전류 용량을 수용하도록 구성되어 있다. 펄스 기간 중에 전력 트랜지스터가 포화되면, 비교적 큰 베이스 영역 전하가 축적된다. 그 결과, 베이스 전하가 남아 있는 한, 전력 트랜지스터는 제어 펄스의 수하(垂下) 단의 이후에도 도통을 유지한다. 펄스의 종료시에 이 베이스 전하를 배출시킴으로써 트랜지스터와 차단을 더 빠르게 하는 것은 공지되어 있다. 전력 트랜지스터 베이스에서의 펄스 입력이 낮아진 후에도 이 트랜지스터가 도통을 유지하는 시간은 턴 오프 지연 시간으로서 알려져 있고, 축적 시간을 포함하고 있다.

전력 트랜지스터에서의 베이스 전하를 배출[드레인]하기 위한 공지의 베이스 풀다운 회로에 있어서는, 커패시터가 제너 다이오드와 병렬로 제어기의 출력과 전력 트랜지스터의 베이스 사이에 직렬로 접속되어 있다. 제어기의 출력이 높을 경우, 이 커패시터는 제너 다이오드가 항복할 때까지 트랜지스터의 베이스에 전류를 공급하고, 그 후에는 제너 다이오드가 베이스 전류를 도통시킨다. 커패시터는 제너 다이오드의 항복 전압에 의해 결정되는 전압까지 충전된다. 제어기의 출력이 낮아지면, 커패시터는 음의 전압을 트랜지스터의 베이스에 공급하고, 베이스 전하를 일소하여 펄스를 직접 트랜지스터의 베이스에 가한 경우의 턴 오프보다도 빠르게 트랜지스터를 턴 오프한다. 베이스 전하의 일소에도 시간이 걸리지만, 이렇게 함으로써 적어도 트랜지스터의 콜렉터 전류의 펄스 폭을 제어기 출력 펄스 폭에 더 가까운 폭까지 짧게 할 수 있다.

전력 변성기의 2차 권선들 중 하나로부터 음의 전압을 생성함으로써 제어기의 출력에 음의 전압을 인가하고, 이어서 이 음의 전압을 출력 트랜지스터의 에미터로 공급하여 펄스 상호간에 제어기의 출력 전압을 끌어내리는 (풀다운) 수단을 설치하는 것도 공지되어 있다. 그러나, 이러한 방법은 제어기가 TEA2260과 같은 집적 회로인 경우에는 이용할 수 없다. 집적 회로에서의 출력 트랜지스터의 에미터는 내부적으로 접지되어 있고, 따라서 음의 바이어스에 결합하는 수단이 없다. 더욱이, 바람직하지 않게도, 전원 중에 음 전압원을 추가로 포함해야 한다.

교류 주전원에 플러그-인되면, 텔레비전 수상기는 대기 모드에서 기동되고, 제어기는 바이어스 모드에서 동작하여 짧은 펄스로 이루어지는 버스트를 공급해서 제어기의 VCC를 그의 한계 내에서 위쪽으로 구동한다. 제어기는 수상기가 처음에 교류 주전원에 결합되었을 때 초기 전류 서지가 생기지 않도록 절환 모드 전원의 전류 출력을 제한하는 다수의 내부 보호 회로를 포함하고 있다. 절환 모드 전원 회로를 플러그-인 기동할 때 한 가지 문제가 발생한다. 즉, 제어기의 출력과 트랜지스터의 베이스 사이에 직렬로 접속되어 있는 풀다운 커패시터(이 커패시터는 제어기로부터의 출력 펄스에 의해 충전됨)는 아직 충전되어 있지 않다. 전력 트랜지스터는 플러그-인 기동 직후의 기간에는 급속히 또는 신뢰할 수 있는 상태로 차단할 수 없다. 물론, 이것은 제어기의 보호 회로가 전류 서지를 방지하게 되어 있는 중요한 기간이다. 제어기 펄스의 하강 단 이후에 전력 트랜지스터가 도통하는 축적 시간은 길고, 그 때문에 기동 중에는 절환 모드 전원의 동작이 신뢰가 없어지게 된다. 즉, 풀다운 커패시터가 미충전이므로 그 효과가 발휘되지 않고, 그 때문에 보호 회로의 초기 동작을 할 수 없게 된다.

본 발명의 한 가지 특징에 의하면, 텔레비전 수상기는 전력 트랜지스터에 공급되는 출력 펄스를 생성함으로써 적어도 하나의 출력 전압을 조정하는 절환 모드 전원을 포함하고 있다. 전력 트랜지스터는 미조정 입력 전압에 결합되어 있는 전력 변성기의 1차 권선에 결합되어 있다. 절환 모드 전원은 전력 변성기의 2차 권선에 결합된 감지 입력을 갖고, 출력 전압을 미리 정해진 레벨로 유지하도록 출력 펄스 폭을 변조함으로써 출력 전압을 조정하도록 동작한다. 이 출력 펄스를 전력 트랜지스터의 베이스에 결합하는 회로가 설치되어 있다. 이 회로는 트랜지스터의 베이스에 직렬로 접속된 풀다운 커패시터와, 이 풀다운 커패시터와 병렬로 접속된 적어도 하나의 다이오드를 포함하고, 출력 펄스 기간 중에는 풀다운 커패시터가 전력 트랜지스터를 도통시키는 제1 극성에 따라서 충전된다. 어떤 펄스에 이어서는, 커패시터가 반대의 극성을 전력 트랜지스터의 베이스에 인가하여 전력 트랜지스터 및 1차 권선을 거치는 전류의 도통을 급속히 정지시킨다. 미조정 입력 전압과 커패시터에 결합되어 있는 수단이 미조정 입력 전압이 최초로 나타났을 때 커패시터를 미리 충전한다.

본 발명의 다른 특정에 의하면, 텔레비전 수상기는 교류 주전원에 접속되었을 때, 미조정 입력 전압을 공급하는 정류 수단을 구비하고 있다. 전원 제어기가 구비되어 있는 절환 모드 전원이 미조정 입력 전압에 공급된 전력 변성기의 1차 권선에 결합되어 있는 전력 트랜지스터에 공급되는 출력 펄스를 생성함으로써 적어도 하나의 출력 전압을 조정한다. 상기 전력 변성기에는 전원 제어기의 전력 입력에 결합된 2

차 권선이 있고, 제어기는 전력 입력을 미리 정해진 레벨로 유지하기 위하여 상기 출력 펄스의 폭을 변조하도록 동작한다. 기동 전압원이 미조정 입력 전압에 결합되어 있어, 교류 주전원에 최초로 결합되었을 때 전력 입력에 전력을 공급하여 전력 변성기의 2차 권선에서 전력을 얻을 때까지 제어기의 동작을 행하게 한다.

전원 제어기의 출력을 전력 트랜지스터의 베이스에 결합하는 회로망은 제어기의 출력과 트랜지스터의 베이스 사이에 직렬로 접속된 커패시터와, 이 커패시터에 병렬로 접속된 적어도 하나의 다이오드를 포함하고, 제어기의 출력 펄스 기간 중, 커패시터가 제1 극성에 따라 충전되어 전력 트랜지스터를 도통시키며, 출력 펄스에 이어서 커패시터는 반대의 극성을 전력 트랜지스터의 베이스에 공급하여 전력 트랜지스터 및 1차 권선을 거치는 도통을 급속히 정지시킨다. 미조정 입력 전압과 커패시터에 연결된 수단이 교류 주전원에 정류기가 결합되었을 때, 제어기에 의한 출력 펄스의 발생에 앞서 커패시터를 미리 충전한다.

본 발명의 또 다른 특정에 의하면, 절환 모드 전원은 미조정 전압의 전압원과, 부하와, 상기 전압원을 상기 부하에 결합하는 스위칭 트랜지스터를 구비하고 있다. 상기 트랜지스터의 제어 단자에는 커패시터가 결합되어 있다. 또, 상기 트랜지스터의 제어 단자에는 상기 커패시터를 거쳐 제어 펄스원이 결합되어 있다. 상기 커패시터를 상기 미조정 전압원에 의해 충전하는 수단이 설치되어 있다.

제1도에 있어서, 세계적으로 동작 전원이 90 내지 250 VAC일 수 있는 교류 주전원(22)으로부터 텔레비전 수상기에 공급되는 전력은 브릿지(24)에 의해 전파 정류되고 커패시터(CP06)와 저항(RP03)에 의해 여파되어, 전력 변성기(LP36)의 1차 권선(W1)에 결합되는 미조정 입력 전압(VIN)이 생긴다. 권선(W1)의 다른 쪽 단자는 전력 트랜지스터(TP29)의 콜렉터에 결합되어 있다. 트랜지스터(TP29)는 절환 모드 전원 제어기(20), 예컨대 에스 지 에스 톰슨 마이크로일렉트로닉스사의 제품 TEA2260에 의해 구동된다. 도면에는 제어기에 대한 각 접속용 핀 번호가 표시되어 있다.

제어기(20)에는 두 개의 동작 모드가 있다. 종속 [슬레이브] 모드에 있어서, 제어기(20)는 펄스 폭 변조기(92)로부터 귀환되는 폭 변조된 펄스(폭 변조 펄스)에 응답한다. 펄스의 폭은 미조정 입력 전압(VIN)으로부터 변성기(LP36)의 B+ 조정 출력 전원 및 다른 2차 전원에 전송되는 에너지를 제어한다. B+ 출력은 수평 편향 회로(88)에 결합되어 있고, 플라이백 변성기(도시되지 않음)를 거쳐서 수평 주사를 구동하고, 또 그것에 의해 텔레비전 수상기의 런 동작 모드(통상의 동작 모드) 중에만 에너지가 공급되는 각각의 부하에 전력이 공급된다. 펄스 폭 변조기는 B+ 전원과 수평 편향 회로(88)로부터의 동기 펄스(VS)에 결합되어 있다.

제어기(20)의 제2 동작 모드에 있어서, 즉 수평 주사가 없기 때문에 전원의 2차측으로부터의 조정을 위한 폭 변조 펄스의 공급이 없을 때, 제어기(20)는 전력 변성기(LP36)의 2차 권선(W3)으로부터 추출된 오차 입력에 근거하는 1차 조정 모드로 전환된다. 이 오차 입력을 통한 조정은 펄스 폭 변조기(92)로부터의 2차측 귀환에 의한 펄스가 존재하지 않는 경우에만 행한다. 이 펄스가 존재하는 경우에는 오차 입력은 무시된다.

텔레비전 수상기는 교류 주전원(22)에 결합되면 대기 모드의 동작을 하도록 전력이 공급되어, 마이크로프로세서(82)의 제어하에 런 모드로 절환될 수 있다. 전원 제어기(20)와 마찬가지로 마이크로프로세서(82)도 런 모드만이 아니라 대기 모드에서도 전력 공급을 받는다. 마이크로프로세서(82)는 스위칭 수단, 예컨대 적외선 수신기에 결합된 입력 ON/OFF와, 수평 편향 회로(88)를 동작 금지 상태로 하여 대기 모드로 절환하기 위해 수평 편향 회로(88)에 결합된 출력을 갖고 있다.

우선 수상기가 교류 주전원(22)에 결합되면, 제어기(20)의 VCC 핀(16)에 공급되는 전력은 브릿지 정류기(24)로부터의 미조정 입력 전압(VIN)에 결합된 기동 전류원에 의해 공급된다. 제어기(20)의 VCC 핀(16)에 결합되어 있는 커패시터(CP28)가 비교적 큰 값의 전류 제한 저항(RP06)을 통해서 충전된다. 커패시터(CP28)의 양단 사이의 VCC 전압이 상승함에 따라 제어기(20)는 동작 상태로 되어 펄스를 출력하기 시작한다. 제어기(20)의 출력 펄스는 미조정 입력 전압(VIN)을 전력 변성기(LP36)의 1차 권선(W1)에 공급하는 전력 트랜지스터(TP29)에 결합되어 있다. 2차 권선(W3)에 생기는 펄스는 다이오드(DP08)에 의해 정류되고 커패시터(CP28)에 의해 여파되어 제어기(20)의 VCC 입력에 공급된다. 따라서, 제어기(20)는 기동용 저항(RP06)을 통하여 커패시터(CP28)에 공급된 전하에 의해 처음에 기동 후 자신에게 전력 공급한다.

제어기(20)는 과대 전압 상태 또는 과대 전류 상태가 발생하거나 지속하는 것을 방지하기 위해, 내부에 다수의 제한 회로 및 차단 회로(50)를 구비하고 있으므로, 전원으로부터 전력이 공급될 때, 그의 출력을 제한하여 기동시에 미충전의 축적 커패시터 등에 이들 소자를 손상시킬 가능성이 있는 전류의 서지가 유입되지 않게 할 수 있다. 이를 위해, 소프트 스타트 회로(40)가 커패시터(CP08)에 결합되어 있고, 연이어 생기는 출력 펄스의 진폭 증가율을 규정한다. TEA2260 제어기에서는 VCC 전압의 최소 한계값 및 최대 한계값이 보호 회로(50) 내의 VCC 모니터 회로와 과대 전압 비교기에 의해 설정된다. 과부하가 반복해서 생기면, 이것이 내부의 전압 기준 및 전류 기준에 결합되어 있는 비교기에 의해 검출된다. 전력 변성기(LP36)의 최대 출력 전류는 전력 트랜지스터(TP29)의 에미터에 직렬로 접속되어 있는 전류 검출 저항(RP32)에 결합된 전류 제한 비교기에 의해 제한된다. 자력 감소는 핀(1)에 있어서 보호 회로(50)에 결합되어 있는 권선(W3)에 의해 검출된다.

펄스 폭 변조기(92)로부터 펄스가 공급되지 않는 대기 모드에 있어서는 제어기(20)는 오차 증폭기(34)의 오차 입력, 즉 핀(6)에 있어서 검출된 2차 권선(W3)으로부터의 전압을 조정한다. 검출된 레벨은 VCC와 접지 전위 사이에 결합되어 있는 저항(RP14), 가변 저항(PP16) 및 저항(RP13)으로 이루어지는 분압기를 거쳐 공급된다. 따라서, 검출된 전압 레벨은 VCC에 비례하고, 오차 증폭기(34)의 비반전 입력에 결합되어 있는 2.49V의 내부 기준(VREF)과 비교된다. 저항(RP17)은 오차 증폭기(34)의 출력과 반전 입력 사이에 접속되어 있고, 오차 증폭기의 이득을 설정하고 있다.

제어기(20)가 동작하여 오차 증폭기 출력이 VCC의 임계값 레벨에 도달하였음을 나타내기에 충분히 높은

레벨로 VCC를 구동하면, 제어기(20)는 버스트 모드로 진하강고, 내부적으로 그의 동작을 수정하여 100%의 기준 전압(VREF) 레벨보다는 오히려 90%의 기준 전압 레벨을 따른다. 펄스의 생성이 정지되고, 축적 커패시터(CP28)에 누적되어 있는 VCC 전압은 90% 임계값을 충족할 때까지 시간에 따라 감소한다. 그 시점에서 제어기(20)는 원래의 100% 임계값을 다시 취하고, VCC 출력을 재충전하여 비교기(34)의 반전 입력에 100% 기준 레벨을 생성하기 위해 펄스 열을 출력하는 동작이 반복된다. VCC의 조정된 출력 전압은 두 개의 임계값 사이에 히스테리시스가 있는 일련의 상승 및 하강 램프 전압을 정한다.

오차 증폭기(34)의 출력은 변조기(36, 38)에 결합되어 있는데, 이들 변조기는 소프트 스타트 회로(40)로부터 얻는 소프트 스타트 상승 기준 전압 레벨과, 발진기(42)의 램프 출력도 역시 결합되어 있다. 변조기의 출력은 변조 논리 및 자동 버스트 발생기(44)에 결합되어 있다. 이 변조 논리 및 자동 버스트 발생기(44)는 발진기(42)의 펄스 출력에 결합되어 있다. 발진기 램프의 기울기, 펄스 폭 및 발진기의 주파수는 외부의 저항(RP09)과 커패시터(CP09)를 거쳐 설정된다.

IS 논리단(32)은 저항(RP41)을 경유하여 부여되는 펄스 폭 변조기 변성기(LP42)의 2차 권선(WS)으로부터의 입력을 우선적으로 제어기(20)의 출력에 결합시킨다. 그러나, 저항(RP41)을 통해 펄스가 공급되지 않을 때에는, 변조 논리 및 자동 버스트 발생기(44)의 출력은 제어기의 출력에 결합된다. IS 논리단(32)으로부터의 조정 펄스는 논리 프로세서(52)에 결합되고, 양과 음의 출력 구동기(62, 64)를 통해 턴 온 증폭기 출력 트랜지스터(66, 68)에 공급된다. 출력 트랜지스터(66, 68)는 임의의 시점에서 한 쪽만이 도통하는 푸시풀 형식으로 교대로 동작한다. 출력 트랜지스터(66)는 VCC와 저항(RP26)을 거쳐서 제어기 출력에 전류를 공급하는데, 그것에 의해 양의 출력 전류 레벨이 설정된다. 출력 트랜지스터(68)는 출력 핀(14)으로부터의 전류에 대한 전류 싱크로서 동작하고, 실효적으로 제어기(20)의 출력 핀을 접지한다.

제어기(20)의 출력은 베이스 회로망을 통하여 전력 트랜지스터(TP29)의 베이스에 결합되어 있다. 이 베이스 회로망은 적어도 한 개, 바람직하게는 복수 개의 다이오드(DP24, DP26 및 DP27)와 병렬로 접속된 풀다운 커패시터(CP24)를 포함하고 있다. 제어기(20) 출력의 펄스 중 전단에서 다이오드(DP24, DP26 및 DP27)는 순바이어스되고, 따라서 3개 분의 다이오드 전압 강하, 즉 약 2.1V의 커패시터 클램핑 전압을 부여한다. 제어기(20) 출력의 펄스 중 후단에서는 출력 트랜지스터(68)가 풀다운 커패시터(CP24)의 더 다수의 양의 단자를 접지하므로, 트랜지스터(TP29)의 베이스에는 2.1V의 음의 전압이 발생한다. 커패시터(CP24)에 축적된 전하에 의한 음의 전압은 전력 트랜지스터(TP29)의 베이스 전하를 일소하는 음의 베이스 전류를 발생한다. 이에 의해, 트랜지스터(TP29)의 도통이 급속히 정지된다. 댐핑 저항(RP28)에 의하여 병렬 접속된 인덕터(LP28)가 트랜지스터(TP29)의 베이스로에 대한 전류 펄스의 정형을 행한다. 저항(RP29)은 베이스 에미터 바이어스를 행한다. 인덕터(LP28)와 트랜지스터의 베이스 용량을 포함하는 LC 회로망은, 커패시터(CP24)로 부터의 음의 전압을 인가함으로써 전력 트랜지스터(TP29)의 베이스 전류가 반전할 때, 그 역방향 베이스 전류의 기울기를 설정한다. 또한, 베이스 회로 중의 인덕턴스는 제어기 출력 전압(예컨대, 제5도 참조) 및 콜렉터 전류(예컨대, 제13도)에 나타나는 어떤 스파이크의 원인이 된다.

트랜지스터(TP29)의 콜렉터에는 다이오드(DP29)와 저항(RP31) 및 이 다이오드(DP29)와 저항(RP31)의 각각에 병렬 접속된 커패시터(CP29와 CP31)에 의해 형성된 댐핑 구성이 결합되어 있다.

제어기(20)의 VCC에 대하여 전력을 공급하는 2차 권선(W3) 이외에, 다른 2차 권선(W2, W4 및 W5)은, 주사가 행해지고 있는 사이에는 B+ 전원을 거치고 주사가 행해지지 않을 때에는 VCC 전원을 거쳐 행해지는 조정과 함께, 제어기에 의해 조정되는 다른 출력 전압을 생성한다. 2차 권선(W2)의 신호는 다이오드(DP50)에 의해 정류되고, 커패시터(CP51)에 의해 여파되어, 수평 편향 회로(88)에 전력을 공급하는 조정된 +118V의 B+ 출력을 제공한다. 다이오드(DP63)에 의해 정류되고, 커패시터(CP64)에 의해 여파된 +19V의 전원이 권선(W4)에 의해 부여되며, 저항(RL1)으로 나타낸 부하에 에너지를 공급한다. 권선(W5)은 다이오드(DP92)와 커패시터(CP86)를 거쳐서 저항(RL2)으로서 나타낸 부하에 에너지를 공급하기 위한 +24V를 공급한다.

전력 변성기(LP36)의 모든 2차 권선의 출력 전압은 제어기(20)에 의한 VCC의 조정과 함께 조정된다. 제어기(20)는 런 모드와 대기 모드에서 모두 동작하므로, B+ 전압을 포함하는 2차 전원은 항상 생성되고 있다. +19V 전원은 조정기(26)에 의해 +5V로 더 조정되어, 제어기(20)의 버스트 모드에서의 대기 도중에 VCC가 상승 및 하강함에도 불구하고, 마이크로프로세서(82)로 안정된 전원 전압이 공급된다.

본 발명의 한 가지 특징에 의하면, 풀다운 커패시터(CP24)의 양의 단자가 미조정 입력 전압(VIN)에 결합된다. 이 미조정 입력 전압(VIN)은 회로가 교류 주전원에 결합되는 즉시, 제어기(20)가 펄스의 출력을 시작하기 전에 나타난다. 제2도 내지 제9도의 타이밍도는 제어기(20)가 그의 버스트 모드에서 동작하고 있을 때의, 텔레비전 수상기의 대기 모드에서의 정상(定常) 회로 상태를 나타내고 있다. 제10도 내지 제20도는 플러그-인 기동, 즉 교류 주전원(22)으로의 최초 접속 후의 회로 상태를 나타낸다. 제2도 내지 제20도는 모두, 이해하기 쉽게 하기 위해 몇 개의 잡음에 의한 영향이나 결합에 의한 영향을 생략한 이상적인 궤적을 나타내고 있다.

제어기(20)의 출력 펄스(V_{CON})는 제5도의 시간 t_1에서 높아지고, 출력이 실질적으로 접지 전위까지 강하될 때인 시간 t_2까지 높게 유지된다. 그러나, 제2도와 제7도에 도시하는 바와 같이, 전력 트랜지스터(TP29)의 베이스 전압은 이 트랜지스터의 베이스 전하 때문에 t_2에서의 제어기 펄스의 후단 이후에도 높게 유지되고 있다. 그 결과, 트랜지스터(TP29)는 시간 t_2의 후에도 계속해서 포화 상태의 콜렉터 전류를 도통시킨다.

제어기(20)의 푸시풀 출력 회로는 후단에 있는 커패시터(CP24)의 양의 단자를 접지하지만, 제3도와 제6도에 도시하는 바와 같이, 커패시터(CP24)로부터의 전류가 베이스 전하를 일소하므로, 전력 트랜지스터(TP29)의 베이스 전류는 시간 t_2에서 반전한다. 커패시터(CP24)는 통상은 약 2.32V로 충전된다. 또, 베이스 전하는 트랜지스터(TP29)의 콜렉터 도통으로 인해서도 비교적 늦은 속도로 배출된다. 베

이스 영역의 부하가 배출되는 기간인 t_2에서 T_3까지의 시간이 회로의 축적 시간을 규정한다.

베이스 에미터간의 전하가 시간 t_3에서 없어지면, 트랜지스터(TP29)의 베이스 전류는 제3도에 도시하는 바와 같이 급속히 0으로 되고, 또 베이스 전압은 제2도에 도시하는 바와 같이 음으로 된다. 베이스로부터 포화 과잉 전하가 제거될 때까지 약 3.24μ초가 경과한다. 베이스 에미터 접합은 역바이어스되어 트랜지스터가 스위칭 오프된다. 베이스 에미터 접합의 바이어스 반전과 콜렉터 전류의 정지는 시간 t_3와 t_4 사이에 생기고, 제4도에 도시하는 바와 같이 콜렉터, 따라서 전력 변성기의 1차 권선에서의 전류 파형에 하강 램프 형상을 부여한다. 트랜지스터(TP29)의 베이스 전압은 커패시터(CP24)의 전하 때문에, 그리고 접지로부터 전류 검출 저항(RP32), 바이어스 저항(RP29) 및 인덕터(LP28)를 통한 도통 때문에, 얼마간의 음의 전압으로 복귀한다. 트랜지스터(TP29)에 관련된 기생 커패시턴스 때문에 어느 정도의 링잉이 베이스 전압에 생긴다.

제5도 내지 제9도에는 제어기(20)로부터의 수 개의 펄스 기간에 걸치는 각각의 파형이 도시되어 있다. 제5도에 도시하는 제어기(20)의 출력(V_{CON})은 실질적으로 사각형의 펄스이지만, 전단에서의 인덕터(LP28)의 리액턴스가 높기 때문에 초기에 스파이크가 발생하고, 또 전류 반전과 전력 트랜지스터(TP29)의 베이스에서의 용량에 의한 상호 작용 때문에 후단에서 얼마간의 링잉이 생기고 있다. 초기의 스파이크에 이어서, 펄스 레벨은 커패시터(CP24)의 충전에 따라서 상승하지만, 어느 하나의 펄스 기간에 있어서도 그 기간 중의 커패시터(CP24)의 충전은 소량이고, 1 사이클의 나머지 기간 중에 커패시터(CP24)로부터 배출된 전하를 보충하기에 충분한 양에 지나지 않는다. 그 결과, 통상의 동작에서는 제9도에 도시하는 바와 같이 커패시터(CP24) 양단의 전압은 비교적 매끄럽게 유지되어, 시간 t_1에서 t_2까지의 충전 단계와, 시간 t_2에서 t_3까지의 베이스 전하 배출에 따른 방전 단계를 갖는다.

제6도에 있어서, 트랜지스터(TP29)의 베이스 전류(I_{BASE})는 시간 t_1에서 t_2까지의 전압 펄스(V_{CON}) 사이에서 양이고, 시간 t_2에 있어서, 전압 펄스의 후단에서 커패시터(CP24) 양단의 전압이 인가되기 때문에 반전된다. 전류는 인덕터(LP28)에 의해 결정되는 기울기로 시간 t_3에서 전하가 없어질 때까지 음의 방향으로 진폭이 증가하고, 시간 t_4에서 0으로 복귀한다.

통상의 작동시 커패시터(CP24)는 제9도에 도시하는 바와 같이 실질적으로 충전된 상태를 유지하지만, 제7도에 도시하는 바와 같이 전압(V_{BASE})은 베이스 에미터 전하가 제거되는 시간 t_1에서 t_3까지의 기간, 즉 제어기(20)로부터의 펄스 기간과 그 펄스 뒤의 시간 t_2에서 t_3까지의 기간 이외는 음이다. 또, 제8도에 도시하는 바와 같이, 커패시터(CP24)의 전류는 접지점으로부터 저항(RP32와 RP29) 및 인덕터(LP28)를 거치는 전류 경로 때문에 펄스와 펄스 사이에는 음이다. 시간 t_2와 t_3 사이에는, 커패시터(CP24)의 전류는 베이스 전류(제6도)의 반전에 대응하여 반전한다. 시간 t_1과 t_2 사이의 커패시터(CP24)의 충전은 t_2와 t_4 사이의 방전량과 펄스와 펄스 사이에서 생기는 방전량의 합과 같다. 따라서, 커패시터의 전압은 제9도에 도시하는 바와 같이 비교적 일정하다.

회로의 통상 동작은 제어기 펄스의 후단에 이어지는 짧은 시간 내에 전력 트랜지스터(TP29)를 턴 오프하기 위한 커패시터(CP24) 양단의 전압에 의존하고 있다. 그러나, 어떠한 폭의 펄스가 부여된 후에라도, 베이스 전하가 트랜지스터(TP29)로 부터 일소되는 중에는 소정의 시간이 경과하기 때문에, 최소한의 한계가 존재한다. 본 발명의 특징에 의하면, 처음에 회로를 교류 주전원에 접속했을 때, 커패시터(CP24)는 기동 저항(RP324)을 통해 충전된다. 제18도에 도시하는 바와 같이, 교류 주전원에의 초기 접속에 따라, 커패시터(CP24)는 제어기(20)의 동작 전원 전압(VCC)이 충분히 높아 상기 제어기가 펄스 출력을 개시하기 전에, 다이오드(DP24, DP26 및 DP27)에 의해 허용되는 최대 2.1V까지 충전된다.

제10도 내지 제13도에 도시하는 바와 같이 플러그-인 기동에 이은 첫번째 펄스는 전술한 정상 상태 펄스와 거의 같다. 제어기(20) 출력에서의 전압 펄스(V_{CON}:제12도)의 후단에 이어서, 베이스 전류(I_{BASE})는 커패시터(CP24)의 양의 단자를 접지하여 베이스 에미터 전하를 일소하는 출력 트랜지스터(68)에 의한 전압 반전(제10도) 때문에 반전한다. 시간 t_C에 있어서 전하가 없어지면, 베이스 전류는 그 직후에 0으로 복귀하고, 콜렉터 전류는 0으로 강하한다. 콜렉터 전류(ICOL)는 트랜지스터(TP29)가 도통하고 있는 한, 약 2μ초의 축적 시간에 약 1.3A의 피크 값까지 계속 상승한다. 베이스 전하의 일소는 콜렉터 전류(제13도)의 정지기 제한기 출력 펄스의 하강단 직후에 생긴다.

제10도 내지 제13도에 도시하는 상태는 제14도 내지 제17도에 도시하는, 커패시터(CP24)를 미리 충전하는 저항(RP324)이 설치되어 있지 않은 경우의 동일한 회로 동작과 직접 비교될 수 있다. 제14도 내지 제17도에는 개시 펄스가 도시되어 있지만, 제10도 내지 제13도와 비교한 제14도 내지 제17도 파형의 상이점은 복수개의 제어기 펄스 사이클에 걸쳐 지속된다. 제14도에 도시하는 바와 같이, 베이스 전압은 제16도에 도시하는 제어기(20)로부터의 출력 펄스의 상승단과 함께 시간 t_A에서 상승한다. 제어기 출력 펄스의 후단, 즉 시간 t_B에서의 베이스 전류의 반전은 발생하지 않았는지, 또는 발생했더라도 저항(RP324)이 없을 때는 커패시터(CP24)는 제어기(20)의 출력에 의한 저항(RP26)을 거쳐 VCC로부터의 전류에 의해서만 충전되게 되기 때문에, 적은 것이다. 누적 전하가 트랜지스터(TP29)로부터 베이스 에미터 전하를 완전히 일소하는 데 충분해지는 전압까지 커패시터(CP24)를 충전하는 데는 다수의 펄스가 발생해야 한다.

시간 t_B에 있어서, 베이스 전압은 약간 강하하지만, 베이스 영역은 트랜지스터(TP29)의 도통을 유지하는 데 충분한 충전 상태를 유지한다. 제어기 펄스의 후단 이후의 어떤 시간 t_D에 있어서 트랜지스터(TP29)의 베이스 전류의 흐름 및 다른 여러 프로세스 때문에 베이스 전하가 모두 소비되어, 베이스 전압(V_{BASE})은 강하하여 결국 없어진다. 이 때까지 트랜지스터(TP29)의 콜렉터 전류는 커패시터(CP24)가 베이스 전하를

일소하는 데 유효한 정상 상태시에 상승하는 것보다 상당히 높은 레벨, 즉 약 2.2 A의 피크까지 상승되어 있다. 충전되어 있지 않은 풀다운 커패시터는 영향을 미치지 못하기 때문에, 회로는 약 5.78μ초의 축적 시간에 작동한다. 이것에 의해, 바람직하지 않게도, 최초의 전류 펄스를 3μ초로 제한하려고 하는 제어기의 소프트 스타트 보호의 특징이 무효로 된다.

한 가지 더 원하지 않는 점은 커패시터(CP24)의 정의 단자가 달링턴 트랜지스터(68)의 도통에 의해서도 접지 전위까지 떨어지지 않고, 콜렉터 단자와 전압 레벨까지밖에 내려가지 않는다는 점이다. 달링턴 트랜지스터의 이 레벨은 상당한 것으로, 약 0.8V 이다.

TEA2260 제어기에 포함되어 있는 기동시 출력 제한 회로는 과대 전압 상태 또는 과대 전류 상태의 발생 또는 지속을 제한할 의도로 설치되어 있다. 전원이 교류 주전원에 최초로 결합되었을 때는 축적 커패시터 및 부하 회로의 다른 소자가 최대 전류를 끌어가기 때문에, 과대 전압 상태로 되기가 특히 쉽다. 동작의 기동 단계에 있어서 전력 트랜지스터(TP29)의 베이스 전하를 일소하는 데 유효한 수단이 없으면, 트랜지스터(TP29)가 제어기 펄스의 후단 이후에도, 장시간 계속 도통하기 때문에, 보호 회로의 기능을 잃을 가능성이 있다. 제어기가 전원 출력을 정확하게 제어할 수 있는 능력이 낮아지게 된다.

제19도와 제20도는 본 발명의 회로의 기동 동작과 풀다운 커패시터를 사전에 충전하지 않는 비교 대상 회로의 그것을 비교하고 있다. 제19도에 있어서, 본 발명에 의한 베이스 전압은 제어기(20)의 출력에 최초의 펄스가 생길 때 커패시터(CP24)가 미리 충전되어 있기 때문에 음이다. 커패시터(CP24)의 양의 단자의 전압이 그의 정상 상태 값으로 낮아질 때, 음의 방향의 베이스 전압 스파이크의 진폭에 일시적인 변동이 생긴다. 그러나, 전원은 곧 정상 동작을 행한다.

제20도에 있어서, 베이스 전압은 제어기로부터의 최초 펄스 전에 있어서는 음이 아니라 0에 가깝다. 제어기가 트랜지스터(TP29)의 전류를 정확하게 제어할 수 있는 능력이 비교적 낮아지는 다수의 연속 사이클 기간에는 음의 베이스 전압 스파이크가 없거나 적다. 약 3.82m초에 걸쳐서 커패시터(CP24)는 약 1.8V로 충전되고, 펄스에 선행하는 베이스 전압이 음으로 낮아져 정상 동작이 행해진다. 그러나, 제19도와 제20도를 직접 비교하면 알 수 있는 바와 같이, 정상 상태의 동작이 되기 까지의 기간, 즉 제어기의 보호 회로가 비교적 유효하게 동작하지 않는 기간에는 본 발명에 따라 풀다운 커패시터를 미리 충전하는 경우가 풀다운 커패시터의 전압이 없이 기동시킨 경우보다 훨씬 짧다. 본 발명의 회로는 최초의 제어기 펄스 인가시에 그의 축적 시간을 단축하지만, 비교 대상 회로, 예컨대 18KHz로 동작하는 회로는 3.8m초에 걸쳐서 68 사이클이 있어야 축적 시간을 단축할 수 있다.

(57) 청구의 범위

청구항 1

미조정 입력 전압(VIN)에 전력 변성기(LP36)의 1차 권선(W1)이 결합되어 있고, 상기 전력 변성기(LP36)의 1차 권선(W1)에 결합되어 있는 전력 트랜지스터(TP29)에 공급되는 출력 펄스(V_{CON})를 생성함으로써 적어도 하나의 출력 전압을 조정하며, 상기 전력 변성기의 2차 권선(W2)에 감지 입력(2)이 결합되고, 상기 출력 전압을 미리 정해진 레벨로 유지하게 하기 위해 상기 출력 펄스의 폭을 변조함으로써 상기 출력 전압을 조정하도록 동작하는 절환 모드 전원과; 상기 출력 펄스 기간 중에는 풀다운 커패시터(CP24)가 상기 전력 트랜지스터를 도통시키는 제1 극성에 따라서 충전되고 소정의 펄스 이후에는 상기 커패시터가 반대의 극성을 상기 전력 트랜지스터의 베이스에 인가하여 상기 전력 트랜지스터 및 상기 1차 권선을 거치는 전류의 도통을 급속히 정지시키도록 하기 위해, 상기 출력 펄스(V_{CON})를 상기 전력 트랜지스터의 베이스에 결합하며, 상기 베이스에 직렬로 접속된 상기 풀다운 커패시터(CP24) 및 상기 풀다운 커패시터(CP24)와 병렬로 접속된 적어도 하나의 다이오드(DP24, DP26, DP27)를 포함하는 회로를 구비하는 텔레비전 수상기에 있어서, 상기 미조정 입력 전압(VIN)과 상기 커패시터(CP24)에 결합되어, 상기 미조정 입력 전압이 최초로 나타났을 때 상기 커패시터를 미리 충전하는 수단(RP324)을 포함하는 것을 특징으로 하는 텔레비전 수상기.

청구항 2

제1항에 있어서, 상기 미조정 입력 전압 및 상기 풀다운 커패시터에 결합된 상기 수단은 상기 미조정 입력 전압(VIN) 및 상기 풀다운 커패시터(CP24)의 단자 사이에 결합되어 있는 저항(RP324)을 포함하는 것을 특징으로 하는 텔레비전 수상기.

청구항 3

제1항에 있어서, 상기 절환 모드 전원 내에 전원 제어기(20)를 포함하고, 상기 검출 입력(2)은 출력 전압(B+)에 결합되어 있는 상기 전원 제어기의 오차 입력인 것을 특징으로 하는 텔레비전 수상기.

청구항 4

교류 주전원에 결합되면 미조정 입력 전압(VIN)을 공급하는 정류기 수단(24)과, 상기 미조정 입력 전압(VIN)에 전력 변성기(LP36)의 1차 권선(W1)이 결합되어 있고, 상기 전력 변성기(LP36)의 1차 권선(W1)에 결합되어 있는 전력 트랜지스터(TP29)에 공급되는 출력 펄스(V_{CON})를 생성함으로써 적어도 하나의 출력 전압을 조정하는 전원 제어기를 가지며, 상기 전력 변성기의 2차 권선(W3)에 상기 전원 제어기의 전력 입력(16)이 결합되고, 상기 전원 제어기가 상기 전력 입력을 미리 정해진 레벨로 유지하게 하기 위해 상기 출력 펄스의 폭을 변조하도록 동작하는 절환 모드 전원과; 상기 전원 제어기의 상기 출력 펄스 기간 중에는 커패시터(CP24)가 상기 전력 트랜지스터를 도통시키는 제1 극성에 따라서 충전되고 소정의 펄스 이후에는 상기 커패시터가 반대의 극성을 상기 전력 트랜지스터의 베이스에 인가하여 상기 전력 트랜지스터 및 상기 1차 권선을 거치는 전류의 도통을 급속히 정지시키도록 하기 위해, 상기 전원 제어기의 상기 출력(V_{CON})을 상기 전력 트랜지스터의 베이스에 결합하며, 상기 전원 제어기의 상기

출력(14)과 상기 트랜지스터의 베이스 사이에 직렬로 접속된 상기 커패시터(CP24) 및 상기 커패시터(CP24)와 병렬로 접속된 적어도 하나의 다이오드(DP24, DP26, DP27)를 포함하는 회로를 구비하는 텔레비전 수상기에 있어서, 상기 미조정 입력 전압(VIN)과 상기 커패시터(CP24)에 결합되어, 상기 전류기 수단(24)을 상기 교류 주전원에 결합할 때 및 상기 전원 제어기(20)에 의해 상기 출력 펄스가 생성되기 이전에 상기 커패시터를 미리 충전하는 수단(RP324)을 포함하는 것을 특징으로 하는 텔레비전 수상기.

청구항 5

제4항에 있어서, 상기 미조정 입력 전압 및 상기 풀다운 커패시터에 결합된 상기 수단은 상기 미조정 입력 전압과 상기 전원 제어기의 출력 단자에 결합되어 있는 상기 풀다운 커패시터의 단자 사이에 접속되어 있는 저항을 포함하는 것을 특징으로 하는 텔레비전 수상기.

청구항 6

제4항에 있어서, 상기 전원 제어기는 에러 증폭기에 접속되어 있는 검출 입력을 갖고, 또, 각 임계값들 사이에서 제어기가 전력 입력의 전압을 조정함으로써 버스트 동작 모드를 제공하는 특징이 있는 버스트 모드 펄스를 발생하는 것을 특징으로 하는 텔레비전 수신기.

청구항 7

제1항에 있어서, 상기 미조정 입력 전압 및 상기 풀다운 커패시터에 결합되어 있는 상기 수단은 상기 미조정 입력 전압 및 상기 풀다운 커패시터의 단자 사이에 접속되어 있는 저항을 포함하고, 상기 전원 제어기는 푸쉬풀 출력단을 구비하며, 상기 풀다운 커패시터는 상기 푸쉬풀 출력단에 접속되는 것을 특징으로 하는 텔레비전 수상기.

청구항 8

제7항에 있어서, 상기 전원 제어기는 집적 회로의 내부에 구성되고 따라서 액세스할 수 없는 상기 푸쉬풀 출력단용 바이어스 단자를 구비한 집적 회로를 포함하는 것을 특징으로 하는 텔레비전 수상기.

청구항 9

제7항에 있어서, 상기 저항은 상기 풀다운 커패시터에 접속되어 있는 푸쉬풀단의 출력에 결합되어 있는 것을 특징으로 하는 텔레비전 수상기.

청구항 10

미조정 전압 소스(VIN)와; 부하(88)와; 상기 미조정 전압 소스를 상기 부하에 결합하는 절환 트랜지스터(TP29)와; 상기 트랜지스터의 제어 단자(베이스)에 결합되는 커패시터(CP24)와; 상기 커패시터(CP24)를 통하여 상기 트랜지스터의 제어 단자에 결합되는 제어 펄스(V_{CON})의 소스(20)를 포함하는 절환 모드 전원에 있어서, 상기 미조정 전압 소스(VIN)로부터 상기 커패시터(CP24)를 충전하는 수단(RP324)을 구비하는 것을 특징으로 하는 절환 모드 전원.

청구항 11

제10항에 있어서, 상기 커패시터(CP24) 양단의 전압을 소정 값으로 클램프하는 수단(DP24, DP26, DP27)을 더 포함하는 것을 특징으로 하는 절환 모드 전원.

청구항 12

제11항에 있어서, 상기 클램핑 수단은 다이오드 수단(DP24, DP26, DP27)을 포함하는 것을 특징으로 하는 절환 모드 전원.

청구항 13

제10항에 있어서, 상기 커패시터(CP24)와 직렬로 인덕터(LP28)가 결합되는 것을 특징으로 하는 절환 모드 전원.

청구항 14

제10항에 있어서, 상기 트랜지스터(TP29) 및 상기 부하(88) 사이에 변압기(LP36)가 더 결합되는 것을 특징으로 하는 절환 모드 전원.

청구항 15

제4항에 있어서, 상기 미조정 입력 전압 및 상기 풀다운 커패시터에 결합된 상기 수단은 상기 미조정 입력 전압과 상기 전원 제어기의 출력 단자에 결합된 상기 풀다운 커패시터의 단자 사이에 접속되어 있는 저항을 포함하고, 상기 전원 제어기는 푸시풀 출력단을 구비하며, 상기 풀다운 커패시터는 상기 푸시풀 출력 단에 결합되는 것을 특징으로 하는 텔레비전 수상기.

청구항 16

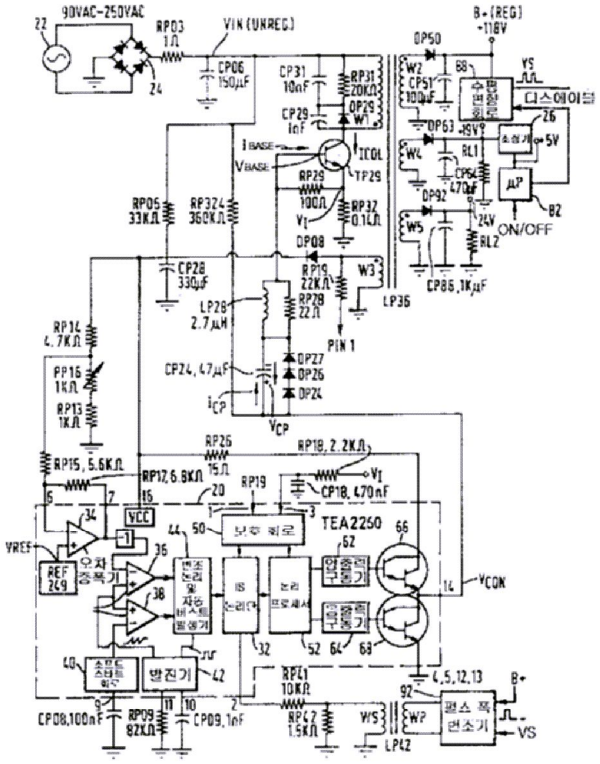
제7항에 있어서, 상기 전원 제어기는 집적 회로의 내부에 구성되어 액세스할 수 없는 상기 푸쉬풀 출력단용 바이어스 단자가 구비된 집적 회로를 포함하는 것을 특징으로 하는 텔레비전 수상기.

청구항 17

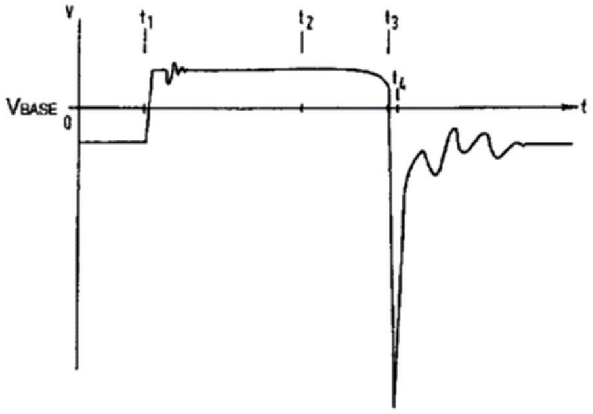
제7항에 있어서, 상기 저항은 상기 풀다운 커패시터에 접속된 푸쉬풀 단의 출력에 결합되어 있는 것을 특징으로 하는 텔레비전 수상기.

도면

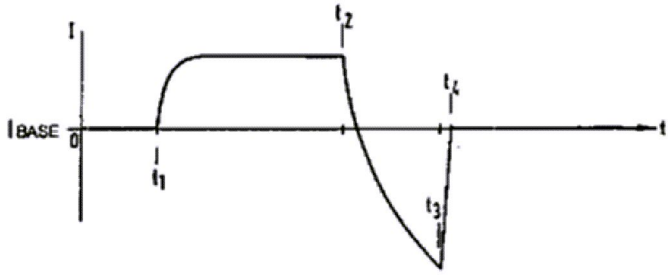
도면1



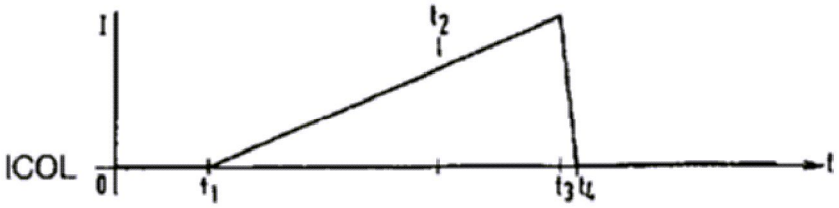
도면2



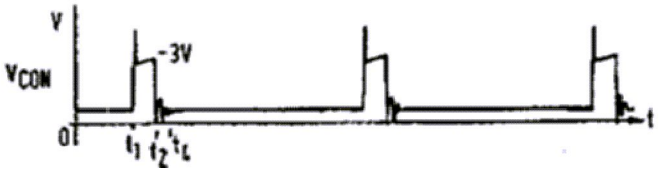
도면3



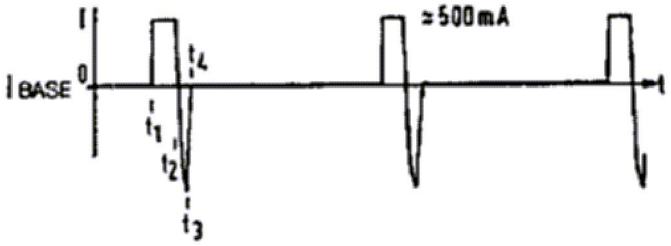
도면4



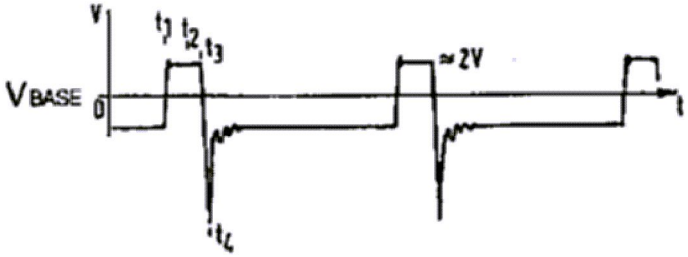
도면5



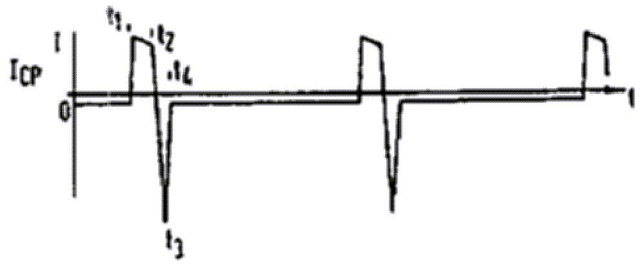
도면6



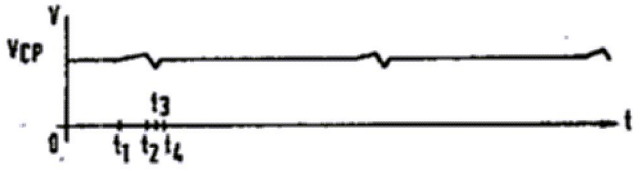
도면7



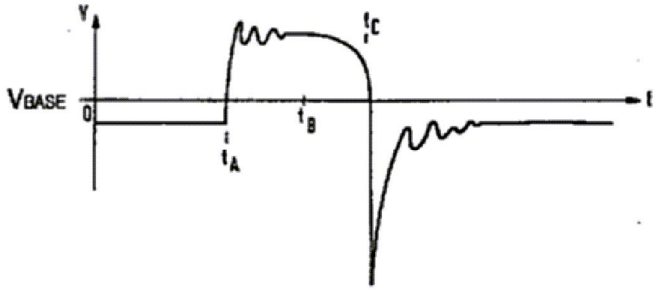
도면8



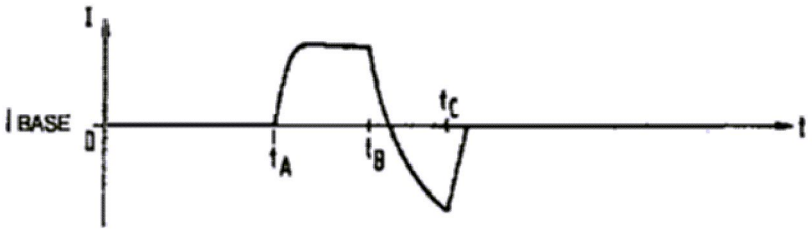
도면9



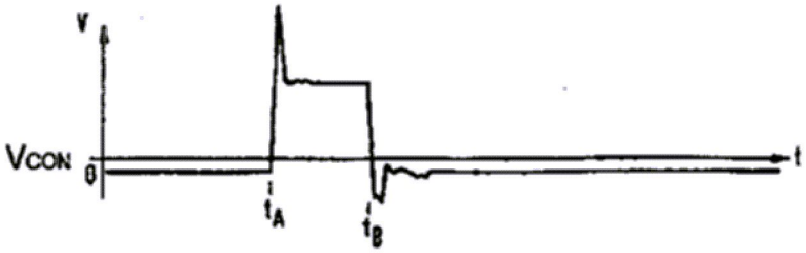
도면10



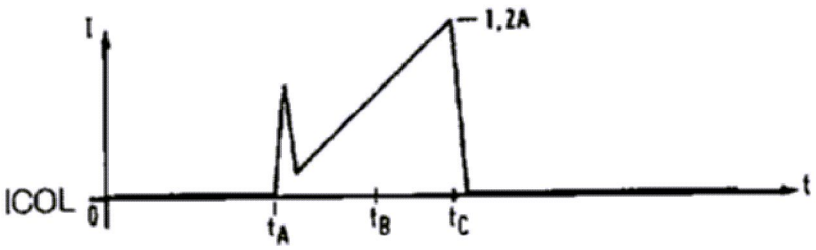
도면11



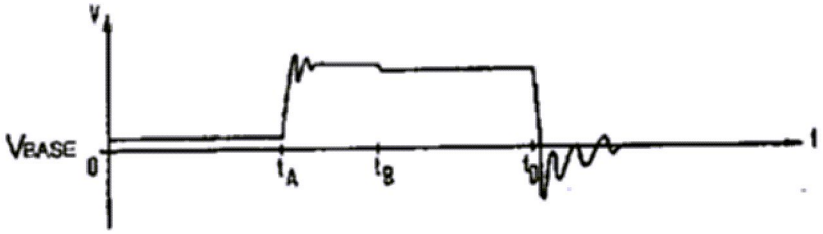
도면12



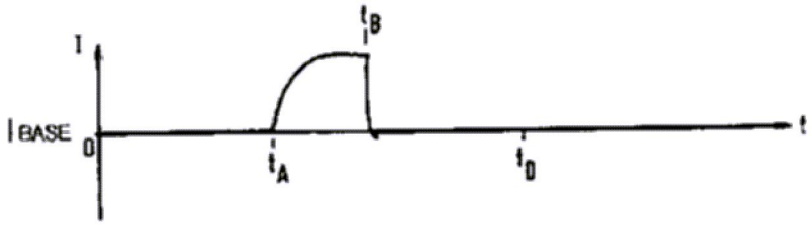
도면13



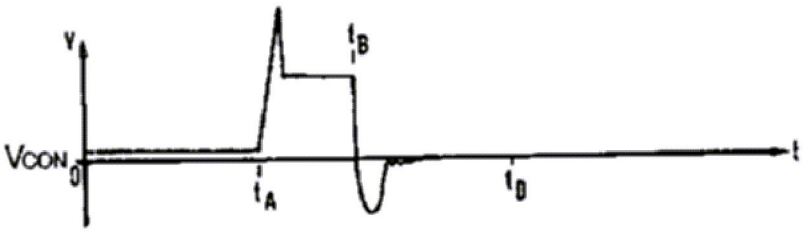
도면14



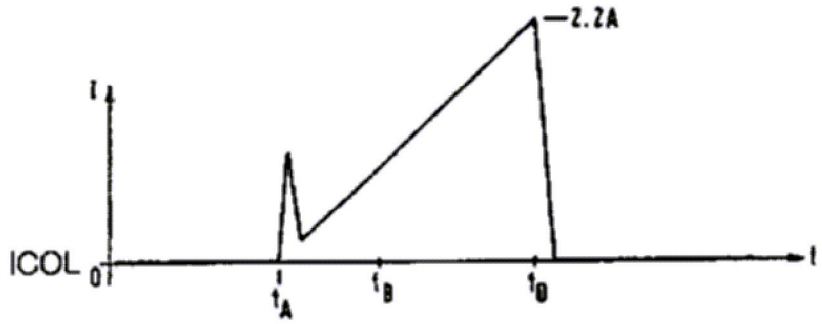
도면15



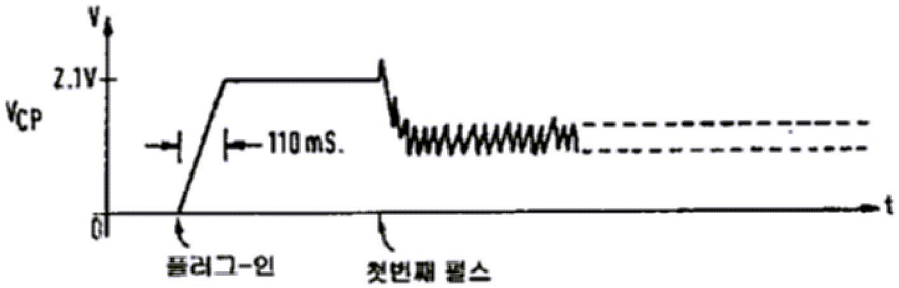
도면16



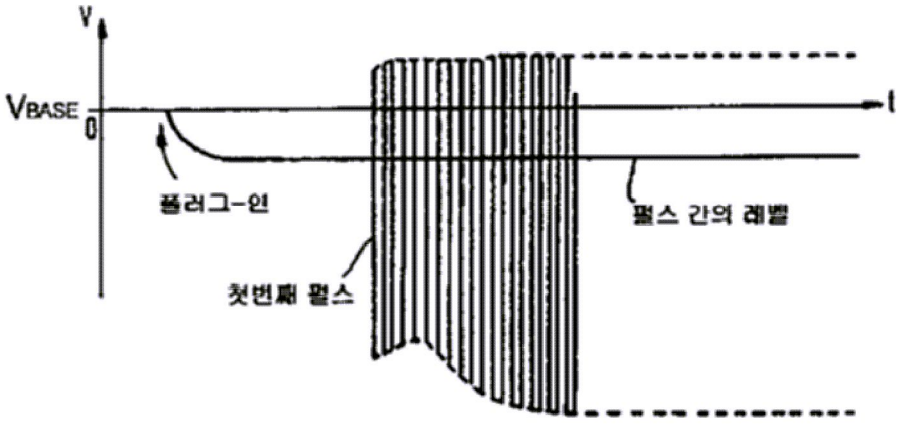
도면17



도면18



도면19



도면20

